



ユーザー定義の故障保護および検出機能付き 0.8 pC Q_{INJ} 、8:1/デュアル4:1 マルチプレクサ

データシート

ADG5248F/ADG5249F

特長

ユーザー定義のセカンダリ電源で過電圧レベルを設定

過電圧保護: $-55\text{ V}/+55\text{ V}$ まで

パワーオフ保護: $-55\text{ V}/+55\text{ V}$ まで

ソース・ピンでの過電圧検出

最小セカンダリ電源レベル: 4.5 V 単電源

故障ステータスを表示する割込みフラグを内蔵

小さいチャージ・インジェクション(Q_{INJ}): 0.8 pC

小さいドレイン/ソース・オン容量

ADG5248F: 19 pF

ADG5249F: 14 pF

ラッチアップなし

デジタル入力なしでも既知状態

アナログ信号範囲: $V_{SS} \sim V_{DD}$

両電源動作: $\pm 5\text{ V} \sim \pm 22\text{ V}$

単電源動作: 8 V ~ 44 V

仕様を $\pm 15\text{ V}$ 、 $\pm 20\text{ V}$ 、 $+12\text{ V}$ 、 $+36\text{ V}$ 電源で規定

アプリケーション

アナログ入力/出力モジュール

プロセス制御システム/分散型制御システム

データ・アクイジション

計装機器

航空電子機器

自動テスト装置

通信システム

リレーの置き換え

概要

ADG5248F と ADG5249F は、それぞれ 8:1 アナログ・マルチプレクサとデュアル 4:1 アナログ・マルチプレクサです。ADG5248F は 8 個の入力内の 1 つを共通の出力へ、ADG5249F は 4 個の差動入力内の 1 つを共通の差動出力へ、それぞれ切り替えます。各チャンネルはオンのとき等しく両方向に導通し、各チャンネルの入力信号範囲は電源電圧まで延びています。プライマリ電源電圧がオン抵抗のプロフィールを決定し、セカンダリ電源電圧が過電圧保護が開始される電圧レベルを決定します。

電源入力がないとき、チャンネルはオフ状態を維持し、スイッチ入力は高インピーダンスになります。通常動作状態では、いずれかの S_x ピンのアナログ入力信号レベルが正故障電圧 (POSFV) または負故障電圧 (NEGFV) を閾値電圧 (V_T) だけ上回ると、チャンネルがオフになって、その S_x ピンは高インピーダンスになります。スイッチがオンの場合は、ドレイン・ピンは超されたセカンダリ電源電圧で駆動されます。電源入力ありの状態および電源入力なしの状態、グラウンドに対して $+55\text{ V}$ または -55 V までの入力信号レベルが阻止されます。

機能ブロック図

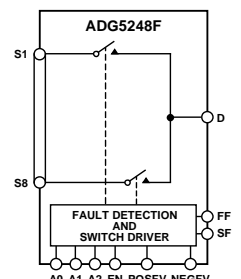


図 1. ADG5248F の機能ブロック図

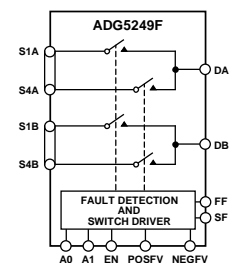


図 2. ADG5249F の機能ブロック図

これらのスイッチの容量とチャージ・インジェクションは小さいため、低グリッチ・スイッチングと高速なセトリング・タイムを必要とするデータ・アクイジションとサンプル・アンド・ホールドのアプリケーションに最適なソリューションになっています。

このデータシートでは、A0/F0 などの多機能ピンは、ピン全体名またはピンの単機能名(注目する方の機能だけの例えば A0 など)で呼びます。

製品のハイライト

1. セカンダリ電源レールより高い最大 -55 V および $+55\text{ V}$ までの電圧に対してソース・ピンを保護しています。
2. 電源入力なしの状態、 $-55\text{ V} \sim +55\text{ V}$ の電圧に対してソース・ピンを保護しています。
3. デジタル出力付きの過電圧検出機能により、スイッチの動作状態を表示します。
4. トレンチ・アイソレーションによりラッチアップから保護します。
5. 小さいチャージ・インジェクションとオン容量について最適化されています。
6. ADG5248F/ADG5249F は、 $\pm 5\text{ V} \sim \pm 22\text{ V}$ の両電源または 8 V ~ 44 V の単電源で動作することができます。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2015 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本 社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
電話 06 (6350) 6868

目次

特長.....	1	テスト回路.....	23
アプリケーション.....	1	用語.....	27
機能ブロック図.....	1	動作原理.....	29
概要.....	1	スイッチ・アーキテクチャ.....	29
製品のハイライト.....	1	ユーザー定義の故障保護機能.....	30
改訂履歴.....	2	アプリケーション情報.....	31
仕様.....	3	電源レール.....	31
±15 V 両電源.....	3	電源シーケンシング保護.....	31
±20 V 両電源.....	5	信号範囲.....	31
12 V 単電源.....	7	電源の推奨事項.....	31
36 V 単電源.....	9	高電圧サージ除去.....	31
チャンネルあたりの連続電流、Sx、Dまたは Dx.....	12	インテリジェントな故障検出.....	31
絶対最大定格.....	13	高電圧、高周波の信号.....	32
ESD の注意.....	13	外形寸法.....	33
ピン配置およびピン機能説明.....	14	オーダー・ガイド.....	33
代表的な性能特性.....	18		

改訂履歴

4/15—Revision 0: Initial Version

仕様

±15 V 両電源

特に指定がない限り、 $V_{DD} = 15\text{ V} \pm 10\%$ 、 $V_{SS} = -15\text{ V} \pm 10\%$ 、 $GND = 0\text{ V}$ 、 $C_{DECOUPLING} = 0.1\text{ }\mu\text{F}$ 。

表 1.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			V_{DD} to V_{SS}	V	$V_{DD} = +13.5\text{ V}$, $V_{SS} = -13.5\text{ V}$, see Figure 36
On Resistance, R_{ON}	250			Ω typ	$V_S = \pm 10\text{ V}$, $I_S = -1\text{ mA}$
	270	335	395	Ω max	
	250			Ω typ	$V_S = \pm 9\text{ V}$, $I_S = -1\text{ mA}$
	270	335	395	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	2.5			Ω typ	$V_S = \pm 10\text{ V}$, $I_S = -1\text{ mA}$
	6	12	13	Ω max	
	2.5			Ω typ	$V_S = \pm 9\text{ V}$, $I_S = -1\text{ mA}$
	6	12	13	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	6.5			Ω typ	$V_S = \pm 10\text{ V}$, $I_S = -1\text{ mA}$
	8	9	9	Ω max	
	1.5			Ω typ	$V_S = \pm 9\text{ V}$, $I_S = -1\text{ mA}$
	3.5	4	4	Ω max	
Threshold Voltage, V_T	0.7			V typ	See Figure 28
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$ $V_S = \pm 10\text{ V}$, $V_D = \mp 10\text{ V}$, see Figure 34
	± 1	± 2	± 5	nA max	
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	$V_S = \pm 10\text{ V}$, $V_D = \mp 10\text{ V}$, see Figure 34
	± 1	± 5	± 10	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 0.3			nA typ	$V_S = V_D = \pm 10\text{ V}$, see Figure 35
	± 1.5	± 20	± 25	nA max	
FAULT					
Source Leakage Current, I_S With Overvoltage	± 66			μA typ	$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 33
	± 25		± 40	μA typ	
Power Supplies Grounded or Floating				μA typ	$V_{DD} = 0\text{ V}$ or floating, $V_{SS} = 0\text{ V}$ or floating, $GND = 0\text{ V}$, $Ax = 0\text{ V}$ or floating, $V_S = \pm 55\text{ V}$, see Figure 32
Drain Leakage Current, I_D With Overvoltage	± 10			nA typ	$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 33
	± 50	± 70	± 90	nA max	
Power Supplies Grounded	± 500			nA typ	$V_{DD} = 0\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $Ax = 0\text{ V}$, see Figure 32
	± 700	± 700	± 700	nA max	
Power Supplies Floating	± 50	± 50	± 50	μA typ	$V_{DD} = \text{floating}$, $V_{SS} = \text{floating}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $Ax = 0\text{ V}$, see Figure 32
DIGITAL INPUTS					
Input Voltage High, V_{INH}			2.0	V min	$V_{IN} = GND$ or V_{DD}
			0.8	V max	
Input Current, I_{INL} or I_{INH}	± 0.7			μA typ	
	± 1.1		± 1.2	μA max	
Digital Input Capacitance, C_{IN}	5.0			pF typ	

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
Output Voltage					
High, V_{OH}	2.0			V min	
Low, V_{OL}	0.8			V max	
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{TRANSITION}$	210			ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$
	290	305	310	ns max	$V_S = 10\text{ V}$, see Figure 48
t_{ON} (EN)	200			ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$
	280	295	315	ns max	$V_S = 10\text{ V}$, see Figure 47
t_{OFF} (EN)	105			ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$
	120	160	160	ns max	$V_S = 10\text{ V}$, see Figure 47
Break-Before-Make Time Delay, t_D	155			ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$
			90	ns min	$V_S = 10\text{ V}$, see Figure 46
Overshoot Response Time, $t_{RESPONSE}$	90			ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 5\text{ pF}$, see Figure 41
	115	130	130	ns max	
Overshoot Recovery Time, $t_{RECOVERY}$	745			ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 5\text{ pF}$, see Figure 42
	945	965	970	ns max	
Interrupt Flag Response Time, $t_{DIGRESP}$	90			ns typ	$C_L = 12\text{ pF}$, see Figure 43
Interrupt Flag Recovery Time, t_{DIGREC}	65			μs typ	$C_L = 12\text{ pF}$, see Figure 44
	900			ns typ	$C_L = 12\text{ pF}$, $R_{PULLUP} = 1\text{ k}\Omega$, see Figure 45
Charge Injection, Q_{INJ}	-0.8			pC typ	$V_S = 0\text{ V}$, $R_S = 0\text{ }\Omega$, $C_L = 1\text{ nF}$, see Figure 49
Off Isolation	-75			dB typ	$R_L = 50\text{ }\Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, see Figure 39, worst case channel
Channel-to-Channel Crosstalk					$R_L = 50\text{ }\Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, see Figure 38
Adjacent Channels	-75			dB typ	
Nonadjacent Channels	-88			dB typ	
Total Harmonic Distortion Plus Noise, THD + N	0.005			% typ	$R_L = 10\text{ k}\Omega$, $V_S = 15\text{ V p-p}$, $f = 20\text{ Hz to }20\text{ kHz}$, see Figure 37
-3 dB Bandwidth					$R_L = 50\text{ }\Omega$, $C_L = 5\text{ pF}$, see Figure 40
ADG5248F	190			MHz typ	
ADG5249F	320			MHz typ	
Insertion Loss	10.5			dB typ	$R_L = 50\text{ }\Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, see Figure 40
C_S (Off)	4			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)					$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
ADG5248F	13			pF typ	
ADG5249F	8			pF typ	
C_D (On), C_S (On)					$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
ADG5248F	19			pF typ	
ADG5249F	14			pF typ	
POWER REQUIREMENTS					
Normal Mode					$V_{DD} = \text{POSFV} = +16.5\text{ V}$; $V_{SS} = \text{NEGFV} = -16.5\text{ V}$; $\text{GND} = 0\text{ V}$; digital inputs = 0 V, 5 V, or V_{DD}
I_{DD}	1.15			mA typ	
I_{POSFV}	0.15			mA typ	
$I_{DD} + I_{\text{POSFV}}$	2		2	mA max	
I_{GND}	0.75			mA typ	
	1.25		1.25	mA max	
I_{SS}	0.45			mA typ	
I_{NEGFV}	0.2			mA typ	
$I_{SS} + I_{\text{NEGFV}}$	0.8		0.85	mA max	

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
Fault Mode					$V_S = \pm 55 \text{ V}$
I_{DD}	1.4			mA typ	
I_{POSFV}	0.2			mA typ	
$I_{DD} + I_{POSFV}$	2.2		2.3	mA max	
I_{GND}	0.9			mA typ	
	1.6		1.7	mA max	
I_{SS}	0.45			mA typ	
I_{NEGFV}	0.2			mA typ	
$I_{SS} + I_{NEGFV}$	1.0		1.1	mA max	
V_{DD}/V_{SS}			± 5	V min	GND = 0 V
			± 22	V max	GND = 0 V

¹ 設計上保証しますが、出荷テストは行いません。

±20 V 両電源

特に指定がない限り、 $V_{DD} = 20 \text{ V} \pm 10\%$ 、 $V_{SS} = -20 \text{ V} \pm 10\%$ 、 $GND = 0 \text{ V}$ 、 $C_{DECOUPLING} = 0.1 \mu\text{F}$ 。

表 2.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					$V_{DD} = +18 \text{ V}$, $V_{SS} = -18 \text{ V}$, see Figure 36
Analog Signal Range			V_{DD} to V_{SS}	V	
On Resistance, R_{ON}	260			Ω typ	$V_S = \pm 15 \text{ V}$, $I_S = -1 \text{ mA}$
	280	345	405	Ω max	
	250			Ω typ	$V_S = \pm 13.5 \text{ V}$, $I_S = -1 \text{ mA}$
	270	335	395	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	2.5			Ω typ	$V_S = \pm 15 \text{ V}$, $I_S = -1 \text{ mA}$
	6	12	13	Ω max	
	2.5			Ω typ	$V_S = \pm 13.5 \text{ V}$, $I_S = -1 \text{ mA}$
	6	12	13	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	12.5			Ω typ	$V_S = \pm 15 \text{ V}$, $I_S = -1 \text{ mA}$
	14	15	15	Ω max	
	1.5			Ω typ	$V_S = \pm 13.5 \text{ V}$, $I_S = -1 \text{ mA}$
	3.5	4	4	Ω max	
Threshold Voltage, V_T	0.7			V typ	See Figure 28
LEAKAGE CURRENTS					$V_{DD} = +22 \text{ V}$, $V_{SS} = -22 \text{ V}$
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_S = \pm 15 \text{ V}$, $V_D = \mp 15 \text{ V}$, see Figure 34
	± 1	± 2	± 5	nA max	
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	$V_S = \pm 15 \text{ V}$, $V_D = \mp 15 \text{ V}$, see Figure 34
	± 1	± 5	± 10	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 0.3			nA typ	$V_S = V_D = \pm 15 \text{ V}$, see Figure 35
	± 1.5	± 20	± 25	nA max	
FAULT					
Source Leakage Current, I_S With Overvoltage	± 66			μA typ	$V_{DD} = 22 \text{ V}$, $V_{SS} = -22 \text{ V}$, $GND = 0 \text{ V}$, $V_S = \pm 55 \text{ V}$, see Figure 33
Power Supplies Grounded or Floating	± 25			μA typ	$V_{DD} = 0 \text{ V}$ or floating, $V_{SS} = 0 \text{ V}$ or floating, $GND = 0 \text{ V}$, $A_X = 0 \text{ V}$ or floating, $V_S = \pm 55 \text{ V}$, see Figure 32

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
Drain Leakage Current, I_D					
With Overtolerance	±10			nA typ	$V_{DD} = +22\text{ V}$, $V_{SS} = -22\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, see Figure 33
Power Supplies Grounded	±2 ±500	±2	±2	μA max nA typ	$V_{DD} = 0\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $A_X = 0\text{ V}$, see Figure 32
Power Supplies Floating	±700 ±50	±700 ±50	±700 ±50	nA max μA typ	$V_{DD} = \text{floating}$, $V_{SS} = \text{floating}$, $GND = 0\text{ V}$, $V_S = \pm 55\text{ V}$, $A_X = 0\text{ V}$, see Figure 32
DIGITAL INPUTS					
Input Voltage					
High, V_{INH}			2.0	V min	
Low, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	±0.7 ±1.1		±1.2	μA typ μA max	$V_{IN} = GND$ or V_{DD}
Digital Input Capacitance, C_{IN}	5.0			pF typ	
Output Voltage					
High, V_{OH}	2.0			V min	
Low, V_{OL}	0.8			V max	
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{TRANSITION}$	230			ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$
	335	340	340	ns max	$V_S = 10\text{ V}$, see Figure 48
t_{ON} (EN)	225			ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$
	325	340	340	ns max	$V_S = 10\text{ V}$, see Figure 47
t_{OFF} (EN)	100			ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$
	135	155	155	ns max	$V_S = 10\text{ V}$, see Figure 47
Break-Before-Make Time Delay, t_D	175			ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$
			95	ns min	$V_S = 10\text{ V}$, see Figure 46
Overtolerance Response Time, $t_{RESPONSE}$	75			ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 5\text{ pF}$, see Figure 41
	105	105	105	ns max	
Overtolerance Recovery Time, $t_{RECOVERY}$	820			ns typ	$R_L = 1\text{ k}\Omega$, $C_L = 5\text{ pF}$, see Figure 42
	1100	1250	1400	ns max	
Interrupt Flag Response Time, $t_{DIGRESP}$	75			ns typ	$C_L = 12\text{ pF}$, see Figure 43
Interrupt Flag Recovery Time, t_{DIGREC}	65			μs typ	$C_L = 12\text{ pF}$, see Figure 44
	1000			ns typ	$C_L = 12\text{ pF}$, $R_{PULLUP} = 1\text{ k}\Omega$, see Figure 45
Charge Injection, Q_{INJ}	-1.2			pC typ	$V_S = 0\text{ V}$, $R_S = 0\text{ }\Omega$, $C_L = 1\text{ nF}$, see Figure 49
Off Isolation	-75			dB typ	$R_L = 50\text{ }\Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, see Figure 39, worst case channel
Channel-to-Channel Crosstalk					$R_L = 50\text{ }\Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, see Figure 38
Adjacent Channels	-75			dB typ	
Nonadjacent Channels	-88			dB typ	
Total Harmonic Distortion Plus Noise, THD + N	0.005			% typ	$R_L = 10\text{ k}\Omega$, $V_S = 20\text{ V p-p}$, $f = 20\text{ Hz to } 20\text{ kHz}$, see Figure 37
-3 dB Bandwidth					$R_L = 50\text{ }\Omega$, $C_L = 5\text{ pF}$, see Figure 40
ADG5248F	190			MHz typ	
ADG5249F	320			MHz typ	
Insertion Loss	10.5			dB typ	$R_L = 50\text{ }\Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, see Figure 40
C_S (Off)	4			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)					$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
ADG5248F	13			pF typ	
ADG5249F	8			pF typ	

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
C_D (On), C_S (On)					$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
ADG5248F	19			pF typ	
ADG5249F	14			pF typ	
POWER REQUIREMENTS					$V_{DD} = \text{POSFV} = +22\text{ V}$; $V_{SS} = \text{NEGFV} = -22\text{ V}$; digital inputs = 0 V, 5 V, or V_{DD}
Normal Mode					
I_{DD}	1.15			mA typ	
I_{POSFV}	0.15			mA typ	
$I_{DD} + I_{\text{POSFV}}$	2		2	mA max	
I_{GND}	0.75			mA typ	
	1.25		1.25	mA max	
I_{SS}	0.45			mA typ	
I_{NEGFV}	0.2			mA typ	
$I_{SS} + I_{\text{NEGFV}}$	0.8		0.85	mA max	
Fault Mode					$V_S = \pm 55\text{ V}$
I_{DD}	1.4			mA typ	
I_{POSFV}	0.2			mA typ	
$I_{DD} + I_{\text{POSFV}}$	2.2		2.3	mA max	
I_{GND}	0.9			mA typ	
	1.6		1.7	mA max	
I_{SS}	0.45			mA typ	
I_{NEGFV}	0.2			mA typ	
$I_{SS} + I_{\text{NEGFV}}$	1.0		1.1	mA max	
V_{DD}/V_{SS}			± 5	V min	GND = 0 V
			± 22	V max	GND = 0 V

¹ 設計上保証しますが、出荷テストは行いません。

12 V 単電源

特に指定がない限り、 $V_{DD} = 12\text{ V} \pm 10\%$ 、 $V_{SS} = 0\text{ V}$ 、 $GND = 0\text{ V}$ 、 $C_{\text{DECOUPLING}} = 0.1\text{ }\mu\text{F}$ 。

表 3.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					$V_{DD} = 10.8\text{ V}$, $V_{SS} = 0\text{ V}$, see Figure 36
Analog Signal Range			0 V to V_{DD}	V	
On Resistance, R_{ON}	630			Ω typ	$V_S = 0\text{ V}$ to 10 V, $I_S = -1\text{ mA}$
	690	710	730	Ω max	
	270			Ω typ	$V_S = 3.5\text{ V}$ to 8.5 V, $I_S = -1\text{ mA}$
	290	355	410	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	6			Ω typ	$V_S = 0\text{ V}$ to 10 V, $I_S = -1\text{ mA}$
	17	19	19	Ω max	
	3			Ω typ	$V_S = 3.5\text{ V}$ to 8.5 V, $I_S = -1\text{ mA}$
	6.5	11	12	Ω max	
On-Resistance Flatness, $R_{\text{FLAT(ON)}}$	380			Ω typ	$V_S = 0\text{ V}$ to 10 V, $I_S = -1\text{ mA}$
	440	460	460	Ω max	
	25			Ω typ	$V_S = 3.5\text{ V}$ to 8.5 V, $I_S = -1\text{ mA}$
	27	28	28	Ω max	
Threshold Voltage, V_T	0.7			V typ	See Figure 28

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	±0.1 ±1	±2	±5	nA typ nA max	$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$ $V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$, see Figure 34
Drain Off Leakage, I_D (Off)	±0.1 ±1	±5	±10	nA typ nA max	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$, see Figure 34
Channel On Leakage, I_D (On), I_S (On)	±0.3 ±1.5	±20	±25	nA typ nA max	$V_S = V_D = 1\text{ V}/10\text{ V}$, see Figure 35
FAULT					
Source Leakage Current, I_S With Overvoltage	±63			μA typ	$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = ±55\text{ V}$, see Figure 33
Power Supplies Grounded or Floating	±25			μA typ	$V_{DD} = 0\text{ V}$ or floating, $V_{SS} = 0\text{ V}$ or floating, $GND = 0\text{ V}$, $Ax = 0\text{ V}$ or floating, $V_S = ±55\text{ V}$, see Figure 32
Drain Leakage Current, I_D With Overvoltage	±10			nA typ	$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = ±55\text{ V}$, see Figure 33
Power Supplies Grounded	±50 ±500	±70	±90	nA max nA typ	$V_{DD} = 0\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, $V_S = ±55\text{ V}$, $Ax = 0\text{ V}$, see Figure 32
Power Supplies Floating	±700 ±50	±700 ±50	±700 ±50	nA max μA typ	$V_{DD} = \text{floating}$, $V_{SS} = \text{floating}$, $GND = 0\text{ V}$, $V_S = ±55\text{ V}$, $Ax = 0\text{ V}$, see Figure 32
DIGITAL INPUTS					
Input Voltage High, V_{INH} Low, V_{INL}			2.0 0.8	V min V max	
Input Current, I_{INL} or I_{INH}	±0.7 ±1.1		±1.2	μA typ μA max	$V_{IN} = GND$ or V_{DD}
Digital Input Capacitance, C_{IN}	5.0			pF typ	
Output Voltage High, V_{OH} Low, V_{OL}	2.0 0.8			V min V max	
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{TRANSITION}$	165 205	215	230	ns typ ns max	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$ $V_S = 8\text{ V}$, see Figure 48
t_{ON} (EN)	160 200	215	230	ns typ ns max	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$ $V_S = 8\text{ V}$, see Figure 47
t_{OFF} (EN)	125 150	155	155	ns typ ns max	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$ $V_S = 8\text{ V}$, see Figure 47
Break-Before-Make Time Delay, t_D	100		60	ns typ ns min	$R_L = 1\text{ k}\Omega$, $C_L = 35\text{ pF}$ $V_S = 8\text{ V}$, see Figure 46
Overvoltage Response Time, $t_{RESPONSE}$	110 145	145	145	ns typ ns max	$R_L = 1\text{ k}\Omega$, $C_L = 5\text{ pF}$, see Figure 41
Overvoltage Recovery Time, $t_{RECOVERY}$	500 655	720	765	ns typ ns max	$R_L = 1\text{ k}\Omega$, $C_L = 5\text{ pF}$, see Figure 42
Interrupt Flag Response Time, $t_{DIGRESP}$	95			ns typ	$C_L = 12\text{ pF}$, see Figure 43
Interrupt Flag Recovery Time, t_{DIGREC}	65 900			μs typ ns typ	$C_L = 12\text{ pF}$, see Figure 44 $C_L = 12\text{ pF}$, $R_{PULLUP} = 1\text{ k}\Omega$, see Figure 45
Charge Injection, Q_{INJ}	0.2			pC typ	$V_S = 6\text{ V}$, $R_S = 0\text{ }\Omega$, $C_L = 1\text{ nF}$, see Figure 49
Off Isolation	-75			dB typ	$R_L = 50\text{ }\Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, see Figure 39, worst case channel
Channel-to-Channel Crosstalk Adjacent Channels Nonadjacent Channels	-75 -88			dB typ dB typ	$R_L = 50\text{ }\Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, see Figure 38
Total Harmonic Distortion Plus Noise, THD + N	0.044			% typ	$R_L = 10\text{ k}\Omega$, $V_S = 6\text{ V p-p}$, $f = 20\text{ Hz}$ to 20 kHz , see Figure 37

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
-3 dB Bandwidth					$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, see Figure 40
ADG5248F	175			MHz typ	
ADG5249F	290			MHz typ	
Insertion Loss	10.5			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, see Figure 40
C_S (Off)	4			pF typ	$V_S = 6 \text{ V}$, $f = 1 \text{ MHz}$
C_D (Off)					$V_S = 6 \text{ V}$, $f = 1 \text{ MHz}$
ADG5248F	14			pF typ	
ADG5249F	8			pF typ	
C_D (On), C_S (On)					$V_S = 6 \text{ V}$, $f = 1 \text{ MHz}$
ADG5248F	20			pF typ	
ADG5249F	14			pF typ	
POWER REQUIREMENTS					$V_{DD} = 13.2 \text{ V}$; $V_{SS} = 0 \text{ V}$; digital inputs = 0 V, 5 V, or V_{DD}
Normal Mode					
I_{DD}	1.15			mA typ	
I_{POSFV}	0.15			mA typ	
$I_{DD} + I_{POSFV}$	2		2	mA max	
I_{GND}	0.75			mA typ	
	1.4		1.4	mA max	
I_{SS}	0.3			mA typ	
I_{NEGFV}	0.2			mA typ	
$I_{SS} + I_{NEGFV}$	0.65		0.7	mA max	
Fault Mode					$V_S = \pm 55 \text{ V}$
I_{DD}	1.4			mA typ	
I_{POSFV}	0.2			mA typ	
$I_{DD} + I_{POSFV}$	2.2		2.3	mA max	
I_{GND}	0.9			mA typ	
	1.6		1.7	mA max	
I_{SS}	0.45			mA typ	Digital inputs = 5 V
I_{NEGFV}	0.2			mA typ	
$I_{SS} + I_{NEGFV}$	1.0		1.1	mA max	$V_S = \pm 55 \text{ V}$, $V_D = 0 \text{ V}$
V_{DD}			8	V min	$GND = 0 \text{ V}$
			44	V max	$GND = 0 \text{ V}$

! 設計上保証しますが、出荷テストは行いません。

36 V 単電源

特に指定がない限り、 $V_{DD} = 36 \text{ V} \pm 10\%$ 、 $V_{SS} = 0 \text{ V}$ 、 $GND = 0 \text{ V}$ 、 $C_{DECOUPLING} = 0.1 \mu\text{F}$ 。

表 4.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					$V_{DD} = 32.4 \text{ V}$, $V_{SS} = 0 \text{ V}$, see Figure 36
Analog Signal Range			0 V to V_{DD}	V	
On Resistance, R_{ON}	310			Ω typ	$V_S = 0 \text{ V}$ to 30 V, $I_S = -1 \text{ mA}$
	335	415	480	Ω max	
	250			Ω typ	$V_S = 4.5 \text{ V}$ to 28 V, $I_S = -1 \text{ mA}$
	270	335	395	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	3			Ω typ	$V_S = 0 \text{ V}$ to 30 V, $I_S = -1 \text{ mA}$
	7	16	18	Ω max	
	3			Ω typ	$V_S = 4.5 \text{ V}$ to 28 V, $I_S = -1 \text{ mA}$
	6.5	11	12	Ω max	

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
On-Resistance Flatness, $R_{FLAT(ON)}$	62			Ω typ	$V_S = 0$ V to 30 V, $I_S = -1$ mA
	70	85	100	Ω max	
	1.5			Ω typ	$V_S = 4.5$ V to 28 V, $I_S = -1$ mA
	3.5	4	4	Ω max	
Threshold Voltage, V_T	0.7			V typ	See Figure 28
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_{DD} = 39.6$ V, $V_{SS} = 0$ V $V_S = 1$ V/30 V, $V_D = 30$ V/1 V, see Figure 34
	± 1	± 2	± 5	nA max	
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	$V_S = 1$ V/30 V, $V_D = 30$ V/1 V, see Figure 34
	± 1	± 5	± 10	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 0.3			nA typ	$V_S = V_D = 1$ V/30 V, see Figure 35
	± 1.5	± 20	± 25	nA max	
FAULT					
Source Leakage Current, I_S With Overvoltage	± 58			μ A typ	$V_{DD} = 39.6$ V, $V_{SS} = 0$ V, GND = 0 V, $V_S = +55$ V, -40 V, see Figure 33
	± 25			μ A typ	
Power Supplies Grounded or Floating				μ A typ	$V_{DD} = 0$ V or floating, $V_{SS} = 0$ V or floating, GND = 0 V, Ax = 0 V or floating, $V_S = \pm 55$ V, see Figure 32
Drain Leakage Current, I_D With Overvoltage	± 10			nA typ	$V_{DD} = 39.6$ V, $V_{SS} = 0$ V, GND = 0 V, $V_S = +55$ V, -40 V, see Figure 33
	± 50	± 70	± 90	nA max	
Power Supplies Grounded	± 500			nA typ	$V_{DD} = 0$ V, $V_{SS} = 0$ V, GND = 0 V, $V_S = \pm 55$ V, Ax = 0 V, see Figure 32
	± 700	± 700	± 700	nA max	
Power Supplies Floating	± 50	± 50	± 50	μ A typ	$V_{DD} =$ floating, $V_{SS} =$ floating, GND = 0 V, $V_S = \pm 55$ V, Ax = 0 V, see Figure 32
DIGITAL INPUTS					
Input Voltage High, V_{INH} Low, V_{INL}			2.0	V min	$V_{IN} = V_{GND}$ OR V_{DD}
			0.8	V max	
Input Current, I_{INL} OR I_{INH}	± 0.7			μ A typ	
	± 1.1		± 1.2	μ A max	
Digital Input Capacitance, C_{IN}	5.0			pF typ	
Output Voltage High, V_{OH} Low, V_{OL}	2.0			V min	
	0.8			V max	
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{TRANSITION}$	195			ns typ	$R_L = 1$ k Ω , $C_L = 35$ pF $V_S = 18$ V, see Figure 48
	255	275	285	ns max	
t_{ON} (EN)	190			ns typ	$R_L = 1$ k Ω , $C_L = 35$ pF $V_S = 18$ V, see Figure 47
	245	270	280	ns max	
t_{OFF} (EN)	105			ns typ	$R_L = 1$ k Ω , $C_L = 35$ pF $V_S = 18$ V, see Figure 47
	135	145	145	ns max	
Break-Before-Make Time Delay, t_D	110			ns typ	$R_L = 1$ k Ω , $C_L = 35$ pF $V_S = 18$ V, see Figure 46
			60	ns min	
Overvoltage Response Time, $t_{RESPONSE}$	60			ns typ	$R_L = 1$ k Ω , $C_L = 5$ pF, see Figure 41
	80	85	85	ns max	
Overvoltage Recovery Time, $t_{RECOVERY}$	1400			ns typ	$R_L = 1$ k Ω , $C_L = 5$ pF, see Figure 42
	1900	2100	2200	ns max	
Interrupt Flag Response Time, $t_{DIGRESP}$	85			ns typ	$C_L = 12$ pF, see Figure 43

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
Interrupt Flag Recovery Time, t_{DIGREC}	65 1600			μs typ ns typ	$C_L = 12\text{ pF}$, see Figure 44 $C_L = 12\text{ pF}$, $R_{PULLUP} = 1\text{ k}\Omega$, see Figure 45
Charge Injection, Q_{INJ}	-1.2			pC typ	$V_S = 18\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$, see Figure 49
Off Isolation	-75			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, see Figure 39, worst case channel
Channel-to-Channel Crosstalk					$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, see Figure 38
Adjacent Channels	-75			dB typ	
Nonadjacent Channels	-88			dB typ	
Total Harmonic Distortion Plus Noise, THD + N	0.007			% typ	$R_L = 10\text{ k}\Omega$, $V_S = 18\text{ V}$ p-p, $f = 20\text{ Hz}$ to 20 kHz , see Figure 37
-3 dB Bandwidth					$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, see Figure 40
ADG5248F	200			MHz typ	
ADG5249F	320			MHz typ	
Insertion Loss	10.5			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, see Figure 40
C_S (Off)	4			pF typ	$V_S = 18\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)					$V_S = 18\text{ V}$, $f = 1\text{ MHz}$
ADG5248F	13			pF typ	
ADG5249F	7			pF typ	
C_D (On), C_S (On)					$V_S = 18\text{ V}$, $f = 1\text{ MHz}$
ADG5248F	18			pF typ	
ADG5249F	12			pF typ	
POWER REQUIREMENTS					$V_{DD} = 39.6\text{ V}$; $V_{SS} = 0\text{ V}$; digital inputs = 0 V , 5 V , or V_{DD}
Normal Mode					
I_{DD}	1.15			mA typ	
I_{POSFV}	0.15			mA typ	
$I_{DD} + I_{POSFV}$	2		2	mA max	
I_{GND}	0.75			mA typ	
	1.4		1.4	mA max	
I_{SS}	0.3			mA typ	
I_{NEGFV}	0.2			mA typ	
$I_{SS} + I_{NEGFV}$	0.65		0.7	mA max	
Fault Mode					$V_S = +55\text{ V}$, -40 V
I_{DD}	1.4			mA typ	
I_{POSFV}	0.2			mA typ	
$I_{DD} + I_{POSFV}$	2.2		2.3	mA max	
I_{GND}	0.9			mA typ	
	1.6		1.7	mA max	
I_{SS}	0.45			mA typ	
I_{NEGFV}	0.2			mA typ	
$I_{SS} + I_{NEGFV}$	1.0		1.1	mA max	
V_{DD}			8	V min	GND = 0 V
			44	V max	GND = 0 V

! 設計上保証しますが、出荷テストは行いません。

チャンネルあたりの連続電流、 S_x ¹、D または D_x

表 5.

Parameter	25°C	85°C	125°C	Unit	Test Conditions/Comments
ADG5248F, $\theta_{JA} = 112.6^\circ\text{C/W}$	27	16	8	mA max	$V_S = V_{SS}$ to $V_{DD} - 4.5\text{ V}$
	16	11	7	mA max	$V_S = V_{SS}$ to V_{DD}
ADG5249F, $\theta_{JA} = 112.6^\circ\text{C/W}$	20	13	8	mA max	$V_S = V_{SS}$ to $V_{DD} - 4.5\text{ V}$
	12	8	6	mA max	$V_S = V_{SS}$ to V_{DD}

¹ S_x は ADG5248F では S1~S8 ピンで、ADG5249F では S1A~S4A ピンと S1B~S4B ピンです。

絶対最大定格

特に指定のない限り、 $T_A = 25\text{ }^\circ\text{C}$ 。

表 6.

Parameter	Rating
V_{DD} to V_{SS}	48 V
V_{DD} to GND	-0.3 V to +48 V
V_{SS} to GND	-48 V to +0.3 V
POSFV to GND	-0.3 V to $V_{DD} + 0.3$ V
NEGFV to GND	$V_{SS} - 0.3$ V to +0.3 V
Sx Pins	-55 V to +55 V
Sx to V_{DD} or V_{SS}	80 V
V_S to V_D	80 V
D or Dx Pins ¹	NEGFV - 0.7 V to POSFV + 0.7 V or 30 mA, whichever occurs first
Digital Inputs	GND - 0.7 V to 48 V or 30 mA, whichever occurs first
Peak Current, Sx, D, or Dx Pins	72.5 mA (pulsed at 1 ms, 10% duty cycle maximum)
Continuous Current, Sx, D, or Dx Pins	Data ² + 15%
Digital Outputs	GND - 0.7 V to 6 V or 30 mA, whichever occurs first
D or Dx Pins, Overvoltage State, Load Current	1 mA
Operating Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
Thermal Impedance, θ_{JA} (4-Layer Board)	112.6°C/W
Reflow Soldering Peak Temperature, Pb-Free	As per JEDEC J-STD-020

¹ Dピンと Dx ピンの過電圧は内部ダイオードでクランプされます。電流は、規定された最大定格に制限してください。

² 表 5 を参照してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上での製品動作を定めたものではありません。製品を長時間絶対最大定格状態に置くと製品の信頼性に影響を与えます。

同時に複数の絶対最大定格条件を適用することはできません。

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

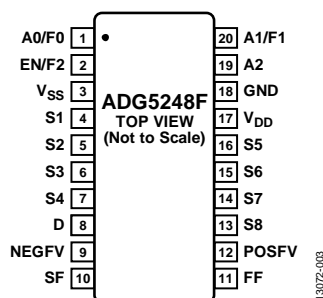


図 3. ADG5248F のピン配置

表 7. ADG5248F のピン機能説明

ピン番号	記号	説明
1	A0/F0	ロジック・コントロール入力(A0)。表 8 を参照してください。 デコーダ・ピン (F0)。このピンと特定の故障ピン (SF) を組み合わせて使用して、故障状態の入力を表示します。表 9 を参照してください。
2	EN/F2	アクティブ・ハイ・デジタル入力 (EN)。このピンがロー・レベルのとき、デバイスは無効化されるため、すべてのスイッチがオフになります。このピンがハイ・レベルのとき、Ax ロジック入力によりオンになるスイッチが指定されます。 デコーダ・ピン (F2)。このピンと特定の故障ピン (SF) を組み合わせて使用して、故障状態の入力を表示します。表 9 を参照してください。
3	V _{SS}	負電源電位。
4	S1	過電圧保護されたソース・ピン 1。このピンは、入力または出力に設定することができます。
5	S2	過電圧保護されたソース・ピン 2。このピンは、入力または出力に設定することができます。
6	S3	過電圧保護されたソース・ピン 3。このピンは、入力または出力に設定することができます。
7	S4	過電圧保護されたソース・ピン 4。このピンは、入力または出力に設定することができます。
8	D	ドレイン・ピン。このピンは、入力または出力に設定することができます。
9	NEG FV	負の故障電圧。このピンから過電圧保護レベルを決定する負電源電圧を供給します。セカンダリ電源を使用しない場合は、このピンを V _{SS} に接続してください。
10	SF	特定故障デジタル出力。このピンはデバイスが通常動作のときハイ・レベル (弱い内部プルアップ抵抗、公称 3 V 出力) を出力し、特定のピンで故障状態が検出されたとき、表 9 に示すように F0、F1、F2 の状態に応じてロー・レベルを出力します。
11	FF	故障フラグ・デジタル出力。このピンは、デバイスの通常動作ではハイ・レベルを出力し、いずれかの Sx 入力で故障状態が発生するとロー・レベルを出力します。FF ピンには小さいプルアップ抵抗が内蔵されているため、複数のデバイスを含む大きなモジュールに対して複数の信号を 1 本の割込みにとめることができます。
12	POS FV	正の故障電圧。このピンから過電圧保護レベルを決定する正電源電圧を供給します。セカンダリ電源を使用しない場合は、このピンを V _{DD} に接続してください。
13	S8	過電圧保護されたソース・ピン 8。このピンは、入力または出力に設定することができます。
14	S7	過電圧保護されたソース・ピン 7。このピンは、入力または出力に設定することができます。
15	S6	過電圧保護されたソース・ピン 6。このピンは、入力または出力に設定することができます。
16	S5	過電圧保護されたソース・ピン 5。このピンは、入力または出力に設定することができます。
17	V _{DD}	正電源電位。
18	GND	グラウンド・リファレンス (0 V)。
19	A2	ロジック・コントロール入力。
20	A1/F1	ロジック・コントロール入力(A1)。表 8 を参照してください。 デコーダ・ピン (F1)。このピンと特定の故障ピン (SF) を組み合わせて使用して、故障状態の入力を表示します。表 9 を参照してください。

表 8. ADG5248F スイッチ選択の真理値表

A2	A1	A0	EN	On Switch
X ¹	X ¹	X ¹	0	None
0	0	0	1	S1
0	0	1	1	S2
0	1	0	1	S3
0	1	1	1	S4
1	0	0	1	S5
1	0	1	1	S6
1	1	0	1	S7
1	1	1	1	S8

¹ Xは don't care。

表 9. ADG5248F 故障診断出力の真理値表

Switch in Fault ¹	State of Specific Flag (SF) with Control Inputs (F2, F1, F0)								State of the Fault Flag (FF)
	0, 0, 0	0, 0, 1	0, 1, 0	0, 1, 1	1, 0, 0	1, 0, 1	1, 1, 0	1, 1, 1	
None	1	1	1	1	1	1	1	1	1
S1	0	1	1	1	1	1	1	1	0
S2	1	0	1	1	1	1	1	1	0
S3	1	1	0	1	1	1	1	1	0
S4	1	1	1	0	1	1	1	1	0
S5	1	1	1	1	0	1	1	1	0
S6	1	1	1	1	1	0	1	1	0
S7	1	1	1	1	1	1	0	1	0
S8	1	1	1	1	1	1	1	0	0

¹ 複数のスイッチが故障する場合があります。詳細については、アプリケーション情報のセクションを参照してください。

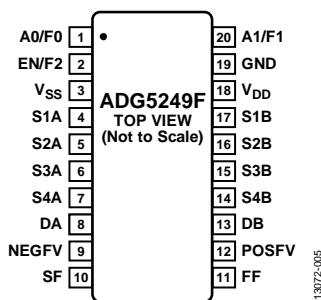


図 4. ADG5249F のピン配置

表 10. ADG5249F のピン機能説明

ピン番号	記号	説明
1	A0/F0	ロジック・コントロール入力(A0)。表 11 を参照してください。 デコーダ・ピン (F0)。このピンと特定の故障ピン (SF) を組み合わせて使用して、故障状態の入力を表示します。表 12 を参照してください。
2	EN/F2	アクティブ・ハイ・デジタル入力 (EN)。このピンがロー・レベルのとき、デバイスはディスエーブルされるため、すべてのスイッチがオフになります。このピンがハイ・レベルのとき、Ax ロジック入力によりオンになるスイッチが指定されます。 デコーダ・ピン (F2)。このピンと特定の故障ピン (SF) を組み合わせて使用して、故障状態の入力を表示します。表 12 を参照してください。
3	V _{SS}	負電源電位。
4	S1A	過電圧保護されたソース・ピン 1A。このピンは、入力または出力に設定することができます。
5	S2A	過電圧保護されたソース・ピン 2A。このピンは、入力または出力に設定することができます。
6	S3A	過電圧保護されたソース・ピン 3A。このピンは、入力または出力に設定することができます。
7	S4A	過電圧保護されたソース・ピン 4A。このピンは、入力または出力に設定することができます。
8	DA	ドレイン・ピン A。入力または出力に設定することができます。
9	NEG FV	負の故障電圧。このピンから過電圧保護レベルを決定する負電源電圧を供給します。セカンダリ電源を使用しない場合は、このピンを V _{SS} に接続してください。
10	SF	特定故障デジタル出力。このピンはデバイスが通常動作のときハイ・レベル (弱い内部プルアップ抵抗、公称 3 V 出力) を出力し、特定のピンで故障状態が検出されたとき、表 12 に示すように F0、F1、F2 の状態に応じてロー・レベルを出力します。
11	FF	故障フラグ・デジタル出力。このピンは、デバイスの通常動作ではハイ・レベルを出力し、いずれかの Sx 入力で故障状態が発生するとロー・レベルを出力します。FF ピンには小さいプルアップ抵抗が内蔵されているため、複数のデバイスを含む大きなモジュールに対して複数の信号を 1 本の割込みにまとめることができます。
12	POS FV	正の故障電圧。このピンから過電圧保護レベルを決定する正電源電圧を供給します。セカンダリ電源を使用しない場合は、このピンを V _{DD} に接続してください。
13	DB	ドレイン・ピン B。入力または出力に設定することができます。
14	S4B	過電圧保護されたソース・ピン 4B。このピンは、入力または出力に設定することができます。
15	S3B	過電圧保護されたソース・ピン 3B。このピンは、入力または出力に設定することができます。
16	S2B	過電圧保護されたソース・ピン 2B。このピンは、入力または出力に設定することができます。
17	S1B	過電圧保護されたソース・ピン 1B。このピンは、入力または出力に設定することができます。
18	V _{DD}	正電源電位。
19	GND	グラウンド・リファレンス (0 V)。
20	A1/F1	ロジック・コントロール入力(A1)。表 11 を参照してください。 デコーダ・ピン (F1)。このピンと特定の故障ピン (SF) を組み合わせて使用して、故障状態の入力を表示します。表 12 を参照してください。

表 11. ADG5249F スイッチ選択の真理値表

A1	A0	EN	On Switch Pair
X ¹	X ¹	0	None
0	0	1	S1x
0	1	1	S2x
1	0	1	S3x
1	1	1	S4x

¹ X は don't care。

表 12. ADG5249F 故障診断出力の真理値表

Switch in Fault ¹	State of Specific Flag (SF) with Control Inputs (F2, F1, F0)								State of the Fault Flag (FF)
	0, 0, 0	0, 0, 1	0, 1, 0	0, 1, 1	1, 0, 0	1, 0, 1	1, 1, 0	1, 1, 1	
None	1	1	1	1	1	1	1	1	1
S1A	0	1	1	1	1	1	1	1	0
S2A	1	0	1	1	1	1	1	1	0
S3A	1	1	0	1	1	1	1	1	0
S4A	1	1	1	0	1	1	1	1	0
S1B	1	1	1	1	0	1	1	1	0
S2B	1	1	1	1	1	0	1	1	0
S3B	1	1	1	1	1	1	0	1	0
S4B	1	1	1	1	1	1	1	0	0

¹ 複数のスイッチが故障する場合があります。詳細については、アプリケーション情報のセクションを参照してください。

代表的な性能特性

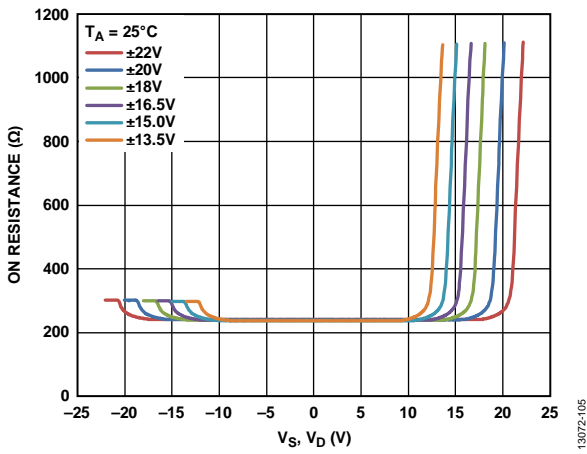


図 5. V_S 、 V_D の関数としての R_{ON} 、両電源

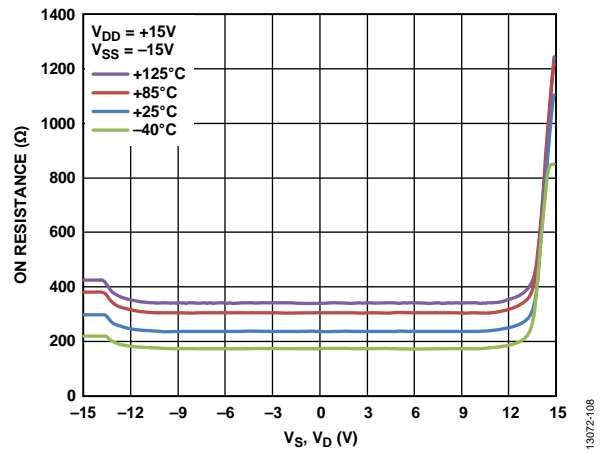


図 8. 様々な温度での V_S 、 V_D の関数としての R_{ON}
±15 V 両電源

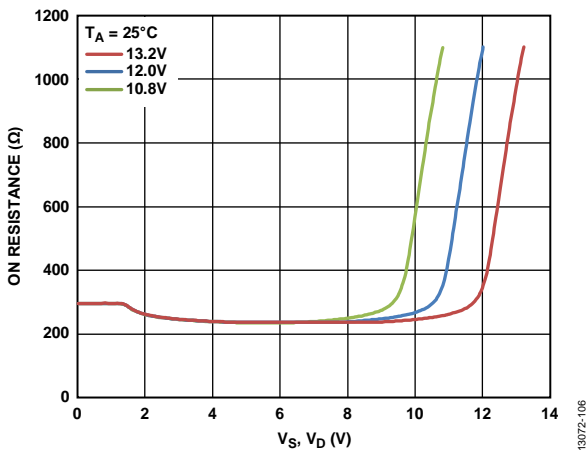


図 6. V_S 、 V_D の関数としての R_{ON} 、12 V 単電源

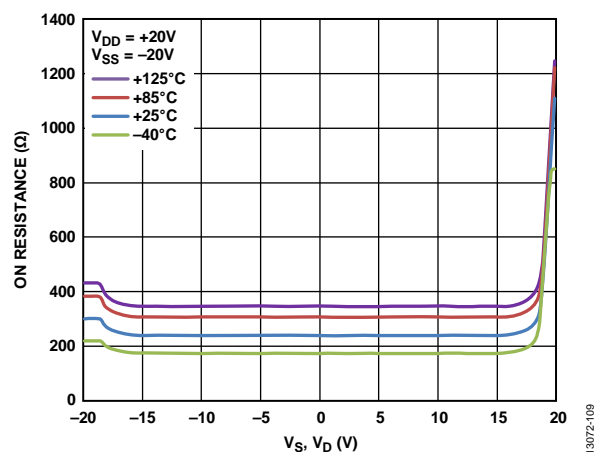


図 9. 様々な温度での V_S 、 V_D の関数としての R_{ON}
±20 V 両電源

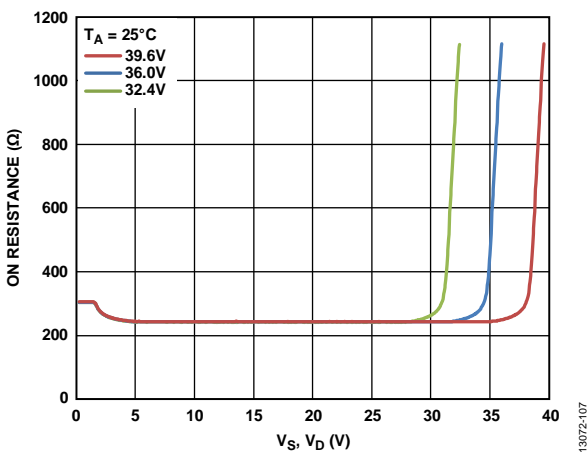


図 7. V_S 、 V_D の関数としての R_{ON} 、36 V 単電源

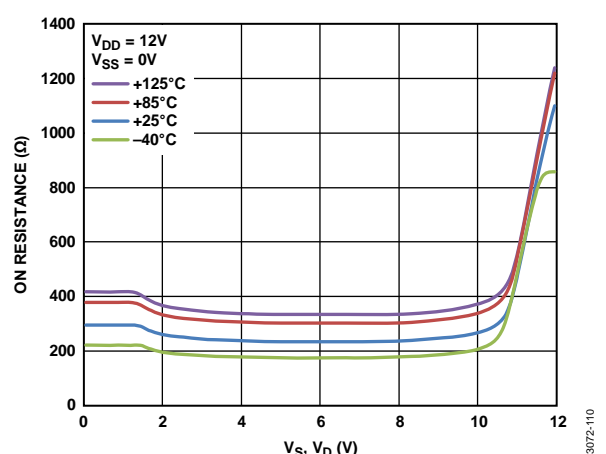


図 10. 様々な温度での V_S 、 V_D の関数としての R_{ON}
12 V 単電源

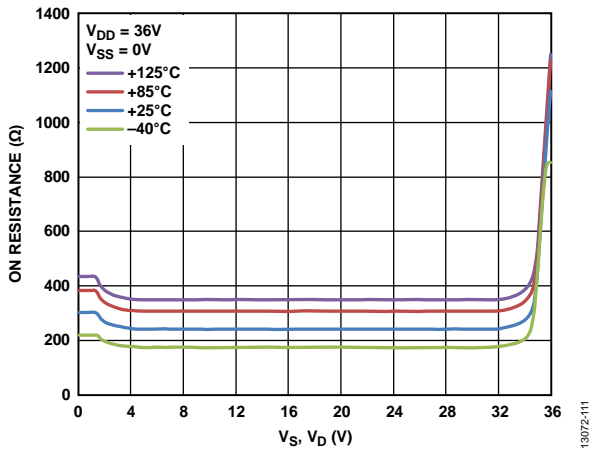


図 11. 様々な温度での V_S, V_D の関数としての R_{ON} 36 V 単電源

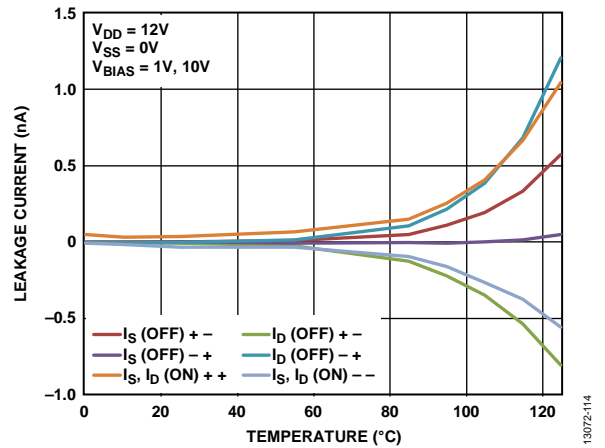


図 14. リーク電流の温度特性、12 V 単電源

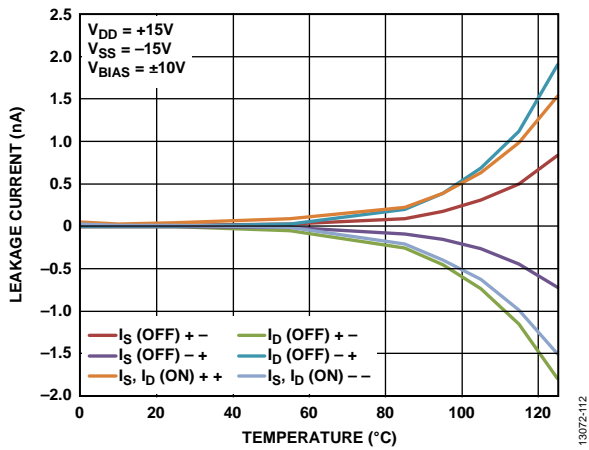


図 12. リーク電流の温度特性、±15 V 両電源

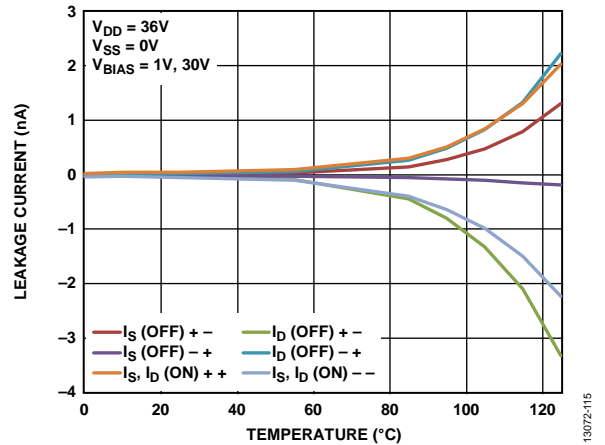


図 15. リーク電流の温度特性、36 V 単電源

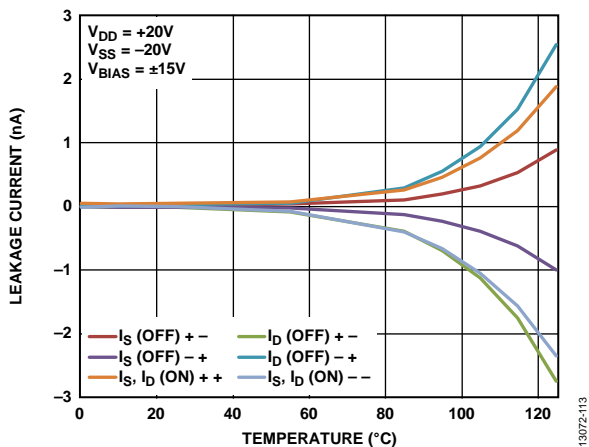


図 13. リーク電流の温度特性、±20 V 両電源

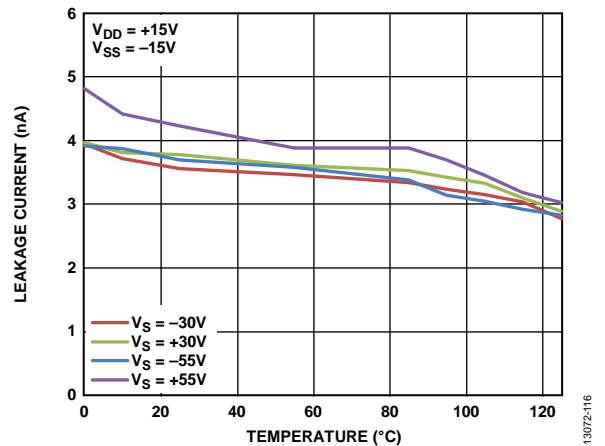


図 16. 過電圧リーク電流の温度特性、±15 V 両電源

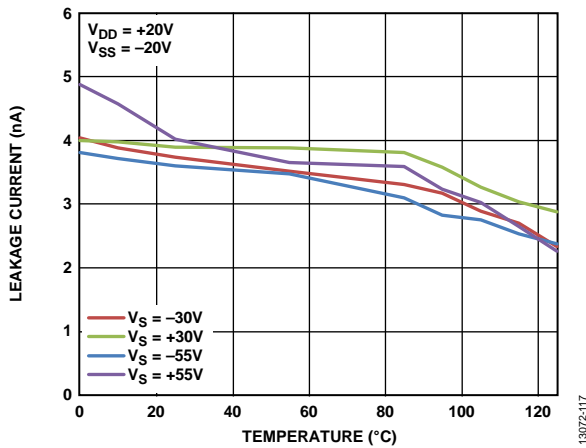


図 17. 過電圧リーク電流の温度特性、±20 V 両電源

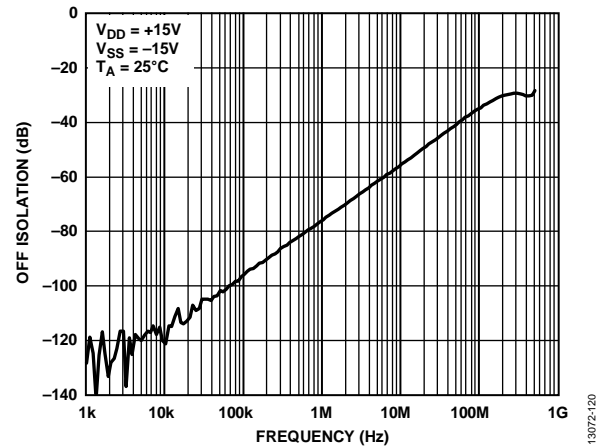


図 20. オフ時アイソレーションの周波数特性、±15 V 両電源

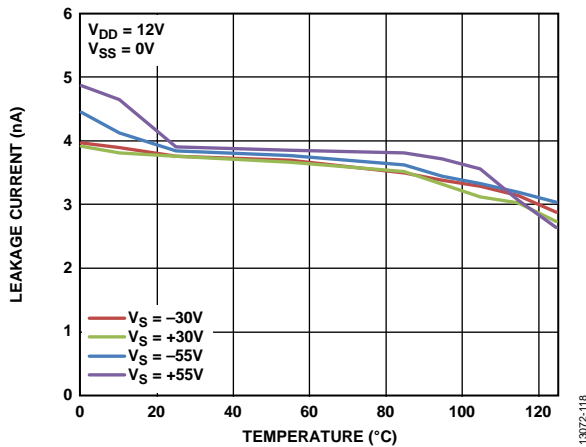


図 18. 過電圧リーク電流の温度特性、12 V 単電源

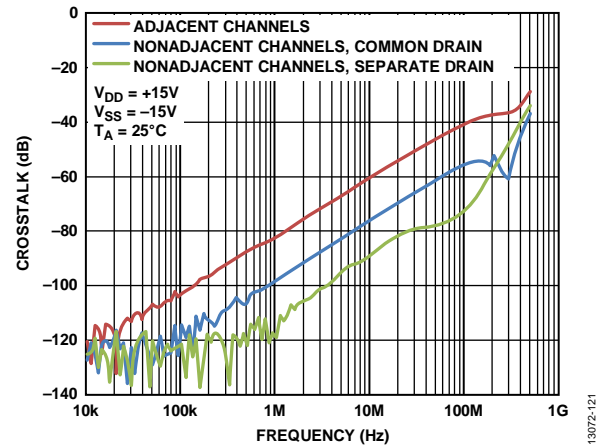


図 21. クロストークの周波数特性、±15 V 両電源

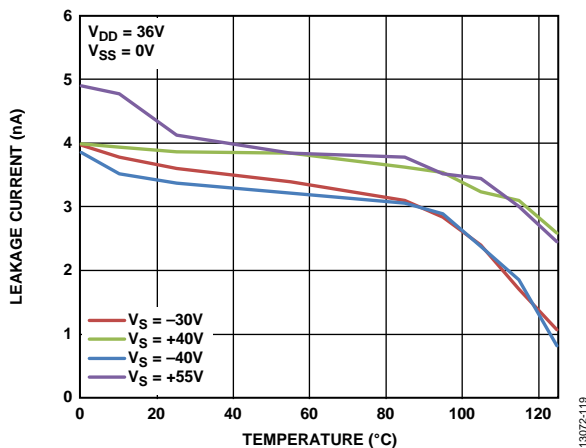


図 19. 過電圧リーク電流の温度特性、36 V 単電源

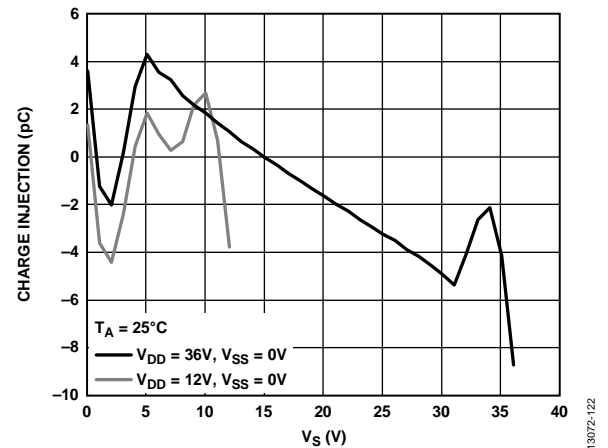
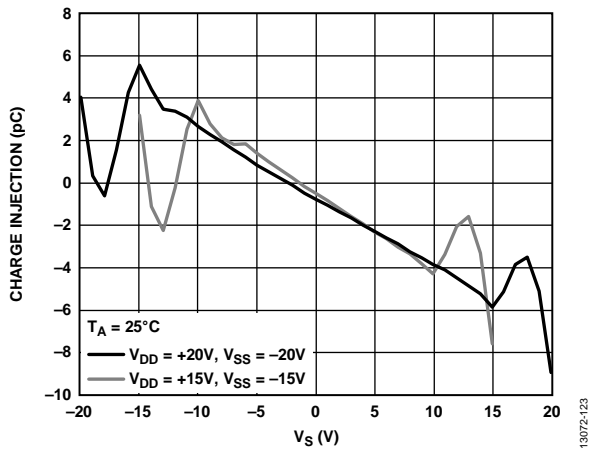
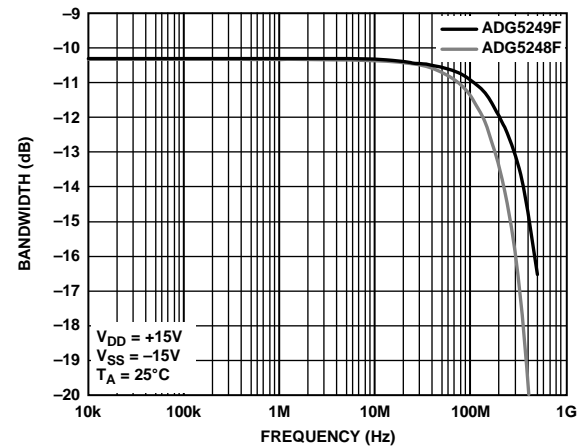


図 22. 電源電圧(V_S)対チャージ・インJECTION、単電源



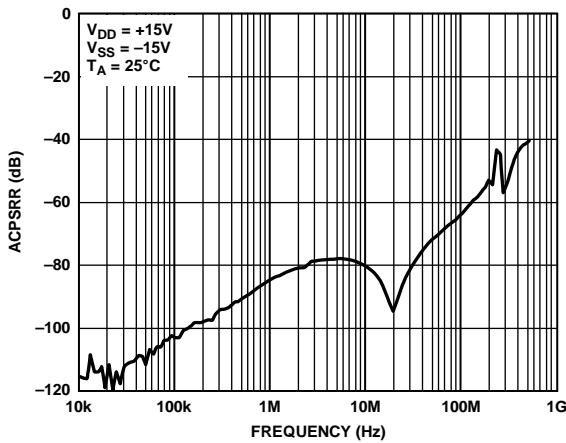
13072-123

図 23. 電源電圧(V_S)対チャージ・インJECTION、両電源



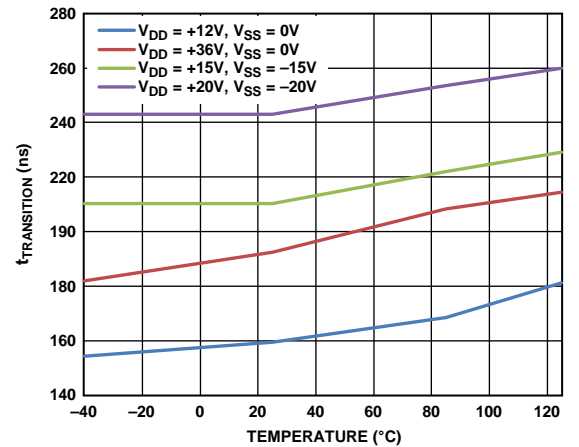
13072-126

図 26. 帯域幅の周波数特性



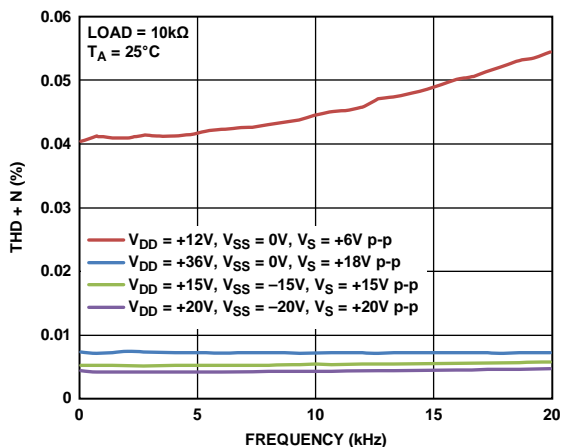
13072-124

図 24. ACPSRR の周波数特性、±15 V 両電源



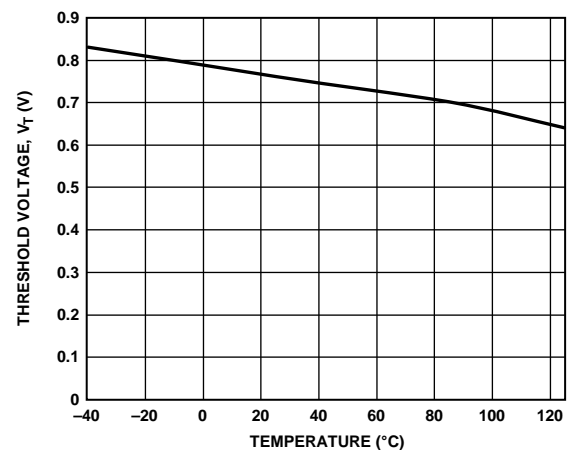
13072-127

図 27. $t_{\text{TRANSITION}}$ の温度特性



13072-125

図 25. THD + N の周波数特性



13072-128

図 28. 閾値電圧 (V_T) の温度特性

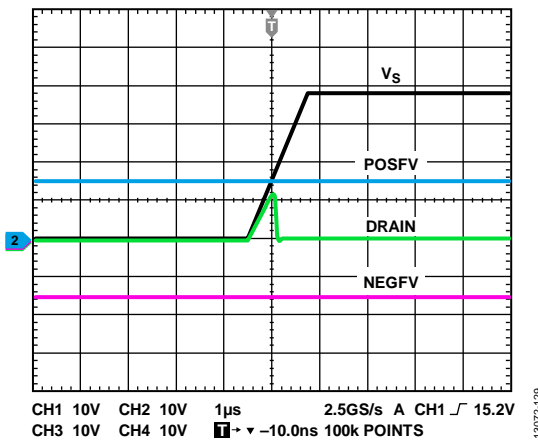


図 29. 正の過電圧に対するドレイン出力応答

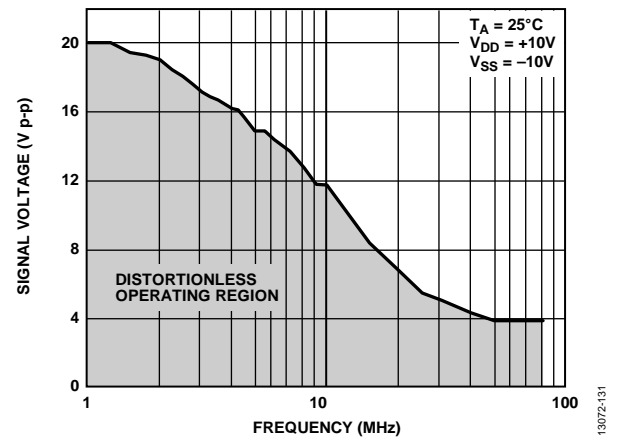


図 31. 大信号電圧トラッキングの周波数特性

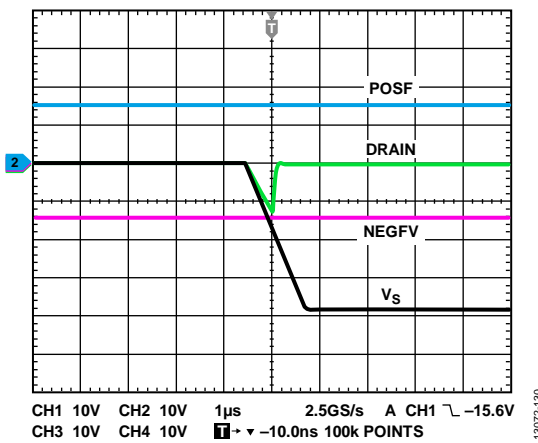


図 30. 負の過電圧に対するドレイン出力応答

テスト回路

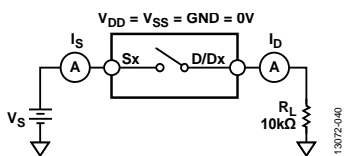


図 32. 電源オフ時のスイッチ・リーク

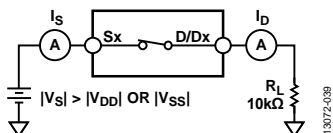
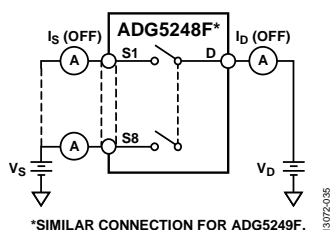
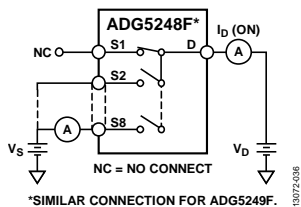


図 33. スイッチ過電圧リーク



*SIMILAR CONNECTION FOR ADG5249F.

図 34. オフ時リーク



*SIMILAR CONNECTION FOR ADG5249F.

図 35. オン時リーク

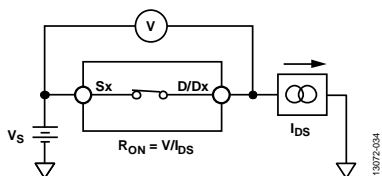


図 36. オン抵抗

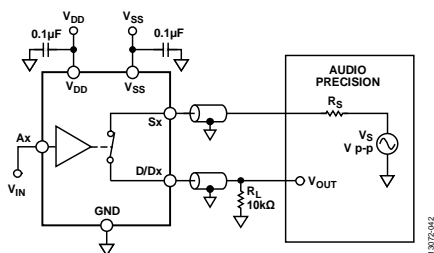
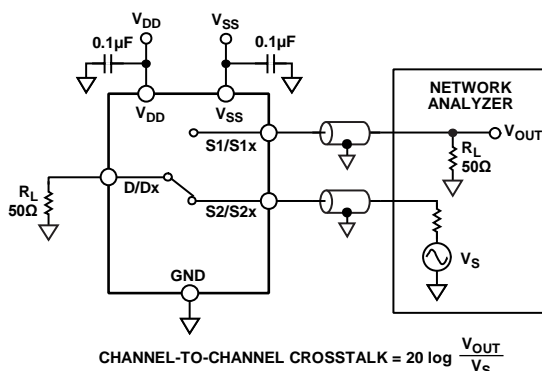
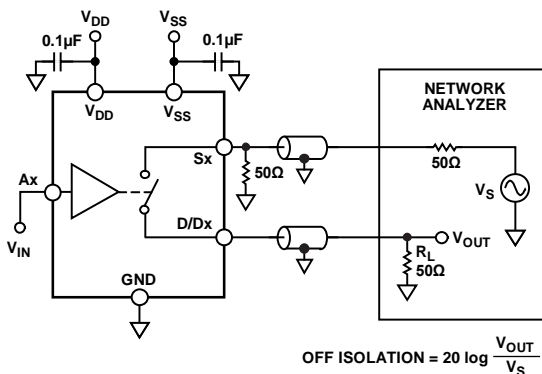


図 37. THD + N



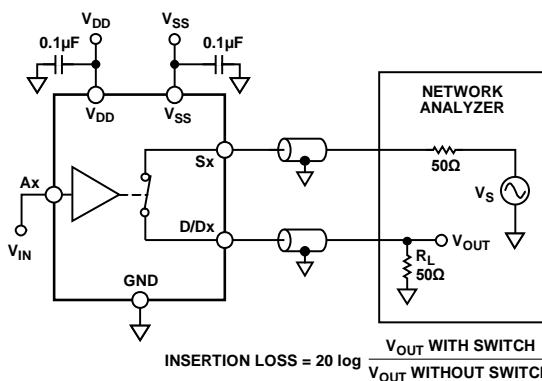
$$\text{CHANNEL-TO-CHANNEL CROSSTALK} = 20 \log \frac{V_{\text{OUT}}}{V_s}$$

図 38. チャンネル間クロストーク



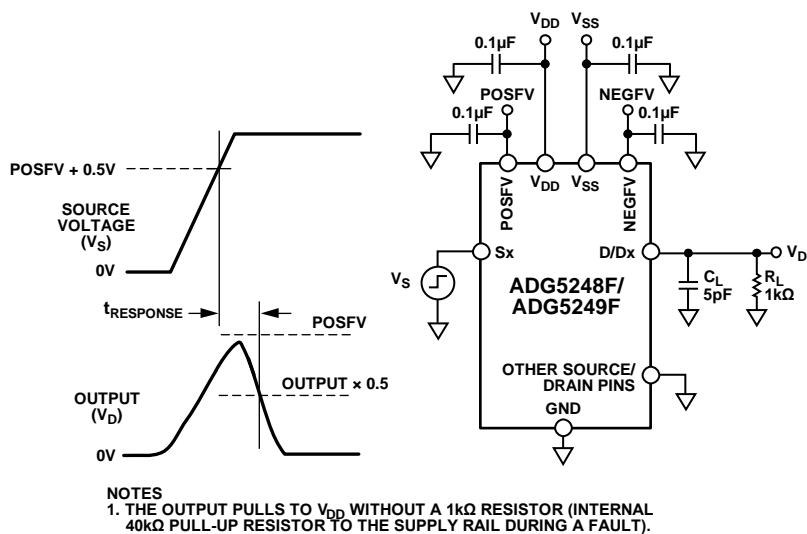
$$\text{OFF ISOLATION} = 20 \log \frac{V_{\text{OUT}}}{V_s}$$

図 39. オフ時アイソレーション



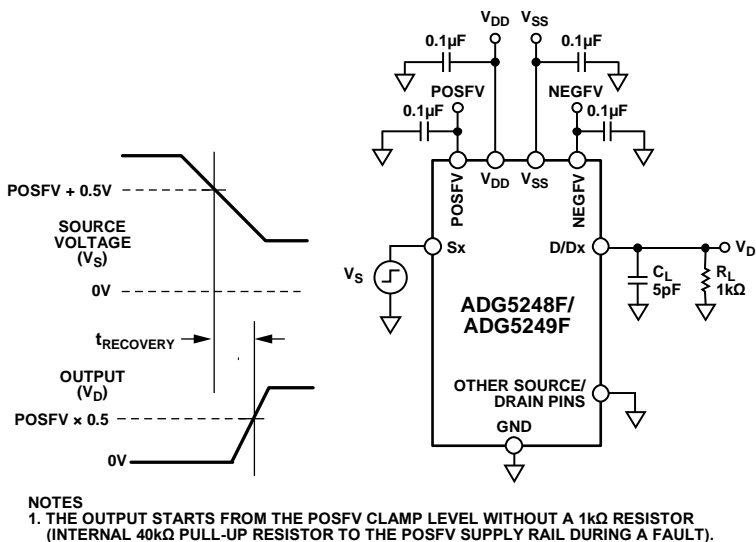
$$\text{INSERTION LOSS} = 20 \log \frac{V_{\text{OUT WITH SWITCH}}}{V_{\text{OUT WITHOUT SWITCH}}}$$

図 40. 帯域幅



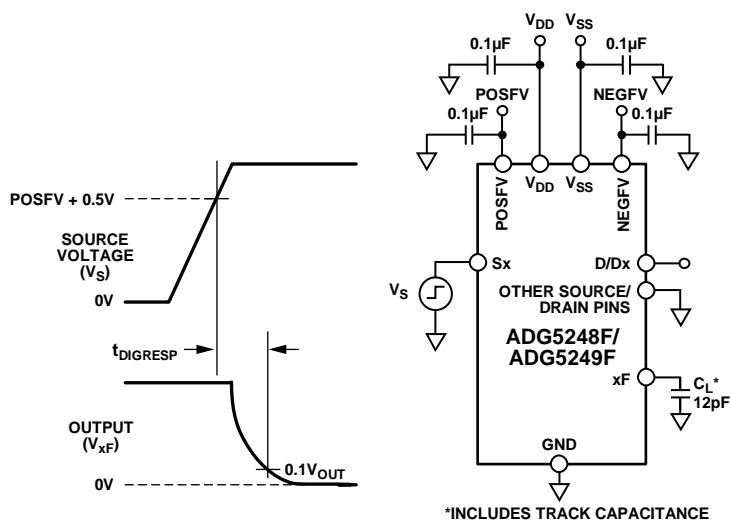
13072-043

図 41. 過電圧応答時間 $t_{RESPONSE}$



13072-044

図 42. 過電圧回復時間 $t_{RECOVERY}$



13072-058

図 43. 割込みフラグ応答時間 $t_{DIGRESP}$

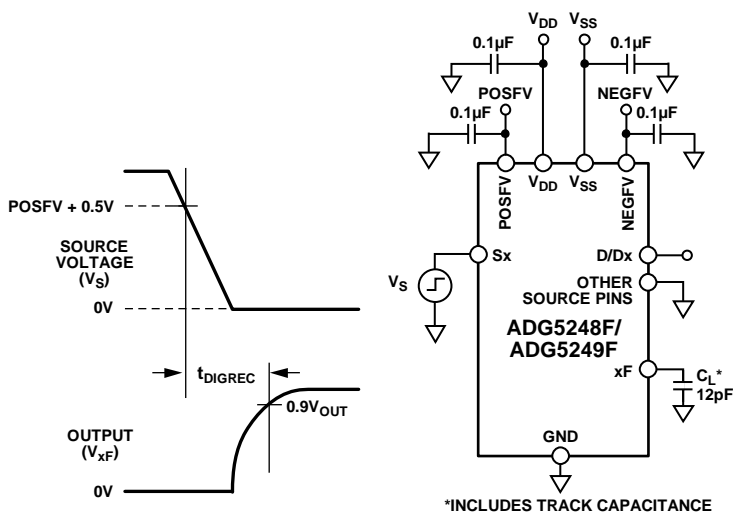


図 44. 割込みフラグ回復時間 t_{DIGREC}

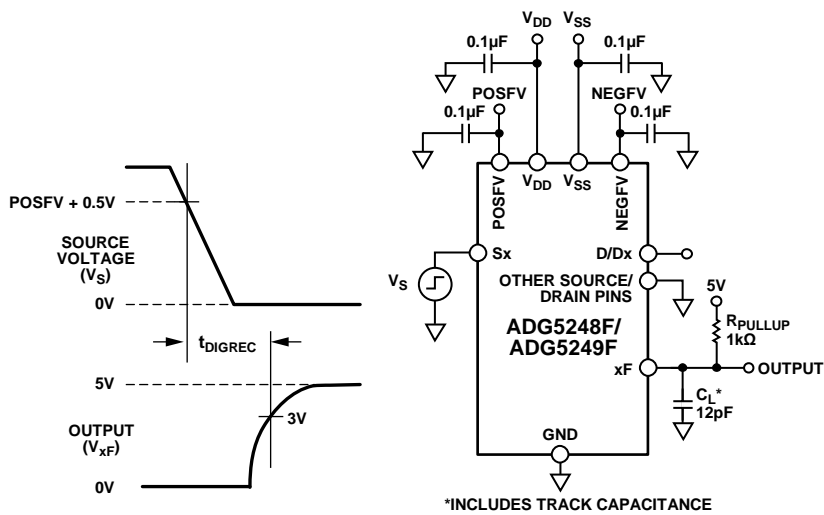


図 45. 割込みフラグ回復時間 t_{DIGREC} 、1 kΩ プルアップ抵抗

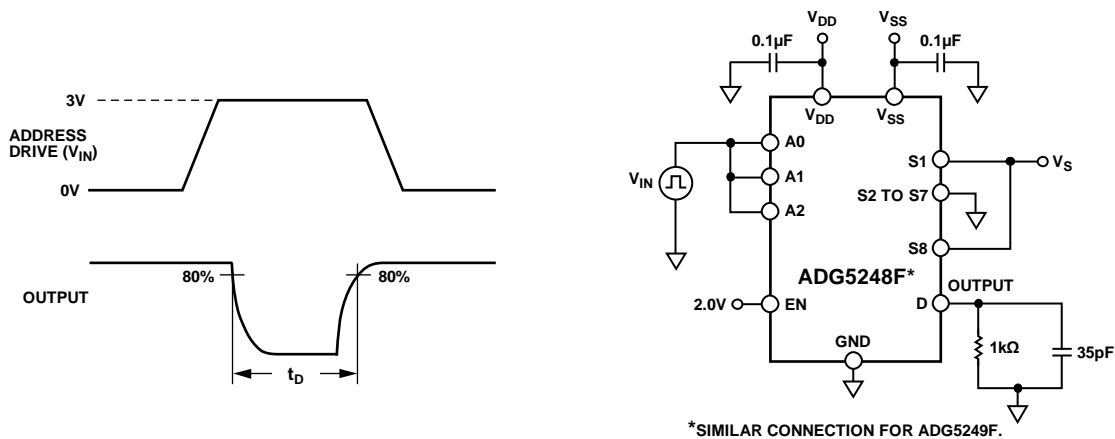
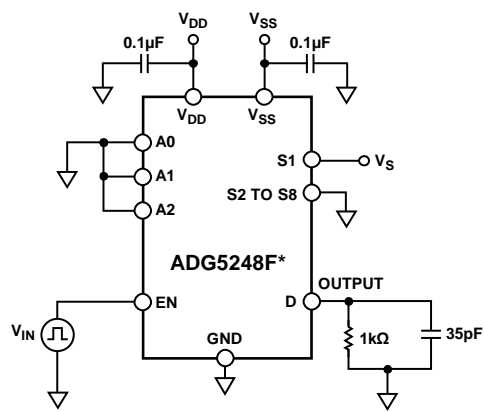
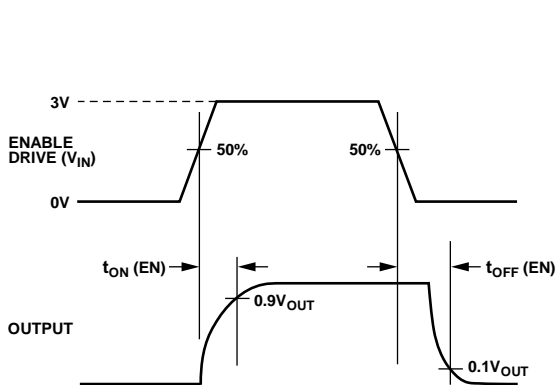


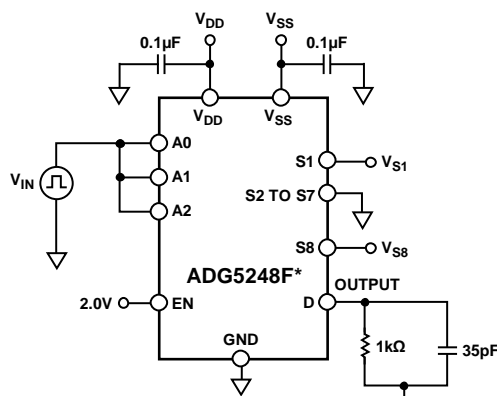
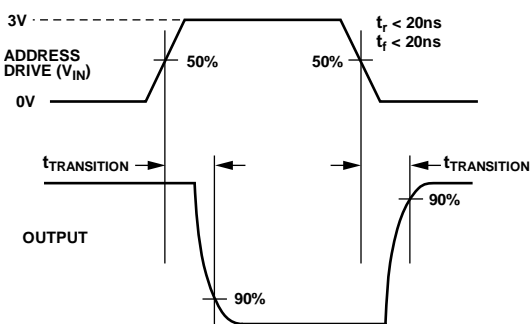
図 46. ブレーク・ピフォア・メーク時間遅延 t_d



*SIMILAR CONNECTION FOR ADG5249F.

13072-046

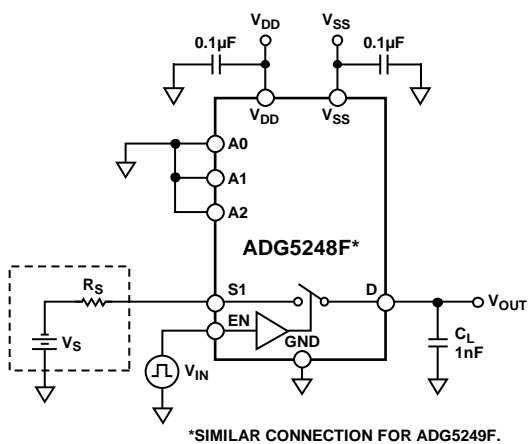
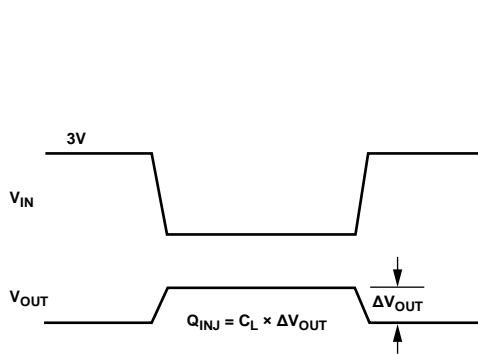
図 47. イネーブル遅延、 $t_{ON}(EN)$ 、 $t_{OFF}(EN)$



*SIMILAR CONNECTION FOR ADG5249F.

13072-047

図 48. アドレス—出力間のスイッチング時間 $t_{TRANSITION}$



*SIMILAR CONNECTION FOR ADG5249F.

13072-048

図 49. チャージ・インジェクション Q_{INJ}

用語

I_{DD}

正の電源電流。

I_{SS}

負の電源電流。

I_{POSFV}

正のセカンダリ電源電流。

I_{NEGFV}

負のセカンダリ電源電流。

V_D、V_S

それぞれ D ピンまたは Dx ピンと Sx ピンのアナログ電圧。

R_{ON}

D ピンまたは Dx ピンと Sx ピンの間の抵抗。

ΔR_{ON}

任意の 2 チャンネル間の R_{ON} の差。

R_{FLAT(ON)}

仕様で規定されたアナログ信号範囲におけるオン抵抗の最大値と最小値の差として定義される平坦性。

I_{s (Off)}

スイッチ・オフ時のソース・リーク電流。

I_{D (Off)}

スイッチ・オフ時のドレイン・リーク電流。

I_{D (On)}、I_{s (On)}

スイッチ・オン時のチャンネル・リーク電流。

V_{INL}

ロジック 0 の最大入力電圧。

V_{INH}

ロジック 1 の最小入力電圧。

I_{INL}、I_{INH}

デジタル入力のそれぞれロー・レベルおよびハイ・レベルでの入力電流。

C_{D (Off)}

スイッチ・オフ時のドレイン容量。グラウンドを基準として測定。

C_{s (Off)}

スイッチ・オフ時のソース容量。グラウンドを基準として測定。

C_{D (On)}、C_{s (On)}

スイッチ・オン時の容量。グラウンドを基準として測定。

C_{IN}

デジタル入力容量。

t_{ON (EN)}

デジタル・コントロール入力から出力スイッチ・オンまでの遅延(図 47 参照)。

t_{OFF (EN)}

デジタル・コントロール入力から出力スイッチ・オフまでの遅延(図 47 参照)。

t_{TRANSITION}

あるアドレス状態から別のアドレス状態へ切り替わるときのデジタル入力の 50%/90%ポイントとスイッチ・オン状態との間の遅延時間。

t_D

あるアドレス状態から別のアドレス状態へ切り替わるときの両スイッチの 90%ポイント間で測定したオフ時間。

t_{DIGRESP}

FF ピンがロー・レベル (0.3 V) になるために要する時間で、ソース・ピン電圧が電源電圧を 0.5 V 上回ることにより測定される。

t_{DIGREC}

FF ピンがハイ・レベルに戻るために要する時間で、Sx ピン電圧が電源電圧 + 0.5 V を下回ることにより測定される。

t_{RESPONSE}

ソース電圧が電源電圧を 0.5 V 上回ってから、ドレイン電圧がピーク電圧の 50% を下回るまでの遅延。

t_{RESPONSE (EN)}

イネーブル・ピンのアサートから、故障中のスイッチに対してドレインが POSFV または NEGFV の 90% へ到達するまでの遅延。

t_{RECOVERY}

Sx ピンの過電圧が電源電圧 + 0.5 V を下回ってから、ドレイン電圧が 0 V から電圧の 50% を上回るまでの遅延。

オフ・アイソレーション

オフ状態のスイッチを通過する不要信号の大きさ。

チャージ・インジェクション

スイッチング時にデジタル入力からアナログ出力へ伝達されるグリッチ・インパルスの大きさ。

チャンネル間クロストーク

寄生容量に起因して 1 つのチャンネルから別のチャンネルに混入する不要信号の大きさ。

挿入損失

スイッチのオン抵抗に起因する損失。

-3 dB 帯域幅

出力が 3 dB 減衰する周波数。

AC 電源変動除去比(ACPSRR)

出力信号振幅の変調振幅に対する比。ACPSRR は、電源電圧ピンに現れるノイズとスプリアス信号がスイッチ出力へ混入するのを防止するデバイスの能力を表す。デバイスの DC 電圧が、0.62 V p-p の正弦波で変調される。

オン応答

オン状態にあるスイッチの周波数応答。

V_T

過電圧保護回路が機能を開始する電圧閾値(図 28 参照)。

全高調波歪み + ノイズ (THD + N)

高調波振幅と信号ノイズの和の基本波に対する比。

動作原理

スイッチ・アーキテクチャ

ADG5248F/ADG5249F の各チャンネルは、N チャンネル DMOS (NDMOS) トランジスタと P チャンネル DMOS (PDMOS) トランジスタの並列ペアから構成されています。この構造は、全信号範囲で優れた性能を提供します。ADG5248F/ADG5249F チャンネルは、POSFV~NEGFV の電圧を持つ入力信号を加えた場合、標準的なスイッチとして動作します。例えば、オン抵抗が 250 Ω (typ) で、スイッチの開閉は該当するアドレス・ピンから制御されます。

追加の内部回路を使うと、ソース・ピン(Sx)の電圧を POSFV および NEGFV と比較することにより、過電圧入力をスイッチに検出させることができます。信号がセカンダリ電源電圧を電圧閾値 V_T だけ上回ると信号は過電圧と見なされます。閾値電圧は 0.7 V (typ) ですが、0.8 V (-40°C 動作)~0.6 V (+125°C 動作)の範囲を持つことができます。 V_T の動作温度による変化については、図 28 を参照してください。

ソース入力に加えることができる最大電圧は+55 V または -55 V です。デバイスが 25 V 以上の単電源で動作する場合、最大負信号レベルは減少します。80 V 最大定格を満たすため、 $V_{DD} = +25$ V での -55 V から $V_{DD} = +40$ V での -40 V へ減少します。製造プロセスで形成される構造により、チャンネルはオープン時のスイッチ間電圧 80 V に耐えることができます。これらの過電圧制限は、電源の有無によらず適用されます。

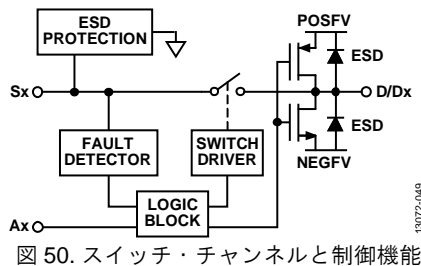


図 50. スイッチ・チャンネルと制御機能

ソース・ピン (Sx) で過電圧状態が検出されると、デジタル・ロジック状態とは無関係に、スイッチは自動的にオープンします。ソース・ピンは高インピーダンスになって、スイッチに電流が流れないようにします。故障中のソース・ピンが選択されると、ドレイン・ピンは越された電源電圧で駆動されます。例えば、ソース電圧が POSFV を超える場合、ドレイン出力は POSFV で駆動されます。ソース電圧が NEGFV を超える場合、ドレイン出力は NEGFV で駆動されます。図 29 では、スイッチが完全にオフになるまで、ドレイン・ピン電圧がソース・ピン電圧に追従するように見えます。その後、ドレイン・ピンは 1 kΩ 負荷抵抗により GND に駆動されます。そうでない場合は POSFV 電源で駆動されます。ドレインの最大電圧は内蔵 ESD ダイオードにより制限され、出力電圧が放電するレートは、ピンの負荷に依存します。

過電圧状態では、ソース・ピンを流れるリーク電流は数十 μ A に制限されます。ソース・ピンが選択されない場合、ドレイン・ピンに流れるリーク電流は数 nA になりますが、ソースが選択されると、ピンは電源レール電圧で駆動されます。ドレイン・ピンを電源レールで駆動するデバイスは、約 40 kΩ のインピーダンスを持ちます。このため D ピンまたは Dx ピン電流は、負荷短絡状態で約 1 mA に制限されます。また、この内部インピーダンスは、故障時に必要とされる電圧レベルでドレイン・ピンを駆動するために必要な最小外付け負荷抵抗も決定します。過電圧イベントが発生した場合、過電圧入力の影響を受けないチャンネルは、クロストークの増加なく通常動作を続けます。

ESD 性能

ドレイン・ピンにはセカンダリ電源レールに接続された ESD 保護ダイオードが内蔵されており、これらのピンの電圧はセカンダリ電源電圧 (POSFV と NEGFV) を超えることはできません。ソース・ピンには、電源電圧レベルに関係なく信号電圧が ± 55 V に達することができるようにする特別な ESD 保護機能が内蔵されています。いずれかのソース入力が ± 55 V を超えると、デバイスの ESD 保護回路が損傷を受けることがあります。スイッチ・チャンネルの概要については図 50 を参照してください。

トレンチ・アイソレーション

ADG5248F/ADG5249F では、各スイッチの NDMOS トランジスタと PDMOS トランジスタの間に絶縁酸化物層(トレンチ)が設けてあります。ジャンクションで絶縁されたスイッチ内の複数のトランジスタ間に発生する寄生ジャンクションがなくなるため、いかなる場合でもラッチアップのないスイッチが得られます。

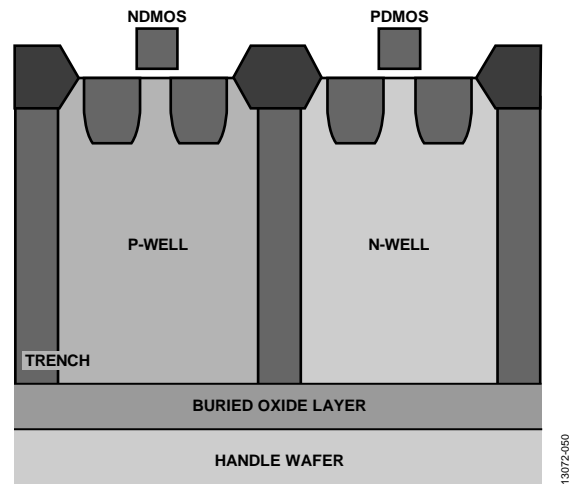


図 51. トレンチ・アイソレーション

ユーザー定義の故障保護機能

POSFV と NEGfV は常に必要なセカンダリ電源であり、過電圧保護機能が起動されるレベルを設定します。POSFV には $4.5\text{ V} \sim V_{DD}$ の電源を、NEGfV には $V_{SS} \sim 0\text{ V}$ の電源を、それぞれ供給することができます。セカンダリ電源を使用しない場合は、POSFV ピンと NEGfV ピンを V_{DD} (POSFV) と V_{SS} (NEGfV) に接続する必要があります。過電圧保護機能がプライマリ電源電圧を制御します。ソース入力での電圧が POSFV または NEGfV を V_T だけ上回ると、スイッチがオフになります。デバイスに電源が加わっていない場合は、スイッチはオフ状態を維持します。スイッチ入力はデジタル入力状態に無関係に高インピーダンスを維持し、選択されるとドレインは POSFV または NEGfV で駆動されます。ソース・ピンと電源ピンとの間の 80 V 制限を満たさざり、電源入力あり状態および電源入力なし状態で、 $+55\text{ V}$ および -55 V までの信号レベルが阻止されます。

パワーオン保護機能

スイッチがオン状態であるためには、次の条件を満たす必要があります。

- プライマリ電源は $V_{DD} \sim V_{SS} \geq 8\text{ V}$ である必要があります。
- POSFV に対しては、セカンダリ電源は $4.5\text{ V} \sim V_{DD}$ である必要があります。NEGfV に対しては、セカンダリ電源は $V_{SS} \sim 0\text{ V}$ である必要があります。
- $NEGfV - V_T < \text{入力信号} < POSFV + V_T$
- デジタル・ロジック・コントロール入力によりスイッチを選択済み

スイッチがオンになると、セカンダリ電源レールまでの信号レベルが通過します。

スイッチは、POSFV または NEGfV を閾値電圧 (V_T) だけ上回るアナログ入力にตอบสนองしてオフになります。絶対入力電圧制限値は -55 V および $+55\text{ V}$ で、ソース・ピンと電源レール間の 80 V 制限を維持します。スイッチは、ソース・ピンの電圧が POSFV \sim NEGfV の範囲に戻るまでオフを維持します。

$\pm 15\text{ V}$ の両電源を使う場合の故障応答時間 ($t_{RESPONSE}$) は 90 ns (typ) で、故障回復時間 ($t_{RECOVERY}$) は 745 ns です。これらは、電源電圧と出力負荷条件により変わります。

スイッチ・チャンネル間の最大ストレスは 80 V です。このため、故障状態ではこの制限に注意する必要があります。

例えば、デバイスが図 52 に示すマルチプレクス構成にあるケースを考えます。

- V_{DD}/V_{SS} および POSFV/NEGfV = $\pm 22\text{ V}$ 、S1 = $+22\text{ V}$ 、S1 を選択
- S2 に -55 V 故障、S3 に $+55\text{ V}$ 故障をそれぞれ設定。
- S2—D 間電圧 = $+22\text{ V} - (-55\text{ V}) = +77\text{ V}$ 。
- S3—D 間電圧 = $55\text{ V} - 22\text{ V} = 33\text{ V}$ 。

これらの計算はすべてデバイスの仕様を満たしています。すなわち、オン・ソース入力では 55 V の最大故障、オフ・スイッチ・チャンネル間は最大 80 V です。

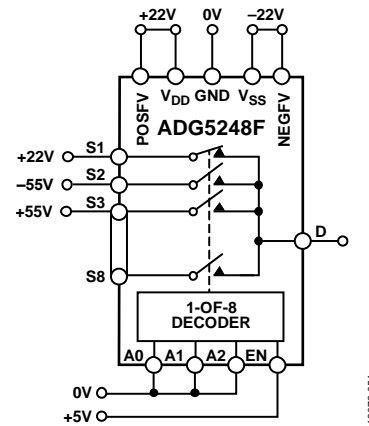


図 52. 過電圧状態の ADG5248F

パワーオフ保護機能

電源入力がないとき、スイッチはオフ状態を維持し、スイッチ入力は高インピーダンスになります。この状態は、電流が生じないようにして、スイッチまたはダウンストリーム回路に対する損傷を防止します。スイッチ出力は、仮想的な断線として機能します。

V_{DD} と V_{SS} 電源が 0 V であるかフローティングであるかに無関係に、スイッチはオフ状態を維持します。正しい動作のためには、常に GND リファレンスが存在する必要があります。電源入力がない状態で、 $\pm 55\text{ V}$ までの信号レベルが阻止されます。

デジタル入力保護機能

ADG5248F/ADG5249F は、電源入力なしでデバイスへ入力されるデジタル信号に耐えることができます。デバイスに電源入力がない場合、デジタル・ロジック信号の状態に無関係にスイッチはオフ状態を維持します。

デジタル入力は、最大 44 V の正側故障に対して保護されていますが、負側過電圧に対して保護されていません。GND に接続された ESD 保護ダイオードは、デジタル入力にあります。

過電圧割込みフラグ

ADG5248F/ADG5249F のソース入力電圧が連続的にモニタされて、スイッチ状態がアクティブ・ローのデジタル出力ピン FF で表示されます。

FF ピン電圧は、ソース入力ピンが故障状態にあるか否かを表示します。FF ピン出力は、すべてのソース・ピンが通常動作範囲内にある場合、公称 3 V です。いずれかのソース・ピン電圧が、セカンダリ電源電圧を V_T だけ上回ると、FF 出力は 0.8 V より低くなります。

特定故障デジタル出力ピン SF を使って、故障状態にある入力をデコードしてください。SF ピンは、表 9 と表 12 に示す F0、F1、F3 のピン状態に応じて、特定ピンで故障状態が検出されると 0.8 V より低い電圧を出力します。

アプリケーション情報

スイッチとマルチプレクサの過電圧保護ファミリーは、計装用、工業用、車載用、航空宇宙用、さらに過電圧信号が存在し、かつその過電圧信号以後もシステムが動作を維持しなければならないその他の厳しい環境に対して、強固なソリューションを提供します。

電源レール

デバイスの正常動作を保証するためには、プライマリ電源とセカンダリ電源に 0.1 μF のデカップリング・コンデンサが必要です。これらと同じ電源から駆動する場合は、1 セットの 0.1 μF デカップリング・コンデンサで十分です。

セカンダリ電源 (POSFV と NEGfV) は、故障保護機能を動作させるために必要な電流を供給するため、低インピーダンス電源である必要があります。したがって、抵抗分圧器とバッファを使ってプライマリ電源から生成することができます。

セカンダリ電源レール (POSFV と NEGfV) はプライマリ電源レール (V_{DD} と V_{SS}) を超えることはできません。これは信号がスイッチを通過してしまうことを防止するためです。

ADG5248F/ADG5249F は、 $\pm 5\text{ V} \sim \pm 22\text{ V}$ の両電源で動作することができます。 V_{DD} と V_{SS} の電源は対称である必要はありませんが、 V_{DD} と V_{SS} の範囲は 44 V を超えることはできません。また、ADG5248F/ADG5249F は V_{SS} を GND に接続した 8 V \sim 44 V の単電源で動作することもできます。

ADG5248F/ADG5249F デバイスは、 $\pm 15\text{ V}$ 、 $\pm 20\text{ V}$ 、 $+12\text{ V}$ 、 $+36\text{ V}$ の電源範囲で仕様が規定されています。

電源シーケンシング保護

デバイスの電源入力がないとき、スイッチ・チャンネルはオープンを維持します。デバイスに損傷を与えることなく、 $-55\text{ V} \sim +55\text{ V}$ の信号を加えることができます。電源が接続され、かつ適切なデジタル制御信号がアドレス・ピンに入力され、さらに信号が通常動作範囲内にある場合にのみ、スイッチ・チャンネルが閉じます。外部コネクタと敏感な部品の間、ADG5248F/ADG5249F を配置すると、電源電圧が使用可能になる前に信号をソース・ピンに入力するシステムで保護機能を実現できます。

信号範囲

プライマリ電源がチャンネルのオン抵抗プロフィールを決定し、セカンダリ電源が信号範囲を決定します。 V_{DD} と V_{SS} より低い POSfV と NEGfV の電圧を使うと、必要とされる信号はデバイスのフル信号能力の中央の平坦なオン抵抗を利用することができます。

電源の推奨事項

アナログ・デバイセズは、大部分の高性能シグナル・チェーンの条件を満たす広範囲なパワーマネジメント製品を提供しています。

両電源ソリューションの例を図 53 に示します。ADP7118 と ADP7182 を使って、ADP5070 デュアル・スイッチング・レギュレータ出力からクリーンな正電源と負電源を生成することができます。これらの電源を使って、代表的なシグナル・チェーン内で ADG5248F、ADG5249F、アンプ、および/または高精度コンバータに電源を供給することができます。

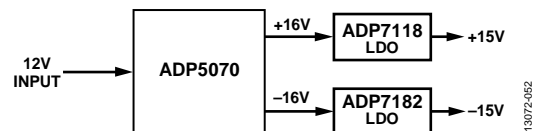


図 53. 両電源ソリューション

表 13. 推奨パワーマネジメント・デバイス

Product	Description
ADP5070	1 A/0.6 A, dc-to-dc switching regulator with independent positive and negative outputs
ADP7118	20 V, 200 mA, low noise, CMOS LDO
ADP7142	40 V, 200 mA, low noise, CMOS LDO
ADP7182	-28 V, -200 mA, low noise, linear regulator

高電圧サージ除去

ADG5248F/ADG5249Fは、非常に高い電圧でのアプリケーションを対象にしていません。トランジスタの最大動作電圧は80 Vです。入力にブレイクダウン電圧を超える過電圧が印加される可能性のあるアプリケーションでは、過渡電圧サプレッサ (TVS) または同等品を使用してください。

インテリジェントな故障検出

ADG5248F/ADG5249F のデジタル出力ピン FF は、マイクロプロセッサまたは制御システムとインターフェースすることができます。割込みフラグとして使用することができます。この機能は、デバイスの状態および接続先システムの状態のリアルタイム診断情報を提供します。

制御システムはデジタル割込み FF を使って、次のような動作を開始することができます。

- 過電圧故障源に対する調査を開始します
- 過電圧状態に対する応答としてクリティカル・システムをシャットダウンします
- データ・レコーダを使って、これらイベント時のデータを信頼度が低いか、または仕様外としてマーキングします

起動シーケンス時に敏感なシステムの場合、フラグのアクティブ・ロー動作を使うと、ADG5248F または ADG5249F がパワーオンになり、かつすべての入力電圧が動作開始前に通常動作範囲内に収まるようにすることをシステムが保証できるようになります。

FF ピンは内部抵抗で弱くプルアップされているため、複数のデバイスを含む大きなモジュールに対して複数の信号を 1 本の割込みにまとめることができます。

1 k Ω のプルアップ抵抗を使うと、回復時間 t_{DIGREC} を 65 μs (typ) から 900 ns へ短縮することができます。

特定故障デジタル出力ピン SF を使って、故障状態にある入力をデコードしてください。SF ピンは、表 9 と表 12 に示す F0、F1、F2 の各ピン状態に応じて、特定ピンで故障状態が検出されると 0.8 V より低い電圧を出力します。また、この特定故障機能はスイッチがディスエーブル (EN ピンがロー・レベル) されているときにも機能します。このため、ドレイン出力に故障を接続することなく、故障状態をチェックすることができます。

高電圧、高周波の信号

図 31 に、ADG5248F/ADG5249F が対応できる電圧範囲と周波数を示します。V_{SS}~V_{DD} のフル信号範囲を持つ信号に対しては、周波数を 1 MHz より低く維持してください。所望周波数が 1 MHz を超える場合は、信号インテグリティを維持するため信号範囲を適切に小さくしてください。

外形寸法

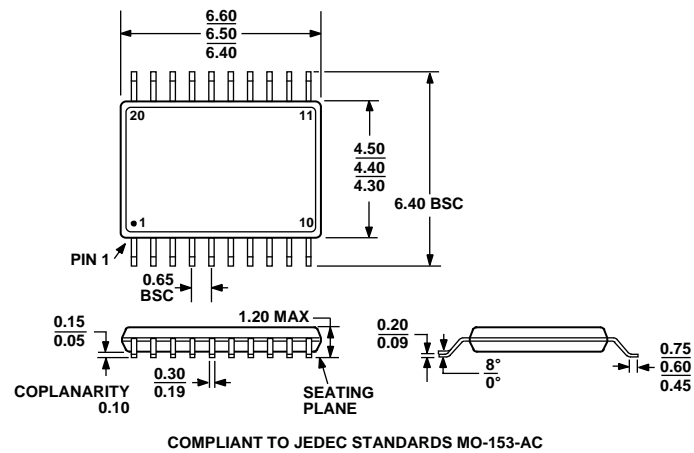


図 54. 20 ピン薄型シュリンク・スモール・アウトライン・パッケージ[TSSOP]
(RU-20)
寸法: mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADG5248FBRUZ	-40°C to +125°C	20-Lead Thin Shrink Small Outline Package [TSSOP]	RU-20
ADG5248FBRUZ-RL7	-40°C to +125°C	20-Lead Thin Shrink Small Outline Package [TSSOP]	RU-20
ADG5249FBRUZ	-40°C to +125°C	20-Lead Thin Shrink Small Outline Package [TSSOP]	RU-20
ADG5249FBRUZ-RL7	-40°C to +125°C	20-Lead Thin Shrink Small Outline Package [TSSOP]	RU-20

¹ Z = RoHS 準拠製品。