

特長

オン抵抗: 4.5 Ω (typ)
 オン抵抗平坦性: 1 Ω
 連続電流: 最大 470 mA
 両電源動作: ± 3.3 V \sim ± 8 V
 単電源動作: 3.3 V \sim 16 V
 V_L 電源が不要
 3 V 互換のロジック入力
 レール to レール動作
 16 ピン TSSOP または 16 ピン 3 mm \times 3 mm LFCSP パッケージを採用

アプリケーション

通信システム
 医用システム
 オーディオ信号のルーティング
 ビデオ信号のルーティング
 自動テスト装置
 データ・アキュイジション・システム
 バッテリ駆動のシステム
 サンプル・アンド・ホールド・システム
 リレーの置き換え

概要

ADG1608/ADG1609 は、それぞれ 8 チャンネルと差動 4 チャンネルで構成されたモノリシック CMOS アナログ・マルチプレクサです。ADG1608 は、3 ビットのバイナリ・アドレス・ライン A0、A1、A2 による指定に基づき、8 入力の中の 1 つを共通出力に接続します。ADG1609 は、2 ビットのバイナリ・アドレス・ライン A0 と A1 による指定に基づき、4 差動入力の中の 1 つを共通差動出力に接続します。両デバイスの EN 入力は、デバイスをイネーブルまたはディスエーブルするときに使います。ディスエーブルされると、すべてのチャンネルはスイッチ・オフされます。

各スイッチはオンのとき等しく両方向に導通し、電源までの入力信号範囲を持っています。オフ状態では、電源電圧までの信号レベルを阻止します。各スイッチは、ブレイク・ビフォア・メーカー・スイッチング動作を行います。小さいチャージ・インジェクションはデザインに固有で、デジタル入力のスイッチング時の過渡電圧は小さくなっています。

これらのスイッチは、オン抵抗と歪みが小さいことが不可欠となるデータ・アキュイジションとゲイン切り替えのアプリケーションに最適なソリューションになっています。オン抵抗はフル・アナログ入力範囲で平坦であるため、オーディオ信号のスイッチングで優れた直線性と低歪みを提供します。

CMOS 構造により消費電力が極めて少ないため、携帯型計装機器とバッテリー駆動の計装機器に最適なデバイスになっています。

製品のハイライト

1. 全温度範囲でオン抵抗が最大 8 Ω 。
2. 小さい歪み: THD + N = 0.04%。
3. 3 V ロジック互換デジタル入力: $V_{INH} = 2.0$ V、 $V_{INL} = 0.8$ V。
4. V_L ロジック電源が不要。
5. 超低消費電力: 8 nW 以下。
6. 16 ピン TSSOP または 16 ピン 3 mm \times 3 mm LFCSP パッケージを採用

機能ブロック図

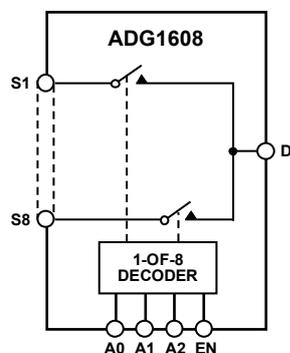


図 1.

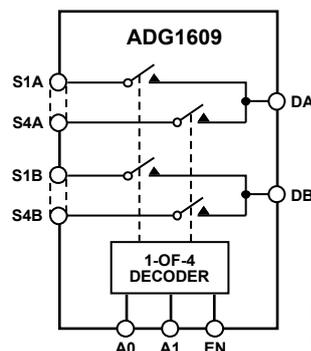


図 2.

目次

特長.....	1	チャンネルあたりの連続電流、SまたはD.....	7
アプリケーション.....	1	絶対最大定格.....	8
機能ブロック図.....	1	ESDの注意.....	8
概要.....	1	ピン配置およびピン機能説明.....	9
製品のハイライト.....	1	代表的な性能特性.....	11
改訂履歴.....	2	テスト回路.....	14
仕様.....	3	用語.....	17
±5 V両電源.....	3	外形寸法.....	18
12 V単電源.....	4	オーダー・ガイド.....	18
5 V単電源.....	4		
3.3 V単電源.....	6		

改訂履歴

7/09—Revision 0: Initial Version

仕様

±5 V両電源

特に指定がない限り、 $V_{DD} = +5\text{ V} \pm 10\%$ 、 $V_{SS} = -5\text{ V} \pm 10\%$ 、 $GND = 0\text{ V}$ 。

表 1.

Parameter	25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			V_{DD} to V_{SS}	V	
On Resistance (R_{ON})	4.5			Ω typ Ω max	$V_S = \pm 4.5\text{ V}$, $I_S = -10\text{ mA}$; see Figure 25
On-Resistance Match Between Channels (ΔR_{ON})	0.12	7	8	Ω typ Ω max	$V_{DD} = \pm 4.5\text{ V}$, $V_{SS} = \pm 4.5\text{ V}$ $V_S = \pm 4.5\text{ V}$, $I_S = -10\text{ mA}$
On-Resistance Flatness ($R_{FLAT(ON)}$)	1	0.3	0.35	Ω typ Ω max	$V_S = \pm 4.5\text{ V}$, $I_S = -10\text{ mA}$
	1.3	1.7	2		
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.02 ± 0.1	± 0.5	± 3	nA typ nA max	$V_{DD} = +5.5\text{ V}$, $V_{SS} = -5.5\text{ V}$ $V_S = \pm 4.5\text{ V}$, $V_D = \mp 4.5\text{ V}$; see Figure 26
Drain Off Leakage, I_D (Off)	± 0.03			nA typ	$V_S = \pm 4.5\text{ V}$, $V_D = \mp 4.5\text{ V}$; see Figure 26
ADG1608	± 0.15	± 2	± 14	nA max	
ADG1609	± 0.15	± 1	± 7	nA max	
Channel On Leakage, I_D , I_S (On)	± 0.03 ± 0.15	± 2	± 14	nA typ nA max	$V_S = V_D = \pm 4.5\text{ V}$; see Figure 27
DIGITAL INPUTS					
Input High Voltage, V_{INH}			2.0	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	± 1			nA typ μA max	$V_{IN} = V_{GND}$ or V_{DD}
Digital Input Capacitance, C_{IN}	4		± 0.1	pF typ	
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{TRANSITION}$	150			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	182	230	258	ns max	$V_S = 2.5\text{ V}$; see Figure 28
t_{ON} (EN)	106			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	132	150	160	ns max	$V_S = 2.5\text{ V}$; see Figure 30
t_{OFF} (EN)	113			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	144	178	202	ns max	$V_S = 2.5\text{ V}$; see Figure 30
Break-Before-Make Time Delay, t_D	47			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
			30	ns min	$V_{S1} = V_{S2} = 2.5\text{ V}$; see Figure 29
Charge Injection	24			pC typ	$V_S = 0\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; see Figure 31
Off Isolation	-64			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 32
Channel-to-Channel Crosstalk	-64			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 34
Total Harmonic Distortion + Noise (THD + N)	0.04			% typ	$R_L = 110\ \Omega$, $V_S = 5\text{ V}$ p-p, $f = 20\text{ Hz}$ to 20 kHz ; see Figure 35
-3 dB Bandwidth					$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; see Figure 33
ADG1608	40			MHz typ	
ADG1609	71			MHz typ	
C_S (Off)	20			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)					
ADG1608	120			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
ADG1609	61			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D , C_S (On)					
ADG1608	153			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
ADG1609	85			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
POWER REQUIREMENTS					
I_{DD}	0.001			μA typ	$V_{DD} = +5.5\text{ V}$, $V_{SS} = -5.5\text{ V}$ Digital inputs = 0 V or V_{DD}
			1.0	μA max	
V_{DD}/V_{SS}			$\pm 3.3/\pm 8$	V min/max	

¹ 設計上保証しますが、出荷テストは行いません。

12 V単電源

特に指定がない限り、 $V_{DD} = 12\text{ V} \pm 10\%$ 、 $V_{SS} = 0\text{ V}$ 、 $GND = 0\text{ V}$ 。

表 2.

Parameter	25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			0 V to V_{DD}	V	
On Resistance (R_{ON})	4			Ω typ	$V_S = 0\text{ V to }10\text{ V}$, $I_S = -10\text{ mA}$; see Figure 25
	4.5	6.5	7.5	Ω max	$V_{DD} = 10.8\text{ V}$, $V_{SS} = 0\text{ V}$
On-Resistance Match Between Channels (ΔR_{ON})	0.12			Ω typ	$V_S = 10\text{ V}$, $I_S = -10\text{ mA}$
	0.25	0.3	0.35	Ω max	
On-Resistance Flatness ($R_{FLAT(ON)}$)	0.9			Ω typ	$V_S = 0\text{ V to }10\text{ V}$, $I_S = -10\text{ mA}$
	1.2	1.6	1.9	Ω max	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.02			nA typ	$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$
	± 0.1	± 0.5	± 3	nA max	$V_S = 1\text{ V/}10\text{ V}$, $V_D = 10\text{ V/}1\text{ V}$; see Figure 26
Drain Off Leakage, I_D (Off)	± 0.03			nA typ	$V_S = 1\text{ V/}10\text{ V}$, $V_D = 10\text{ V/}1\text{ V}$; see Figure 26
ADG1608	± 0.15	± 2	± 14	nA max	
ADG1609	± 0.15	± 1	± 7	nA max	
Channel On Leakage, I_D , I_S (On)	± 0.03			nA typ	$V_S = V_D = 1\text{ V or }10\text{ V}$; see Figure 27
	± 0.15	± 2	± 14	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			2.0	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	± 1			nA typ	$V_{IN} = V_{GND}$ or V_{DD}
			± 0.1	$\mu\text{A max}$	
Digital Input Capacitance, C_{IN}	4			pF typ	
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{TRANSITION}$	113			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	141	172	196	ns max	$V_S = 8\text{ V}$; see Figure 28
t_{ON} (EN)	80			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	94	101	110	ns max	$V_S = 8\text{ V}$; see Figure 30
t_{OFF} (EN)	77			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	93	117	140	ns max	$V_S = 8\text{ V}$; see Figure 30
Break-Before-Make Time Delay, t_D	47			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
			30	ns min	$V_{S1} = V_{S2} = 8\text{ V}$; see Figure 29
Charge Injection	29			pC typ	$V_S = 6\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; see Figure 31
Off Isolation	-64			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 32
Channel-to-Channel Crosstalk	-64			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 34
Total Harmonic Distortion + Noise (THD + N)	0.04			% typ	$R_L = 110\ \Omega$, $V_S = 5\text{ V p-p}$, $f = 20\text{ Hz to }20\text{ kHz}$; see Figure 35
-3 dB Bandwidth					$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; see Figure 33
ADG1608	40			MHz typ	
ADG1609	78			MHz typ	
C_S (Off)	19			pF typ	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)					
ADG1608	117			pF typ	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
ADG1609	59			pF typ	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
C_D , C_S (On)					
ADG1608	149			pF typ	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
ADG1609	84			pF typ	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
POWER REQUIREMENTS					
I_{DD}	0.001			$\mu\text{A typ}$	$V_{DD} = 12\text{ V}$
			1.0	$\mu\text{A max}$	Digital inputs = 0 V or V_{DD}
ADG1608	300			$\mu\text{A typ}$	Digital inputs = 5 V
			480	$\mu\text{A max}$	
ADG1609	225			$\mu\text{A typ}$	Digital inputs = 5 V
			360	$\mu\text{A max}$	
V_{DD}			3.3/16	V min/max	

¹ 設計上保証しますが、出荷テストは行いません。

5 V単電源

特に指定がない限り、 $V_{DD} = 5\text{ V} \pm 10\%$ 、 $V_{SS} = 0\text{ V}$ 、 $GND = 0\text{ V}$ 。

表 3.

Parameter	25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			0 V to V_{DD}	V	
On Resistance (R_{ON})	8.5			Ω typ	$V_S = 0\text{ V}$ to 4.5 V, $I_S = -10\text{ mA}$; see Figure 25
	10	12.5	14	Ω max	$V_{DD} = 4.5\text{ V}$, $V_{SS} = 0\text{ V}$
On-Resistance Match Between Channels (ΔR_{ON})	0.15			Ω typ	$V_S = 0\text{ V}$ to 4.5 V, $I_S = -10\text{ mA}$
	0.3	0.35	0.4	Ω max	
On-Resistance Flatness ($R_{FLAT(ON)}$)	1.7			Ω typ	$V_S = 0\text{ V}$ to 4.5 V, $I_S = -10\text{ mA}$
	2.3	2.7	3	Ω max	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.01			nA typ	$V_{DD} = 5.5\text{ V}$, $V_{SS} = 0\text{ V}$
	± 0.1	± 0.5	± 3	nA max	$V_S = 1\text{ V}/4.5\text{ V}$, $V_D = 4.5\text{ V}/1\text{ V}$; see Figure 26
Drain Off Leakage, I_D (Off)	± 0.01			nA typ	$V_S = 1\text{ V}/4.5\text{ V}$, $V_D = 4.5\text{ V}/1\text{ V}$; see Figure 26
ADG1608	± 0.15	± 2	± 14	nA max	
ADG1609	± 0.15	± 1	± 7	nA max	
Channel On Leakage, I_D , I_S (On)	± 0.01			nA typ	$V_S = V_D = 1\text{ V}$ or 4.5 V; see Figure 27
	± 0.15	± 2	± 14	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			2.0	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	± 1			nA typ	$V_{IN} = V_{GND}$ or V_{DD}
			± 0.1	μA max	
Digital Input Capacitance, C_{IN}	4			pF typ	
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{TRANSITION}$	193			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	251	301	339	ns max	$V_S = 2.5\text{ V}$; see Figure 28
t_{ON} (EN)	115			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	152	171	184	ns max	$V_S = 2.5\text{ V}$; see Figure 30
t_{OFF} (EN)	140			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	184	225	259	ns max	$V_S = 2.5\text{ V}$; see Figure 30
Break-Before-Make Time Delay, t_D	66			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
			37	ns min	$V_{S1} = V_{S2} = 2.5\text{ V}$; see Figure 29
Charge Injection	11			pC typ	$V_S = 2.5\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; see Figure 31
Off Isolation	-64			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; see Figure 32
Channel-to-Channel Crosstalk	-64			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; see Figure 34
Total Harmonic Distortion + Noise (THD + N)	0.3			% typ	$R_L = 110\ \Omega$, $f = 20\text{ Hz}$ to 20 kHz, $V_S = 3.5\text{ V}$ p-p; see Figure 35
-3 dB Bandwidth					$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; see Figure 33
ADG1608	37			MHz typ	
ADG1609	72			MHz typ	
C_S (Off)	22			pF typ	$V_S = 2.5\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)					$V_S = 2.5\text{ V}$, $f = 1\text{ MHz}$
ADG1608	136			pF typ	
ADG1609	68			pF typ	
C_D , C_S (On)					$V_S = 2.5\text{ V}$, $f = 1\text{ MHz}$
ADG1608	168			pF typ	
ADG1609	94			pF typ	
POWER REQUIREMENTS					
I_{DD}	0.001			μA typ	$V_{DD} = 5.5\text{ V}$
			1.0	μA max	Digital inputs = 0 V or V_{DD}
V_{DD}			3.3/16	V min/max	

¹ 設計上保証しますが、出荷テストは行いません。

3.3 V単電源

特に指定がない限り、 $V_{DD} = 3.3\text{ V}$ 、 $V_{SS} = 0\text{ V}$ 、 $GND = 0\text{ V}$ 。

表 4.

Parameter	25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			0 V to V_{DD}	V	
On Resistance (R_{ON})	13.5	15	16.5	Ω typ	$V_S = 0\text{ V}$ to V_{DD} , $I_S = -10\text{ mA}$; see Figure 25, $V_{DD} = 3.3\text{ V}$, $V_{SS} = 0\text{ V}$
On-Resistance Match Between Channels (ΔR_{ON})	0.25	0.28	0.3	Ω typ	$V_S = 0\text{ V}$ to V_{DD} , $I_S = -10\text{ mA}$
On-Resistance Flatness ($R_{FLAT(ON)}$)	5	5.5	6.5	Ω typ	$V_S = 0\text{ V}$ to V_{DD} , $I_S = -10\text{ mA}$
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.01			nA typ	$V_{DD} = 3.6\text{ V}$, $V_{SS} = 0\text{ V}$
	± 0.1	± 0.5	± 3	nA max	$V_S = 0.6\text{ V}/3\text{ V}$, $V_D = 3\text{ V}/0.6\text{ V}$; see Figure 26
Drain Off Leakage, I_D (Off)	± 0.01			nA typ	$V_S = 0.6\text{ V}/3\text{ V}$, $V_D = 3\text{ V}/0.6\text{ V}$; see Figure 26
ADG1608	± 0.15	± 2	± 14	nA max	
ADG1609	± 0.15	± 1	± 7	nA max	
Channel On Leakage, I_D , I_S (On)	± 0.01			nA typ	$V_S = V_D = 0.6\text{ V}$ or 3 V ; see Figure 27
	± 0.15	± 2	± 14	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			2.0	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	± 1			nA typ	$V_{IN} = V_{GND}$ or V_{DD}
			± 0.1	μA max	
Digital Input Capacitance, C_{IN}	4			pF typ	
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{TRANSITION}$	312			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	437	498	542	ns max	$V_S = 1.5\text{ V}$; see Figure 28
t_{ON} (EN)	216			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	309	331	344	ns max	$V_S = 1.5\text{ V}$; see Figure 30
t_{OFF} (EN)	236			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	316	367	411	ns max	$V_S = 1.5\text{ V}$; see Figure 30
Break-Before-Make Time Delay, t_D	104			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
			48	ns min	$V_{S1} = V_{S2} = 1.5\text{ V}$; see Figure 29
Charge Injection	6			pC typ	$V_S = 1.5\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; see Figure 31
Off Isolation	-64			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; see Figure 32
Channel-to-Channel Crosstalk	-64			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; see Figure 34
Total Harmonic Distortion + Noise (THD + N)	0.5			% typ	$R_L = 110\ \Omega$, $f = 20\text{ Hz}$ to 20 kHz , $V_S = 2\text{ V p-p}$; see Figure 35
-3 dB Bandwidth					$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; see Figure 33
ADG1608	34			MHz typ	
ADG1609	72			MHz typ	
C_S (Off)	23			pF typ	$V_S = 1.5\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)					$V_S = 1.5\text{ V}$, $f = 1\text{ MHz}$
ADG1608	145			pF typ	
ADG1609	72			pF typ	
C_D , C_S (On)					$V_S = 1.5\text{ V}$, $f = 1\text{ MHz}$
ADG1608	173			pF typ	
ADG1609	95			pF typ	
POWER REQUIREMENTS					
I_{DD}	0.001			μA typ	$V_{DD} = 3.6\text{ V}$
			1.0	μA max	Digital inputs = 0 V or V_{DD}
V_{DD}			3.3/16	V min/max	

¹ 設計上保証しますが、出荷テストは行いません。

チャンネルあたりの連続電流、SまたはD

表 5.ADG1608

Parameter	25°C	85°C	125°C	Unit
CONTINUOUS CURRENT, S OR D				
$V_{DD} = +5\text{ V}$, $V_{SS} = -5\text{ V}$				
TSSOP ($\theta_{JA} = 112.6^\circ\text{C/W}$)	290	180	100	mA max
LFCSP ($\theta_{JA} = 48.7^\circ\text{C/W}$)	470	255	120	mA max
$V_{DD} = 12\text{ V}$, $V_{SS} = 0\text{ V}$				
TSSOP ($\theta_{JA} = 112.6^\circ\text{C/W}$)	213	129	73	mA max
LFCSP ($\theta_{JA} = 48.7^\circ\text{C/W}$)	346	185	84	mA max
$V_{DD} = 5\text{ V}$, $V_{SS} = 0\text{ V}$				
TSSOP ($\theta_{JA} = 112.6^\circ\text{C/W}$)	157	101	63	mA max
LFCSP ($\theta_{JA} = 48.7^\circ\text{C/W}$)	252	150	77	mA max
$V_{DD} = 3.3\text{ V}$, $V_{SS} = 0\text{ V}$				
TSSOP ($\theta_{JA} = 112.6^\circ\text{C/W}$)	126	87	56	mA max
LFCSP ($\theta_{JA} = 48.7^\circ\text{C/W}$)	206	129	73.5	mA max

表 6.ADG1609

Parameter	25°C	85°C	125°C	Unit
CONTINUOUS CURRENT, S OR D				
$V_{DD} = +5\text{ V}$, $V_{SS} = -5\text{ V}$				
TSSOP ($\theta_{JA} = 112.6^\circ\text{C/W}$)	147	98	63	mA max
LFCSP ($\theta_{JA} = 48.7^\circ\text{C/W}$)	245	147	77	mA max
$V_{DD} = 12\text{ V}$, $V_{SS} = 0\text{ V}$				
TSSOP ($\theta_{JA} = 112.6^\circ\text{C/W}$)	157	101	63	mA max
LFCSP ($\theta_{JA} = 48.7^\circ\text{C/W}$)	255	150	77	mA max
$V_{DD} = 5\text{ V}$, $V_{SS} = 0\text{ V}$				
TSSOP ($\theta_{JA} = 112.6^\circ\text{C/W}$)	115	80	52	mA max
LFCSP ($\theta_{JA} = 48.7^\circ\text{C/W}$)	189	119	70	mA max
$V_{DD} = 3.3\text{ V}$, $V_{SS} = 0\text{ V}$				
TSSOP ($\theta_{JA} = 112.6^\circ\text{C/W}$)	94	66	45	mA max
LFCSP ($\theta_{JA} = 48.7^\circ\text{C/W}$)	154	101	63	mA max

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 7.

Parameter	Rating
V_{DD} to V_{SS}	18 V
V_{DD} to GND	-0.3 V to +18 V
V_{SS} to GND	+0.3 V to -18 V
Analog Inputs ¹	$V_{SS} - 0.3$ V to $V_{DD} + 0.3$ V or 30 mA, whichever occurs first
Digital Inputs ¹	GND - 0.3 V to $V_{DD} + 0.3$ V or 30 mA, whichever occurs first
Peak Current, S or D	710 mA (pulsed at 1 ms, 10% duty cycle maximum)
Continuous Current, S or D ²	Data + 15%
Operating Temperature Range Industrial (Y Version)	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
16-Lead TSSOP, θ_{JA} Thermal Impedance, 0 Airflow (4-Layer Board)	112.6°C/W
16-Lead LFCSP, θ_{JA} Thermal Impedance, 0 Airflow (4-Layer Board)	48.7°C/W
Reflow Soldering Peak Temperature, Pb free	260°C

¹ IN、S、または D での過電圧は内部ダイオードでクランプされます。電流は、規定された最大定格に制限してください。

² 表 5 または表 6 を参照してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

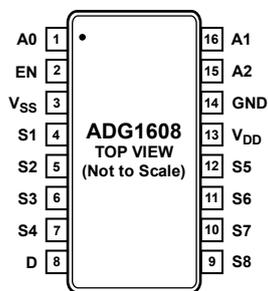
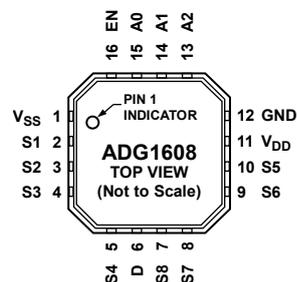


図 3.ADG1608 のピン配置(TSSOP)



NOTES
1. THE EXPOSED PAD IS CONNECTED INTERNALLY. FOR INCREASED RELIABILITY OF THE SOLDER JOINTS AND MAXIMUM THERMAL CAPABILITY, IT IS RECOMMENDED THAT THE PAD BE SOLDERED TO THE SUBSTRATE, V_{SS}.

図 4.ADG1608 のピン配置(LFCSP)

表 8.ADG1608 のピン機能説明

ピン番号		記号	説明
TSSOP	LFCSP		
1	15	A0	ロジック・コントロール入力。
2	16	EN	アクティブ・ハイのデジタル入力。このピンがロー・レベルのとき、デバイスはディスエーブルされるため、すべてのスイッチがターンオフします。ハイ・レベルのとき、A _x ロジック入力によりターンオンするスイッチが指定されます。
3	1	V _{SS}	負電源電位。単電源アプリケーションでは、グラウンドへ接続可能。
4	2	S1	ソース・ピン1。入力または出力に設定することができます。
5	3	S2	ソース・ピン2。入力または出力に設定することができます。
6	4	S3	ソース・ピン3。入力または出力に設定することができます。
7	5	S4	ソース・ピン4。入力または出力に設定することができます。
8	6	D	ドレイン・ピン。入力または出力。
9	7	S8	ソース・ピン8。入力または出力に設定することができます。
10	8	S7	ソース・ピン7。入力または出力に設定することができます。
11	9	S6	ソース・ピン6。入力または出力に設定することができます。
12	10	S5	ソース・ピン5。入力または出力に設定することができます。
13	11	V _{DD}	正電源電位。
14	12	GND	グラウンド・リファレンス(0 V)。
15	13	A2	ロジック・コントロール入力。
16	14	A1	ロジック・コントロール入力。
—	EP	EP	エクスポーズド・パッド。エクスポーズド・パッドは内部で接続されています。ハンダ接続の信頼性と熱能力を向上させるために、このパッドをサブストレート V _{SS} にハンダ付けすることが推奨されます。

表 9.ADG1608 の真理値表

A2	A1	A0	EN	On Switch
X ¹	X ¹	X ¹	0	None
0	0	0	1	1
0	0	1	1	2
0	1	0	1	3
0	1	1	1	4
1	0	0	1	5
1	0	1	1	6
1	1	0	1	7
1	1	1	1	8

¹ X = don't care

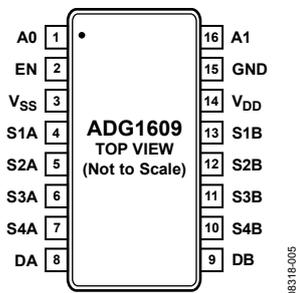
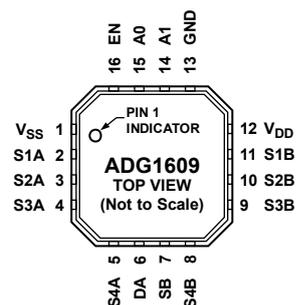


図 5.ADG1609 のピン配置(TSSOP)



NOTES
 1. THE EXPOSED PAD IS CONNECTED INTERNALLY. FOR INCREASED RELIABILITY OF THE SOLDER JOINTS AND MAXIMUM THERMAL CAPABILITY, IT IS RECOMMENDED THAT THE PAD BE SOLDERED TO THE SUBSTRATE, V_{SS}.

図 6.ADG1609 のピン配置(LFCSP)

表 10.ADG1609 のピン機能説明

ピン番号		記号	説明
TSSOP	LFCS P		
1	15	A0	ロジック・コントロール入力。
2	16	EN	アクティブ・ハイのデジタル入力。このピンがロー・レベルのとき、デバイスはディスエーブルされるため、すべてのスイッチがターンオフします。ハイ・レベルのとき、A _x ロジック入力によりターンオンするスイッチが指定されます。
3	1	V _{SS}	負電源電位。単電源アプリケーションでは、グラウンドへ接続可能。
4	2	S1A	ソース・ピン 1A。入力または出力に設定することができます。
5	3	S2A	ソース・ピン 2A。入力または出力に設定することができます。
6	4	S3A	ソース・ピン 3A。入力または出力に設定することができます。
7	5	S4A	ソース・ピン 4A。入力または出力に設定することができます。
8	6	DA	ドレイン・ピン A。入力または出力に設定することができます。
9	7	DB	ドレイン・ピン B。入力または出力に設定することができます。
10	8	S4B	ソース・ピン 4B。入力または出力に設定することができます。
11	9	S3B	ソース・ピン 3B。入力または出力に設定することができます。
12	10	S2B	ソース・ピン 2B。入力または出力に設定することができます。
13	11	S1B	ソース・ピン 1B。入力または出力に設定することができます。
14	12	V _{DD}	正電源電位。
15	13	GND	グラウンド・リファレンス(0 V)。
16	14	A1	ロジック・コントロール入力。
—	EP	EP	エクスポーズド・パッド。エクスポーズド・パッドは内部で接続されています。ハンダ接続の信頼性と熱能力を向上させるために、このパッドをサブストレート V _{SS} にハンダ付けすることが推奨されます。

表 11.ADG1609 の真理値表

A1	A0	EN	On Switch Pair
X ¹	X ¹	0	None
0	0	1	1
0	1	1	2
1	0	1	3
1	1	1	4

¹ X = don't care

代表的な性能特性

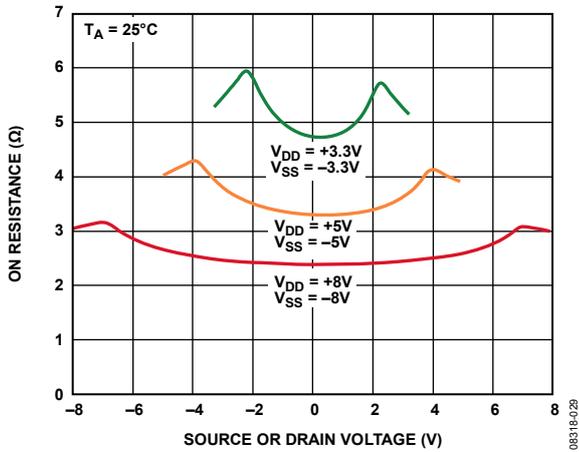


図 7. V_D (V_S) 対オン抵抗、両電源

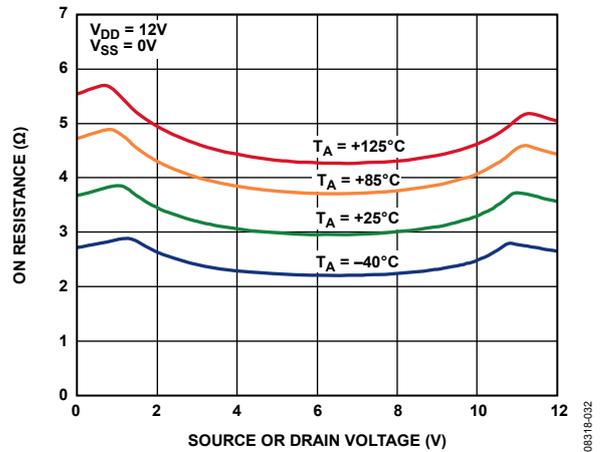


図 10. 様々な温度での V_D (V_S) 対オン抵抗、12 V 単電源

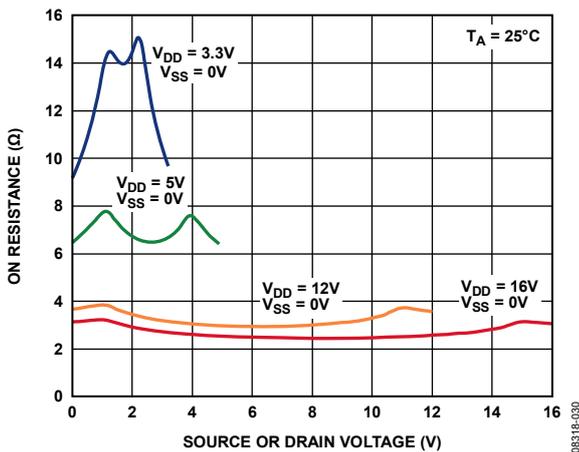


図 8. V_D (V_S) 対オン抵抗、単電源

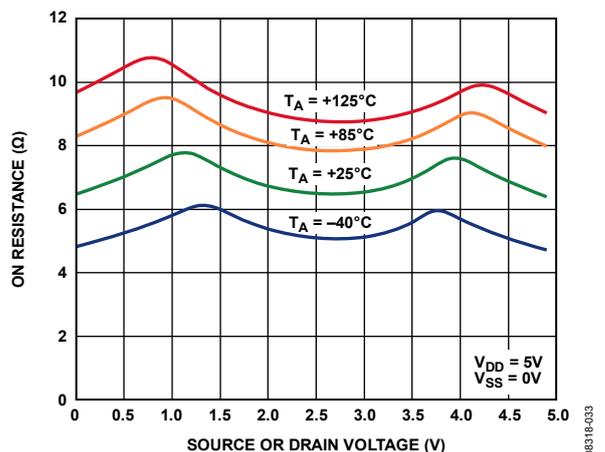


図 11. 様々な温度での V_D (V_S) 対オン抵抗、5 V 単電源

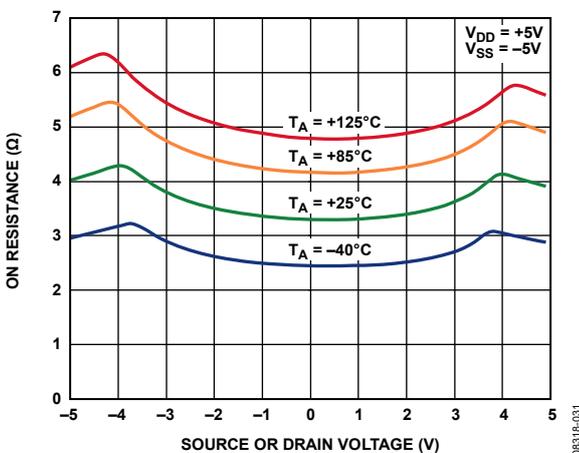


図 9. 様々な温度での V_D (V_S) 対オン抵抗、±5 V 両電源

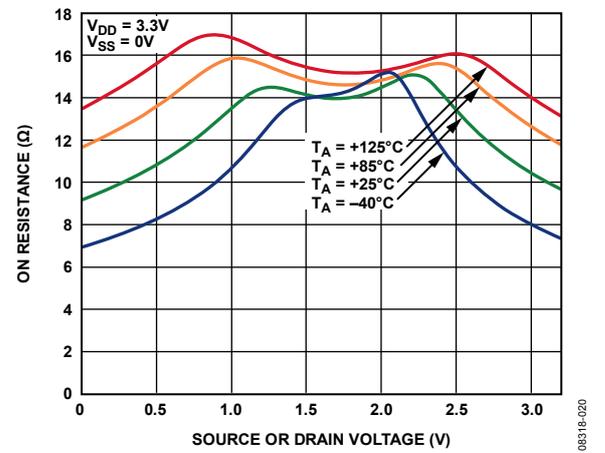


図 12. 様々な温度での V_D (V_S) 対オン抵抗、3.3 V 単電源

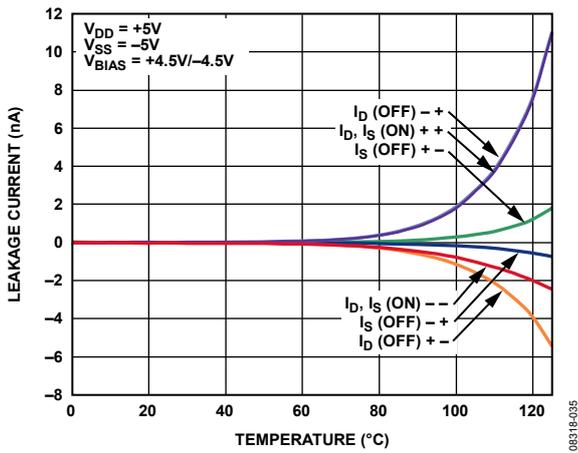


図 13. ADG1608 リーク電流の温度特性、±5 V 両電源

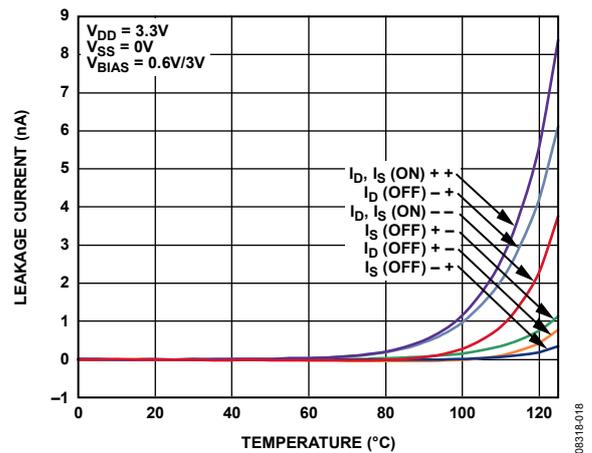


図 16. ADG1608 リーク電流の温度特性、3.3 V 単電源

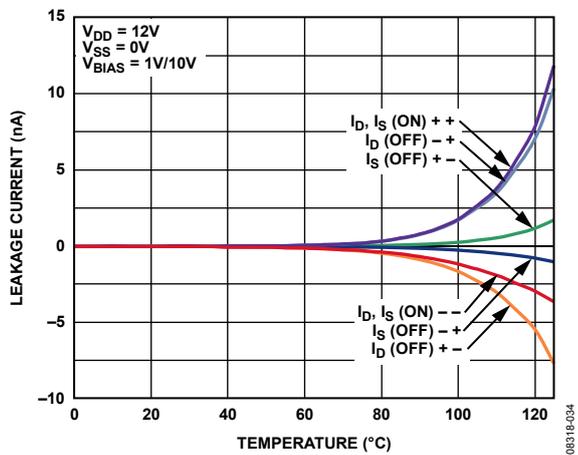


図 14. ADG1608 リーク電流の温度特性、12 V 単電源

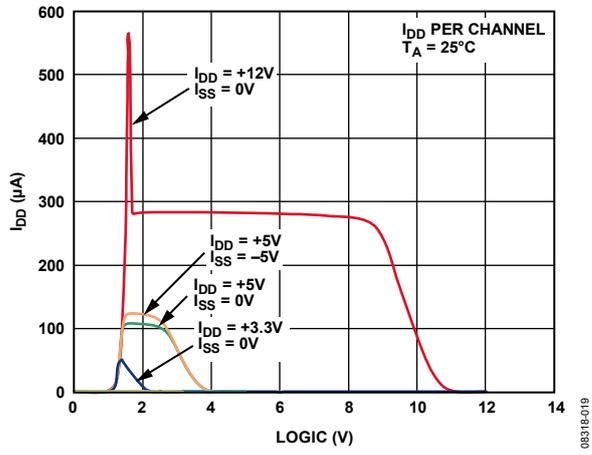


図 17. ロジック・レベル対 I_{DD}

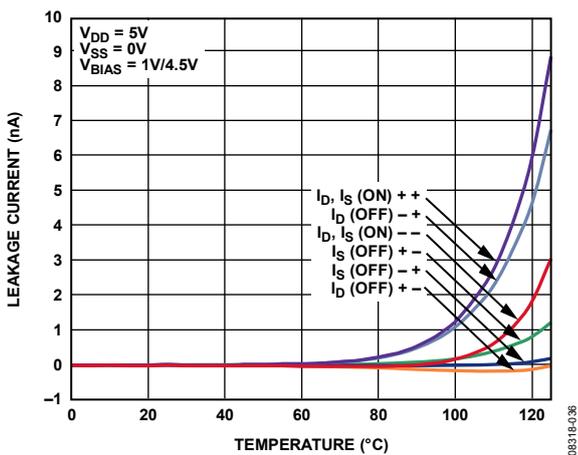


図 15. ADG1608 リーク電流の温度特性、5 V 単電源

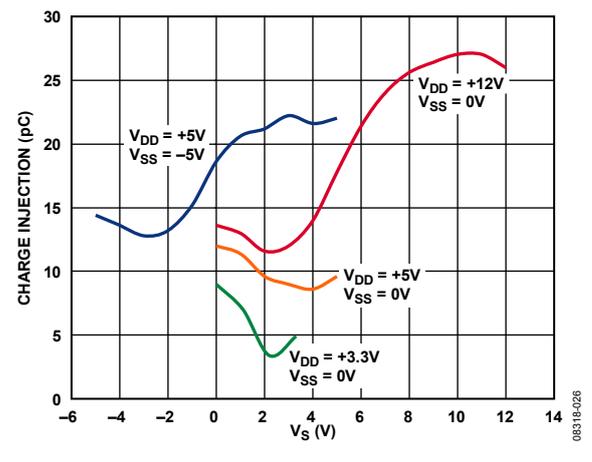


図 18. ソース電圧対チャージ・インジェクション

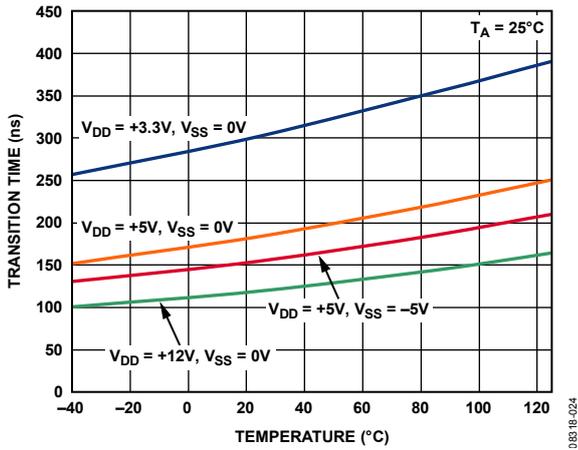


図 19. 変化時間の温度特性

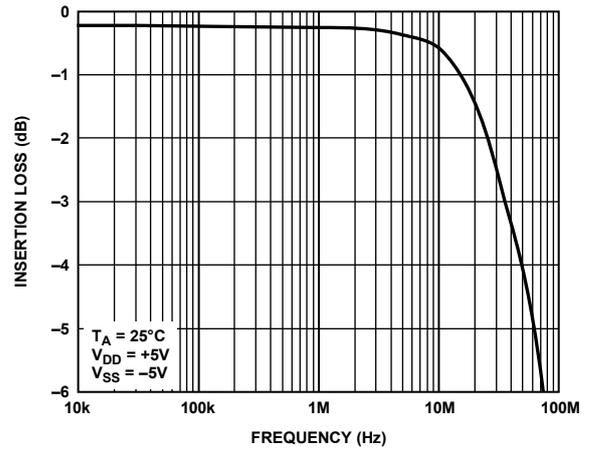


図 22. オン応答の周波数特性

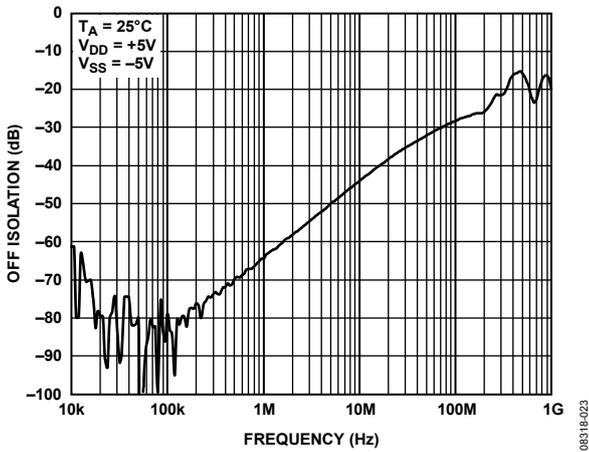


図 20. オフ時アイソレーションの周波数特性

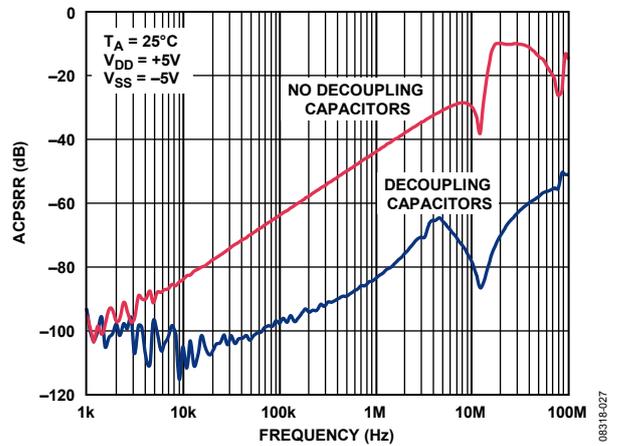


図 23. ACPSRR の周波数特性

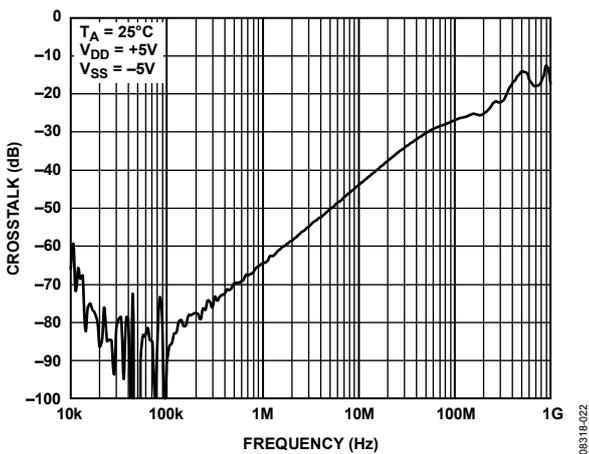


図 21. クロストークの周波数特性

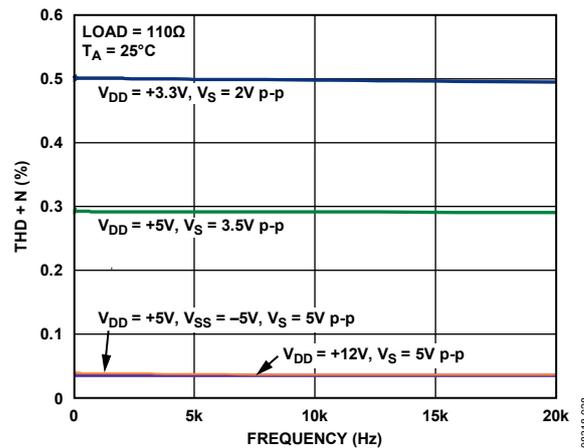


図 24. THD + N の周波数特性

テスト回路

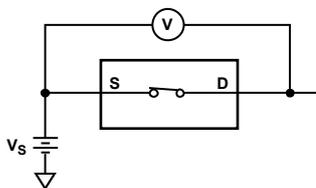


図 25. オン抵抗

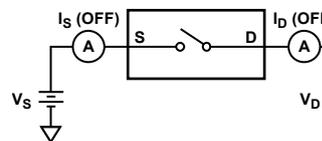


図 26. オフ時リーク

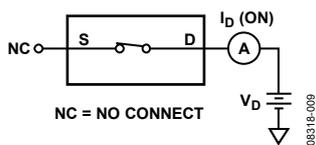


図 27. オン時リーク

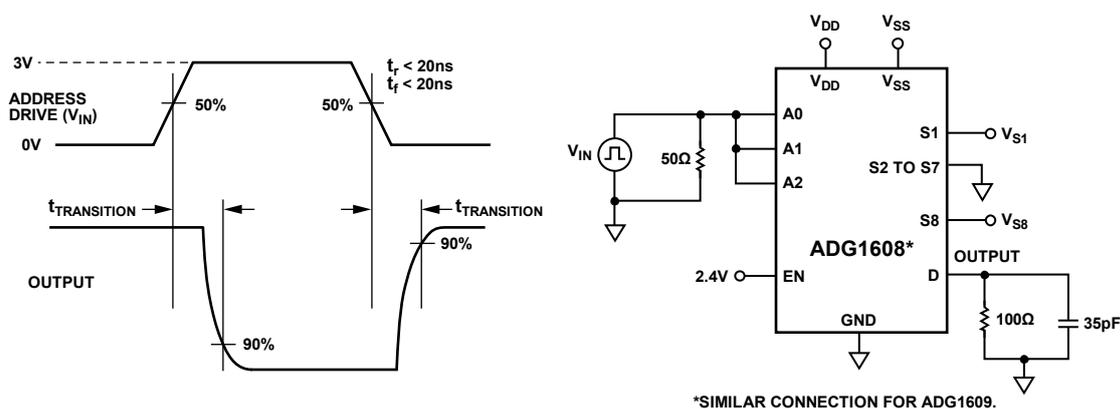


図 28. アドレス—出力間のスイッチング時間 $t_{\text{TRANSITION}}$

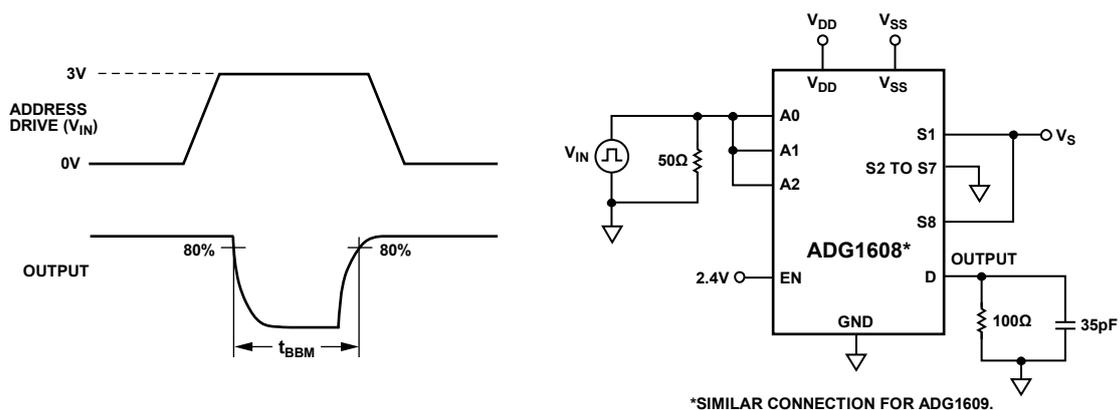


図 29. ブレーク・ビフォア・メイク時間遅延 t_{BBM}

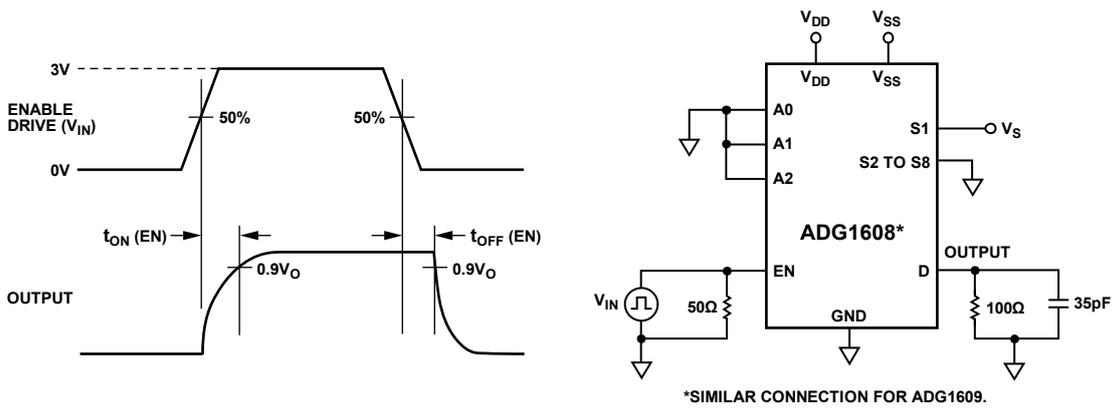


図 30.イネーブル遅延、 $t_{ON}(EN)$ 、 $t_{OFF}(EN)$

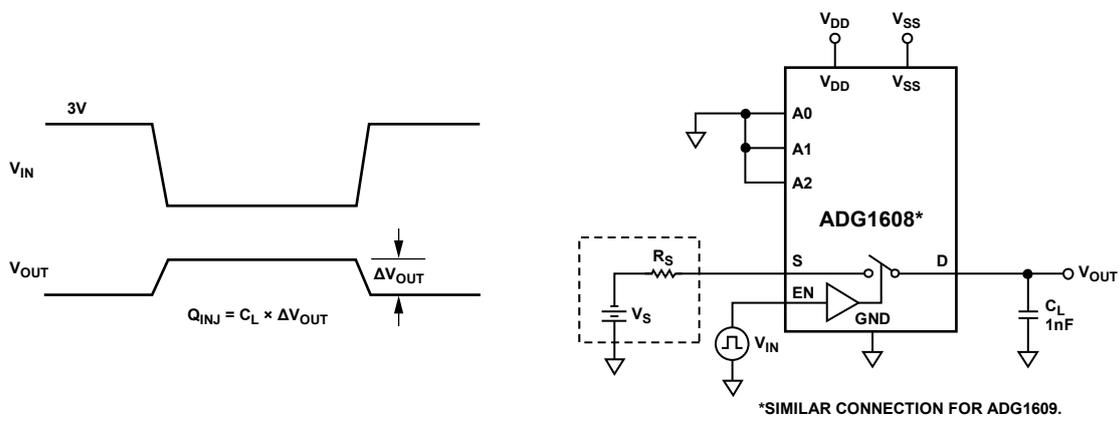


図 31.チャージ・インジェクション

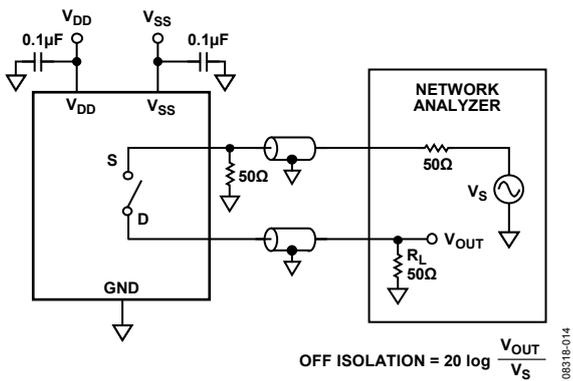


図 32.オフ時アイソレーション

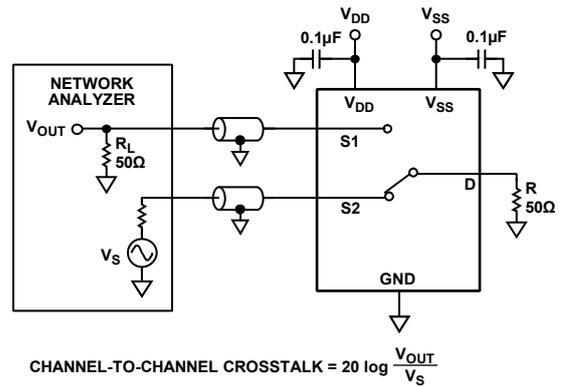


図 34.チャンネル間クロストーク

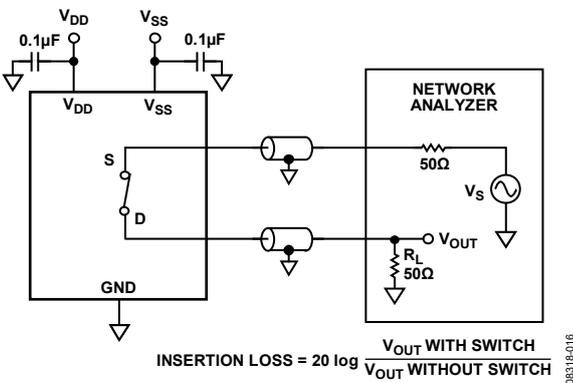


図 33.帯域幅

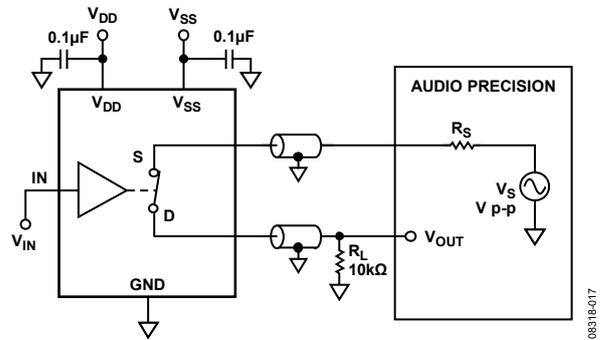


図 35.THD + ノイズ

用語

I_{DD}

正電源電流。

I_{SS}

負電源電流。

$V_D (V_S)$

D、S ピンのアナログ電圧。

R_{ON}

D-S 間の抵抗

$R_{FLAT(ON)}$

平坦性は、仕様で規定されたアナログ信号範囲におけるオン抵抗の最大値と最小値の差として定義されます。

$I_S (Off)$

スイッチ「オフ」時のソース・リーク電流。

$I_D (Off)$

スイッチ「オフ」時のドレイン・リーク電流。

$I_D, I_S (On)$

スイッチ「オン」時のチャンネル・リーク電流。

V_{INL}

ロジック「0」の最大入力電圧。

V_{INH}

ロジック「1」の最小入力電圧。

$I_{INL} (I_{INH})$

デジタル入力の入力電流。

$C_S (Off)$

スイッチ「オフ」時のソース容量。グラウンドを基準として測定。

$C_D (Off)$

スイッチ「オフ」時のドレイン容量。グラウンドを基準として測定。

$C_D, C_S (On)$

スイッチ「オン」時の容量。グラウンドを基準として測定。

C_{IN}

デジタル入力容量。

$t_{TRANSITION}$

あるアドレス状態から別のアドレス状態へ切り替わる時の、デジタル入力の 50%/90%ポイントとスイッチ・オン状態との間の遅延時間。

$t_{ON} (EN)$

デジタル・コントロール入力の入力から出力スイッチ・オンまでの遅延。

$t_{OFF} (EN)$

デジタル・コントロール入力の入力から出力スイッチ・オフまでの遅延。

チャージ・インジェクション

スイッチング時にデジタル入力からアナログ出力へ伝達されるグリッチ・インパルスの大きさ。

オフ時アイソレーション

「オフ」状態のスイッチを通過する不要信号の大きさ。

クロストーク

寄生容量に起因して 1 つのチャンネルから別のチャンネルに伝達される不要信号の大きさ。

帯域幅

出力が 3 dB 減衰する周波数。

オン応答

「オン」状態にあるスイッチの周波数応答。

挿入損失

スイッチのオン抵抗に起因する損失。

総合高調波歪+ノイズ(THD + N)

高調波振幅と信号ノイズの和の基本波に対する比。

AC 電源変動除去比(ACPSRR)

出力信号振幅の変調振幅に対する比。ACPSRR は、電源電圧ピンに現れるノイズとスプリアス信号がスイッチ出力へ混入するのを防止するデバイスの能力を表します。デバイスの DC 電圧が、0.62 V p-p の正弦波で変調されます。

外形寸法

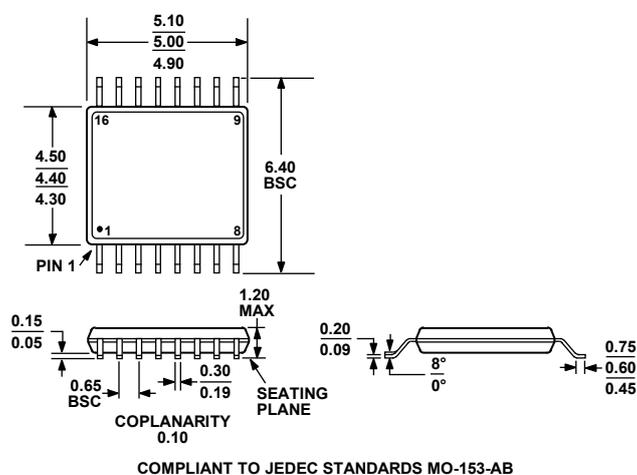


図 36.16 ピン薄型シュリンク・スモール・アウトライン・パッケージ[TSSOP]
(RU-16)
寸法: mm

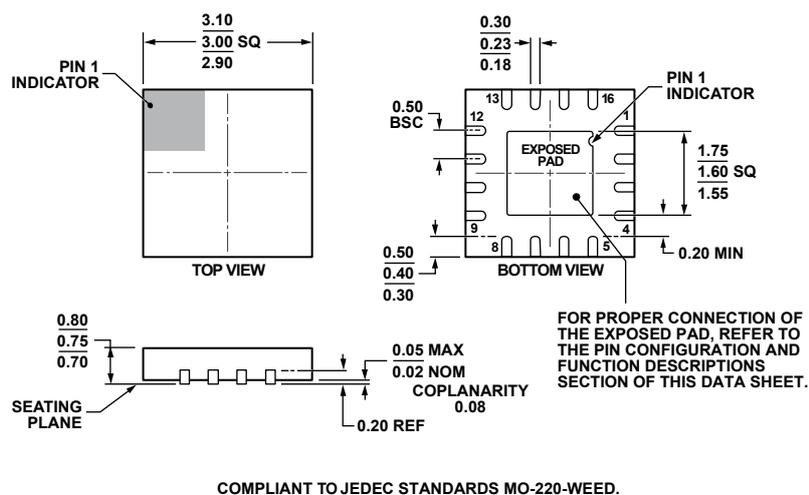


図 37.16 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSWP_WQ]
3 mm x 3 mm ボディ、極薄クワッド
(CP-16-22)
寸法: mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Branding
ADG1608BRUZ ¹	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16	
ADG1608BRUZ-REEL7 ¹	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16	
ADG1608BCPZ-REEL7 ¹	-40°C to +125°C	16-Lead Lead Frame Chip Scale Package [LFCSWP_WQ]	CP-16-22	S38
ADG1609BRUZ ¹	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16	
ADG1609BRUZ-REEL7 ¹	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package [TSSOP]	RU-16	
ADG1609BCPZ-REEL7 ¹	-40°C to +125°C	16-Lead Lead Frame Chip Scale Package [LFCSWP_WQ]	CP-16-22	S39

¹ Z = RoHS 準拠製品。