

ADG1411/ADG1412/ADG1413

特長

- オン抵抗: 1.5 Ω
- オン抵抗平坦性: 0.3 Ω
- オン抵抗のチャンネル間マッチング: 0.1 Ω
- 各スイッチ当たりの連続電流
 - LFCSP パッケージ: 250 mA
 - TSSOP パッケージ: 190 mA
- 動作仕様: +12 V、±15 V、±5 V
- V_L 電源が不要
- 3 V ロジック互換入力
- レール to レール動作
- 16 ピン TSSOP パッケージまたは 16 ピン 4 mm × 4 mm LFCSP パッケージを採用。

アプリケーション

- 自動テスト装置
- データ・アキュイジション・システム
- バッテリー駆動のシステム
- サンプル・アンド・ホールド・システム
- オーディオ信号のルーティング
- ビデオ信号のルーティング
- 通信システム
- リレーの置き換え

概要

ADG1411/ADG1412/ADG1413 は、iCMOS[®]プロセス用にデザインされた独立に選択可能な 4 個のスイッチを内蔵するモノリシック CMOS デバイスです。この iCMOS (工業用 CMOS) は、高電圧 CMOS 技術とバイポーラ技術を組み合わせたモジュラー製造プロセスです。この技術は、前世代の高電圧では実現できなかった小型フットプリントで 33 V 動作が可能な広範囲な高性能アナログ IC の開発を可能にしました。iCMOS デバイスは、従来型 CMOS プロセスを採用したアナログ IC とは異なり、高電源電圧に耐えると同時に、性能の強化、大幅な消費電力の削減、パッケージの小型化が可能になりました。

オン抵抗プロファイルはアナログ入力の全範囲で非常に平坦であるため、信号のスイッチングでは優れたリニアリティと低歪みを提供します。

iCMOS 構造により消費電力が極めて少ないため、携帯型計装機器とバッテリー駆動の計装機器に最適なデバイスになっています。

4 個の独立なシングル・ポール/シングル・スロー(SPST)スイッチを内蔵しています。ADG1411 と ADG1412 の違いは、デジタル制御ロジックが反転している点だけです。ADG1411 の

機能ブロック図

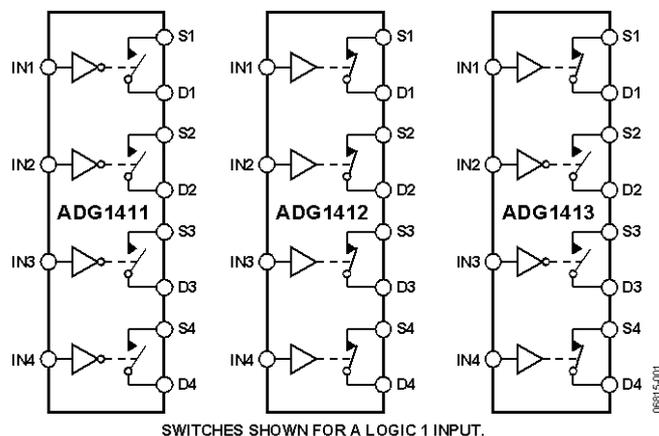


図 1.

スイッチはコントロール入力のロジック 0 に対してターンオンし、ADG1412 のスイッチはロジック 1 に対してターンオンします。ADG1413 には ADG1411 と同じデジタル制御ロジックを持つスイッチが 2 個とロジックが反転している 2 個のスイッチが内蔵されています。各スイッチはオンのとき等しく両方向に導通し、電源までの入力信号範囲を持っています。オフ状態では、電源電圧までの信号レベルを阻止します。

ADG1413 は、マルチプレクサ・アプリケーション向けのブレイク・ピフォー・メーカー・スイッチング動作を行います。デザインに固有な低チャージ・インジェクションにより、デジタル入力をスイッチするときの過渡電圧は小さくなっています。

製品のハイライト

1. 全温度範囲で最大オン抵抗が 2.6 Ω。
2. 最小の歪み。
3. 超低電力消費電力: 0.03 μW 以下。
4. 16 ピン TSSOP パッケージまたは 16 ピン 4 mm × 4 mm LFCSP パッケージを採用。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2008 Analog Devices, Inc. All rights reserved.

目次

特長	1	±5 V 両電源.....	7
アプリケーション.....	1	絶対最大定格.....	9
機能ブロック図.....	1	ESD の注意	9
概要	1	ピン配置およびピン機能説明	10
製品のハイライト.....	1	代表的な性能特性.....	11
改訂履歴.....	2	用語	15
仕様	3	テスト回路.....	16
±15 V 両電源.....	3	外形寸法.....	18
+12 V 単電源	5	オーダー・ガイド.....	19

改訂履歴

5/08—Revision 0: Initial Version

仕様

±15 V 両電源

特に指定のない限り、 $V_{DD} = 15\text{ V} \pm 10\%$ 、 $V_{SS} = -15\text{ V} \pm 10\%$ 、 $GND = 0\text{ V}$ 。

表 1.

Parameter	25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			V_{DD} to V_{SS}	V	
On Resistance, R_{ON}	1.5			Ω typ	$V_S = \pm 10\text{ V}$, $I_S = -10\text{ mA}$; see Figure 23
	1.8	2.3	2.6	Ω max	$V_{DD} = +13.5\text{ V}$, $V_{SS} = -13.5\text{ V}$
On-Resistance Match Between Channels, ΔR_{ON}	0.1			Ω typ	$V_S = \pm 10\text{ V}$, $I_S = -10\text{ mA}$
	0.18	0.19	0.21	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	0.3			Ω typ	$V_S = \pm 10\text{ V}$, $I_S = -10\text{ mA}$
	0.36	0.4	0.45	Ω max	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.03			nA typ	$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$
	± 0.55	± 2	± 12.5	nA max	$V_S = \pm 10\text{ V}$, $V_D = \mp 10\text{ V}$; see Figure 24
Drain Off Leakage, I_D (Off)	± 0.03			nA typ	$V_S = \pm 10\text{ V}$, $V_D = \mp 10\text{ V}$; see Figure 24
	± 0.55	± 2	± 12.5	nA max	
Channel On Leakage, I_D , I_S (On)	± 0.15			nA typ	$V_S = V_D = \pm 10\text{ V}$; see Figure 25
	± 2	± 4	± 30	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			2.0	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	0.005			μA typ	$V_{IN} = V_{GND}$ or V_{DD}
			± 0.1	μA max	
Digital Input Capacitance, C_{IN}	3.5			pF typ	
DYNAMIC CHARACTERISTICS¹					
t_{ON}	100			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	150	170	190	ns max	$V_S = 10\text{ V}$; see Figure 30
t_{OFF}	90			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	120	140	160	ns max	$V_S = 10\text{ V}$; see Figure 30
Break-Before-Make Time Delay, t_D (ADG1413 Only)	25			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
			10	ns min	$V_{S1} = V_{S2} = 10\text{ V}$; see Figure 31
Charge Injection, Q_{INJ}	-20			pC typ	$V_S = 0\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; see Figure 32
Off Isolation	-80			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; see Figure 26
Channel-to-Channel Crosstalk	-100			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 27
Total Harmonic Distortion + Noise	0.014			% typ	$R_L = 110\ \Omega$, 15 V p-p , $f = 20\text{ Hz}$ to 20 kHz ; see Figure 29
-3 dB Bandwidth	170			MHz typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; see Figure 28
Insertion Loss	-0.35			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 28
C_S (Off)	23			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)	23			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D , C_S (On)	116			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
POWER REQUIREMENTS					
I_{DD}	0.001			μA typ	$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$
			1	μA max	Digital inputs = 0 V or V_{DD}
I_{DD}	220			μA typ	Digital inputs = 5 V

ADG1411/ADG1412/ADG1413

Parameter	25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
I _{SS}	0.001		330	μA max μA typ	Digital inputs = 0 V or V _{DD}
V _{DD} /V _{SS}			1 ±4.5/±16.5	μA max V min/V max	GND = 0 V

¹ 設計上保証しますが、出荷テストは行いません。

+12 V 単電源

特に指定のない限り、 $V_{DD} = 12\text{ V} \pm 10\%$ 、 $V_{SS} = 0\text{ V}$ 、 $GND = 0\text{ V}$ 。

表 2.

Parameter	25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			0 V to V_{DD}	V	
On Resistance, R_{ON}	2.8			Ω typ	$V_S = 0\text{ V}$ to 10 V, $I_S = -10\text{ mA}$; see Figure 23
On-Resistance Match Between Channels, ΔR_{ON}	0.13	4.3	4.8	Ω max Ω typ	$V_{DD} = 10.8\text{ V}$, $V_{SS} = 0\text{ V}$ $V_S = 0\text{ V}$ to 10 V, $I_S = -10\text{ mA}$
On-Resistance Flatness, $R_{FLAT(ON)}$	0.21	0.23	0.25	Ω max	
	0.6			Ω typ	$V_S = 0\text{ V}$ to 10 V, $I_S = -10\text{ mA}$
	1.1	1.2	1.3	Ω max	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.02			nA typ	$V_{DD} = 10.8\text{ V}$, $V_{SS} = 0\text{ V}$ $V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/0\text{ V}$; see Figure 24
Drain Off Leakage, I_D (Off)	± 0.55 ± 0.02	± 2	± 12.5	nA max nA typ	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/0\text{ V}$; see Figure 24
Channel On Leakage, I_D , I_S (On)	± 0.55 ± 0.15 ± 1.5	± 2 ± 4	± 12.5 ± 30	nA max nA typ nA max	$V_S = V_D = 1\text{ V}/10\text{ V}$; see Figure 25
DIGITAL INPUTS					
Input High Voltage, V_{INH}			2.0	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	0.001			μA typ μA max	$V_{IN} = V_{GND}$ or V_{DD}
Digital Input Capacitance, C_{IN}	3.5			pF typ	
DYNAMIC CHARACTERISTICS¹					
t_{ON}	170 250	295	330	ns typ ns max	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_S = 8\text{ V}$; see Figure 30
t_{OFF}	75 135	165	190	ns typ ns max	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_S = 8\text{ V}$; see Figure 30
Break-Before-Make Time Delay, t_D (ADG1413 Only)	100		40	ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
Charge Injection, Q_{INJ}	30			ns min pC typ	$V_{S1} = V_{S2} = 8\text{ V}$; see Figure 31 $V_S = 6\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; see Figure 32
Off Isolation	-80			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; see Figure 26
Channel-to-Channel Crosstalk	-100			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 27
-3 dB Bandwidth	130			MHz typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; see Figure 28
Insertion Loss	-0.5			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 28
C_S (Off)	38			pF typ	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)	40			pF typ	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
C_D , C_S (On)	104			pF typ	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
POWER REQUIREMENTS					
I_{DD}	0.001			μA typ	$V_{DD} = 13.2\text{ V}$ Digital inputs = 0 V or V_{DD}
	220		1	μA max	
			330	μA typ μA max	Digital inputs = 5 V

ADG1411/ADG1412/ADG1413

V _{DD}			5/16.5	V min/V max	GND = 0 V, V _{SS} = 0 V
-----------------	--	--	--------	----------------	----------------------------------

¹ 設計上保証しますが、出荷テストは行いません。

±5 V 両電源

特に指定のない限り、 $V_{DD} = 5\text{ V} \pm 10\%$ 、 $V_{SS} = -5\text{ V} \pm 10\%$ 、 $GND = 0\text{ V}$ 。

表 3.

Parameter	25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			V_{DD} to V_{SS}	V	
On Resistance, R_{ON}	3.3			Ω typ	$V_S = \pm 4.5\text{ V}$, $I_S = -10\text{ mA}$; see Figure 23
	4	4.9	5.4	Ω max	$V_{DD} = +4.5\text{ V}$, $V_{SS} = -4.5\text{ V}$
On-Resistance Match Between Channels, ΔR_{ON}	0.13			Ω typ	$V_S = \pm 4.5\text{ V}$, $I_S = -10\text{ mA}$
	0.22	0.23	0.25	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	0.9			Ω typ	$V_S = \pm 4.5\text{ V}$; $I_S = -10\text{ mA}$
	1.1	1.24	1.31	Ω max	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.03			nA typ	$V_{DD} = +5.5\text{ V}$, $V_{SS} = -5.5\text{ V}$
	± 0.55	± 2	± 12.5	nA max	$V_S = \pm 4.5\text{ V}$, $V_D = \mp 4.5\text{ V}$; see Figure 24
Drain Off Leakage, I_D (Off)	± 0.03			nA typ	$V_S = \pm 4.5\text{ V}$, $V_D = \mp 4.5\text{ V}$; see Figure 24
	± 0.55	± 2	± 12.5	nA max	
Channel On Leakage, I_D , I_S (On)	± 0.05			nA typ	$V_S = V_D = \pm 4.5\text{ V}$; see Figure 25
	± 1.0	± 4	± 30	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			2.0	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	0.001			μA typ	$V_{IN} = V_{GND}$ or V_{DD}
			± 0.1	μA max	
Digital Input Capacitance, C_{IN}	3.5			pF typ	
DYNAMIC CHARACTERISTICS¹					
t_{ON}	275			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	400	465	510	ns max	$V_S = 3\text{ V}$; see Figure 30
t_{OFF}	175			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	290	320	380	ns max	$V_S = 3\text{ V}$; see Figure 30
Break-Before-Make Time Delay, t_D (ADG1413 Only)	100			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
			50	ns min	$V_{S1} = V_{S2} = 3\text{ V}$; see Figure 31
Charge Injection, Q_{INJ}	30			pC typ	$V_S = 0\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; see Figure 32
Off Isolation	-80			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; see Figure 26
Channel-to-Channel Crosstalk	-100			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 27
Total Harmonic Distortion + Noise	0.03			% typ	$R_L = 110\ \Omega$, 5 V p-p , $f = 20\text{ Hz to } 20\text{ kHz}$; see Figure 29
-3 dB Bandwidth	130			MHz typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; see Figure 28
Insertion Loss	-0.5			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 28
C_S (Off)	32			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)	33			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D , C_S (On)	116			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
POWER REQUIREMENTS					
I_{DD}	0.001			μA typ	$V_{DD} = +5.5\text{ V}$, $V_{SS} = -5.5\text{ V}$
			1.0	μA max	Digital inputs = 0 V or V_{DD}
I_{SS}	0.001			μA typ	Digital inputs = 0 V or V_{DD}
			1.0	μA max	

ADG1411/ADG1412/ADG1413

V _{DD} /V _{SS}			±4.5/±16.5	V min/V max	GND = 0 V
----------------------------------	--	--	------------	----------------	-----------

¹ 設計上保証しますが、出荷テストは行いません。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 4.

Parameter	Rating
V_{DD} to V_{SS}	35 V
V_{DD} to GND	-0.3 V to +25 V
V_{SS} to GND	+0.3 V to -25 V
Analog Inputs ¹	$V_{SS} - 0.3$ V to $V_{DD} + 0.3$ V or 30 mA, whichever occurs first
Digital Inputs ¹	GND - 0.3 V to $V_{DD} + 0.3$ V or 30 mA, whichever occurs first
Peak Current, Sx or Dx Pins	500 mA (pulsed at 1 ms, 10% duty cycle maximum)
Continuous Current per Channel at 25°C	
16-Lead TSSOP	190 mA
16-Lead LFCSP	250 mA
Continuous Current per Channel at 125°C	
16-Lead TSSOP	90 mA
16-Lead LFCSP	100 mA
Operating Temperature Range Automotive (Y Version)	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
16-Lead TSSOP, θ_{JA} Thermal Impedance (Four-Layer Board)	112°C/W
16-Lead LFCSP, θ_{JA} Thermal Impedance	30.4°C/W
Reflow Soldering Peak Temperature, Pb Free	260(+0/-5)°C

¹ INx, Sx, Dx ピンでの過電圧は内部ダイオードでクランプされます。電流は、規定された最大定格に制限してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作の節に記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

同時に複数の絶対最大定格条件を適用することはできません。

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

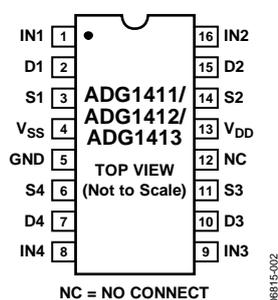
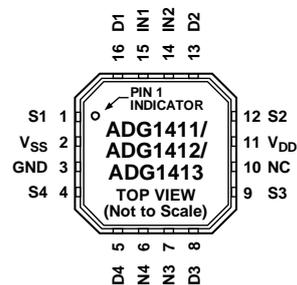


図 2.TSSOP ピン配置



NOTES
1. EXPOSED PAD TIED TO SUBSTRATE, V_{SS}.
2. NC = NO CONNECT.

図 3.LFCSP ピン配置

表 5.ピン機能の説明

ピン番号		記号	説明
TSSOP	LFCSP		
1	15	IN1	ロジック・コントロール入力。
2	16	D1	ドレイン・ピン。このピンは、入力または出力に設定することができます。
3	1	S1	ソース・ピン。このピンは、入力または出力に設定することができます。
4	2	V _{SS}	最も負側の電源電位。
5	3	GND	グラウンド基準電圧(0 V)。
6	4	S4	ソース・ピン。このピンは、入力または出力に設定することができます。
7	5	D4	ドレイン・ピン。このピンは、入力または出力に設定することができます。
8	6	IN4	ロジック・コントロール入力。
9	7	IN3	ロジック・コントロール入力。
10	8	D3	ドレイン・ピン。このピンは、入力または出力に設定することができます。
11	9	S3	ソース・ピン。このピンは、入力または出力に設定することができます。
12	10	NC	未接続。
13	11	V _{DD}	正電源電位。
14	12	S2	ソース・ピン。このピンは、入力または出力に設定することができます。
15	13	D2	ドレイン・ピン。このピンは、入力または出力に設定することができます。
16	14	IN2	ロジック・コントロール入力。

表 6.ADG1411/ADG1412 の真理値表

ADG1411 IN _x	ADG1412 IN _x	Switch Condition
0	1	On
1	0	Off

表 7.ADG1413 の真理値表

ADG1413 IN _x	S1, S4	S2, S3
0	Off	On
1	On	Off

代表的な性能特性

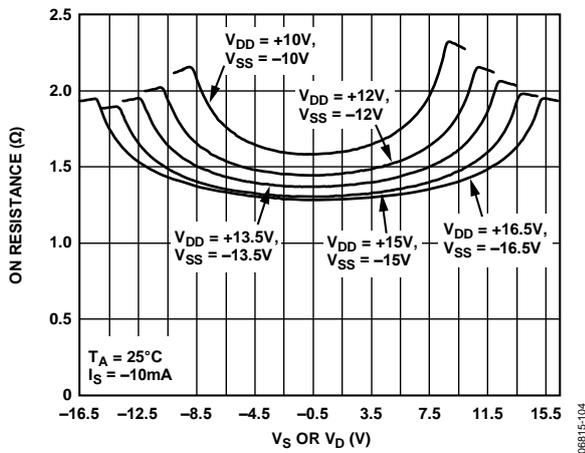


図 4. オン抵抗対 V_D または V_S 、
両電源

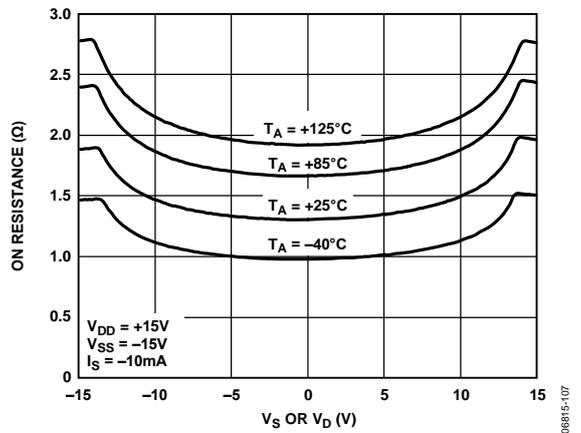


図 7. オン抵抗対さまざまな温度での V_D または V_S 、
±15 V 両電源

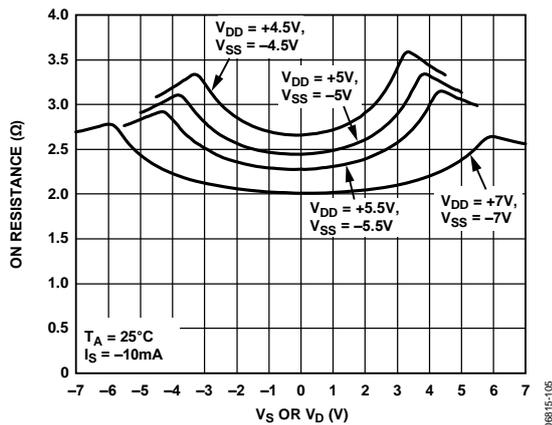


図 5. オン抵抗対 V_D または V_S 、
両電源

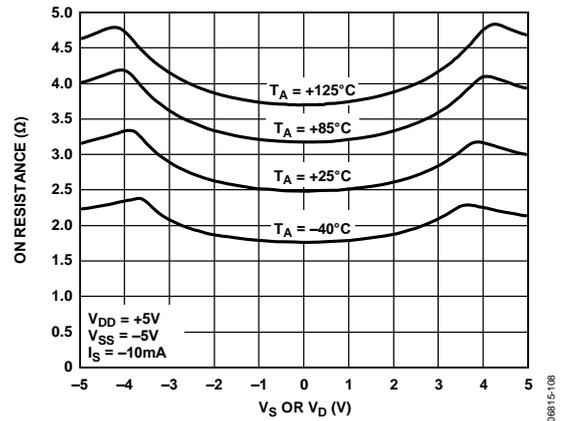


図 8. オン抵抗対さまざまな温度での V_D または V_S 、
±5 V 両電源

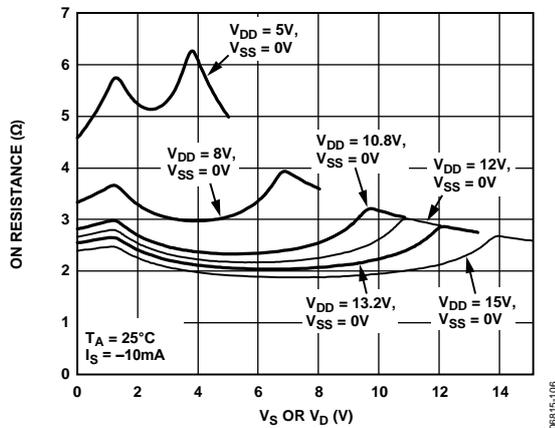


図 6. オン抵抗対 V_D または V_S 、
単電源

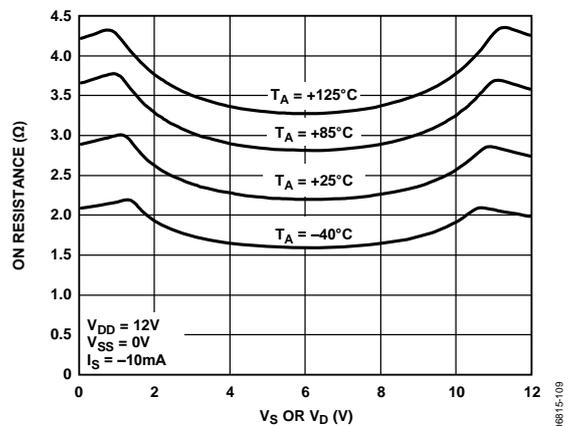


図 9. オン抵抗対さまざまな温度での V_D または V_S 、
+12 V 単電源

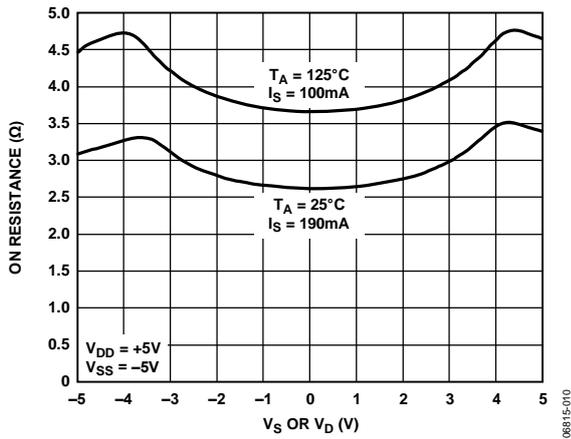


図 10. オン抵抗対さまざまな電流レベルでの V_D または V_S 、 $\pm 5V$ 両電源

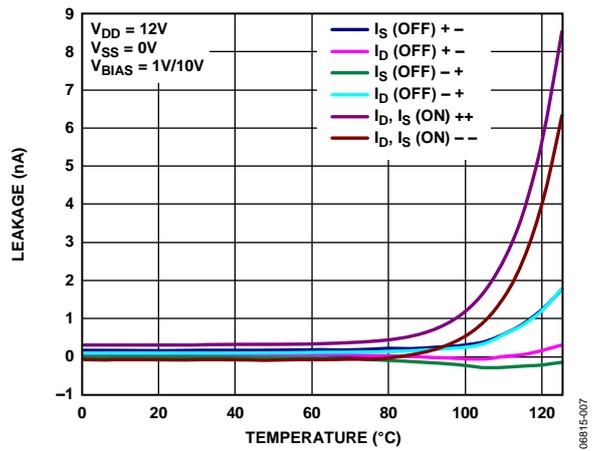


図 13. リーク電流の温度特性、 $+12V$ 単電源

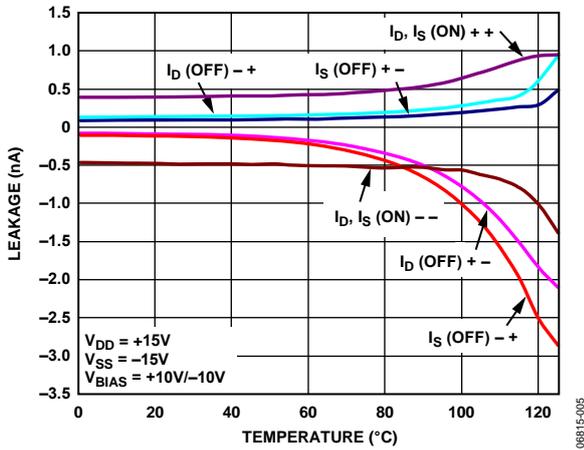


図 11. リーク電流の温度特性、 $\pm 15V$ 両電源

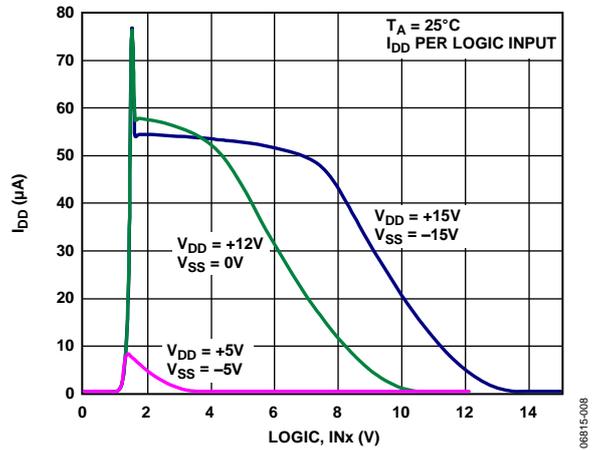


図 14. I_{DD} 対ロジック・レベル

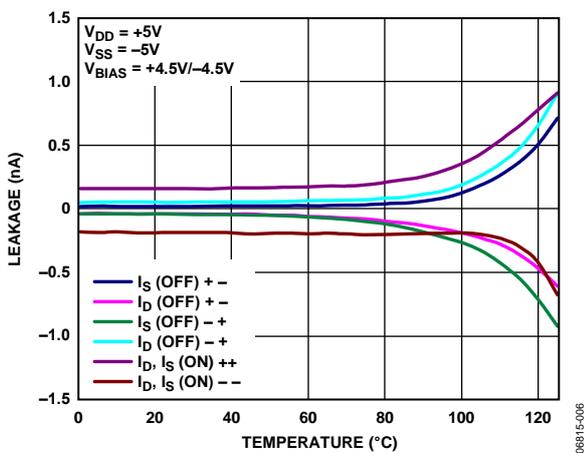


図 12. リーク電流の温度特性、 $\pm 5V$ 両電源

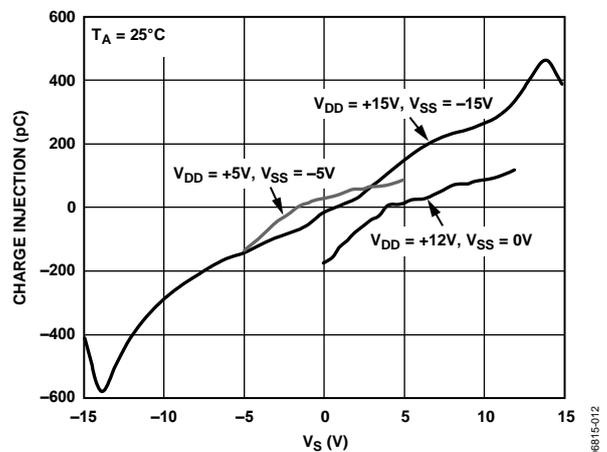


図 15. チャージ・インJECTION対ソース電圧

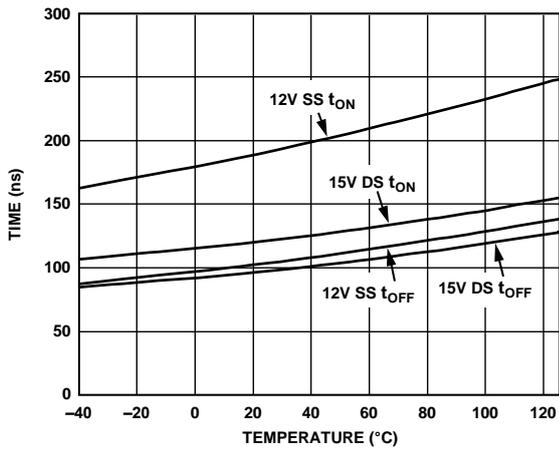


図 16. t_{ON}/t_{OFF} 時間の温度特性
単電源 (SS) および両電源 (DS)

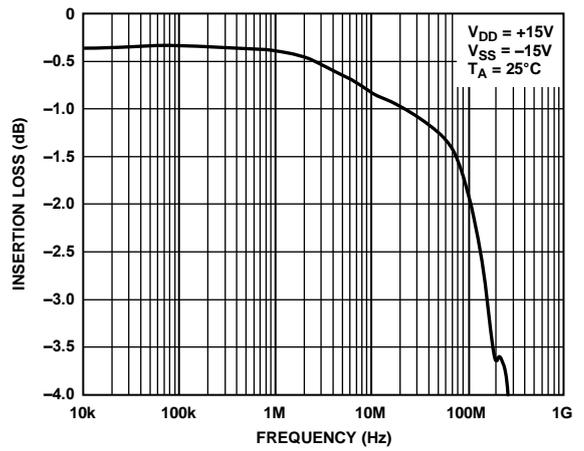


図 19. オン応答の周波数特性、
±15 V 両電源

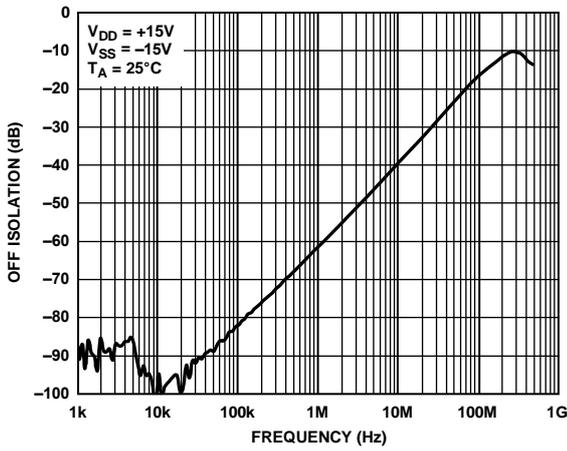


図 17. オフ時アイソレーションの周波数特性、
±15 V 両電源

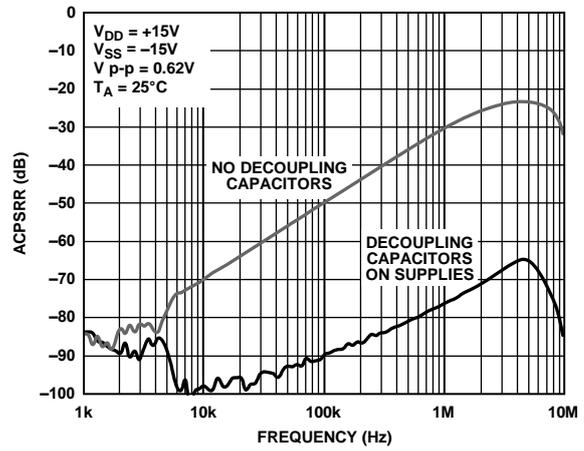


図 20. ACPSRR の周波数特性、
±15 V 両電源

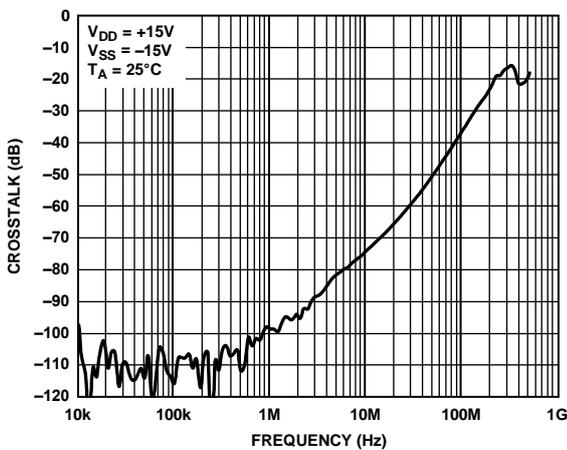


図 18. クロストークの周波数特性、
±15 V 両電源

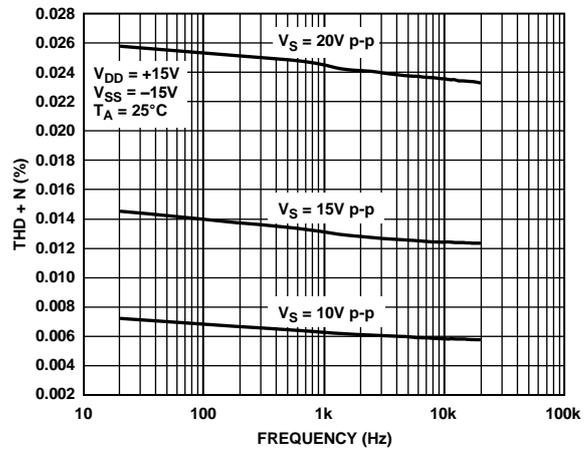


図 21. THD + N の周波数特性、
±15 V 両電源

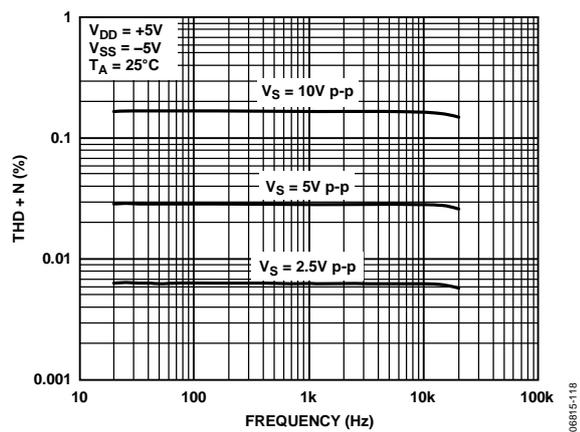


図 22. THD + N の周波数特性、
 $\pm 5V$ 両電源

用語

I_{DD}

正の電源電流。

I_{SS}

負電源電流。

V_D 、 V_S

D、S ピンのアナログ電圧。

R_{ON}

D-S 間の抵抗。

$R_{FLAT(ON)}$

平坦性は、仕様で規定されたアナログ信号範囲におけるオン抵抗の最大値と最小値の差として定義されます。

I_S (Off)

スイッチ「オフ」時のソース・リーク電流。

I_D (Off)

スイッチ「オフ」時のドレイン・リーク電流。

I_D 、 I_S (On)

スイッチ「オン」時のチャンネル・リーク電流。

V_{INL}

ロジック「0」の最大入力電圧。

V_{INH}

ロジック「1」の最小入力電圧。

I_{INL} 、 I_{INH}

ハイ・レベルまたはロー・レベルでのデジタル入力の入力電流。

C_S (Off)

スイッチ「オフ」時のソース容量。グラウンドを基準として測定。

C_D (Off)

スイッチ「オフ」時のドレイン容量。グラウンドを基準として測定。

C_D 、 C_S (On)

スイッチ「オン」時の容量。グラウンドを基準として測定。

C_{IN}

デジタル入力容量。

t_{ON}

デジタル・コントロール入力の入力から出力スイッチ・オンまでの遅延。図 30 を参照してください。

t_{OFF}

デジタル・コントロール入力の入力から出力スイッチ・オフまでの遅延。

チャージ・インジェクション

スイッチング時にデジタル入力からアナログ出力へ伝達されるグリッチ・インパルスの大きさ。

オフ時アイソレーション

「オフ」状態のスイッチを通過する不要信号の大きさ。

クロストーク

寄生容量に起因して 1 つのチャンネルから別のチャンネルに伝達される不要信号の大きさ。

帯域幅

出力が 3 dB 減衰する周波数は。

オン応答

「オン」状態にあるスイッチの周波数応答。

挿入損失

スイッチのオン抵抗に起因する損失。

総合高調波歪+ノイズ(THD + N)

高調波振幅と信号ノイズの和の基本波に対する比。

AC 電源変動除去比(ACPSRR)

電源電圧ピンに現れるノイズとスプリアス信号がスイッチ出力へ混入するのを防止するデバイスの能力を表します。デバイスの DC 電圧が 0.62 V p-p の正弦波で変調されます。出力の信号振幅の、変調振幅に対する比が ACPSRR です。

テスト回路

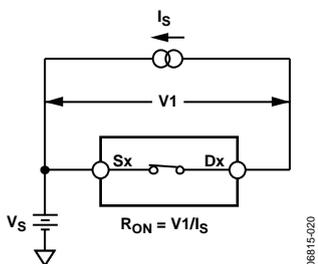


図 23. オン抵抗

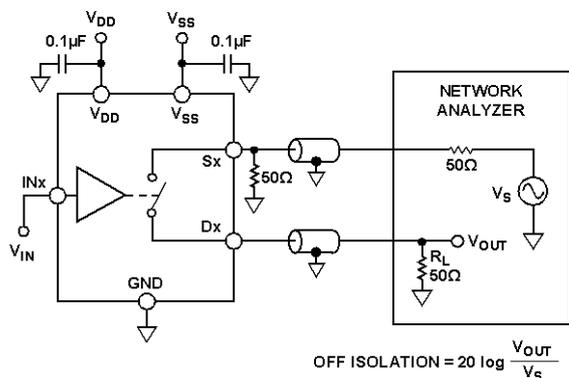


図 26. オフ時アイソレーション

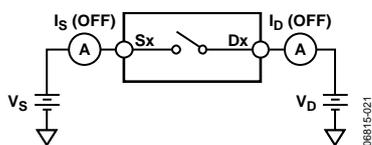


図 24. オフ時リーク

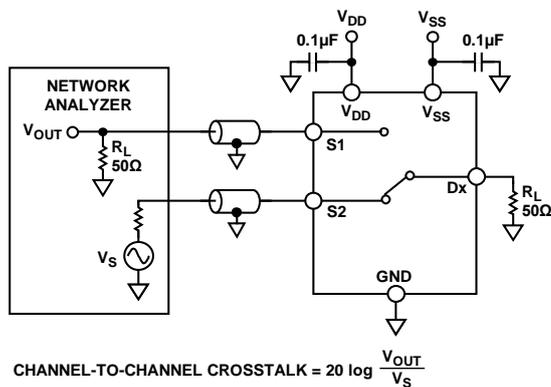


図 27. チャンネル間クロストーク

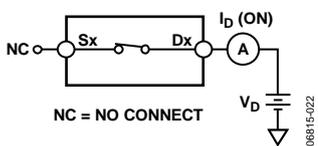


図 25. オン時リーク

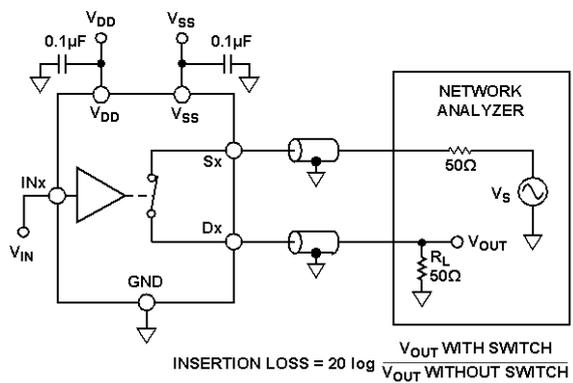


図 28. 帯域幅

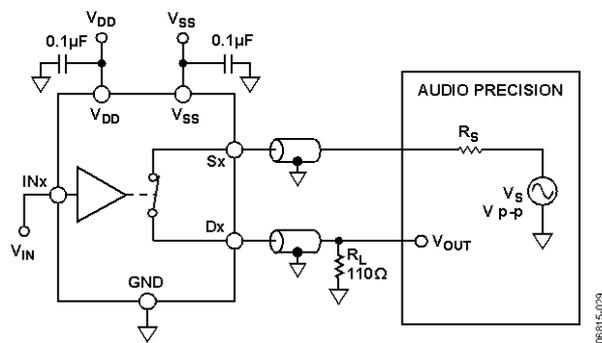


図 29. THD + ノイズ

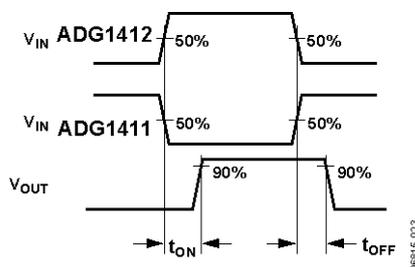
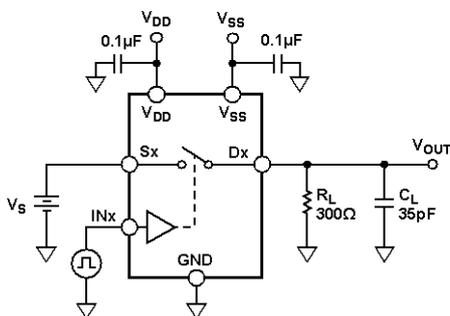


図 30. スイッチング時間

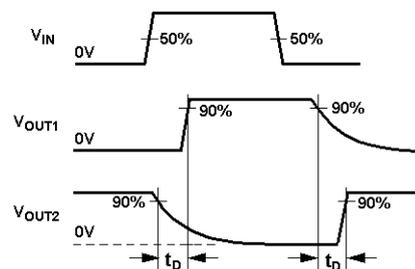
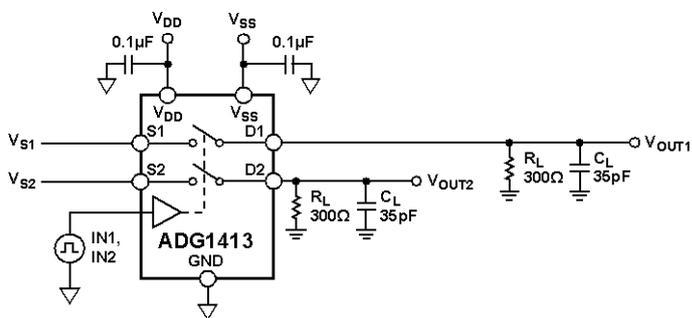


図 31. ブレーク・ビフォー・メーク時間遅延

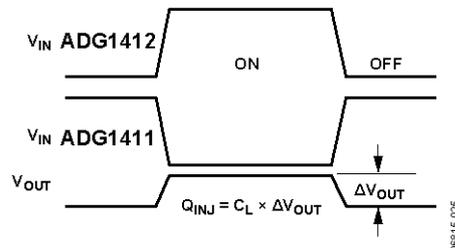
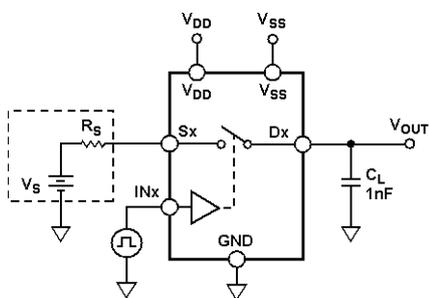


図 32. チャージ・インジェクション

外形寸法

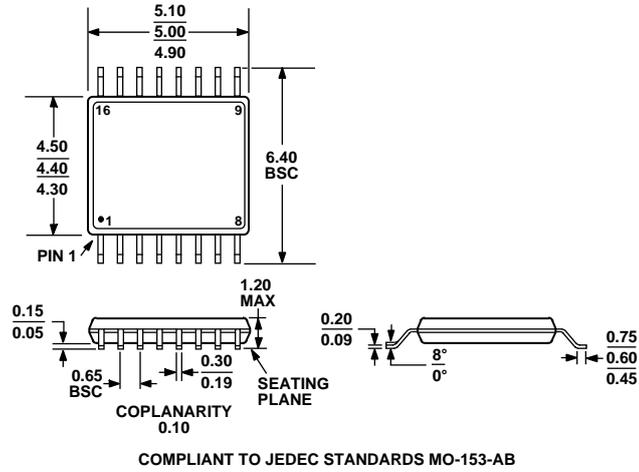


図 33.16 ピン薄型シュリンク・スモール・アウトライン・パッケージ[TSSOP] (RU-16)
寸法: mm

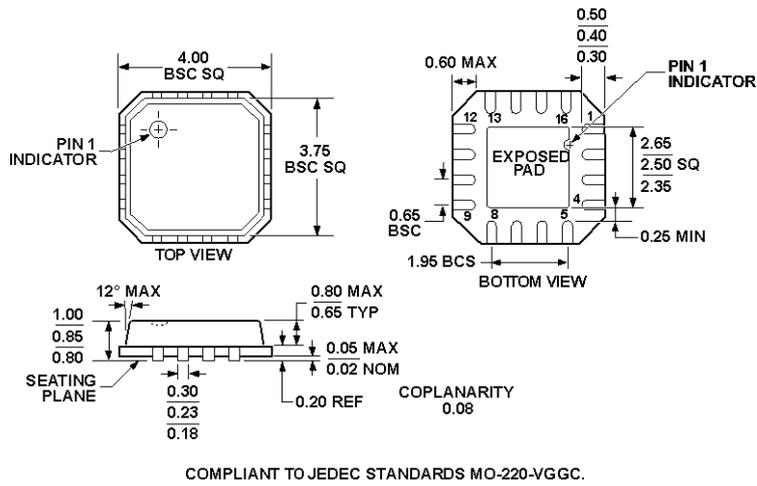


図 34.16 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP_VQ] 4 mm x 4 mm ボディ、極薄クワッド (CP-16-13)
寸法: mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option
ADG1411YRUZ ¹	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package (TSSOP)	RU-16
ADG1411YRUZ-REEL ¹	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package (TSSOP)	RU-16
ADG1411YCPZ-REEL ¹	-40°C to +125°C	16-Lead Lead Frame Chip Scale Package (LFCSP_VQ)	CP-16-13
ADG1411YCPZ-REEL ¹	-40°C to +125°C	16-Lead Lead Frame Chip Scale Package (LFCSP_VQ)	CP-16-13
ADG1412YRUZ ¹	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package (TSSOP)	RU-16
ADG1412YRUZ-REEL ¹	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package (TSSOP)	RU-16
ADG1412YCPZ-REEL ¹	-40°C to +125°C	16-Lead Lead Frame Chip Scale Package (LFCSP_VQ)	CP-16-13
ADG1412YCPZ-REEL ¹	-40°C to +125°C	16-Lead Lead Frame Chip Scale Package (LFCSP_VQ)	CP-16-13
ADG1413YRUZ ¹	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package (TSSOP)	RU-16
ADG1413YRUZ-REEL ¹	-40°C to +125°C	16-Lead Thin Shrink Small Outline Package (TSSOP)	RU-16
ADG1413YCPZ-REEL ¹	-40°C to +125°C	16-Lead Lead Frame Chip Scale Package (LFCSP_VQ)	CP-16-13
ADG1413YCPZ-REEL ¹	-40°C to +125°C	16-Lead Lead Frame Chip Scale Package (LFCSP_VQ)	CP-16-13

¹ Z = RoHS 準拠製品