

特長

低オフセット電圧: 65 μ V 最大
 単電源動作: 2.7 V~5.0 V
 低ノイズ: 8 nV/ $\sqrt{\text{Hz}}$
 広い帯域幅: 20 MHz 以上
 スルーレート: 12 V/ μ s
 高出力電流: 150 mA
 位相逆転なし
 低入力バイアス電流: 1 pA
 低電源電流: 2 mA
 ユニティ・ゲイン安定

アプリケーション

バーコード・スキャナ
 バッテリ駆動の計装機器
 多極フィルタ
 センサー
 ASIC 入力アンプまたは出力アンプ
 オーディオ
 フォトダイオード・アンプ

概要

AD8615/AD8616/AD8618 はシングル/デュアル/クワッドのレール to レール入力/出力単電源アンプであり、非常に小さいオフセット電圧、広い信号帯域幅、低い入力電圧、低い電流ノイズを持っています。これらのアンプは、レーザ・トリミングなしで優れた精度を実現する特許取得済みのトリミング技術を採用しています。

AD8615/AD8616/AD8618 は、2.7 V~5 V の単電源で作る仕様になっています。

これらのアンプは、20 MHz 以上の帯域幅、低オフセット、低ノイズ、低入力バイアス電流の組み合わせを持っているため、さまざまなアプリケーションで使うことができます。性能のこの組み合わせは、フィルタ、積分器、フォトダイオード・アンプ、高インピーダンス・センサーのすべてに役立ちます。AC アプリケーションには、広い帯域幅と低歪みが役立ちます。この AD8615/AD8616/AD8618 は、DigiTrim®ファミリで最高の出力駆動能力を提供するため、オーディオのライン・ドライバや、その他の低インピーダンス・アプリケーションに対して優れたデバイスになっています。

この製品のアプリケーションとしては、携帯型低消費電力計装機器、携帯型デバイスのオーディオアンプ、携帯電話ヘッドセット、バー・コード・スキャナ、多極フィルタなどがあります。入力と出力でレール to レールの振幅能力を持っているため、単電源システムで CMOS ADC、DAC、ASIC、その他の大きな出力振幅デバイスに対するバッファとして使うことができます。

ピン配置

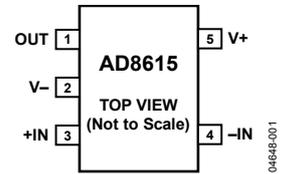


図 1.5 ピン TSOT-23 (UJ-5)

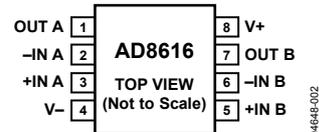


図 2.8 ピン MSOP (RM-8)

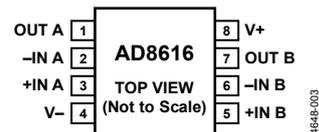


図 3.8 ピン SOIC (R-8)

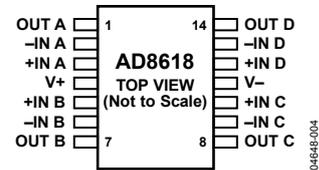


図 4.14 ピン TSSOP (RU-14)

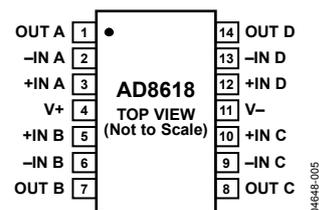


図 5.14 ピン SOIC (R-14)

AD8615/AD8616/AD8618 の仕様は、拡張工業温度範囲 (-40°C~+125°C) で規定されています。AD8615 は 5 ピン TSOT-23 パッケージを、AD8616 は 8 ピンの MSOP またはナロー SOIC 表面実装パッケージを、それぞれ採用しています。MSOP バージョンはテープとリールでのみ提供しています。AD8618 は、14 ピンの SOIC パッケージまたは TSSOP パッケージを採用しています。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
 ※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2004-2008 Analog Devices, Inc. All rights reserved.

目次

特長	1	出力位相の反転	11
アプリケーション	1	容量負荷の駆動	11
概要	1	過負荷回復時間	12
ピン配置	1	D/A 変換	12
改訂履歴	2	低ノイズ・アプリケーション	12
仕様	3	高速フォトダイオードのプリアンプ	13
絶対最大定格	5	アクティブ・フィルタ	13
熱抵抗	5	消費電力	13
ESD の注意	5	変動する負荷または未知の負荷での消費電力の計算	14
代表的な性能特性	6	外形寸法	15
アプリケーション情報	11	オーダー・ガイド	17
入力過電圧保護機能	11		

改訂履歴

9/08—Rev. D to Rev. E

Changes to General Description Section	1
Updated Outline Dimensions	15
Changes to Ordering Guide	17

5/08—Rev. C to Rev. D

Changes to Layout	1
Changes to Figure 38	11
Changes to Figure 44 and Figure 45	13
Changes to Layout	15
Changes to Layout	16

6/05—Rev. B to Rev. C

Change to Table 1	3
Change to Table 2	4
Change to Figure 20	8

1/05—Rev. A to Rev. B

Added AD8615	Universal
Changes to Figure 12	8
Deleted Figure 19; Renumbered Subsequently	8
Changes to Figure 20	9
Changes to Figure 29	10
Changes to Figure 31	11
Deleted Figure 34; Renumbered Subsequently	11
Deleted Figure 35; Renumbered Subsequently	35

4/04—Rev. 0 to Rev. A

Added AD8618	Universal
Updated Outline Dimensions	16

1/04—Revision 0: Initial Version

仕様

特に指定がない限り、 $V_S = 5\text{ V}$ 、 $V_{CM} = V_S/2$ 、 $T_A = 25^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage, AD8616/AD8618	V_{OS}	$V_S = 3.5\text{ V}$ at $V_{CM} = 0.5\text{ V}$ and 3.0 V		23	60	μV
Offset Voltage, AD8615				23	100	μV
		$V_{CM} = 0\text{ V}$ to 5 V		80	500	μV
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			800	μV
Offset Voltage Drift, AD8616/AD8618	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} < T_A < +125^\circ\text{C}$		1.5	7	$\mu\text{V}/^\circ\text{C}$
Offset Voltage Drift, AD8615				3	10	$\mu\text{V}/^\circ\text{C}$
Input Bias Current	I_B			0.2	1	pA
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			50	pA
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			550	pA
Input Offset Current	I_{OS}			0.1	0.5	pA
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			50	pA
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			250	pA
Input Voltage Range			0		5	V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = 0\text{ V}$ to 4.5 V	80	100		dB
Large Signal Voltage Gain	A_{VO}	$R_L = 2\text{ k}\Omega$, $V_O = 0.5\text{ V}$ to 5 V	105	1500		V/mV
Input Capacitance	C_{DIFF}			2.5		pF
	C_{CM}			6.7		pF
OUTPUT CHARACTERISTICS						
Output Voltage High	V_{OH}	$I_L = 1\text{ mA}$	4.98	4.99		V
		$I_L = 10\text{ mA}$	4.88	4.92		V
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$	4.7			V
Output Voltage Low	V_{OL}	$I_L = 1\text{ mA}$		7.5	15	mV
		$I_L = 10\text{ mA}$		70	100	mV
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			200	mV
Output Current	I_{OUT}			± 150		mA
Closed-Loop Output Impedance	Z_{OUT}	$f = 1\text{ MHz}$, $A_V = 1$		3		Ω
POWER SUPPLY						
Power Supply Rejection Ratio	PSRR	$V_S = 2.7\text{ V}$ to 5.5 V	70	90		dB
Supply Current per Amplifier	I_{SY}	$V_O = 0\text{ V}$		1.7	2	mA
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			2.5	mA
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_L = 2\text{ k}\Omega$		12		$\text{V}/\mu\text{s}$
Settling Time	t_S	To 0.01%		<0.5		μs
Gain Bandwidth Product	GBP			24		MHz
Phase Margin	ϕ_m			63		Degrees
NOISE PERFORMANCE						
Peak-to-Peak Noise	$e_n\text{ p-p}$	0.1 Hz to 10 Hz		2.4		μV
Voltage Noise Density	e_n	$f = 1\text{ kHz}$		10		$\text{nV}/\sqrt{\text{Hz}}$
		$f = 10\text{ kHz}$		7		$\text{nV}/\sqrt{\text{Hz}}$
Current Noise Density	i_n	$f = 1\text{ kHz}$		0.05		$\text{pA}/\sqrt{\text{Hz}}$
Channel Separation	C_S	$f = 10\text{ kHz}$		-115		dB
		$f = 100\text{ kHz}$		-110		dB

特に指定がない限り、 $V_S = 2.7\text{ V}$ 、 $V_{CM} = V_S/2$ 、 $T_A = 25^\circ\text{C}$ 。

表 2.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage, AD8616/AD8618	V_{OS}	$V_S = 3.5\text{ V}$ at $V_{CM} = 0.5\text{ V}$ and 3.0 V		23	65	μV
Offset Voltage, AD8615				23	100	μV
		$V_{CM} = 0\text{ V}$ to 2.7 V		80	500	μV
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			800	μV
Offset Voltage Drift, AD8616/AD8618	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} < T_A < +125^\circ\text{C}$		1.5	7	$\mu\text{V}/^\circ\text{C}$
Offset Voltage Drift, AD8615				3	10	$\mu\text{V}/^\circ\text{C}$
Input Bias Current	I_B			0.2	1	pA
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			50	pA
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			550	pA
Input Offset Current	I_{OS}			0.1	0.5	pA
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			50	pA
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			250	pA
Input Voltage Range			0		2.7	V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = 0\text{ V}$ to 2.7 V	80	100		dB
Large Signal Voltage Gain	A_{VO}	$R_L = 2\text{ k}\Omega$, $V_O = 0.5\text{ V}$ to 2.2 V	55	150		V/mV
Input Capacitance	C_{DIFF}			2.5		pF
	C_{CM}			7.8		pF
OUTPUT CHARACTERISTICS						
Output Voltage High	V_{OH}	$I_L = 1\text{ mA}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	2.65	2.68		V
			2.6			V
Output Voltage Low	V_{OL}	$I_L = 1\text{ mA}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$		11	25	mV
					30	mV
Output Current	I_{OUT}			± 50		mA
Closed-Loop Output Impedance	Z_{OUT}	$f = 1\text{ MHz}$, $A_V = 1$		3		Ω
POWER SUPPLY						
Power Supply Rejection Ratio	PSRR	$V_S = 2.7\text{ V}$ to 5.5 V	70	90		dB
Supply Current per Amplifier	I_{SY}	$V_O = 0\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$		1.7	2	mA
					2.5	mA
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_L = 2\text{ k}\Omega$		12		$\text{V}/\mu\text{s}$
Settling Time	t_s	To 0.01%		<0.3		μs
Gain Bandwidth Product	GBP			23		MHz
Phase Margin	ϕ_m			42		Degrees
NOISE PERFORMANCE						
Peak-to-Peak Noise	$e_n\text{ p-p}$	0.1 Hz to 10 Hz		2.1		μV
Voltage Noise Density	e_n	$f = 1\text{ kHz}$		10		$\text{nV}/\sqrt{\text{Hz}}$
		$f = 10\text{ kHz}$		7		$\text{nV}/\sqrt{\text{Hz}}$
Current Noise Density	i_n	$f = 1\text{ kHz}$		0.05		$\text{pA}/\sqrt{\text{Hz}}$
Channel Separation	C_S	$f = 10\text{ kHz}$		-115		dB
		$f = 100\text{ kHz}$		-110		dB

絶対最大定格

表 3.

Parameter	Rating
Supply Voltage	6 V
Input Voltage	GND to V_S
Differential Input Voltage	± 3 V
Output Short-Circuit Duration to GND	Indefinite
Storage Temperature Range	-65°C to $+150^{\circ}\text{C}$
Operating Temperature Range	-40°C to $+125^{\circ}\text{C}$
Lead Temperature (Soldering, 60 sec)	300°C
Junction Temperature	150°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA} はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で θ_{JA} を規定。

表 4.

Package Type	θ_{JA}	θ_{JC}	Unit
5-Lead TSOT-23 (UJ)	207	61	$^{\circ}\text{C}/\text{W}$
8-Lead MSOP (RM)	210	45	$^{\circ}\text{C}/\text{W}$
8-Lead SOIC (R)	158	43	$^{\circ}\text{C}/\text{W}$
14-Lead SOIC (R)	120	36	$^{\circ}\text{C}/\text{W}$
14-Lead TSSOP (RU)	180	35	$^{\circ}\text{C}/\text{W}$

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

代表的な性能特性

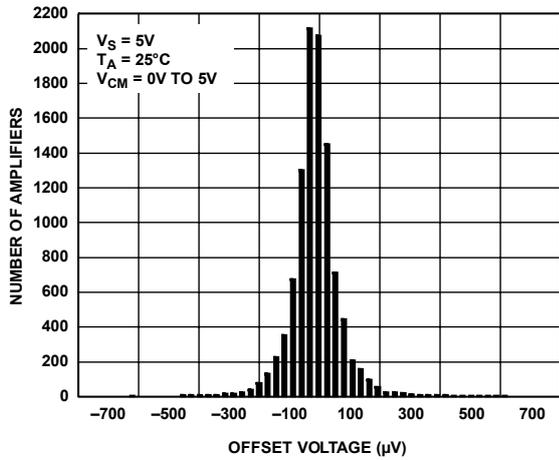


図 6. 入力オフセット電圧の分布

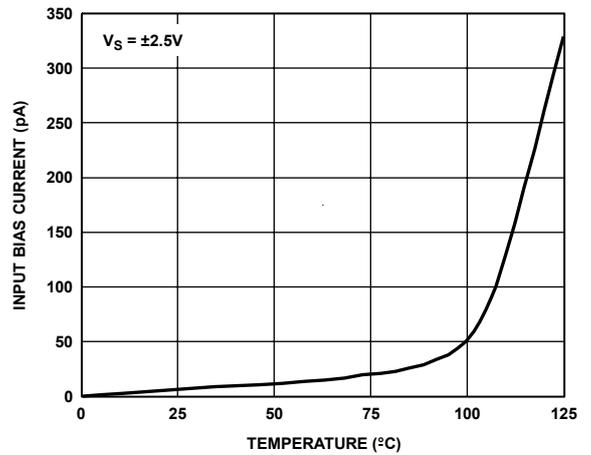


図 9. 入力バイアス電流の温度特性

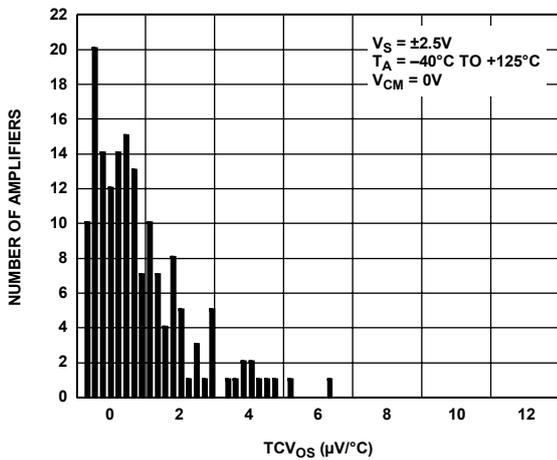


図 7. オフセット電圧ドリフトの分布

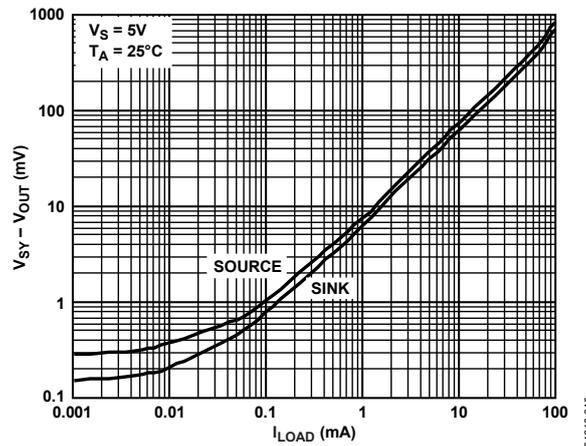


図 10. 電源レールまで近づく出力電圧対負荷電流

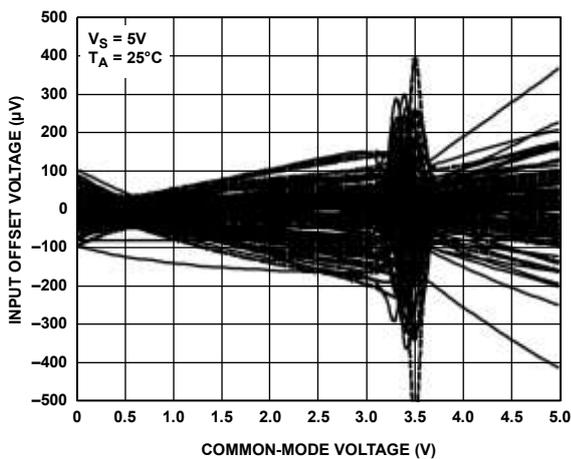


図 8. 入力オフセット電圧対コモン・モード電圧 (200個、プロセス・スキューを含む5ウェハー・ロット)

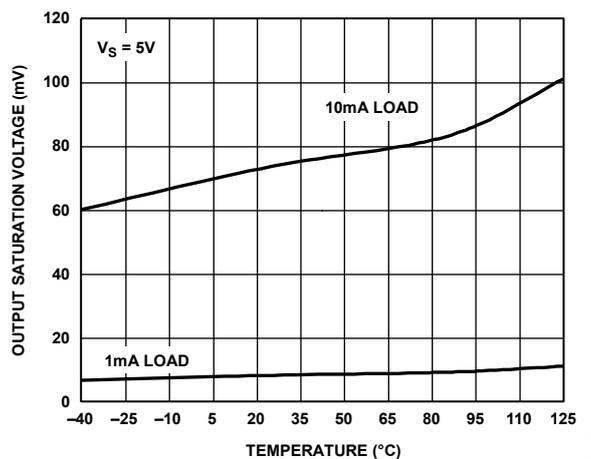


図 11. 出力飽和電圧の温度特性

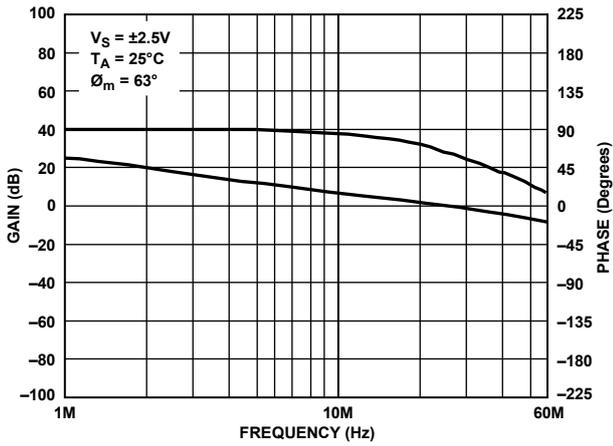


図 12. オープン・ループ・ゲインおよび位相の周波数特性

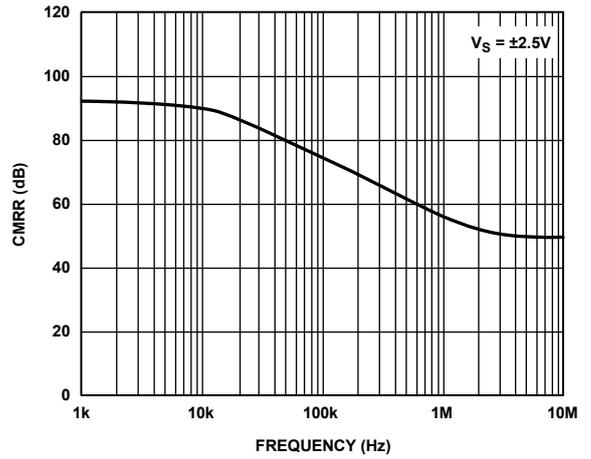


図 15. CMRR の周波数特性

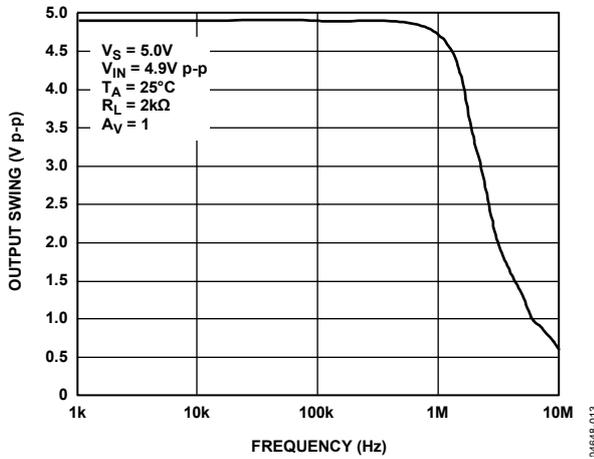


図 13. クローズド・ループ出力電圧振幅の周波数特性

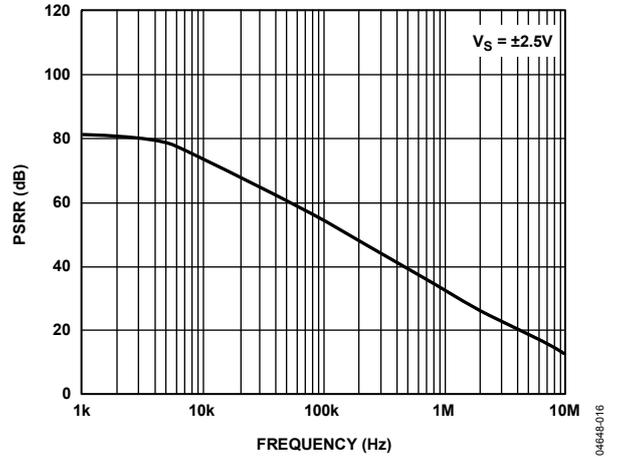


図 16. PSRR の周波数特性

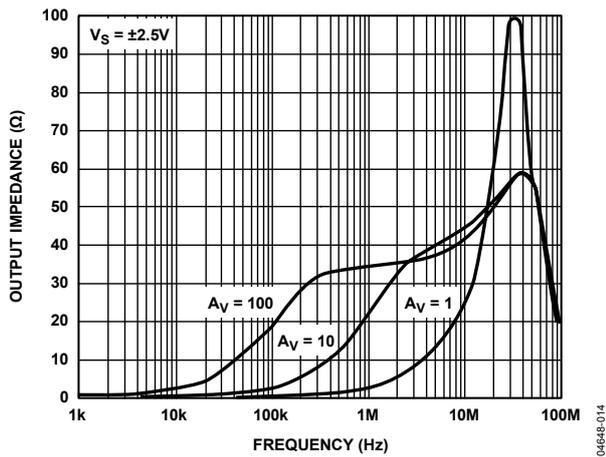


図 14. 出力インピーダンスの周波数特性

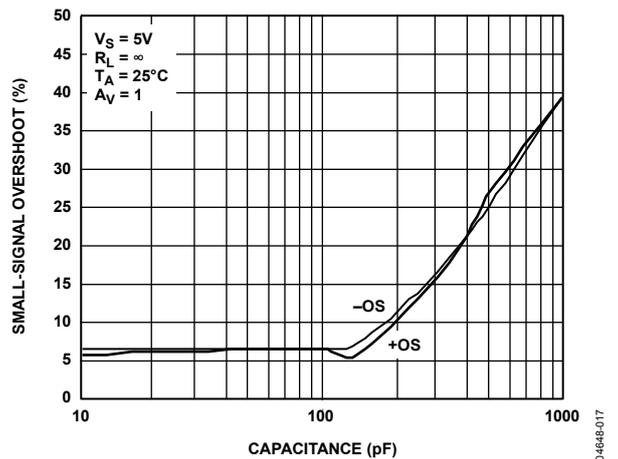


図 17. 小信号オーバーシュート対負荷容量

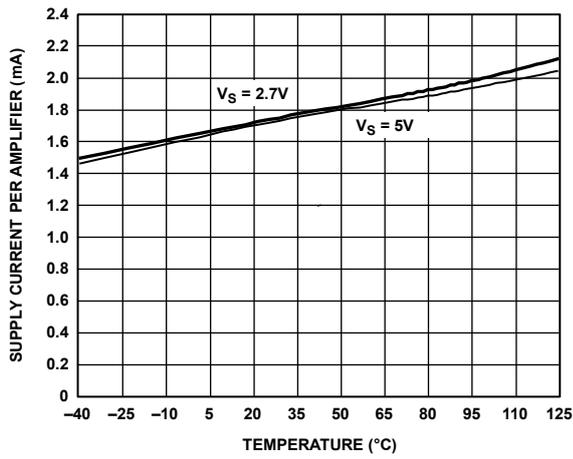


図 18.電源電流の温度特性

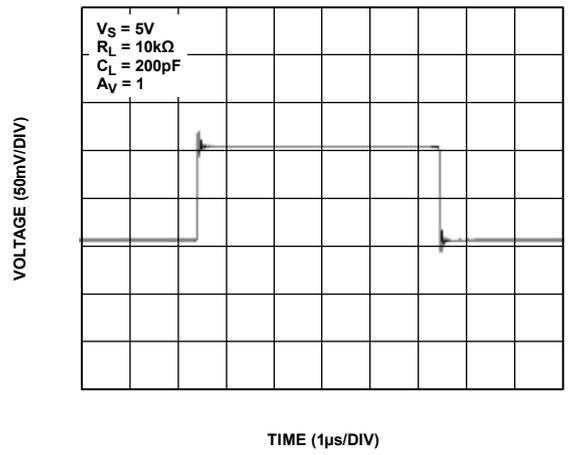


図 21.小信号過渡応答

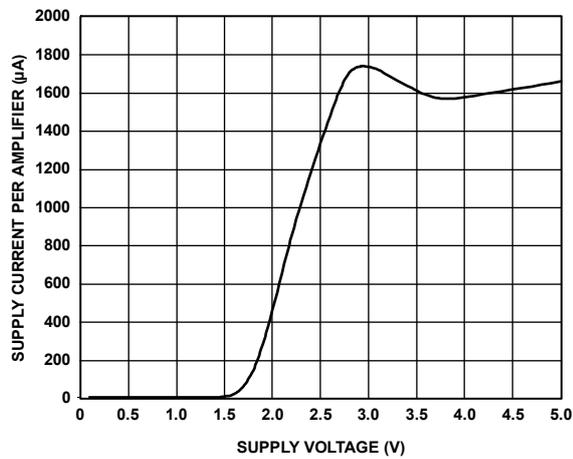


図 19.アンプあたりの電源電流対電源電圧

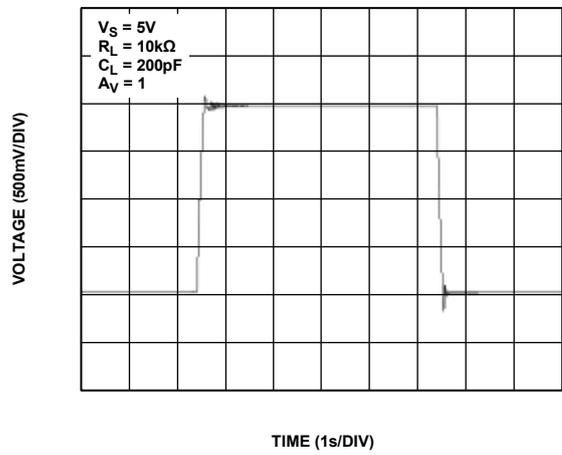


図 22.大信号過渡応答

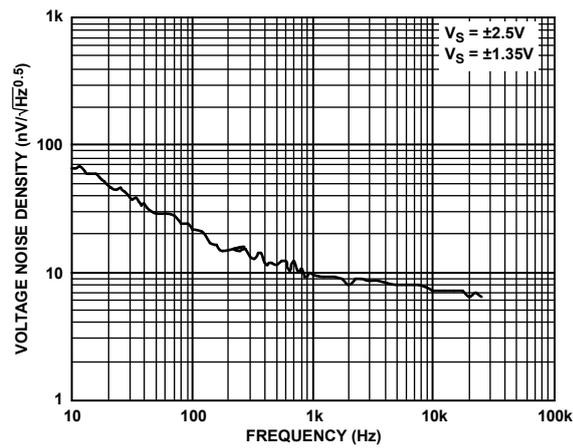


図 20.電圧ノイズ密度の周波数特性

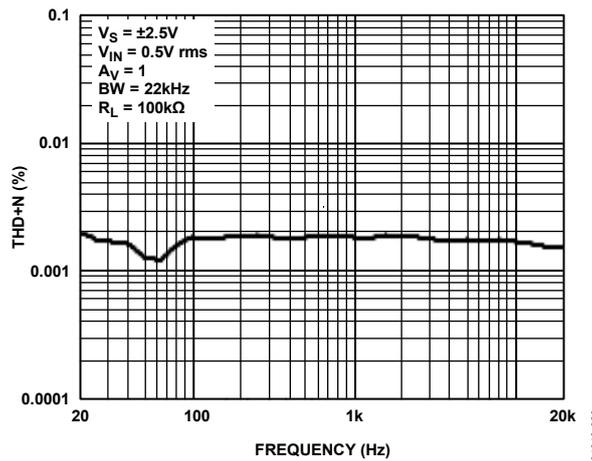


図 23.TH D + N の周波数特性

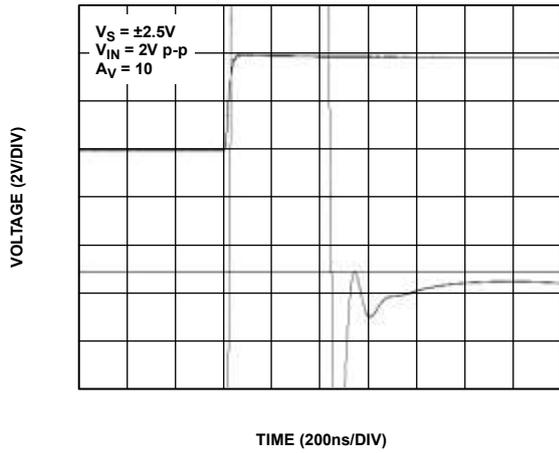


図 24.セトリング・タイム

04648-024

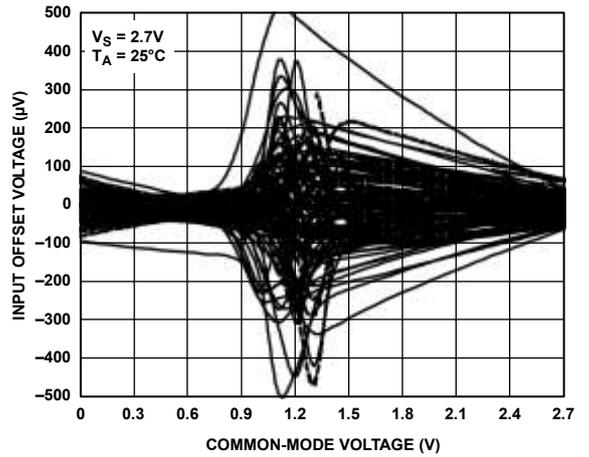


図 27.入力オフセット電圧対コモン・モード電圧 (200個、プロセス・スキューを含む5ウェハー・ロット)

04648-027

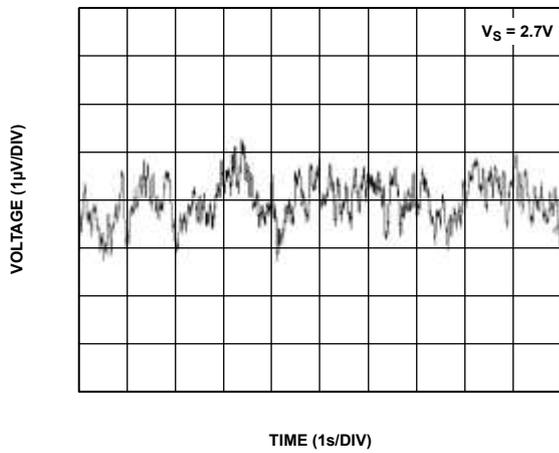


図 25.0.1 Hz~10 Hzでの入力電圧ノイズ

04648-025

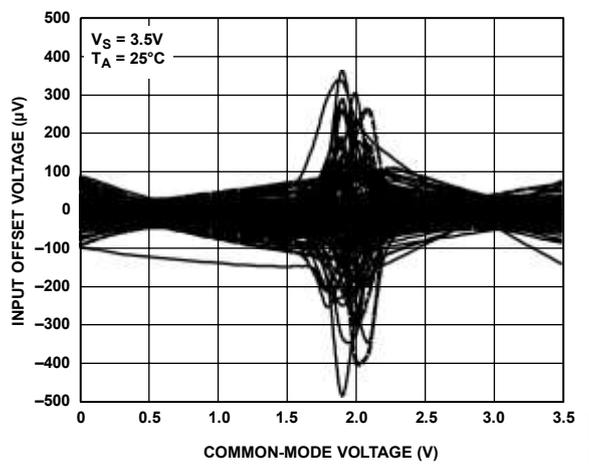


図 28.入力オフセット電圧対コモン・モード電圧 (200個、プロセス・スキューを含む5ウェハー・ロット)

04648-028

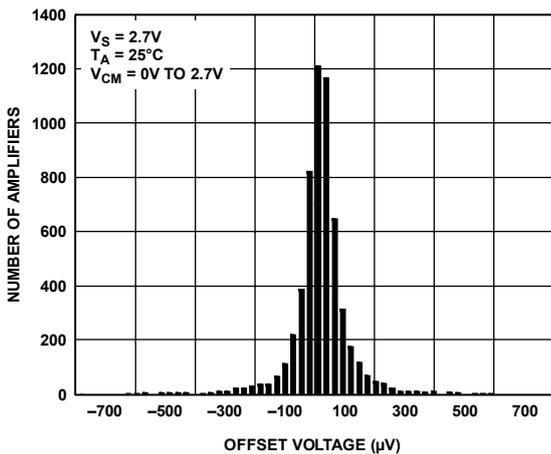


図 26.入力オフセット電圧の分布

04648-026

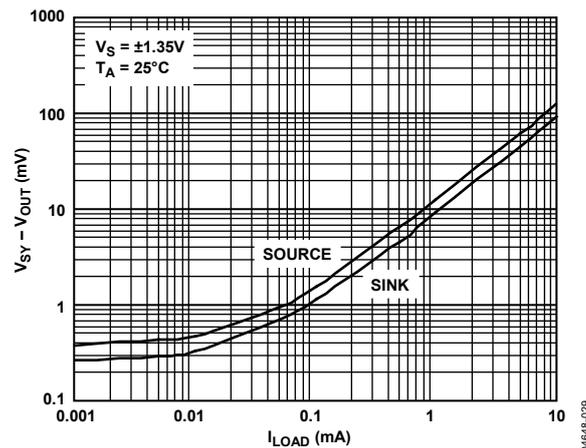


図 29.電源レールまで近づく出力電圧対負荷電流

04648-029

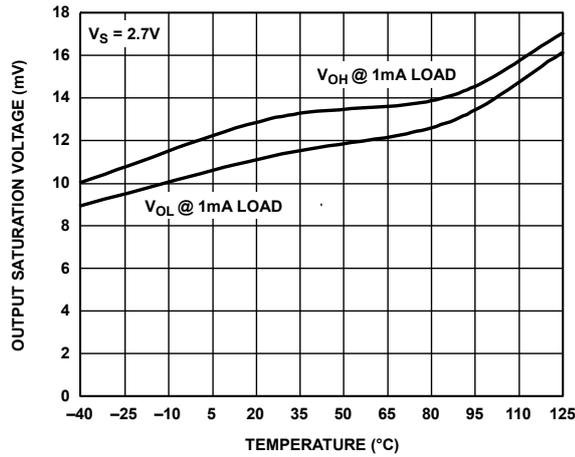


図 30.出力飽和電圧の温度特性

04648-030

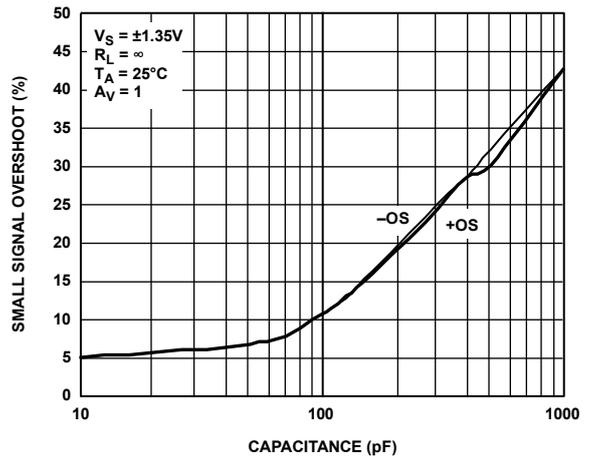


図 33.小信号オーバーシュート対負荷容量

04648-033

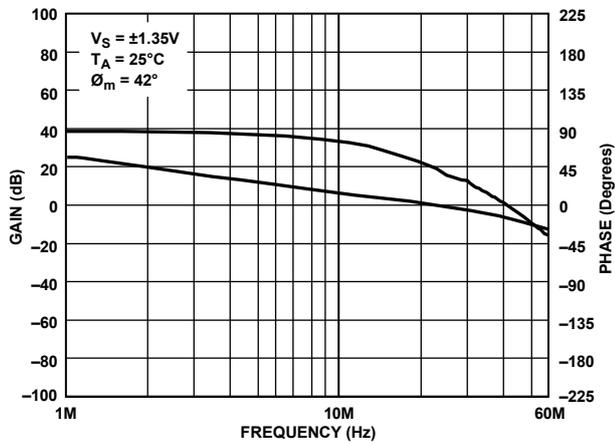


図 31.オープン・ループ・ゲインおよび位相の周波数特性

04648-031

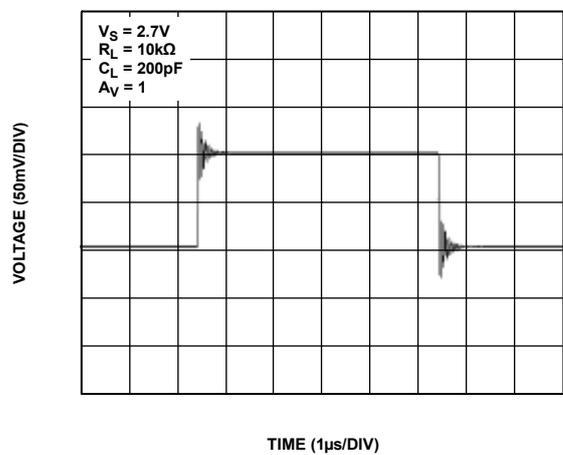


図 34.小信号過渡応答

04648-034

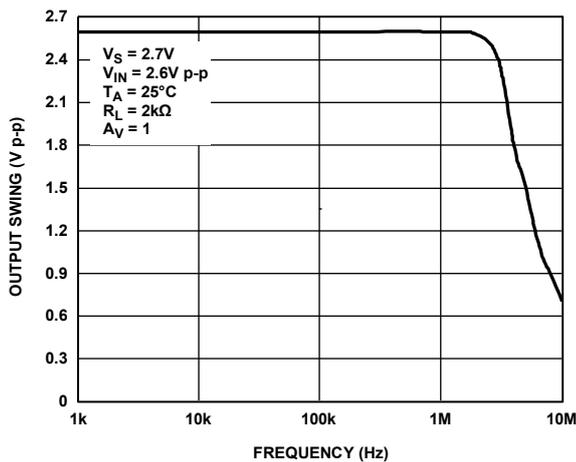


図 32.クローズド・ループ出力電圧振幅の周波数特性

04648-032

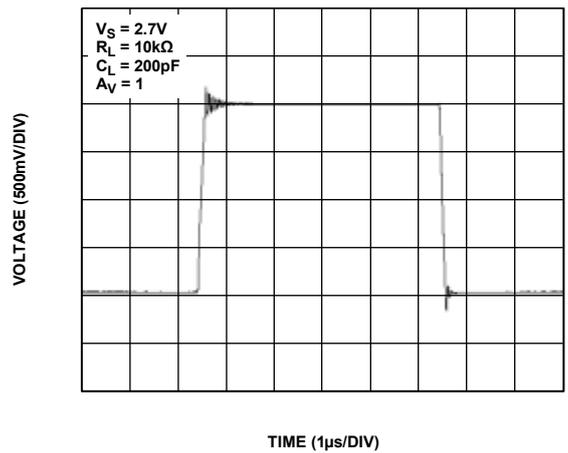


図 35.大信号過渡応答

04648-035

アプリケーション情報

入力過電圧保護機能

AD8615/AD8616/AD8618は、電源電圧を超える電圧を入力に加えることを可能にする保護回路を内蔵しています。

ただし、いずれのアンプ入力にも電源電圧より 1.5 V 以上高い電圧を加えないことが推奨されます。これより高い入力電圧を加える場合には、直列抵抗を使用して入力に流入する電流を制限する必要があります。

入力電流は 5 mA 以下に制限する必要があります。入力バイアス電流を非常に小さくすると、使用する抵抗を大きくすることができるので、入力に加える電圧を大きくすることができます。これらの抵抗を使用すると、熱ノイズが増えるため、アンプ全体の出力電圧ノイズに影響を与えます。

たとえば、10 k Ω 抵抗は 13 nV/ $\sqrt{\text{Hz}}$ 以下の熱ノイズを持ち、室温での誤差電圧は 10 nV 以下になります。

出力位相の反転

AD8615/AD8616/AD8618 は位相反転に対する耐性を持っていますが、この現象はアンプ入力に加えられた電圧が最大入力コモン・モードを超えたときに発生します。

位相反転が発生すると、デバイスに永久的な損傷を与えたり、帰還ループを持つシステムでロックアップが発生してしまうことがあります。

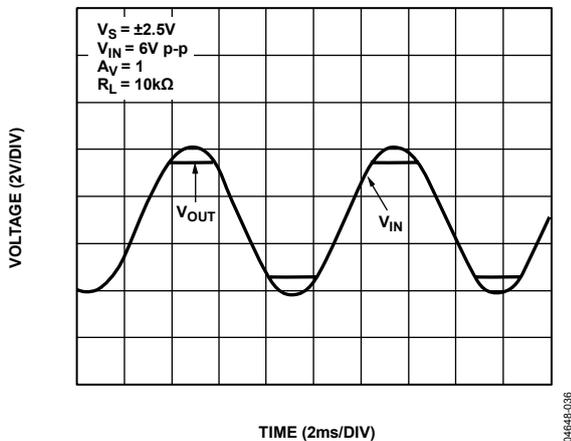


図 36.位相反転なし

容量負荷の駆動

AD8615/AD8616/AD8618 は最大 500 pF の容量負荷を発振なしで駆動できますが、100 kHz を超える周波数で動作すると、大きなオーバーシュートが発生します。特にアンプが正のユニティ・ゲインに設定されたとき(最悪ケース)、これが発生します。このような大きな容量負荷が必要な場合は、外部で補償を行うことが推奨されます。

補償を行うと、オーバーシュートとリングングが小さくなるため、AD8615/AD8616/AD8618 の周波数応答が向上します。補償のシンプルな方法の 1 つは、シンプルな RC ネットワークで構成されるスナバを使うことです。この回路を使用すると、出力振幅が維持され、すべてのゲインでアンプが安定します。

図 38 に、オーバーシュートを 30% 以上削減し、不安定性の原因になるリングングを解消するスナバ回路を示します。スナバを使っても、大きな容量負荷による帯域幅の損失を取り戻すことはできません。

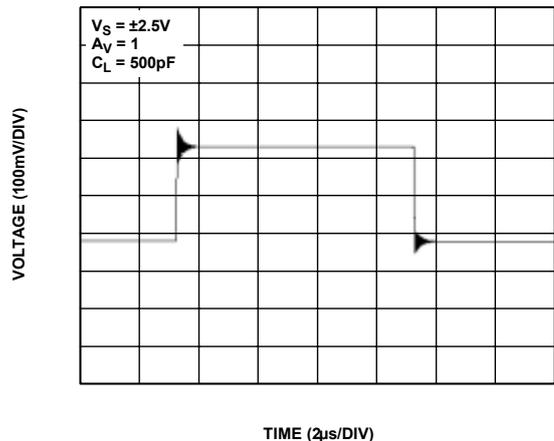


図 37.大きな容量負荷の駆動、補償なし

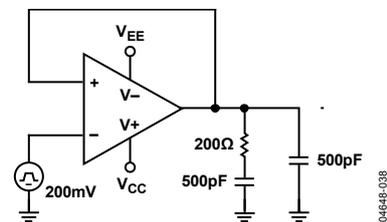


図 38.スナバ回路

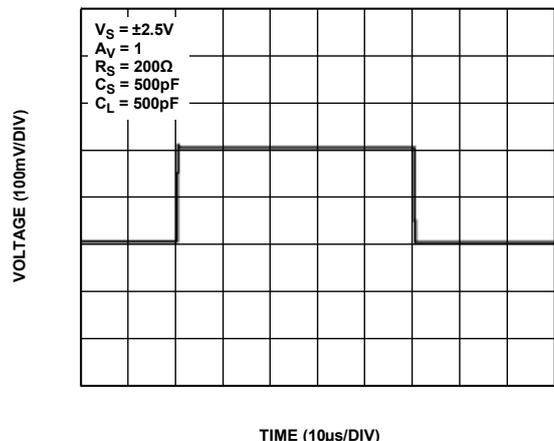


図 39.大きな容量負荷の駆動、スナバ回路使用

過負荷回復時間

過負荷回復は、アンプ出力が飽和状態から線形領域に回復するために要する時間を意味します。この過負荷回復時間は、大きな過渡電圧が存在する中で小さい信号を増幅する必要があるアンプを持つアプリケーションで特に重要になります。図 40 と図 41 に、AD8616 の正側と負側の過負荷回復時間を示します。両ケースとも、AD8616 が飽和から抜け出すまでの時間は $1\ \mu\text{s}$ 以下です。さらに、正側と負側の回復時間の対称性も、出力信号の歪みなしで、信号を整流するために重要です。

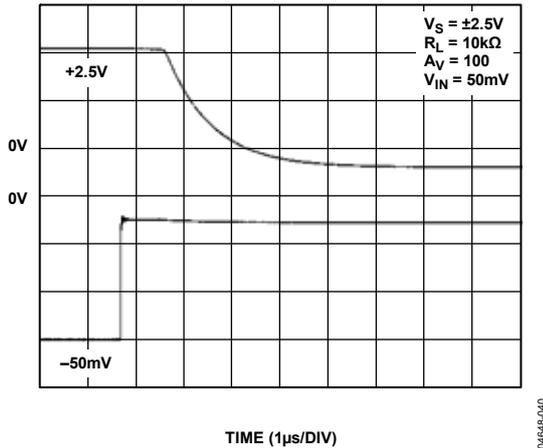


図 40. 正側過負荷回復

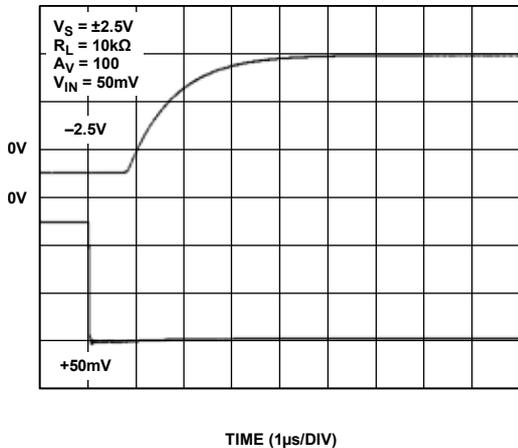


図 41. 負側過負荷回復

D/A 変換

AD8616 は、高分解能 DAC の出力に使うことができます。このデバイスは、低いオフセット電圧、高速なスルーレート、高速なセトリング・タイムを持つため、電圧出力または電流出力の DAC のバッファに適しています。

図 42 に、AD5542 出力に AD8616 を使用した例を示します。AD8616 のレール to レール出力と低歪みは、データ・アキュイジション・システムや自動テスト装置で必要とされる高精度の維持に役立ちます。

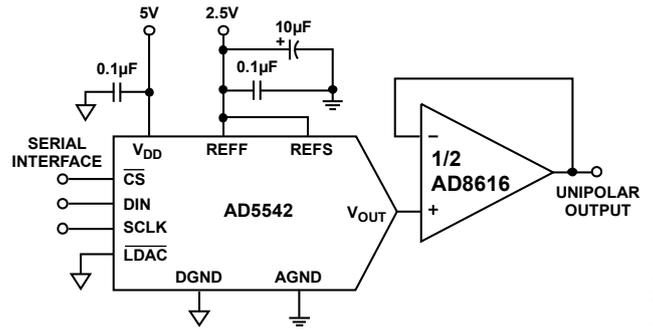


図 42. DAC 出力のバッファ

低ノイズ・アプリケーション

AD8618 は一般に $1\ \text{kHz}$ で $8\ \text{nV}/\sqrt{\text{Hz}}$ 以下の電圧ノイズ密度を持っていますが、さらに削減することもできます。シンプルな方法は、アンプを並列に接続する方法です (図 43 参照)。出力での合計ノイズが、アンプ数の平方根で除算されます。このケースでは、室温での合計ノイズが約 $4\ \text{nV}/\sqrt{\text{Hz}}$ になります。 $100\ \Omega$ の抵抗が電流を制限し、実効出力抵抗が $50\ \Omega$ になります。

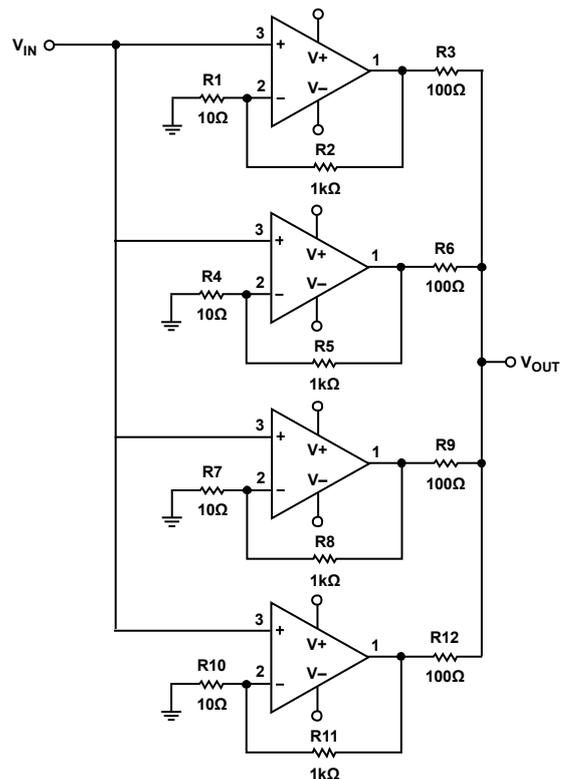


図 43. ノイズの削減

高速フォトダイオードのプリアンプ

AD8615/AD8616/AD8618 は I/V 変換に対する優れた選択肢です。これらのデバイスは、非常に小さい入力バイアス、低電流ノイズ、広いユニティ・ゲイン帯域幅を持っているため、特に高速フォトダイオード・プリアンプに適しています。

高速フォトダイオード・アプリケーションでは、ダイオードが光伝導モード(逆バイアス)で動作します。これにより接合容量が小さくなりますが、ダイオードを流れる暗電流は大きくなります。

合計入力容量 C_1 は、ダイオード容量とオペアンプ入力容量の和になります。これにより、位相マージン低下の原因となる帰還に極が発生するため、オペアンプは不安定になります。この極を補償するために帰還内にコンデンサを使う必要があります。

最大信号帯域幅を得るためには、次のように選択します。

$$C_2 = \sqrt{\frac{C_1}{2\pi R_2 f_u}}$$

ここで、 f_u はアンプのユニティ・ゲイン帯域幅です。

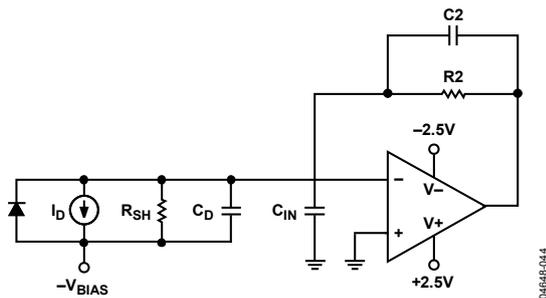


図 44. 高速フォトダイオードのプリアンプ

アクティブ・フィルタ

AD8616 は低入力バイアス電流と広いユニティ・ゲイン帯域幅を持っているため、高精度フィルタ・デザインに対する優れた選択肢になっています。

図 45 に、2 次ローパス・フィルタの構成を示します。このバタワースの応答は、コーナー周波数が 100 kHz で、位相シフトが 90°です。周波数応答を図 46 に示します。

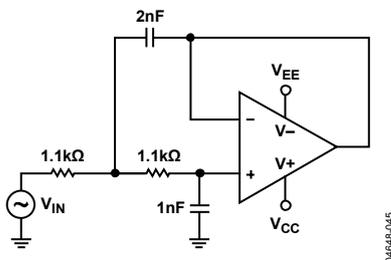


図 45.2 次ローパス・フィルタ

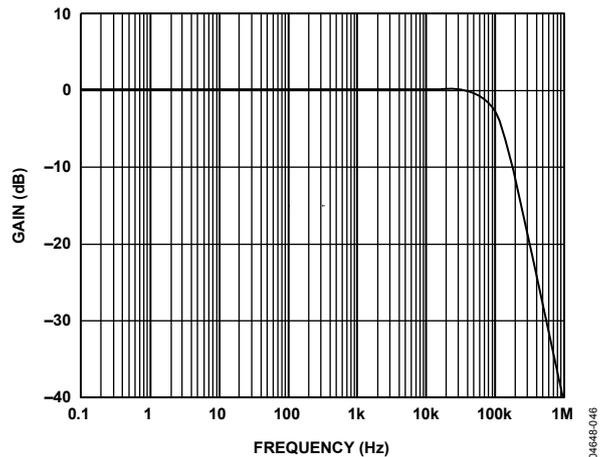


図 46.2 次バタワース・ローパス・フィルタの周波数応答

消費電力

AD8615/AD8616/AD8618 は最大 150 mA の負荷電流を供給できますが、有効出力、負荷電流、駆動能力はデバイスのパッケージに許容される最大消費電力に制限されます。

すべてのアプリケーションで、AD8615/AD8616/AD8618 の絶対最大ジャンクション温度は 150°C です。この値を超えると、デバイスは早期に故障してしまう可能性が生じます。集積回路の消費電力の正確な測定は、常に簡単ではありません。図 47 は、安全な出力電流駆動レベルの設定または AD8616 に使用可能なパッケージ・オプションに対するヒート・シンクを選択の際に役立ちます。

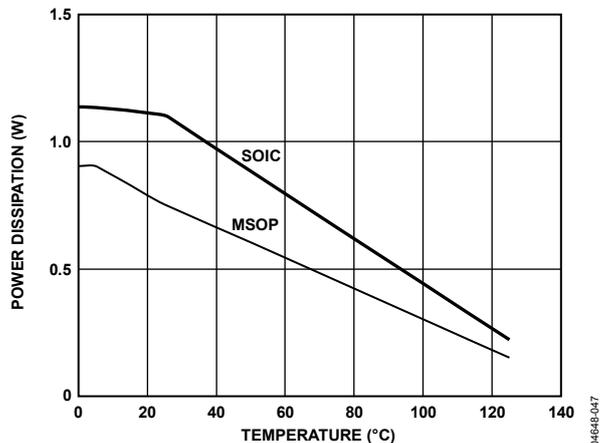


図 47. 最大消費電力対周囲温度

これらの熱抵抗カーブは、各パッケージと 150°C の最大ジャンクション温度に対する AD8616 の熱抵抗データから求めたものです。

すべてのアプリケーションで、AD8615/AD8616/AD8618の内部ジャンクション温度を計算するときは、次式を使うことができます。

$$T_J = P_{DISS} \times \theta_{JA} + T_A$$

ここで、

T_J = ジャンクション温度

P_{DISS} = 消費電力

θ_{JA} = パッケージの熱抵抗、ジャンクション—ケース間

T_A = 回路の周囲温度

AD8615/AD8616/AD8618の消費電力を計算するときは、次式を使います。

$$P_{DISS} = I_{LOAD} \times (V_S - V_{OUT})$$

ここで、

I_{LOAD} = 出力負荷電流

V_S = 電源電圧

V_{OUT} = 出力電圧

括弧内の値は、出力トランジスタで発生する最大電圧です。

変動する負荷または未知の負荷での消費電力の計算

デバイスが安全な範囲で動作しているか否かを見極めるための集積回路の消費電力の計算は、見掛けほど簡単ではありません。多くの場合、消費電力を直接測定できません。これは、不規則な出力波形または負荷変動が原因になっています。消費電力の間接的な測定方法が必要になります。

集積回路の消費電力の計算には2つの方法があります。1つ目は、パッケージ温度とボード温度を測定する方法です。2つ目は、回路の電源電流を直接測定する方法です。

周囲温度とケース温度の測定から消費電力を計算する方法

ジャンクション温度を計算する2つの式は次のようになります。

$$T_J = T_A + P \theta_{JA}$$

ここで、

T_J = ジャンクション温度

T_A = 周囲温度

θ_{JA} = ジャンクション—周囲間熱抵抗

$$T_J = T_C + P \theta_{JC}$$

ここで、

T_C はケース温度。

θ_{JA} と θ_{JC} はデータシート記載の値です。

消費電力 P を計算する2つの式は次のようになります。

$$T_A + P \theta_{JA} = T_C + P \theta_{JC}$$

$$P = (T_A - T_C) / (\theta_{JC} - \theta_{JA})$$

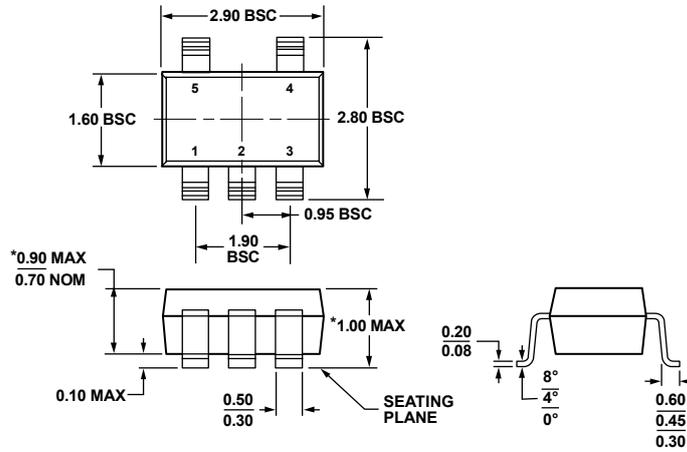
消費電力を求めた後、ジャンクション温度を再計算して、温度を超えていないことを確認する必要があります。

温度は、パッケージに触れずに近くで直接測定する必要があります。パッケージの測定は困難ことがあります。非常に小型のバイメタル接点をパッケージに装着するか、あるいはスポット・サイズが小さい場合には赤外線検出デバイスを使うことができます。

電源電流の測定から消費電力を計算する方法

電源電圧と電源電流が既知の場合は、消費電力を直接計算することができますが、電源電流にはDC成分と容量負荷に流れるパルスが存在することがあり、このためにrms電流の計算が非常に困難になります。この困難は、電源ピンを持ち上げてrms電流計を回路に接続することにより解決されます。この方法が機能するためには、測定しようとしている電源ピンから電流が供給されていることを確認する必要があります。これは単電源システムでは良い方法ですが、両電源システムの場合には、両電源のモニターが必要になります。

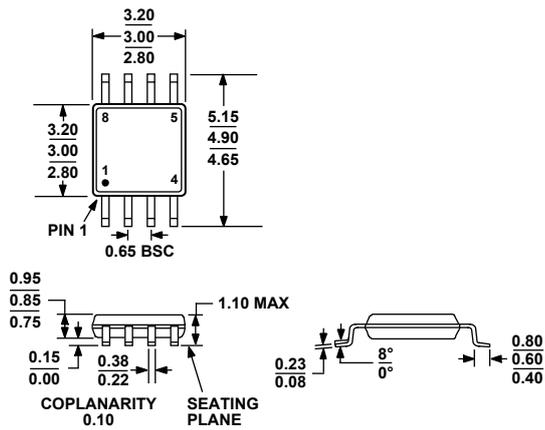
外形寸法



*COMPLIANT TO JEDEC STANDARDS MO-193-AB WITH THE EXCEPTION OF PACKAGE HEIGHT AND THICKNESS.

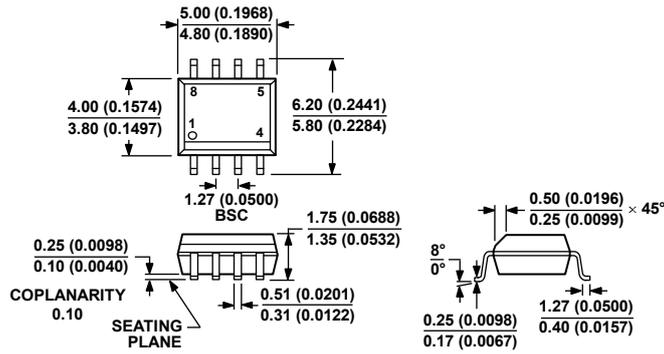
091508-A

図 48.5 ピン薄型スモール・アウトライン・トランジスタ・パッケージ [TSOT] (UJ-5)
寸法: mm



COMPLIANT TO JEDEC STANDARDS MO-187-AA

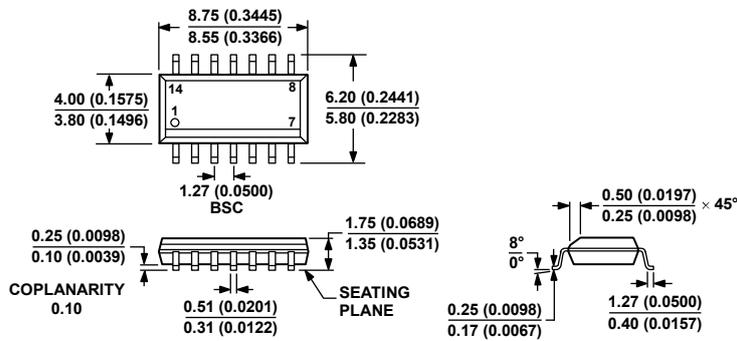
図 49.8 ピン・ミニ・スモール・アウトライン・パッケージ [MSOP] (RM-8)
寸法: mm



COMPLIANT TO JEDEC STANDARDS MS-012-AA
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

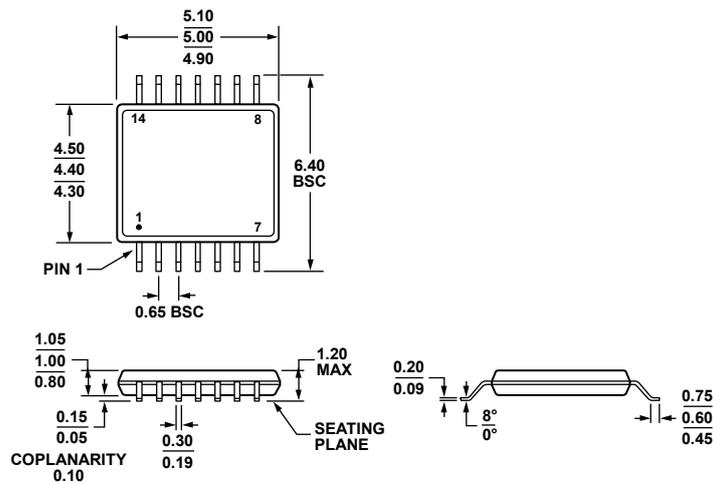
図 50.8 ピン標準スモール・アウトライン・パッケージ[SOIC_N] ナロー・ボディ(R-8) 寸法: mm (インチ)



COMPLIANT TO JEDEC STANDARDS MS-012-AB
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

060606-A

図 51.14 ピン標準スモール・アウトライン・パッケージ[SOIC_N] ナロー・ボディ(R-14) 寸法: mm (インチ)



COMPLIANT TO JEDEC STANDARDS MO-153-AB-1

061908-A

図 52.14 ピン薄型シュリンク・スモール・アウトライン・パッケージ[TSSOP] (RU-14) 寸法: mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Branding
AD8615AUJZ-R2 ¹	-40°C to +125°C	5-Lead TSOT-23	UJ-5	BKA
AD8615AUJZ-REEL ¹	-40°C to +125°C	5-Lead TSOT-23	UJ-5	BKA
AD8615AUJZ-REEL7 ¹	-40°C to +125°C	5-Lead TSOT-23	UJ-5	BKA
AD8616ARM-R2	-40°C to +125°C	8-Lead MSOP	RM-8	BLA
AD8616ARM-REEL	-40°C to +125°C	8-Lead MSOP	RM-8	BLA
AD8616ARMZ ¹	-40°C to +125°C	8-Lead MSOP	RM-8	A0K
AD8616ARMZ-R2 ¹	-40°C to +125°C	8-Lead MSOP	RM-8	A0K
AD8616ARMZ-REEL ¹	-40°C to +125°C	8-Lead MSOP	RM-8	A0K
AD8616AR	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8616AR-REEL	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8616AR-REEL7	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8616ARZ ¹	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8616ARZ-REEL ¹	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8616ARZ-REEL7 ¹	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8618AR	-40°C to +125°C	14-Lead SOIC_N	R-14	
AD8618AR-REEL	-40°C to +125°C	14-Lead SOIC_N	R-14	
AD8618AR-REEL7	-40°C to +125°C	14-Lead SOIC_N	R-14	
AD8618ARZ ¹	-40°C to +125°C	14-Lead SOIC_N	R-14	
AD8618ARZ-REEL ¹	-40°C to +125°C	14-Lead SOIC_N	R-14	
AD8618ARZ-REEL7 ¹	-40°C to +125°C	14-Lead SOIC_N	R-14	
AD8618ARU	-40°C to +125°C	14-Lead TSSOP	RU-14	
AD8618ARU-REEL	-40°C to +125°C	14-Lead TSSOP	RU-14	
AD8618ARUZ ¹	-40°C to +125°C	14-Lead TSSOP	RU-14	
AD8618ARUZ-REEL ¹	-40°C to +125°C	14-Lead TSSOP	RU-14	

¹ Z = RoHS 準拠製品。