

AD8502/AD8504

特長

電源電流：1アンプ当たり最大1 μ A
 オフセット電圧：最大3mV
 単電源動作または両電源動作
 レールtoレールの入力および出力
 位相反転なし
 ユニティ・ゲイン安定

アプリケーション

携帯型機器
 リモート・センサ
 低消費電力フィルタ
 スレッシュホールド検出器
 電流検知

ピン配置

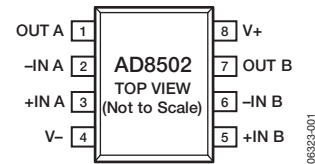


図1. 8ピンSOT-23

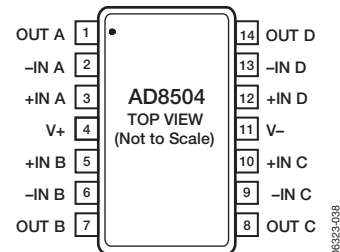


図2. 14ピンTSSOP (RU-14)

概要

AD8502/AD8504は、電源電流最大1 μ Aの高精度低消費電力 CMOS オペアンプです。最大3mVのオフセット電圧と1pA（代表値）の入力バイアス電流を持ち、入力と出力でレールtoレールの動作が可能です。AD8502/AD8504は、+1.8~+5.5Vの単電源、または \pm 0.9~ \pm 2.75Vの両電源で動作します。

AD8502/AD8504は消費電流と入力バイアス電流が小さく、入力と出力でレールtoレール動作が可能であるため、バッテリー電源で動作する各種の携帯型機器アプリケーションに最適です。このアプリケーションとしては、臨床モニタ、心拍モニタ、血糖値測定器、煙/火災検知器、振動モニタ、バックアップ用バッテリ・センサなどがあります。

入力と出力でレールtoレールの振幅動作が可能のため、非常に低い電圧で動作するシステムでダイナミック・レンジを広げ、信号対ノイズ比を大きくすることができます。AD8502/AD8504はオフセット電圧が低いため、高ゲイン・システムで使用しても、大きい出力オフセット誤差が生じることはありません。また、高い精度が常に維持されるため、システム・キャリブレーションを実行する必要もありません。

AD8502/AD8504は、工業用温度範囲（-40~+85 $^{\circ}$ C）と拡張工業用温度範囲（-40~+125 $^{\circ}$ C）で仕様が規定されています。AD8502は8ピンのSOT-23表面実装パッケージを、AD8504は14ピンのTSSOP表面実装パッケージを、それぞれ採用しています。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
 ※日本語データシートはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。
 © 2007 Analog Devices, Inc. All rights reserved.

REV. 0

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル 電話03 (5402) 8200
 大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原3-5-36 新大阪MTビル2号 電話06 (6350) 6868

AD8502/AD8504

目次

特長	1	絶対最大定格	6
アプリケーション	1	熱抵抗	6
ピン配置	1	ESDに関する注意	6
概要	1	代表的な性能特性	7
改訂履歴	2	外形寸法	14
仕様	3	オーダー・ガイド	14
電気的特性	3		

改訂履歴

1/07—Revision 0: Initial Version

仕様

電気的特性

特に指定のない限り、 $V_S = 5\text{ V}$ 、 $V_{CM} = V_S/2$ 、 $T_A = 25^\circ\text{C}$ 。

表1

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage	V_{OS}	$0\text{ V} < V_{CM} < 5\text{ V}$		0.5	3	mV
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			5	mV
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			5.5	mV
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} < T_A < +85^\circ\text{C}$		7		$\mu\text{V}/^\circ\text{C}$
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$		5		$\mu\text{V}/^\circ\text{C}$
Input Bias Current	I_B	$0\text{ V} < V_{CM} < 5\text{ V}$		1	10	pA
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			100	pA
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			600	pA
Input Offset Current	I_{OS}	$0\text{ V} < V_{CM} < 5\text{ V}$		0.5	5	pA
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			50	pA
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			100	pA
Input Voltage Range	IVR		0		5.0	V
Common-Mode Rejection Ratio	CMRR	$0\text{ V} < V_{CM} < 5\text{ V}$	67	76		dB
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$	65			dB
		-40°C to $+125^\circ\text{C}$	65			dB
Large Signal Voltage Gain	A_{VO}	$0.1\text{ V} < V_{OUT} < 4.9\text{ V}$; $R_{LOAD} = 1\text{ M}\Omega$	98	120		dB
		$0.1\text{ V} < V_{OUT} < 4.9\text{ V}$; $-40^\circ\text{C} < T_A < +85^\circ\text{C}$	93			dB
		$0.1\text{ V} < V_{OUT} < 4.9\text{ V}$; $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	75			dB
Input Capacitance	C_{DIFF}			2		pF
	C_{CM}			4.5		pF
OUTPUT CHARACTERISTICS						
Output Voltage High	V_{OH}	$R_{LOAD} = 100\text{ k}\Omega$ to GND	4.970	4.990		V
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$	4.960			V
		-40°C to $+125^\circ\text{C}$	4.950			V
		$R_{LOAD} = 10\text{ k}\Omega$ to GND	4.900	4.930		V
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$	4.810			V
		-40°C to $+125^\circ\text{C}$	4.650			V
Output Voltage Low	V_{OL}	$R_{LOAD} = 100\text{ k}\Omega$ to V_S		1.6	5	mV
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			7	mV
		-40°C to $+125^\circ\text{C}$			7	mV
		$R_{LOAD} = 10\text{ k}\Omega$ to V_S		15	20	mV
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			37	mV
		-40°C to $+125^\circ\text{C}$			40	mV
Short-Circuit Current	I_{SC}	$V_{OUT} = \text{GND}$		± 5		mA
POWER SUPPLY						
Power Supply Rejection Ratio	PSRR	$1.8\text{ V} < V_S < 5\text{ V}$	85		105	dB
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$	66			dB
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$	66			dB
Supply Current/Amplifier	I_{SY}	$V_O = V_S/2$		0.75	1	μA
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			1.5	μA
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			2	μA
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_{LOAD} = 1\text{ M}\Omega$		0.004		V/ μs
Gain Bandwidth Product	GBP			7		kHz
Phase Margin	ϕ_O			60		Degrees

AD8502/AD8504

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
NOISE PERFORMANCE						
Peak-to-Peak Noise		0.1 Hz to 10 Hz		6		$\mu\text{V p-p}$
Voltage Noise Density	e_n	$f = 1 \text{ kHz}$		190		$\text{nV}/\sqrt{\text{Hz}}$
Current Noise Density	i_n	$f = 1 \text{ kHz}$		0.1		$\text{pA}/\sqrt{\text{Hz}}$

特に指定のない限り、 $V_S = 1.8\text{V}$ 、 $V_{CM} = V_S/2$ 、 $T_A = 25^\circ\text{C}$ 。

表2

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage	V_{OS}	$0 \text{ V} < V_{CM} < 1.8 \text{ V}$		0.5	3	mV
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			5	mV
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$				5.5
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} < T_A < +85^\circ\text{C}$		7		$\mu\text{V}/^\circ\text{C}$
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$		5		$\mu\text{V}/^\circ\text{C}$
Input Bias Current	I_B	$0 \text{ V} < V_{CM} < 1.8 \text{ V}$		1	10	pA
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			100	pA
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$				600
Input Offset Current	I_{OS}	$0 \text{ V} < V_{CM} < 1.8 \text{ V}$		0.5	5	pA
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			50	pA
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$				100
Input Voltage Range	IVR		0		1.8	V
Common-Mode Rejection Ratio	CMRR	$0 \text{ V} < V_{CM} < 1.8 \text{ V}$	59	75		dB
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$	56			dB
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$	55			dB
Large Signal Voltage Gain	A_{VO}	$0.1 \text{ V} < V_{OUT} < 1.7 \text{ V}$; $R_{LOAD} = 1 \text{ M}\Omega$	88	110		dB
		$0.1 \text{ V} < V_{OUT} < 1.7 \text{ V}$; $-40^\circ\text{C} < T_A < +85^\circ\text{C}$	80			dB
		$0.1 \text{ V} < V_{OUT} < 1.7 \text{ V}$; $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	65			dB
Input Capacitance	C_{DIFF}			2		pF
	C_{CM}			4.5		pF
OUTPUT CHARACTERISTICS						
Output Voltage High	V_{OH}	$R_{LOAD} = 100 \text{ k}\Omega$ to GND	1.79	1.795		V
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$	1.78			V
		-40°C to $+125^\circ\text{C}$	1.7			V
		$R_{LOAD} = 10 \text{ k}\Omega$ to GND	1.75	1.764		V
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$	1.70			V
		-40°C to $+125^\circ\text{C}$	1.65			V
Output Voltage Low	V_{OL}	$R_{LOAD} = 100 \text{ k}\Omega$ to VS		1.0	5	mV
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			6	mV
		-40°C to $+125^\circ\text{C}$			7	mV
		$R_{LOAD} = 10 \text{ k}\Omega$ to VS		10	20	mV
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			28	mV
		-40°C to $+125^\circ\text{C}$			29	mV
Short-Circuit Current	I_{SC}			± 5		mA
POWER SUPPLY						
Power Supply Rejection Ratio	PSRR	$1.8 \text{ V} < V_S < 5 \text{ V}$	85	105		dB
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$	66			dB
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$	66			dB
Supply Current/Amplifier	I_{SY}	$V_O = V_S/2$		0.65	1	μA
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			1.5	μA
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			2	μA

AD8502/AD8504

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_{LOAD} = 1\text{ M}\Omega$		0.004		V/ μ s
Gain Bandwidth Product	GBP			7		kHz
Phase Margin	ϕ_o			60		Degrees
NOISE PERFORMANCE						
Peak-to-Peak Noise		0.1 Hz to 10 Hz		6		μ V p-p
Voltage Noise Density	e_n	f = 1 kHz		190		nV/ $\sqrt{\text{Hz}}$
Current Noise Density	i_n	f = 1 kHz		0.1		pA/ $\sqrt{\text{Hz}}$

AD8502/AD8504

絶対最大定格

特に指定のない限り、 $T_A=25^{\circ}\text{C}$ 。

表3

Parameter	Rating
Supply Voltage	6 V
Input Voltage	$V_{SS} - 0.3 \text{ V to } V_{DD} + 0.3 \text{ V}$
Differential Input Voltage	$\pm 6 \text{ V}$
Output Short-Circuit Duration to GND	Indefinite
Storage Temperature Range	$-65^{\circ}\text{C to } +150^{\circ}\text{C}$
Operating Temperature Range	$-40^{\circ}\text{C to } +125^{\circ}\text{C}$
Junction Temperature Range	$-65^{\circ}\text{C to } +150^{\circ}\text{C}$
Lead Temperature (Soldering, 60 sec)	300°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

特に指定のない限り、絶対最大定格は 25°C で適用します。


熱抵抗

θ_{JA} は、最悪の条件、すなわち回路ボードに表面実装パッケージをハンダ付けした状態で規定しています。

表4. 熱抵抗

Package type	θ_{JA}	θ_{JC}	Unit
8-Lead SOT_23 (RJ-8)	376	126	$^{\circ}\text{C/W}$
14-Lead TSSOP (RU-14)	180	35	$^{\circ}\text{C/W}$

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスで高エネルギーの静電放電が発生した場合、損傷を生じる可能性があります。性能劣化や機能低下を防止するため、ESDに対して適切な予防措置をとることが推奨されます。

代表的な性能特性

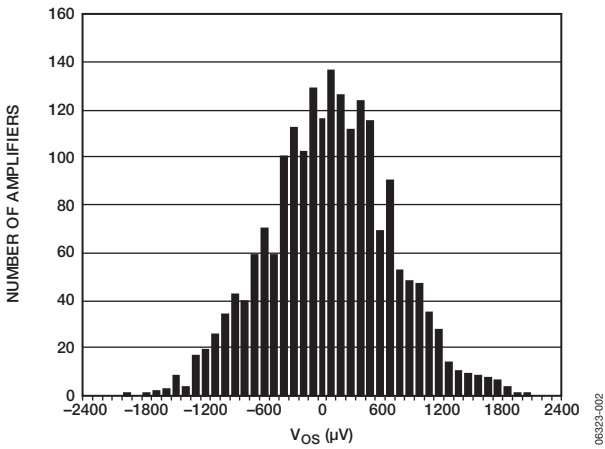


図3. 入力オフセット電圧分布 ($0V < V_C < 5.0V$)、 $V_S = 5V$

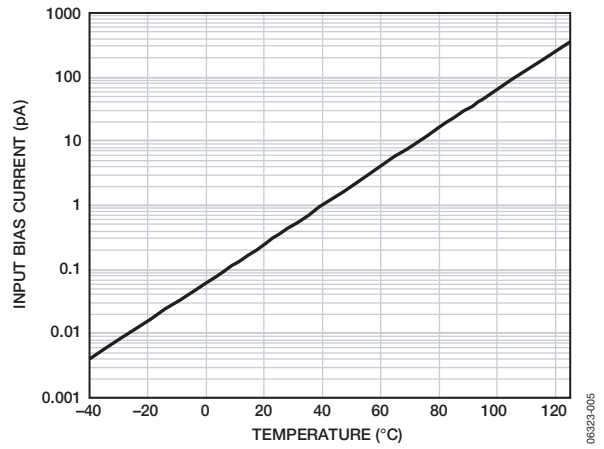


図6. 入力バイアス電流の温度特性、 $V_S = 1.8V$ および $5V$

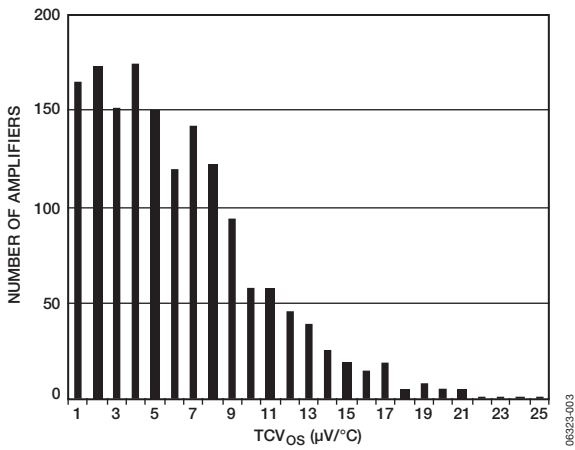


図4. 入力オフセット電圧の温度ドリフト分布 ($-40^\circ C < T_A < +85^\circ C$)、 $V_S = 5V$

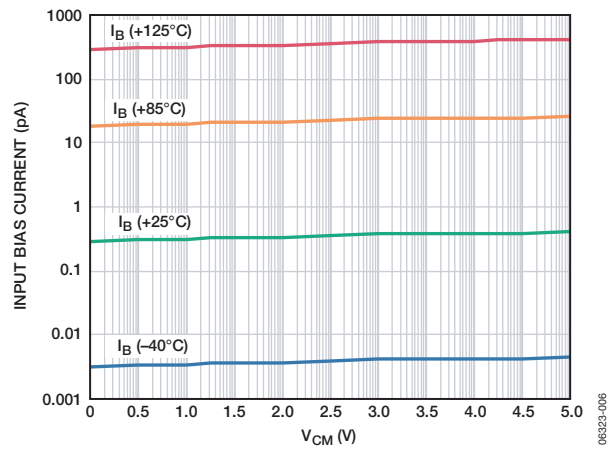


図7. 同相電圧 対 入力バイアス電流、 $V_S = 5V$

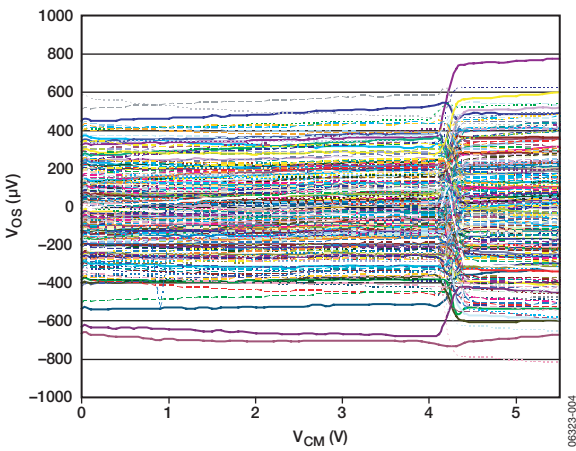


図5. 同相電圧 対 入力オフセット電圧、 $V_S = 5V$

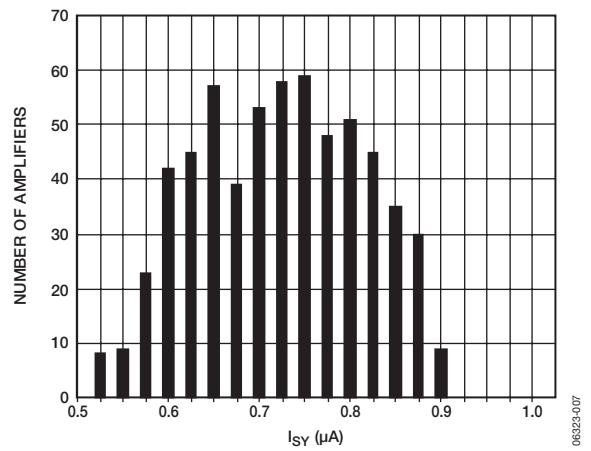


図8. 電源電流分布、 $V_S = 5V$

AD8502/AD8504

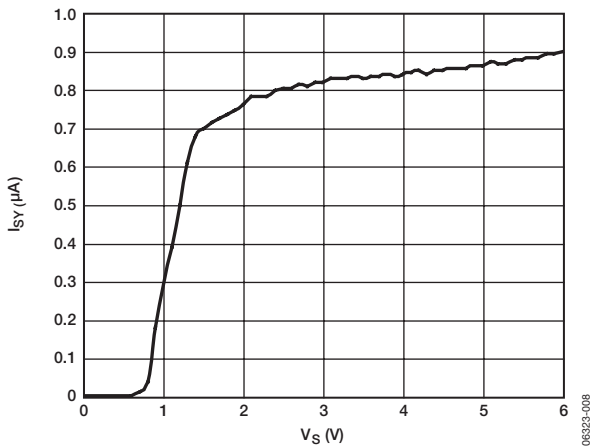


図9. 入力同相電圧 対 電源電流

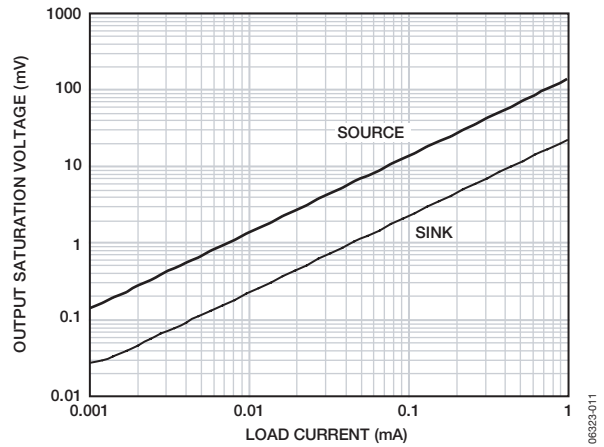


図12. 負荷電流 対 出力飽和電圧、 $V_S=5V$

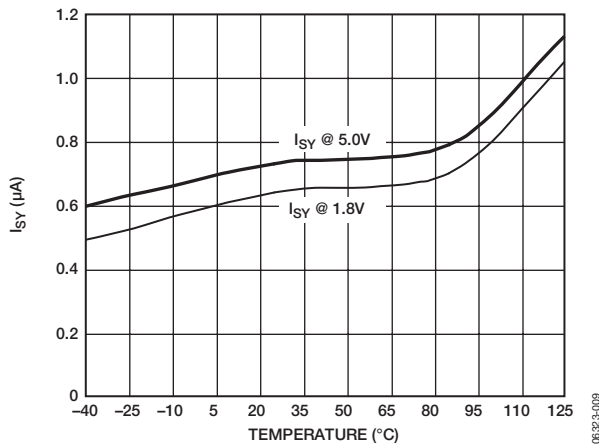


図10. 電源電流の温度特性

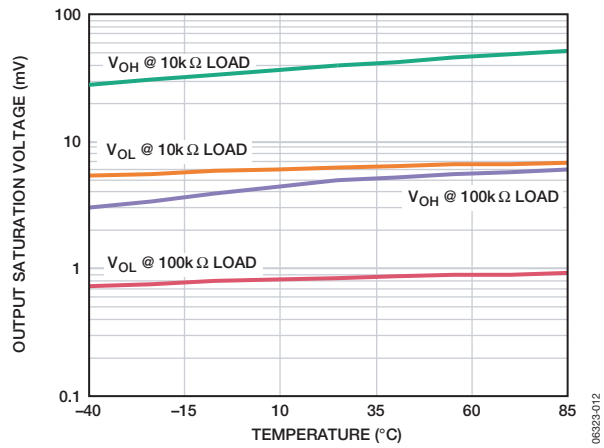


図13. 出力飽和電圧の温度特性、 $V_S=5V$

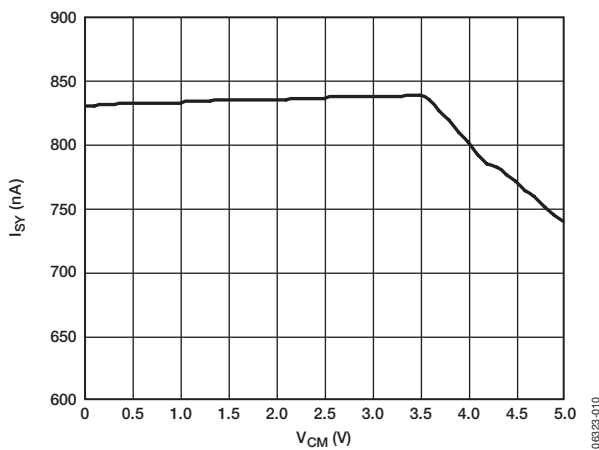


図11. 入力同相電圧 対 電源電流、 $V_S=5V$

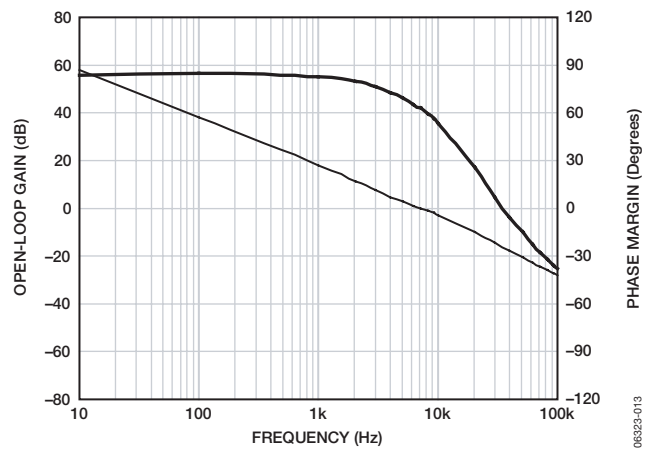


図14. オープンループ・ゲインの周波数特性、 $V_S=5V$

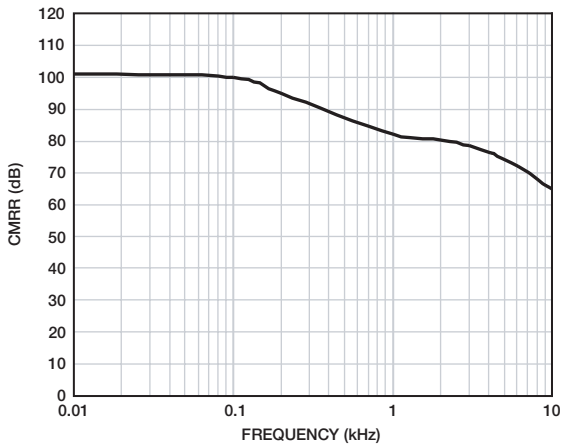


図15. CMRRの周波数特性、 $V_S=5V$

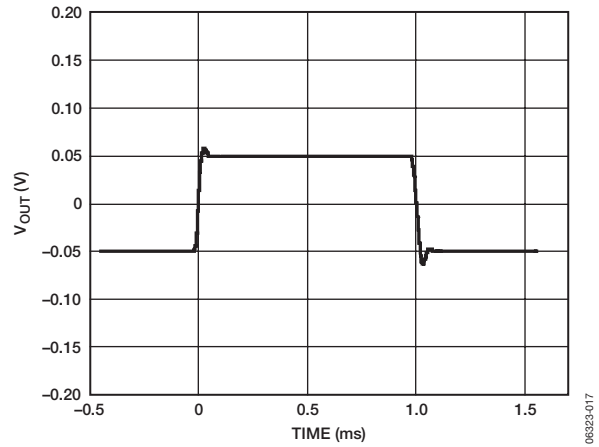


図18. 小信号過渡応答（無負荷）、 $V_S=5V$

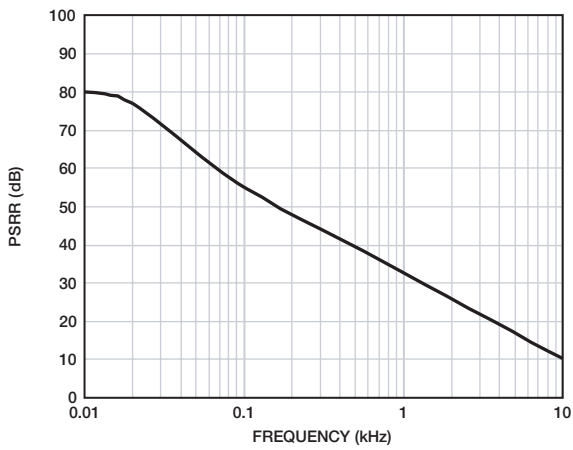


図16. PSRRの周波数特性、 $V_S=5V$

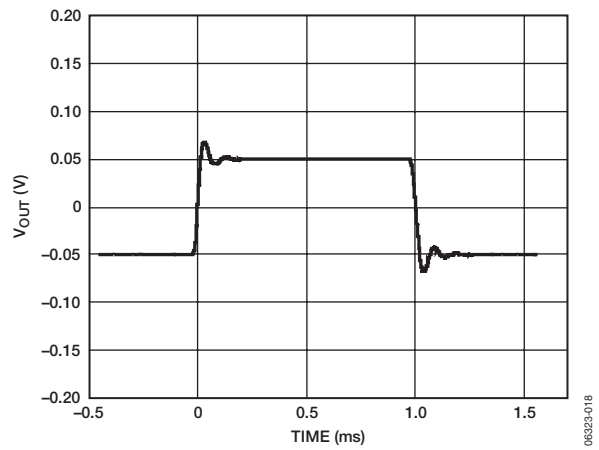


図19. 小信号過渡応答（100pFの負荷容量）、 $V_S=5V$

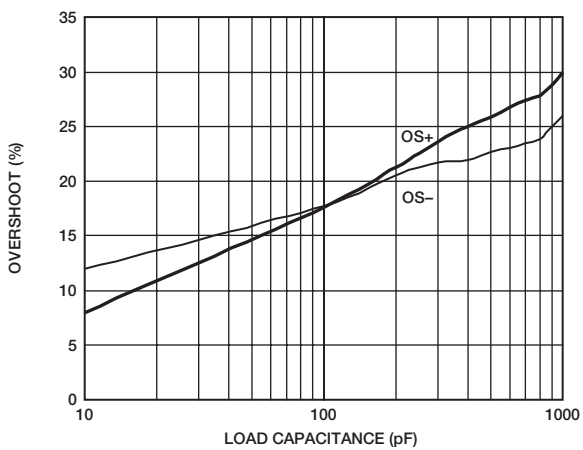


図17. 負荷容量 対 小信号オーバーシュート、 $V_S=5V$

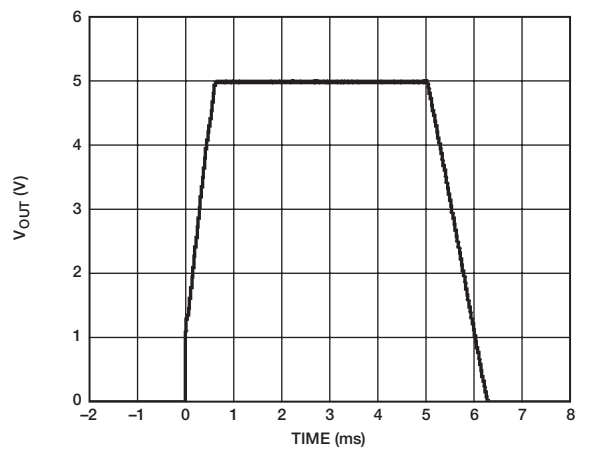


図20. 大信号過渡応答（無負荷）、 $V_S=5V$

AD8502/AD8504

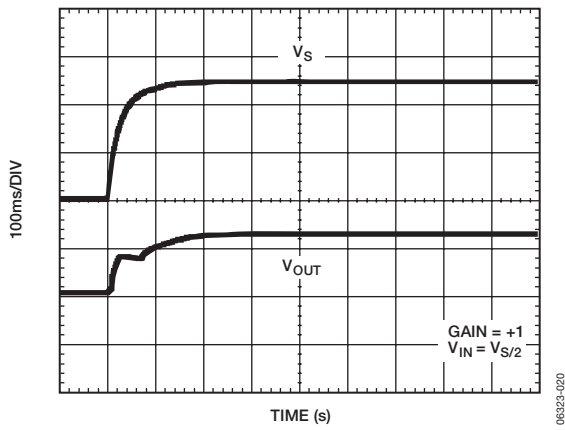


図21. ターンオン時の過渡応答、 $V_S=5V$

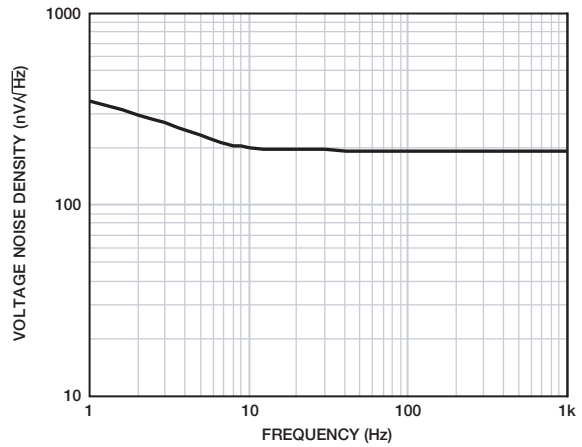


図24. 入力電圧ノイズ、 $V_S=5V$ および $1.8V$

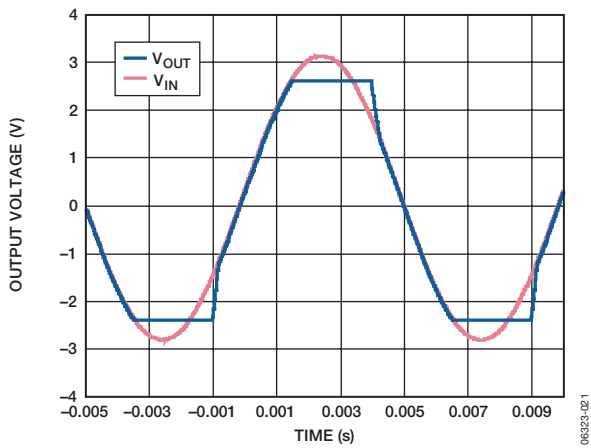


図22. 位相反転なし、 $V_S=5V$

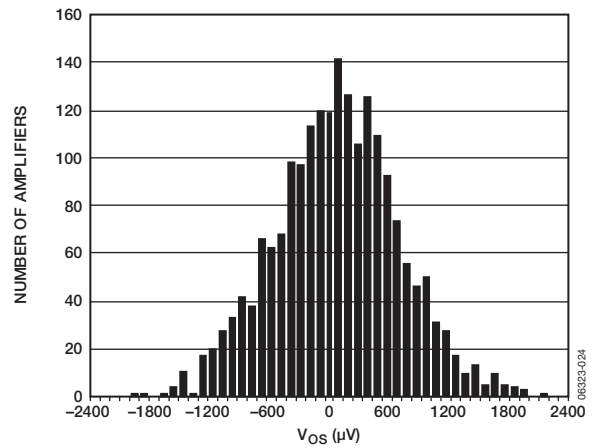


図25. 入力オフセット電圧分布
($0V < V_{CM} < 1.8V$)、 $V_S=1.8V$

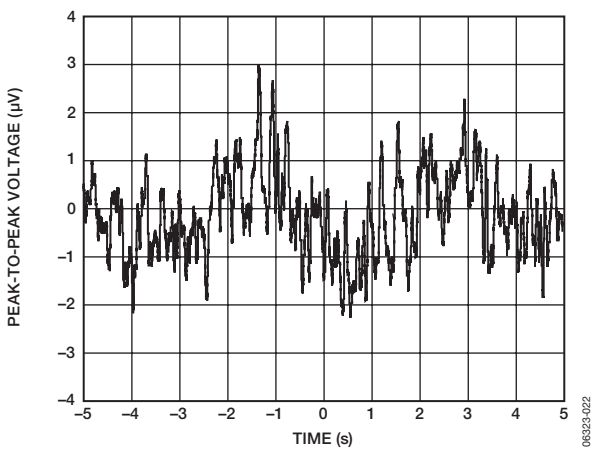


図23. 0.1~10Hzの入力電圧ノイズ、 $V_S=5V$ および $1.8V$

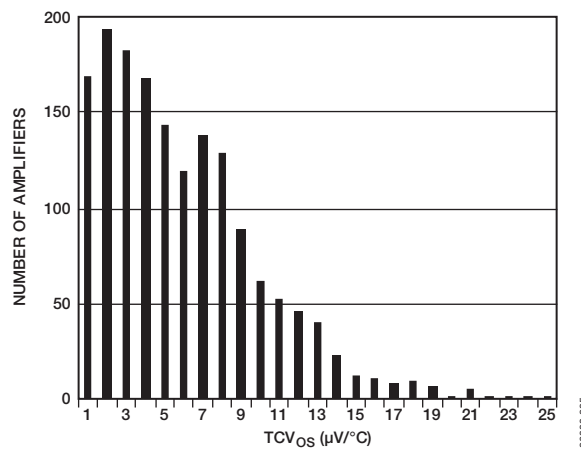


図26. 入力オフセット電圧の温度ドリフト分布
($-40^{\circ}C < T_A < +85^{\circ}C$)、 $V_S=1.8V$

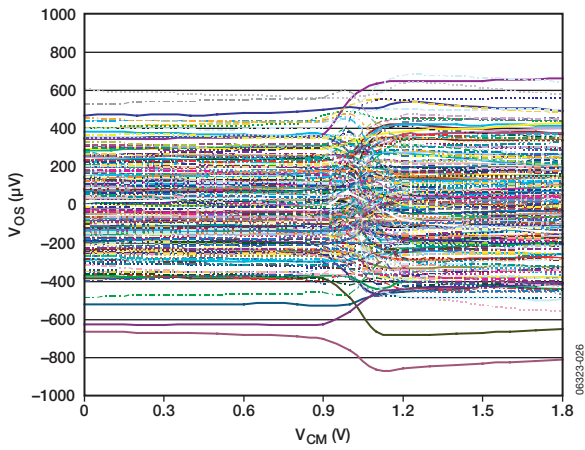


図27. 入力同相電圧 対 入力オフセット電圧、 $V_S=1.8V$

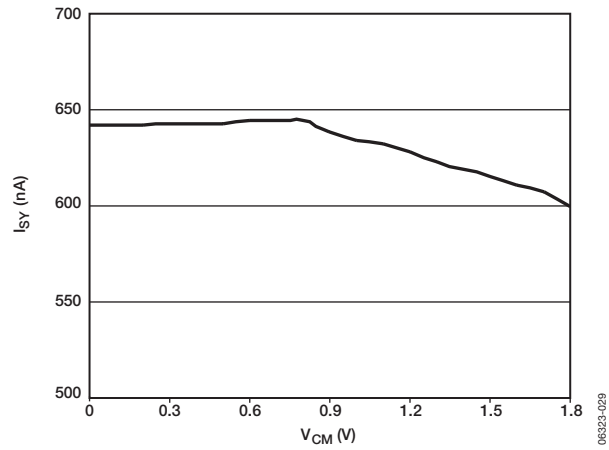


図30. 入力同相電圧 対 電源電流、 $V_S=1.8V$

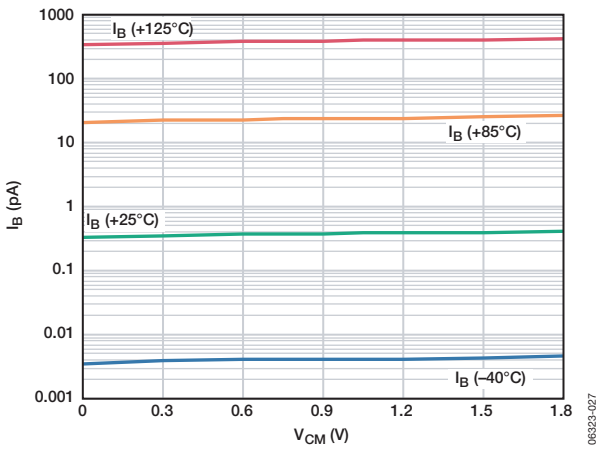


図28. 入力同相電圧 対 入力バイアス電流、 $V_S=1.8V$

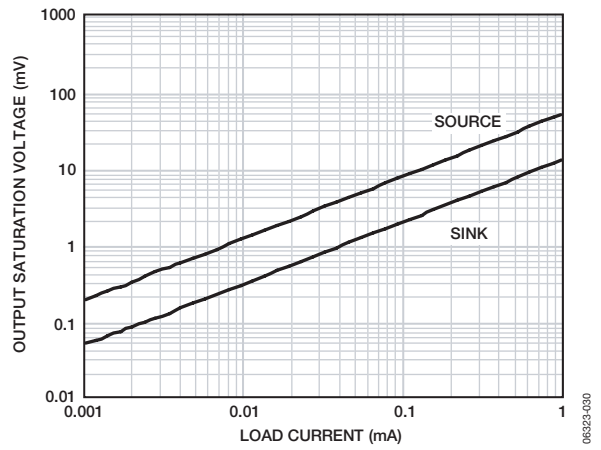


図31. 負荷電流 対 出力飽和電圧、 $V_S=1.8V$

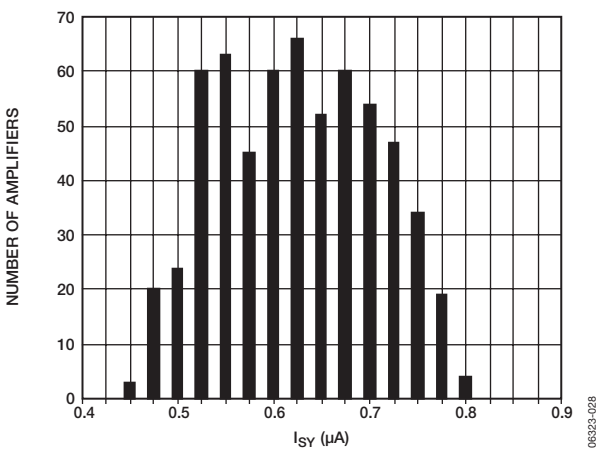


図29. 電源電流分布、 $V_S=1.8V$

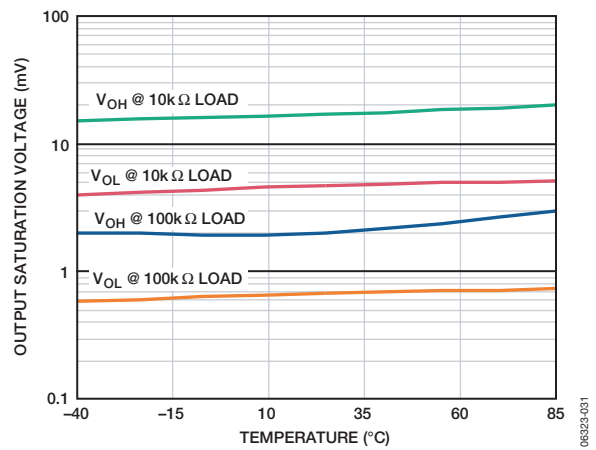


図32. 出力飽和電圧の温度特性、 $V_S=1.8V$

AD8502/AD8504

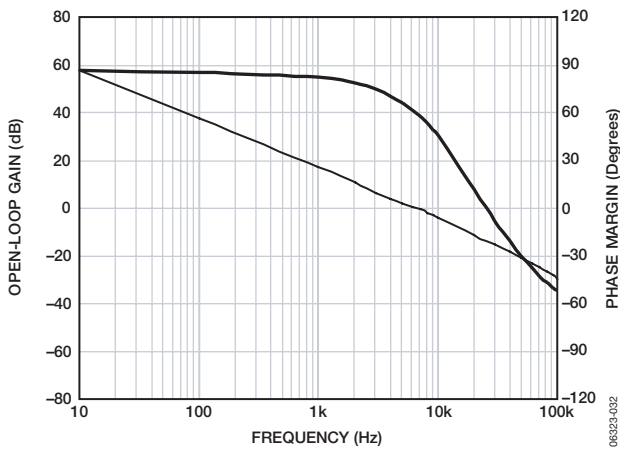


図33. オープンループ・ゲインおよび位相の周波数特性、 $V_S=1.8V$

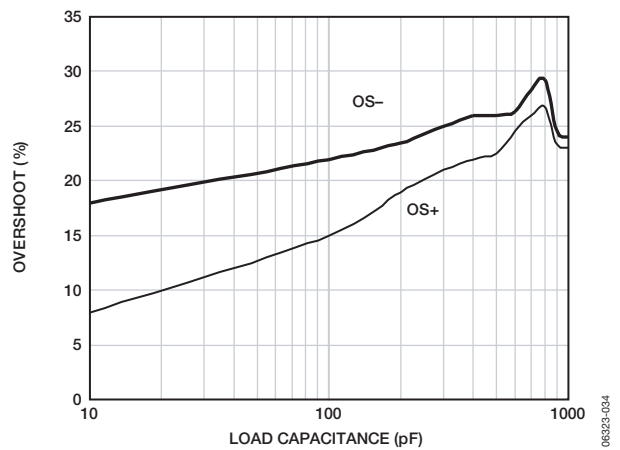


図35. 負荷容量 対 小信号オーバーシュート、 $V_S=1.8V$

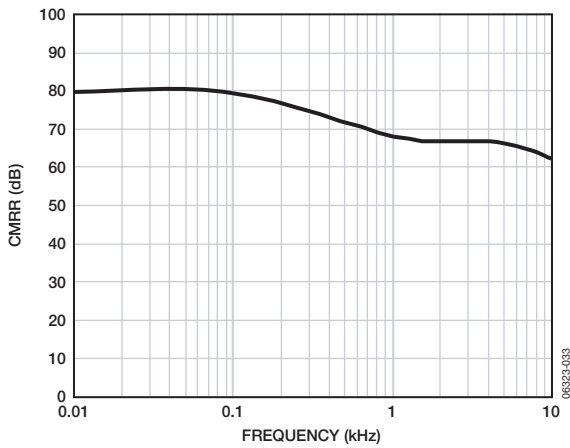


図34. CMRRの周波数特性、 $V_S=1.8V$

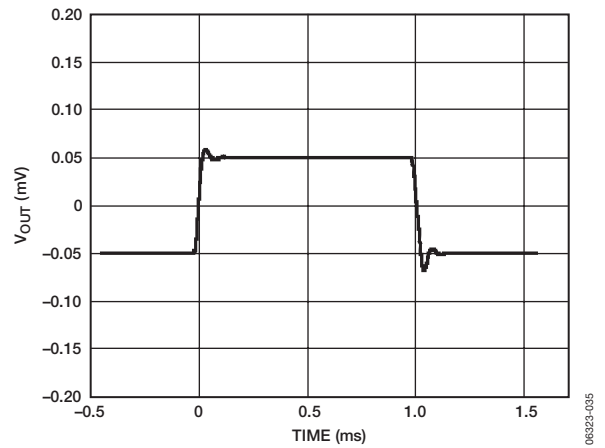


図36. 小信号過渡応答（無負荷）、 $V_S=1.8V$

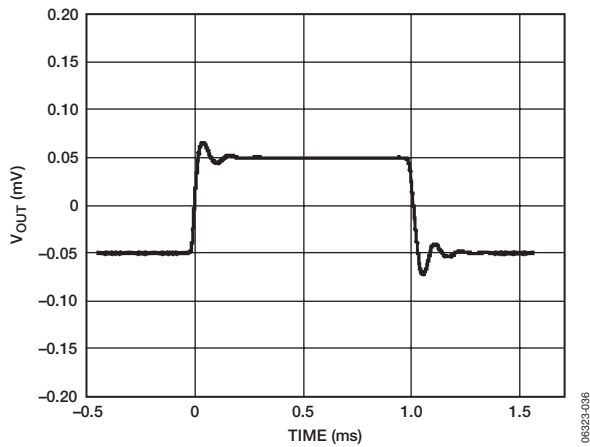


図37. 小信号過渡応答 (100pFの負荷容量)、 $V_S=1.8V$

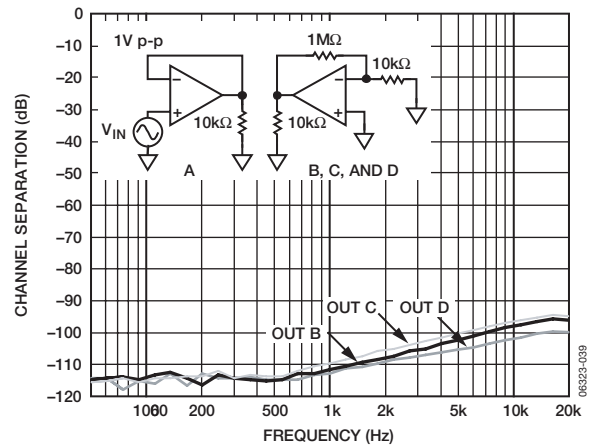


図39. チャンネル・セパレーション

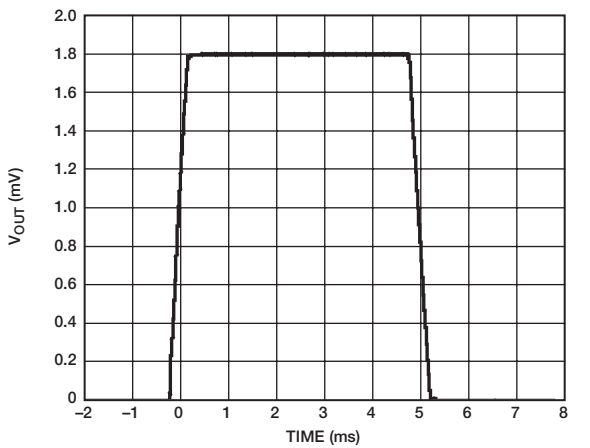
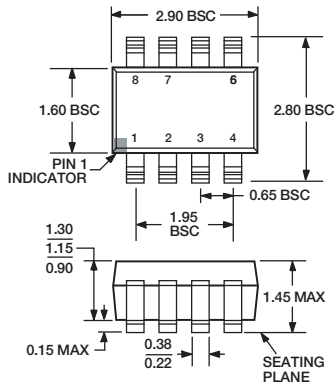


図38. 大信号過渡応答 (無負荷)、 $V_S=1.8V$

AD8502/AD8504

外形寸法

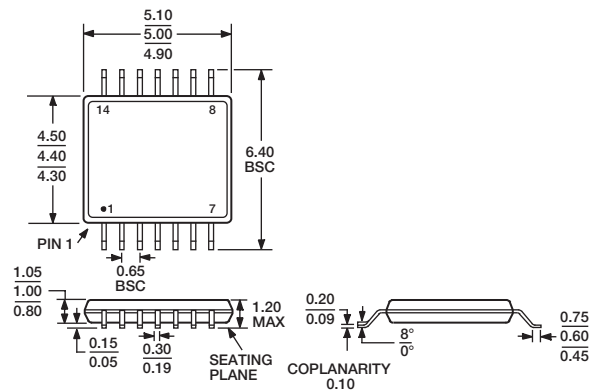


COMPLIANT TO JEDEC STANDARDS MO-178-BA

図40. 8ピン・スモール・アウトライン・トランジスタ・パッケージ [SOT-23]

(RJ-8)

寸法単位：mm



COMPLIANT TO JEDEC STANDARDS MO-153-AB-1

図41. 14ピン薄型シュリンク・スモール・アウトライン・パッケージ [TSSOP]

(RU-14)

寸法単位：mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Branding
AD8502ARJZ-R2 ¹	-40°C to +125°C	8-Lead SOT-23	RJ-8	A1D
AD8502ARJZ-REEL ¹	-40°C to +125°C	8-Lead SOT-23	RJ-8	A1D
AD8502ARJZ-REEL7 ¹	-40°C to +125°C	8-Lead SOT-23	RJ-8	A1D
AD8504ARUZ ¹	-40°C to +125°C	14-Lead TSSOP	RU-14	
AD8504ARUZ-REEL ¹	-40°C to +125°C	14-Lead TSSOP	RU-14	

¹ Z=鉛フリー製品

D06323-0-1/07(0)-J