



高性能、低消費電力、レールtoレール 高精度計装アンプ

データシート

AD8422

特長

- 低消費電力: 330 μ A の最大静止電流
- レール to レール出力
- 低ノイズかつ低歪み
 - 最大入力電圧ノイズ: 1 kHz で 8 nV/ $\sqrt{\text{Hz}}$
 - RTI ノイズ: 0.15 μ V p-p (G = 100)
 - 非直線性: 2 k Ω 負荷、G = 1 で 0.5 ppm
- 優れた AC 仕様
 - CMRR: 7 kHz、G = 1 で最小 80 dB
 - 帯域幅: 2.2 MHz (G = 1)
- 高精度 DC 性能 (AD8422BRZ)
 - CMRR: 最小 150 dB (G = 1000)
 - ゲイン誤差: 最大 0.04% (G = 1000)
 - 0.3 μ V/ $^{\circ}$ C の最大入力オフセット・ドリフト
 - 最大入力バイアス電流: 0.5 nA
- 広い電源範囲
 - 単電源動作: 3.6 V ~ 36 V
 - 両電源動作: \pm 1.8 V ~ \pm 18 V
- 入力過電圧保護: 反対側電源から 40 V
- ゲイン範囲: 1 ~ 1000

アプリケーション

- 医療計測機器
- 工業用プロセス制御
- ストレイン・ゲージ
- トランスデューサ・インターフェース
- 高精度データ・アキュイジション・システム
- チャンネル・アイソレーション・システム
- ポータブル計装機器

概要

AD8422 は、単位マイクロアンペアあたり業界最高の性能を提供する高精度、低消費電力、低ノイズ、レール to レールの計装アンプです。AD8422 は、フル出力範囲で負荷に依存しない超低歪み性能で信号を処理します。

AD8422 は、業界標準 AD620 の第三世代の開発です。AD8422 では、新しいプロセス技術とデザイン技術を採用して前の製品より広いダイナミックレンジと小さい誤差を実現すると同時に、消費電力は 1/3 以下になっています。AD8422 では、AD8221 で導入した高性能ピン配置を採用しています。

AD8422 のバイアス電流は非常に小さいため、高ソース・インピーダンスでも誤差がなく、入力で複数のセンサーをマルチプレクスすることができます。AD8422 の電圧ノイズと電流ノイズは小さいため、ホイートストン・ブリッジに対する最適な選択肢になっています。

AD8422 の入力範囲は広く、かつレール to レール出力であるた

接続図

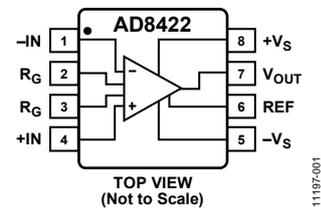


図 1.8 ピン MSOP (RM)、8 ピン SOIC (R)

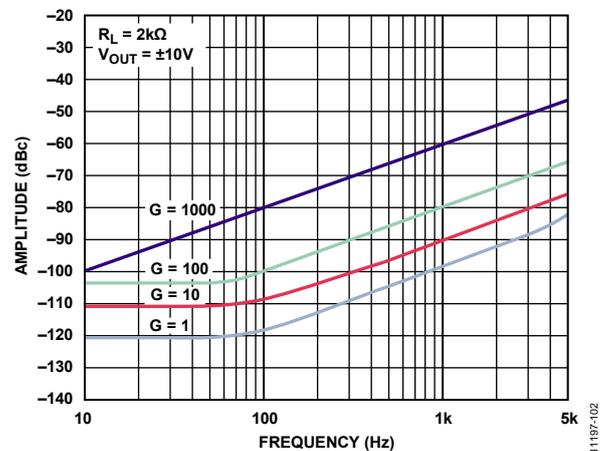


図 2.全高調波歪みの周波数特性

め、高性能計装アンプのすべての利点が単電源アプリケーションで可能になります。使用する電源電圧の高低によらず、省電力であるため AD8422 は誤差要求が厳しい、チャンネル数の多いアプリケーションまたは省電力アプリケーションに対して優れた選択肢になっています。

AD8422 では、ノイズ性能を犠牲にすることなく信頼性を保証する堅固な入力保護機能を採用しています。AD8422 は高い ESD 耐性を持ち、入力は反対側電源レールから最大 40 V までの連続電圧から保護されています。

1 本の抵抗により 1 ~ 1000 のゲインを設定します。リファレンス・ピンを使って、出力電圧へ高精度のオフセットを与えることができます。

AD8422 の仕様は $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ で規定され、 125°C の代表的性能カーブを持っています。この製品は 8 ピンの MSOP パッケージまたは 8 ピンの SOIC パッケージを採用しています。

目次

特長.....	1	動作原理.....	19
アプリケーション.....	1	アーキテクチャ.....	19
接続図.....	1	ゲインの選択.....	19
概要.....	1	リファレンス・ピン.....	20
改訂履歴.....	2	入力電圧範囲.....	20
仕様.....	3	レイアウト.....	20
SOIC パッケージ.....	3	入力バイアス電流のリターン・パス.....	21
MSOP パッケージ.....	5	電源レールを超える入力電圧.....	21
絶対最大定格.....	8	無線周波数干渉(RFI).....	22
熱抵抗.....	8	アプリケーション情報.....	23
ESD の注意.....	8	高精度ブリッジのコンディショニング.....	23
ピン配置およびピン機能説明.....	9	プロセス制御アナログ入力.....	23
代表的な性能特性.....	10	外形寸法.....	24
		オーダー・ガイド.....	24

改訂履歴

5/13—Revision 0: Initial Version

仕様

SOIC パッケージ

特に指定がない限り、 $V_S = \pm 15\text{ V}$ 、 $V_{REF} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $G = 1$ 、 $R_L = 2\text{ k}\Omega$ 。

表 1.

Parameter	Test Conditions/ Comments	AD8422ARZ			AD8422BRZ			Unit
		Min	Typ	Max	Min	Typ	Max	
COMMON-MODE REJECTION RATIO								
CMRR DC to 60 Hz with 1 k Ω Source Imbalance	$V_{CM} = -10\text{ V to }+10\text{ V}$							
G = 1		86			94			dB
G = 10		106			114			dB
G = 100		126			134			dB
G = 1000		146			150			dB
Over Temperature, G=1	$T = -40^\circ\text{C to }+85^\circ\text{C}$	83			89			dB
CMRR at 7 kHz								
	$V_{CM} = -10\text{ V to }+10\text{ V}$							
G = 1		80			80			dB
G = 10		90			95			dB
G = 100		100			100			dB
G = 1000		100			100			dB
NOISE ¹								
Voltage Noise, 1 kHz								
Input Voltage Noise, e_{NI}	$V_{IN+}, V_{IN-}, V_{REF} = 0\text{ V}$			8			8	nV/ $\sqrt{\text{Hz}}$
Output Voltage Noise, e_{NO}				80			80	nV/ $\sqrt{\text{Hz}}$
Peak to Peak, RTI								
	$f = 0.1\text{ Hz to }10\text{ Hz}$							
G = 1			2			2		$\mu\text{V p-p}$
G = 10			0.5			0.5		$\mu\text{V p-p}$
G = 100 to 1000			0.15			0.15		$\mu\text{V p-p}$
Current Noise								
	$f = 1\text{ kHz}$		90			90	110	fA/ $\sqrt{\text{Hz}}$
	$f = 0.1\text{ Hz to }10\text{ Hz}$		8			8		pA p-p
VOLTAGE OFFSET ²								
Input Offset, V_{OSI}								
	$V_S = \pm 1.8\text{ V to } \pm 15\text{ V}$			60			25	μV
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$			70			40	μV
Average Temperature Coefficient				0.4			0.3	$\mu\text{V}/^\circ\text{C}$
Output Offset, V_{OSO}								
	$V_S = \pm 1.8\text{ V to } \pm 15\text{ V}$			300			150	μV
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$			500			300	μV
Average Temperature Coefficient				5			2	$\mu\text{V}/^\circ\text{C}$
Offset RTI vs. Supply (PSR)								
	$V_S = \pm 1.8\text{ V to } \pm 18\text{ V}$							
G = 1		90	110		100	120		dB
G = 10		110	130		120	140		dB
G = 100		124	150		140	160		dB
G = 1000		130	150		140	160		dB
INPUT CURRENT								
Input Bias Current								
	$V_S = \pm 1.8\text{ V to } \pm 15\text{ V}$		0.5	1		0.2	0.5	nA
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$						1	nA
Average Temperature Coefficient			4			4		pA/ $^\circ\text{C}$
Input Offset Current								
	$V_S = \pm 1.8\text{ V to } \pm 15\text{ V}$		0.2	0.3		0.1	0.15	nA
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$			0.8			0.3	nA
Average Temperature Coefficient			1			1		pA/ $^\circ\text{C}$

Parameter	Test Conditions/ Comments	AD8422ARZ			AD8422BRZ			Unit
		Min	Typ	Max	Min	Typ	Max	
REFERENCE INPUT								
R_{IN}			20		20			k Ω
I_{IN}	$V_{IN+}, V_{IN-}, V_{REF} = 0$ V		35	50	35	50		μ A
Voltage Range		$-V_S$		$+V_S$	$-V_S$		$+V_S$	V
Gain to Output			1		1			V/V
DYNAMIC RESPONSE								
Small Signal -3 dB Bandwidth								
$G = 1$			2200		2200			kHz
$G = 10$			850		850			kHz
$G = 100$			120		120			kHz
$G = 1000$			12		12			kHz
Settling Time 0.01%								
10 V step								
$G = 1$			13		13			μ s
$G = 10$			13		13			μ s
$G = 100$			12		12			μ s
$G = 1000$			80		80			μ s
Settling Time 0.001%								
10 V step								
$G = 1$			15		15			μ s
$G = 10$			15		15			μ s
$G = 100$			15		15			μ s
$G = 1000$			160		160			μ s
Slew Rate	$G = 1$ to 100	0.8			0.8			V/ μ s
GAIN ³								
$G = 1 + (19.8 \text{ k}\Omega/R_G)$								
Gain Range		1		1000	1		1000	V/V
Gain Error								
$V_{OUT} \pm 10$ V								
$G = 1$				0.03			0.01	%
$G = 10$				0.2			0.04	%
$G = 100$				0.2			0.04	%
$G = 1000$				0.2			0.04	%
Gain Nonlinearity								
$V_{OUT} = -10$ V to $+10$ V								
$R_L = 2$ k Ω								
$G = 1$		0.5	5		0.5	5		ppm
$G = 10$		2	5		2	5		ppm
$G = 100$		4	10		4	10		ppm
$G = 1000$		10	20		10	20		ppm
Gain vs. Temperature								
$G = 1$			5			1		ppm/ $^{\circ}$ C
$G > 1$			-80			-80		ppm/ $^{\circ}$ C
INPUT								
Input Impedance								
Differential								
			200 2		200 2			G Ω pF
Common Mode								
			200 2		200 2			G Ω pF
Input Operating Voltage Range ⁴								
Over Temperature								
	$V_S = \pm 1.8$ V to ± 18 V	$-V_S + 1.2$		$+V_S - 1.1$	$-V_S + 1.2$		$+V_S - 1.1$	V
	$T = -40^{\circ}$ C to $+85^{\circ}$ C	$-V_S + 1.2$		$+V_S - 1.2$	$-V_S + 1.2$		$+V_S - 1.2$	V
OUTPUT								
Output Swing, $R_L = 10$ k Ω								
Over Temperature								
	$V_S = \pm 15$ V	$-V_S + 0.2$		$+V_S - 0.2$	$-V_S + 0.2$		$+V_S - 0.2$	V
	$T = -40^{\circ}$ C to $+85^{\circ}$ C	$-V_S + 0.25$		$+V_S - 0.25$	$-V_S + 0.25$		$+V_S - 0.25$	V
Output Swing, $R_L = 10$ k Ω								
Over Temperature								
	$V_S = \pm 1.8$ V	$-V_S + 0.12$		$+V_S - 0.12$	$-V_S + 0.12$		$+V_S - 0.12$	V
	$T = -40^{\circ}$ C to $+85^{\circ}$ C	$-V_S + 0.13$		$+V_S - 0.13$	$-V_S + 0.13$		$+V_S - 0.13$	V
Output Swing, $R_L = 2$ k Ω								
Over Temperature ⁵								
	$V_S = \pm 15$ V	$-V_S + 0.25$		$+V_S - 0.25$	$-V_S + 0.25$		$+V_S - 0.25$	V
	$T = -40^{\circ}$ C to $+85^{\circ}$ C	$-V_S + 0.3$		$+V_S - 1.4$	$-V_S + 0.3$		$+V_S - 1.4$	V
Output Swing, $R_L = 2$ k Ω								
Over Temperature								
	$V_S = \pm 1.8$ V	$-V_S + 0.15$		$+V_S - 0.15$	$-V_S + 0.15$		$+V_S - 0.15$	V
	$T = -40^{\circ}$ C to $+85^{\circ}$ C	$-V_S + 0.2$		$+V_S - 0.2$	$-V_S + 0.2$		$+V_S - 0.2$	V
Short-Circuit Current			20		20			mA

Parameter	Test Conditions/ Comments	AD8422ARZ			AD8422BRZ			Unit
		Min	Typ	Max	Min	Typ	Max	
POWER SUPPLY								
Operating Range	Dual-supply operation	±1.8		±18	±1.8		±18	V
	Single-supply operation	3.6		36	3.6		36	V
Quiescent Current			300	330		300	330	μA
Over Temperature	T = -40°C to +85°C			400			400	μA
TEMPERATURE RANGE								
Specified Performance		-40		+85	-40		+85	°C
Operating Range ⁶		-40		+125	-40		+125	°C

¹ 総合 RTI ノイズ = $\sqrt{e_{NI}^2 + (e_{NO}/G)^2}$

² 総合 RTI $V_{OS} = (V_{OSI}) + (V_{OSO}/G)$ 。

³ ゲインには外付け抵抗 R_G の影響は含みません。

⁴ 一方の入力をグラウンドに接続。G = 1。

⁵ 出力電流は低温で制限しています。図 35 参照。

⁶ 85°C~125°C での動作予測については、代表的な性能特性を参照してください。

MSOP パッケージ

特に指定がない限り、 $V_S = \pm 15\text{ V}$ 、 $V_{REF} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $G = 1$ 、 $R_L = 2\text{ k}\Omega$ 。

表 2.

Parameter	Test Conditions/ Comments	AD8422ARMZ			AD8422BRMZ			Unit
		Min	Typ	Max	Min	Typ	Max	
COMMON-MODE REJECTION RATIO								
CMRR DC to 60 Hz with 1 kΩ Source Imbalance	$V_{CM} = -10\text{ V to }+10\text{ V}$							
G = 1		86			90			dB
G = 10		106			110			dB
G = 100		126			130			dB
G = 1000		146			150			dB
Over Temperature, G = 1	T = -40°C to +85°C	83			86			
CMRR at 7 kHz	$V_{CM} = -10\text{ V to }+10\text{ V}$							
G = 1		80			80			dB
G = 10		90			95			dB
G = 100		100			100			dB
G = 1000		100			100			dB
NOISE ¹								
Voltage Noise, 1 kHz								
Input Voltage Noise, e_{NI}	$V_{IN+}, V_{IN-}, V_{REF} = 0\text{ V}$			8			8	nV/√Hz
Output Voltage Noise, e_{NO}				80			80	nV/√Hz
Peak to Peak, RTI	f = 0.1 Hz to 10 Hz							
G = 1			2			2		μV p-p
G = 10			0.5			0.5		μV p-p
G = 100 to 1000			0.15			0.15		μV p-p
Current Noise	f = 1 kHz		90			90	110	fA/√Hz
	f = 0.1 Hz to 10 Hz		8			8		pA p-p
VOLTAGE OFFSET ²								
Input Offset, V_{OSI}	$V_S = \pm 1.8\text{ V to } \pm 15\text{ V}$			70			50	μV
Over Temperature	T = -40°C to +85°C			110			75	μV
Average Temperature Coefficient				0.6			0.4	μV/°C
Output Offset, V_{OSO}	$V_S = \pm 1.8\text{ V to } \pm 15\text{ V}$			300			150	μV
Over Temperature	T = -40°C to +85°C			500			300	μV
Average Temperature Coefficient				5			2	μV/°C

Parameter	Test Conditions/ Comments	AD8422ARMZ			AD8422BRMZ			Unit
		Min	Typ	Max	Min	Typ	Max	
Offset RTI vs. Supply (PSR)	$V_S = \pm 1.8 \text{ V to } \pm 18 \text{ V}$							
G = 1		90	110		100	120		dB
G = 10		110	130		120	140		dB
G = 100		124	150		140	160		dB
G = 1000		130	150		140	160		dB
INPUT CURRENT								
Input Bias Current	$V_S = \pm 1.8 \text{ V to } \pm 15 \text{ V}$ $T = -40^\circ\text{C to } +85^\circ\text{C}$		0.5	1		0.2	0.5	nA
Over Temperature				2			1	nA
Average Temperature Coefficient				4			4	pA/°C
Input Offset Current	$V_S = \pm 1.8 \text{ V to } \pm 15 \text{ V}$ $T = -40^\circ\text{C to } +85^\circ\text{C}$		0.2	0.3		0.1	0.15	nA
Over Temperature				0.8			0.3	nA
Average Temperature Coefficient				1			1	pA/°C
REFERENCE INPUT								
R_{IN}	$V_{IN+}, V_{IN-}, V_{REF} = 0 \text{ V}$		20			20		k Ω
I_{IN}			35	50		35	50	μA
Voltage Range		$-V_S$		$+V_S$	$-V_S$		$+V_S$	V
Gain to Output			1			1		V/V
DYNAMIC RESPONSE								
Small Signal -3 dB Bandwidth	10 V step							
G = 1			2200			2200		kHz
G = 10			850			850		kHz
G = 100			120			120		kHz
G = 1000			12			12		kHz
Settling Time 0.01%								
G = 1				13			13	μs
G = 10				13			13	μs
G = 100				12			12	μs
G = 1000				80			80	μs
Settling Time 0.001%	10 V step							
G = 1			15			15	μs	
G = 10			15			15	μs	
G = 100			15			15	μs	
G = 1000			160			160	μs	
Slew Rate	G = 1 to 100	0.8			0.8			V/ μs
GAIN ³								
Gain Range	$G = 1 + (19.8 \text{ k}\Omega/R_G)$	1		1000	1		1000	V/V
Gain Error	$V_{OUT} \pm 10 \text{ V}$							
G = 1				0.03			0.01	%
G = 10				0.2			0.04	%
G = 100				0.2			0.04	%
G = 1000				0.2			0.04	%
Gain Nonlinearity	$V_{OUT} = -10 \text{ V to } +10 \text{ V}$ $R_L = 2 \text{ k}\Omega$							
G = 1			0.5	5		0.5	5	ppm
G = 10			2	5		2	5	ppm
G = 100			4	10		4	10	ppm
G = 1000			10	20		10	20	ppm
Gain vs. Temperature								
G = 1				5			1	ppm/°C
G > 1				-80			-80	ppm/°C

Parameter	Test Conditions/ Comments	AD8422ARMZ			AD8422BRMZ			Unit
		Min	Typ	Max	Min	Typ	Max	
INPUT								
Input Impedance								
Differential			200 2			200 2		GΩ pF
Common Mode			200 2			200 2		GΩ pF
Input Operating Voltage Range ⁴	$V_S = \pm 1.8 \text{ V to } \pm 18 \text{ V}$	$-V_S + 1.2$		$+V_S - 1.1$	$-V_S + 1.2$		$+V_S - 1.1$	V
Over Temperature	$T = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 1.2$		$+V_S - 1.2$	$-V_S + 1.2$		$+V_S - 1.2$	V
OUTPUT								
Output Swing, $R_L = 10 \text{ k}\Omega$	$V_S = \pm 15 \text{ V}$	$-V_S + 0.2$		$+V_S - 0.2$	$-V_S + 0.2$		$+V_S - 0.2$	V
Over Temperature	$T = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 0.25$		$+V_S - 0.25$	$-V_S + 0.25$		$+V_S - 0.25$	V
Output Swing, $R_L = 10 \text{ k}\Omega$	$V_S = \pm 1.8 \text{ V}$	$-V_S + 0.12$		$+V_S - 0.12$	$-V_S + 0.12$		$+V_S - 0.12$	V
Over Temperature	$T = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 0.13$		$+V_S - 0.13$	$-V_S + 0.13$		$+V_S - 0.13$	V
Output Swing, $R_L = 2 \text{ k}\Omega$	$V_S = \pm 15 \text{ V}$	$-V_S + 0.25$		$+V_S - 0.25$	$-V_S + 0.25$		$+V_S - 0.25$	V
Over Temperature ⁵	$T = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 0.3$		$+V_S - 1.4$	$-V_S + 0.3$		$+V_S - 1.4$	V
Output Swing, $R_L = 2 \text{ k}\Omega$	$V_S = \pm 1.8 \text{ V}$	$-V_S + 0.15$		$+V_S - 0.15$	$-V_S + 0.15$		$+V_S - 0.15$	V
Over Temperature	$T = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 0.2$		$+V_S - 0.2$	$-V_S + 0.2$		$+V_S - 0.2$	V
Short-Circuit Current			20			20		mA
POWER SUPPLY								
Operating Range	Dual-supply operation	± 1.8		± 18	± 1.8		± 18	V
	Single-supply operation	3.6		36	3.6		36	V
Quiescent Current			300	330		300	330	μA
Over Temperature	$T = -40^\circ\text{C to } +85^\circ\text{C}$			400			400	μA
TEMPERATURE RANGE								
Specified Performance		-40		+85	-40		+85	$^\circ\text{C}$
Operating Range ⁶		-40		+125	-40		+125	$^\circ\text{C}$

¹ 総合 RTI ノイズ = $\sqrt{e_{\text{NI}}^2 + (e_{\text{NO}}/G)^2}$

² 総合 RTI $V_{\text{OS}} = (V_{\text{OSI}}) + (V_{\text{OSO}}/G)$ 。

³ ゲインには外付け抵抗 R_G の影響は含みません。

⁴ 一方の入力をグラウンドに接続。 $G = 1$ 。

⁵ 出力電流は低温で制限しています。 図 35 参照。

⁶ $85^\circ\text{C} \sim 125^\circ\text{C}$ での動作予測については、代表的な性能特性を参照してください。

絶対最大定格

表 3.

Parameter	Rating
Supply Voltage	$\pm 1.8 \text{ V to } \pm 18 \text{ V}$
Output Short-Circuit Current Duration	Indefinite
Maximum Voltage at $-IN$ or $+IN$ ¹	$-V_S + 40 \text{ V}$
Minimum Voltage at $-IN$ or $+IN$	$+V_S - 40 \text{ V}$
Maximum Voltage at REF	$\pm V_S \pm 0.3 \text{ V}$
Storage Temperature Range	$-65^\circ\text{C to } +150^\circ\text{C}$
Operating Temperature Range	$-40^\circ\text{C to } +125^\circ\text{C}$
Maximum Junction Temperature	150°C
ESD	
Human Body Model	3 kV
Charge Device Model	1.25 kV
Machine Model	100 V

¹ これらの規定値を超える電圧に対しては、入力保護抵抗を使用してください。詳細については、動作原理のセクションを参照してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA} は、自然空冷で 4 層 JEDEC PCB に実装したデバイスに対して規定します。

表 4.

Package	θ_{JA}	Unit
8-Lead SOIC	100	$^\circ\text{C/W}$
8-Lead MSOP	162	$^\circ\text{C/W}$

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

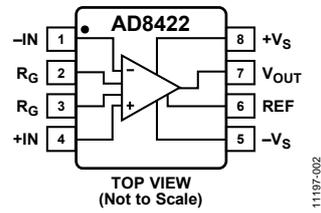


図 3. ピン配置

表 5. ピン機能の説明

ピン番号	記号	説明
1	-IN	負の入力端子。
2、3	R _G	ゲイン設定端子。R _G ピンの両端に抵抗を接続してゲインを設定します。 $G = 1 + (19.8 \text{ k}\Omega / R_G)$ 。
4	+IN	正の入力端子。
5	-V _S	負の電源端子。
6	REF	リファレンス電圧端子。この端子を低インピーダンス電圧源で駆動して出力をレベル・シフトします。
7	V _{OUT}	出力端子。
8	+V _S	正の電源端子。

代表的な性能特性

特に指定がない限り、 $T = 25^{\circ}\text{C}$ 、 $V_S = \pm 15\text{ V}$ 、 $V_{\text{REF}} = 0\text{ V}$ 、 $R_L = 10\text{ k}\Omega$ 。

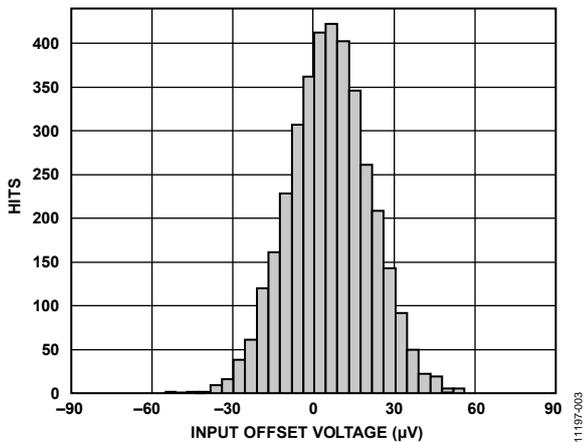


図 4.入力オフセット電圧の分布

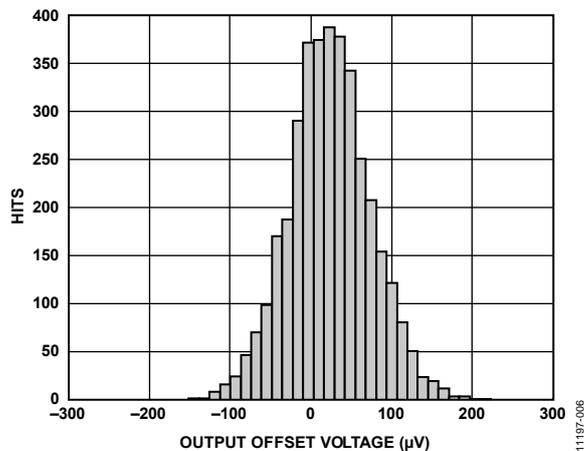


図 7.出力オフセット電圧の分布

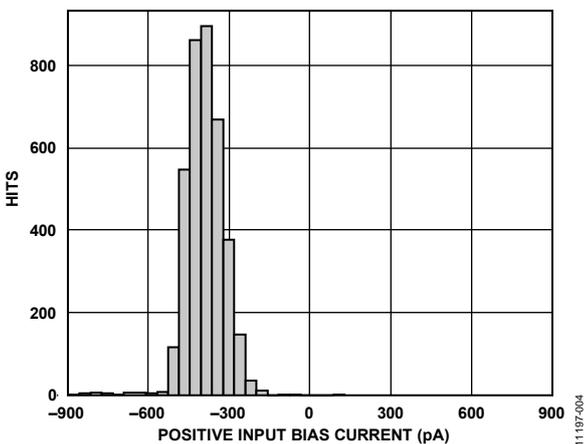


図 5.入力バイアス電流の分布

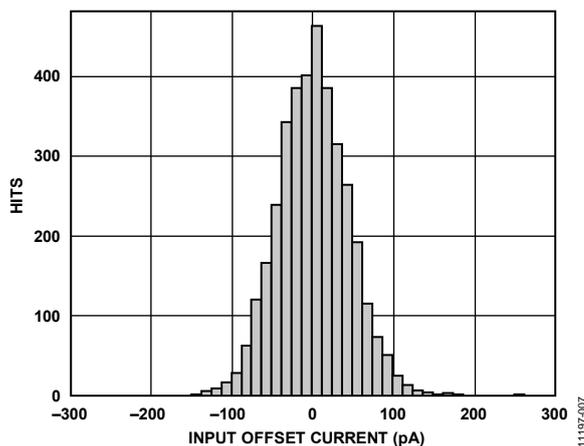


図 8.入力オフセット電流の分布

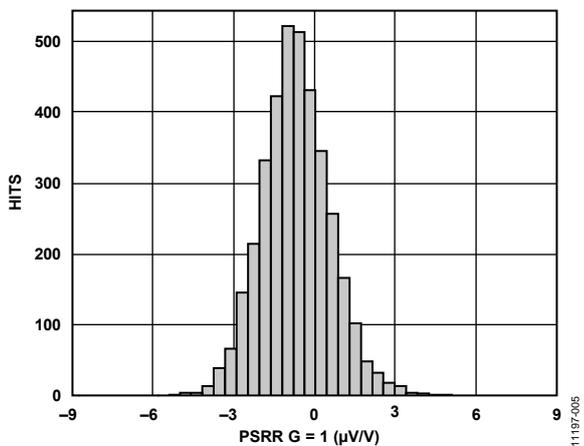


図 6.PSRR の分布($G = 1$)

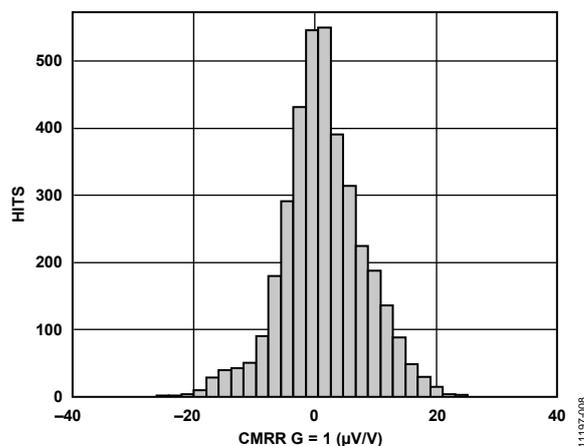


図 9.CMRR の分布、 $G = 1$

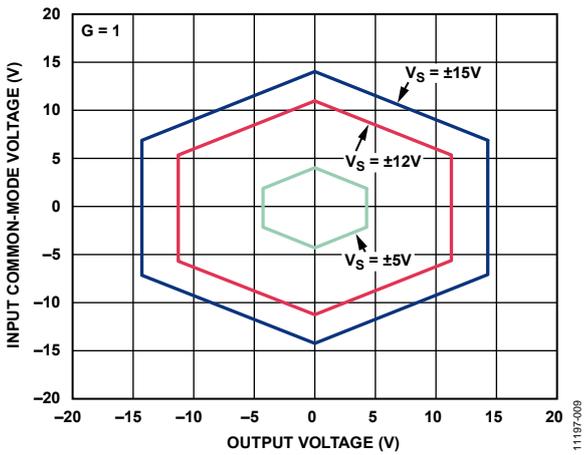


図 10. 出力電圧対入力同相モード電圧 ($G = 1$)
 $V_S = \pm 15\text{ V}$ 、 $V_S = \pm 12\text{ V}$ 、 $V_S = \pm 5\text{ V}$

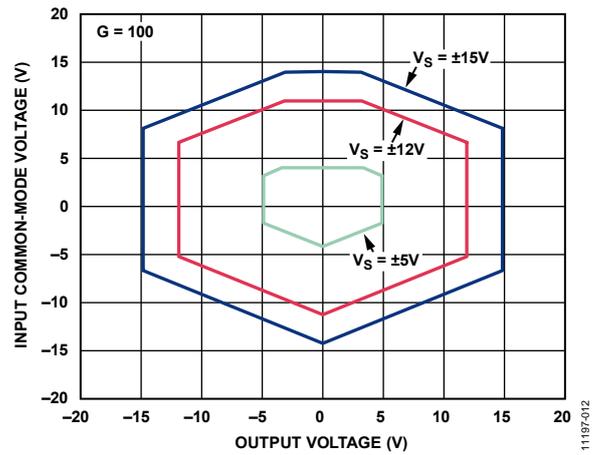


図 13. 出力電圧対入力同相モード電圧 ($G = 100$)
 $V_S = \pm 15\text{ V}$ 、 $V_S = \pm 12\text{ V}$ 、 $V_S = \pm 5\text{ V}$

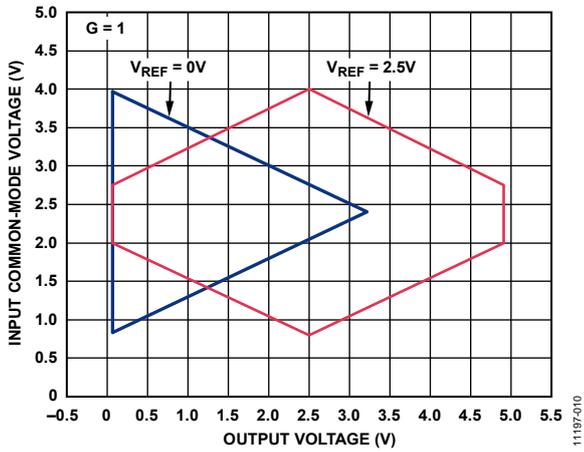


図 11. 出力電圧対入力同相モード電圧 ($G = 1$)
 単電源、 $V_S = 5\text{ V}$

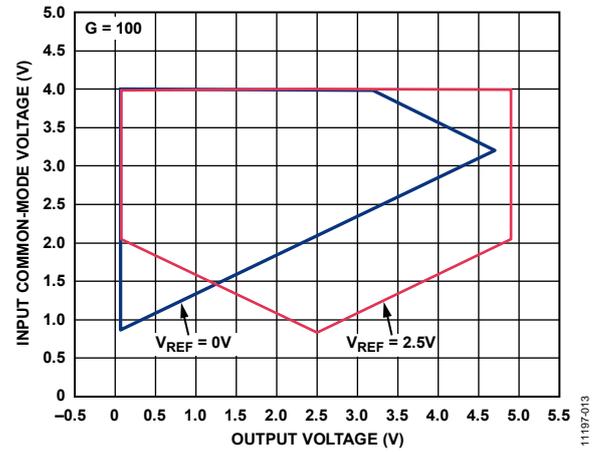


図 14. 出力電圧対入力同相モード電圧 ($G = 100$)
 単電源、 $V_S = 5\text{ V}$

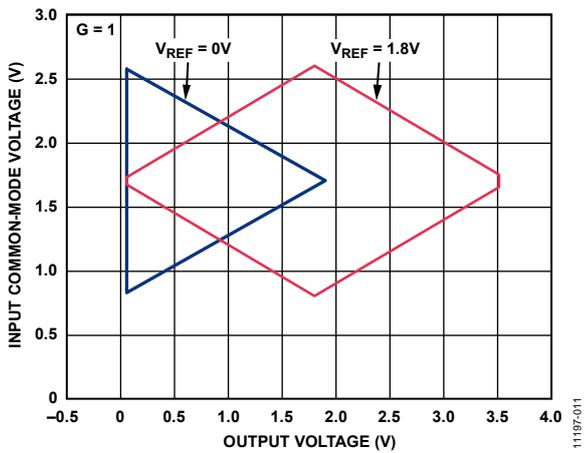


図 12. 出力電圧対入力同相モード電圧 ($G = 1$)
 単電源、 $V_S = 3.6\text{ V}$

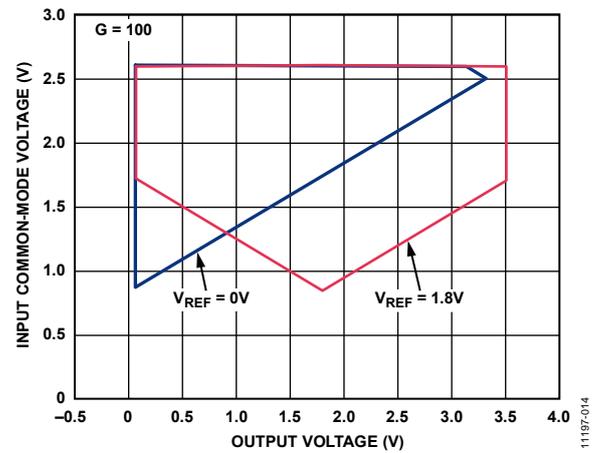


図 15. 出力電圧対入力同相モード電圧 ($G = 100$)
 単電源、 $V_S = 3.6\text{ V}$

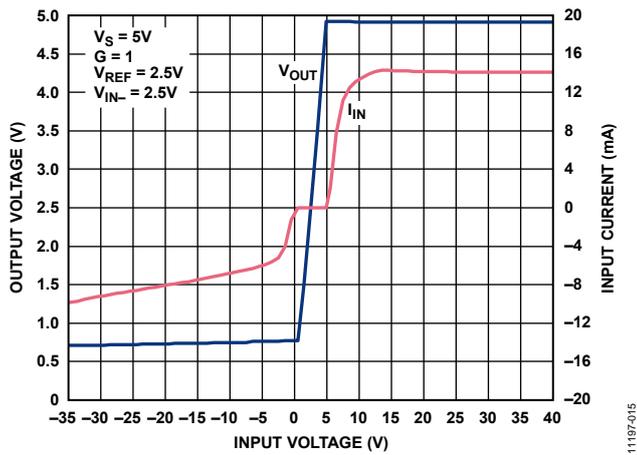


図 16.入力過電圧性能、 $G = 1$ 、 $V_S = 5V$

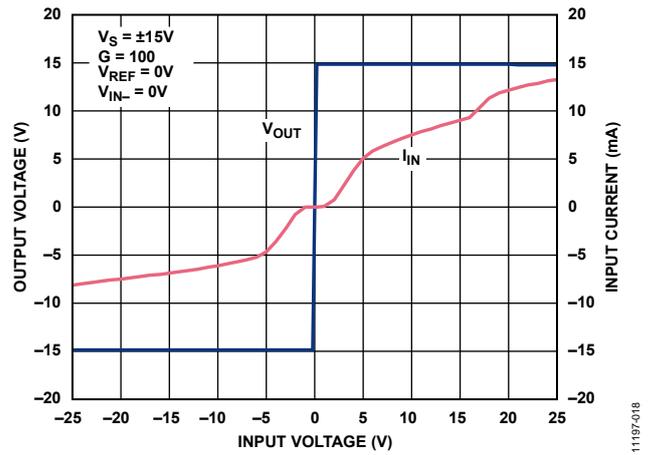


図 19.入力過電圧性能、 $G = 100$ 、 $V_S = \pm 15V$

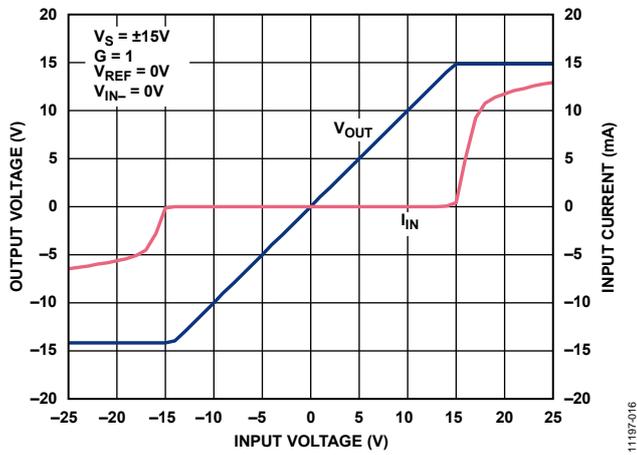


図 17.入力過電圧性能、 $G = 1$ 、 $V_S = \pm 15V$

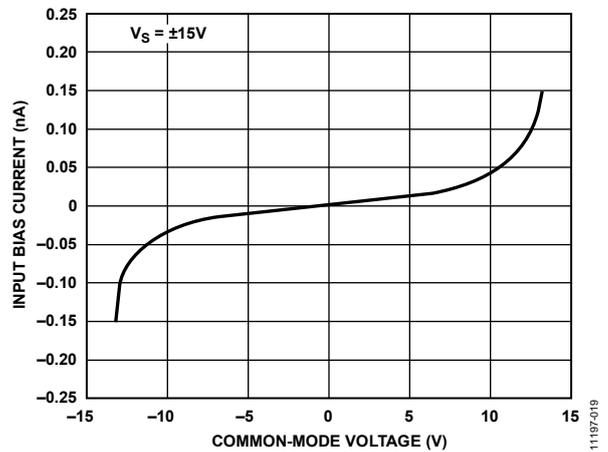


図 20.同相モード電圧対入力バイアス電流、 $V_S = \pm 15V$

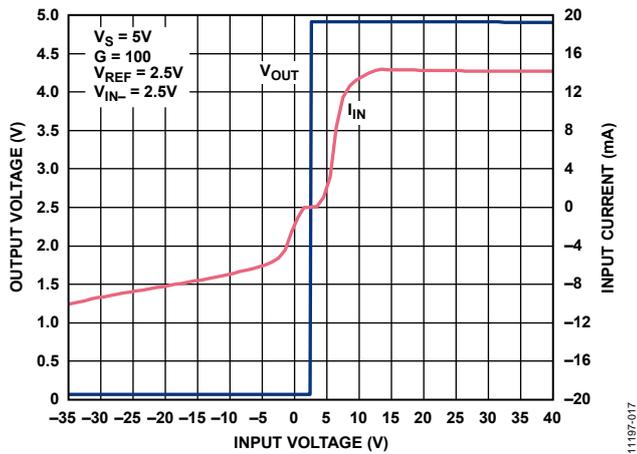


図 18.入力過電圧性能、 $G = 100$ 、 $V_S = 5V$

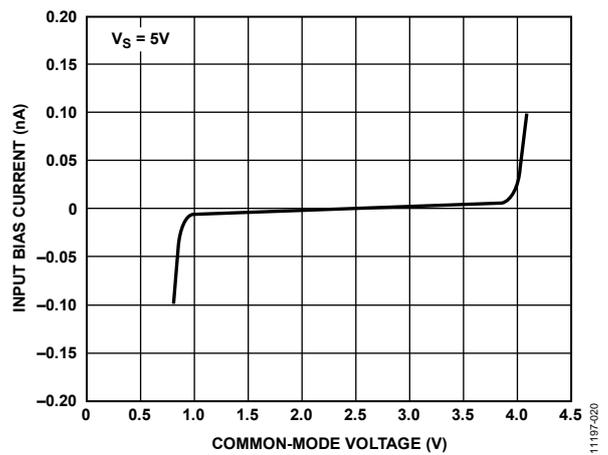


図 21.同相モード電圧対入力バイアス電流、 $V_S = 5V$

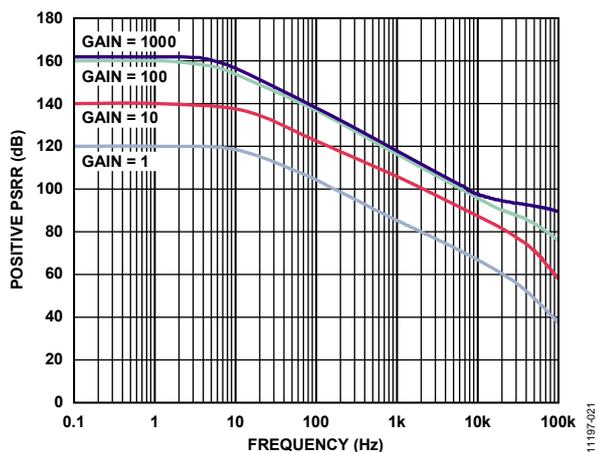


図 22.正 PSRR の周波数特性

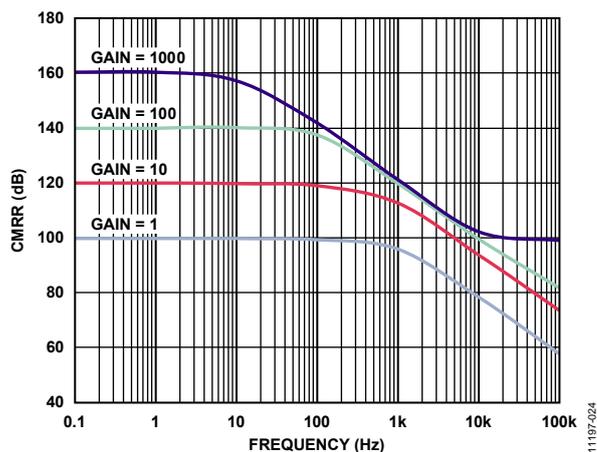


図 25.CMRR の周波数特性

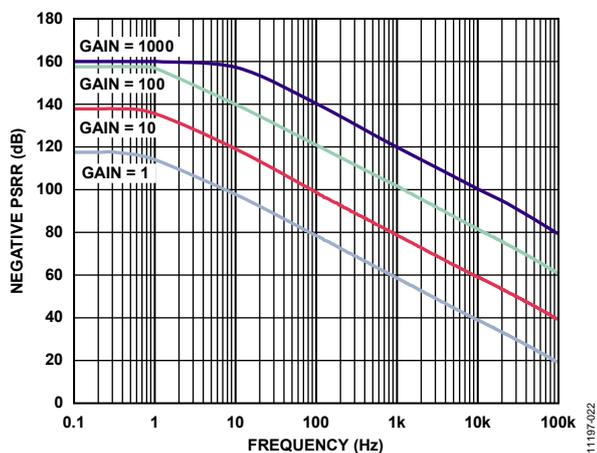


図 23.負 PSRR の周波数特性

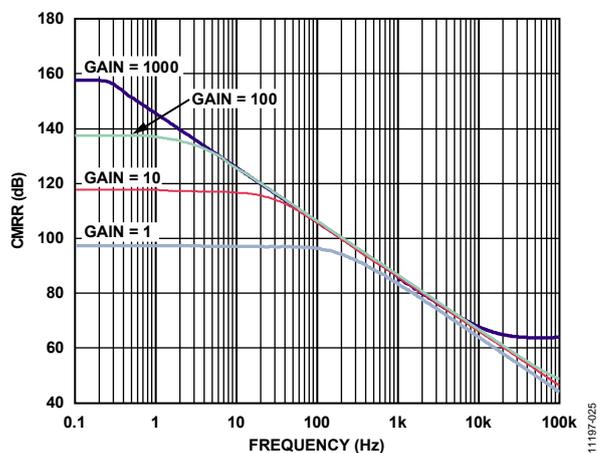


図 26.CMRR の周波数特性、1 kΩ ソース不平衡

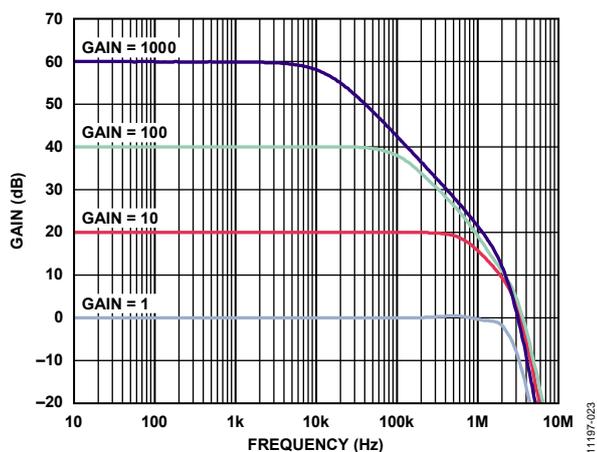


図 24.ゲインの周波数特性

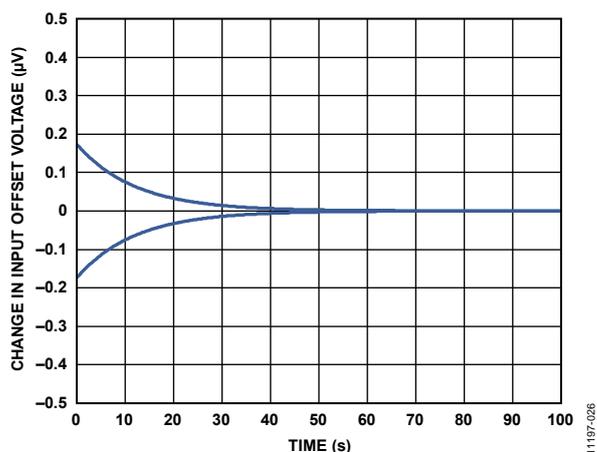


図 27.ウォームアップ時間対入力オフセット電圧(V_{osI})変化

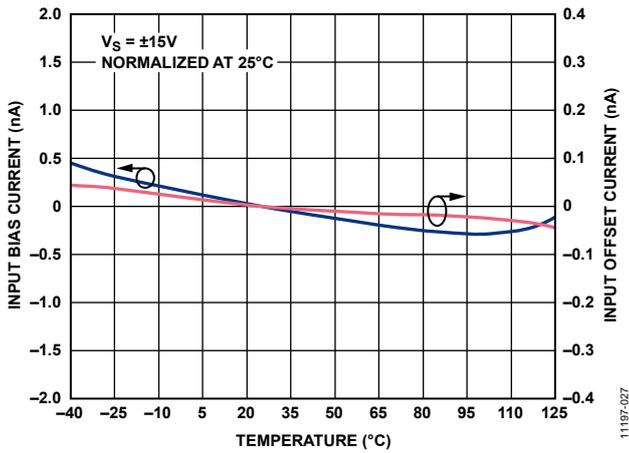


図 28.入力バイアス電流と入力オフセット電流の温度特性

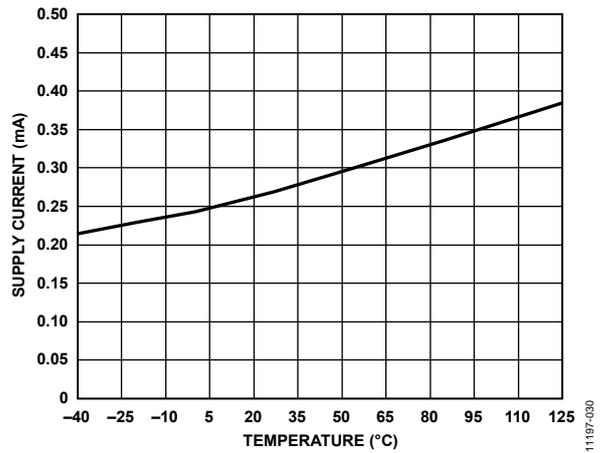


図 31.電源電流の温度特性、G = 1

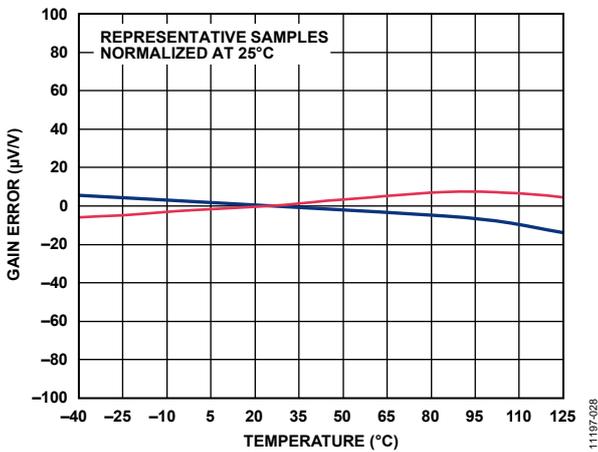


図 29.ゲインの温度特性(G = 1)

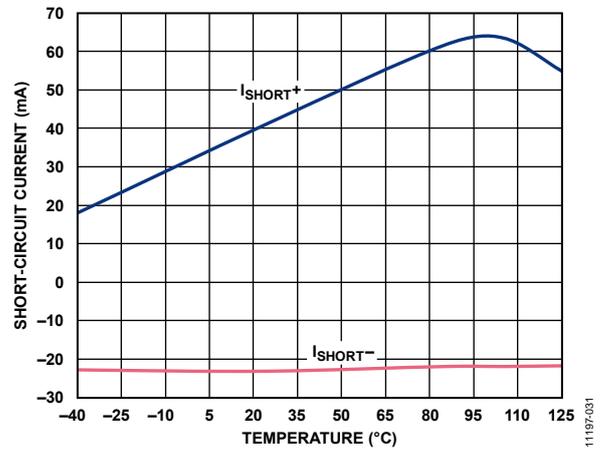


図 32.短絡電流の温度特性、G = 1

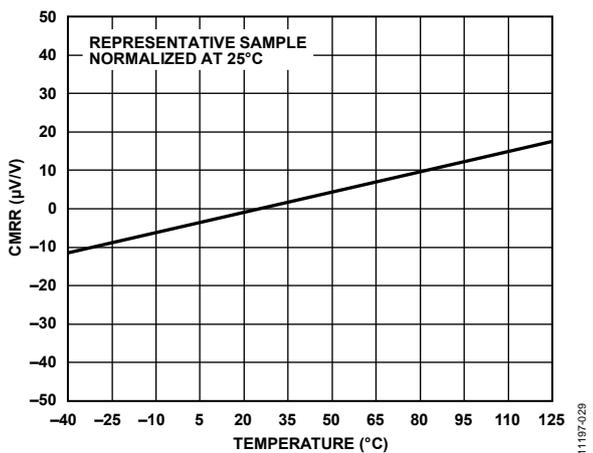


図 30.CMRR の温度特性、G = 1、25°C で正規化

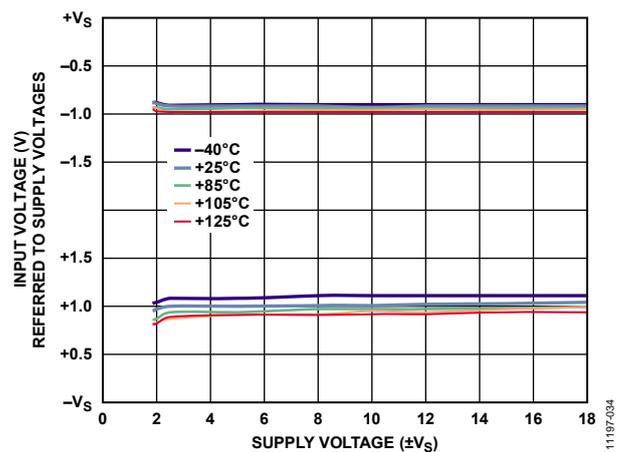


図 33.電源電圧対入力電圧制限値

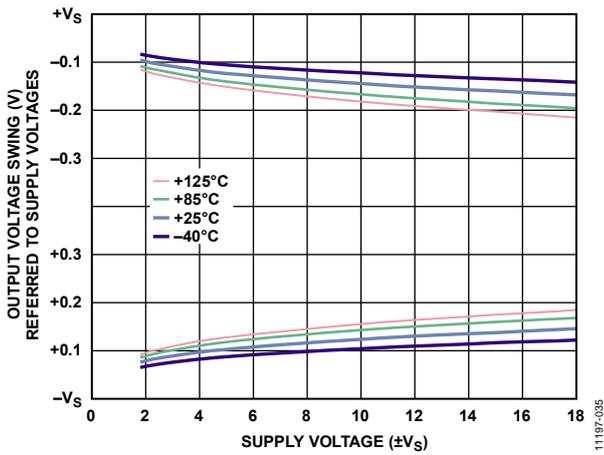


図 34.電源電圧対出力電圧振幅、 $R_L = 10\text{ k}\Omega$

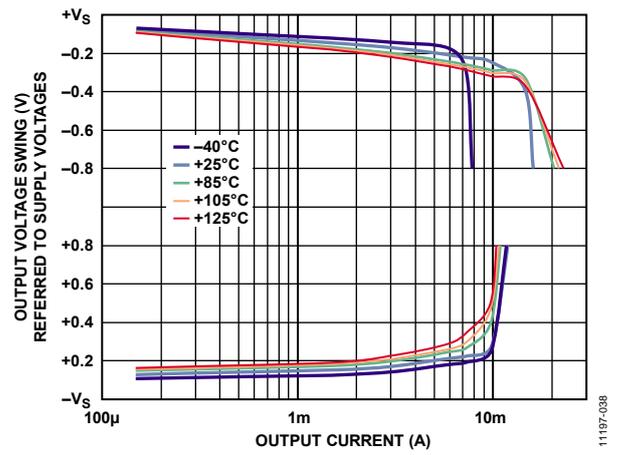


図 37.出力電流対出力電圧振幅

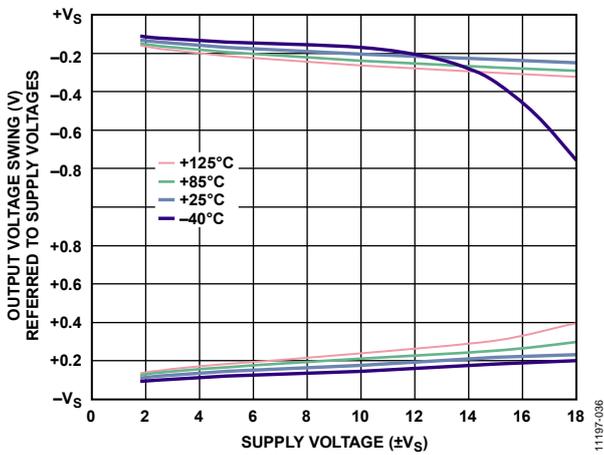


図 35.電源電圧対出力電圧振幅、 $R_L = 2\text{ k}\Omega$

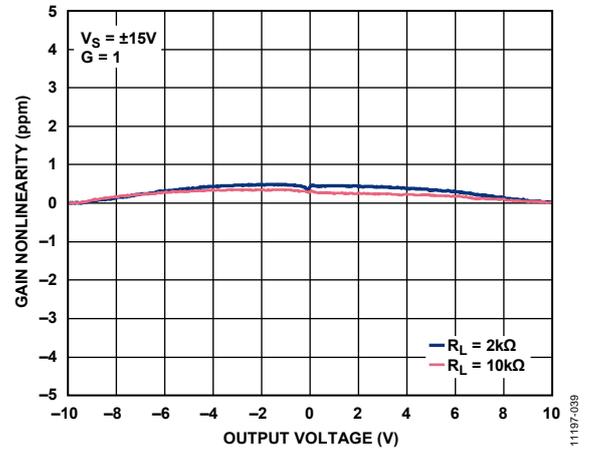


図 38.ゲイン非直線性、 $G = 1$

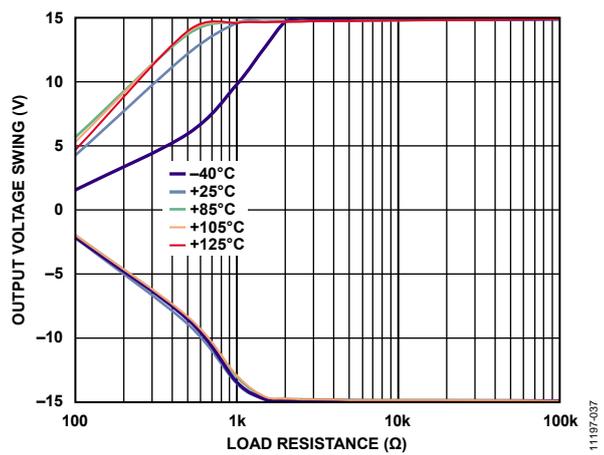


図 36.負荷抵抗対出力電圧振幅

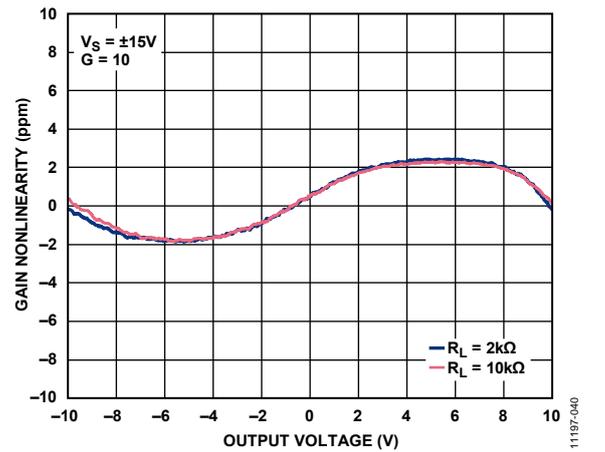


図 39.ゲイン非直線性、 $G = 10$

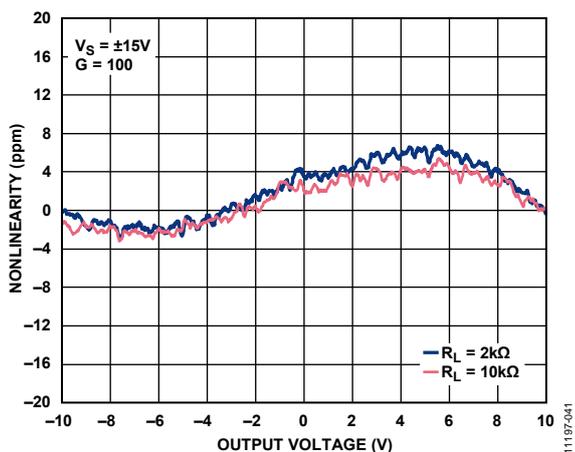


図 40. ゲイン非直線性、G = 100

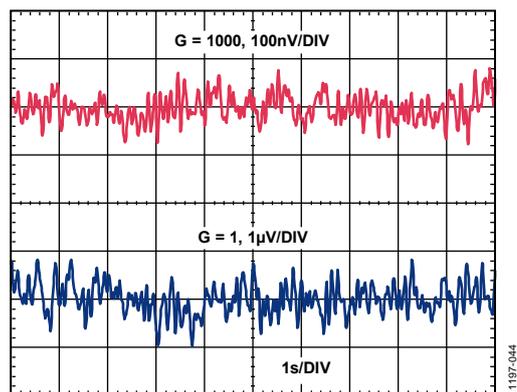


図 43. 0.1 Hz ~ 10 Hz での RTI 電圧ノイズ、G = 1、G = 1000

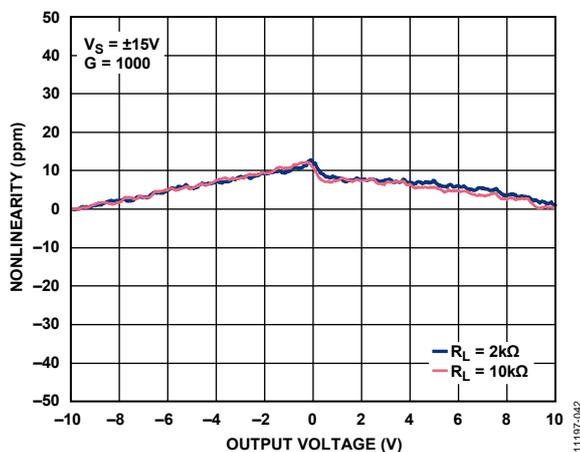


図 41. ゲイン非直線性、G = 1000

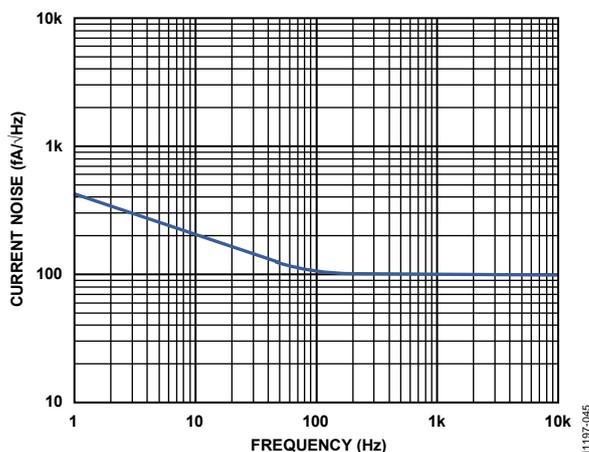


図 44. 電流ノイズ・スペクトル密度の周波数特性

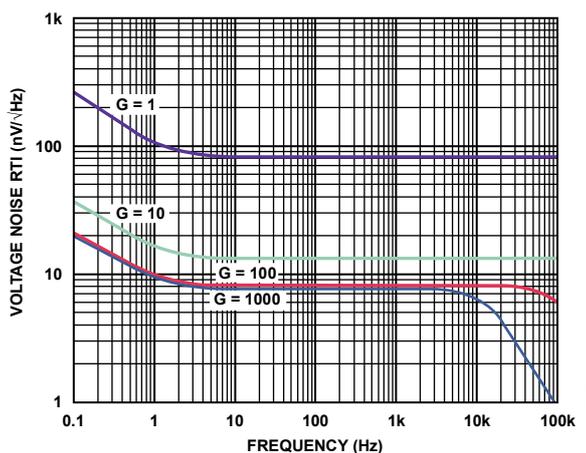


図 42. 電圧ノイズ・スペクトル密度の周波数特性

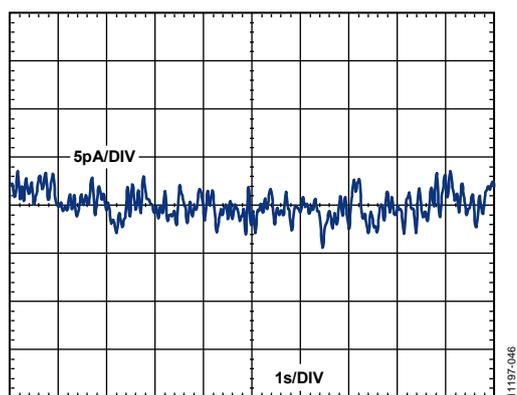


図 45. 0.1 Hz ~ 10 Hz での電流ノイズ

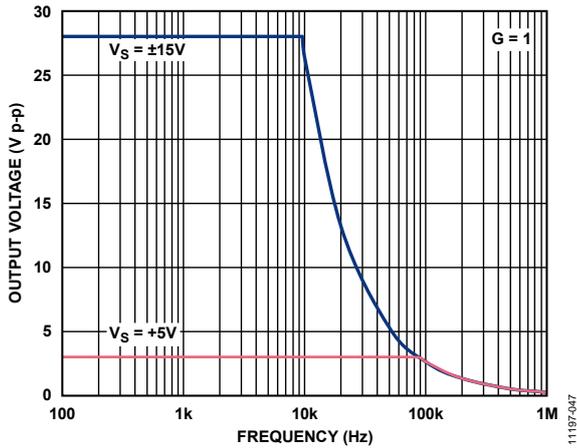


図 46.大信号周波数応答

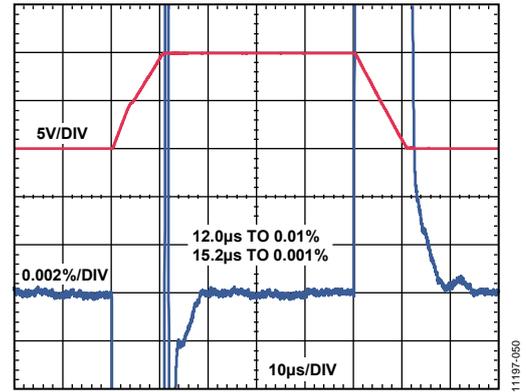


図 49.大信号パルス応答とセトリング・タイム、 $G = 100$ 、 10 V ステップ、 $V_S = \pm 15\text{ V}$ 、 $R_L = 2\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$

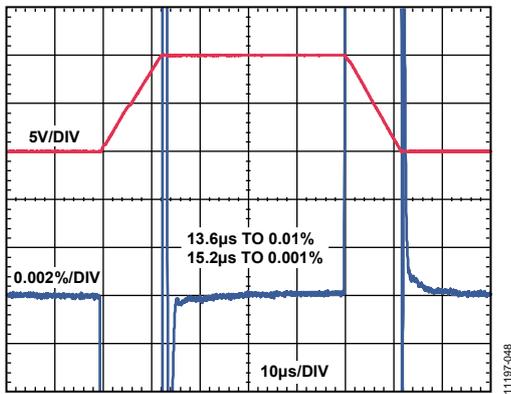


図 47.大信号パルス応答とセトリング・タイム、 $G = 1$ 、 10 V ステップ、 $V_S = \pm 15\text{ V}$ 、 $R_L = 2\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$

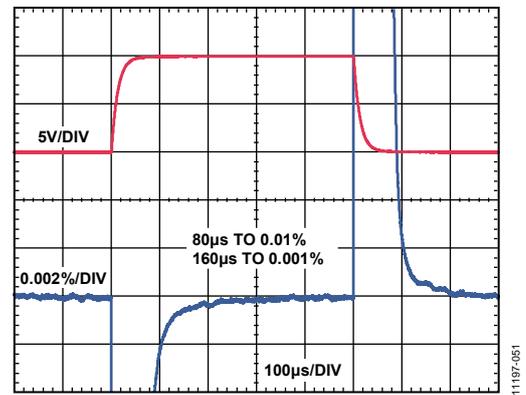


図 50.大信号パルス応答とセトリング・タイム、 $G = 1000$ 、 10 V ステップ、 $V_S = \pm 15\text{ V}$ 、 $R_L = 2\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$

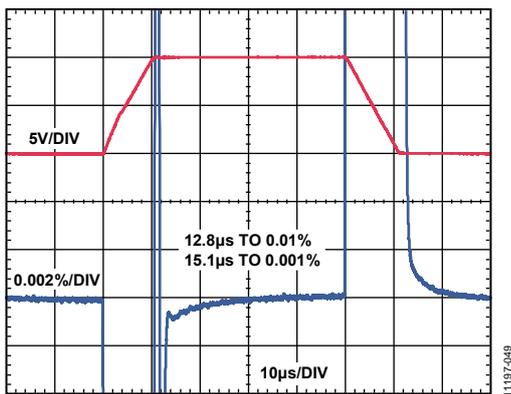


図 48.大信号パルス応答とセトリング・タイム、 $G = 10$ 、 10 V ステップ、 $V_S = \pm 15\text{ V}$ 、 $R_L = 2\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$

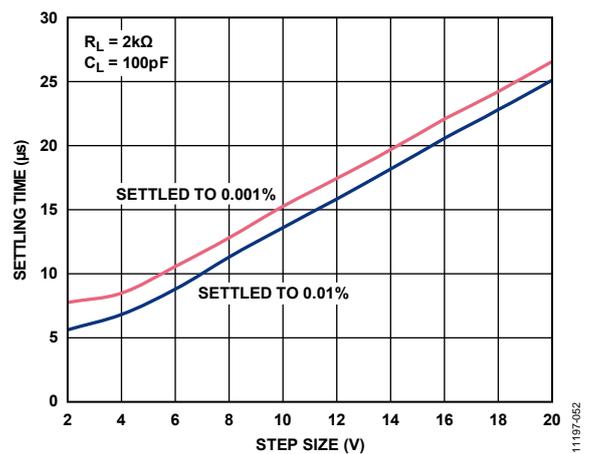


図 51.ステップ・サイズ対セトリング・タイム、 $G = 1$

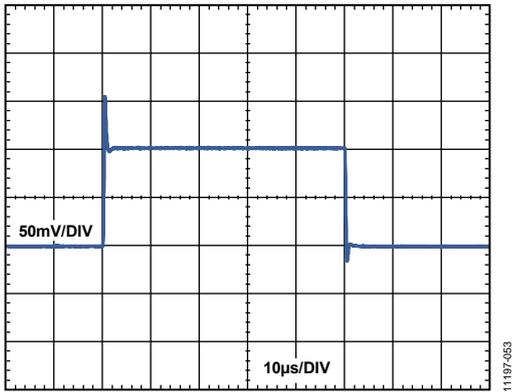


図 52.小信号パルス応答 ($G = 1$)、 $R_L = 2\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$

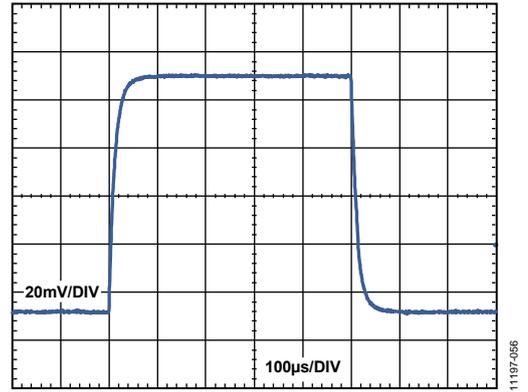


図 55.小信号パルス応答 ($G = 1000$)、 $R_L = 2\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$

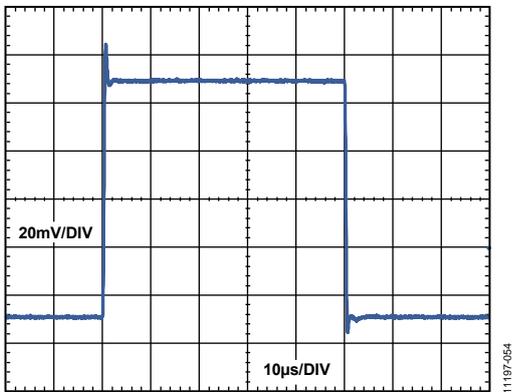


図 53.小信号パルス応答 ($G = 10$)、 $R_L = 2\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$

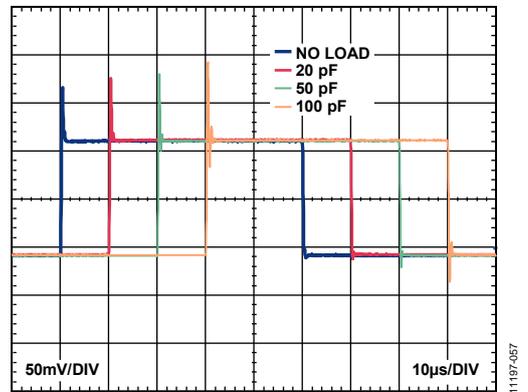


図 56.様々な容量負荷での小信号パルス応答
 $G = 1$ 、 $R_L = \text{無負荷}$

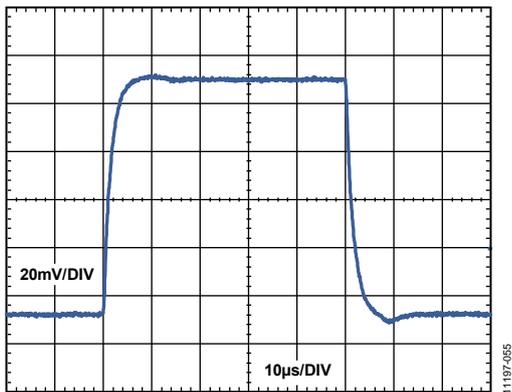


図 54.小信号パルス応答 ($G = 100$)、 $R_L = 2\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$

動作原理

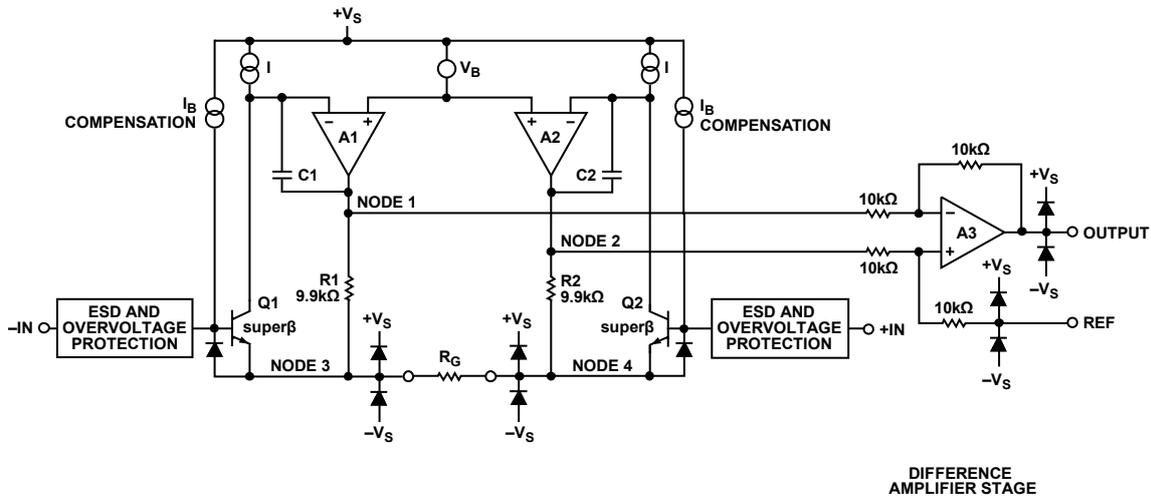


図 57.簡略化した回路図

アーキテクチャ

AD8422 は従来型 3 オペアンプの計装アンプ回路を採用しています。この構成は、差動増幅用のプリアンプと、それに続く同相モード電圧除去用ディファレンス・アンプの 2 ステージから構成されています。図 57 に、AD8422 の簡略化した回路図を示します。

回路的には、Q1、A1、R1 および Q2、A2、R2 は、高精度な電流帰還アンプ(Q1 と Q2 のエミッタで定電流を維持)と見なすことができます。入力信号が変化すると、A1 と A2 の出力電圧がこれに従って変化し、Q1 と Q2 の電流を正しい値に維持します。このため、-IN と +IN からそれぞれノード 3 とノード 4 への高精度なダイオード電圧降下が発生して、入力に加えられた差動信号が R_G ピンの両端で再現されます。R_G を流れる電流は R1 と R2 も通過するため、ノード 1 とノード 2 の間に増幅された差動電圧が発生します。

増幅された差動信号と同相モード信号は、同相モード電圧を除去しかつ増幅された差動電圧を維持するディファレンス・アンプに入力されます。

抵抗のレーザ・トリムにより、0.01%以下のゲイン誤差と 94 dB (G = 1)以上の CMRR を持つ非常に正確な計装アンプが可能になっています。消費電力とノイズでのデバイス間変動によって生ずる不確定性を小さくするために電源電流を細かく調整します。高性能ピン配置とデザインおよびレイアウトに対する特別な注意により、広い周波数範囲と広い温度範囲で高い CMRR が可能になります。AD8422 はスーパーβ 入力トランジスタとバイアス電流補償方式を採用しているため、極めて高い入力インピーダンス、小さいバイアス電流、非常に小さい電圧ノイズを提供すると同時に、使用電源電流は 300 μA と極めて小さくなっています。過電圧保護方式により、すべてのゲインでノイズ性能を損なうことなく反対側電源レールから 40 V までの入力が可能になっています。

AD8422 の伝達関数は次式で表されます。

$$V_{OUT} = G \times (V_{IN+} - V_{IN-}) + V_{REF}$$

ここで、

$$G = 1 + \frac{19.8k\Omega}{R_G}$$

ゲインの選択

R_G ピン間に抵抗を接続すると、AD8422 のゲインが設定されます。ゲインは、表 6 からまたは次式を使って求めることができます。

$$R_G = \frac{19.8k\Omega}{G-1}$$

ゲイン抵抗を使わない場合は、AD8422 は G = 1(デフォルト)に設定されます。システムの総合ゲイン精度を求めるときは、R_G 抵抗の許容誤差とゲイン・ドリフトを AD8422 の仕様に加算してください。ゲイン抵抗を使用しない場合は、ゲイン誤差とゲイン・ドリフトが小さくなります。

表 6. 1%抵抗を使った場合のゲイン

1% Standard Table Value of R _G (Ω)	Calculated Gain
19.6 k	2.010
4.99 k	4.968
2.21 k	9.959
1.05 k	19.86
402	50.25
200	100.0
100	199.0
39.2	506.1
20	991.0

R_Gの消費電力

AD8422 は、入力の差動電圧を R_G 抵抗の両端に再生します。R_G の抵抗サイズは、周囲温度での予想消費電力を処理できるように選択する必要があります。

リファレンス・ピン

AD8422 の出力電圧は、リファレンス・ピンの電位を基準にして発生されます。この機能は、出力信号に正確なオフセットを与えるときに使用することができます。例えば、電圧源を REF ピンに接続して、AD8422 からユニポラ ADC を駆動できるように、出力をレベル・シフトさせることができます。REF ピンは ESD ダイオードで保護されているため、+V_S または -V_S を 0.3 V 以上超えることはできません。

最適性能を得るためには、REF ピンへ接続するソース・インピーダンスを 1 Ω より低くする必要があります。図 57 に示すように、リファレンス・ピン(REF)は 10 kΩ 抵抗の片側端子に接続されています。リファレンス・ピンにインピーダンスを追加接続すると、この 10 kΩ の抵抗に加算されるため、正入力に接続された信号が増幅されます。

R_{REF} の追加によるゲインは、次のように計算することができます。

$$2(10\text{ k}\Omega + R_{REF}) / (20\text{ k}\Omega + R_{REF})$$

正信号パスのみが増幅されて、負信号パスは影響を受けません。増幅率が平坦でない場合、CMRR が低下します。

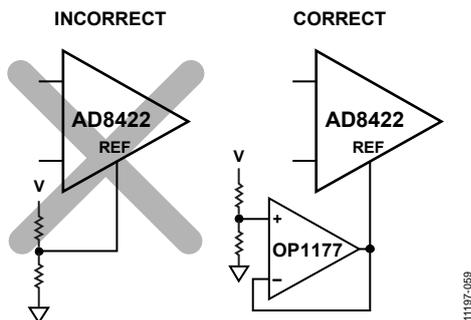


図 58 リファレンス電圧ピン (REF)の駆動

入力電圧範囲

AD8422 の 3 オペアンプ・アーキテクチャは、ディファレンス・アンプで同相モード電圧が除去される前に、初段ステージのゲインに適用されます。初段ステージと 2 段目ステージの間の内部ノード(図 57 のノード 1 とノード 2)には、増幅された信号、同相モード信号、ダイオード電圧降下の組み合わせが加わります。個々の入力信号と出力信号が制限されない場合でも、この組み合わせた信号が電圧電源により制限されることがあります。図 10 ~ 図 15 にこの制限機能の詳細を示します。

レイアウト

PCB レベルで AD8422 の最適性能を確保するためには、ボード・レイアウトのデザインに注意が必要です。AD8422 のピンは、この作業を支援するために論理的に配置されています。

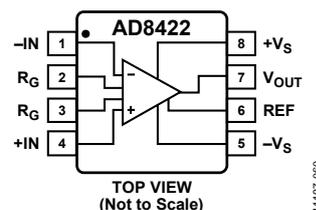


図 59.ピン配置図

全周波数での同相モード除去比

レイアウトが正しくないと、同相モード信号が差動信号に変換されて計装アンプに到達することがあります。このような変換は、入力バス相互の周波数応答が異なる場合に発生します。周波数に対して CMRR を高く維持するためには、各パスの入力ソース・インピーダンスと容量が一致している必要があります。入力バスへソース抵抗(例えば入力保護)を追加するときは、計装アンプ入力に近くに接続して、PCB パターンの寄生容量との相互作用を小さくする必要があります。

ゲイン設定ピン(R_G)の寄生容量も、周波数に対する CMRR に影響を与えます。ボード・デザインでゲイン設定ピンに部品(例えばスイッチまたはジャンパ)を接続する場合は、できるだけ寄生容量の小さい部品を選ぶ必要があります。

電源とグラウンド接続

計装アンプの電源には安定な DC 電圧を使用してください。電源ピンのノイズは性能に悪影響を与えることがあります。

0.1 μF のコンデンサを各電源ピンのできるだけ近くに配置する必要があります。バイパス・コンデンサのリード長は高周波でクリティカルになるため、表面実装型コンデンサの使用が推奨されます。バイパス・グラウンド・パターン内の寄生インダクタンスは、バイパス・コンデンサにより形成される低インピーダンスとは反対の働きをします。図 60 に示すように、10 μF のコンデンサをデバイスから離れたところに接続することができます。低周波数で効果的な大きな値のコンデンサの場合は、電流リターン・パスの長さは問題になりません。多くの場合、このコンデンサは他の高精度 IC と共用することができます。

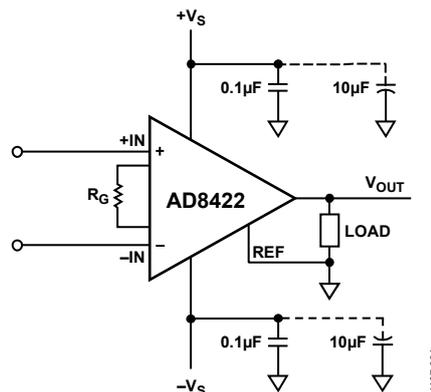


図 60.電源デカップリング、REF、ローカル・グラウンド基準の出力

グラウンド・プレーン層は、寄生インダクタンスを小さくすることに役立ちます。これにより電流変化による電圧降下が小さくなります。電流パスの面積は寄生インダクタンスの大きさに比例するため、高周波でパスのインピーダンスにも比例します。誘導デカップリング・パスまたはグラウンド・リターンで電流が大きく変化すると、このような変化がアンプ入力に混入するため悪影響を受けます。

負荷電流は電源から流れるため、負荷はバイパス・コンデンサ・グラウンドと同じ場所に接続する必要があります。

リファレンス・ピン

AD8422 の出力電圧は、リファレンス・ピンの電位を基準にして発生されます。REF を該当するローカル・グラウンドへ確実に接続してください。

入力バイアス電流のリターン・パス

AD8422 の入力バイアス電流には、グラウンドへの DC リターン・パスが必要です。熱電対のように電流リターン・パスがない信号源を使う場合には、図 61 に示すように電流リターン・パスを設ける必要があります。

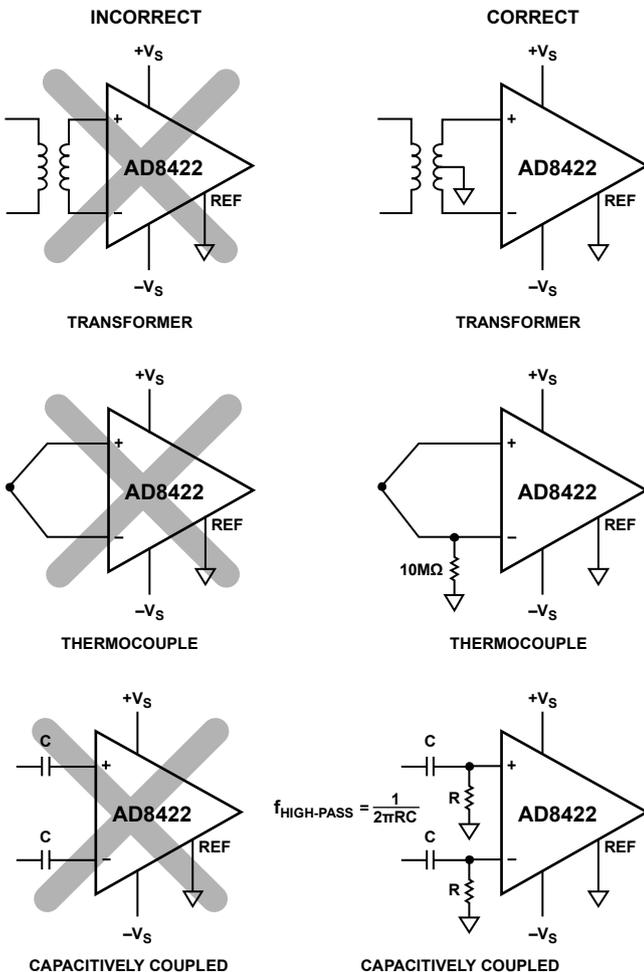


図 61. 入力バイアス電流リターン・パスの追加

電源レールを超える入力電圧

多くの計装アンプでは、優れた CMRR と入力インピーダンスを規定していますが、実際のシステムでは、入力保護のために必要な外付け部品のために性能が低下します。AD8422 は非常に堅固な入力を持っています。一般に入力保護機能の追加は不要です。デバイスに損傷を与えることなく反対側電源レールから 40 V までの入力電圧を可能にしています。例えば、+5 V 正電源と 0 V 負電源の場合、デバイスは-35 V から+40 V までの電圧に安全に耐えることができます。他の計装アンプとは異なり、このデバイスはデバイスが高ゲインである場合でも大きな差動入力電圧を処理することができます。

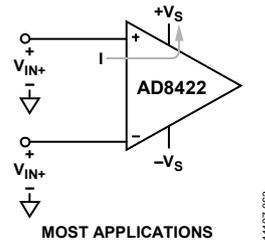


図 62. 外付け部品が不要の入力過電圧保護機能

反対側電源レールから 40 V までの入力電圧に対しては入力保護機能は不要です。

AD8422 の残りのピンは、電源電圧以内に維持する必要があります。AD8422 の全端子が ESD に対して保護されています。

最大定格を超える入力電圧

絶対最大定格のセクションに記載する規定値を超える電圧が AD8422 に加わるアプリケーションでは、外付けの保護機能が必要です。この外付けの保護機能は、過電圧の継続時間と必要とされるノイズ性能に依存します。

過電圧が短時間の場合は、過渡電圧保護素子で十分です(例えばメタル・オキシド・バリスタ(MOV))。

過電圧が長い場合は、入力に直列な抵抗とダイオードの組み合わせを使用してください。バイアス電流性能の低下を防止するため、BAV199 や FJH1100 のような低リーク・ダイオードの使用が推奨されます。ダイオードは、アンプ入力の電圧が最大定格を超えるのを防止し、抵抗はダイオードの電流を制限します。多くの外付けダイオードは 100 mA 以上を容易に処理できるため、抵抗値を大きくする必要はありません。このため、保護抵抗のノイズ性能への影響は小さくなります。

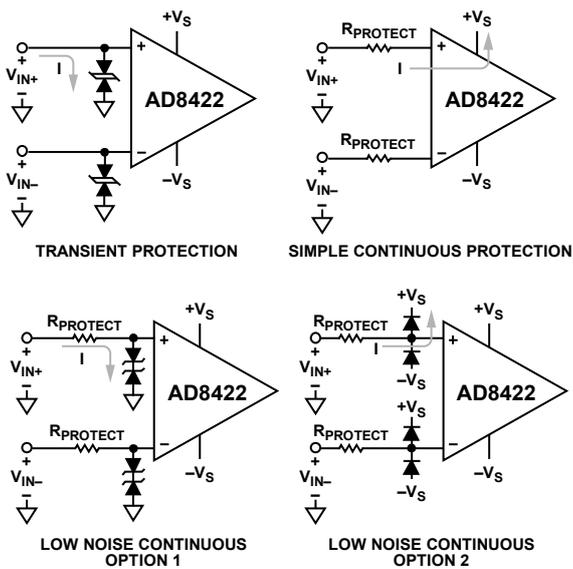


図 63.絶対最大定格を超える入力電圧に対する入力保護オプション

ノイズ性能を少し犠牲にしますが、別のソリューションでは直列抵抗を使います。過電圧の場合、AD8422 への入力電流はアンプに安全な値に内部で制限されます。AD8422 入力は絶対最大定格のセクションに記載する規定値以内に維持する必要がありますが、保護抵抗の電圧降下 $I \times R$ により、システムが耐えることができる最大電圧が次式のように高くなります。

正入力信号の場合

$$V_{MAX_NEW} = (40\text{ V} + \text{負電源電圧}) + I_{IN} \times R_{PROTECT}$$

負入力信号の場合

$$V_{MIN_NEW} = (\text{正電源電圧} - 40\text{ V}) - I_{OUT} \times R_{PROTECT}$$

過電圧性能を、図 16、図 17、図 18、図 19 に示します。100 より大きいゲインと $\pm 2.5\text{ V}$ より低い電源電圧では、電源レールを超える過駆動電圧により、REF ピン電圧がある限り出力が反転します。

無線周波数干渉(RFI)

強い RF 信号が存在するアプリケーションでアンプが使われる場合には、RF の整流がしばしば問題になります。外乱が小さい DC オフセット電圧として現れることがあります。高周波信号は、図 64 に示すように計装アンプの入力に接続されたローパス RC 回路で除去することができます。

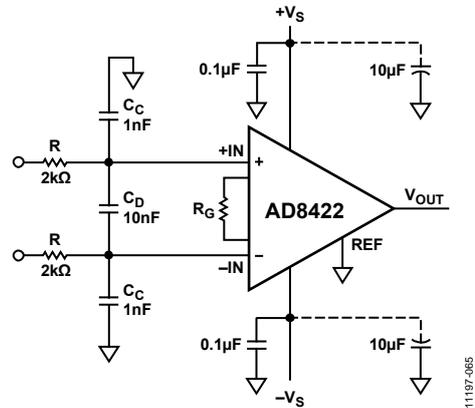


図 64.RFI の除去

このフィルタは、次式の関係を使って入力信号の帯域幅を制限します。

$$FilterFrequency_{DIFF} = \frac{1}{2\pi R(2C_D + C_C)}$$

$$FilterFrequency_{CM} = \frac{1}{2\pi RC_C}$$

ここで、 $C_D \geq 10 C_C$ 。

C_D は差動信号に有効で、 C_C は同相モード信号に有効です。R と C_C の値は、RFI を小さくするように選択する必要があります。正入力の $R \times C_C$ と負入力の $R \times C_C$ との不一致は、AD8422 の CMRR 性能を低下させます。 C_C の値より 1 桁大きい C_D の値を使うと、不一致の影響が小さくなるので、性能が改善されます。抵抗によりノイズが増えるので、選択する抵抗値とコンデンサ値は、ノイズ、高周波での入力インピーダンス、RF 耐性の間でトレードオフする必要があります。RFI フィルタに使用する抵抗は、入力保護に使用する抵抗と同じにすることができます。

アプリケーション情報

高精度ブリッジのコンディショニング

AD8422 は高い CMRR、低ドリフト、レール to レール出力を持つため、ホイートストン・ブリッジからのシグナル・コンディショニングに最適な選択肢になっています。適切な電源電圧で、ゲインとリファレンス・ピン電圧を調節してフルスケール・ブリッジ出力を 0 V~5 V のような所望の出力範囲に一致させることができます。

図 65 に、4 mA~20 mA 出力のブリッジ信号に変換する回路を示します。この回路では低消費電力高精度ディファレンス・アンプ AD8276 と、低消費電力でレール to レール入出力の過電圧保護オペアンプ ADA4096-2 を使っています。高精度ブリッジ回路では、オフセット誤差と温度誤差の補償に注意する必要があります。例えば、REF ピンの電圧を使ってブリッジ・オフセットを補償する場合、最大予想オフセットに対して動作範囲以内で AD8422 を動作させる必要があります。ゼロ調整ポテンショメータを含まない場合、正オペアンプ入力を 24.9 kΩ、10.7 kΩ 分圧器の中心 1.5 V に接続します。低い電源電圧を AD8276 と

ADA4096-2 に対して使用する場合、AD8276 の所望出力電圧が出力範囲内になるようにし、 V_L を ADA4096-2 の入出力範囲内にします。トランジスタは十分なブレイクダウン電圧と I_C を持つ必要があります。BC847 や 2N5210 のような低価格トランジスタが推奨されます。

プロセス制御アナログ入力

プログラマブル・ロジック・コントローラ (PLC) や分散型制御システム (DCS) のようなプロセス制御システムでは、一般にアナログ変数は 4 mA~20 mA や ± 10 V などのように標準の数種類の変数は、0 V~5 V のような特定の ADC 入力範囲に合わせるために増幅、減衰、レベル・シフトされます。図 66 の回路に、1 個の AD8422 を使って実現できる 1 つの方法を示します。AD8422 は低消費電力で、過電圧保護機能を持ち、高精度であるため、プロセス制御アプリケーションに最適です。さらに高入力インピーダンス、低バイアス電流、低電流ノイズであるため、誤差増最小でソース抵抗を大きくすることができます。

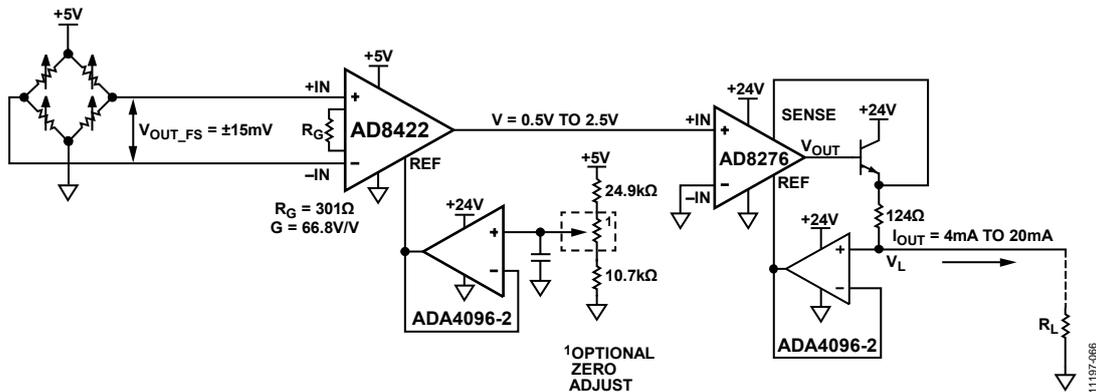


図 65. 4 mA~20 mA 出力のブリッジ回路

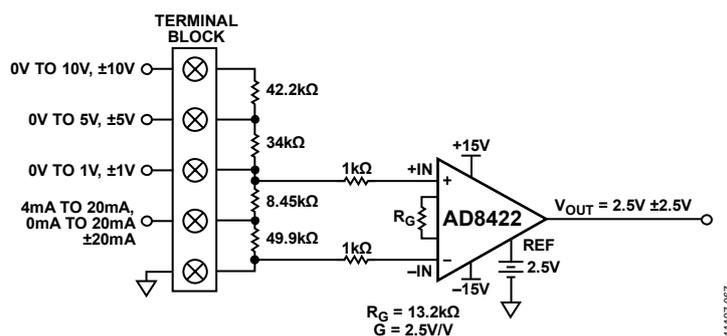


図 66. プロセス制御アナログ入力

外形寸法

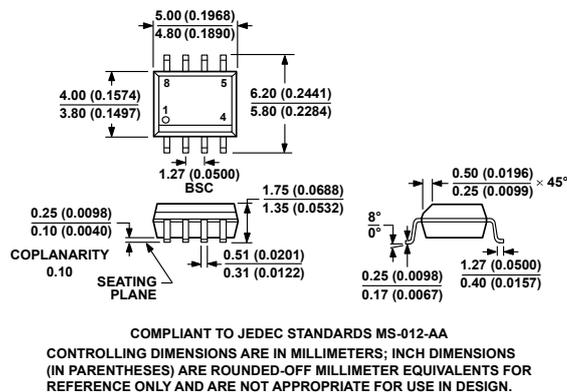


図 67.8 ピン標準スモール・アウトライン・パッケージ [SOIC_N]
 ナローボディ
 (R-8)
 寸法: mm (インチ)

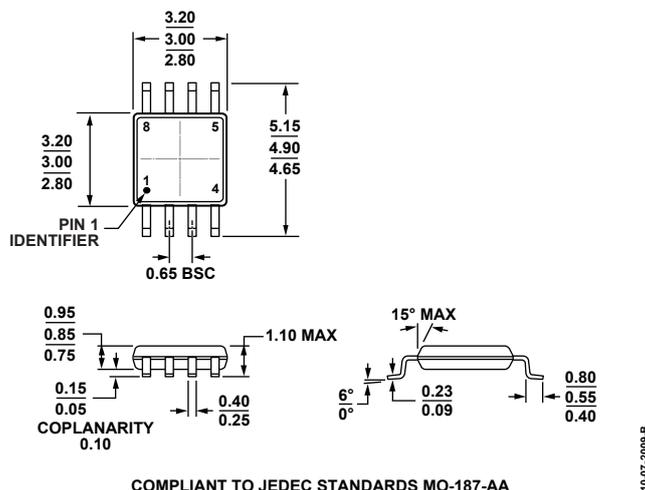


図 68.8 ピン・ミニ・スモール・アウトライン・パッケージ [MSOP]
 (RM-8)
 寸法: mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option	Branding
AD8422ARZ	-40°C to +85°C	8-Lead SOIC_N, Standard Grade	R-8	
AD8422ARZ-R7	-40°C to +85°C	8-Lead SOIC_N, Standard Grade, 7" Tape and Reel,	R-8	
AD8422ARZ-RL	-40°C to +85°C	8-Lead SOIC_N, Standard Grade, 13" Tape and Reel	R-8	
AD8422BRZ	-40°C to +85°C	8-Lead SOIC_N, High Performance Grade	R-8	
AD8422BRZ-R7	-40°C to +85°C	8-Lead SOIC_N, High Performance Grade, 7" Tape and Reel	R-8	
AD8422BRZ-RL	-40°C to +85°C	8-Lead SOIC_N, High Performance Grade, 13" Tape and Reel	R-8	
AD8422ARMZ	-40°C to +85°C	8-Lead MSOP, Standard Grade	RM-8	Y4U
AD8422ARMZ-R7	-40°C to +85°C	8-Lead MSOP, Standard Grade, 7" Tape and Reel,	RM-8	Y4U
AD8422ARMZ-RL	-40°C to +85°C	8-Lead MSOP, Standard Grade, 13" Tape and Reel	RM-8	Y4U
AD8422BRMZ	-40°C to +85°C	8-Lead MSOP, High Performance Grade	RM-8	Y4V
AD8422BRMZ-R7	-40°C to +85°C	8-Lead MSOP, High Performance Grade, 7" Tape and Reel	RM-8	Y4V
AD8422BRMZ-RL	-40°C to +85°C	8-Lead MSOP, High Performance Grade, 13" Tape and Reel	RM-8	Y4V

¹ Z = RoHS 準拠製品。