

特長

出力周波数範囲：700~2700MHz
 変調帯域幅：DC~160MHz（大信号BW）
 1dB出力圧縮：5.6dBm@2140MHz
 出力ディスエーブル機能：-50dBm未満の出力（<50ns）
 ノイズ・フロア：-156dBm/Hz
 位相直交誤差：0.3度@2140MHz
 振幅バランス：0.1dB
 単電源：4.75~5.5V
 AD8345/AD8346とピン互換
 16ピン・パドル露出型TSSOPパッケージ

アプリケーション

セルラ/PCS通信システム・インフラ
 WCDMA/CDMA2000/PCS/GSM/EDGE
 ワイヤレスLAN/ワイヤレス・ローカル・ループ
 LMDS/ブロードバンド・ワイヤレス・アクセス・システム

機能ブロック図

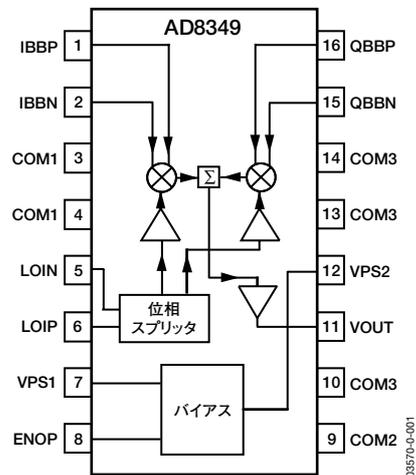


図1

概要

AD8349は、700~2700MHzで使用するシリコン・モノリシックRF直交変調器（クワドラチャ・モジュレータ）です。優れた位相精度と振幅バランスにより、通信システム向けの高性能なダイレクトRF変調が可能です。

差動LO入力信号をバッファリングした後、多相相スプリッタで同相（I）信号と直交位相（Q）信号に分割します。2つのLO信号をさらにバッファリングしてから、2つのギルバート・セル・ミキサーで、対応するIチャンネルとQチャンネルのベースバンド信号にミキシングします。その後、ミキサーの出力を出力アンプで加算します。出力アンプは、50Ωの負荷を駆動するように設計されています。

ENOPピンに制御パルスを印加することによって、50ns以内でRF出力のオン/オフ切替えができます。

AD8349は、GSM、CDMA、WCDMA基地局などのデジタル・コミュニケーション・システムや、QPSKまたはQAMブロードバンド・ワイヤレス・アクセス・トランスミッタにおけるダイレクト/RF変調器として使用できます。高いダイナミック・レンジと優れた変調精度によって、複雑な変調フォーマットを使うローカル多地点配信サービス（LMDS）で利用できる完備なIF変調器になります。

AD8349は、アナログ・デバイセズの高度な相補シリコン・バイポーラ・プロセスで製造されており、16ピンのパドル露出型TSSOPパッケージを採用しています。性能は、-40~+85℃の温度範囲で仕様規定されています。

AD8349

目次

仕様	3	出力イネーブル	17
絶対最大定格	5	ベースバンドDACとのインターフェース	18
ESDに関する注意	5	AD9777とのインターフェース	18
ピン配置と機能の説明	6	バイアスとフィルタ処理	18
等価回路	7	不要なサイドバンド・リークの低減	19
代表的な性能特性	8	LOフィードスルーの低減	19
回路の説明	14	サイドバンド抑制とLOフィードスルーの温度特性	20
概要	14	ベースバンド駆動レベルとシングル・サイドバンド性能との関係	20
LOインターフェース	14	3次高調波歪みの改善	20
V/Iコンバータ	14	アプリケーション	21
ミキサ	14	3GPP WCDMAのシングル・キャリア・アプリケーション	21
D/Sアンプ	14	WCDMAのマルチキャリア・アプリケーション	21
バイアス回路	14	GSM/EDGEアプリケーション	22
出力イネーブル	14	ハンド処理について	23
基本的な接続	15	PLLによるLOの生成	23
ベースバンドI入力とQ入力	15	送信DACのオプション	23
シングルエンド・ベースバンド駆動	15	評価用ボード	24
LO入力駆動レベル	16	特性評価用セットアップ	26
周波数範囲	16	SSBセットアップ	26
LO入力インピーダンスのマッチング	16	外形寸法	27
シングルエンドLO駆動	17	オーダー・ガイド	27
RF出力	17		

改訂履歴

11/04—Data Sheet Changed from Rev. 0 to Rev. A

Changes to Figure 25 through Figure 30	11
Changes to Figure 37 through Figure 39	13
Change to WCDMA MultiCarrier Application section	21
Change to Figure 60 and Figure 61	21

11/03—Revision 0: Initial Version

仕様

特に指定のない限り、VS=5V、周囲温度 (TA) =25°C、LO=-6dBm、I/Q入力=1.2Vp-p差動正弦波 (400mV DCバイアスでの直交)、ベースバンド周波数=1MHz、LOソース・インピーダンスとRF出力負荷インピーダンスは50Ω。

表1

パラメータ	条件	Min	Typ	Max	単位
動作周波数		700		2700	MHz
LO=900MHz 出力パワー 出力P1 dB キャリア・フィードスルー サイドバンド抑制 3次高調波 ¹ 出力IP3 直交誤差 I/Q振幅バランス ノイズ・フロア	$P_{OUT} - (F_{LO} + (3 \times F_{BB}))$ 、 $P_{OUT} = 4\text{dBm}$ $F1_{BB} = 3\text{MHz}$ 、 $F2_{BB} = 4\text{MHz}$ 、 $P_{OUT} = -4.2\text{dBm}$	1.5	4 7.6	6	dBm dBm
GSMサイドバンド・ノイズ	LOからのオフセット=20MHz、 全BB入力は400mVのDCバイアスのみ LOからのオフセット=20MHz、 BB入力=1.2Vp-p差動 (400mV DC) LO=884.8MHz、LOからのオフセット=6MHz、 $P_{OUT} = 2\text{dBm}$		-45 -35 -39 21 1.9 0.1 -155	-30 -31 -36 dBm 度 dB	dBc dBc dBc dBm dB dBm/Hz
LO=1900MHz 出力パワー 出力P1 dB キャリア・フィードスルー サイドバンド抑制 3次高調波 ¹ 出力IP3 直交誤差 I/Q振幅バランス ノイズ・フロア	$P_{OUT} - (F_{LO} + (3 \times F_{BB}))$ 、 $P_{OUT} = 3.8\text{dBm}$ $F1_{BB} = 3\text{MHz}$ 、 $F2_{BB} = 4\text{MHz}$ 、 $P_{OUT} = -4.5\text{dBm}$	0	3.8 6.8	6	dBm dBm
GSMサイドバンド・ノイズ	LOからのオフセット=20MHz、 全BB入力は400mVのDCバイアスのみ LOからのオフセット=20MHz、 BB入力=1.2Vp-p差動 (400mV DC) LO=1960MHz、LOからのオフセット=6MHz、 $P_{OUT} = 2\text{dBm}$		-38 -40 -37 22 0.7 0.1 -156	-36 -36 -36 dBm 度 dB	dBc dBc dBc dBm dB dBm/Hz
LO=2140MHz 出力パワー 出力P1 dB キャリア・フィードスルー サイドバンド抑制 3次高調波 ¹ 出力IP3 直交誤差 I/Q振幅バランス ノイズ・フロア	$P_{OUT} - (F_{LO} + (3 \times F_{BB}))$ 、 $P_{OUT} = 2.4\text{dBm}$ $F1_{BB} = 3\text{MHz}$ 、 $F2_{BB} = 4\text{MHz}$ 、 $P_{OUT} = -6.5\text{dBm}$	-2	2.4 5.6	5.1	dBm dBm
WCDMAノイズ・フロア	LOからのオフセット=20MHz、 全BB入力は400mVのDCバイアスのみ LOからのオフセット=20MHz、 BB入力=1.2Vp-p差動 (400mV DC) LO=2140MHz、LOからのオフセット=30MHz、 $P_{CHAN} = 17.3\text{dBm}$		-42 -43 -37 19 0.3 0.1 -156	-30 -36 -36 dBm 度 dB	dBm dBc dBc dBm dB dBm/Hz
LO入力 LO駆動レベル 公称インピーダンス 入力リターン損失	ピンLOIPとLOIN 特性評価はtyp値レベルで実行 1:1バランによって駆動、LO=2140MHz	-10	-6 50	0	dBm Ω
ベースバンド入力 I入力とQ入力のバイアス・レベル 入力バイアス電流 入力オフセット電流 帯域幅 (0.1dB)	ピンIBBP、IBBN、QBBP、QBBN				dB
帯域幅 (3dB)	LO=1500MHz、 ベースバンド入力=600mVp-p正弦波 (400mV DC) LO=1500MHz、 ベースバンド入力=600mVp-p正弦波 (400mV DC) LO=1500MHz、 ベースバンド入力=600mVp-p正弦波 (400mV DC) LO=1500MHz、 ベースバンド入力=600mVp-p正弦波 (400mV DC)		400 11 1.8 10 24 160 340		mV μA μA MHz MHz MHz MHz

AD8349

パラメータ	条件	Min	Typ	Max	単位
出カイナーブル	ピンENOP				
オフ・アイソレーション	ENOPローレベル		-78	-50	dBm
ターンオン・セトリング・タイム	ENOPローからハイ (エンベロープの90%)		20		ns
ターンオフ・セトリング・タイム	ENOPハイからロー (エンベロープの10%)		50		ns
ENOPハイレベル (ロジック1)		2.0			V
ENOPローレベル (ロジック0)				0.8	V
電源	ピンVPS1とVPS2				
電圧		4.75		5.5	V
電源電流	ENOP=ハイレベル		135	150	mA
	ENOP=ローレベル		130	145	mA

¹ シングル・サイドバンド (SSB) のパワーを基準にした3次高調波の振幅は、ベースバンド駆動レベルの減少とともに減少します (図19、図20、図21を参照)。

絶対最大定格

表2

パラメータ	定格
電源電圧VPOS	5.5V
IBBP、IBBN、QBBP、QBBN	0V、2.5V
LOIPとLOIN	10dBm
内部消費電力	800mW
θ_{JA} (露出パドルのハンダ付けあり)	30°C/W
最大ジャンクション温度	125°C
動作温度範囲	-40~+85°C
保存温度範囲	-65~+150°C

絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

注意

ESD（静電放電）の影響を受けやすいデバイスです。人体や試験機器には4000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



AD8349

ピン配置と機能の説明



図2

表3. ピン機能の説明

ピン番号	記号	説明	等価回路
1, 2 15, 16	IBBP, IBBN, QBPN, QBBP	同相および直交のベースバンド差動入力。これらは高インピーダンス入力であるため、約400mVにDCバイアスし、低インピーダンス源から駆動する必要があります。仕様で用いられている公称AC信号振幅は、各ピンで600mV _{p-p} です (100~700mV)。これによって400mVにDCバイアスされた1.2V _{p-p} の差動駆動が得られます。入力には内部バイアスされていないので、外付けのバイアス回路が必要です。	回路A
3, 4	COM1	LO位相スプリッタとLOバッファ用の共通ピン。COM1、COM2、COM3は、低インピーダンス・パスによってすべてグラウンド・プレーンに接続してください。	回路B
5, 6	LOIN, LOIP	差動LO入力。V _S =5.0Vの場合、内部で約1.8VにDCバイアスされます。LOピンはACカップリングする必要があります。シングルエンド駆動が可能です。性能は低下します。	
7	VPS1	LOバイアス・セルとバッファ用の正側電源電圧 (4.75~5.5V)。VPS1とVPS2は同じ電源に接続してください。十分な外部バイパスを得るには、VPS1とグラウンドの間に0.1μFと100pFのコンデンサを接続します。	回路C
8	ENOP	出力イネーブル。このピンを使用して、RF出力をイネーブル/ディスエーブルにできます。通常動作では、ハイ・ロジック・レベルに接続します。出力をディスエーブルにするには、ロー・ロジック・レベルに接続します。	
9	COM2	出力アンプ用の共通ピン。COM1、COM2、COM3は、低インピーダンス・パスによってすべてグラウンド・プレーンに接続してください。	回路D
10, 13, 14	COM3	V/Iコンバータとミキサー・コアの入力に対する共通ピン。COM1、COM2、COM3は、低インピーダンス・パスによってすべてグラウンド・プレーンに接続してください。	
11	VOUT	デバイス出力。内部で50ΩにバイアスされたシングルエンドのRF出力。ピンは負荷にACカップリングする必要があります。	
12	VPS2	ベースバンド入力V/Iコンバータ、ミキサー・コア、バンド・ギャップ・リファレンス、出力アンプに対する正側電源電圧 (4.75~5.5V)。VPS1とVPS2は同じ電源に接続してください。十分な外部バイパスを得るには、VPS2とグラウンドの間に0.1μFと100pFのコンデンサを接続します。	

等価回路

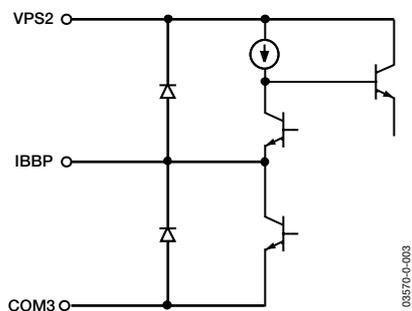


図3. 回路A

03570-0-003

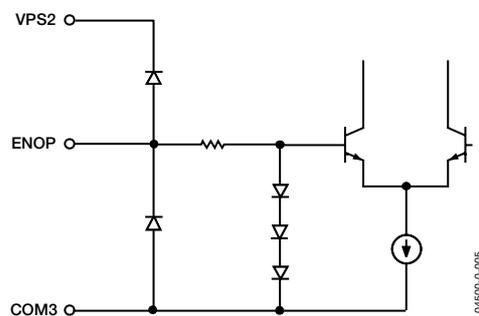


図5. 回路C

04500-0-005

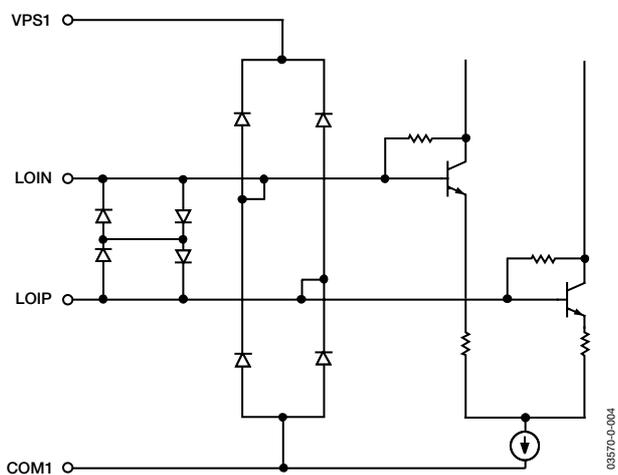


図4. 回路B

03570-0-004

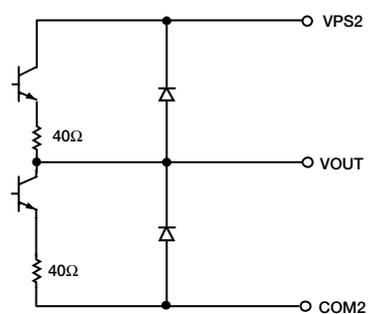


図6. 回路D

03570-0-006

代表的な性能特性

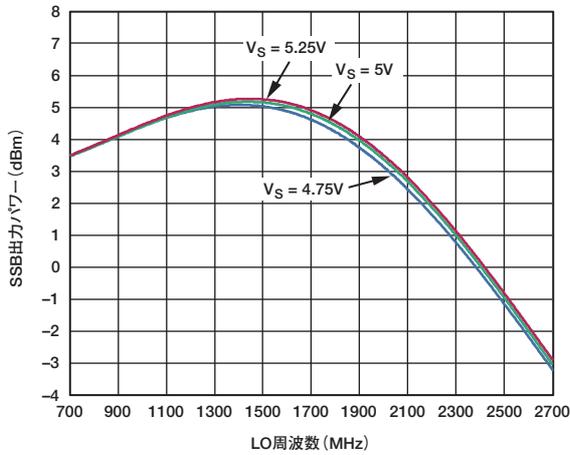


図7. LO周波数 (F_{LO}) 対 シングル・サイドバンド (SSB) 出力パワー (P_{OUT}) (IとQの入力をベースバンド周波数 (F_{BB}) = 1MHzで直交駆動、IとQの入力は1.2Vp-p差動、 $T_A=25^\circ C$)

03570-0-007

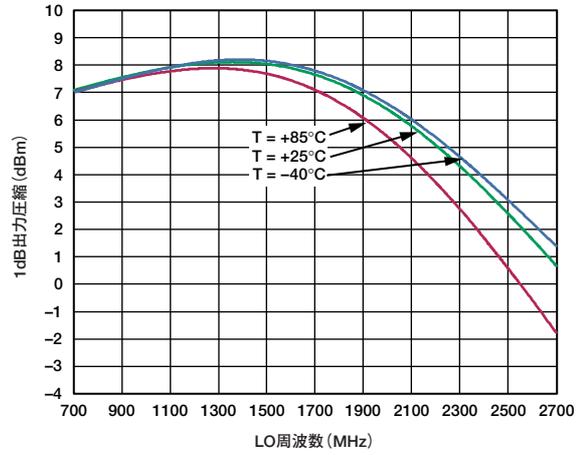


図10. F_{LO} 対 SSB出力1dB圧縮ポイント(OP1dB) ($F_{BB}=1MHz$ 、IとQの入力を直交駆動、 $T_A=25^\circ C$)

03570-0-010

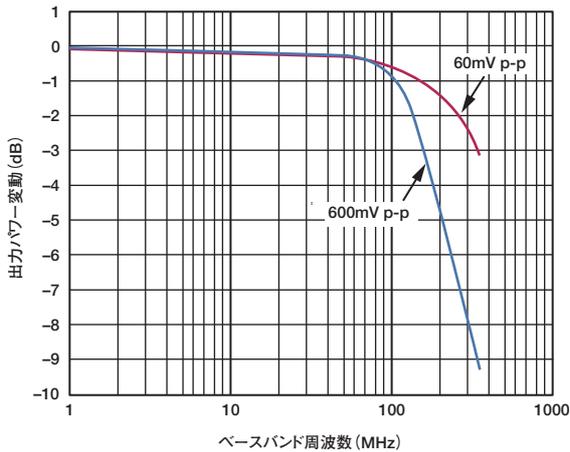


図8. IとQの入力帯域幅を1MHzでのゲインに正規化 ($F_{LO}=1500MHz$ 、 $T_A=25^\circ C$)

03570-0-008

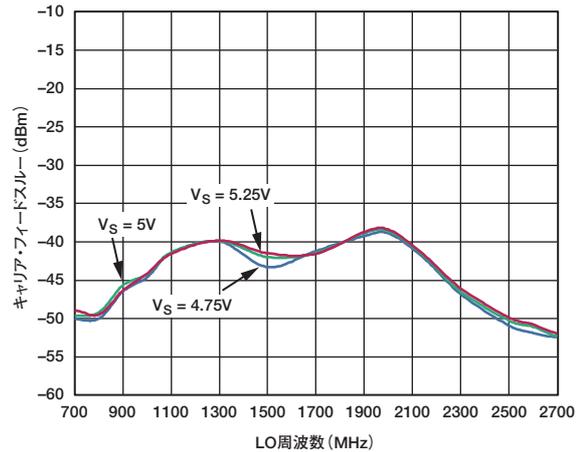


図11. F_{LO} 対 キャリア・フィードスルー ($F_{BB}=1MHz$ 、IとQの入力を1.2Vp-p差動で直交駆動、 $T_A=25^\circ C$)

03570-0-011

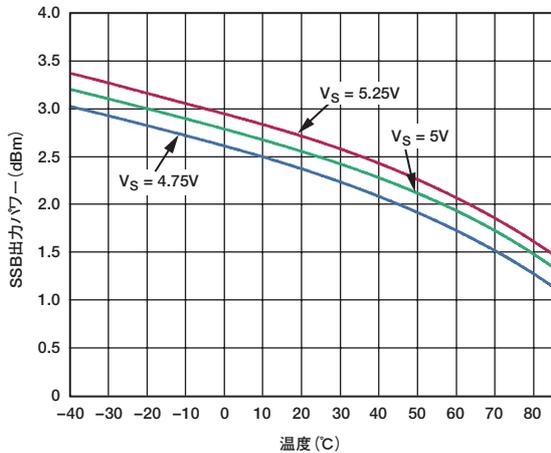


図9. SSB P_{OUT} の温度特性 ($F_{LO}=2140MHz$ 、 $F_{BB}=1MHz$ 、IとQの入力を1.2Vp-p差動で直交駆動)

03570-0-009

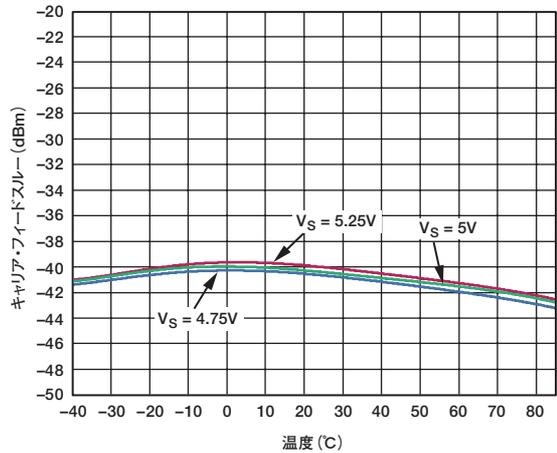


図12. キャリア・フィードスルーの温度特性 ($F_{LO}=2140MHz$ 、 $F_{BB}=1MHz$ 、IとQの入力を1.2Vp-p差動で直交駆動、 $T_A=25^\circ C$)

03570-0-012

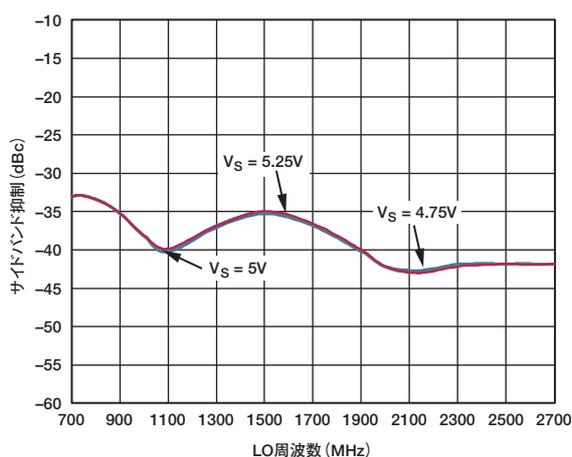


図13. F_{LO} 対 サイドバンド抑制 ($F_{BB}=1\text{MHz}$ 、 I と Q の入力を 1.2Vp-p 差動で直交駆動、 $T_A=25^\circ\text{C}$)

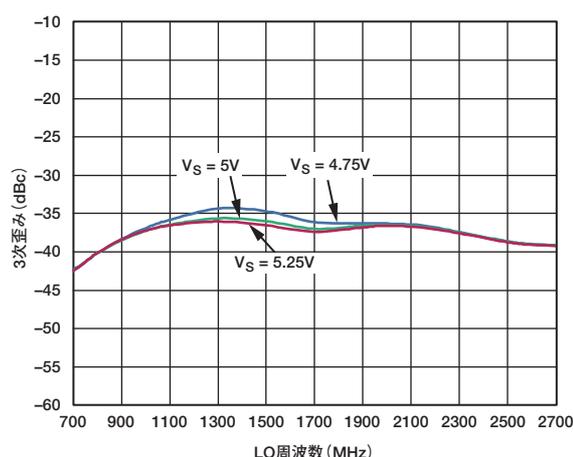


図16. F_{LO} 対 3次歪み ($F_{BB}=1\text{MHz}$ 、 I と Q の入力を 1.2Vp-p 差動で直交駆動、 $T_A=25^\circ\text{C}$)

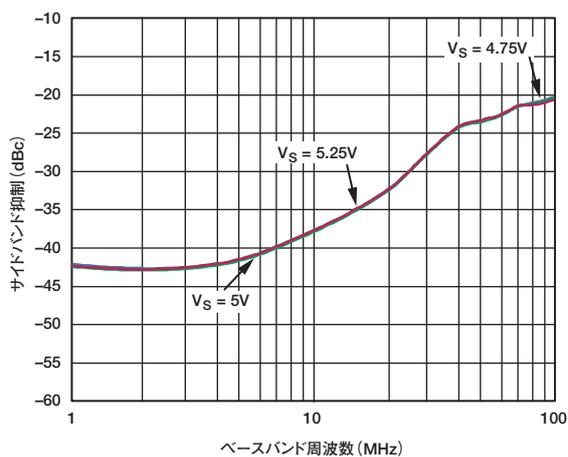


図14. F_{BB} 対 サイドバンド抑制 ($F_{LO}=2140\text{MHz}$ 、 I と Q の入力を 1.2Vp-p 差動で直交駆動、 $T_A=25^\circ\text{C}$)

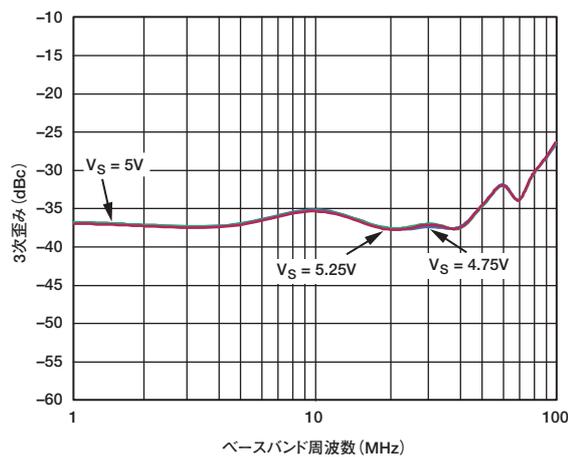


図17. F_{BB} 対 3次歪み ($F_{LO}=2140\text{MHz}$ 、 I と Q の入力を 1.2Vp-p 差動で直交駆動、 $T_A=25^\circ\text{C}$)

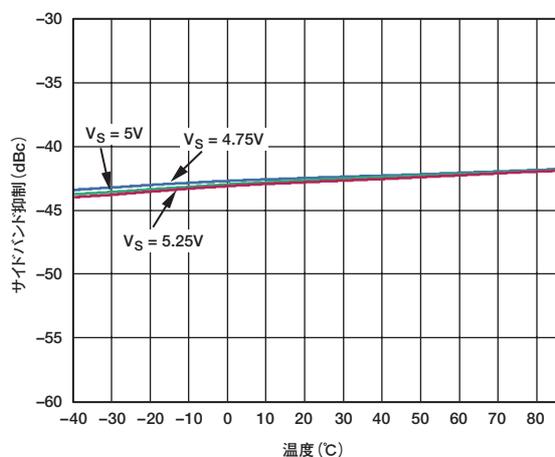


図15. サイドバンド抑制の温度特性 ($F_{LO}=2140\text{MHz}$ 、 $F_{BB}=1\text{MHz}$ 、 I と Q の入力を 1.2Vp-p 差動で直交駆動)

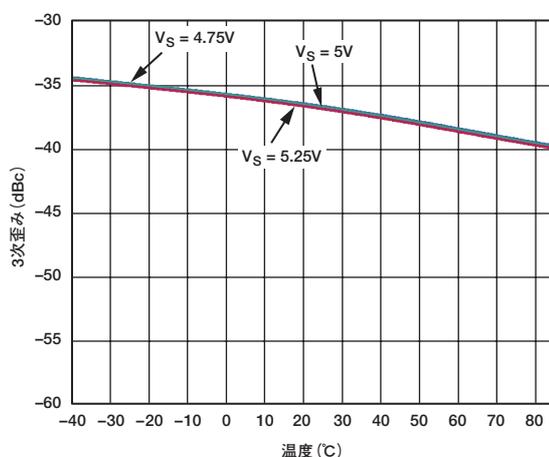


図18. 3次歪みの温度特性 ($F_{LO}=2140\text{MHz}$ 、 $F_{BB}=1\text{MHz}$ 、 I と Q の入力を 1.2Vp-p 差動で直交駆動)

AD8349

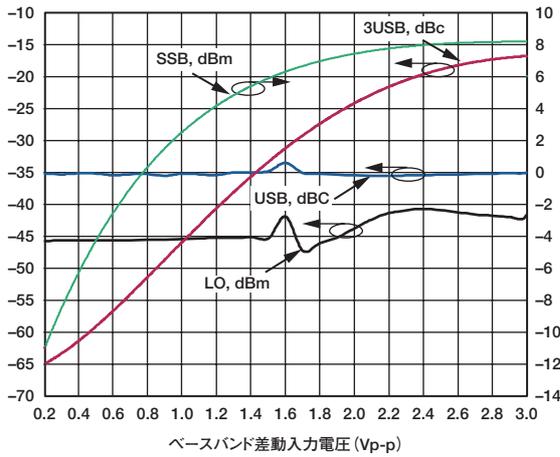


図19. ベースバンド差動入力レベル 対 3次歪み (3USB)、キャリア・フィードスルー、サイドバンド抑制、SSB P_{OUT} ($F_{LO}=900\text{MHz}$ 、 $F_{BB}=1\text{MHz}$ 、IとQの入力を直交駆動、 $T_A=25^\circ\text{C}$)

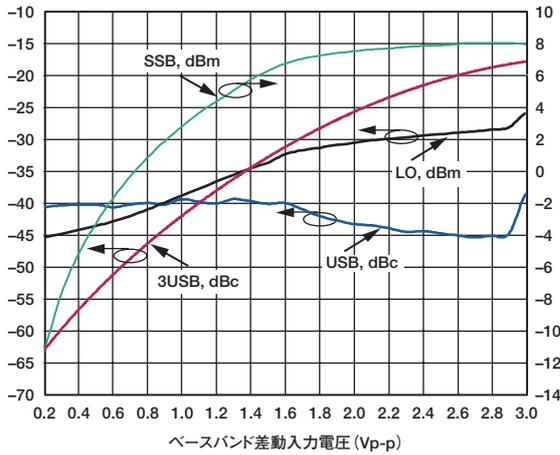


図20. ベースバンド差動入力レベル 対 3次歪み (3USB)、キャリア・フィードスルー、サイドバンド抑制、SSB P_{OUT} ($F_{LO}=1900\text{MHz}$ 、 $F_{BB}=1\text{MHz}$ 、IとQの入力を直交駆動、 $T_A=25^\circ\text{C}$)

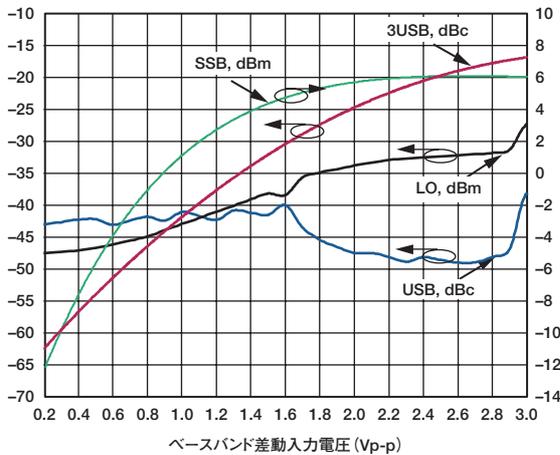


図21. ベースバンド差動入力レベル 対 3次歪み (3USB)、キャリア・フィードスルー、サイドバンド抑制、SSB P_{OUT} ($F_{LO}=2140\text{MHz}$ 、 $F_{BB}=1\text{MHz}$ 、IとQの入力を直交駆動、 $T_A=25^\circ\text{C}$)

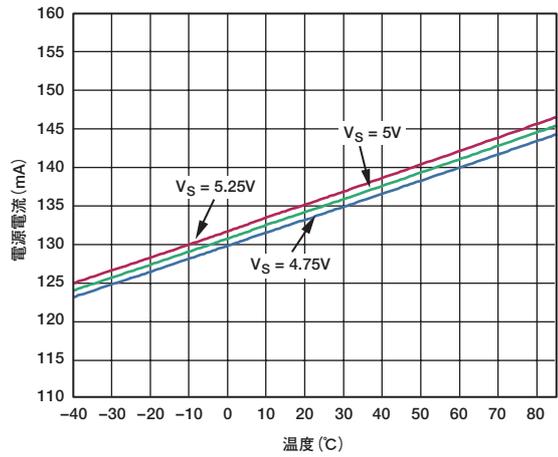


図22. 電源電流の温度特性

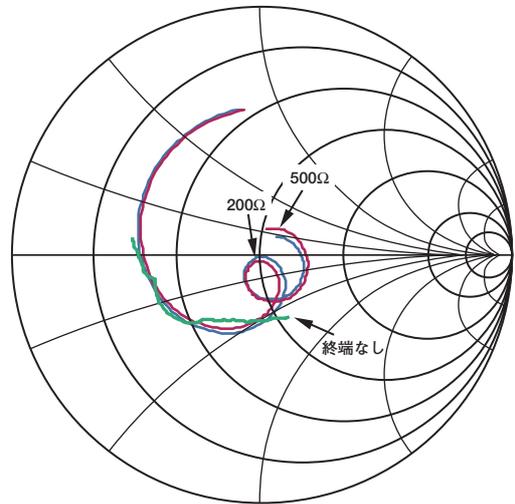


図23. LOIPポート S_{11} のスミス・チャート (LOINピンをグラウンドにAC結合)、バランと外部終端抵抗を接続したときのカーブも表示 ($T_A=25^\circ\text{C}$)

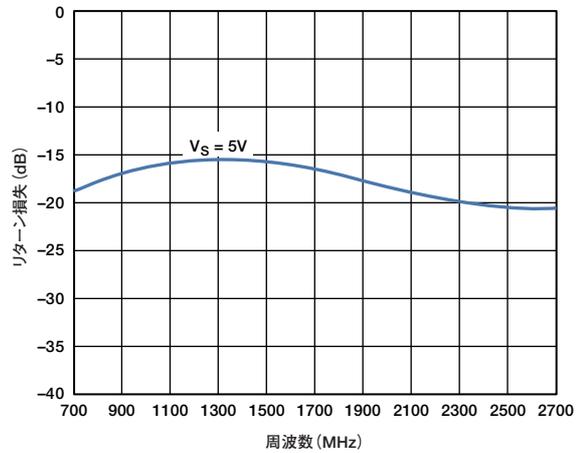


図24. V_{OUT} 出力のリターン損失/ S_{22} ($T_A=25^\circ\text{C}$)

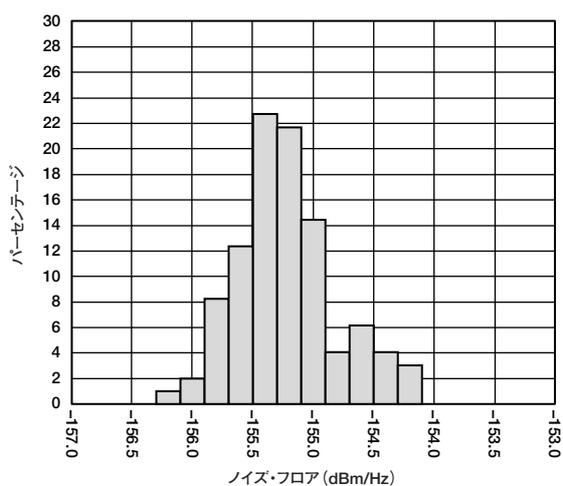


図25. $F_{LO}=900\text{MHz}$ における20MHzオフセット・ノイズ・フロア分布 (BB入力はAC信号なしの400mVバイアスのみ、 $T_A=25^\circ\text{C}$)

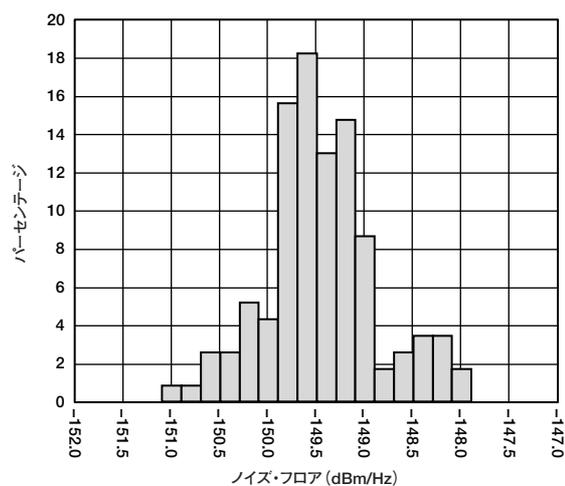


図28. $F_{LO}=940\text{MHz}$ における20MHzオフセット・ノイズ・フロア分布 ($F_{BB}=1\text{MHz}$ 、IとQの入力を1.2Vp-pで直交駆動、 $T_A=25^\circ\text{C}$)

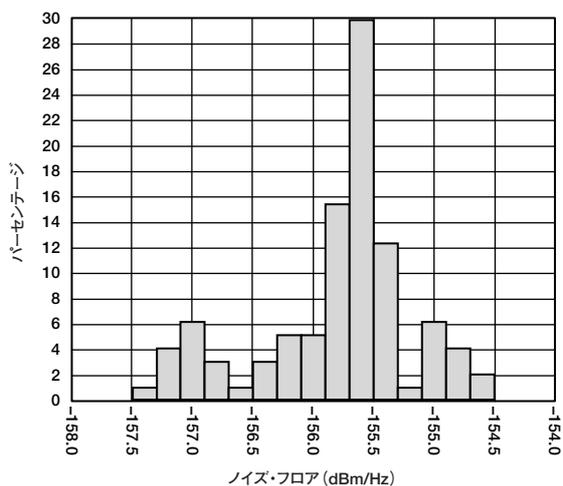


図26. $F_{LO}=1900\text{MHz}$ における20MHzオフセット・ノイズ・フロア分布 (BB入力はAC信号なしの400mVバイアスのみ、 $T_A=25^\circ\text{C}$)

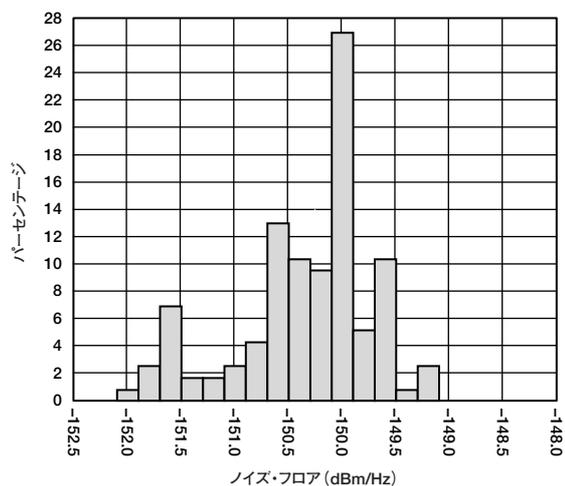


図29. $F_{LO}=1960\text{MHz}$ における20MHzオフセット・ノイズ・フロア分布 ($F_{BB}=1\text{MHz}$ 、IとQの入力を1.2Vp-pで直交駆動、 $T_A=25^\circ\text{C}$)

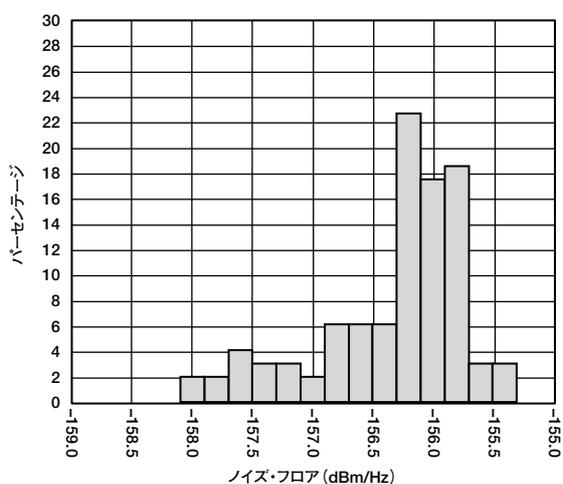


図27. $F_{LO}=2140\text{MHz}$ における20MHzオフセット・ノイズ・フロア分布 (BB入力はAC信号なしの400mVバイアスのみ、 $T_A=25^\circ\text{C}$)

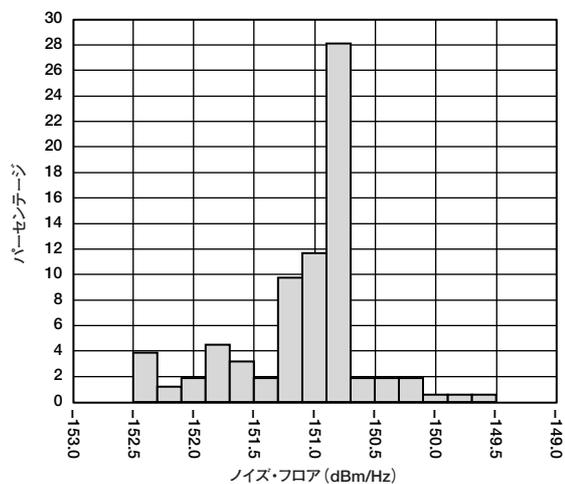


図30. $F_{LO}=2140\text{MHz}$ における20MHzオフセット・ノイズ・フロア分布 ($F_{BB}=1\text{MHz}$ 、IとQの入力を1.2Vp-pで直交駆動、 $T_A=25^\circ\text{C}$)

AD8349

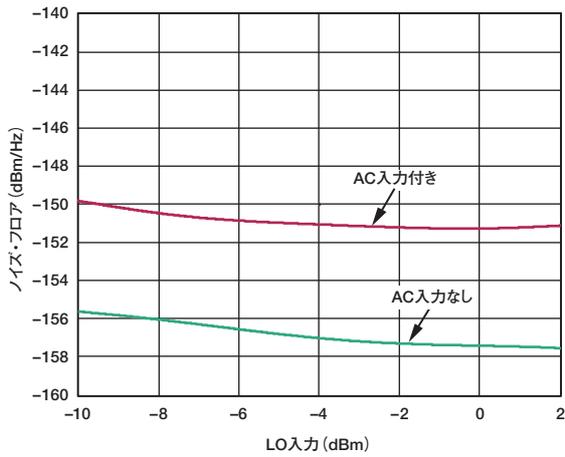


図31. LO入力パワー 対 20MHzオフセット・ノイズ・フロア ($F_{LO}=2140\text{MHz}$ 、 $T_A=25^\circ\text{C}$)

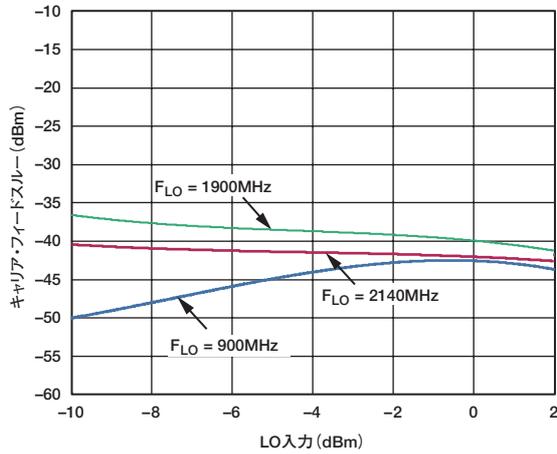


図32. LO入力パワー 対 キャリア・フィードスルー ($F_{BB}=1\text{MHz}$ 、IとQの入力を1.2Vp-p差動で直交駆動、 $T_A=25^\circ\text{C}$)

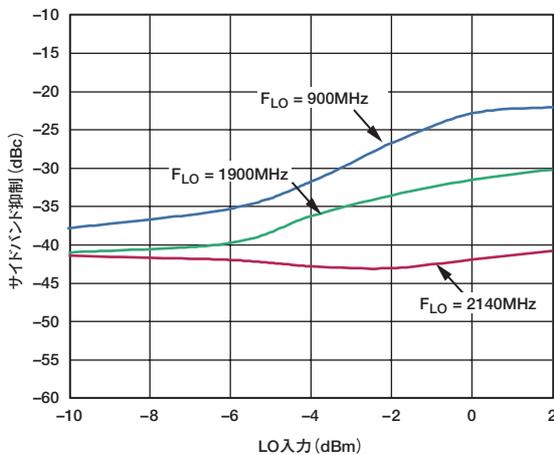


図33. LO入力パワー 対 サイドバンド抑制 ($F_{BB}=1\text{MHz}$ 、IとQの入力を1.2Vp-p差動で直交駆動、 $T_A=25^\circ\text{C}$)

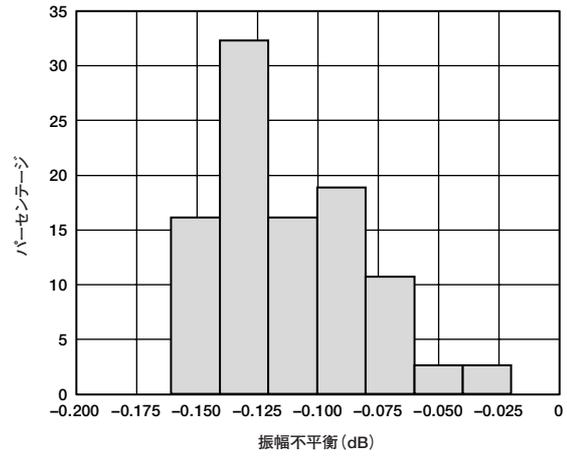


図34. IとQの入力の振幅不平衡分布 ($F_{LO}=2140\text{MHz}$ 、 $F_{BB}=1\text{MHz}$ 、IとQの入力を1.2Vp-p差動で直交駆動、 $T_A=25^\circ\text{C}$)

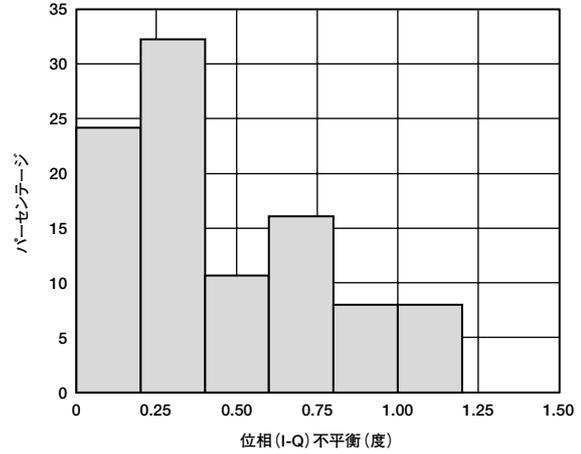


図35. IとQの入力の直交位相不平衡分布 ($F_{LO}=2140\text{MHz}$ 、 $F_{BB}=1\text{MHz}$ 、IとQの入力を1.2Vp-p差動で直交駆動、 $T_A=25^\circ\text{C}$)

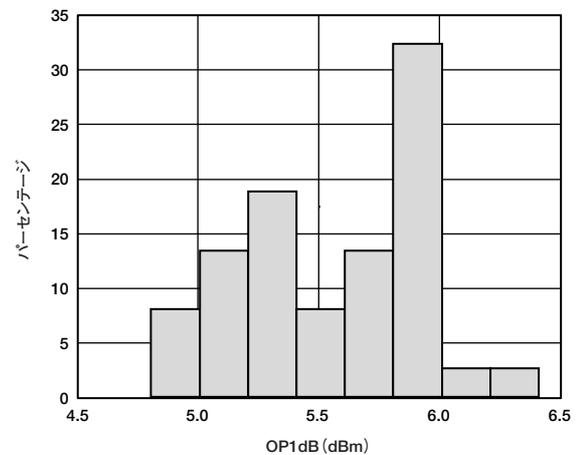


図36. OP1dB分布 ($F_{LO}=2140\text{MHz}$ 、 $F_{BB}=1\text{MHz}$ 、IとQの入力を直交駆動、 $T_A=25^\circ\text{C}$)

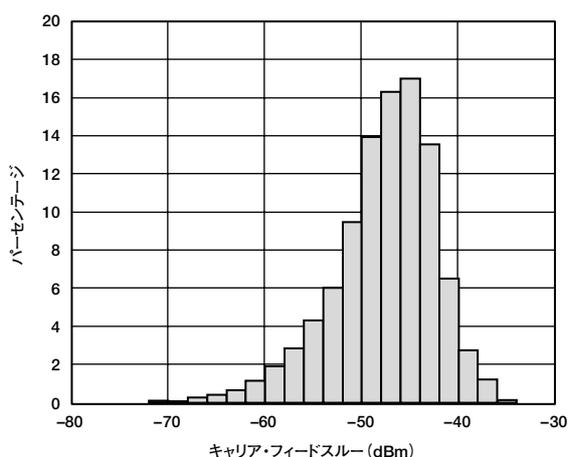


図37. $F_{LO}=900\text{MHz}$ におけるキャリア・フィードスルー分布 ($F_{BB}=1\text{MHz}$ 、IとQの入力を1.2Vp-pで直交駆動、 $T_A=25^\circ\text{C}$)

03570-0-039

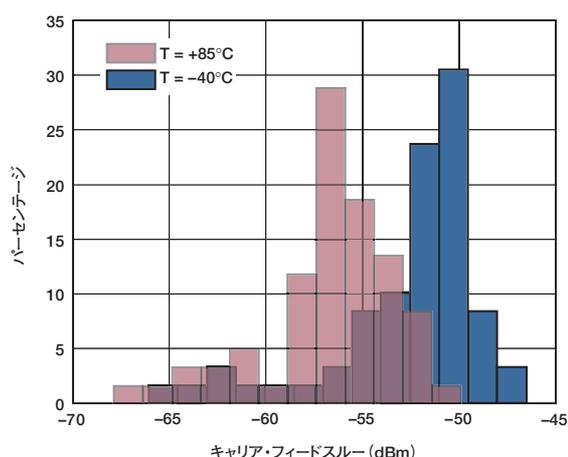


図40. 温度範囲の両極におけるキャリア・フィードスルー分布 ($T_A=25^\circ\text{C}$ でキャリア・フィードスルーを -65dBm 未満にNULL調整した後。 $F_{LO}=2140\text{MHz}$ 、IとQの入力は400mVのバイアス)

03570-0-037

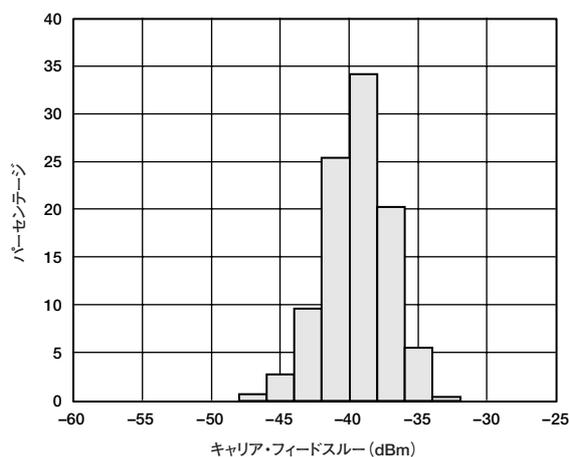


図38. $F_{LO}=1900\text{MHz}$ におけるキャリア・フィードスルー分布 ($F_{BB}=1\text{MHz}$ 、IとQの入力を1.2Vp-pで直交駆動、 $T_A=25^\circ\text{C}$)

03570-0-040

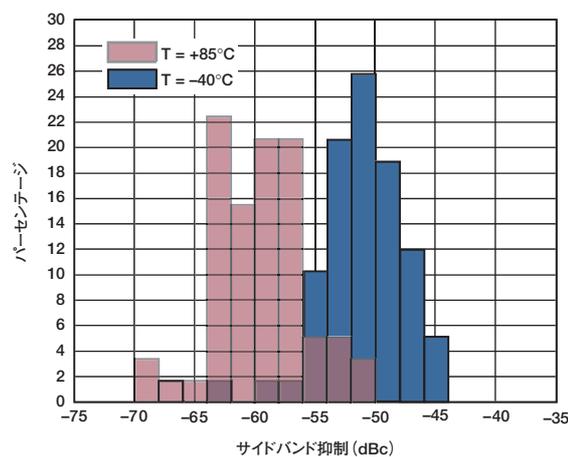


図41. 温度範囲の両極におけるサイドバンド抑制分布 ($T_A=25^\circ\text{C}$ でサイドバンド抑制を -50dBc 未満にNULL調整した後。 $F_{LO}=2140\text{MHz}$ 、 $F_{BB}=1\text{MHz}$ 、IとQの入力は400mVでバイアス)

03570-0-038

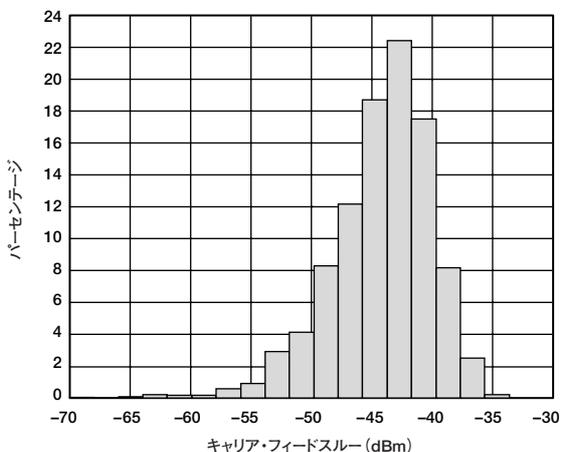


図39. $F_{LO}=2140\text{MHz}$ におけるキャリア・フィードスルー分布 ($F_{BB}=1\text{MHz}$ 、IとQの入力を1.2Vp-pで直交駆動、 $T_A=25^\circ\text{C}$)

03570-0-041

AD8349

回路の説明

概要

AD8349は、局部発振器（LO）インターフェース、ベースバンド電圧／電流（V/I）コンバータ、ミキサー、差動／シングルエンド（D/S）アンプ、バイアス回路の5つの部分に分けられます。デバイスの詳細なブロック図を図42に示します。

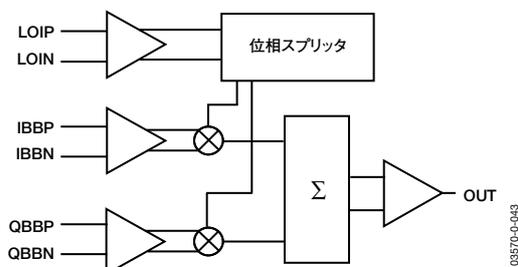


図42. AD8349のブロック図

LOインターフェースは、90度の位相差をもつ2つのLO信号を生成し、2つのミキサーを直交で駆動します。ベースバンド信号はV/Iコンバータによって電流に変換され、2つのミキサーに供給されます。ミキサーの出力はそれぞれ結合され、50Ωの出力インターフェースを構成する差動／シングルエンド・アンプに供給されます。バイアス回路で各部へのリファレンス電流が生成されます。さらに、50ns以内で出力のオン／オフ切替えが可能な出力イネーブル・ピン（ENOP）によって、RF出力が制御されます。以下、各部について詳しく説明します。

LOインターフェース

LOインターフェースは、バッファ・アンプと多相位相スプリッタを交互に配置した段で構成されています。入力バッファには、LO信号源がLOIPとLOINを駆動するための50Ωの終端がなされています。また、このバッファでLO信号振幅を増大させ、位相スプリッタを駆動します。位相スプリッタはRC多相ネットワークで構成されており、これにより、正確な直交位相関係にある2つのLO信号を生成します。その後、各LO信号はバッファ・アンプを通過しますが、一方位相スプリッタで発生した信号損失も補正します。この2つの信号はもう1つの位相スプリッタを通過し、動作周波数の全域にわたって直交精度を向上させます。2番目の位相スプリッタの出力は、ミキサーのLO入力用のドライバ・アンプに供給されます。

V/Iコンバータ

ベースバンド入力ピンに印加される差動ベースバンド入力電圧は、差動電圧／電流変換を実行する2つのオペアンプに供給されます。その後、これらのオペアンプの差動出力電流は、それぞれのミキサーに供給されます。

ミキサー

AD8349には2つのダブル・バランス型ミキサーがあり、1つは同相チャンネル（Iチャンネル）用、もう1つは直交チャンネル（Qチャンネル）用です。いずれのミキサーも、4つの交差接続されたトランジスタから成るギルバート・セル設計を採用しています。2つのミキサーからの出力電流は、1対の抵抗とインダクタ（R-L）の負荷によって加算されます。R-L負荷の両端に発生する信号は、D/Sアンプに出力されます。

D/Sアンプ

出力D/Sアンプは、2つのエミッタ・フォロアで構成されており、トータム・ボール出力段を駆動します。出力インピーダンスは、出力トランジスタ内のエミッタ抵抗で決まります。この段の出力は、出力（VOUT）ピンに接続されます。

バイアス回路

バンド・ギャップ・リファレンス回路は、絶対温度に比例する（PTAT）リファレンス電流を生成し、その電流は各部で使用されます。また、バンド・ギャップ・リファレンス回路はV/Iコンバータ内で温度に安定な電流を発生させるので、温度に依存しないスルーレートが得られます。

出力イネーブル

通常動作（ENOP=ハイレベル）では、V/Iコンバータからの出力電流はミキサーに供給され、そこで2つの位相のLO信号とミキシングされます。ENOPがローレベルになると、V/I出力電流がミキサーに流入しないため、RF出力がオフになります。LOドライバの最終段への電力供給も切断され、LOフィードスルーを最小に抑えます。出力がデイスエーブルの場合でも、一定の出力インピーダンスを維持するために差動／シングルエンド段はパワーアップされたままです。

基本的な接続

AD8349を動作させるための基本的な接続図を図43に示します。ピンVPS1とVPS2には、4.75~5.5Vの単電源を接続します。VPS1とVPS2の間は1対のESD保護ダイオードで内部的に接続されるため、この2本のピンを同じ電位に接続する必要があります。2本のピンは、100pFと0.1μFのコンデンサを使用してグラウンドにそれぞれデカップリングします。コンデンサは、できる限りデバイスの近くに配置してください。通常動作では、出力イネーブル・ピンのENOPをハイレベルにする必要があります。ENOPのターンオン・スレッシュホールドは2Vです。ピンCOM1、COM2、COM3は、低インピーダンス・パスによりすべて同じグラウンド・プレーンに接続してください。

ベースバンドI入力とQ入力

I入力とQ入力は、差動で駆動してください。IとQのベースバンド信号に対する代表的な差動駆動レベル（特性評価の測定に使用される代表値）は1.2Vp-pであり、これは各ベースバンド入力の600mVp-pに等価です。ベースバンド入力は、400~500mVのレベルに外部でバイアスする必要があります。最高性能を得るための最適レベルは400mVです。1.2Vp-pという推奨駆動レベルは、最大駆動レベルではありません。圧縮に近い動作が望ましい場合は、1.2Vp-pの差動限界を超えることができます。

CDDAやWCDMAなど、ピーク値と平均値の比が大きいベースバンド信号の場合、信号ピークのクリッピングを防止するために、ピーク信号レベルをAD8349の圧縮レベル未満にする必要があります。信号ピークのクリッピングが発生すると、歪みが増大します。CDMAとWCDMAの入力の場合、クリッピングによって隣接チャンネルへの信号リークが増加します。一般に、ベースバンド駆動のレベルは、出力信号のピーク信号電力

がAD8349の出力圧縮ポイントより少なくともクレスト・ファクタだけ下になるようにしてください。WCDMAシステムやGSM/EDGEシステムでの駆動レベルの注意点については、「アプリケーション」を参照してください。

ベースバンド駆動レベルを小さくすることで、ベースバンド入力の帯域幅が増えるというメリットもあります。これによってAD8349を高い変調帯域幅を必要とするアプリケーションで、たとえば高データレートのマイクロ波無線のIF変調器として使用できます。

シングルエンド・ベースバンド駆動

シングルエンドのI信号とQ信号しか使用できない場合には、AD8132やAD8138などの差動アンプを使用して、AD8349に必要な差動駆動信号を生成できます。

図44に示す回路例では、グラウンド基準のシングルエンド信号を差動信号に変換し、必要な400mVのバイアス電圧が加えられます。

ベースバンド入力は、400mVにバイアスされたシングルエンド信号（未使用入力は400mVにDCバイアス）によっても駆動できます。ただし、これは推奨動作モードではありません。駆動信号のバイアス・レベルと未使用入力のDCレベルとの間にDCレベルの差（温度ドリフトの影響を含む）があると、LOフィードスルーが増大する可能性があるからです。さらに、これによって低歪みの最大出力電力が6dB減少します。

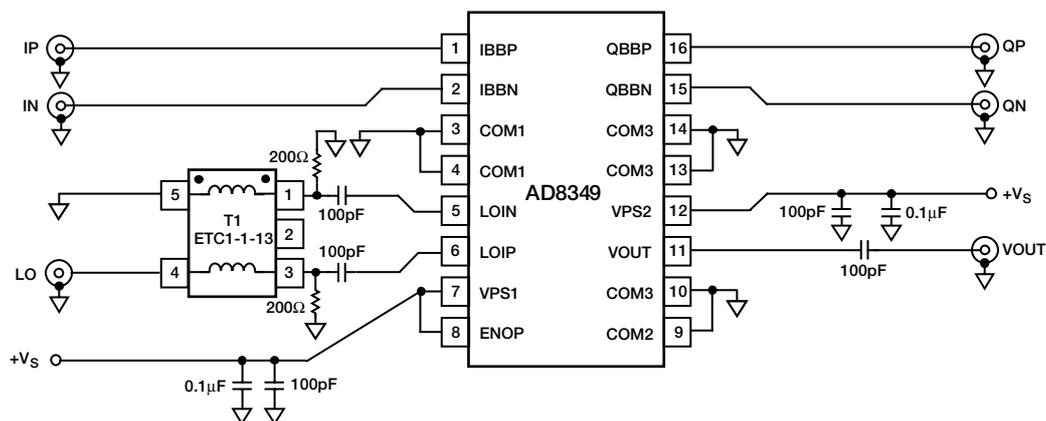


図43. 基本的な接続図

AD8349

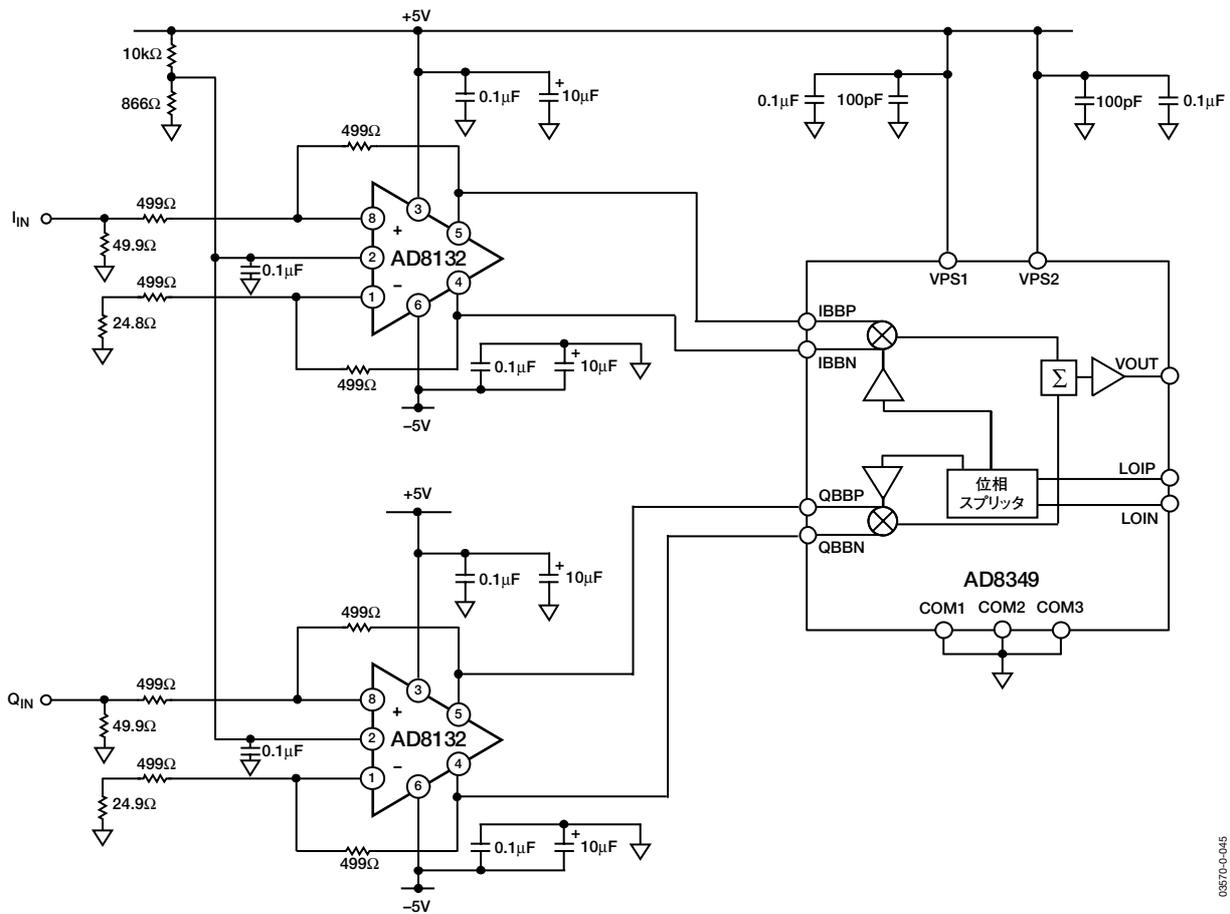


図44. シングルエンドIQ駆動回路

LO入力駆動レベル

LO入力は差動で駆動する設計になっており、 -6dBm のLO駆動レベルで仕様規定されています。このレベルは、最高のノイズ性能が得られるように選択されています。LO駆動レベルが大きくなると、サイドバンド抑制が劣化してキャリア・フィードスルーが増大しますが、ノイズ性能は向上します。LO駆動レベルが小さくなると、これとは反対にサイドバンド抑制が改善され、キャリア・フィードスルーが減少します。

周波数範囲

LO周波数範囲は $700\sim 2700\text{MHz}$ です。この限界値は、LO位相スプリッタ回路の特性によって決まります。位相スプリッタが内蔵ミキサー用に生成するLO駆動信号は、互いに 90° 位相がずれています。仕様の周波数範囲 ($700\sim 2700\text{MHz}$) 外では、この直交精度が低下するため、サイドバンド除去性能が低下します。図45と図46に、仕様のLO周波数範囲外で動作する代表的なデバイスのサイドバンド抑制を示します。サイドバンド抑制と性能のレベルは、製造プロセスの変動にも影響されます。

LO入力インピーダンスのマッチング

シングルエンドのLO信号源は、1:1のバラン (ETC1-1-13) によって差動信号に変換されます。バラン回路のデバイス側の各LO入力に 200Ω のシャント抵抗をGNDに接続することによって、LO入力ポートのリターン損失が減少します。LO入力ピンは内部でDCバイアスされているため、各LO入力ピンでACカップリング・コンデンサを使用する必要があります (図43参照)。

03870-0-045

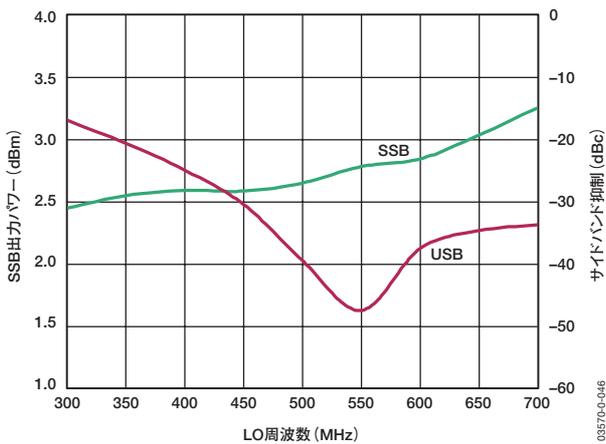


図45. 700MHz未満でのサイドバンド抑制

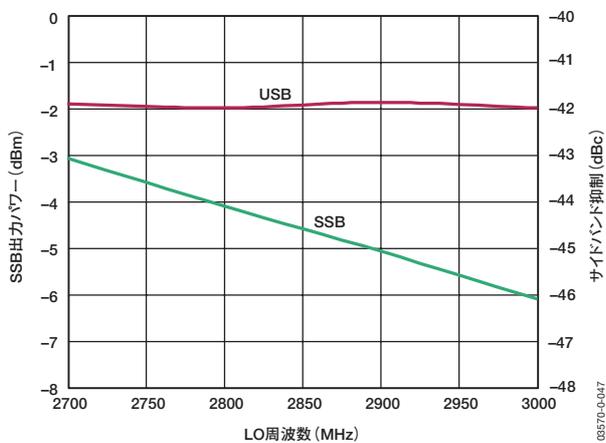


図46. 2700MHzを超える場合のサイドバンド抑制

シングルエンドLO駆動

LO入力は、大部分の周波数でLOフィードスルーが高くなりますが、シングルエンドで駆動できます（図48を参照）。LOINをグラウンドにACカップリングし、LOIPをシングルエンドの50Ω信号源からカップリング・コンデンサを通じて駆動します（図47を参照）。

測定では、ACカップリング・コンデンサの信号源側で400Ωのシャント抵抗を使用しました。

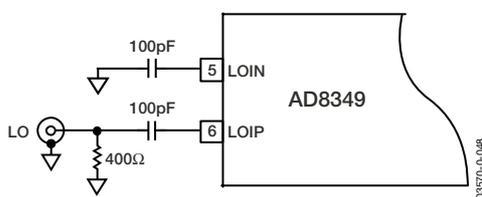


図47. シングルエンドLO駆動の回路図

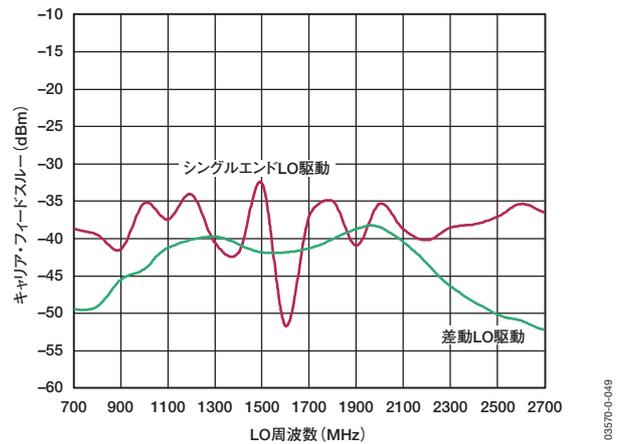


図48. シングルエンドLO駆動と差動LO駆動のLO周波数 対 LOフィードスルー（シングル・サイドバンド変調）

RF出力

RF出力は、50Ωの負荷を駆動するように設計されていますが、内部でDCバイアスされるために、図43に示すようにACカップリングする必要があります。RF出力インピーダンスはほぼ50Ωであり、仕様の動作周波数範囲（図24を参照）でのリターン損失がかなり少ないといえます。ですから、出力で50Ω負荷を駆動する場合、マッチング回路を追加する必要はありません。図7に、公称条件（1.2Vp-pの差動ベースバンド駆動、400mVのDCベースバンド・バイアス、5V電源）下でのAD8349の出力電力を示します。

出力イネーブル

ENOPピンを使用して、RF出力をオン／オフできます。通常動作では、このピンをハイレベル（>2V）に保持してください。ENOPをローレベル（<800mV）にすると、出力電力がディスイーブルになり、出力のオフ・アイソレーション・レベルが-50dBm未満になります。

図49と図50に、900MHzにおけるENOP機能のイネーブルとディスイーブルの時間軸応答を示します。代表的なイネーブル時間とディスイーブル時間は、それぞれ約20nsと50nsです。

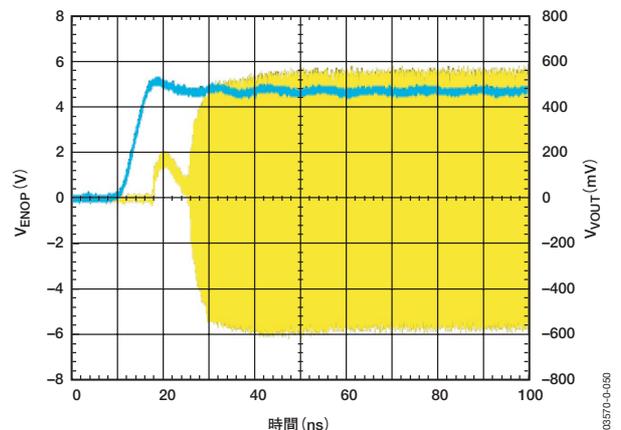


図49. ENOPイネーブル時間（900MHz）

AD8349

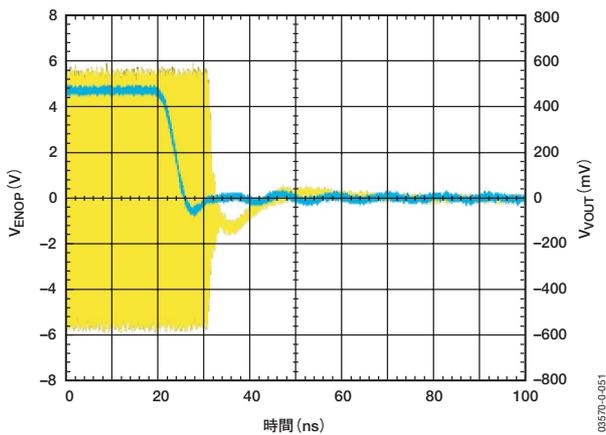


図50. ENOPディスエーブル時間 (900MHz)

ベースバンドDACとのインターフェース

AD8349は、差動ベースバンド入力の入力振幅とバイアスが推奨レベルであれば、外付けの能動部品を使用せずに大部分のベースバンドDACに直接接続できます。一般にこれらのDACは、各差動出力ピンで差動フルスケール出力電流0~20mAをもっています。これらの電流は、グラウンドを基準にしたシャント抵抗を使用して簡単に電圧に変換できます。送信用の多くのベースバンドDACの設計では、シングル・パッケージに2つのDACを搭載しています。

AD9777とのインターフェース

AD9777xファミリーのデュアルDACは、AD8349のベースバンド入力の駆動に適しています。AD9777はデュアル16ビットDACで、内蔵の複素変調器を使用して、ベースバンド出力または複素IFを生成します。

図51に、AD9777のI_{OUT}出力とAD8349の差動ベースバンド入力との基本インターフェースを示します。抵抗R1とR2がDCバイアス・レベルを設定し、R3がベースバンド入力電圧振幅の大きさを設定します。

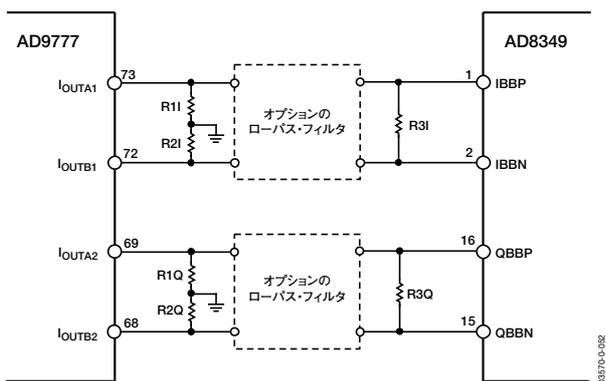


図51. AD9777とAD8349の基本インターフェース

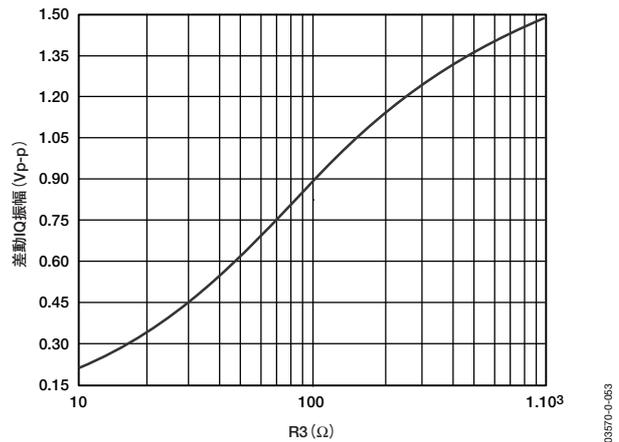


図52. 図51のR3とピーク・ベースバンド入力電圧との関係

バイアスとフィルタ処理

図51に示すR1とR2を40Ω抵抗にすると、必要な400mVのDCバイアスが得られます。なお、これはR3の値とは無関係です。図52に、40Ω抵抗を用いたときのピーク・ベースバンド入力電圧とR3の値との関係を示します。図52から、240Ωの値によって、約1.2V_{p-p}差動のピークtoピーク振幅がAD8349のベースバンド入力に供給されることがわかります。

標準抵抗に最も近い抵抗値は、40.2Ωと240Ωです。DACを信号源として使用したときのAD8349の特性評価では、これらの抵抗値を使用しました。

DACを使用するときは、DACから生じるイメージを除去するために、一般にローパス・イメージ除去フィルタを使用します。こうしたフィルタには、DACから変調器に入り込むブロードバンド・ノイズを除去するというメリットもあります。

図53に、2140MHzでのシングル・サイドバンド・スペクトルを示します。ベースバンド正弦波信号と余弦波信号は、ローデ・シュワルツのAMIQ任意波形発生器のデジタル出力から得られます。これらの信号でAD9777デュアルDACを駆動し、AD9777デュアルDACでAD8349のベースバンド入力を駆動します。なお、AD9777の複素変調器は使用しません。

AD8349の動作範囲におけるオフセット電圧、内部デバイス・ミスマッチ、不完全な直交性によって、SSBスペクトルには、LOフィードスルーや不要なサイドバンドのリークなど多くの好ましくない成分が存在します。変調されたベースバンド信号(8-PSK、GMSK、QPSK、QAMなど)によってAD8349を駆動すると、これらの好ましくない特性によってエラー・ベクトル振幅 (EVM) や信号純度の劣化が生じます。

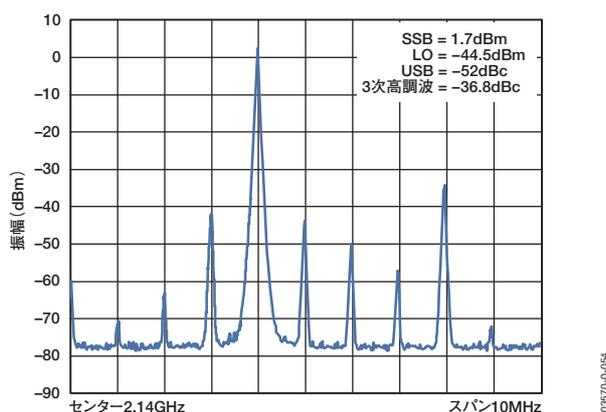


図53. 2140MHzにおけるAD8349のシングル・サイドバンド・スペクトル

不要なサイドバンド・リークの低減

不要なサイドバンド・リークは、IチャンネルとQチャンネルのベースバンド信号間における位相と振幅の不均衡によって生じます。したがって、不要なサイドバンドのリークを低減するには、ミキサー・コアにおいてベースバンド信号の振幅と位相を一致させる必要があります。ミキサーまでのベースバンド入力パスにおけるミスマッチによって、デバイスのピンでは完全に一致していたベースバンド信号も、ミキサーに来たときには必ずしも完全に一致していません。したがって、このようなミスマッチを補正するために、ベースバンド信号の位相と振幅に若干の調整を行う必要があります。

まず、入力の1つ（たとえばIチャンネル）をリファレンス信号にします。次に、不要なサイドバンド・パワーが谷に到達するまでに、Qチャンネルの信号の振幅と位相を調整します。AD9777に内蔵されているゲイン調整レジスタを使用すれば、この作業は簡単にできます。振幅と位相の調整を繰り返せば、不要なサイドバンド・リークを最小に抑えることができます。

なお、動作ベースバンド周波数が補正を行った周波数から遠ざかるにつれて、補正されたサイドバンド除去性能は低下します。その結果、I正弦波とQ正弦波の周波数は、変調されたキャリアのベースバンド帯域幅の約半分になります。たとえば、この変調器を使用して、DCから3.84/2MHzに及ぶベースバンド・スペクトルのシングルWCDMAキャリアを送信する場合、1MHzのI正弦波とQ正弦波によってキャリアレーションを効果的に実行できます。

LOフィードスルーの低減

I信号とQ信号はLOと乗算されるため、これらの入力に内部オフセット電圧があると、LOから出力へのリークが発生します。さらに、ミキサー内のLOとRFとの間に不均衡があっても、LO信号はミキサーを通じてRF出力に漏れます。シングル・サイドバンド・スペクトルでは、このLOフィードスルーがはっきりとわかります（図53）。-42dBmの公称LOフィードスルーは、IとQの両入力にオフセット補償電圧を印加することで、さらに低減できます。なお、400mVの公称バイアス・レベルを変更することによってではなく、I入力とQ入力での差動オフセット電圧（xBBP-xBBN）を変更することで、LOフィードスルーを低減できます。これは、LOフィードスルーを最小に抑えるために必要な適切なDACオフセット・コードをプログラミングし、格納することによって簡単にできます。ただし、このためには、DACからIとQの入力へのDCカップリングが必要です。

LOフィードスルーを低減する手順は簡単です。LOフィードスルーが谷に到達するまでに、I DACから差動オフセット電圧を

印加します。このオフセット・レベルを保持したまま、下側の谷に到達するまでにQ DACに差動オフセット電圧を印加します（この作業を繰り返します）。

図54に、Qチャンネル・オフセットをNULL調整した後のIチャンネル・オフセット（mV単位）とLOフィードスルーの関係を示します。この図からわかりますが、LOフィードスルーを-65dBm未満に低減するには、補償オフセット電圧の分解能を少なくとも100 μ Vにする必要があります。図55に、LOのNULL調整後の2140MHzにおけるシングル・サイドバンド・スペクトルを示します。図53に示す性能と比較すると、LOフィードスルーが低減したことが明らかです。

LO周波数が補償を行った周波数から遠ざかるにつれて、補償されたLOフィードスルーは若干悪化します。しかし、30MHzや60MHzのセルラ帯域では、この変動は非常にわずかです。この小さい変動は、パッケージの周囲やボード上のLO/RFの出力リークの影響によるものです。

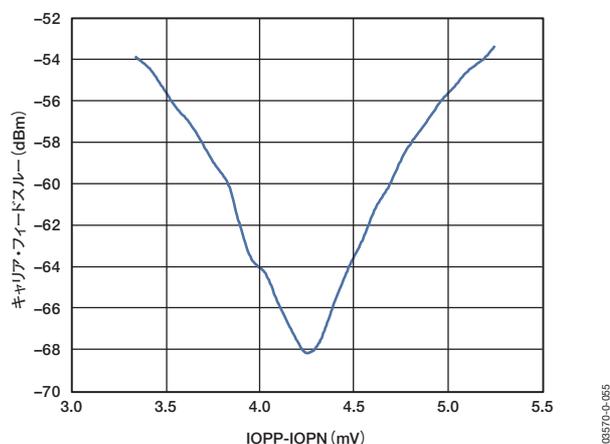


図54. Iチャンネル・ベースバンド・オフセット 対 LOフィードスルー（Qチャンネル・オフセットをNULL調整）

AD8349

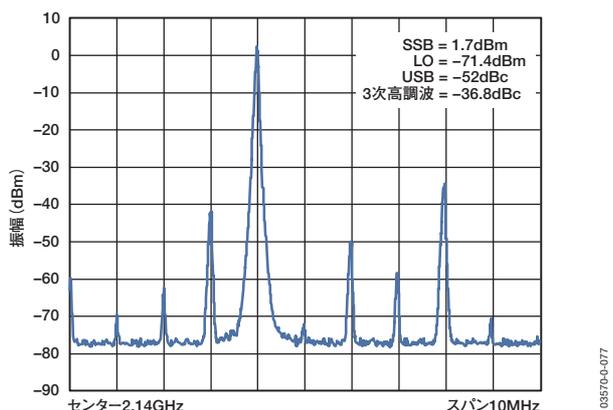


図55. LO NULL調整後の2140MHzにおけるAD8349のシングル・サイドバンド・スペクトル

サイドバンド抑制とLOフィードスルーの温度特性

実際のアプリケーションでは、LOフィードスルーと不要なサイドバンドの低減は、ワнтаイム・キャリブレーションで実行し、必要な補正値を不揮発性RAMに格納します。このような補正方式は、温度範囲の全域にわたって有効です。図40と図41に、25℃で補償が行われた後のLOフィードスルーとサイドバンド抑制の温度変動を示します。

ベースバンド駆動レベルとシングル・サイドバンド性能との関係

図56に、940MHz、1960MHz、2140MHzのLO周波数における、ベースバンド駆動レベルとSSB出力電力およびノイズ・フロア (dBc/100kHz単位) の関係を示します。

3次高調波歪みの改善

サイドバンド抑制は相対的なベースバンド振幅と位相を調整することで改善できますが、3次高調波を低減するための唯一の方法は、出力パワーを減らすことです (図19、図20、図21を参照)。ただし、出力パワーが低下するにつれて、出力曲線の上端のノイズ・フロア (dBc単位) がほとんど変化しなくなることになります (図56)。つまり、S/N比を犠牲にすることなく、許容できる3次高調波が得られるレベルまで出力パワーを低減できることを意味します。出力パワーとS/N比の関係が一定であることから、ベースバンド電圧変動をうまく利用すれば、システム出力パワーの制御やシグナル・チェーン・ゲインの調整ができることがわかります。

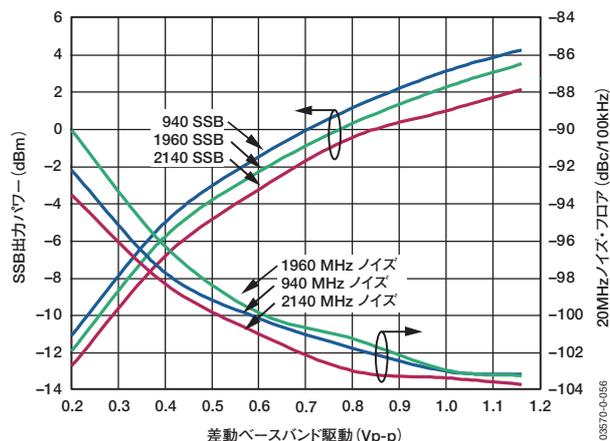


図56. ベースバンド駆動レベル 対 SSB P_{OUT}および20MHzノイズ・フロア (F_{LO}=940MHz、1960MHz、2140MHz)

アプリケーション

3GPP WCDMAのシングル・キャリア・アプリケーション

図57に、WCDMA性能の測定に使用するインターポレーション・フィルタを示します。この3次ベッセル・フィルタは、12MHzの3dB帯域幅をもっています。3GPPのシングル・チャンネル帯域幅は3.84MHzにすぎませんが、この12MHzの3dB帯域幅は、ベースバンド信号の少なくとも半分の帯域幅までフラットな群遅延を必要とするために用いています。図58に、3GPPのテスト・モデル1（64チャンネル・アクティブ）を使用し、2140MHzでのWCDMAのスペクトル・プロットを示します。-17.3dBmの出力パワーでは、-69dBc弱のACPR（隣接チャンネル・パワー比）が測定されました。

図59に、1960MHzと2140MHzの出力パワーによるACPRの変動を示します。また、変調されたWCDMA信号のセンターから30MHzのオフセットで測定されたノイズ・フロアも示します。これらのグラフからは、最高のACPRを実現する、最適な動作出力パワーが存在することがわかります。出力パワーがそのポイントを超えると、歪みの増大によってACPRが悪化します。最適値を下回ると、信号のS/N比の低下のためにACPRが悪化します。

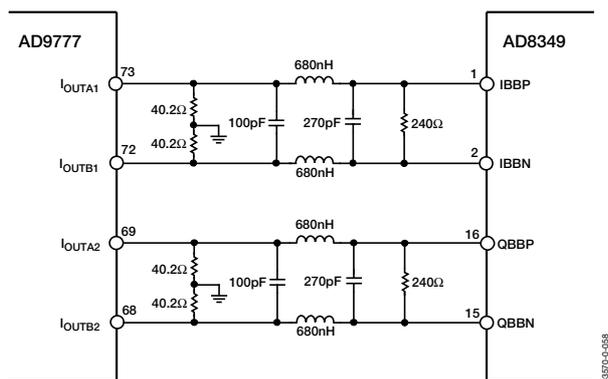


図57. シングル・キャリアWCDMAのアプリケーション回路 (DACと変調器の相互接続)

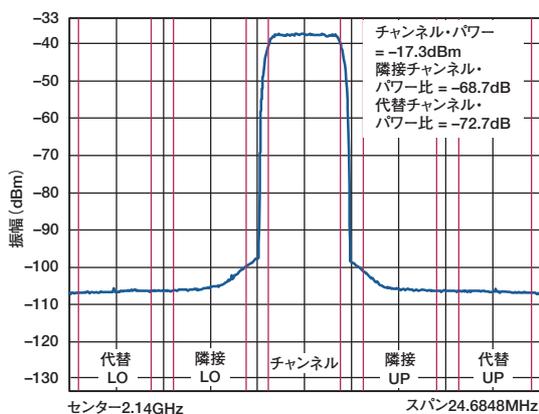


図58. 2140MHzにおけるシングル・キャリアWCDMAのスペクトル・プロット (ACPRと代替チャンネル・パワー比を含む)

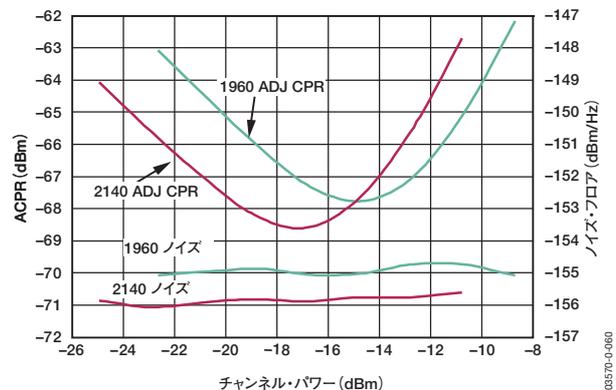


図59. 1960MHzおよび2140MHzでのチャンネル・パワー 対 シングル・キャリアWCDMAのACPRおよび30MHz キャリア・オフセットでのノイズ・フロア (dBm/Hz) (64のアクティブ・チャンネルによるテスト・モデル1)

WCDMAのマルチキャリア・アプリケーション

AD8349は、その高いダイナミック・レンジによってマルチキャリアWCDMAアプリケーションでも使用できます。図60に、1960MHzでの4キャリアWCDMAのスペクトルを示します。-24.2dBmのキャリア当たりのパワーでは、ACPRが-60.4dBになります。図61に、出力パワーによるACPとノイズ・フロア (dBc/Hz) の変化を示します。

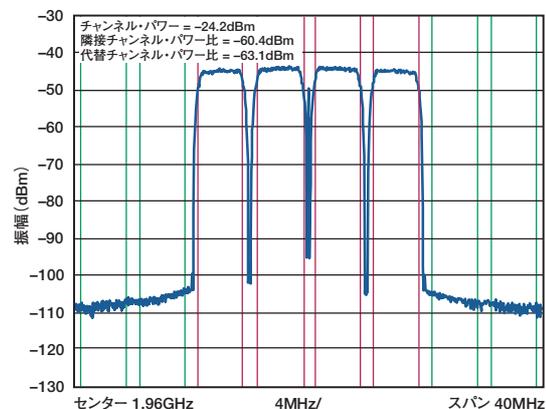


図60. 1960MHzにおける4キャリアWCDMAのスペクトル・プロット (ACPRと代替チャンネル・パワー比を含む)

AD8349

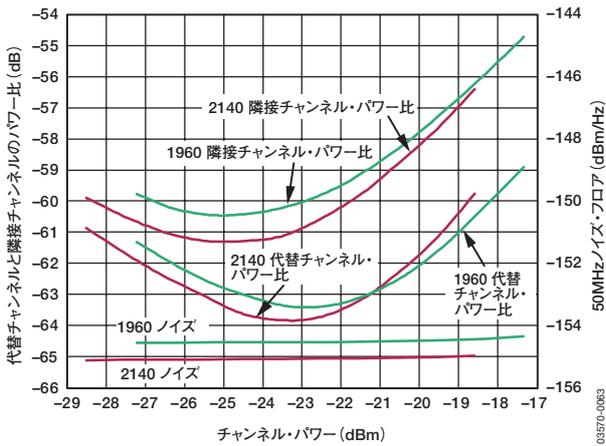


図61. 1960MHzおよび2140MHzでのチャンネル当たりのパワー 対 4キャリアWCDMAのACPRおよび代替チャンネル・パワー比および50MHzキャリア・オフセットでのノイズ・フロア (dBm/Hz)

GSM/EDGEアプリケーション

図62と図64に、885MHzと1960MHzでのGMSKエラー・ベクトル振幅 (EVM)、スペクトル性能、ノイズ・フロア (6MHz キャリア・オフセットでのdBc/100kHz)のプロットを示します。スペクトル性能に基づいて、最大出力パワー・レベルは2dBmほどが適切となります。ただし、出力パワーがこのレベルより低下すると、dBcノイズ・フロアはごくわずかですが増加するので注意してください。これで、ベースバンド駆動レベルを変えることによって、S/N比をほとんど、もしくはまったく犠牲にすることなく、少なくとも5dBの範囲でシグナル・チェーンのゲインを制御または補正できます。

図63と図65に、885MHzと1960MHzにおける8-PSK EVM、スペクトル性能、ノイズ・フロアのプロットを示します。

GMSKと8-PSKに対しては、約-6dBmのLO駆動レベルを推奨します。LO駆動パワーを高くするとノイズ・フロアが若干改善しますが、EVMが悪化する傾向があります。

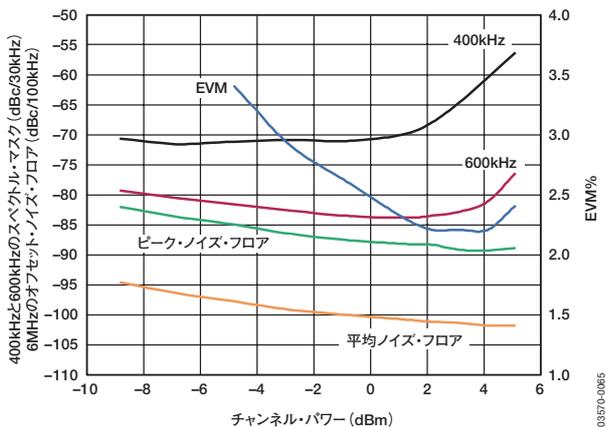


図62. チャンネル・パワー 対 GMSK EVM、スペクトル性能、ノイズ・フロア (周波数=885MHz)

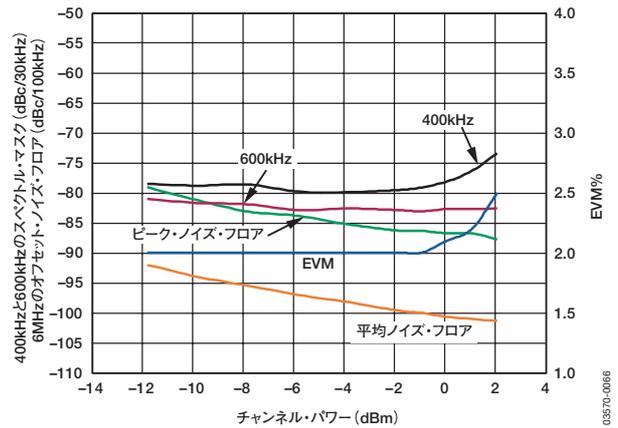


図63. チャンネル・パワー 対 8-PSK EVM、スペクトル性能、ノイズ・フロア (周波数=885MHz)

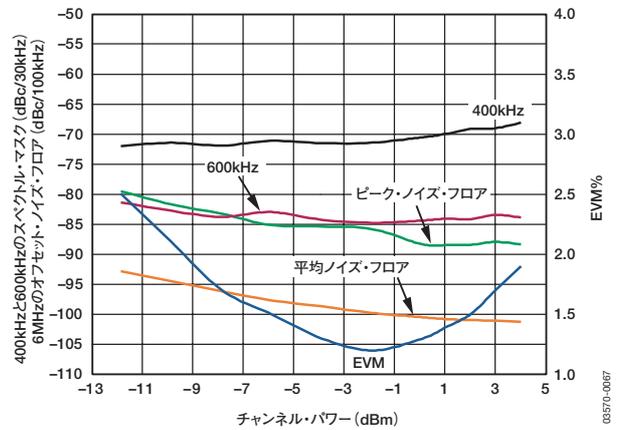


図64. チャンネル・パワー 対 GMSK EVM、スペクトル性能、ノイズ・フロア (周波数=1960MHz)

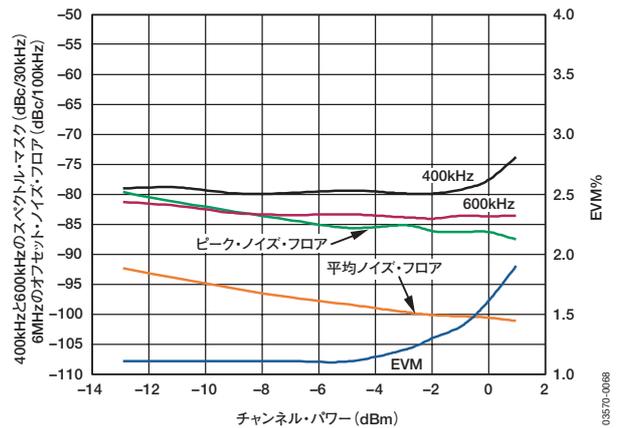


図65. チャンネル・パワー 対 8-PSK EVM、スペクトル性能、ノイズ・フロア (周波数=1960MHz)

ハンダ処理について

AD8349は、露出パドル付きの16ピンTSSOPパッケージを採用しています。熱抵抗を下げ、グラウンドへのインダクタンスを低減するには、露出パドルをグラウンド・プレーンの露出金属部分にハンダ付けする必要があります。これによって、接合部と周囲温度間の熱抵抗 (θ_{JA}) が30°C/Wになります。複数のグラウンド・プレーン (多層) が存在する場合は、露出パドルの下の部分をビアで継ぎ合わせてください。

PLLによるLOの生成

アナログ・デバイセズのPLLシリーズを使用して、LO信号を生成できます。表4に、PLLとその最大周波数および位相ノイズ性能を示します。

表4. アナログ・デバイセズのPLLセレクション・テーブル

モデル名	周波数 F_N (MHz)	位相ノイズ (dBc/Hz) @ 1kHz、PF $D=200$ kHz
ADF4111BRU	1200	-78
ADF4111BCP	1200	-78
ADF4112BRU	3000	-86
ADF4112BCP	3000	-86
ADF4117BRU	1200	-87
ADF4118BRU	3000	-90

アナログ・デバイセズは、シンセサイザとVCOをシングル・チップに完全に統合したADF4360シリーズも提供しています。ADF4360シリーズを使用すると、AD8349のLO入力を駆動するための差動出力が得られることから、シングルエンド/差動変換に必要なバランを使用せずに済みます。ADF4360シリーズは、動作周波数範囲の異なるモデルが6つ用意されていますので、必要なLO周波数に基づいて動作周波数範囲を選択できます。このようなVCOを内蔵したシンセサイザを使用すれば、AD8349のノイズ性能は若干犠牲になりますが、PLLとVCOが別のソリューションに比べてずっと安価な方法になります。表5に、使用可能なオプションを示します。

表5. ADF4360ファミリーの動作周波数

モデル名	出力周波数範囲 (MHz)
ADF4360-1	2150/2450
ADF4360-2	1800/2150
ADF4360-3	1550/1950
ADF4360-4	1400/1800
ADF4360-5	1150/1400
ADF4360-6	1000/1250
ADF4360-7	外付けLによって設定される低周波数

送信DACのオプション

このデータシートではAD9777を推奨していますが、AD8349の駆動に使用できるDACはAD9777のみではありません。求められる性能のレベルによっては、ほかにも適切なDACがあります。表6に、アナログ・デバイセズが提供するデュアルTx-DACを示します。

表6. アナログ・デバイセズのデュアルTx-DACセレクション・テーブル

デバイス	分解能 (ビット)	更新レート (MSPS Min)
AD9709	8	125
AD9761	10	40
AD9763	10	125
AD9765	12	125
AD9767	14	125
AD9773	12	160
AD9775	14	160
AD9777	16	160

AD8349

評価用ボード

AD8349実装済みの評価用ボードを用意しております。

AD8349にはパッケージの下側に露出パドルがあり、ボードにハンダ付けされています。この評価用ボードは、ボードの下側

が部品のない設計になっているため、AD8349の下側を加熱してDUT(テスト対象デバイス)の取外し/交換が簡単にできます。

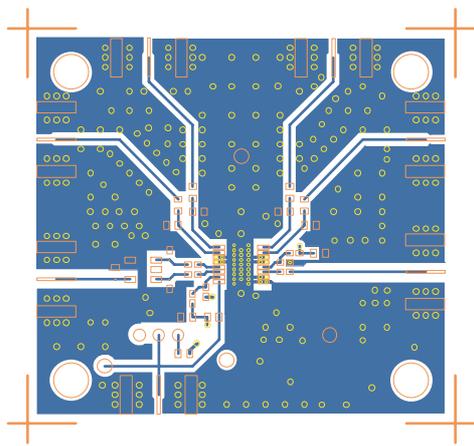


図66. 評価用ボードのレイアウト (最上層)

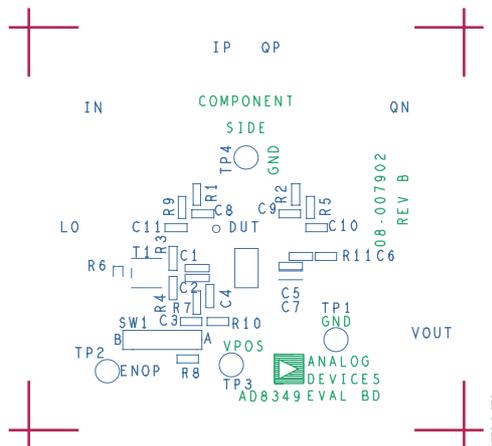


図67. 評価用ボードのシルクスクリーン

表7. 評価用ボードの設定オプション

部品	機能	デフォルト状態
TP1、TP4、TP3 SW1、ENOP、TP2	電源ピンおよびグラウンド・ベクトル・ピン 出力イネーブル：プルアップ抵抗R10によってENOPピンを+V _S に接続するには、Aの位置にします。 49.9Ωのプルダウン抵抗によってピンENOPを接地し、デバイスをディスエーブルにするには、Bの位置にします。デバイスをイネーブルにするには、SMAコネクタENOPまたはTP2に外部電圧を印加します。	該当せず SW1=A
R1、R2、R5、R9、 C8～C11	ベースバンド入力フィルタ：これらの部品を使用して、ベースバンド信号用のローパス・フィルタを実装できます。	R1、R2、R5、R9=0Ω、 C8～C11=オープン

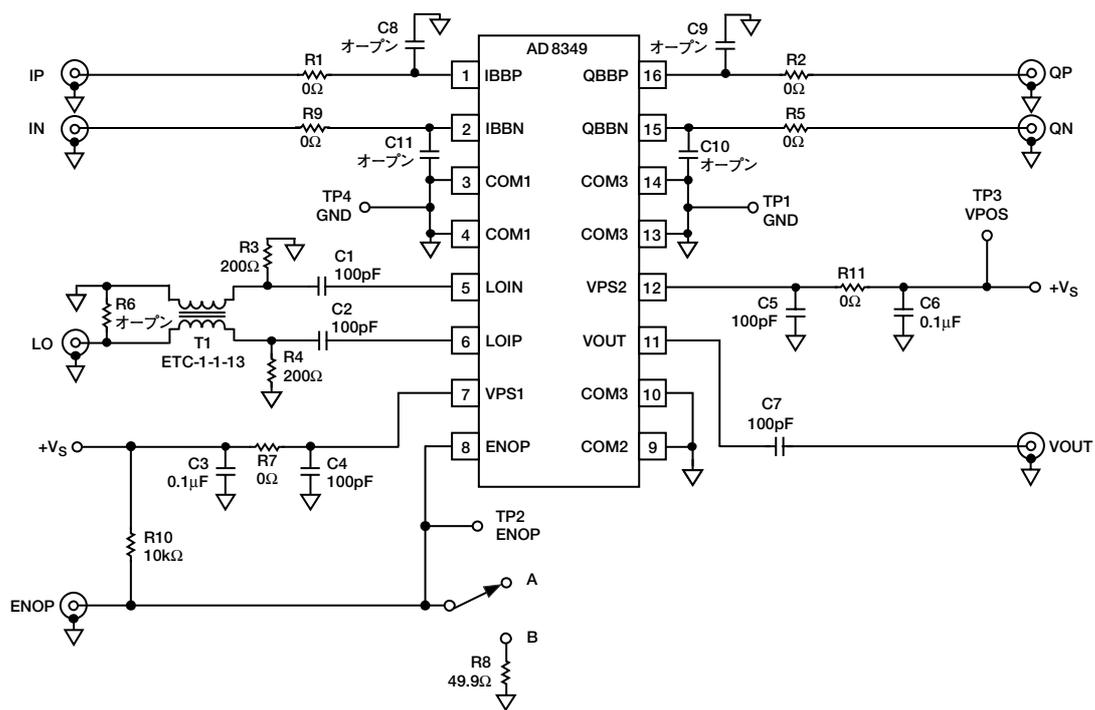


図68. 評価用ボードの回路図

03570-0-072

AD8349

特性評価用セットアップ

SSBセットアップ

図69に、AD8349の特性評価に使用した基本セットアップを示します。このセットアップを使用して、シングル・サイドバンド変調器としてのAD8349を評価しました。インターフェース・ボードには、任意波形発生器からのシングルエンドのI入力とQ入力を400mVのDCバイアスを持つ差動入力に変換する回路があります。さらに、インターフェース・ボードには、電源ルーティング用の接続も含まれています。HP34970Aとそのプラグイン・ユニット34901を使用し、AD8349特性評価用ボードに供給される電源電流と電源電圧を監視しました。

HP34907の2つのプラグイン・ユニットは、インターフェース・ボードにその他のさまざまなDC信号や制御信号を供給するために使用しています。RF信号発生器がLO入力を直接駆動し、スペクトル・アナライザで出力を直接測定しました。Iチャンネルを正弦波でQチャンネルを余弦波で駆動し、下側サイドバンドはシングル・サイドバンド (SSB) 出力となります。図53に、代表的なSSB出力のスペクトルを示します。

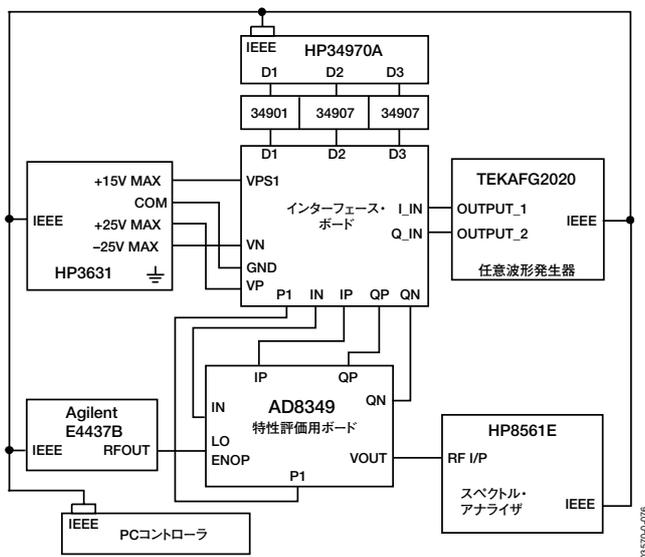
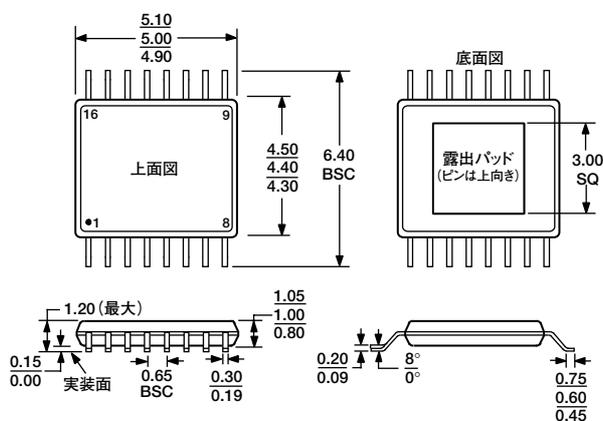


図69. 特性評価用ボードのSSBテスト・セットアップ

外形寸法



JEDEC規格MO-153-ABTに準拠

図70. 露出パッド型16ピンTSSOP/EP
(RE-16-2)

単位寸法：mm

オーダー・ガイド

製品	温度範囲 (°C)	パッケージ	パッケージ・オプション
AD8349ARE	-40 ~ +85	16ピンTSSOP、チューブ	RE-16
AD8349ARE-REEL7	-40 ~ +85	16ピンTSSOP、7インチのテープ&リール	RE-16
AD8349AREZ ¹	-40 ~ +85	16ピンTSSOP、チューブ	RE-16
AD8349AREZ-REEL7 ¹	-40 ~ +85	16ピンTSSOP、7インチのテープ&リール	RE-16
AD8349-EVAL		評価用ボード	

¹ Z=Pb-free part.

AD8349

C03570-0-11/04(A)-J