

この製品の英語データシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2012年7月10日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。

英語データシートのリビジョンは改定されており、この誤りは訂正されています。あらかじめご承知おきください。

正誤表作成年月日：2012年7月10日

製品名：AD8345

対象となる英語データシートのリビジョン(Rev)：Rev.0

訂正箇所：

P.2

SPECIFICATIONS テーブル内、RF 出力の動作周波数を次のように修正します。

誤) Min 「250」

正) Min 「140」

AD8345—仕様

(特に指定のない限り、 $V_S=5V$ 、 $L_O=800MHz$ で $-2dBm$ 、信号源インピーダンスおよび負荷インピーダンス： 50Ω 、 I_{in} 入力および Q 入力： $0.7V \pm 0.3V$ ($1.2V_{p-p}$ の差動入力)、 $1MHz$ ベースバンド周波数で I_{in} および Q 入力を直交駆動、 $T_A=25^\circ C$)

パラメータ	条件	Min	Typ	Max	単位
RF出力					
動作周波数 ¹		250		1000	MHz
出力電力		-3	-1	+2	dBm
P1出力dB			2.5		dBm
ノイズ・フロア	LOからのオフセット：20MHz、全BB入力=0.7V		-155		dBm/Hz
直交誤差	(CDMA IS95セットアップ、図13参照)		0.5		度rms
I/Q振幅バランス	(CDMA IS95セットアップ、図13参照)		0.2		dB
LOリーク			-42	-33	dBm
サイドバンド除去比			-42	-34	dBc
3次歪み			-52		dBc
2次歪み			-60		dBc
IP3等価出力			25		dBm
IP2等価出力			59		dBm
出力リターン損失 S22)			-20		dB
CDMA IS95の応答	(図13参照)				

特長

動作周波数 : 250 ~ 1000MHz
P1dB出力 : 800MHzで +2.5dBm
ノイズ・フロア : -155dBm/Hz
RMS位相誤差 (IS95) : 0.5度
振幅バランス : 0.2dB
2.7 ~ 5.5V単電源動作
AD8346とピン・コンパチブル
16ピン・パドル露出型TSSOPパッケージ

アプリケーション

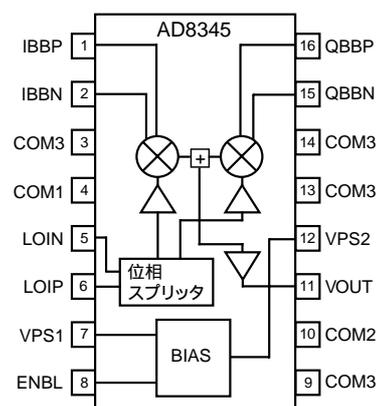
移動通信システム
 W-CDMA/CDMA/GSM/PCS/ISM トランシーバ
固定ブロードバンド・アクセス・システム LMDS/MMDS
 ワイヤレスLAN
 ワイヤレス・ローカル・ループ (WLL)
デジタルTV/CATV変調器
シングル・サイドバンド・アップコンバータ

製品概要

AD8345は、250 ~ 1000MHz動作のRFIC直交変調器(モジュレータ)です。優れた位相精度と振幅バランスにより、IFキャリアの高性能な直接変調を実現します。

AD8345は、多相位相スプリッタ回路を使って、外部LO信号を2つの直交成分に正確に分けます。IおよびQの2つのLO成分は、ベースバンドI差動入力信号とベースバンドQ差動入力信号とミックスされます。最終的に、2つのミキサー出力は出力ステージで結合されて、VOUTからシングルエンド50 Ω 駆動で出力されます。

機能ブロック図



アプリケーション

AD8345変調器は、GSMトランシーバやPCSトランシーバなど、デジタル通信システムのIF送信側変調器として使用できます。また、900MHz通信システム、デジタルTVシステム、CATVシステム向けに、LO信号を直接変調して、QPSKフォーマットなど各種QAMフォーマットを出力させることもできます。さらに、この直交変調器をハイブリッド位相ロック・ループ内でダイレクト・デジタル・シンセサイザ(DDS)と組み合わせて使用すると、広い周波数範囲でミリヘルツ単位の分解能を持つ信号を生成できます。

AD8345変調器は、パドル露出型の16ピンTSSOPパッケージを採用し、-40 ~ +85 °Cの温度範囲で仕様規定されています。AD8345は、アナログ・デバイセズの最新のシリコン・バイポーラ・プロセスで製造されています。

アナログ・デバイセズ社が提供する情報は正確で信頼できるものを期していますが、その情報の利用または利用したことにより引き起こされる第三者の特許または権利の侵害に関して、当社はいっさいの責任を負いません。さらに、アナログ・デバイセズ社の特許または特許の権利の使用を許諾するものでもありません。

AD8345 仕様

(特に指定のない限り、 $V_s = 5V$ 、 $LO = 800MHz$ で $-2dBm$ 、信号源インピーダンスおよび負荷インピーダンス: 50Ω 、
I入力およびQ入力: $0.7V \pm 0.3V$ ($1.2Vp-p$ の差動入力)、 $1MHz$ ベースバンド周波数でI入力およびQ入力を直交駆動、 $T_A = 25^\circ C$)

パラメータ	条件	Min	Typ	Max	単位
RF出力					
動作周波数 ¹		250		1000	MHz
出力電力		-3	-1	+2	dBm
P1出力dB			2.5		dBm
ノイズ・フロア	LOからのオフセット: $20MHz$ 、全BB入力 = $0.7V$		-155		dBm/Hz
直交誤差	(CDMA IS95セットアップ、図13参照)		0.5		度rms
I/Q振幅バランス	(CDMA IS95セットアップ、図13参照)		0.2		dB
LOリーク			-42	-33	dBm
サイドバンド除去比			-42	-34	dBc
3次歪み			-52		dBc
2次歪み			-60		dBc
IP3等価出力			25		dBm
IP2等価出力			59		dBm
出力リターン損失(S_{22})			-20		dB
CDMA IS95の応答 ベースバンド信号	(図13参照)				
ACPR			-72		dBc
EVM			1.3		%
Rho			0.9995		
LO入力					
LO駆動レベル		-10	-2	0	dBm
LOIP入力のリターン損失(S_{11}) ²	LOIPは終端なし、 LOINIは 50Ω 終端抵抗を介してACグラウンドに接続し、平衡不平衡変成器を使って差動駆動		-5		dB
			-9		dB
ベースバンド入力					
入力バイアス電流			10		μA
入力容量			2		pF
DCコモン・レベル		0.6	0.7	0.8	V
帯域幅(3dB)	フルパワー(各入力 $0.7V \pm 0.3V$ 、特性2参照)		80		MHz
ENABLE					
ターンオン	イネーブル・ハイにして、最終値の $0.5dB$ 以内に出力		2.5		μs
ターンオフ	イネーブル・ローにして、電源電流を $2mA$ 未満に削減		1.5		μs
ENBLハイ側スレシヨルド(ロジック1)			$+V_s/2$		V
ENBLロー側スレシヨルド(ロジック0)			$+V_s/2$		V
電源					
電圧		2.7		5.5	V
動作時電流		50	65	78	mA
スタンバイ電流			70		μA

注

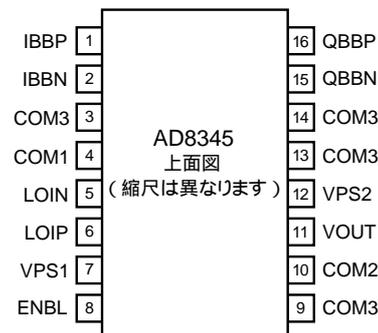
- 250MHz以下での動作については、図4を参照。
- 入力のマッチングについては、LO駆動の節を参照。
仕様は予告なく変更されることがあります。

絶対最大定格*

電源電圧VPS1、VPS2	5.5V
LOIP、LOINの入力電力 (50)	10dBm
IBBP、IBBN、QBBP、QBBN	0V、2.5V
内部ワット損	500mW
JA (露出パドルのハンダ付けあり)	30 /W
JA (露出パドルのハンダ付けなし)	95 /W
最大接合温度	150
動作温度範囲	- 40 ~ + 85
保管温度範囲	- 65 ~ + 150
ピン温度範囲 (ハンダ処理、60秒)	300

*上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

ピン配置



注意

ESD (静電放電) の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。本製品には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD予防措置をとるようお奨めします。



オーダー・ガイド

製品モデル	温度範囲	パッケージ	パッケージ・オプション
AD8345ARE AD8345ARE-REEL AD8345ARE-REEL7 AD8345-EVAL	- 40 ~ + 85	チューブ (16ピン・パドル露出型TSSOP) 13インチのテープおよびリール 7インチのテープおよびリール 評価ボード	RE-16

AD8345

ピン機能の説明

ピン番号	記号	機能	等価回路
1、 2	IBBP、 IBBN	Iチャンネルのベースバンド差動入力ピン。これらは高インピーダンス入力なので、約0.7VにDCバイアスする必要があります。公称キャラクタライゼーションでのACスイッチング特性は、各ピンとも0.6Vp-p (0.4~1V)。これは1.2Vp-pの差動駆動になります。両入力セルフ・バイアスされていないので、AC結合アプリケーションでは外付けのバイアス回路が必要です。	回路A
3、 9、 13、 14	COM3	V/Iコンバータとミキサー・コアの入力に対するグラウンド・ピン。	回路B
4	COM1	LO位相スプリッタ・バッファとLOバッファに対するグラウンド・ピン。	
5、 6	LOIN、 LOIP	LO差動駆動ピン。内部DCバイアス (約1.8V @ $V_S=5V$) あり。両ピンにはAC結合が必要。シングルエンドまたは差動駆動が可能。	
7	VPS1	バイアス・セル・バッファとLOバッファに対する電源ピン。このピンは、近くに1000pFと0.01 μF のコンデンサを接続してデカップリングする必要があります。	回路C
8	ENBL	イネーブル・ピン。ハイレベルでデバイスをイネーブルにし、ローレベルではバイアスをスリープ・モードに設定。	回路C
10	COM2	出力アンプの出力ステージに対するグラウンド・ピン。	回路D
11	VOUT	50 Ω DC結合のRF出力。このピンにはAC結合が必要です。	
12	VPS2	ベースバンド入力電圧 / 電流コンバータとミキサー・コアに対する電源ピン。このピンは、近くに1000pFと0.01 μF のコンデンサを接続してデカップリングする必要があります。	
15、 16	QBBN、 QBBP	Qチャンネル・ベースバンド差動入力ピン。これらの入力は、約0.7VにDCバイアスする必要があります。公称キャラクタライゼーションACスイッチングは各ピンとも0.6Vp-p (0.4~1V)。これは1.2Vp-pの差動駆動レベルになります。両入力セルフバイアスされていないので、AC結合アプリケーションでは外付けのバイアス回路が必要です。	回路A

等価回路

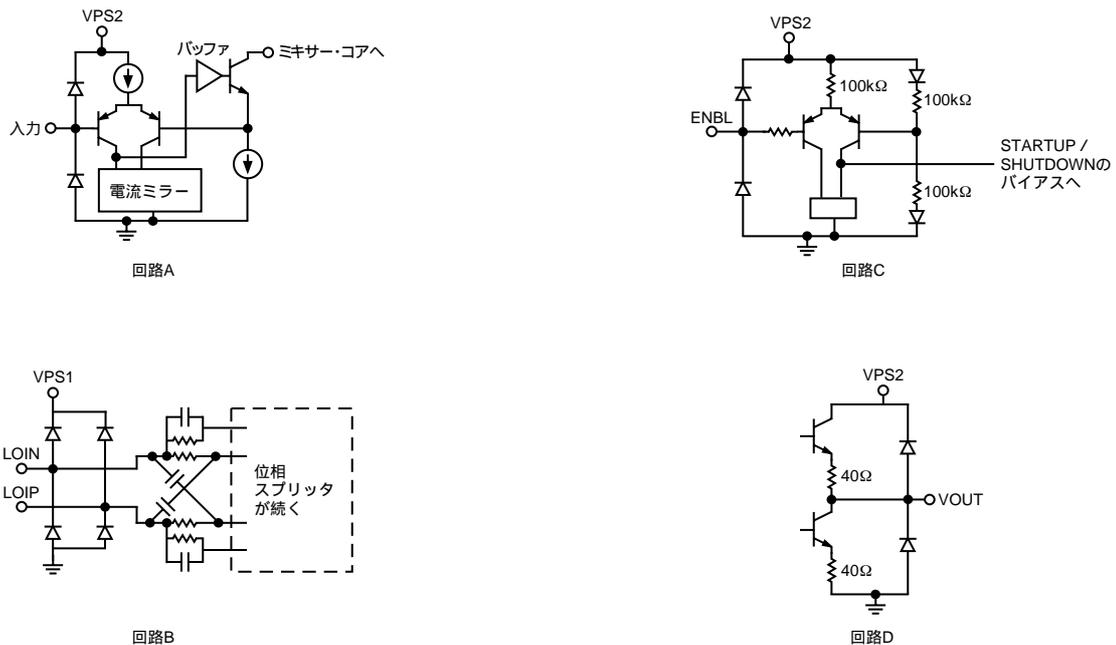
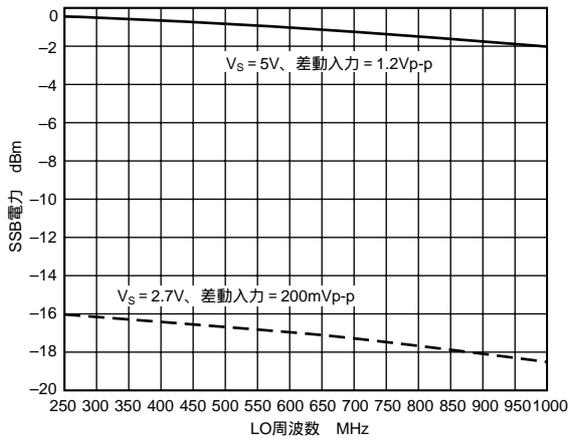
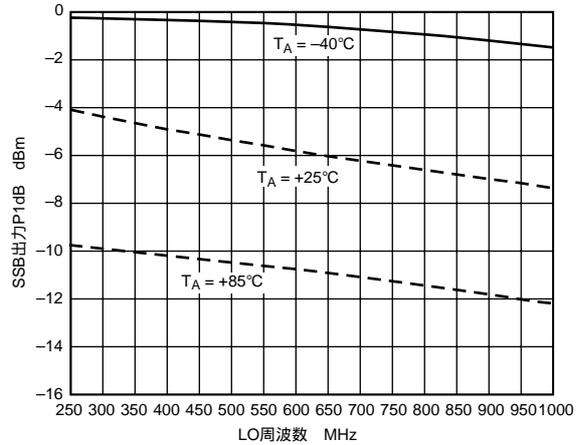


図1 等価回路

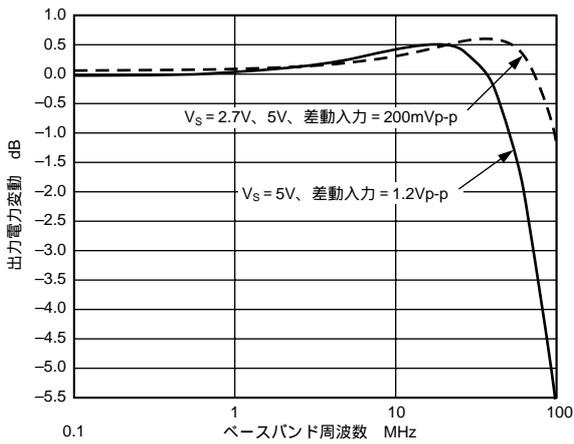
代表的な性能特性 AD8345



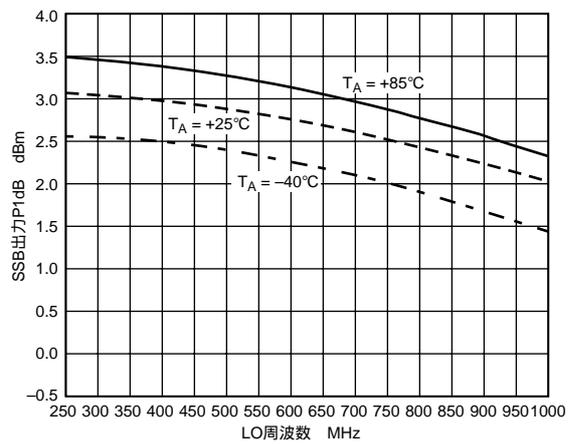
特性1 シングル・サイドバンド(SSB)出力電力(P_{OUT})とLO周波数(F_{LO})の関係(IとQの両入力をベースバンド周波数(F_{BB}) = 1MHzで直交駆動、 $T_A = 25$)



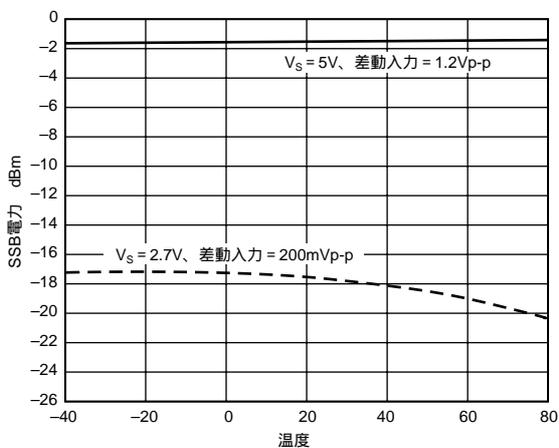
特性4 SSB出力1dB抑圧ポイント(OP 1dB) 対 F_{LO} ($V_S = 2.7V$ 、LOレベル = -2dBm、IとQの両入力を直交駆動、 $F_{BB} = 1MHz$)



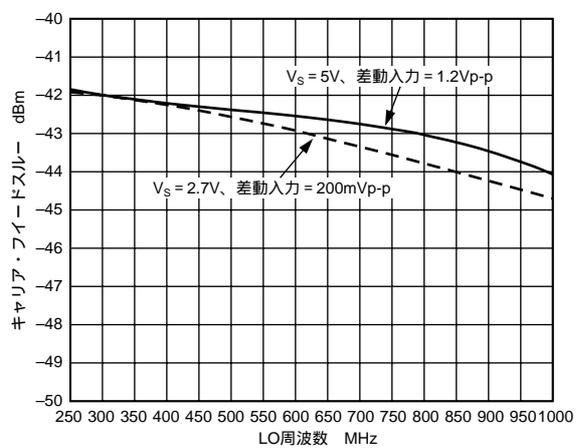
特性2 IとQの入力帯域幅($T_A = 25$ 、 $F_{LO} = 800MHz$ 、LOレベル = -2dBm、IとQの両入力を直交駆動)



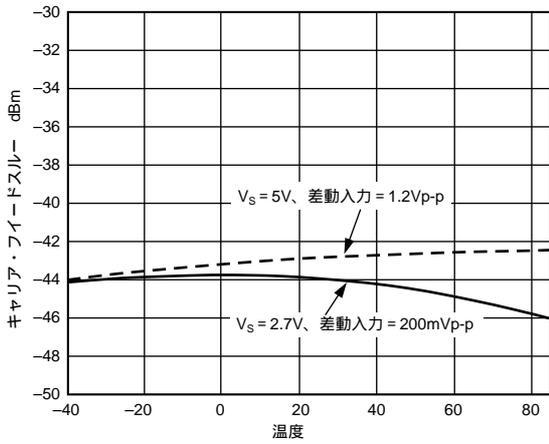
特性5 SSB出力1dB抑圧ポイント(OP 1dB) 対 F_{LO} ($V_S = 5V$ 、LOレベル = -2dBm、IとQの両入力を直交駆動、 $F_{BB} = 1MHz$)



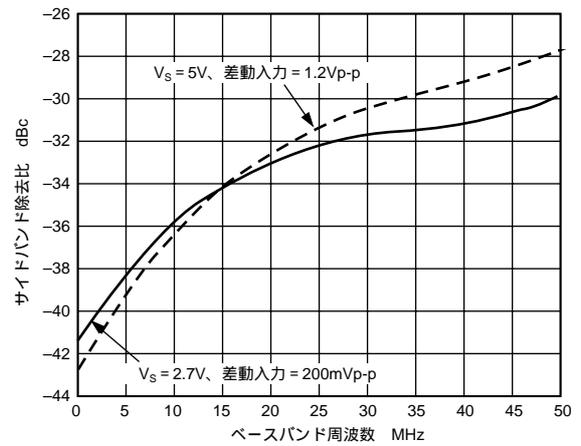
特性3 SSB P_{OUT} の温度特性($F_{LO} = 800MHz$ 、LOレベル = -2dBm、 $F_{BB} = 1MHz$ 、IとQの両入力を直交駆動)



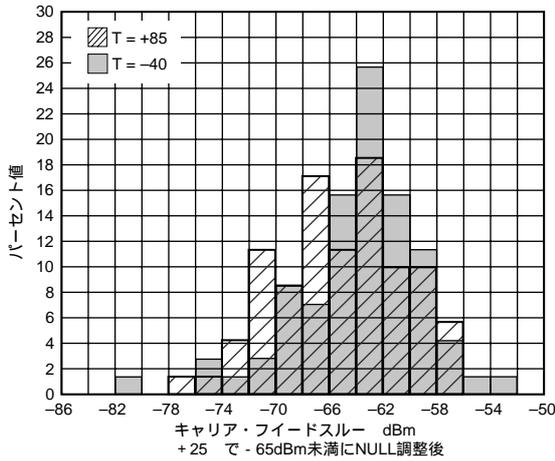
特性6 キャリア・フィードスルー 対 F_{LO} (LOレベル = -2dBm、 $T_A = 25$)



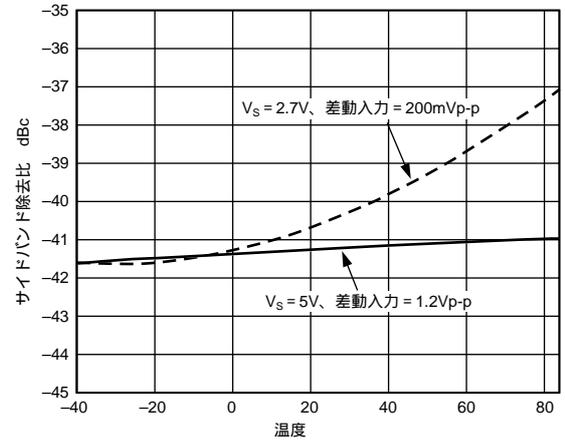
特性7 キャリア・フィードスルー 対 LO 周波数
($F_{LO} = 800\text{MHz}$, LOレベル = -2dBm)



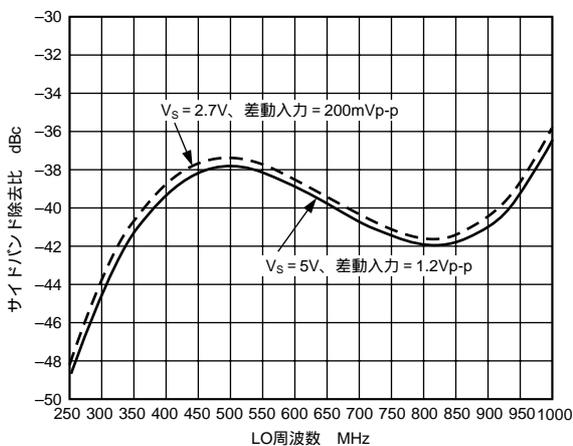
特性10 サイドバンド除去比 対 F_{BB} ($T_A = 25^\circ\text{C}$,
 $F_{LO} = 800\text{MHz}$, LOレベル = -2dBm,
IとQの両入力を直交駆動)



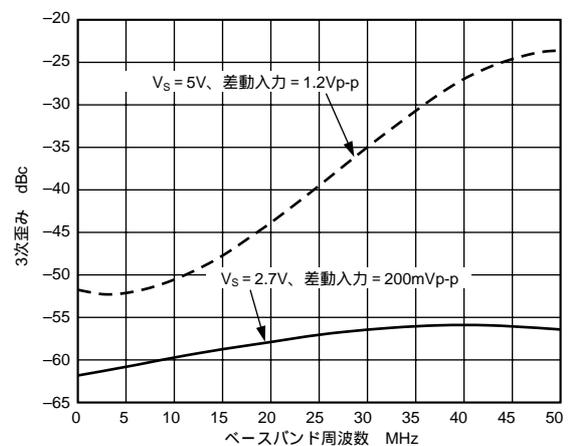
特性8 温度上下限界値におけるキャリア・フィードスルーの分布
+25 で -65dBm未満にNULL調整後
 $T_A = 25^\circ\text{C}$ ($F_{LO} = 800\text{MHz}$, LOレベル = -2dBm)



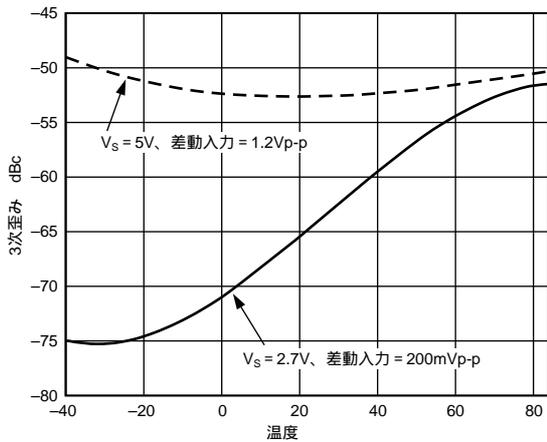
特性11 サイドバンド除去比の温度特性
($F_{LO} = 800\text{MHz}$, LOレベル = -2dBm,
 $F_{BB} = 1\text{MHz}$, IとQの両入力を直交駆動)



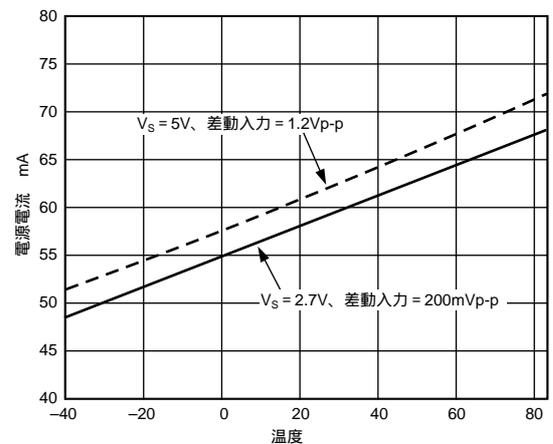
特性9 サイドバンド除去比 対 F_{LO}
($T_A = 25^\circ\text{C}$, LOレベル = -2dBm, $F_{BB} = 1\text{MHz}$,
IとQの両入力を直交駆動)



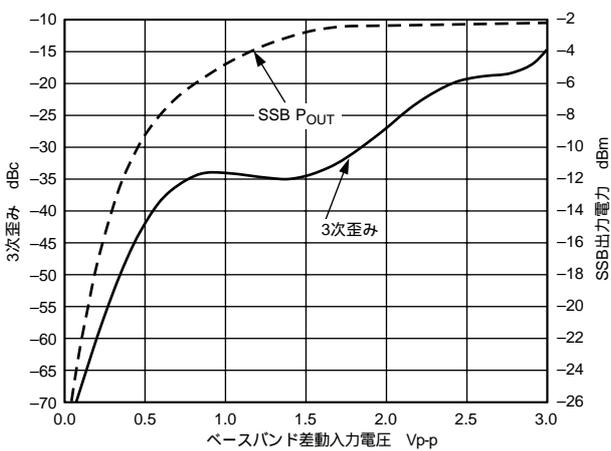
特性12 3次歪み 対 F_{BB} ($T_A = 25^\circ\text{C}$, $F_{LO} = 800\text{MHz}$,
LOレベル = -2dBm, IとQの両入力を直交駆動)



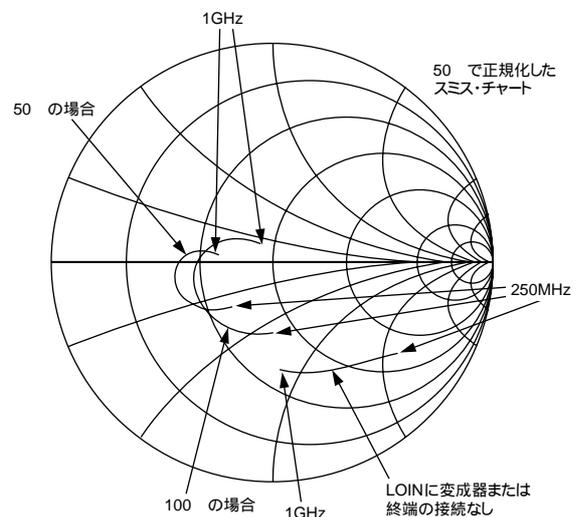
特性13 3次歪みの温度特性 ($F_{LO} = 800MHz$ 、LOレベル = -2dBm、 $F_{BB} = 1MHz$ 、IとQの両入力を直交駆動)



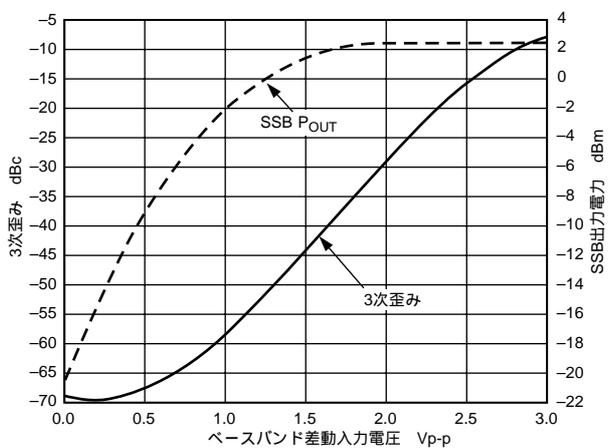
特性16 電源電流の温度特性



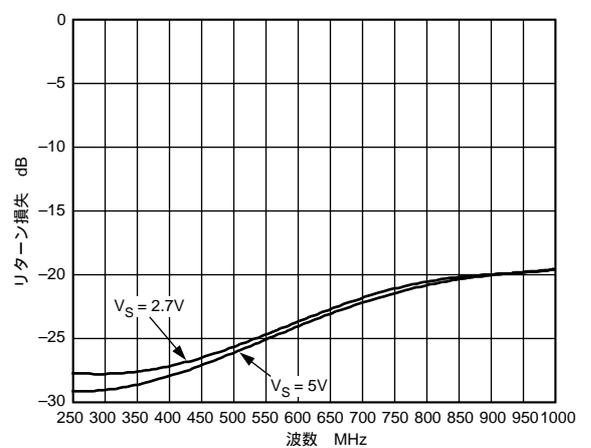
特性14 3次歪みおよびSSB P_{OUT} 対 ベースバンド差動入力レベル ($T_A = 25$ 、 $F_{LO} = 800MHz$ 、LOレベル = -2dBm、 $F_{BB} = 1MHz$ 、 $V_S = 2.7V$)



特性17 LOINポートS11のスミス・チャート(LOIPピンをグラウンドにAC結合 図示した変成器と外部終端抵抗を接続したときのカーブ ($V_S = 5V$ 、 $T_A = 25$))

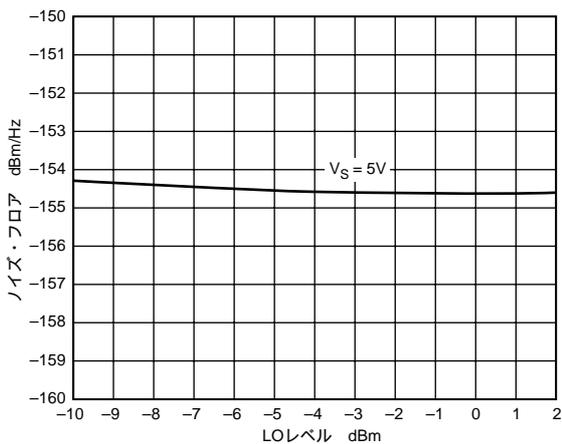


特性15 3次歪みおよびSSB P_{OUT} 対 ベースバンド差動入力レベル ($T_A = 25$ 、 $F_{LO} = 800MHz$ 、LOレベル = -2dBm、 $F_{BB} = 1MHz$ 、 $V_S = 5V$)

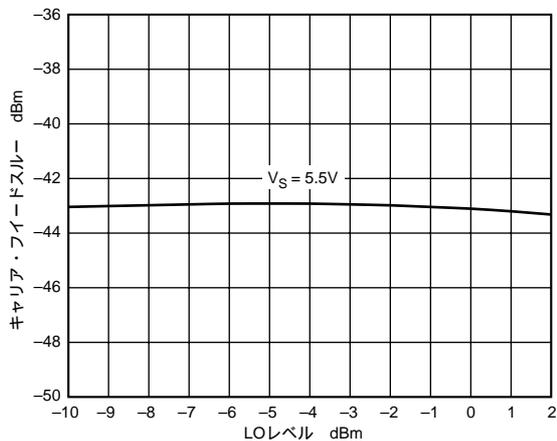


特性18 V_{OUT} 出力のリターン損失 (S22) ($T_A = 25$)

AD8345



特性19 ノイズ・フロアとLO入力電力の関係 ($T_A = 25$ 、 $F_{LO} = 800\text{MHz}$ 、 $V_S = 5\text{V}$ 、IおよびQの全入力を0.7VにDCバイアス)、キャリアから20MHzオフセット点でノイズを測定



特性20 LOフィードスルーとLO入力電力の関係 ($T_A = 25$ 、 $LO = 800\text{MHz}$ 、 $V_S = 5.5\text{V}$)

回路説明

概要

AD8345は、局部発振器 (LO) インターフェース、ミキサー、差動電圧 / 電流 (V/I) コンバータ、差動 / シングルエンド (D/S) コンバータ、バイアスの各部分に分けることができます。図2に、デバイスのブロック図を示します。

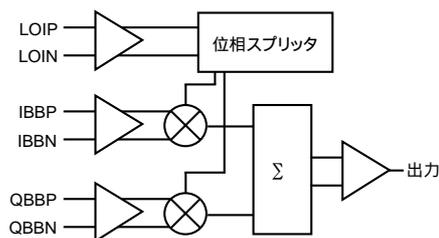


図2 AD8345のブロック図

LOインターフェースは互いに90度ずれた2つのLO信号を発生して、2つのミキサーを直交で駆動します。ベースバンド信号は差動V/Iコンバータで電流に変換されて、2つのミキサーに出力されます。ミキサーの出力は結合されて、50 Ω出力インターフェースを構成する差動 / シングルエンド・コンバータに入力されます。各部分に対するバイアス電流は、イネーブル (ENBL) 信号により制御されます。以下に各部について詳しく説明します。

LOインターフェース

LOインターフェースは、多相位相スプリッタとバッファ・アンプが交互に繰り返されたステージから構成されています。多相位相スプリッタには、LO信号を相互に正確に直交するIパスとQパスに分けるための環状に接続された抵抗とコンデンサがあります。各パスの信号はバッファ・アンプを通過して、損失と高周波数ロールオフ特性が補正されます。次に2つの信号の直交精度を向上させるために、もう一つの多相ネットワークを通過させます。位相スプリッタの各ステージのRC時定数を縦続接続することにより、広い動作周波数範囲 (250 ~ 1000MHz) が得られます。2つ目の位相スプリッタ出力は、ミキサーのLO入力を駆動するドライバ・アンプに入力されます。

差動V/Iコンバータ

この回路では、各ベースバンド入力ピンは、エミッタ・フォロワとして接続されたトランジスタを駆動するオペアンプに接続されます。2つのエミッタ間の抵抗は、変化する電流を差動入力電圧に比例するようにトランジスタを使って維持します。これらの電流は、差動で2つのミキサーに入力されます。

ミキサー

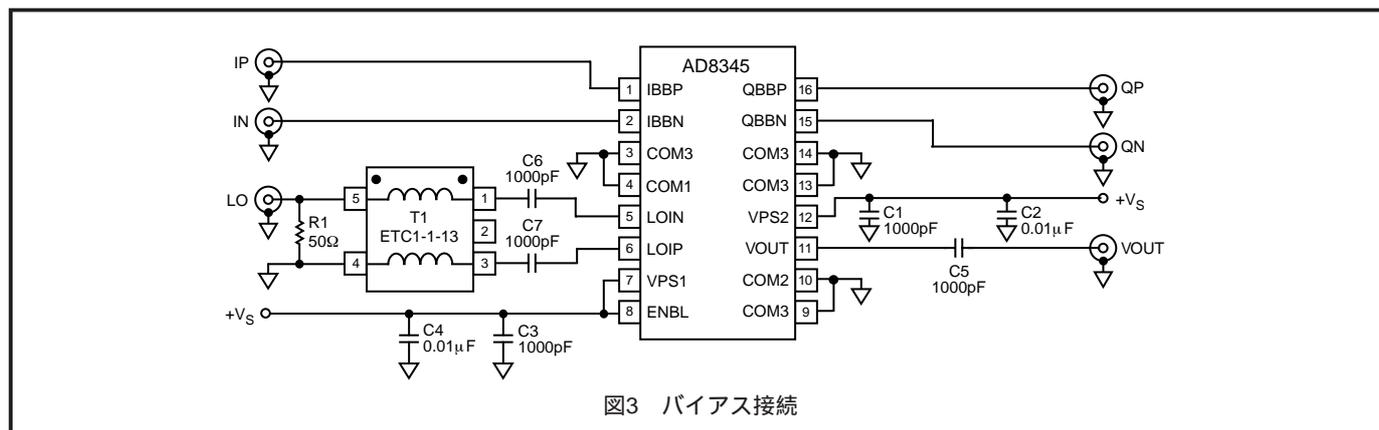
同位相チャンネル (Iチャンネル) 用と直交チャンネル (Qチャンネル) 用に1つずつ、合計2つのダブル・バランス型ミキサーがあります。各ミキサーでは、4個の交差接続されたトランジスタを持つギルバートセル・デザインを採用しています。各トランジスタのベースは、対応するチャンネルのLO信号から駆動されます。2つのミキサーの出力電流は、2本の負荷抵抗を使って加算されます。負荷抵抗の両端に発生する信号は、D/Sステージへ出力されます。

差動 / シングルエンド・コンバータ

この差動 / シングルエンド・コンバータは、2つのエミッタ・フォロワで構成されており、トータムポール出力ステージを駆動します。このトータムポール出力ステージの出力インピーダンスは、出力トランジスタのエミッタ抵抗により決定されます。このステージの出力が出力 (VOUT) ピンに接続されています。

バイアス

VBE原理に基づくバンドギャップ・リファレンス回路が、絶対温度 (PTAT) に比例し、かつ温度に対して安定な電流を発生します。これらの電流をさまざまな部分でリファレンスとして使います。ENBLピンの電圧をプルダウンして、バンドギャップ・リファレンスをディスエーブルにすると、他のすべての部分がシャットダウンされます。



基本接続

AD8345を動作させるための基本的な接続を図3に示します。2.7～5.5Vの単電源をピンVPS1とピンVPS2に接続します。内部で、一対のESD保護ダイオードがVPS1とVPS2の間に接続されているため、これらは同電位点に接続する必要があります。両ピンは、デバイスの近くに1000pFと0.01μFのコンデンサを接続して、個別にデカップリングする必要があります。通常動作に対しては、イネーブルピンENBLをハイレベルにプルアップしておく必要があります。ENBLのターンオン・スレシヨルドは $V_S/2$ です。COM1～COM3のピンはすべて、低インピーダンスの同じグラウンド・プレーンに接続する必要があります。

LOの駆動

図3では、デバイスの入力インピーダンスが高いため、入力インピーダンスはグラウンドに接続された50Ωの抵抗により決定されて、約50Ωになります(LOポートの入力インピーダンスについては特性17を参照してください)。出力でのLO除去比を最大にするためには、LOの差動駆動が推奨されます。図3では、変成器(M/A-COM製品番号ETC1-1-13)を使ってこれを実現しています。

変成器の出力はLO入力にAC接続され、バイアス・レベルは約1.8V_{dc}に設定されています。出力ノイズを最小に抑えるには、LO駆動レベルを-2dBmにすることが推奨されます。これよりレベルを大きくすると、直線性が低下し、レベルを小さくすると、ノイズ・フロアが少し高くなる傾向があります。例えば、LO電力を-2dBmから-10dBmに減らすと、ノイズ・フロアは約0.3dB高くなります(特性19参照)。

LOリークが少し大きくなりますが、LOピンをシングルエンドで駆動することもできます。LOINをコンデンサを使ってグラウンドにAC接続し、LOIPを結合コンデンサを使って50Ω信号源(シングルエンド)から駆動します(駆動信号をLOINに入力する場合にも同様に行うことができます)。

LOの周波数範囲

LO入力用の周波数範囲は、内部の直交位相スプリッタにより制限されます。位相スプリッタは、位相差90度の2つの内蔵ミキサを駆動する2つの信号を発生します。250MHz～1GHzの規定LO周波数範囲外では、この直交精度が低下して、サイドバンド除去比が小さくなります。250MHz～1GHzのLO周波数に対するサイドバンド除去比については特性9を参照してください。図4に、50～300MHzについて、代表的なデバイスのサイドバンド除去比を示します。250MHz以下でのサイドバンド除去比レベルの低下は、製造プロセスの変動に起因します。

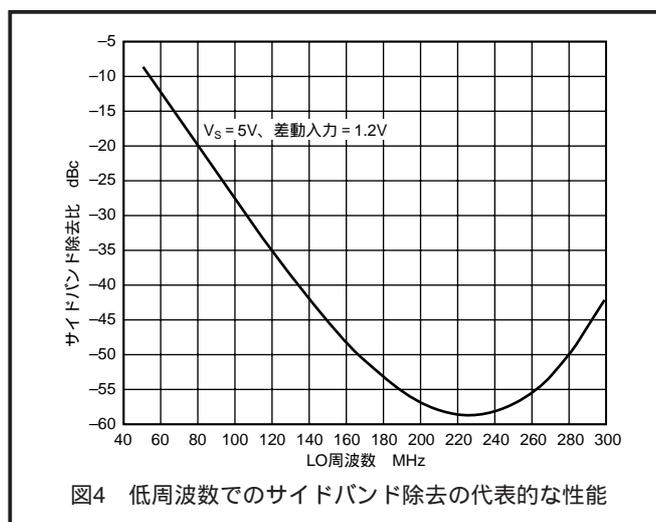


図4 低周波数でのサイドバンド除去の代表的な性能

IチャンネルおよびQチャンネルのベースバンド駆動

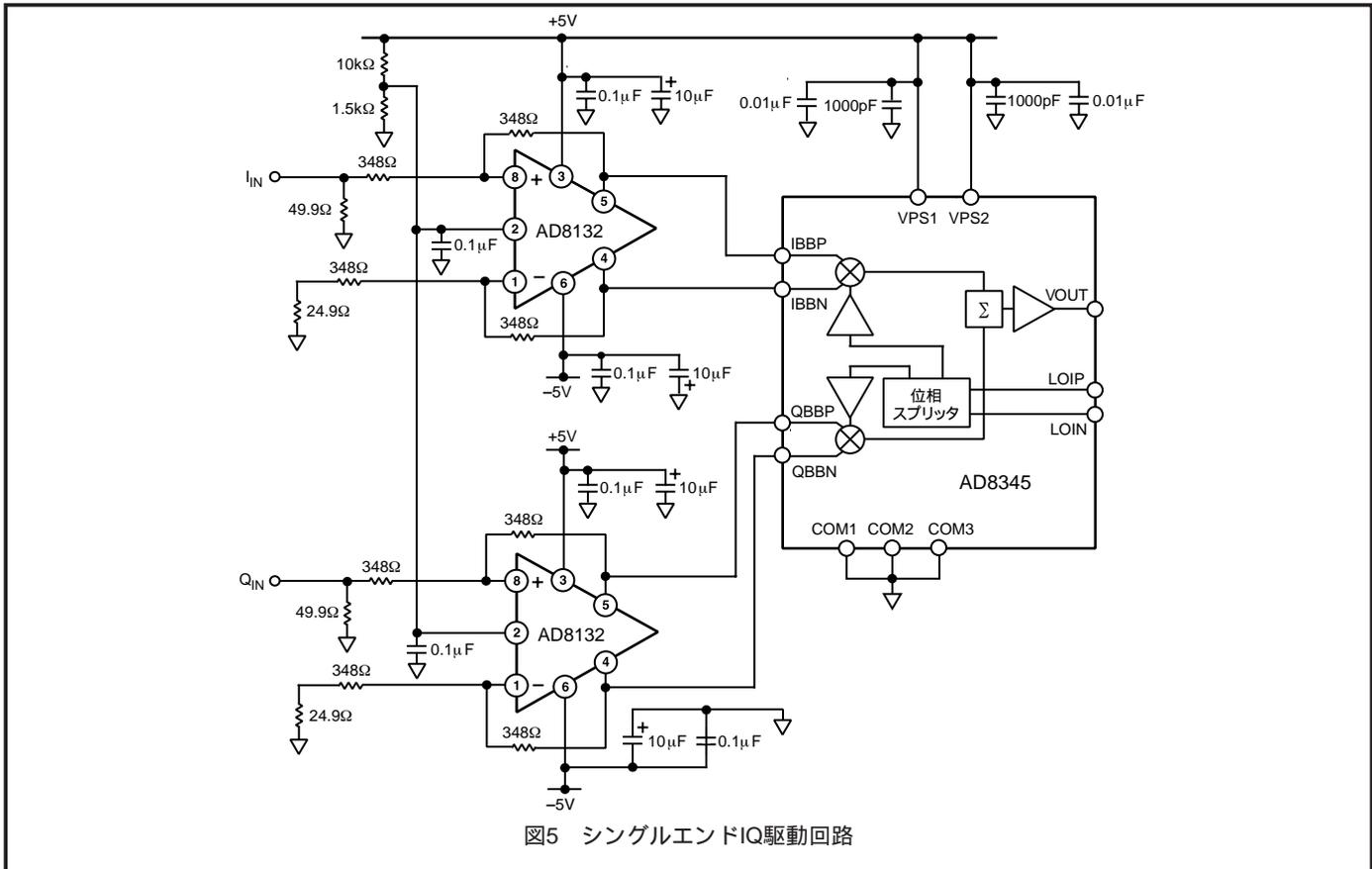
IチャンネルとQチャンネルのベースバンド入力は、差動で駆動する必要があります。これは、多くの最新高速DACが差動出力を持っているので便利です。 $V_S = 5V$ で最適性能を得るためには、駆動信号はバイアス・レベル=0.7Vで1.2V_{p-p}の差動信号である必要があります。すなわち、各入力は0.4～1Vの範囲で変化する必要があります。これより低い電源電圧でAD8345を動作させる場合は、IチャンネルとQチャンネル入力のピークtoピーク電圧を小さくして、入力のクリッピングを防止する必要があります。例えば、電源電圧=2.7Vでは、200mV_{p-p}の差動駆動が推奨されます。結果として、その分出力電力は小さくなります(特性1参照)。I入力とQ入力は、約80MHzの広い入力帯域幅を持っています。低いベースバンド入力レベルでは、入力帯域幅が増加します(特性2参照)。

ベースバンド信号のピーク値と平均値の比が大きい場合は(例えば、CDMAやWCDMAの場合)、rms信号強度をこのピーク・レベルより小さくして、信号ピークのクリッピングを防止する必要があります。信号ピークのクリッピングが発生すると、隣接チャンネルへの信号リークが増える傾向があります。

推奨方法に従いIとQの信号強度を減らすと、その分だけ出力電力が小さくなります。

このことはマルチキャリア・アプリケーションの場合でも同じで、出力キャリア数を2倍にする毎に、キャリア当たりの出力電力は3dBだけ小さくなります。

AD8345



I入力とQ入力はpnptトランジスタのベースに直接接続されているため、高い入力インピーダンスを持っています。DAC入力と変調器入力の間にDC結合フィルタを使う場合は、このフィルタを該当する抵抗値で終端する必要があります。フィルタが差動の場合は、終端抵抗をI差動入力とQ差動入力の間に接続する必要があります。

LOリークの削減

I信号とQ信号にLOが乗算されるため、これらの入力で内部オフセット電圧があると、LOのリークが発生します。これら内部オフセット電圧から発生する -42dBmの公称LOリークは、I入力とQ入力にオフセット補償電圧を加えることにより、さらに削減することができます。LOフィードスルーは、0.7Vの公称バイアス・レベルを変えるのではなく、I入力とQ入力の差動オフセット電圧を変えることにより、削減することに注意してください。これは、LOリークを減らすための該当するDACオフセット・コードを書き込んで保存することにより、容易に実行できます。ただし、この場合は、DACからI入力とQ入力へのパスはDC結合にする必要があります。DACが0.7Vのバイアス・レベルを出力できる場合は、DC結合はI入力とQ入力のバイアスの点から有利です。

LOフィードスルーを減らす手順は簡単です。出力スペクトラム内でLOを分離させるため、シングル・サイドバンド構成が推奨されます。I信号とQ信号をサイン波とコサイン波に設定し（例えば100kHz）、LOを $f_{RF} - 100\text{kHz}$ に設定します。LOリークが谷に到達するまで、I DACからオフセット電圧を加えます。このオフセット・レベルを維持したまま、下側の谷に到達するまでオフセット電圧をQ DACに加えます。LOリーク補償は、温度変化に対して良好に維持されます。特性8に、室温での補償後のLOリークに対する温度変化の影響を示します。

保証済みのLOリークは、周波数が補償を行ったときの周波数から離れて行くにつれて、ある程度悪化します。これはRF出力へのLOのリークの影響に起因するものであり、I入力とQ入力でのオフセットにより生ずるものではありません。

シングルエンドでのIとQの駆動

シングルエンドのI信号とQ信号しか使用できない場合は、AD8132やAD8138のような差動アンプを使って、AD8345に対して必要とされる差動駆動信号を発生させることができます。

大部分のDACは差動出力を持っていますが、デュアルDACとI入力およびQ入力との間にシングルエンドのローパス・フィルタを使うと、部品点数とコストの面から望ましい構成になります。このため、フィルタの出力信号は差動モードへ戻す必要があります。0.7Vコモン・モードに再バイアスすることも必要になることがあります。

図5に、グラウンド基準のシングルエンド信号を差動信号に変換して、0.7Vのバイアス電圧を加える回路を示します。ゲイン=1の2個のAD8132差動オペアンプを使用しています。入力インピーダンスは50Ωであり、この回路は50Ωの信号源（例えば、ローパス・フィルタ）から信号を入力できるように構成されています。入力インピーダンスは、49.9Ωのシャント抵抗（および反転入力の対応する24.9Ω抵抗）を該当する値で置き換えることにより、容易に変更することができます。必要とされるDCバイアス・レベルは、差動アンプの V_{OCM} ピンに0.7Vを入力することにより、信号に簡単に追加することができます。

AD8132やAD8138のような差動アンプを使って、アクティブ・フィルタを構成することもできます。これらの詳細については、これらのデバイスのデータシートをご覧ください。

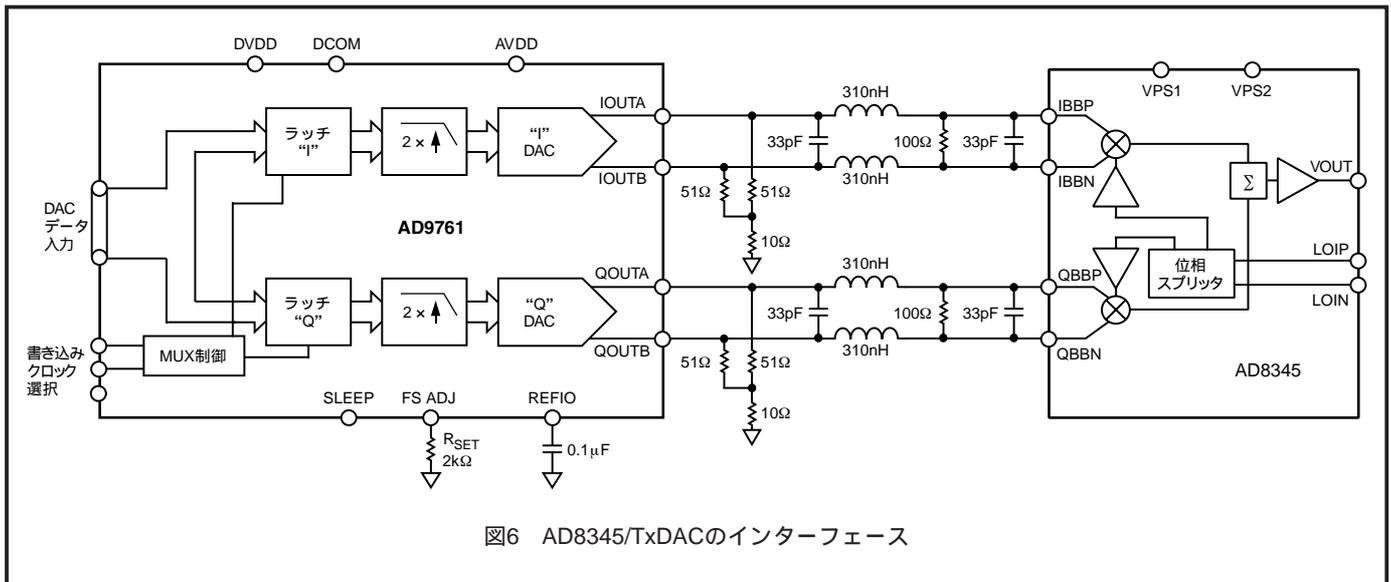


図6 AD8345/TxDACのインターフェース

この回路では、シングルエンドのI信号とQ信号がグラウンドを基準にしていることを想定していることに注意してください。差動DCオフセットがあると、その分AD8345出力でのLOリークは増えます。

未使用入力をDCレベル0.7Vにバイアスした状態で、0.7Vにバイアスされたシングルエンド信号によりベースバンド入力を駆動することは可能ですが、駆動信号のバイアス・レベルと未使用入力DCレベルとの間のDCレベルの差（温度ドリフトの影響を含む）が存在すると、LOリークが増えるため、この動作モードは推奨できません。さらに、最大出力電力が6dB減少します。

RF出力

RF出力は50 Ω負荷を駆動するように設計されていますが、図3に示すようにAC結合する必要があります。I入力とQ入力が1.2Vp-pの信号で直交駆動される場合、出力電力は約 -1dBmになります（特性1参照）。

RF出力インピーダンスは50 Ωに非常に近い値であるため、出力で50 Ω負荷を駆動する場合は、負荷マッチング回路の追加は不要です。

TxDACと組み合わせたアプリケーション

図6に、AD9761 TxDACから駆動されるAD8345を示します（このアプリケーションでは、当社のTxDACファミリーであれば、どのデバイスでも使用できます）。DACから出力される信号は、差動の51MHzローパス・フィルタによりフィルタ処理されます。

I DACとQ DACは、それぞれ0~20mAと20~0mAの差動出力電流を発生します。グラウンドに接続された抵抗50 Ω負荷の場合、コモン・モード・レベル0.5Vの2Vp-p差動信号（すなわち各出力1Vp-p）になります。この構成では、各DAC出力からは通過帯域内に合成された48 Ω（10 Ω + 51 Ω || (100 Ω + 51 Ω)）の負荷が見えます。したがって、例えば、IOUTAが正側フルスケールに駆動されたとき、IBBPは

0.96Vになります。IOUTB = 0mAのとき、IBBNの電圧 = 0.456Vになります。これは、コモン・モード・レベルが0.7Vで約1Vp-pのフル・スケール差動信号になります。

ハンダ処理情報

AD8345は、パッド露出型の16ピンTSSOPパッケージを採用しています。最適な熱伝導を得るために、露出しているパッドをグラウンド・プレーンにハンダ付けできます。接続した場合、接合部/周辺間熱抵抗 (J_A) は30 mW/°Cになりますが、安全な動作のために必ず必要というものではありません。露出しているパッドをハンダ付けしない場合は、 $J_A = 95$ mW/°Cになります。

評価ボード

図7に、AD8345評価ボードの回路図を示します。未実装部品はオープンで表示してあります。このボードは4層ボードであり、中層の2層はグラウンド・プレーンとして、表面と裏面は信号プレーンと電源プレーンとして、それぞれ使っています。

このボードには、2.7~5.5Vの範囲の単電源 (V_S) を接続します。電源は0.01 μFと1000pFのコンデンサでデカップリングします。この回路は、SW1をB位置に設定した基本接続回路図に従っています。SW1がA位置の場合は、イネーブル・ピンが10k Ωの抵抗でグラウンドにプルダウンされるため、デバイスはパワーダウン・モードになります。

すべてのコネクタはSMAタイプです。I入力とQ入力は、差動出力のデュアルDACに直接接続できるようにDC結合になっています。I入力とQ入力での終端が必要な場合のために、抵抗パッドが用意されています。局部発振器入力 (LO) は、グラウンドに接続した外付け50 Ω抵抗により約50 Ωに終端されます。AD8345の差動LO入力を差動駆動するために、1:1の広帯域変成器 (ETC1-1-13) が用意されています。T1を短絡すると、デバイスをシングルエンド駆動することもできます。

AD8345

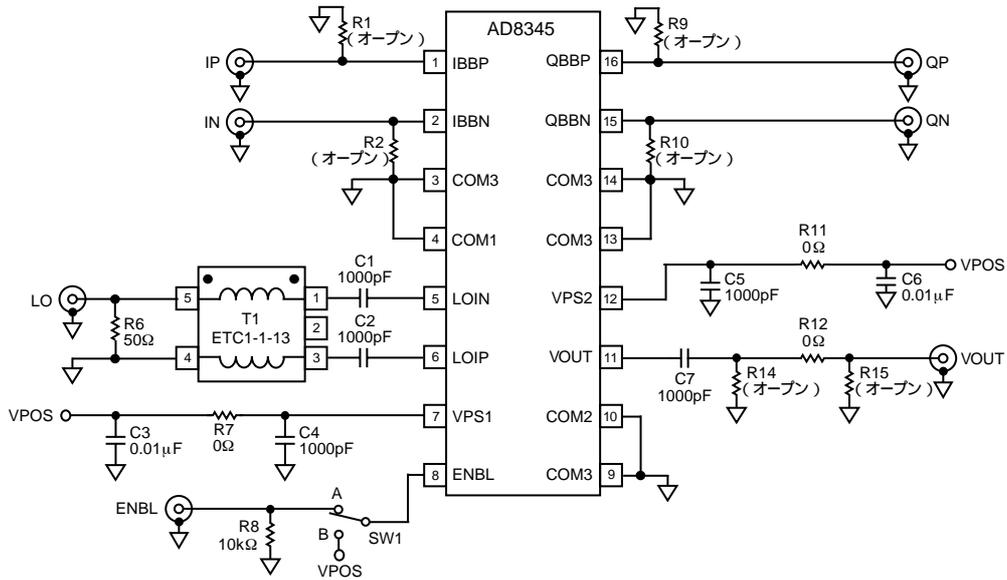


図7 評価ボードの回路図

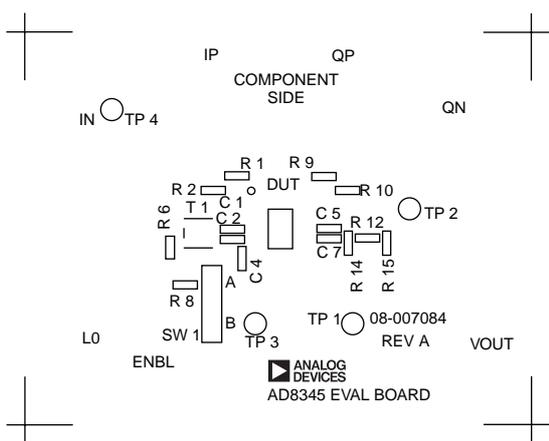


図8 評価ボードのシルクスクリーン

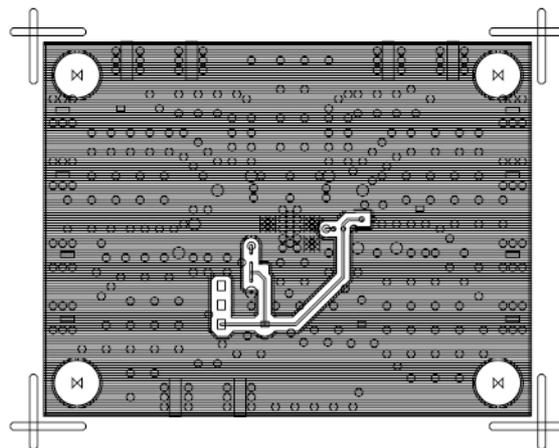


図10 評価ボードのレイアウト 裏面

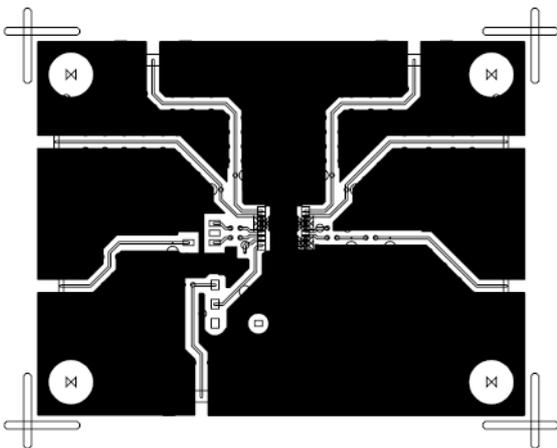


図9 評価ボードのレイアウト 表面

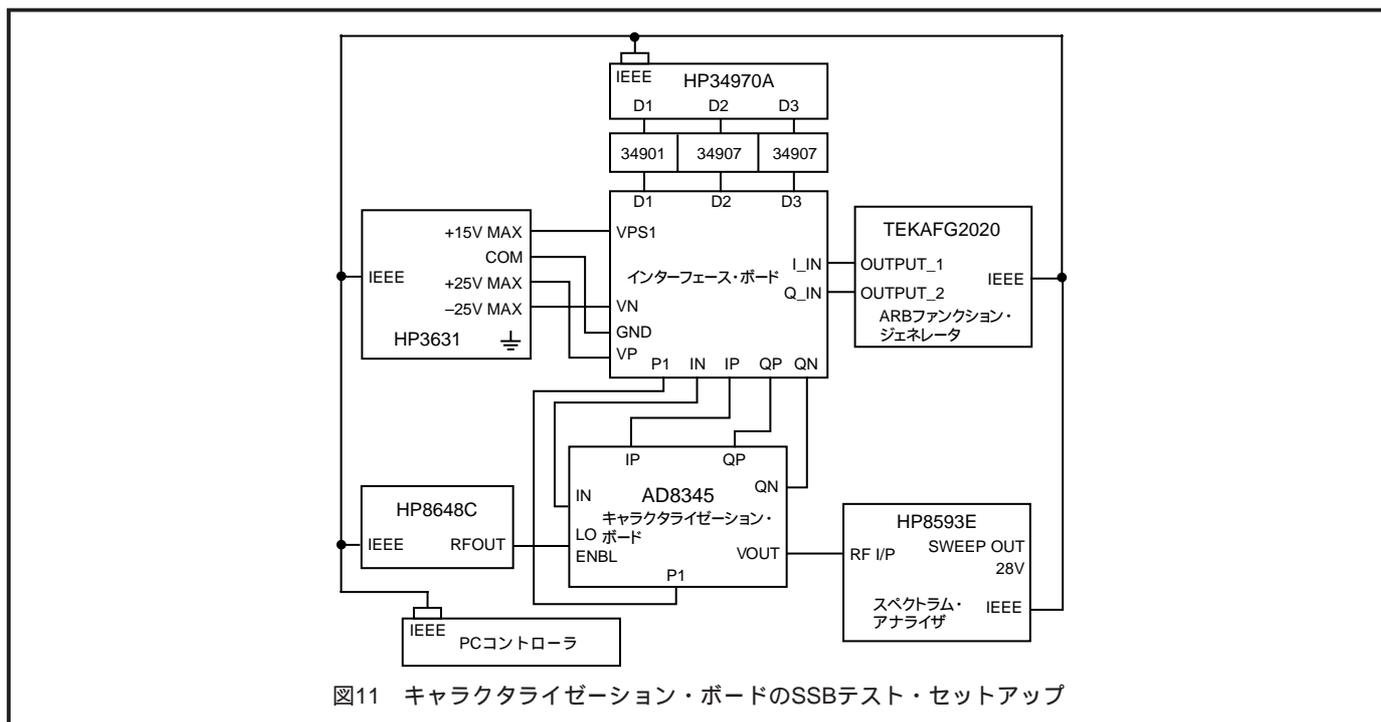


図11 キャラクタライゼーション・ボードのSSBテスト・セットアップ

キャラクタライゼーション・セットアップ

SSBセットアップ

基本的には、2つの基本セットアップを使ってAD8345のキャラクタライゼーションを行いました。図11と図13にこれらのセットアップを示します。図11は、シングル・サイドバンド変調器として製品を評価するときに使うセットアップです。インターフェース・ボードでは、任意のファンクション・ジェネレータから出力されたシングルエンドのI入力とQ入力を約0.7VのDCバイアスを持つ差動入力に変換します。このインターフェース・ボードでは、電源接続も行っています。HP34970Aとそのプラグイン34901を使って、AD8345キャラクタライゼーション・ボードに供給されている電源の電流と電圧を監視します。インターフェース・ボードに対するその他の様々なDC信号と制御信号を用意するために、HP34907プラグインを2つ使っています。LO入力はRF信号ジェネレータから直接駆動して、スペクトラム・アナライザでその出力を直接測定します。Iチャンネルをサイン波で、Qチャンネルをコサイン波でそれぞれ駆動し、下側サイドバンドをシングル・サイドバンド出力とします。代表的なSSB出力のスペクトラムを図12に示します。

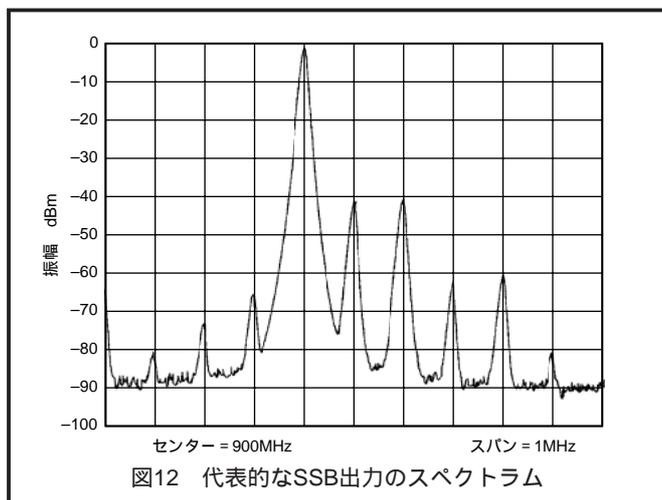


図12 代表的なSSB出力のスペクトラム

変調済み波形使用時のセットアップ

変調された波形を使ってAD8345を評価する際に使用したセットアップを図13に示します。Rohde & Schwarz社のAMIQ信号ジェネレータの差動出力を使ってベースバンド信号を生成します。すべての測定で、各ベースバンド入力ピンの入力レベルは $0.7V \pm 0.3V$ ピークに設定します。出力は、Rohde & Schwarz社のFSIQスペクトラム/ベクトル・アナライザを使って行います。

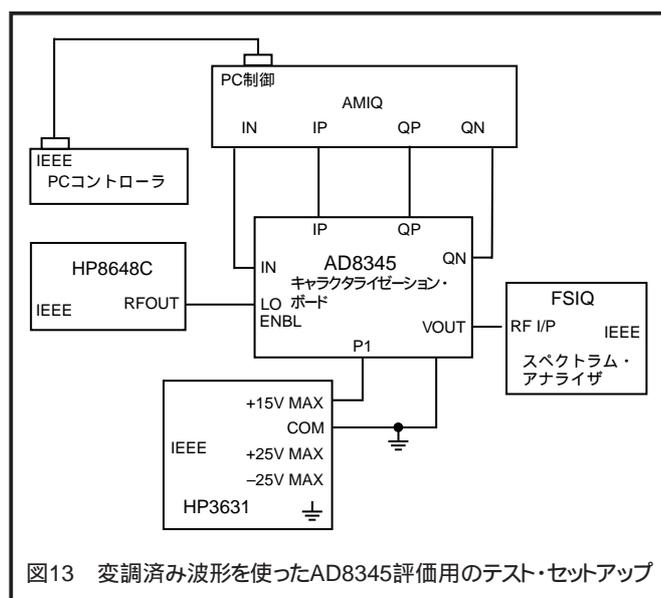


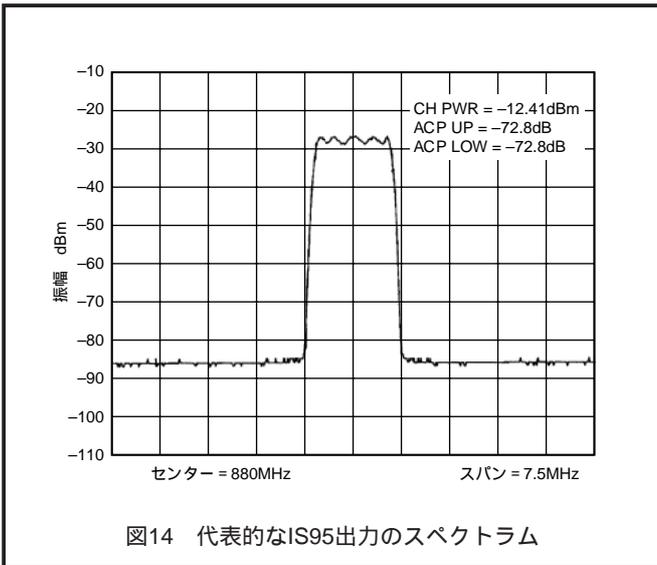
図13 変調済み波形を使ったAD8345評価用のテスト・セットアップ

AD8345

CDMA IS95

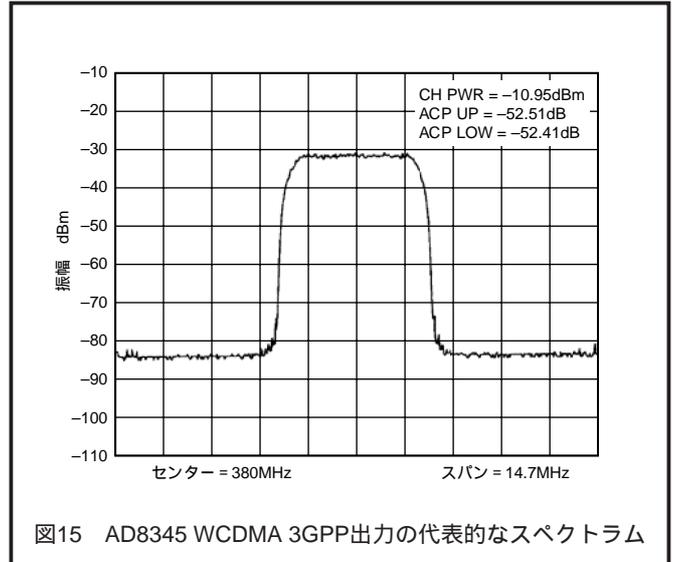
ACPRの測定には、使用したI入力信号とQ入力信号を、Pilot (WC (ウォルシュ・コード) 00)、Sync (WC 32)、Paging (WC 01)、Traffic (WC 08、09、10、11、12、13) の6チャンネル・アクティブとして生成しました。図14に、この設定に対する代表的な出力スペクトラムを示します。

EVM、Rho、位相、振幅バランスの測定では、使用したI入力信号とQ入力信号をPilotチャンネルのみアクティブ (WC 00) として発生しました。



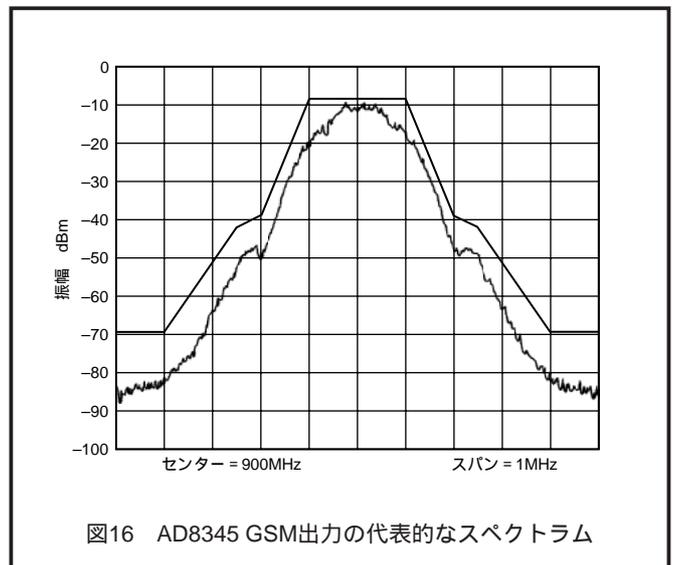
WCDMA 3GPP

WCDMA用のAD8345の評価では、3GPP規格をチップ・レート3.84MHzで使いました。図15に示す曲線は、64チャンネル・アクティブ時の3GPP仕様に規定する“テスト・モデル1”を使用した場合のAD8345のACPR曲線です。



GSM

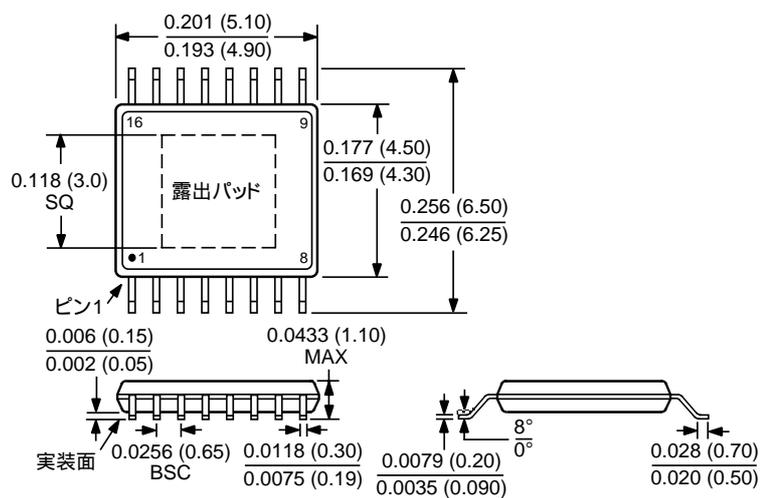
AD8345出力とGSM送信との比較のために、MSK変調、GSM差動コーディング、ガウス・フィルタ、シンボル・レート270.833kHzを使ってマスクI信号とマスクQ信号を発生しました。送信マスクは、GSM BTS仕様に従ってFSIQについて手動で発生しました。図16に示す曲線は、AD8345がGSM送信マスク条件を満たしていることを示しています。



外形寸法

サイズはインチと (mm) で示します。

16ピン・パッド露出型
HTSSOP
(RE-16)



AD8345

TDS09/2001/1000

PRINTED IN JAPAN



このデータシートはエコマーク認定の再生紙を使用しています。