

## 特長

- シングル・リード ECG フロント・エンドを内蔵
- 低電源電流: 170  $\mu$ A (typ)
- 同相モード除去比: 80 dB (DC~60 Hz)
- 2本または3本の電極構成
- 高信号ゲイン ( $G = 100$ )、DC 阻止機能付き
- 調整可能な2極ハイパス・フィルタ
- $\pm 300$  mV までのハーフ・セル電位を許容
- 高速回復機能によりフィルタ設定の向上
- 汎用オペアンプを内蔵
- 調整可能な3極ローパス・フィルタ、ゲイン調整可能
- リード・オフ検出機能: AC または DC オプション
- ライト・レッグ駆動 (RLD) アンプを内蔵
- 単電源動作: 2.0 V~3.5 V
- 内蔵リファレンス・バッファにより仮想グラウンドを発生
- レール to レール出力
- RFI フィルタを内蔵
- 8 kV の HBM ESD 定格
- シャットダウン・ピンを装備
- 20ピン 4 mm  $\times$  4 mm LFCSP パッケージを採用

## アプリケーション

- フィットネスおよび活動心拍モニタ
- 携帯型 ECG
- リモート健康モニタ
- ゲーム機器ペリフェラル
- 生体電位信号アキュイジション

## 概要

AD8232 は、ECG やその他の生体電位計測アプリケーション向けの統合シグナル・コンデショニング・ブロックです。このデバイスは、モーションまたはリモート電極配置などによるノイズの多い条件下で小さい生体電位信号の抽出、増幅、フィルタを行うようにデザインされています。このデザインにより、超低消費電力 A/D コンバータ (ADC) または組込みマイクロコントローラが容易に出力信号を取得できるようになります。

AD8232 では、モーション副作用と電極ハーフ・セル電位を除去する 2 極ハイパス・フィルタを構成することができます。このフィルタとアンプの計装アーキテクチャを緊密に組み合わせて、シングル・ステージで大きなゲインとハイパス・フィルタ機能を実現し、省スペースと低価格を可能にしています。

汎用オペアンプを使用すると、AD8232 ではさらにノイズを除去する 3 極ローパス・フィルタを構成することができます。様々なタイプのアプリケーションに合わせてすべてのフィルタの周波数カットオフを選択することができます。

## 機能ブロック図

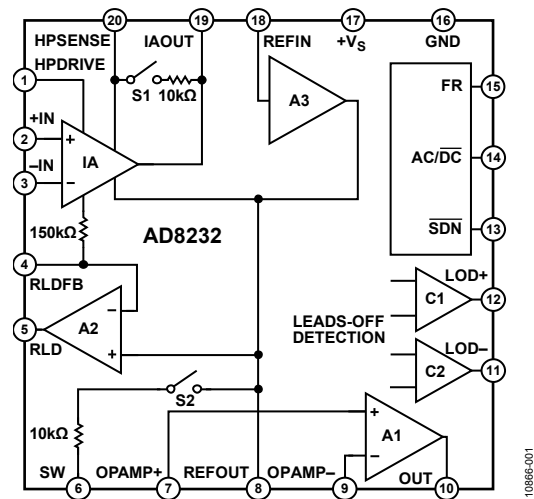


図 1.

システム内でライン周波数とその他の不要な干渉の同相モード除去比を向上させるため、AD8232 はライト・レッグ駆動 (RLD) のようなリード駆動アプリケーション用のアンプを内蔵しています。

AD8232 は、ハイパス・フィルタの長いセトリング・テールが続かないようにする高速回復機能を内蔵しています。急激な信号変化 (例えばリード・オフ状態) がアンプに加わった後、AD8232 は自動的にフィルタ・カットオフを上げるように調整します。この機能を使うと、AD8232 は迅速に回復できるため、電極を対象に接続すると直ちに有効な測定値を取得することができます。

AD8232 は、4 mm  $\times$  4 mm の 20 ピン LFCSP パッケージを採用しています。性能は 0°C~70°C で規定され、-40°C~+85°C で動作可能です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

## 目次

特長	1	スタンバイ動作	19
アプリケーション	1	入力保護	19
機能ブロック図	1	無線周波数干渉(RFI)	20
概要	1	電源のレギュレーションとバイパス	20
改訂履歴	2	入力換算オフセット	20
仕様	3	レイアウトの推奨事項	20
絶対最大定格	5	アプリケーション情報	21
ESDの注意	5	電極オフセットの除去	21
ピン配置およびピン機能説明	6	ハイパス・フィルタ	21
代表的な性能特性	7	ローパス・フィルタとゲイン	23
計装アンプの性能カーブ	7	A/Dコンバータの駆動	23
オペアンプの性能カーブ	10	駆動電極	23
ライト・レッグ駆動(RLD)アンプの性能カーブ	13	アプリケーション回路	24
リファレンス・バッファの性能カーブ	14	心臓近くでの心拍測定	24
システムの性能カーブ	15	運動機器アプリケーション: 手での心拍測定	24
動作原理	16	心臓モニタの構成	25
アーキテクチャの概要	16	モーション副作用除去機能付きの携帯型心臓モニタ	25
計装アンプ	16	パッケージとオーダー情報	27
オペアンプ	16	外形寸法	27
ライト・レッグ駆動アンプ	17	オーダー・ガイド	27
リファレンス・バッファ	17		
高速回復回路	17		
リード・オフ検出機能	18		

## 改訂履歴

## 2/13—Rev. 0 to Rev. A

Changes to Table 1	4
Changes to Table 2	6
Change to Figure 17	9
Changes to Figure 22 and Figure 25	11
Changes to Figure 34 and Figure 36	14
Changes to Figure 45, Architecture Overview Section, and Instrumentation Amplifier Section	17
Changes to Right Leg Drive Amplifier Section, Reference Buffer Section, Fast Restore Circuit Section, and Figure 48; Added Figure 46, Renumbered Sequentially	18
Changes to Figure 49	19
Changes to AC Leads Off Detection Section and Standby Operation Section	20
Changes to Input Referred Offsets Section	21

Changes to Figure 53 and High-Pass Filtering Section	22
Changes to Additional High-Pass Filtering Options Section; Added Table 4	23
Changes to Low-Pass Filtering and Gain Section; Added Driving Analog-to-Digital Converters Section and Figure 61	24
Changes to Figure 62, Figure 64, and Heart Rate Measurement Next to the Heart Section	25
Changes to Exercise Application: Heart Rate Measured at the Hands and Figure 66	26
Changes to Figure 68	27

## 8/12—Revision 0: Initial Version

## 仕様

特に指定がない限り、 $V_S = 3\text{ V}$ 、 $V_{REF} = 1.5\text{ V}$ 、 $V_{CM} = 1.5\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、FR=ロー・レベル、SDN=ハイ・レベル、AC/DC = ロー・レベル。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
<b>INSTRUMENTATION AMPLIFIER</b>						
Common-Mode Rejection Ratio, DC to 60 Hz	CMRR	$V_{CM} = 0.35\text{ V to } 2.85\text{ V}$ , $V_{DIFF} = 0\text{ V}$	80	86		dB
Power Supply Rejection Ratio	PSRR	$V_{CM} = 0.35\text{ V to } 2.85\text{ V}$ , $V_{DIFF} = \pm 0.3\text{ V}$		80		dB
Offset Voltage (RTI)	$V_{OS}$	$V_S = 2.0\text{ V to } 3.5\text{ V}$	76	90		dB
Instrumentation Amplifier Inputs				3	8	mV
DC Blocking Input <sup>1</sup>				5	50	$\mu\text{V}$
Average Offset Drift				10		$\mu\text{V}/^\circ\text{C}$
Instrumentation Amplifier Inputs				0.05		$\mu\text{V}/^\circ\text{C}$
DC Blocking Input <sup>1</sup>						
Input Bias Current	$I_B$	$T_A = 0^\circ\text{C to } 70^\circ\text{C}$		50	200	pA
Input Offset Current	$I_{OS}$	$T_A = 0^\circ\text{C to } 70^\circ\text{C}$		1		nA
Input Impedance				25	100	pA
Differential				1		nA
Common Mode						
Input Voltage Noise (RTI)				10  7.5		$\text{G}\Omega  \text{pF}$
Spectral Noise Density				5  15		$\text{G}\Omega  \text{pF}$
Peak-to-Peak Voltage Noise						
Input Voltage Range		$f = 1\text{ kHz}$		100		$\text{nV}/\sqrt{\text{Hz}}$
DC Differential Input Range	$V_{DIFF}$	$f = 0.1\text{ Hz to } 10\text{ Hz}$	0.2		$+V_S$	V
Output		$f = 0.5\text{ Hz to } 40\text{ Hz}$	-300		+300	mV
Output Swing		$T_A = 0^\circ\text{C to } 70^\circ\text{C}$				
Short-Circuit Current	$I_{OUT}$	$R_L = 50\text{ k}\Omega$	0.1		$+V_S - 0.1$	V
Gain	$A_V$			6.3		mA
Gain Error				100		V/V
Average Gain Drift		$V_{DIFF} = 0\text{ V}$		0.4		%
Bandwidth		$V_{DIFF} = -300\text{ mV to } +300\text{ mV}$		1	3.5	%
RFI Filter Cutoff (Each Input)	BW	$T_A = 0^\circ\text{C to } 70^\circ\text{C}$		12		$\text{ppm}/^\circ\text{C}$
<b>OPERATIONAL AMPLIFIER (A1)</b>						
Offset Voltage	$V_{OS}$			1	5	mV
Average TC		$T_A = 0^\circ\text{C to } 70^\circ\text{C}$		5		$\mu\text{V}/^\circ\text{C}$
Input Bias Current	$I_B$	$T_A = 0^\circ\text{C to } 70^\circ\text{C}$		100		pA
Input Offset Current	$I_{OS}$	$T_A = 0^\circ\text{C to } 70^\circ\text{C}$		1		nA
Input Voltage Range				100		pA
Common-Mode Rejection Ratio	CMRR	$V_{CM} = 0.5\text{ V to } 2.5\text{ V}$	0.1		$+V_S - 0.1$	nA
Power Supply Rejection Ratio	PSRR			1		V
Large Signal Voltage Gain	$A_{VO}$			100		dB
Output Voltage Range		$R_L = 50\text{ k}\Omega$	0.1		$+V_S - 0.1$	dB
Short-Circuit Current Limit	$I_{OUT}$			110		V
Gain Bandwidth Product	GBP			12		mA
Slew Rate	SR			100		kHz
Voltage Noise Density (RTI)	$e_n$	$f = 1\text{ kHz}$		0.02		$\text{V}/\mu\text{s}$
Peak-to-Peak Voltage Noise (RTI)	$e_{n\text{ p-p}}$	$f = 0.1\text{ Hz to } 10\text{ Hz}$		60		$\text{nV}/\sqrt{\text{Hz}}$
		$f = 0.5\text{ Hz to } 40\text{ Hz}$		6		$\mu\text{V p-p}$
				8		$\mu\text{V p-p}$

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit	
<b>RIGHT LEG DRIVE AMPLIFIER (A2)</b>							
Output Swing	I <sub>OUT</sub>	R <sub>L</sub> = 50 kΩ	0.1		+V <sub>S</sub> - 0.1	V	
Short-Circuit Current			11			mA	
Integrator Input Resistor	GDP		120	150	180	kΩ	
Gain Bandwidth Product				100			kHz
<b>REFERENCE BUFFER (A3)</b>							
Offset Error	V <sub>OS</sub>	R <sub>L</sub> > 50 kΩ		1		mV	
Input Bias Current	I <sub>B</sub>			100		pA	
Short-Circuit Current Limit	I <sub>OUT</sub>			12		mA	
Voltage Range		R <sub>L</sub> = 50 kΩ	0.1		+V <sub>S</sub> - 0.7	V	
<b>DC LEADS OFF COMPARATORS</b>							
Threshold Voltage				+V <sub>S</sub> - 0.5		V	
Hysteresis				60		mV	
Propagation Delay				0.5		μs	
<b>AC LEADS OFF DETECTOR</b>							
Square Wave Frequency	F <sub>AC</sub>	Between +IN and -IN	50	100	175	kHz	
Square Wave Amplitude	I <sub>AC</sub>		10	200		nA p-p	
Impedance Threshold				10	20		MΩ
Detection Delay					110		μs
<b>FAST RESTORE CIRCUIT</b>							
Switches	R <sub>ON</sub>	S1 and S2	8	10	12	kΩ	
On Resistance							
Off Leakage				100		pA	
Window Comparator							
Threshold Voltage		From either rail		50		mV	
Propagation Delay				2		μs	
Switch Timing Characteristics							
Feedback Recovery Switch On Time	t <sub>SW1</sub>			110		ms	
Filter Recovery Switch On Time	t <sub>SW2</sub>			55		ms	
Fast Restore Reset	t <sub>RST</sub>			2		μs	
<b>LOGIC INTERFACE</b>							
Input Characteristics							
Input Voltage (AC/DC and FR)							
Low	V <sub>IL</sub>			1.24		V	
High	V <sub>IH</sub>			1.35		V	
Input Voltage (SDN)							
Low	V <sub>IL</sub>			2.1		V	
High	V <sub>IH</sub>			0.5		V	
Output Characteristics							
Output Voltage		LOD+ and LOD- terminals					
Low	V <sub>OL</sub>			0.05		V	
High	V <sub>OH</sub>			2.95		V	
<b>SYSTEM SPECIFICATIONS</b>							
Quiescent Supply Current		T <sub>A</sub> = 0°C to 70°C		170	230	μA	
					210		μA
Shutdown Current		T <sub>A</sub> = 0°C to 70°C		40	500	nA	
					100		nA
Supply Range			2.0		3.5	V	
Specified Temperature Range			0		70	°C	
Operational Temperature Range			-40		+85	°C	

<sup>1</sup> オフセットは計装アンプ入力に換算します。詳細については、入力換算オフセットのセクションを参照してください。

## 絶対最大定格

表 2.

Parameter	Rating
Supply Voltage	3.6 V
Output Short-Circuit Current Duration	Indefinite
Maximum Voltage, Any Terminal <sup>1</sup>	+V <sub>S</sub> + 0.3 V
Minimum Voltage, Any Terminal <sup>1</sup>	-0.3 V
Storage Temperature Range	-65°C to +125°C
Operating Temperature Range	-40°C to +85°C
Maximum Junction Temperature	140°C
$\theta_{JA}$ Thermal Impedance <sup>2</sup>	48°C/W
$\theta_{JC}$ Thermal Impedance	4.4°C/W
ESD Rating	
Human Body Model (HBM)	8 kV
Charged Device Model (FICDM)	1.25 kV
Machine Model (MM)	200 V

<sup>1</sup> このレベルまたは最大規定電源電圧のいずれか小さい方が、すべての端子に対する電圧上限値を表します。規定の最小または最大電圧を超える入力電圧が加わる場合には、入りに直列に抵抗を接続して電流を 5 mA 以下に制限してください。

<sup>2</sup>  $\theta_{JA}$  は、自然空冷で 4 層 JEDEC ボードに実装したデバイスに対して規定します。

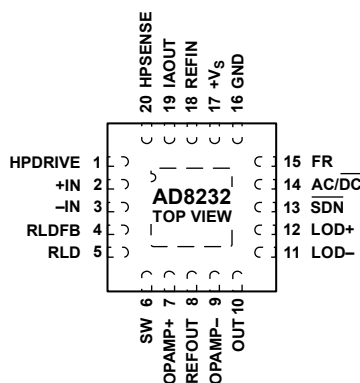
上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明



NOTES  
1. CONNECT THE EXPOSED PAD TO GND OR LEAVE UNCONNECTED.

10866-002

図 2. ピン配置

表 3. ピン機能の説明

ピン番号	記号	説明
1	HPDRIVE	ハイパス・ドライバ出力。HPDRIVE を初段ハイパス・フィルタのコンデンサに接続します。AD8232 はこのピンを駆動して、HPSENSE をリファレンス電圧と同じレベルに維持します。
2	+IN	計装アンプの正入力。+IN は一般にレフト・アーム (LA) 電極に接続されます。
3	-IN	計装アンプの負入力。-IN は一般にライト・アーム (RA) 電極に接続されます。
4	RLDFB	ライト・レッグ駆動帰還入力。RLDFB はライト・レッグ駆動回路の帰還端子です。
5	RLD	ライト・レッグ駆動出力。駆動電極 (一般にライト・レッグ) を RLD ピンに接続します。
6	SW	高速回復スイッチ端子。この端子は 2 段目ハイパス・フィルタ出力へ接続します。
7	OPAMP+	オペアンプ非反転入力。
8	REFOUT	リファレンス・バッファ出力。計装アンプ出力はこの電位を基準とします。REFOUT は、信号基準を必要とする回路内のすべてのポイントの仮想グラウンドとして使用します。
9	OPAMP-	オペアンプ反転入力。
10	OUT	オペアンプ出力。コンデショニング済の心拍信号がこの出力に現れます。OUT は ADC 入力に接続することができます。
11	LOD-	リード・オフ・コンパレータ出力。DC リード・オフ検出機能モードでは、-IN の電極が切断すると LOD- はハイ・レベルになり、電極が接続されるとロー・レベルになります。AC リード・オフ検出機能モードでは、LOD- は常にロー・レベルです。
12	LOD+	リード・オフ・コンパレータ出力。DC リード・オフ検出機能モードでは、+IN の電極が切断すると LOD+ はハイ・レベルになり、電極が接続されるとロー・レベルになります。AC リード・オフ検出機能モードでは、-IN または +IN の電極が切断すると LOD+ はハイ・レベルになり、両電極が接続されるとロー・レベルになります。
13	SDN	シャットダウン制御入力。低消費電力のシャットダウン・モードにするときは、SDN をロー・レベルへ駆動します。
14	AC/DC	リード・オフ・モード制御入力。DC リード・オフ・モードにするときは、AC/DC ピンをロー・レベルへ駆動します。AC リード・オフ・モードにするときは、AC/DC ピンをハイ・レベルへ駆動します。
15	FR	高速回復制御入力。高速回復モードをイネーブルするときは FR をハイ・レベルへ駆動します。その他の場合はロー・レベルへ駆動します。
16	GND	電源グラウンド。
17	+Vs	電源端子。
18	REFIN	リファレンス・バッファ入力。高インピーダンス入力端子の REFIN を使って、リファレンス・バッファのレベルを設定します。
19	IAOUT	計装アンプ出力端子。
20	HPSENSE	計装アンプのハイパス検出入力。HPSENSE は、DC 阻止回路のコーナー周波数を設定する、R と C の接続点へ接続します。
	EP	エクスポーズド・パッド。エクスポーズド・パッドは GND へ接続するか、未接続のままにします。

## 代表的な性能特性

特に指定がない限り、 $V_S = 3\text{ V}$ 、 $V_{REF} = 1.5\text{ V}$ 、 $V_{CM} = 1.5\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 。

### 計装アンプの性能カーブ

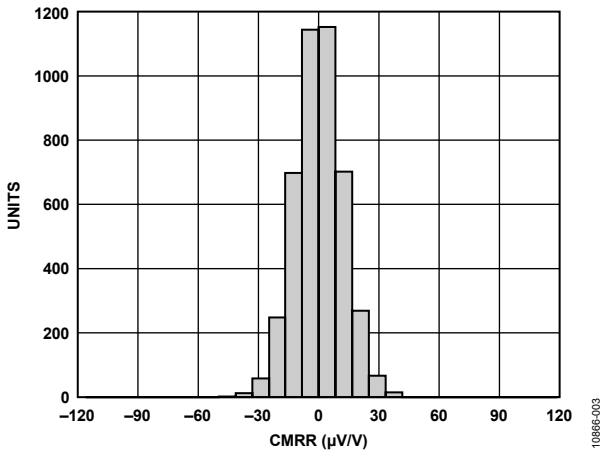


図 3. 計装アンプ CMRR の分布

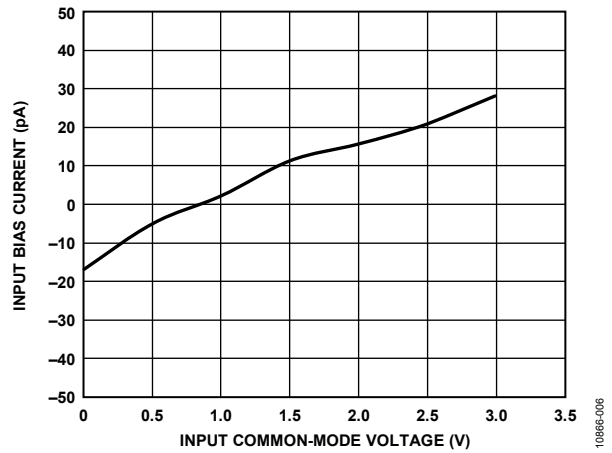


図 6. CMV 対計装アンプ入力バイアス電流

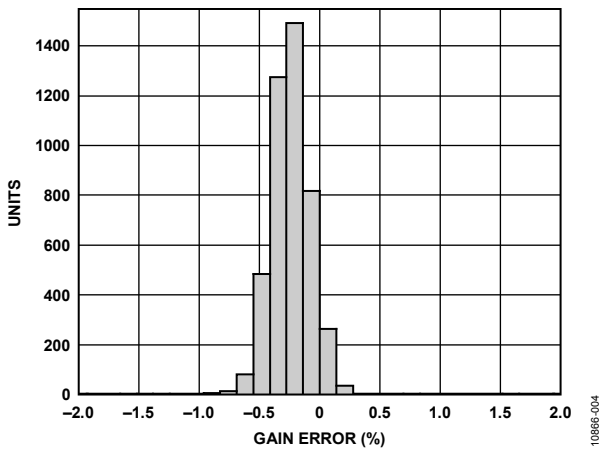


図 4. 計装アンプ・ゲインの誤差分布

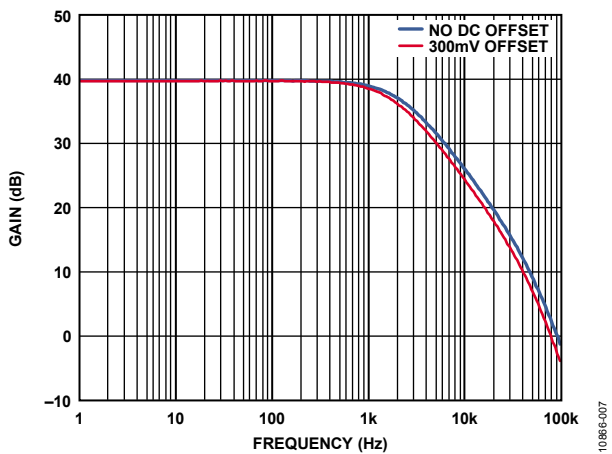


図 7. 計装アンプ・ゲインの周波数特性

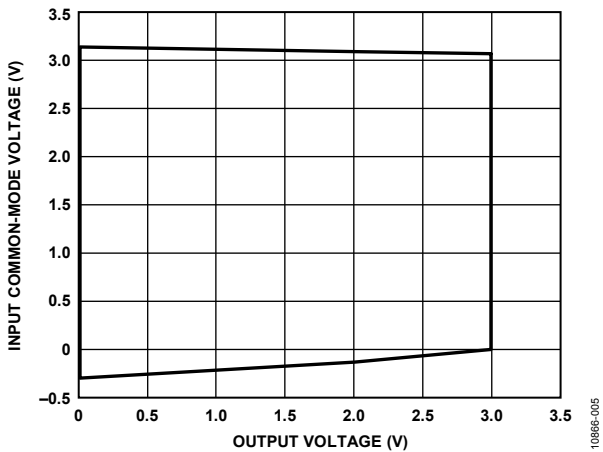


図 5. 出力電圧対計装アンプ入力同相モード範囲

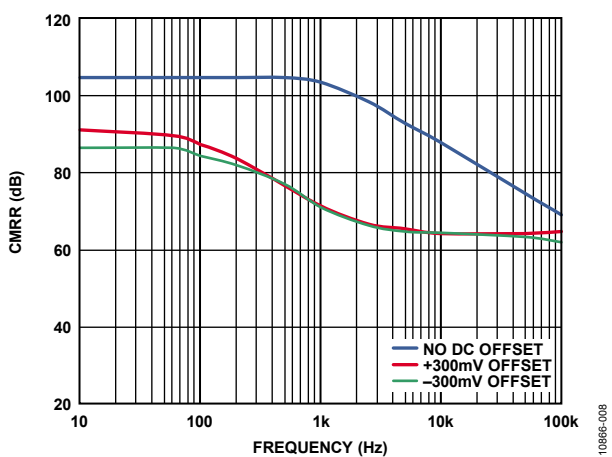


図 8. 計装アンプ CMRR の周波数特性、RTI

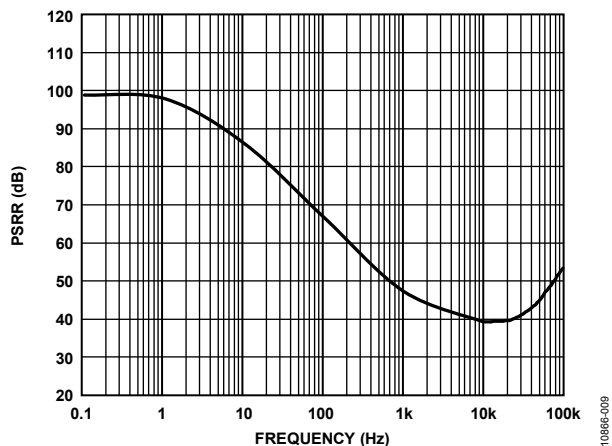


図 9.計装アンプ PSRR の周波数特性

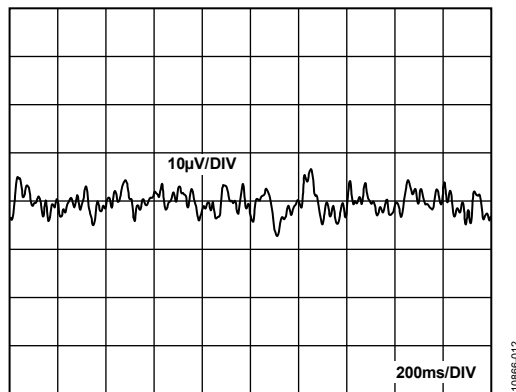


図 12.計装アンプの 0.5 Hz~40 Hz ノイズ

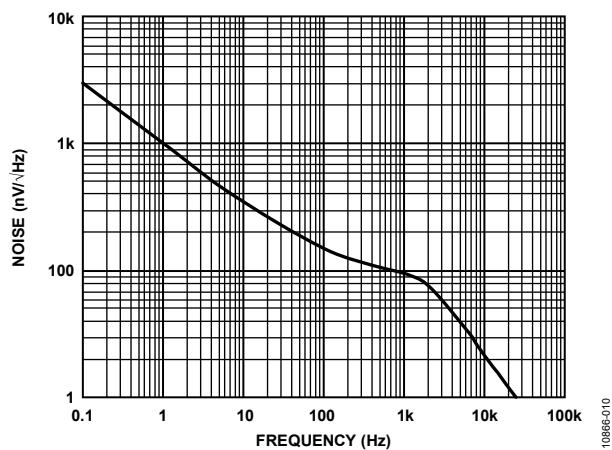


図 10.計装アンプ電圧ノイズ・スペクトル密度 (RTI)

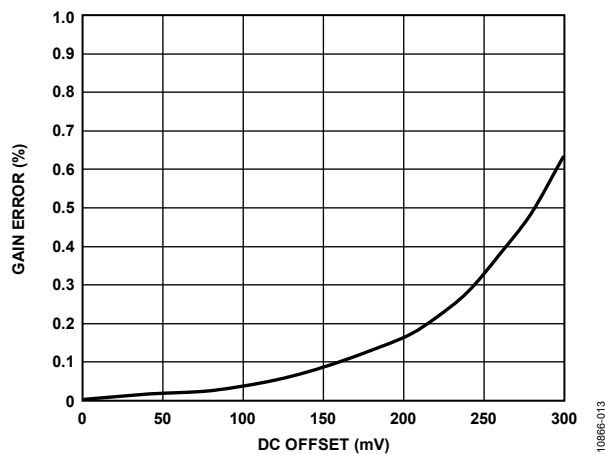


図 13.DC オフセット対計装アンプ・ゲイン誤差

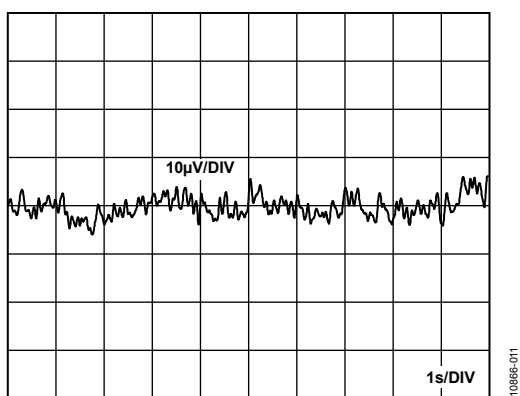


図 11.計装アンプの 0.1 Hz~10 Hz ノイズ

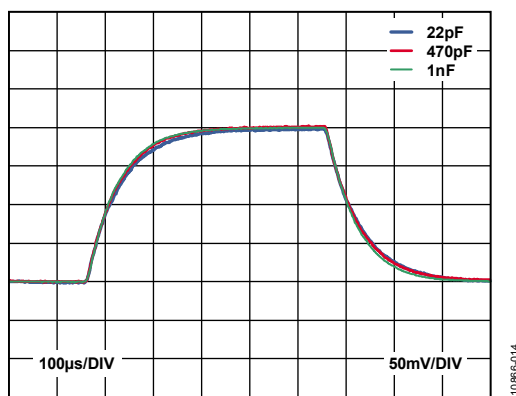


図 14.計装アンプ小信号パルス応答



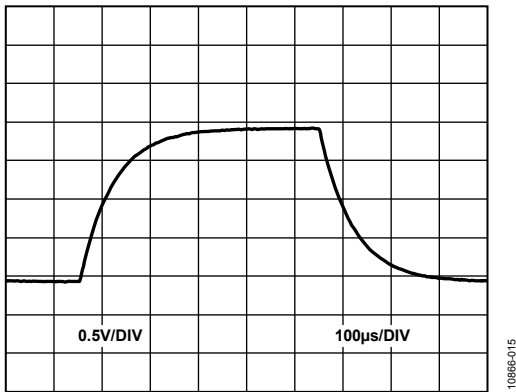


図 15.計装アンプ大信号パルス応答

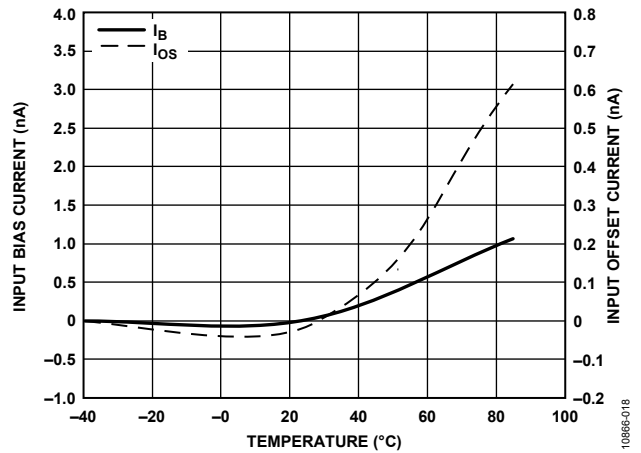


図 18.計装アンプ入力バイアス電流および入力オフセット電流の温度特性

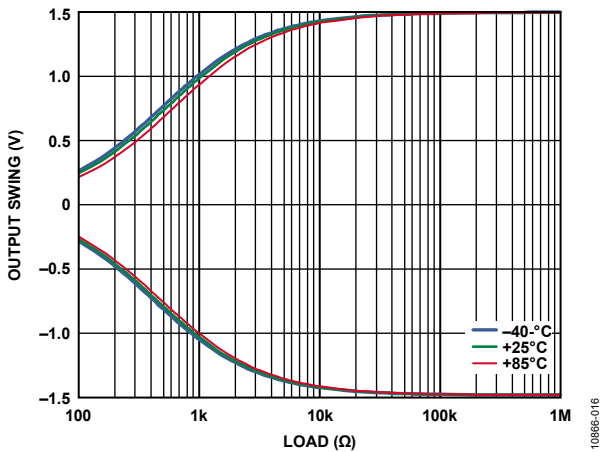


図 16.負荷対計装アンプ出力振幅

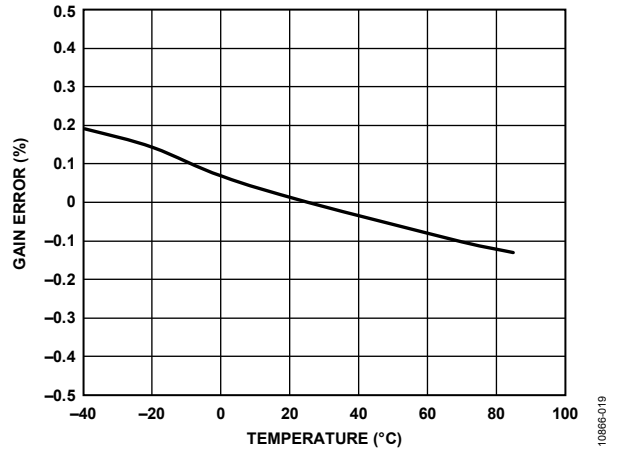


図 19.計装アンプ・ゲイン誤差の温度特性

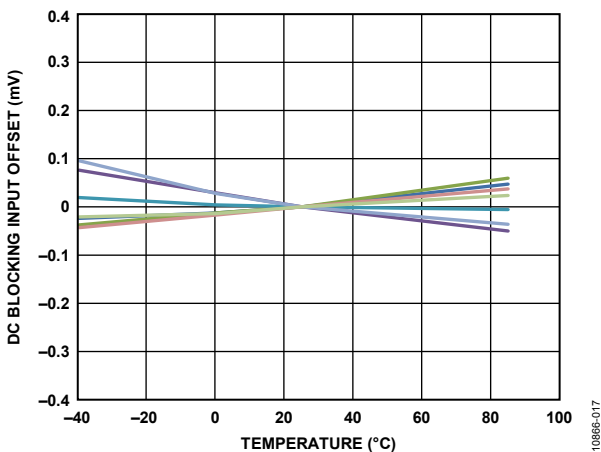


図 17.計装アンプ DC 阻止入力オフセット・ドリフト

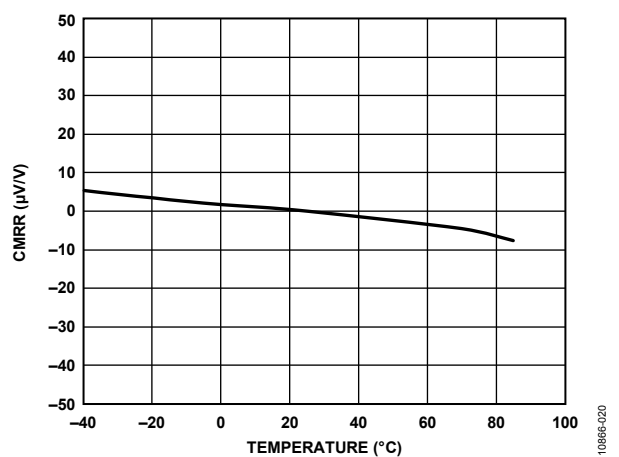


図 20.計装アンプ CMRR の温度特性

オペアンプの性能カーブ

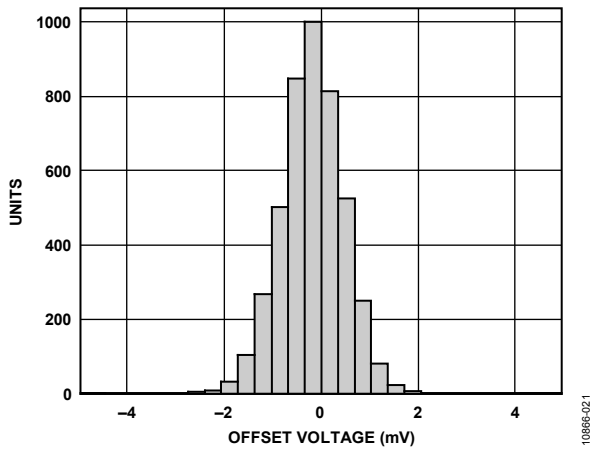


図 21. オペアンプ・オフセットの分布

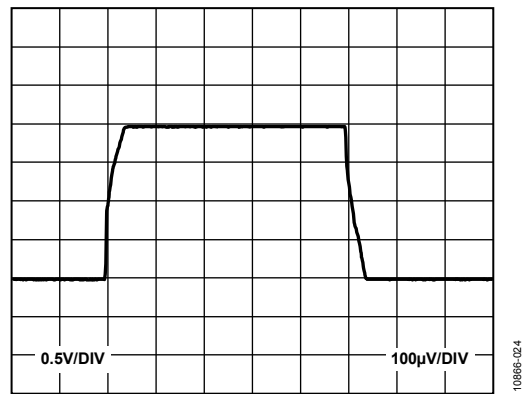


図 24. オペアンプ大信号過渡応答

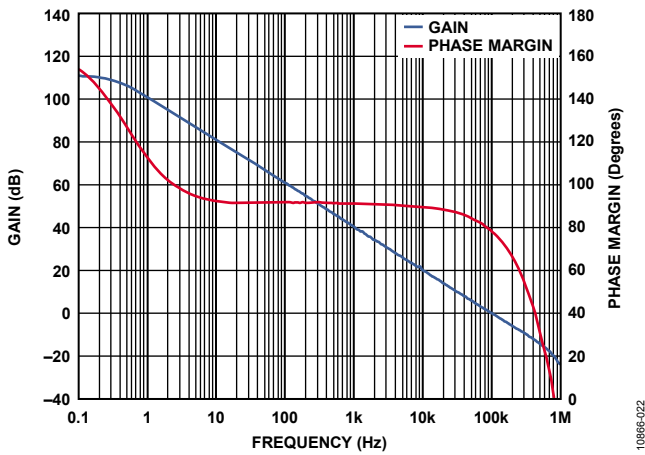


図 22. オペアンプ・オープン・ループのゲインと位相の周波数特性

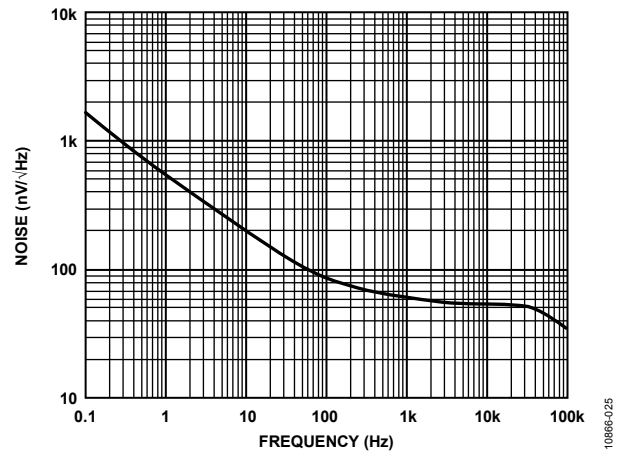


図 25. オペアンプ電圧スペクトル・ノイズ密度の周波数特性

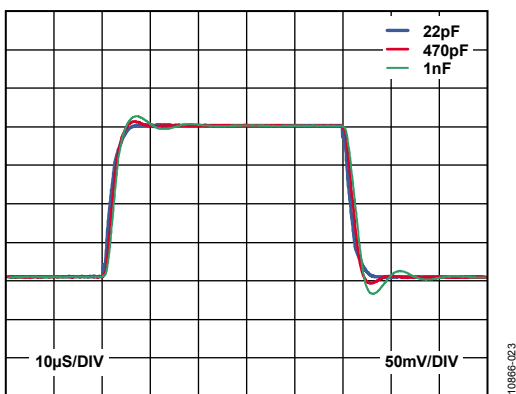


図 23. 様々な容量負荷でのオペアンプ小信号応答

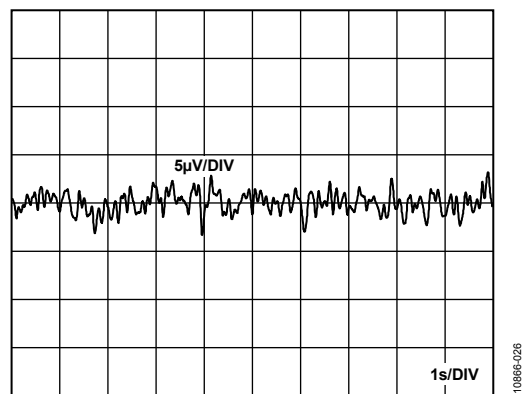


図 26. オペアンプの 0.1 Hz～10 Hz ノイズ

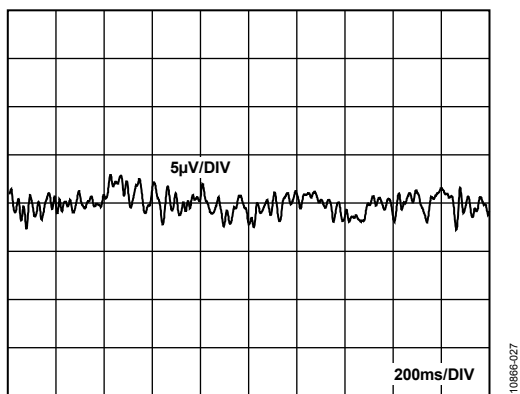


図 27. オペアンプの 0.5 Hz~40 Hz ノイズ

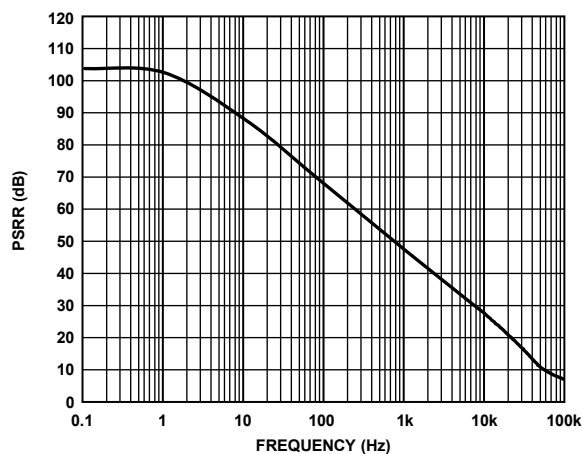


図 30. オペアンプ電源除去比

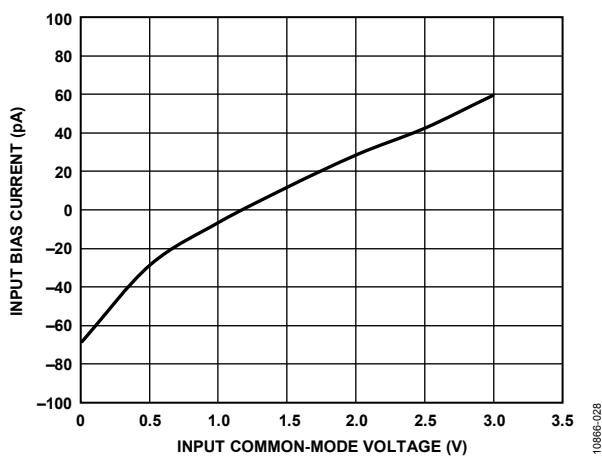


図 28. 入力同相モード電圧対オペアンプ・バイアス電流



図 31. オペアンプ負荷過渡応答 (100 μA 負荷変化)

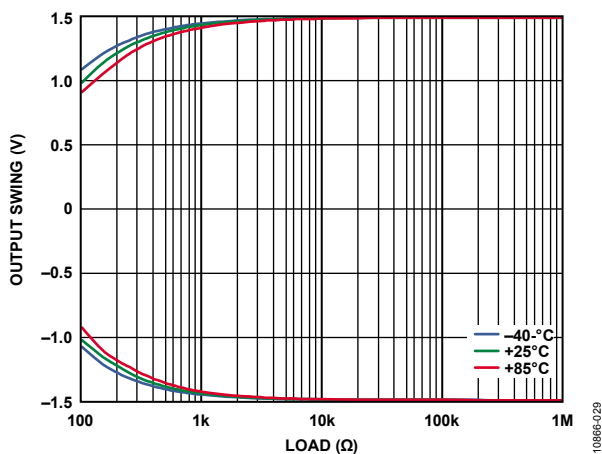


図 29. 出力電流対オペアンプ出力電圧振幅

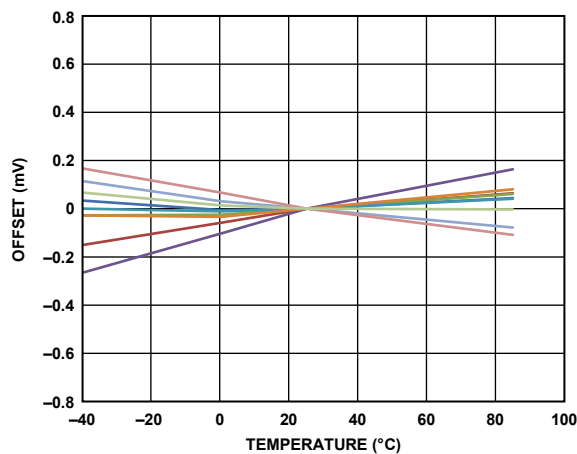


図 32. オペアンプ・オフセットの温度特性

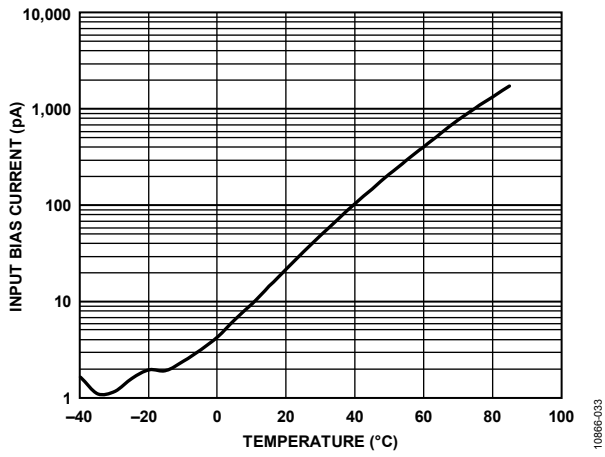


図 33. オペアンプ・バイアス電流の温度特性

ライト・レッグ駆動 (RLD) アンプの性能カーブ

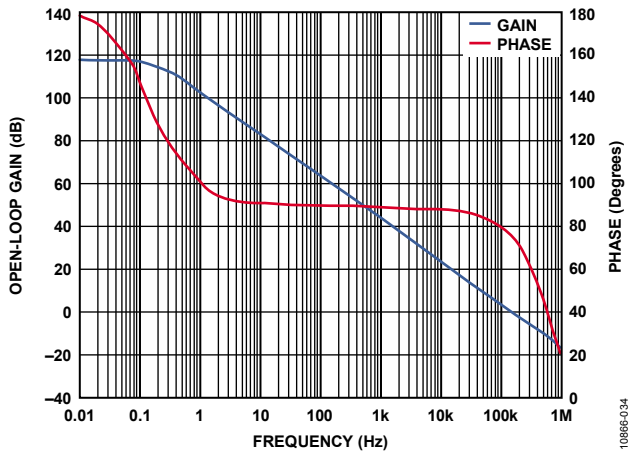


図 34.RLD アンプ・オープン・ループのゲインと位相の周波数特性

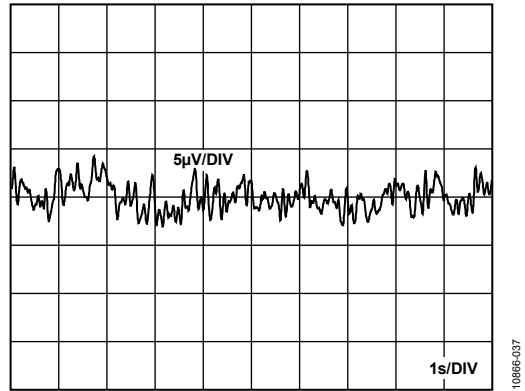


図 37.RLD アンプの 0.1 Hz~10 Hz ノイズ

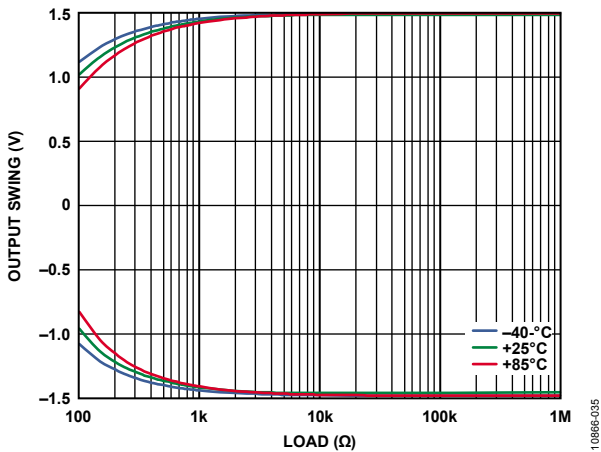


図 35.出力電流対 RLD アンプ出力電圧振幅

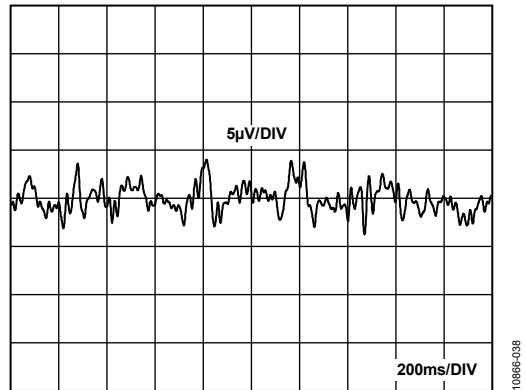


図 38.RLD アンプの 0.5 Hz~40 Hz ノイズ

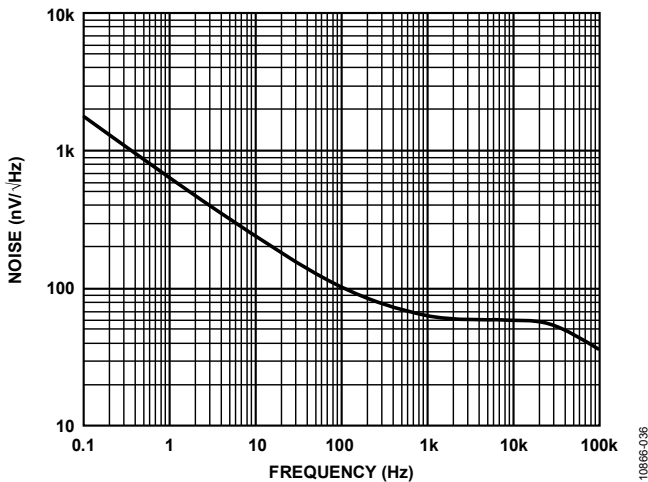


図 36.RLD アンプ電圧スペクトル・ノイズ密度の周波数特性

リファレンス・バッファの性能カーブ

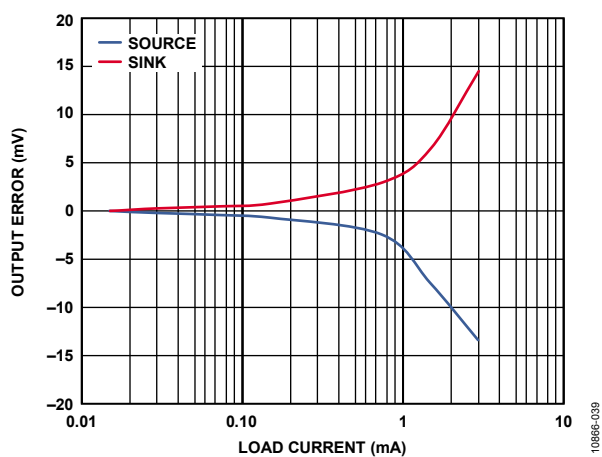


図 39.リファレンス・バッファ負荷レギュレーション

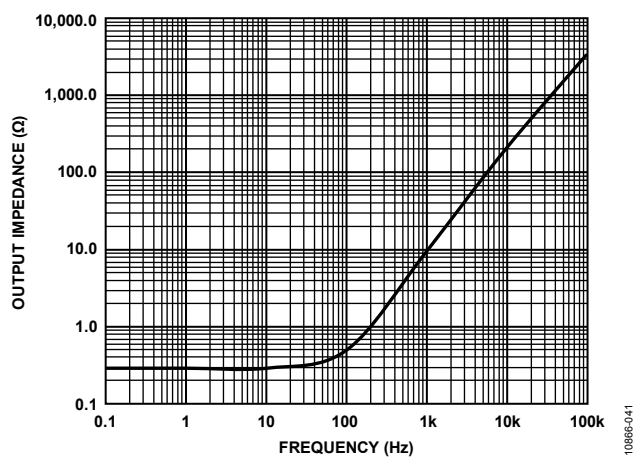


図 41.リファレンス・バッファ出力インピーダンスの周波数特性

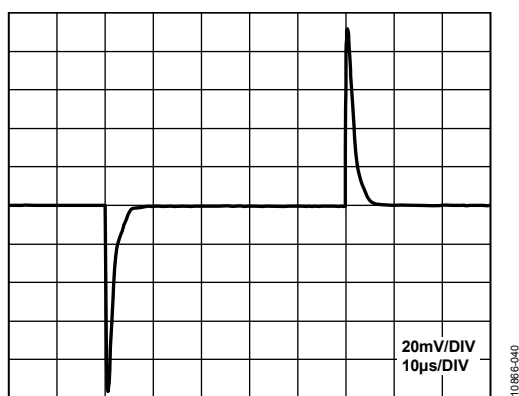


図 40.リファレンス・バッファ負荷過渡応答 (100 µA 負荷変化)

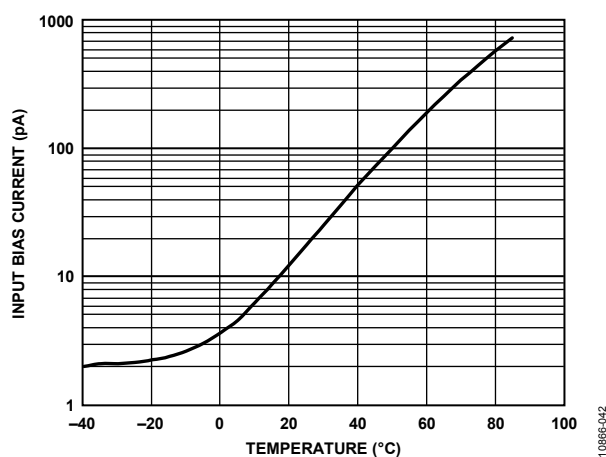


図 42.リファレンス・バッファ・バイアス電流の温度特性

システムの性能カーブ

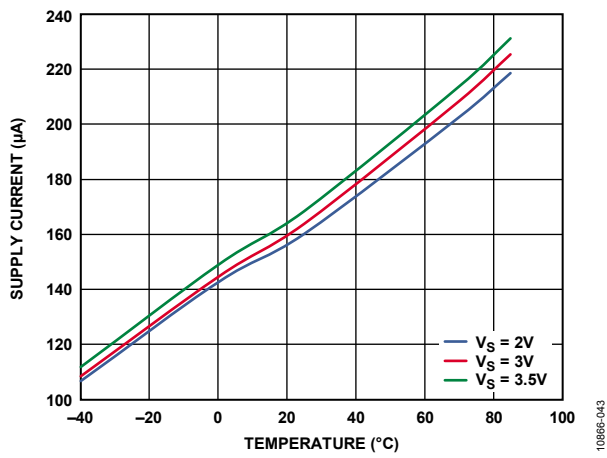


図 43.電源電流の温度特性

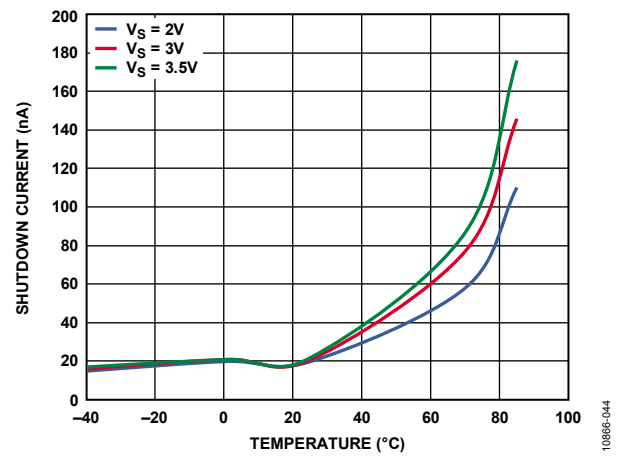
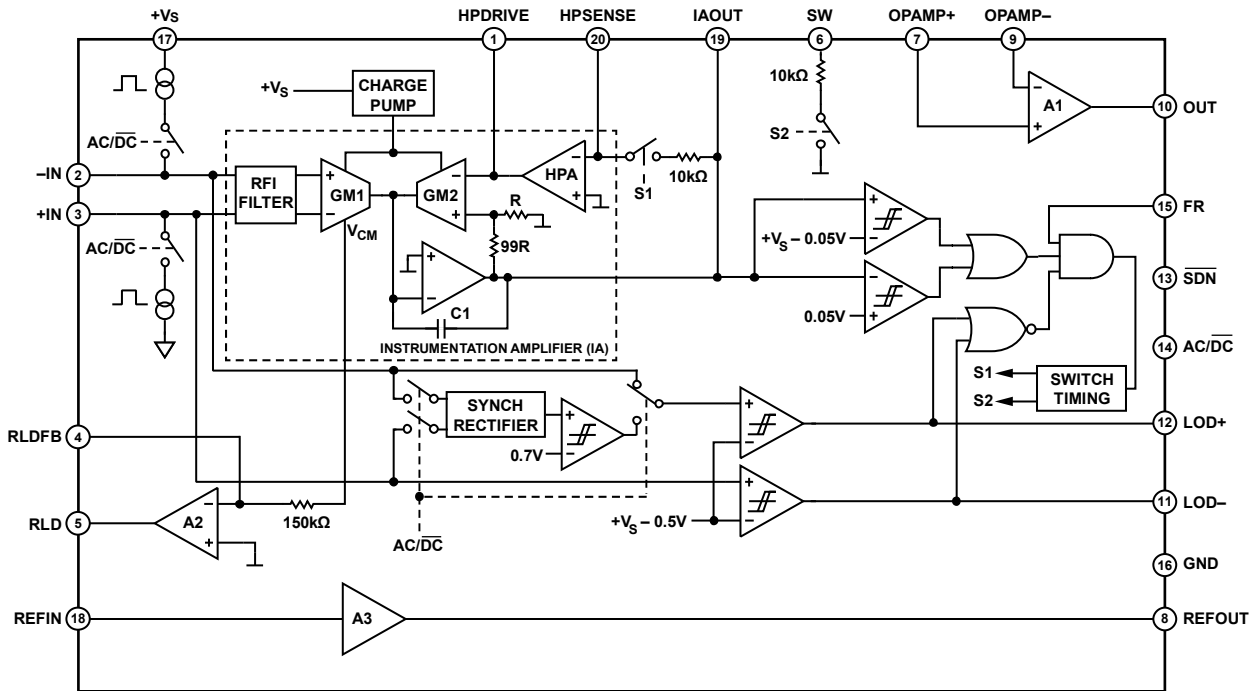


図 44.シャットダウン電流の温度特性

動作原理



\*ALL SWITCHES SHOWN IN DC LEADS-OFF DETECTION POSITION AND FAST RESTORE DISABLED  
 ⊥ = REFOUT

1066B-045

図 45.簡略化した回路図

アーキテクチャの概要

AD8232 は、心拍モニタ用心電位信号コンデショニング向けの統合フロント・エンドです。このデバイスは、特別な計装アンプ (IA)、オペアンプ (A1)、ライト・レッグ駆動アンプ (A2)、電源中心のリファレンス・バッファ (A3)から構成されています。さらに、AD8232 はリード・オフ検出機能回路とリードが再接続された直後に信号を回復させる自動高速回復回路を内蔵しています。

AD8232 は、ECG 信号を増幅すると同時に同じステージの電極ハーフ・セル電位を除去する特別な計装アンプを内蔵しています。これは、従来型と比べてサイズと消費電力を小さくする間接電流帰還アーキテクチャの採用により可能になっています。

計装アンプ

図 45 に示す計装アンプは、2 個の一致した相互コンダクタンス・アンプ (GM1 と GM2)、DC 阻止アンプ (HPA)、C1 とオペアンプで構成される積分器から構成されています。相互コンダクタンス・アンプ GM1 は、入力電圧に比例した電流を発生します。帰還が満たされると、一致した電圧が相互コンダクタンス・アンプ GM2 の両入力に現れて、GM1 で発生される電流に一致します。この差からコンデンサ C1 で積分される誤差電流が発生されます。結果の電圧は、計装アンプ出力に現れます。

2 本の抵抗で出力信号を分圧して全体ゲイン = 100 を設定するパスと、リファレンス・レベルからの差を積分する DC 阻止アンプのパスの 2 つのパスを経由して GM2 を介してアンプの帰還が加えられます。したがって、GM1 入力間に最大±300 mV の DC オフセットが反転して現れ、GM2 入力間に同じ大きさが現れ、注目するすべての信号が飽和することはありません。

計装アンプの同相モード電圧範囲を大きくするため、チャージ・ポンプで 2 個の相互コンダクタンス・アンプの電源電圧を大きくしています。これにより、ライン干渉などの大きな同相モード信号が存在する中でアンプの飽和がさらに防止されます。チャージ・ポンプは内蔵発振器で動作し、発振器の周波数は約 500 kHz です。

オペアンプ

この汎用オペアンプ (A1) は、ローパス・フィルタとゲイン追加に使用できるレール to レール・デバイスです。次のセクションに、このアンプの説明と回路例を記載します。



### ライト・レッグ駆動アンプ

ライト・レッグ駆動 (RLD) アンプは、計装アンプ入力と同相モード信号を反転させます。ライト・レッグ駆動出力電流が対象に流れると、同相モード電圧変動が小さくなるため、システムと同相モード除去比が向上します。

計装アンプ入力に現れる同相モード信号は、相互コンダクタンス・アンプ GM1 から出力されます。次に 150 kΩ 抵抗を介して A2 の反転入力に接続されます。

積分器は、RLD FB 端子と RLD 端子の間にコンデンサを接続して構成することができます。約 1 kHz のクロスオーバー周波数(アンプが反転ユニティ・ゲインを持つ周波数)を設定する 1 nF のコンデンサから始めます。この構成により、同相モード・ライン除去比に対して 50 Hz~60 Hz の周波数範囲で使用可能な約 26 dB のループ・ゲインが得られます。コンデンサ値を大きくすると、クロスオーバー周波数が小さくなるため、除去比に使えるゲインが小さくなるので、ライン・ノイズが大きくなります。コンデンサ値を小さくすると、クロスオーバー周波数が高い周波数へ移動するため、ゲインが大きくなります。トレードオフは、ゲインを高くしてシステムを不安定にするか、またはライト・レッグ・アンプ出力を飽和させるかです。

このアンプを使って電極を駆動する場合、出力に直列に抵抗を接続して電流を故障状態でも常に 10uA 以下に制限する必要があります。例えば、使用する電源が 3.0V の場合、部品と電源の変動に対応するため、この抵抗を 330 kΩ より大きくする必要があります。

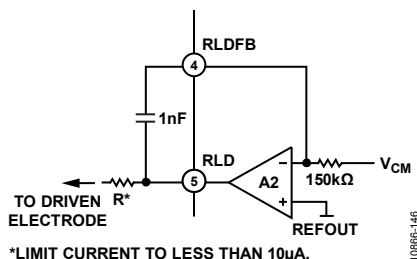


図 46. ライト・レッグ駆動回路の構成例

2 電極構成では、リード・オフ検出機能のセクションで説明するように、RLD を使って入力を 10MΩ 抵抗を介してバイアスすることができます。使用しない場合は、RLDFB を直接 RLD に接続して A2 をフォロウに構成することが推奨されます。

### リファレンス・バッファ

AD8232 は単電源で動作します。単電源アプリケーションのデザインを簡素化するため、AD8232 は電源電圧とシステム・グラウンドの間に仮想グラウンドを発生するリファレンス・バッファを内蔵しています。計装アンプ出力に現れる信号は、この電圧を基準とします。例えば、差動入力電圧がゼロの場合、計装アンプ出力電圧はこのリファレンス電圧になります。

リファレンス電圧レベルは、REFIN ピンで設定されます。この電圧は、分圧器を使うか、または回路の他のポイント (例えば ADC リファレンス) から REFIN ピンを駆動することにより設定することができます。フィルタ回路用または ADC 入力用に、REFOUT ピンにこの電圧が出力されています。

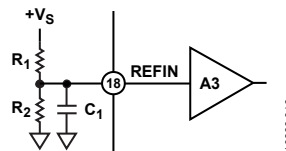


図 47. 内蔵リファレンス電圧の構成

分圧器の消費電力を制限するため、10 MΩ のような大きな抵抗の使用が推奨されます。大きな抵抗値を使用すると、リファレンス・バッファ入力に干渉信号が発生し易くなることに注意する必要があります。ノイズの混入を小さくするため、REFIN 端子のできるだけ近くに抵抗を配置することが推奨されます。さらに、分圧器の小さい方の抵抗に並列にコンデンサを接続してフィルタ機能を強化してください(図 47 参照)。大きなコンデンサを使うとノイズ・フィルタ機能が良くなりますが、パワーアップ時にリファレンス電圧安定時間が長くなることに注意してください。リファレンス電圧が 1% 以内に制定する合計時間は次式で計算されます。

$$t_{SETTLE\_REFERENCE} = 5 \times \frac{R1R2C1}{R1 + R2}$$

シャットダウン端子を使って AD8232 をディスエーブルすると、このコンデンサは放電しないことに注意してください。

### 高速回復回路

ECG アプリケーションではハイパス・フィルタで使用されるカットオフ周波数が低いため、信号の安定に数秒かかります。このセトリング・タイムにより、ステップ応答後(例えば電極を接続した後)に遅延のためいららすることがあります。

この高速回復機能は、内部で図 48 に示すように実現されています。計装アンプ出力は、ウィンドウ・コンパレータに接続されています。電圧が何れかの電源レールから 50 mV に近づくと、ウィンドウ・コンパレータが計装アンプ出力で飽和状態を検出します。

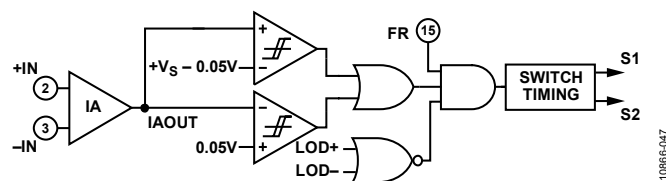


図 48. 高速回復回路

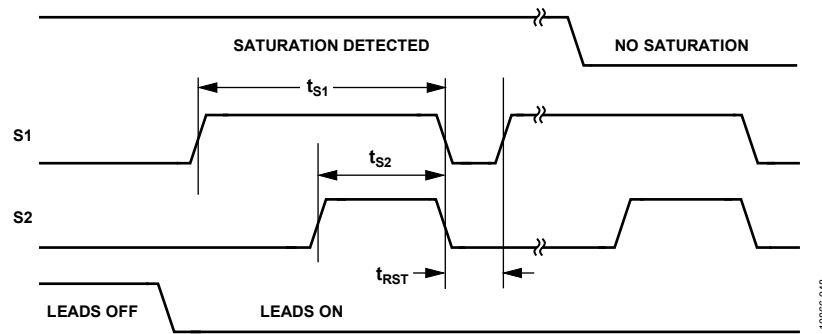


図 49. 高速回復スイッチのタイミング図  
(時間軸は比例していません)

両入力電極が対象に接触したときこの飽和状態が発生すると、コンパレータはスイッチ S1 とスイッチ S2 を自動的に閉じるタイミング回路を起動します (図 49 のタイミング図参照)。

これらの 2 つのスイッチ (S1 と S2) は、HPSENSE と IAOUT との間のパス、および SW と REFOUT との間のパスの 2 つの 10 k $\Omega$  抵抗パスをイネーブルします。スイッチ S1 とスイッチ S2 がイネーブルされた時間に、ハイパス・フィルタを構成する、これらの対応する外付け抵抗に並列にこれらの内部抵抗が現れます。この結果、小さくなった等価抵抗により極が高い周波数へシフトされて、セトリング・タイムが短くなります。高速回復セトリング・タイムは、AD8232 の内蔵 10 k $\Omega$  抵抗がハイパス回路内のコンデンサを充電する速度に依存することに注意してください。コンデンサ値が小さいほど、セトリング・タイムが小さくなります。タイミングの終わりまで飽和状態が続く場合、サイクルが繰り返されます。その他の場合、AD8232 は通常動作に戻ります。何れかのリード・オフ・コンパレータ出力が電極が切り離されていることを表示している場合、有効な信号がないとみなされるため、タイミング回路は起動されません。高速回復をディスエーブルするときは、FR ピンをロー・レベルにするか、GND へ固定接続します。

### リード・オフ検出機能

AD8232 はリード・オフ検出機能を内蔵しています。AC 検出モードと DC 検出モードを内蔵しており、それぞれ 2 電極構成または 3 電極構成用に最適化されています。

### DC リード・オフ検出機能

DC リード・オフ検出モードは、3 電極構成のみに使用されます。この機能は、何れかの計装アンプ入力電圧が正電源レールの 0.5 V 以内になるタイミングを検出します。この場合、各入力に正電源へ接続されたプルアップ抵抗が必要です。通常動作時、対象の電位は計装アンプの同相モード範囲内にある必要があります。これは、3 つ目の電極がライト・レッグ駆動アンプ出力に接続されている場合にのみ可能です。

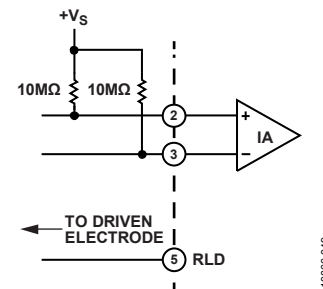


図 50. DC リード・オフ検出機能の回路構成

DC リード・オフ・モードでは、AD8232 が各入力を個別にチェックするため、切り離されている電極を表示することが可能です。AD8232 は、対応する LOD- ピンまたは LOD+ ピンをハイ・レベルにすることにより切り離されている電極を表示します。このモードを使用するときは、AC/DC ピンをグラウンドへ接続します。

### AC リード・オフ検出機能

AC リード・オフ検出モードは、2つの電極のみを使用するとき便利です(駆動電極の使用が不要)。この場合、2つの電極の間に導通パスの存在が必要です。このパスは通常2本の抵抗で構成されます(図51参照)。

これらの抵抗は、各入力でバイアス・リターン用のパスも提供します。各抵抗を REFOUT または RLD へ接続して、各入力を計装アンプの同相モード範囲内に維持してください。

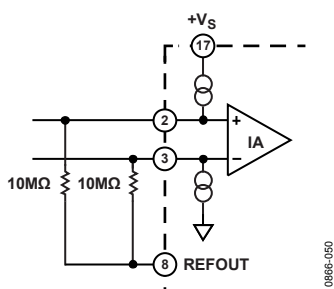


図 51. AC リード・オフ検出機能の回路構成

AD8232は、100 kHzの小さい電流を入力端子に流して電極が切り離されたタイミングを検出します。この電流が外付け抵抗をIN+からIN-へ流れて、入力間に差動電圧が発生し、これを同期的に検出して、内部スレッシュホールドと比較します。これらの外付け抵抗の推奨値は10 MΩです。抵抗値が小さいと、差動電圧降が小さくて検出できず、さらにアンプ入力インピーダンスも小さくなります。電極を対象に接触させる場合、電圧降下をコンパレータのスレッシュホールドを下回るようにするため、このパスのインピーダンスを3 MΩ以下にする必要があります。

DC リード・オフ検出モードとは反対に、AD8232は電極の接触が失われたことしか検出できません(どの電極か区別できません)。この場合、LOD+ ピンがハイ・レベルになります。このモードでは、LOD- ピンを使用しないため、ロー・レベルを維持します。AC リード・オフ・モードを使用するときは、AC/DC ピンを正電源レールへ接続します。

REFOUTは一定電圧値に維持しますが、RLD 出力を入力バイアスとして使うと、同相モード干渉を阻止するのに効果的です。

### スタンバイ動作

AD8232には、低消費電力が重要な携帯型アプリケーションでの柔軟性と使いやすさをさらに向上させるシャットダウン・ピン(SDN)があります。ロジック・レベル信号をこのピンに加えて、

電源をオンにしたままシャットダウン・モードに切り替えることができます。

SDN ピンをロー・レベルに駆動すると、AD8232はシャットダウン・モードになって、電源電流が200 nA以下になって、消費電力が節約されます。通常動作にするときは、SDN をハイ・レベルにします。この機能を使わないときは、SDN を+Vsに固定接続します。

シャットダウン動作時、AD8232はREFOUT電圧を維持できませんが、REFIN電圧から電流が流れないため、電源からグラウンドへのこの追加導通パスが維持されます。

シャットダウン状態から戻るとき、ハイパス・フィルタのコンデンサに蓄えられた電荷が計装アンプと後続ステージを飽和させることがあります。高速回復機能を使うと、回復時間の短縮に役立つため、消費電力に厳しいアプリケーションでオン時間が削減されます。

### 入力保護

AD8232の全端子はESD保護されています。さらに、この入力構成ではDC過負荷状態として正電源電圧の上へダイオード電圧1個分と負電源電圧の下へダイオード電圧1個の電圧降下を許容しています。電源のダイオード電圧を超える電圧ではESDダイオードが導通して、ダイオードに電流が流れます。このため、外付け抵抗を各入力に直列に接続して、電源を超える電圧に対して電流を制限する必要があります。いずれの場合でも、AD8232は室温で5 mAの連続電流を安全に処理することができます。

AD8232に除細動器のような極めて大きな過負荷電圧が加わるアプリケーションでは、外付け直列抵抗やガス放電管(GDT)を使用してください。一般にネオン・ランプがGDTの安価な代替品として使われています。これらのデバイスは大きな電圧のアプリケーションを処理できますが、AD8232の絶対最大定格より低い電圧に維持しません。完全なソリューションとしては、追加抵抗およびBAV199やFJH1100のような低リーク・ダイオード・クランプを使って何れかの電源にさらにクランプする機能などがあります。

安全な対策として、入力ピンと対象に接続される電極との間に抵抗を接続して電流が10 μAを超えないようにします。AD8232の電源電圧を10 μAで除算した値に等しくなるようにこの抵抗値を計算してください。

## 無線周波数干渉(RFI)

強い無線周波数(RF)信号が存在するアプリケーションでは、RFの整流がしばしば問題になります。問題はDCオフセット電圧として出力に現れます。AD8232の各入力、15 pFのゲート容量と10 kΩの抵抗を持っています。このため、各入力でローパス・フィルタが構成されて、このフィルタによって外付け部品を追加することなく高周波での整流が抑えられます(図53参照)。

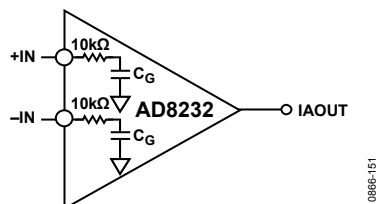


図 52. 外付けコンデンサなしの RFI フィルタ

フィルタ機能を強化するため、各入力に直列に抵抗を追加することができます。これらの抵抗はできるだけ計装アンプ入力の近くに配置する必要があります。これらの抵抗は、過負荷保護と患者保護に使うものと同じ抵抗にすることができます。

## 電源のレギュレーションとバイパス

AD8232は、CR2032 タイプのような3 V バッテリ1個から直接電源を供給するようにデザインされています。充電可能なリチウム・インオ・バッテリーでも動作できますが、充電時の電圧がAD8232の絶対最大定格を超えることがあることに注意してください。デバイスの損傷を回避するため、電源スイッチまたはADP150のような低消費電力ロー・ドロップアウト・レギュレータを使ってください。

さらに、電源ピンのノイズは性能に悪影響を与えることに注意してください。すべてのリニア回路と同様に、バイパス・コンデンサを使ってチップの電源をデカップリングする必要があります。0.1 μF のコンデンサを電源ピンの近くに配置してください。1 μF

のコンデンサはデバイスから離れたところに接続することができます。多くの場合、このコンデンサは他の IC と共用することができます。デカップリング容量が大きすぎると、電源のオン/オフ時に消費電力が大きくなることに注意してください。

## 入力換算オフセット

内部アーキテクチャの要請から、図 45 の HPA で示すように、計装アンプは常に DC 阻止アンプと一緒に使用してください。

動作原理のセクションで説明するように、DC 阻止アンプは計装アンプ入力に現れる入力換算オフセットを減衰させますが、これは、DC 阻止アンプを積分器として使用する場合にのみ言えることです。この構成では、DC 阻止アンプからの入力オフセットが計装アンプ出力に支配的に現れます。

DC 阻止アンプを本来の積分器としての代わりにフォロワとして使用すると、計装アンプの入力換算オフセットは 100 倍に増幅されます。

## レイアウトの推奨事項

システム性能を最適化するためには優れたレイアウトが重要です。低消費電力アプリケーションでは、大部分の抵抗値を大きくして電源電流を小さくしています。大きい抵抗値を使用する際の問題は、高インピーダンス・ノードがノイズ混入と容量や表面リークのようなボード寄生に弱くなることです。高インピーダンス・ノード間のすべての接続をできるだけ短くしてノイズと誤差の混入を避けて信号をクリーンに維持してください。

周波数に対して高い CMRR を維持するためには、入力パターンを対称にし、長さを一致させる必要があります。安全抵抗と入力バイアス抵抗は、各入力の同じ位置に配置してください。さらに、グラウンド・プレーンを使用すると、システムのノイズ除去比が大幅に改善されます。

## アプリケーション情報

### 電極オフセットの除去

AD8232 の計装アンプは、DC 付近の信号の増幅と除去を同時に行うようにデザインされています。この機能を使って、小さい ECG 信号を 100 倍に増幅しますが、最大±300 mV の電極オフセットを除去します。

オフセット除去をするときは、計装アンプ出力(HPSENSE と HPDRIVE)の間に RC 回路を接続します(図 53 参照)。

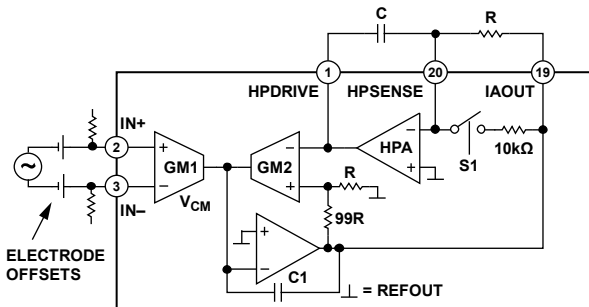


図 53.電極オフセットの除去

この RC 回路は積分器を構成します。この積分器は DC 付近のすべての信号を計装アンプへ戻してオフセットを除去し、ノードの飽和なしで高い信号ゲインを維持します。

計装アンプ入力に現れるオフセットの阻止の他に、この積分器はベースライン変動のような低速移動信号の影響を小さくするハイパス・フィルタとしても機能します。このフィルタのカットオフ周波数は次式で与えられます。

$$f_{-3dB} = \frac{100}{2\pi RC}$$

ここで、R は Ω、C は F(ファラッド)です。

このフィルタ・カットオフは、1 極フィルタで一般に期待される値の 100 倍であることに注意してください。計装アンプの帰還アーキテクチャのため、計装アンプ・ゲインを 100 にして一般的なフィルタ・カットオフの式を変更します。

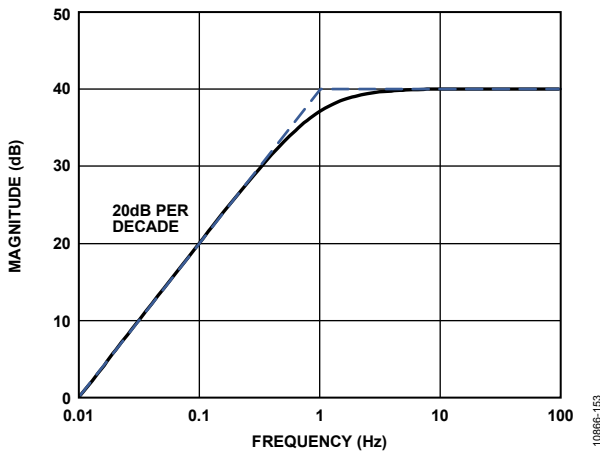


図 54.1 極 DC 阻止回路の周波数応答

低い周波数カットオフを持つハイパス・フィルタの場合のように、DC オフセットの高速変化には長い安定時間が必要です。このような変化により計装アンプ出力が飽和すると、S1 スイッチが 10 kΩ 抵抗パスを短時間イネーブルするため、カットオフ周波数が次の値へ移動します。

$$f_{-3dB} = \frac{100(R+10^4)}{2\pi RC(10^4)} \quad (1)$$

R 値が 100 kΩ より大きい場合、式 1 は次式で近似できます。

$$f_{-3dB} = \frac{1}{200\pi C}$$

カットオフが高いほど、セトリング・タイムが短くなり、ECG 信号の回復が高速になります。詳細については、高速回復回路のセクションを参照してください。

### ハイパス・フィルタ

AD8232 では高次のハイパス・フィルタを実現することができません。フィルタ次数が高いほど、ノイズ除去比は良くなりますが、信号歪みが大きくなり、プリント回路ボード (PCB) 上の受動部品が増えます。

### 2 極ハイパス・フィルタ

計装アンプ出力にシンプルな AC 結合 RC を追加すると、2 極アーキテクチャを実現することができます(図 55 参照)。

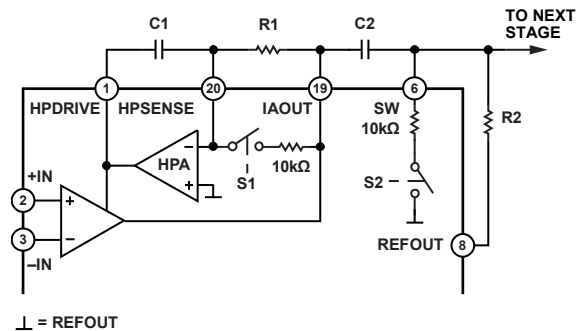


図 55.2 極ハイパス・フィルタの回路図

C2 の右側が SW 端子に接続されることに注意してください。S1 と同様に、R2 に並列に 10 kΩ を接続すると、S2 はこの AC 結合回路の回復時間を短縮します。スイッチ・タイミングとトリガ条件については、高速回復回路のセクションを参照してください。

この受動回路がバッファされない場合、Sallen-Key フィルタ回路のような後段のローパス・フィルタ入力では出力インピーダンスが高くなることに注意してください。部品を注意深く選択すると、バッファなしでも良い結果が得られます。部品の選択については、ローパス・フィルタとゲインのセクションを参照してください。

その他のハイパス・フィルタ・オプション

前のセクションで説明した回路の他に、低周波信号の除去比を大きくするため DC 阻止回路に極を追加することができます。この構成を図 56 に示します。

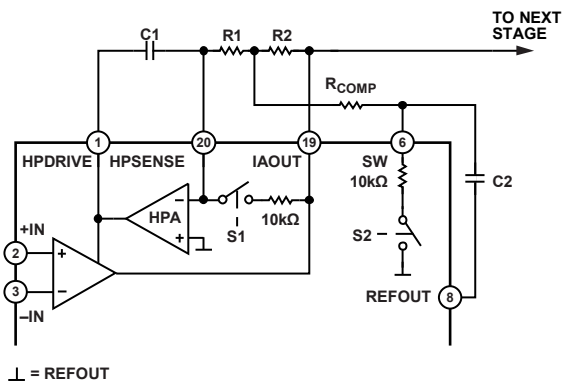


図 56.別の 2 極ハイパス・フィルタの回路図

この回路のもう 1 つの利点は、小さい R と C の値でカットオフ周波数を低くすることができ、抵抗 R<sub>COMP</sub> を使ってフィルタの Q を制御して狭いバンドパス・フィルタ (心拍検出用) または最平坦通過帯域 (心臓モニタ用) を実現できることです。

この回路では、フィルタ減衰量が非常に低い周波数で 1 極ロール・オフに戻ります。初期ロール・オフが 40 dB/デcade であったため、フィルタの帯域外低周波信号の除去能力に対する 20 dB/デcade へのこの戻りの影響は小さくて済みます。

所望のフィルタ性能を実現するため、別の値を選択することもできます。デザイン・プロセスを簡素化するため、部品選値の開始点として次の推奨事項を使ってください。

$$R1 = R2 \geq 100 \text{ k}\Omega$$

$$C1 = C2$$

$$R_{COMP} = 0.14 \times R1$$

カットオフ周波数は、

$$f_c = \frac{10}{2\pi\sqrt{R1 C1 R2 C2}}$$

R<sub>COMP</sub> 値を他の 2 本の抵抗の 0.14 倍に選択すると、フィルタは最平坦通過帯域用に最適化されます。この値を小さくすると、Q が大きくなって、フィルタのピーキングが大きくなります。R<sub>COMP</sub> 値を非常に小さくすると、不安定な回路になることに注意してください。これらの基準に従って値を選択すると、図 58 に示すような伝達関数になります。

表 4.ハイパス・フィルタ・オプションの比較

	Filter Order	Component Count	Low Frequency Rejection	Capacitor Sizes/Values	Signal Distortion <sup>1</sup>	Output Impedance <sup>2</sup>
Figure 53	1	2	Good	Large	Low	Low
Figure 55	2	4	Better	Large	Medium	Higher
Figure 56	2	5	Better	Smaller	Medium	Low
Figure 57	3	7	Best	Smaller	Highest	Higher

<sup>1</sup> 等価なコーナー周波数位置の場合。

<sup>2</sup> 出力インピーダンスは、ローパス・フィルタの前にあるハイパス・フィルタの駆動能力を意味します。ローパス・フィルタとゲインのセクションで説明したように、ローパス・フィルタ値の選択の柔軟性のために、低出力インピーダンスが望まれます。

低周波除去比をさらに大きくする場合は、計装アンプ出力に AC 結合回路を追加して、高次ハイパス・フィルタを構成することができます (図 57 参照)。SW 端子を AC 結合回路に接続すると、高速回復が必要な場合最適なセトリング・タイム応答が得られます。

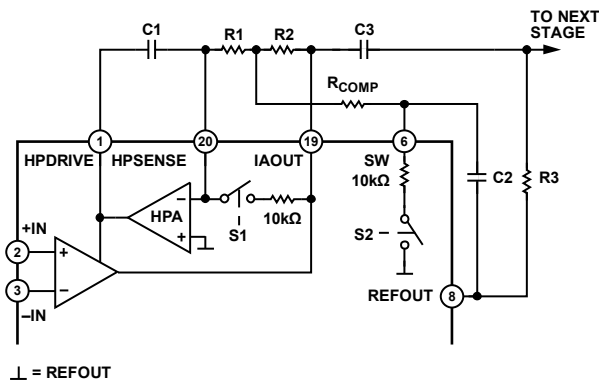


図 57.3 極ハイパス・フィルタの回路図

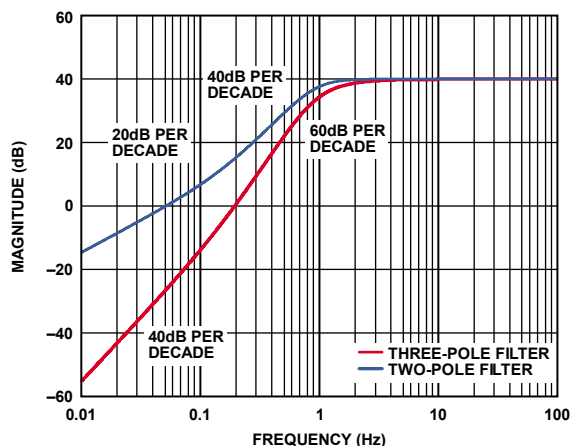


図 58.図 56 と図 57 の回路の周波数応答

すべての部品値の慎重な解析と調整が、フィルタ特性の最適化のために推奨されます。R<sub>COMP</sub> 値を小さくしてアクティブ・フィルタのピーキングを大きくし、AC 結合回路の追加によるロール・オフの増加を克服することは、有効なヒントになります。適切な調整により最平坦通過帯域が得られます。

ハイパス・フィルタのデザインには、信号歪み、部品数、低周波除去比、部品サイズの間トレードオフがあります。例えば、1 極ハイパス・フィルタにより信号に対する最小歪みが得られますが、推奨フィルタ・オプションに比較すると、低周波除去比は最小になります (表 4 参照)。

### ローパス・フィルタとゲイン

AD8232 は、ゲインの追加とフィルタ機能の強化に使用できる汎用オペアンプを内蔵しています。高次フィルタが不要なアプリケーションの場合、シンプルな RC ローパス・フィルタで十分であるため、オペアンプはバッファまたは信号の増幅に使うことができます。

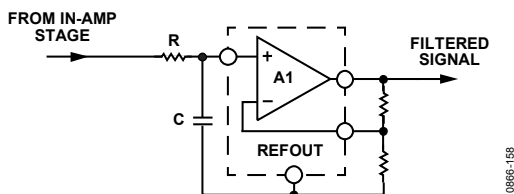


図 59.1 極ローパス・フィルタの回路図とゲイン追加

急なロール・オフまたはシャープなカット・オフを必要とするアプリケーションでは、Sallen-Key フィルタ回路を実現することができます (図 60 参照)。

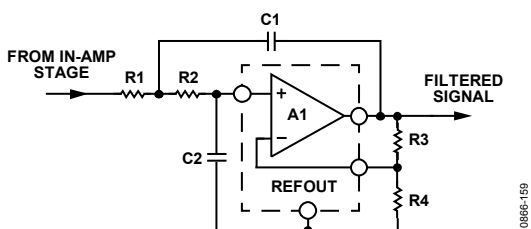


図 60.2 極ローパス・フィルタの回路図

ローパス・カット・オフ周波数、ゲイン、Q は次式で与えられます。

$$f_c = 1/(2\pi\sqrt{R1 C1 R2 C2})$$

$$Gain = 1 + R3/R4$$

$$Q = \frac{\sqrt{R1 \times C1 \times R2 \times C2}}{R1 \times C2 + R2 \times C2 + R1 \times C1(1 - Gain)}$$

ゲインを変えると Q に影響を与えます。逆も成立します。一般的な Q の値は、ピーキング回避の場合 0.5 で、最平坦性とシャープなカットオフの場合 0.7 です。狭帯域アプリケーションでは大きな Q 値を使って、ピーキングとバンドパス・フィルタの選択性を大きくすることができます。

一般的なデザイン手順では、R1 = R2 = R かつ C1 = C2 = C とします。これによりカットオフ周波数と Q の式は次のように簡素化されます。

$$f_c = 1/(2\pi RC)$$

$$Q = \frac{1}{3 - Gain}$$

R3 と R4 を使ってゲインを設定して Q を制御できますが、これによりゲインは 3 より小さく制限されます。ゲイン値が 3 以上では、回路が不安定になります。高いゲインを可能にするシンプルな変更は、C2 値を少なくとも C1 値の 4 倍にすることです。

前のステージの出力インピーダンスが Sallen-Key フィルタの入力

インピーダンスよりかなり小さい場合にのみ、これらのデザイン式が成立することに注意することは重要です。これは、計装アンプ出力とバッファなしのローパス・フィルタ入力との間に AC 結合回路を使用する場合には当てはまりません。

これらの 2 つのフィルタ・ステージをバッファなしで適切に接続するためには、R1 値を AC 結合回路の抵抗値(図 55 の R2)の少なくとも 10 倍にします。

### A/D コンバータの駆動

AD8232 は容量負荷駆動能力を持つため、バッファ追加なしの ADC 駆動に最適ですが、ADC の入力アーキテクチャに応じて、スイッチド・キャパシタ入力型の最新 ADC からの過渡電圧をデカップリングするためにシンプルなローパス RC 回路が必要になることがあります。この RC 回路は、ノイズと折り返しの除去に役立つ追加フィルタとしても機能します。R 値と C 値の選択については、ADC データ・シートの推奨ガイドラインに従ってください。

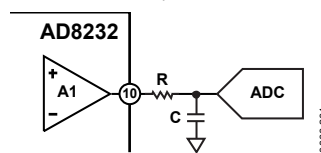


図 61. ADC の駆動

### 駆動電極

駆動リード (すなわちリファレンス電極) は、電源ラインやその他の干渉源からの同相モード電圧の影響を抑えるためによく使用されます。AD8232 は計装アンプ入力から同相モード電圧を取り出し、これを RLD アンプから使用できるようにして、患者への反対信号を駆動します。この機能は、患者と AD8232 との間の電圧をほぼ一定に維持して、同相モード除去比を大幅に向上させます。

安全対策として、RLD ピンと対象に接続される電極との間に抵抗を接続して電流が 10 μA を超えないようにします。AD8232 の電源電圧を 10 μA で除算した値に等しくなるようにこの抵抗値を計算してください。

AD8232 は、内蔵 150 kΩ 抵抗とこの電極を駆動する外付けコンデンサにより構成される積分器を構成します。積分器コンデンサの選択は、電源ノイズ除去能力と安定性との間のトレードオフになります。ライン周波数の 50 Hz と 60 Hz 付近で、ループ・ゲインをできるだけ大きくするため、このコンデンサは小さくする必要があります。安定性のため、積分器ゲインはループ内の他のすべての極(患者の容量や安全抵抗で形成)の周波数で 1 より小さくする必要があります。推奨アプリケーション回路では 1 nF のコンデンサを使用し、ループ・ゲインがライン周波数で約 20、クロスオーバー周波数が約 1 kHz となっています。

2 ピン構成では、RLD アンプを使って入力のバイアス電流抵抗を駆動することができます。真の駆動電極ほど効果はありませんが、検出電極インピーダンスが小さくて整合している場合、この構成は同相モード除去比を改善させます。

## アプリケーション回路

### 心臓近くでの心拍測定

装着可能運動機器の場合、AD8232 は一般に心臓近くのポッド内に置かれます。2つの検出電極は胸筋の下に置かれ、駆動電極は使用されません。心臓と AD8232 との間の距離は小さいため、心臓の信号は強いので筋干渉はありません。

この構成では、スペースが重要です。外付け部品をできるだけ少なくして、図 62 の回路サイズを最適化します。

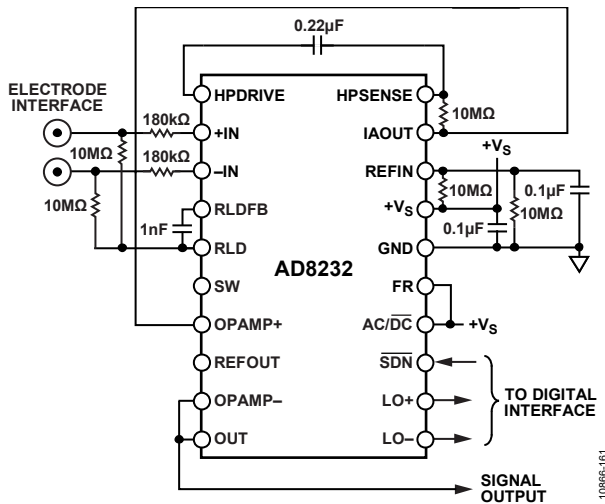


図 62.心臓近くでの心拍測定回路

AD8232 と心臓との間の距離が短いため、このアプリケーションは同相モード干渉に強くなりますが、電極を駆動するために RLD を使用しないので、10 MΩ のバイアス抵抗を介してミッドスケール電圧を維持することにより、同相モード除去比の改善のために RLD を使用することができます。

1 極ハイパス・フィルタを 7 Hz に設定し、ローパス・フィルタは使用しません。出力オペアンプではゲインが不要なため、全体システム・ゲイン 100 に対して抵抗数が少なくなります。

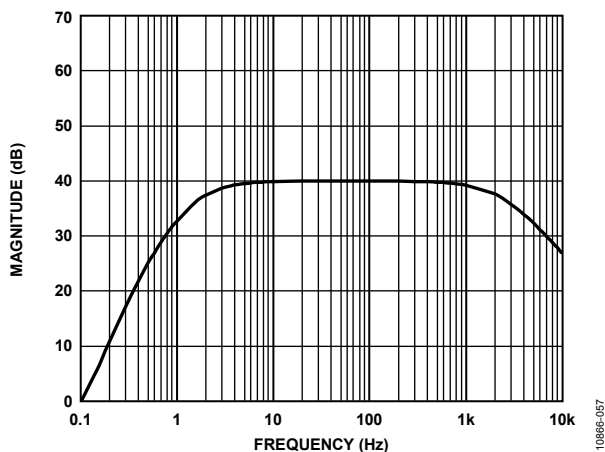


図 63.心臓近くの HRM 回路の周波数応答

この構成の入力端子では 2 本の 180 kΩ 抵抗を使用して、ユーザを故障状態から保護します。2 本の 10 MΩ 抵抗は入力バイアスを提供します。布電極のような高い出力インピーダンスを持つ電極には大きな値を使用してください。

回路図には、ミッドスケール・リファレンス電圧を設定する 2 本の 10 MΩ 抵抗も示してあります。使用可能なリファレンス電圧がある場合、REFIN 入力に接続すると、これら 2 本の 10 MΩ 抵抗は不要になります。

### 運動機器アプリケーション: 手での心拍測定

このアプリケーションでは、心拍信号をステンレス電極を使って手で測定します。ユーザの腕と上半身の動きにより、大きなモーション副作用が発生するため、リードが長いと、システムは同相モード干渉に弱くなります。心臓信号と干渉を分離するために非常に狭いバンドパス特性が必要になります。

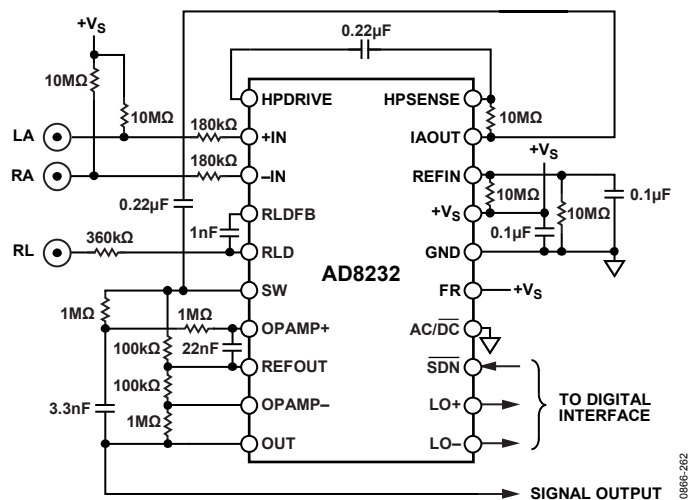


図 64.手での心拍測定の回路

図 64 の回路では、7 Hz に設定された 2 極ハイパス・フィルタを使用しています。24 Hz の 2 極ローパス・フィルタが、ハイパス・フィルタの後ろに使用され、その他の副作用とライン・ノイズを除去します。

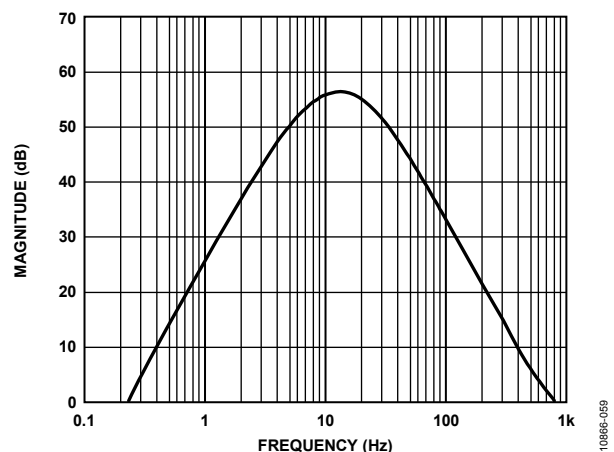


図 65.手で取得する HRM 回路の周波数応答



このフィルタ組み合わせ全体の狭帯域性により、ECG 波形は大きな歪みを受けます。このため、心拍の測定のみに適し、ECG 信号特性の解析には適しません。

ローパス・フィルタ・ステージには 11 のゲインが含まれているため、全体システム・ゲインは 1100 近くになります (フィルタのロール・オフのためにこの値が最大ゲインに到達しないことに注意してください)。ECG 信号を手で測定するため、心臓に近い場所で測定する場合より弱くなります。

RLD 回路が 3 つ目の電極(これも手にあります)を駆動して同相モード干渉を相殺させます。

### 心臓モニタの構成

この構成は、ECG 波形の形状をモニタするようにデザインされています。患者は測定中比較的安静を維持しているため、モーション副作用は問題にならないものと想定します。

40 Hz フィルタの他に、オペアンプ・ステージをゲイン = 11 に設定して、総合システム・ゲイン = 1100 を得ています。システムのダイナミックレンジを最適化するため、入力信号振幅 (電極位置に応じて変化します) と ADC 入力範囲に応じて、ゲイン・レベルを調整可能にします。

### モーション副作用除去機能付きの携帯型心臓モニター

図 68 に、Holter モニタのような患者が適度の運動を行うアプリケーションで心拍をモニタするバッテリー駆動組み込みシステムの回路を示します。AD8232 は 3 電極の患者インターフェースを使用し、カットオフ周波数 0.3 Hz の 2 極ハイパス・フィルタとカットオフ周波数 37 Hz の 2 極ローパス・フィルタを使っています。通過帯域の総合信号ゲインは 400 です。フル・コンデショニングされた信号が、低消費電力マイクロコントローラ ADuCM360 に内蔵されたシグマ・デルタ ADC でサンプリングされます。この ADC は広いダイナミックレンジを持つため、電極位置に応じて飽和を回避するため信号ゲインを小さくする柔軟性を提供します。

移動用アプリケーションに対して通過帯域が比較的に広い場合、ADXL346 加速度計の信号を使って患者のモーションから発生するノイズをさらに小さくしています。さらに、マイクロコントローラがモーション情報を使って活動停止をモニタしてシステム・シャットダウンを発行し、バッテリー電力を節約します。

ロー・ドロップアウト・レギュレータは、特にリチウム・インオ・セルの場合バッテリー充電時に、最大 3 V を超えないようにします。

このアプリケーションでは、ADuCM360 はポート 0 を使ってホスト通信インターフェースとの間、または後の転送用に波形を記録する場合にはボード上のメモリとの間で DMA 転送を行います。ただし、特定のアプリケーションでは、このポートを最も頻繁に使用されるインターフェースに使用して CPU サイクル数を削減し、低消費電力動作を維持します。

この回路は AD8232 とその他のシステム部品の機能をデモンストレーションするために示したものであることに注意してください。完全なシステム・デザインではないため、規制当局の医用安全性ガイドラインに準拠するためには追加努力が必要です。

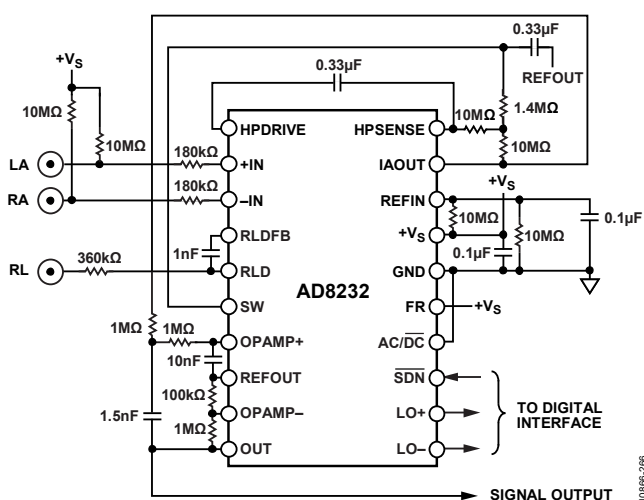


図 66. ECG 波形モニタ回路

歪みの小さい ECG 波形を取得するため、AD8232 を 0.5 Hz の 2 極ハイパス・フィルタとそれに続く 2 極 40 Hz のローパス・フィルタに構成します。3 つ目の電極は、最適な同相モード除去比を得るために駆動します。

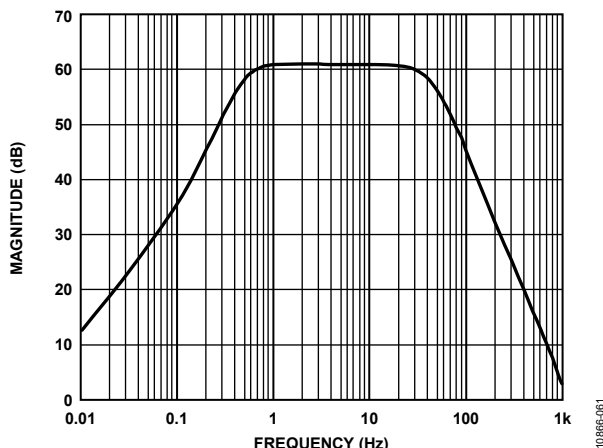


図 67. 心臓モニタ回路の周波数応答

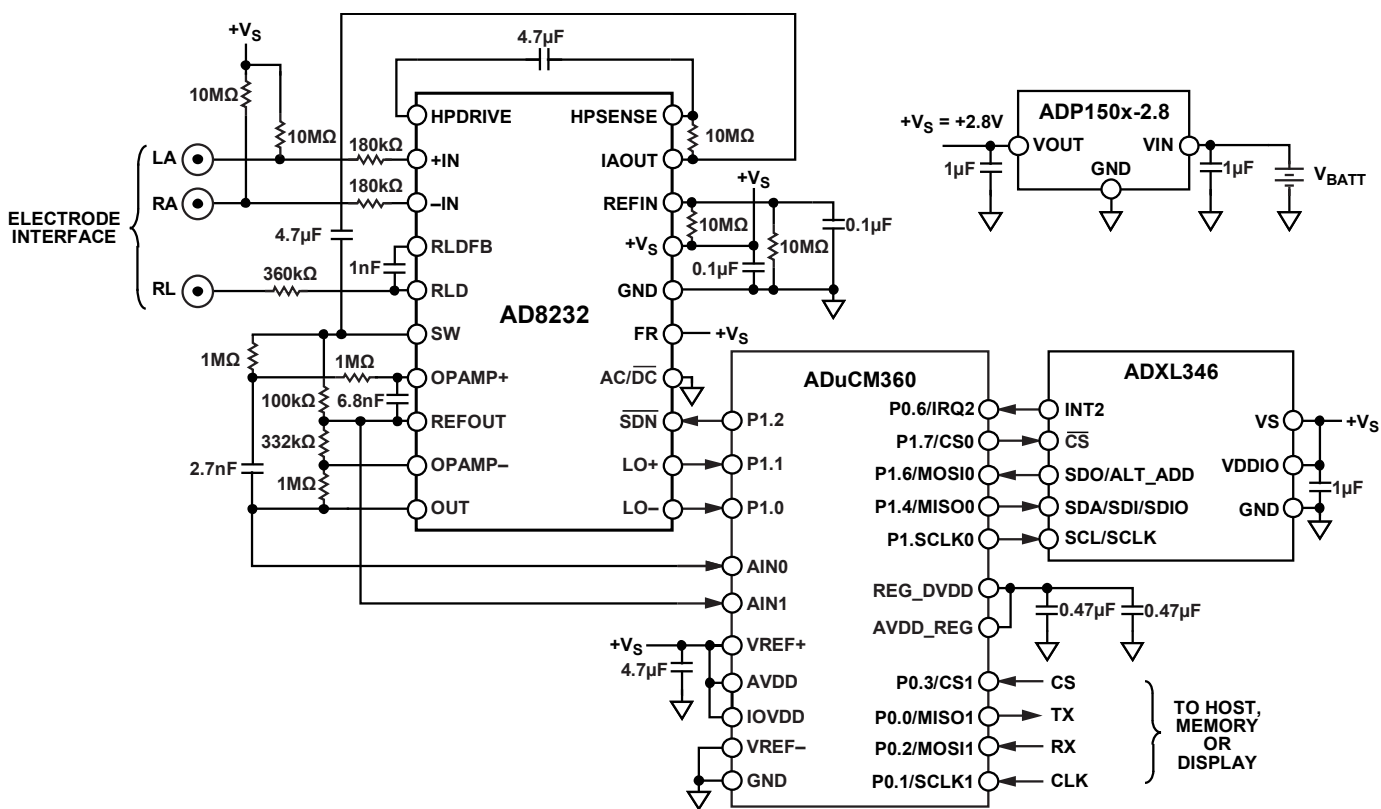
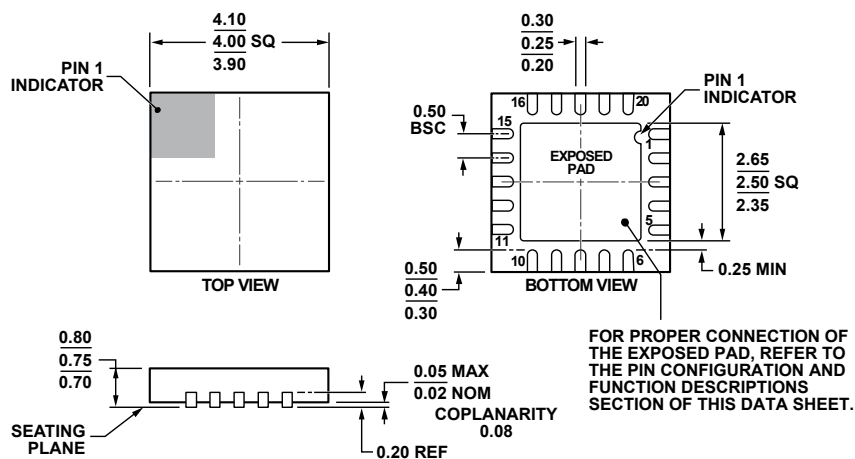


図 68. 低消費電力携帯型心臓モニタ

10866-163

## パッケージとオーダー情報

### 外形寸法



COMPLIANT TO JEDEC STANDARDS MO-220-WGGD.

図 69.20 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP\_WQ]  
4 mm × 4 mm ボディ、超極薄クワッド  
(CP-20-10)  
寸法: mm

### オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option
AD8232ACPZ-R7	-40°C to +85°C	20-Lead Lead Frame Chip Scale Package [LFCSP_WQ]	CP-20-10
AD8232ACPZ-RL	-40°C to +85°C	20-Lead Lead Frame Chip Scale Package [LFCSP_WQ]	CP-20-10
AD8232ACPZ-WP	-40°C to +85°C	20-Lead Lead Frame Chip Scale Package [LFCSP_WQ]	CP-20-10
AD8232-EVALZ		Evaluation Board	

<sup>1</sup> Z = RoHS 準拠製品