

特長

ローノイズ

入力電圧ノイズ: 2.1nV/√Hz

入力電流ノイズ: 2.1pA/√Hz

カスタムな補償

G = -1 ~ -10で一定の帯域幅

高速

200MHz、(G = -1)

190MHz、(G = -10)

低消費電力

5V電源で34~6.7mW Typ

出力ディスエーブル機能、1.3mA

低歪み率

2次高調波: -93dB、 $f_c=1\text{MHz}$

3次高調波: -108dB、 $f_c=1\text{MHz}$

DC精度

入力オフセット電圧: 1mV Max

入力オフセット電圧ドリフト: 0.5 $\mu\text{V}/$

広範な電源電圧範囲: 5~24V

低価格

小型パッケージ

8ピンSOICおよび8ピン μSOIC で供給可能

アプリケーション

A/Dコンバータのプリアンプおよびドライバ

計測機器のプリアンプ

アクティブ・フィルタ

携帯型計測機器

ライン・レシーバ

高精度機器

超音波信号処理

高ゲイン回路

特長

AD8021は、非常に高精度、高速の電圧帰還型アンプであり、分解能16ビットのシステムでの使用が可能です。AD8021は、電圧ノイズおよび電流ノイズを抑えるように設計されており (2.1nV/√Hz typおよび2.1pA/√Hz typ)、現在の高速度、ローノイズのオペアンプの中でも最も低い静止電流 (7mA @ $\pm 5\text{V}$) で動作します。AD8021は、 $\pm 2.5 \sim \pm 12\text{V}$ までの広範な電源電圧での動作、および+5V単電源での動作が可能であり、高速、低消費電力の機器に理想的なデバイスとなっています。静止電流をさらに1.3Vまで低減する出力ディスエーブル・ピンを備えています。

AD8021では、ユーザーの選択により、アプリケーションに最適なGB積 (Gain Bandwidth product) を得られます。1つのコンデンサを使い、ユーザーは帯域幅のわずかなトレ

接続ダイアグラム

SOIC-8 (R-8)
 $\mu\text{SOIC-8}$ (RM-8)

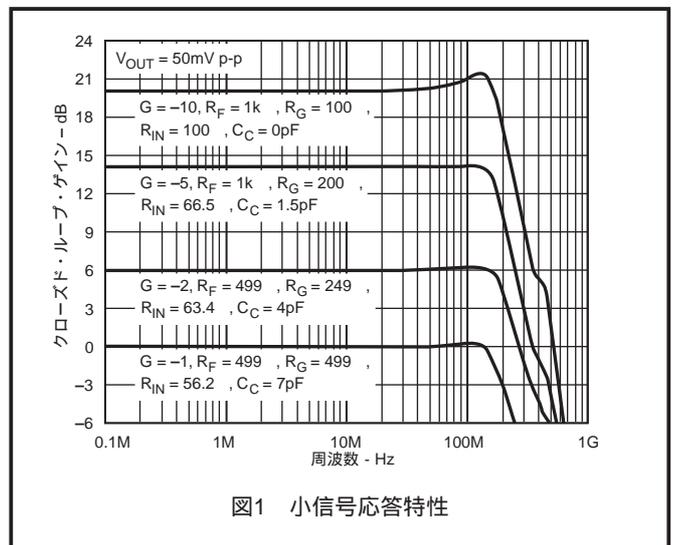
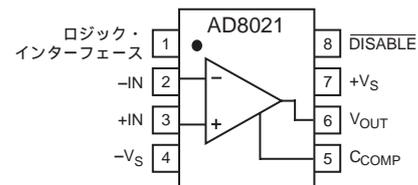


図1 小信号応答特性

ドオフと引き換えに、AD8021を目的のゲインにするために補償できます。AD8021は、非常に安定したアンプであり、1Vのステップでわずか23nsで0.01%に安定します。また、過負荷リカバリ時間は50nsの高速です。また、AD8021は75のラインを $\pm 3\text{V}$ のビデオ信号でドライブできます。

AD8021は、広い温度範囲において安定し、0.5 $\mu\text{V}/$ および10nA/Vという低いオフセット電圧ドリフトおよび小さな入力バイアス・ドリフトを保ちます。AD8021は、技術的に優れているのみならず、より大きな静止電流を引き込む他の競合するアンプに比べて、非常に低価格です。AD8021は、高速かつ汎用的なアンプであり、広範なゲイン設定に理想的であり、信号処理から制御ループまでの広範な用途を持っています。

AD8021は、標準的な8ピンSOICおよび μSOIC パッケージで供給可能であり、 $-40 \sim +85$ の工業温度範囲に対応しています。

アナログ・デバイス社が提供する情報は正確で信頼できるものを期していますが、その情報の利用または利用したことにより引き起こされる第三者の特許または権利の侵害に関して、当社はいっさいの責任を負いません。さらに、アナログ・デバイス社の特許または特許の権利の使用を許諾するものでもありません。

AD8021 - $V_S = \pm 5V$ における仕様

(特に指定のない限り、 $T_A=25$ 、 $R_L=1k$ 、ゲイン=+2)

パラメータ	条件	AD8021AR/ARM			単位
		Min	Typ	Max	
ダイナミック特性					
- 3dB小信号帯域幅	$G=+1, C_C=10pF, V_O=0.05Vp-p$	355	490		MHz
	$G=+2, C_C=7pF, V_O=0.05Vp-p$	160	205		MHz
	$G=+5, C_C=2pF, V_O=0.05Vp-p$	150	185		MHz
	$G=+10, C_C=0pF, V_O=0.05Vp-p$	110	150		MHz
スルーレート、1Vステップ	$G=+1, C_C=10pF$	95	120		V/ μs
	$G=+2, C_C=7pF$	120	150		V/ μs
	$G=+5, C_C=2pF$	250	300		V/ μs
	$G=+10, C_C=0pF$	380	420		V/ μs
0.01%までのセトリング時間	$V_O=1V$ ステップ、 $R_L=500$		23		ns
過負荷リカバリ (50%)	入力ステップ: $\pm 2.5V, G=2$		50		ns
歪み/ノイズ特性					
f=1MHz					
2次高調波歪み	$V_O=2Vp-p$		- 93		dBc
3次高調波歪み	$V_O=2Vp-p$		- 108		dBc
f=5MHz					
2次高調波歪み	$V_O=2Vp-p$		- 70		dBc
3次高調波歪み	$V_O=2Vp-p$		- 80		dBc
入力電圧ノイズ	f=50kHz		2.1	2.6	nV/ \sqrt{Hz}
入力電流ノイズ	f=50kHz		2.1		pA/ \sqrt{Hz}
差動ゲイン誤差	NTSC、 $R_L=150$		0.03		%
差動位相誤差	NTSC、 $R_L=150$		0.04		度
DC特性					
入力オフセット電圧			0.4	1.0	mV
入力オフセット電圧ドリフト	$T_{MIN} \sim T_{MAX}$		0.5		$\mu V/$
入力バイアス電流	+ 入力または - 入力		7.5	10.5	μA
入力バイアス電流ドリフト			10		nA/
入力オフセット電流			0.1	0.5	$\pm \mu A$
オープン・ループ・ゲイン		82	86		dB
入力特性					
入力抵抗			10		M
コモンモード入力容量			1		pF
入力コモンモード電圧範囲			- 5.3 ~ + 5.0		V
コモンモード除去比	$V_{CM} = \pm 4V$	- 86	- 98		dB
出力特性					
出力電圧振幅		- 3.5 ~ + 3.2	- 3.8 ~ + 3.4		V
リニア出力電流			60		mA
短絡電流			75		mA
30%のオーバーシュートにおける容量性負荷	$V_O=50mVp-p/1Vp-p$		15/120		pF
ディスエーブル特性					
オフ・アイソレーション	f=10MHz		- 40		dB
ターンオン時間	$V_O=0 \sim 2V, 50\%$ ロジックから50%出力		45		ns
ターンオフ時間	$V_O=0 \sim 2V, 50\%$ ロジックから50%出力		50		ns
DISABLE電圧 - オフ/オン	$V_{DISABLE} - V_{LOGIC REFERENCE}$		1.75/1.90		V
イネーブル・リーク電流	ロジック・リファレンス=0.4V		70		μA
	DISABLE=4.0V		2		μA
ディスエーブル・リーク電流	ロジック・リファレンス=0.4V		30		μA
	DISABLE=0.4V		33		μA
電源					
動作範囲		± 2.25	± 5	± 12.0	V
静止電流	出力イネーブル		7.0	7.7	mA
	出力ディスエーブル		1.3	1.6	mA
+ 電源除去比	$V_{CC}=+4 \sim +6V, V_{EE} = - 5V$	- 86	- 95		dB
- 電源除去比	$V_{CC}=+5V, V_{EE} = - 6 \sim - 4V$	- 86	- 95		dB

仕様は予告なく変更されることがあります。

AD8021 - $V_S = \pm 12V$ における仕様

(特に指定のない限り、 $T_A=25$ 、 $R_L=1k$ 、ゲイン=+2)

パラメータ	条件	AD8021AR/ARM			単位
		Min	Typ	Max	
ダイナミック特性					
- 3dB小信号帯域幅	$G=+1$, $C_C=10pF$, $V_O=0.05V_{p-p}$	520	560		MHz
	$G=+2$, $C_C=7pF$, $V_O=0.05V_{p-p}$	175	220		MHz
	$G=+5$, $C_C=2pF$, $V_O=0.05V_{p-p}$	170	200		MHz
	$G=+10$, $C_C=0pF$, $V_O=0.05V_{p-p}$	125	165		MHz
スルー・レート、1Vステップ	$G=+1$, $C_C=10pF$	105	130		V/ μs
	$G=+2$, $C_C=7pF$	140	170		V/ μs
	$G=+5$, $C_C=2pF$	265	340		V/ μs
	$G=+10$, $C_C=0pF$	400	460		V/ μs
0.01%までのセトリング時間	$V_O=1V$ ステップ、 $R_L=500$		21		ns
過負荷リカバリ (50%)	入力ステップ: $\pm 6V$, $G=2$		90		ns
歪み/ノイズ特性					
$f=1MHz$					
2次高調波歪み	$V_O=2V_{p-p}$		- 95		dBc
3次高調波歪み	$V_O=2V_{p-p}$		- 116		dBc
$f=5MHz$					
2次高調波歪み	$V_O=2V_{p-p}$		- 71		dBc
3次高調波歪み	$V_O=2V_{p-p}$		- 83		dBc
入力電圧ノイズ	$f=50kHz$		2.1	2.6	nV/ \sqrt{Hz}
入力電流ノイズ	$f=50kHz$		2.1		pA/ \sqrt{Hz}
差動ゲイン誤差	NTSC, $R_L=150$		0.03		%
差動位相誤差	NTSC, $R_L=150$		0.04		度
DC特性					
入力オフセット電圧			0.4	1.0	mV
入力オフセット電圧ドリフト	$T_{MIN} \sim T_{MAX}$		0.2		$\mu V/$
入力バイアス電流	+ 入力または - 入力		8	11.3	μA
入力バイアス電流ドリフト			10		nA/
入力オフセット電流			0.1	0.5	$\pm \mu A$
オープン・ループ・ゲイン		84	88		dB
入力特性					
入力抵抗			10		M
コモンモード入力容量			1		pF
入力コモンモード電圧範囲			- 12.2 ~ + 12.0		V
コモンモード除去比	$V_{CM} = \pm 10V$	- 86	- 96		dB
出力特性					
出力電圧振幅		- 10.2 ~ + 9.8	- 10.6 ~ + 10.2		V
リニア出力電流			70		mA
短絡電流			115		mA
30%のオーバーシュートにおける容量性負荷	$V_O=50mV_{p-p}/1V_{p-p}$		15/120		pF
ディスエーブル特性					
オフ・アイソレーション	$f=10MHz$		- 40		dB
ターンオン時間	$V_O=0 \sim 2V$, 50%ロジックから50%出力		45		ns
ターンオフ時間	$V_O=0 \sim 2V$, 50%ロジックから50%出力		50		ns
DISABLE電圧 - オフ/オン	$V_{DISABLE} - V_{LOGIC REFERENCE}$		1.80/1.95		V
イネーブル・リーク電流	ロジック・リファレンス=0.4V		70		μA
	DISABLE=4.0V		2		μA
ディスエーブル・リーク電流	ロジック・リファレンス=0.4V		30		μA
	DISABLE=0.4V		33		μA
電源					
動作範囲		± 2.25	± 5	± 12.0	V
静止電流	出力イネーブル		7.8	8.6	mA
	出力ディスエーブル		1.7	2.0	mA
+ 電源除去比	$V_{CC} = +11 \sim +13V$, $V_{EE} = - 12V$	- 86	- 96		dB
- 電源除去比	$V_{CC} = +12V$, $V_{EE} = - 13 \sim - 11V$	- 86	- 100		dB

仕様は予告なく変更されることがあります。

AD8021 - $V_S = +5V$ における仕様

(特に指定のない限り、 $T_A=25$ 、 $R_L=1k$ 、ゲイン=+2)

パラメータ	条件	AD8021AR/ARM			単位
		Min	Typ	Max	
ダイナミック特性					
- 3dB小信号帯域幅	$G=+1, C_C=10pF, V_O=0.05V_{p-p}$	270	305		MHz
	$G=+2, C_C=7pF, V_O=0.05V_{p-p}$	155	190		MHz
	$G=+5, C_C=2pF, V_O=0.05V_{p-p}$	135	165		MHz
	$G=+10, C_C=0pF, V_O=0.05V_{p-p}$	95	130		MHz
スルー・レート、1Vステップ	$G=+1, C_C=10pF$	80	110		$V/\mu s$
	$G=+2, C_C=7pF$	110	140		$V/\mu s$
	$G=+5, C_C=2pF$	210	280		$V/\mu s$
	$G=+10, C_C=0pF$	290	390		$V/\mu s$
0.01%までのセトリング時間	$V_O=1V$ ステップ、 $R_L=500$		28		ns
過負荷リカバリ (50%)	入力ステップ: $0 \sim 2.5V, G=2$		40		ns
歪み/ノイズ特性					
f=1MHz					
2次高調波歪み	$V_O=2V_{p-p}$		- 84		dBc
3次高調波歪み	$V_O=2V_{p-p}$		- 91		dBc
f=5MHz					
2次高調波歪み	$V_O=2V_{p-p}$		- 68		dBc
3次高調波歪み	$V_O=2V_{p-p}$		- 81		dBc
入力電圧ノイズ	f=50kHz		2.1	2.6	nV/\sqrt{Hz}
入力電流ノイズ	f=50kHz		2.1		pA/\sqrt{Hz}
DC特性					
入力オフセット電圧			0.4	1.0	mV
入力オフセット電圧ドリフト	$T_{MIN} \sim T_{MAX}$		0.8		$\mu V/$
入力バイアス電流	+ 入力または - 入力		7.5	10.3	μA
入力バイアス電流ドリフト			10		nA/
入力オフセット電流			0.1	0.5	$\pm \mu A$
オープン・ループ・ゲイン		72	76		dB
入力特性					
入力抵抗			10		M
コモンモード入力容量			1		pF
入力コモンモード電圧範囲			0.6 ~ 5.1		V
コモンモード除去比	1.5 ~ 3.5V	- 84	- 98		dB
出力特性					
出力電圧振幅		1.25 ~ 3.38	1.10 ~ 3.60		V
リニア出力電流			30		mA
短絡電流			50		mA
30%のオーバーシュートにおける容量性負荷	$V_O=50mV_{p-p}/1V_{p-p}$		10/120		pF
ディスエーブル特性					
オフ・アイソレーション	f=10MHz		- 40		dB
ターンオン時間	$V_O=0 \sim 1V, 50\%$ ロジックから50%出力		45		ns
ターンオフ時間	$V_O=0 \sim 1V, 50\%$ ロジックから50%出力		50		ns
DISABLE電圧 - オフ/オン	$V_{DISABLE} - V_{LOGIC REFERENCE}$		1.55/1.70		V
イネーブル・リーク電流	ロジック・リファレンス=0.4V		70		μA
	DISABLE=4.0V		2		μA
ディスエーブル・リーク電流	ロジック・リファレンス=0.4V		30		μA
	DISABLE=0.4V		33		μA
電源					
動作範囲		± 2.25	± 5	± 12.0	V
静止電流	出力イネーブル		6.7	7.5	mA
	出力ディスエーブル		1.2	1.5	mA
+ 電源除去比	$V_{CC}=+4.5 \sim +5.5V, V_{EE}= - 0V$	- 74	- 82		dB
- 電源除去比	$V_{CC}=+5V, V_{EE}= - 0.5 \sim + 0.5V$	- 76	- 84		dB

仕様は予告なく変更されることがあります。

絶対最大定格¹

電源電圧	26.4V
消費電力	電力低減特性を参照
入力電圧 (コモン・モード)	$\pm V_S \pm 1$
差動入力電圧 ²	$\pm 0.8V$
差動入力電流	$\pm 10mA$
出力短絡期間	電力低減特性を参照
保管温度範囲	- 65 ~ +125
動作温度範囲	- 40 ~ +85
保管温度 (ハンダ付け、10秒)	300

注

- 上記の絶対最大定格を超えるストレスを加えると、デバイスに永久的な損傷を与えることがあります。この定格はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長期間絶対最大定格条件に置くと、デバイスの信頼性に影響を与えることがあります。
- AD8021の入力は、ダイオードによって保護されています。電流制限の抵抗は、ローノイズを維持するため、使用されていません。差動入力に $\pm 0.8V$ を超える場合には、入力電流を $\pm 10mA$ に制限する必要があります。

最大消費電力

AD8021の安全が確保できる最大許容損失は、同時に上昇する接合部温度で決まります。プラスチック・パッケージのデバイスの安全な最大接合部温度は、プラスチックのガラス転移温度で決まり、約150 です。一時的にでもこの限界を超えると、パッケージとダイ間のストレスが変化し、デバイスのパラメータに影響が及びます。接合部温度が +175 を超えると、デバイスは故障します。AD8021にはショート時の保護回路を内蔵していますが、すべての場合において最大接合部温度 (150) 以上にはならないと保証しているわけではありません。最適にデバイスを使用するために、電力低減特性を参照してください。

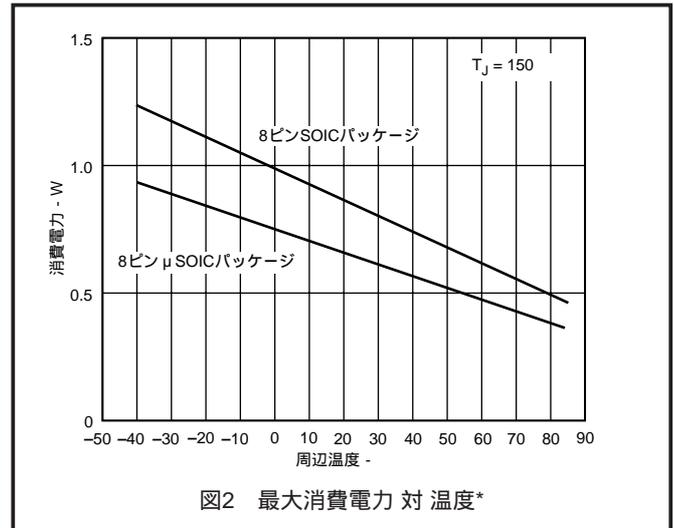


図2 最大消費電力 対 温度*

* 仕様は自由空気中のデバイスについてのものです。

8ピンSOIC : $J_A=160$ /W

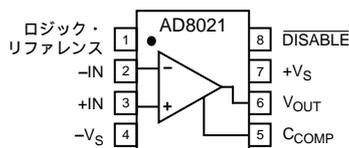
8ピン μ SOIC : $J_A=200$ /W

ピン機能の説明

ピン番号	記号	機能
1	ロジック・リファレンス	8ピン ¹ のリファレンス電圧レベル。ロジック・ローの電源に接続。
2	- IN	反転入力。
3	+ IN	非反転入力。
4	- V_S	負極性電源電圧。
5	C_{COMP}	補償コンデンサ。 - V_S に接続。(値については、「アプリケーション」のセクションを参照。)
6	V_{OUT}	出力。
7	+ V_S	正極性電源電圧。
8	DISABLE	ディスエーブル。アクティブ・ロー。

* ピン8 (ディスエーブル) がピン1 (ロジック・リファレンス) を約1V以上超えると、AD8021はイネーブルにされます。ピン8がピン1から1.5V以内まで低下すると、AD8021はディスエーブルにされます。(正確なディスエーブル/イネーブルの電圧レベルについては、仕様を参照してください。) ディスエーブル機能を使用しない場合には、ピン8を+ V_S またはロジック・ハイのソースに接続しておくことができ、ピン1はグラウンドまたはロジック・ローに接続しておくことができます。また、ピン1およびピン8が接続されない場合には、AD8021はイネーブルの状態となります。

ピン配置



オーダー・ガイド

モデル	温度範囲	パッケージ	パッケージの外形	ブランド情報
AD8021AR	- 40 ~ +85	8ピンSOIC	SO-8	
AD8021AR - REEL	- 40 ~ +85	8ピンSOIC	SO-8	
AD8021AR - REEL7	- 40 ~ +85	8ピンSOIC	SO-8	
AD8021ARM	- 40 ~ +85	8ピン μ SOIC	RM-8	HNA
AD8021ARM - REEL	- 40 ~ +85	8ピン μ SOIC	RM-8	HNA
AD8021ARM - REEL7	- 40 ~ +85	8ピン μ SOIC	RM-8	HNA
AD8021AR - EVAL		評価ボード	SO-8	

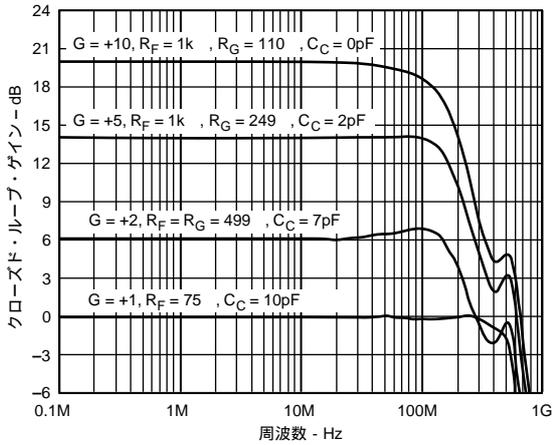
注意

ESD (静電放電) の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。本製品には当社独自のESD保護回路を備えています。高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD予防措置をとるようお奨めします。

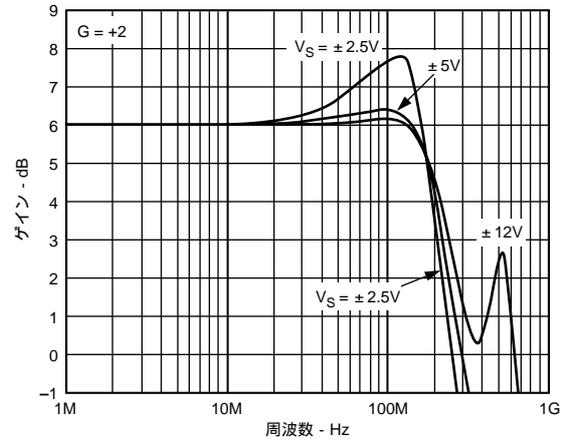


AD8021 - 代表的な性能特性

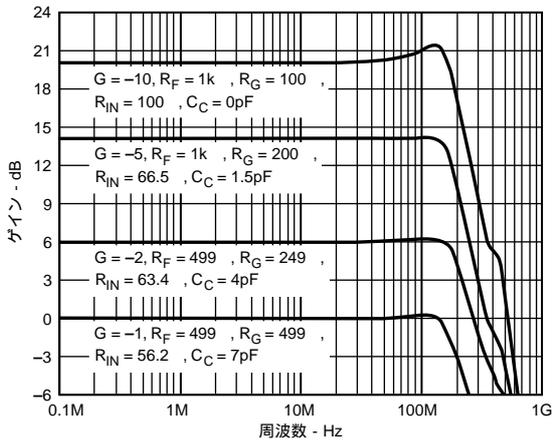
(特に指定のない限り、 $T_A=25$ 、 $V_S=\pm 5V$ 、 $R_L=1k$ 、 $G=+2$ 、 $R_F=R_G=499k$ 、 $R_S=49.9$ 、 $R_O=976$ 、 $R_D=53.6$ 、 $C_C=7pF$ 、 $C_L=0$ 、 $C_F=0$ 、 $V_{OUT}=2Vp-p$ 、周波数=1MHz)



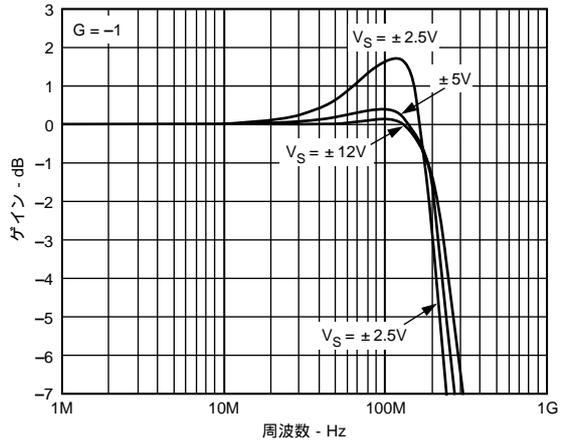
特性1 小信号周波数応答 対 周波数およびゲイン、 $V_{OUT}=50mVp-p$ 、非反転 (テスト回路1を参照)



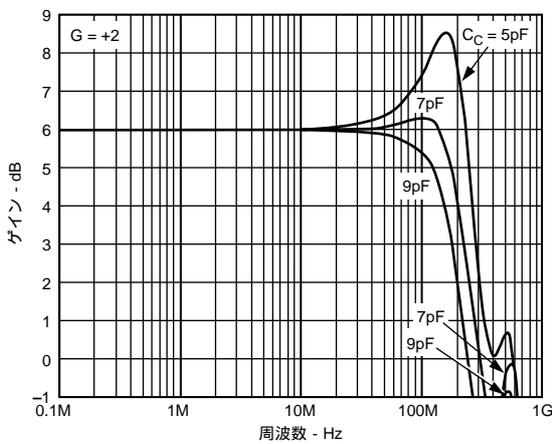
特性4 小信号周波数応答 対 周波数および電源、 $V_{OUT}=50mVp-p$ 、非反転 (テスト回路1を参照)



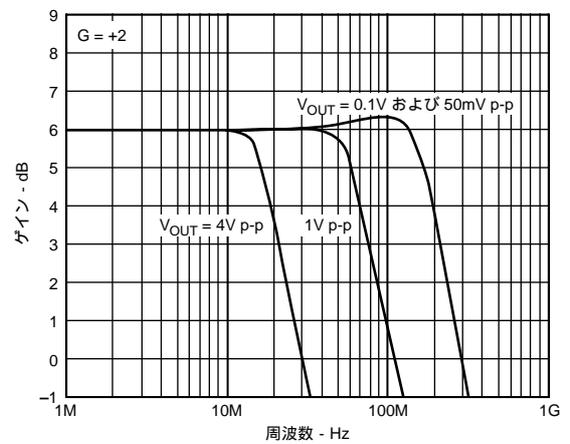
特性2 小信号周波数応答 対 周波数およびゲイン、 $V_{OUT}=50mVp-p$ 、反転 (テスト回路1を参照)



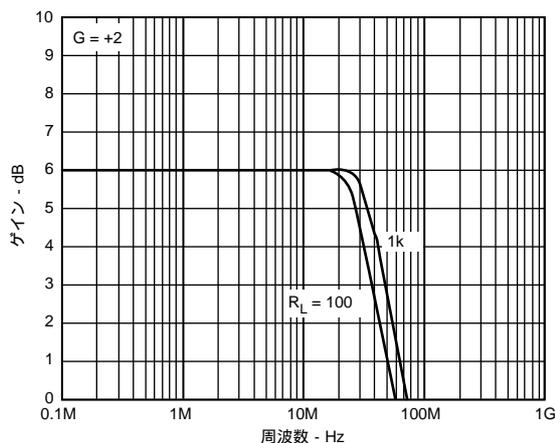
特性5 小信号周波数応答 対 周波数および電源、 $V_{OUT} = 50mVp-p$ 、反転 (テスト回路3を参照)



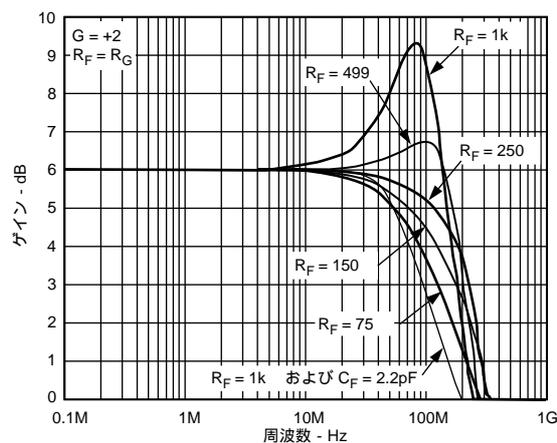
特性3 小信号周波数応答 対 周波数および補償、 $V_{OUT}=50mVp-p$ (テスト回路1を参照)



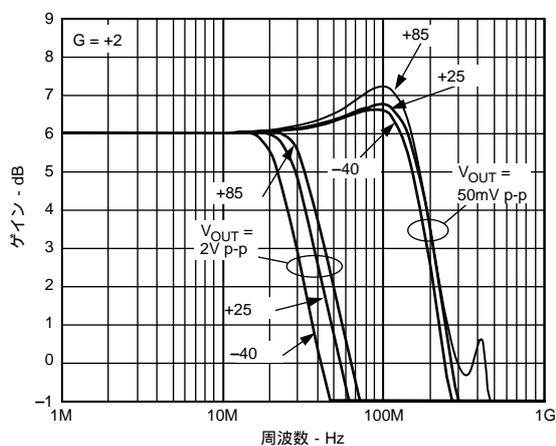
特性6 周波数応答 対 V_{OUT} 、非反転 (テスト回路1を参照)



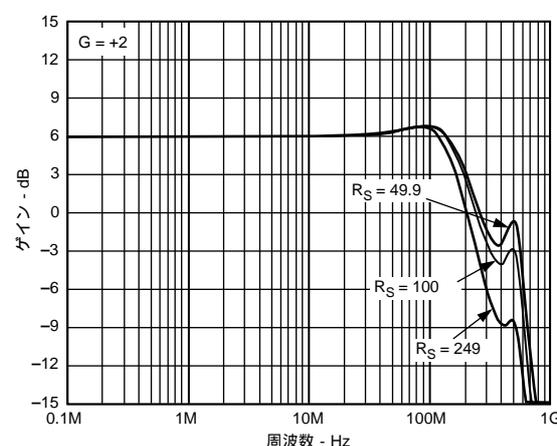
特性7 大信号周波数応答 対 周波数および負荷、非反転（テスト回路2を参照）



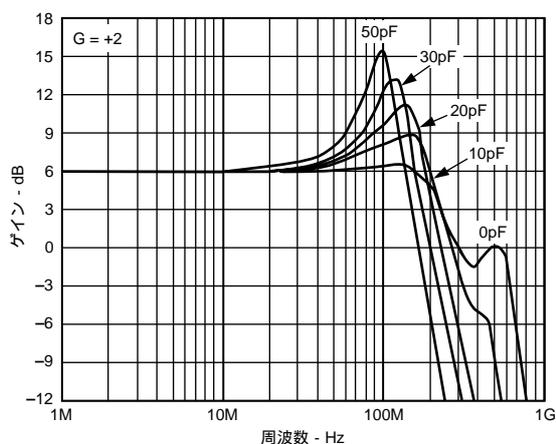
特性10 小信号周波数応答 対 周波数および R_F 、非反転、 $V_{OUT}=50mVp-p$ （テスト回路1を参照）



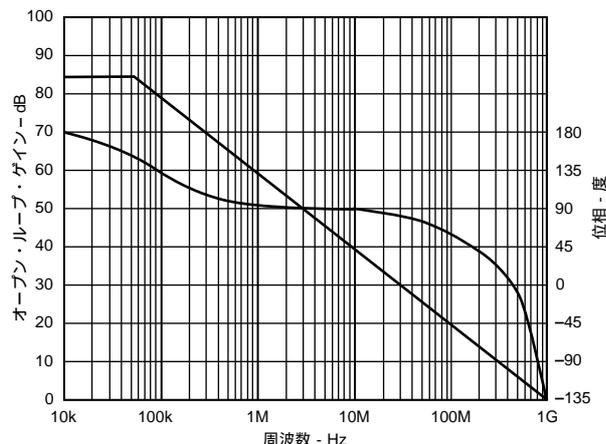
特性8 周波数応答 対 周辺温度および V_{OUT} 、非反転（テスト回路1を参照）



特性11 小信号周波数応答 対 周波数および R_S 、非反転、 $V_{OUT}=50mAp-p$ （テスト回路1を参照）

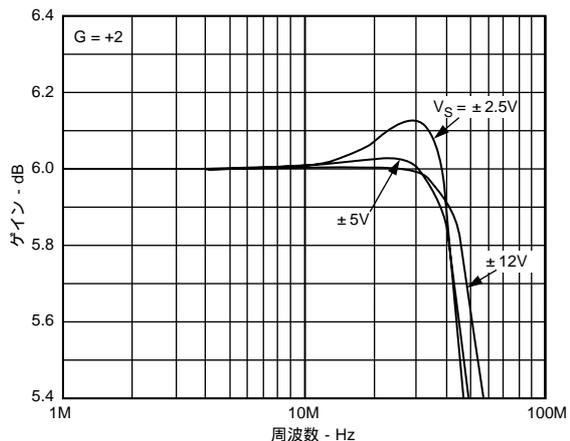


特性9 小信号周波数応答 対 周波数および容量性負荷、 $V_{OUT}=50mVp-p$ （テスト回路2および図16を参照）

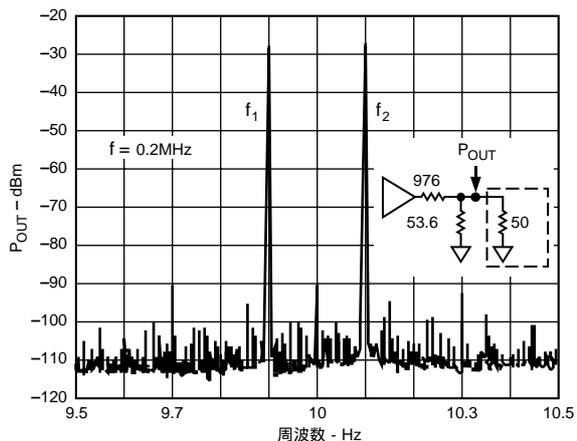


特性12 オープン・ループ・ゲインおよび位相 対 周波数。 $R_G=100$ 、 $R_F=1k$ 、 $R_O=976$ 、 $R_D=53.6$ 、 $C_C=0pF$ （テスト回路3を参照）

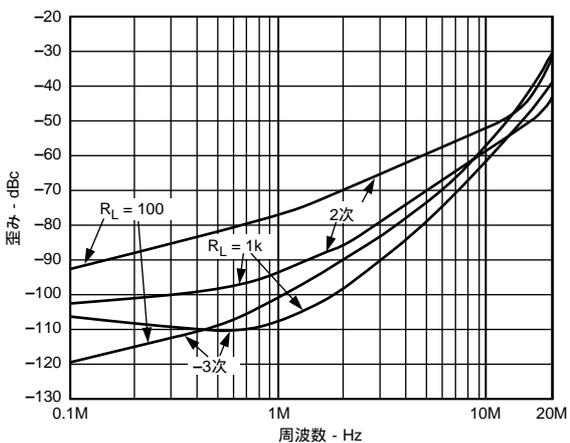
AD8021



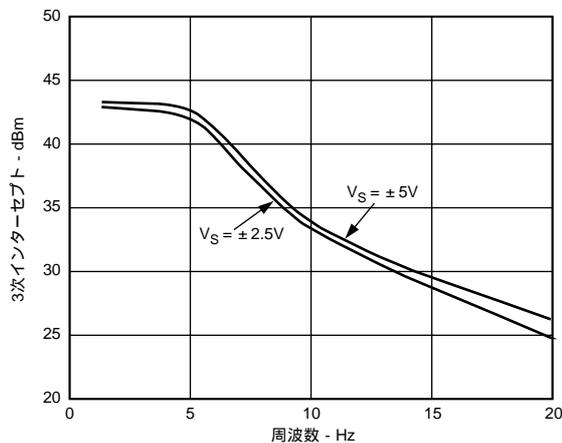
特性13 0.1dB平坦性 対 周波数および電源、 $V_{OUT}=1V_{p-p}$ 、 $R_L=150$ 、非反転（テスト回路2を参照）



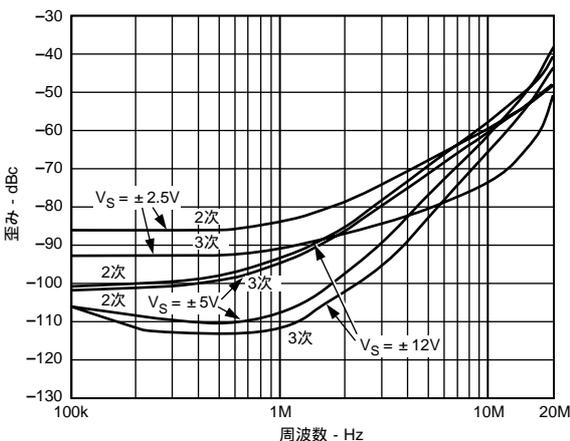
特性16 相互変調歪み 対 周波数



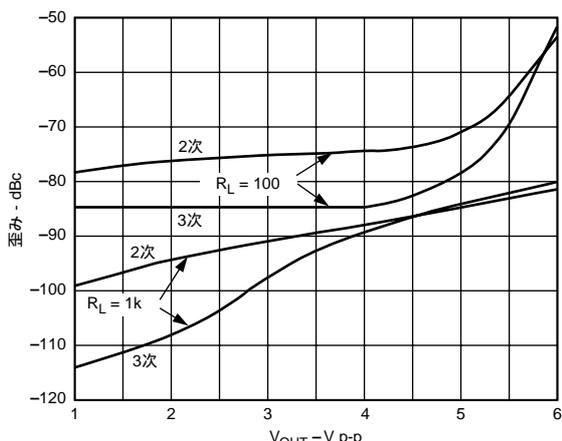
特性14 2次および3次高調波歪み 対 周波数および R_L



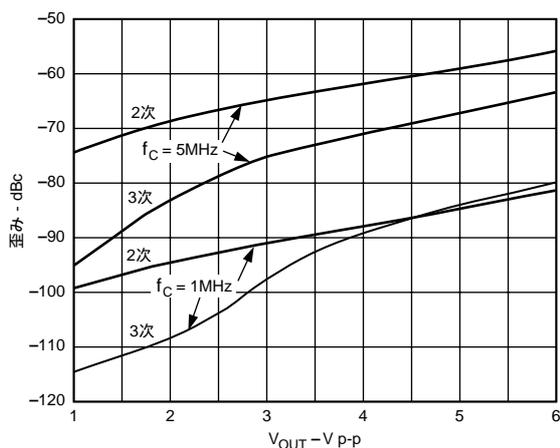
特性17 3次インターセプト 対 周波数および電源電圧



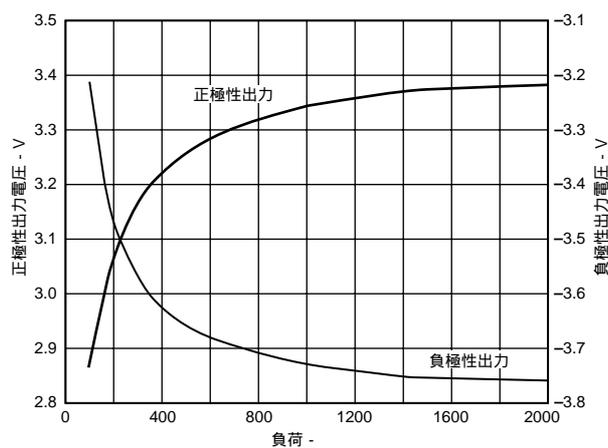
特性15 2次および3次高調波歪み 対 周波数および V_S



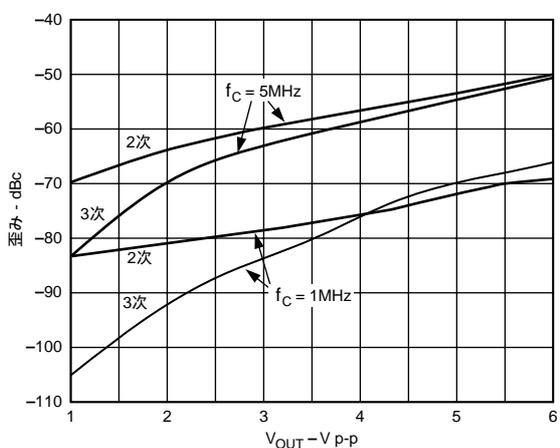
特性18 2次および3次高調波歪み 対 V_{OUT} および R_L



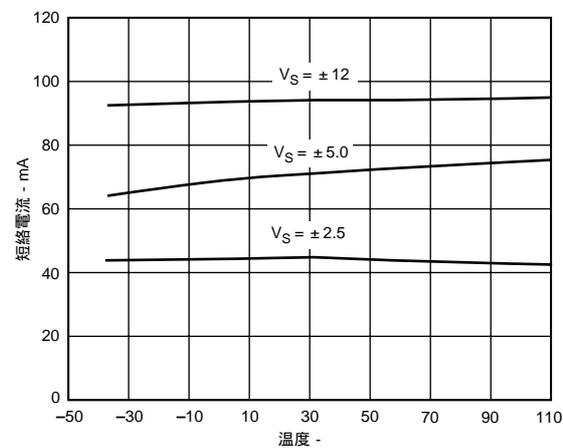
特性19 2次および3次高調波歪み 対 基本周波数 (f_c)、 $G=+2$



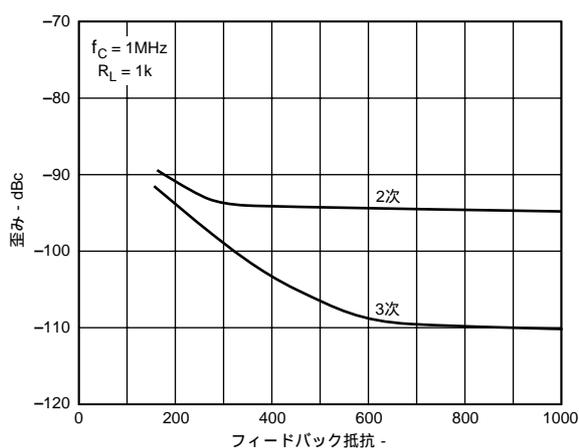
特性22 DC出力電圧 対 負荷 (テスト回路1を参照)



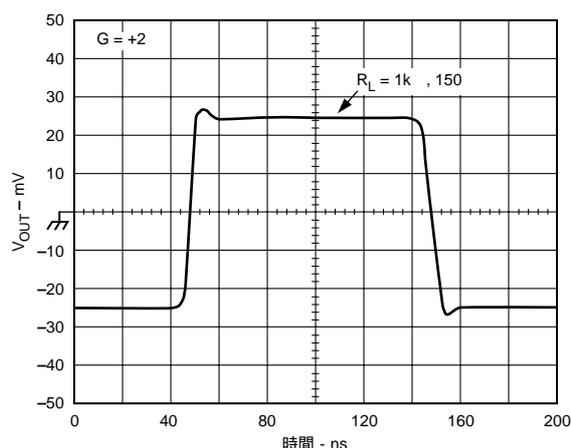
特性20 2次および3次高調波歪み 対 基本周波数 (f_c)、 $G=+10$



特性23 グラウンドへの短絡電流 対 温度

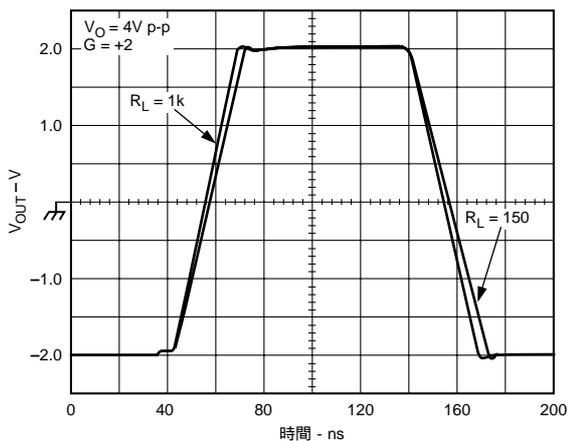


特性21 2次および3次高調波歪み 対 フィードバック抵抗 (R_F)

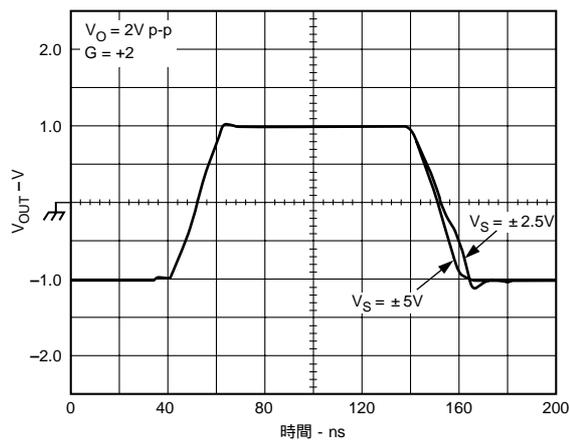


特性24 小信号過渡応答 対 R_L 、 $V_o=50mVp-p$ 、非反転 (テスト回路2を参照)

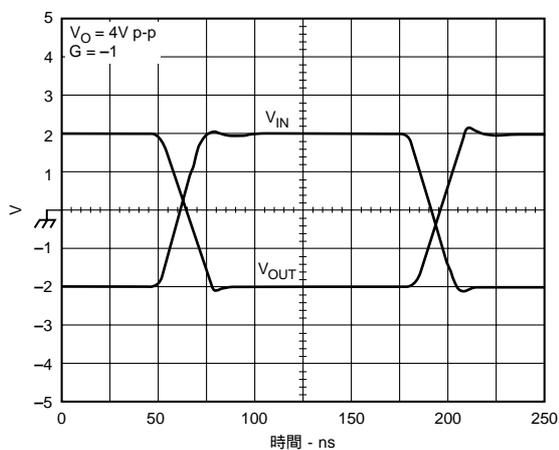
AD8021



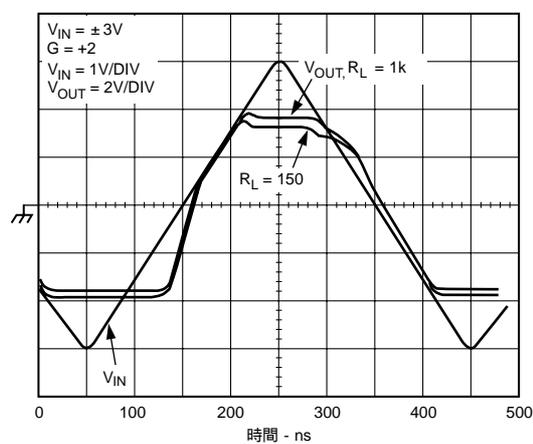
特性25 大信号過渡応答 対 R_L 、反転 (テスト回路2を参照)



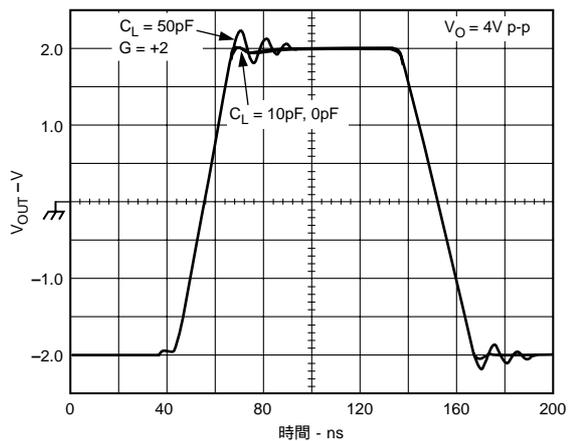
特性28 大信号過渡応答 対 V_S (テスト回路1を参照)



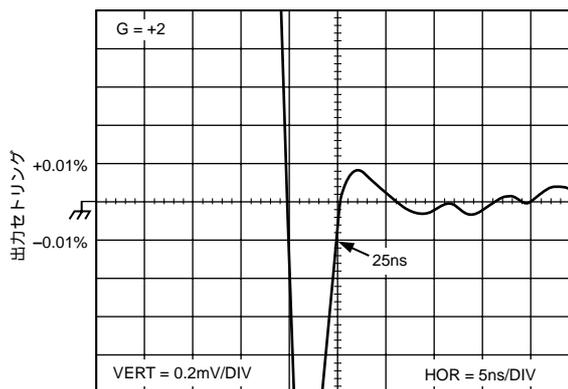
特性26 大信号過渡応答、反転 (テスト回路3を参照)



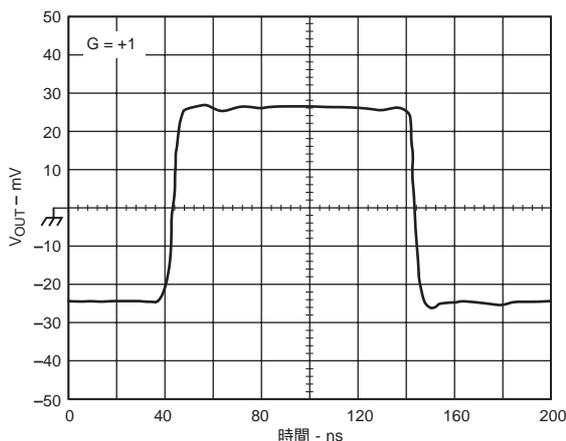
特性29 オーバードライブ・リカバリ 対 R_L
(テスト回路2を参照)



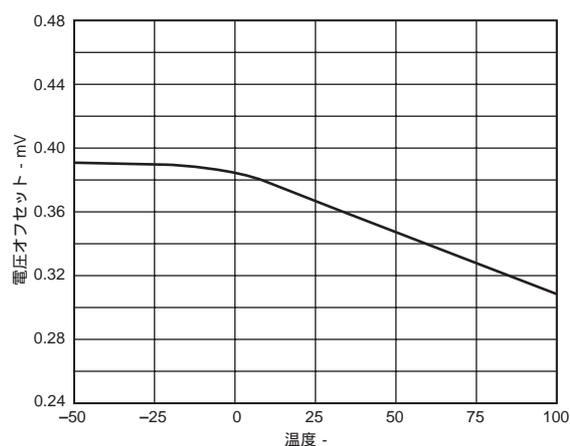
特性27 大信号過渡応答 対 C_L (テスト回路1を参照)



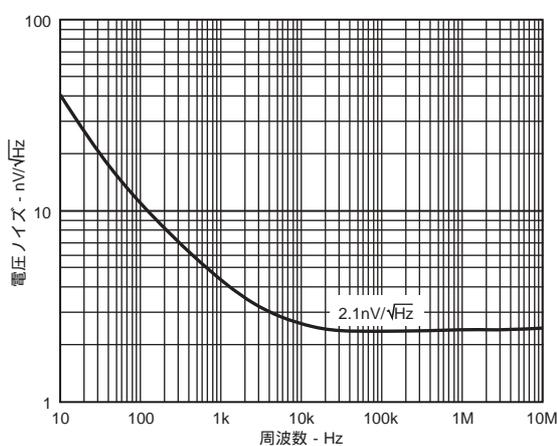
特性30 0.01%セトリング時間、2Vステップ



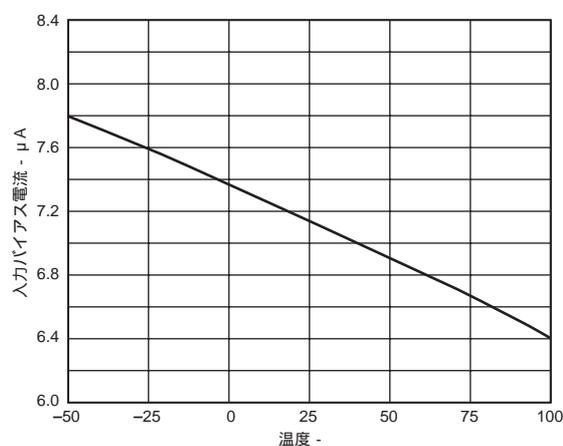
特性31 小信号過渡応答、 $V_O=50\text{mVp-p}$ 、 $G=+1$ (テスト回路1を参照)



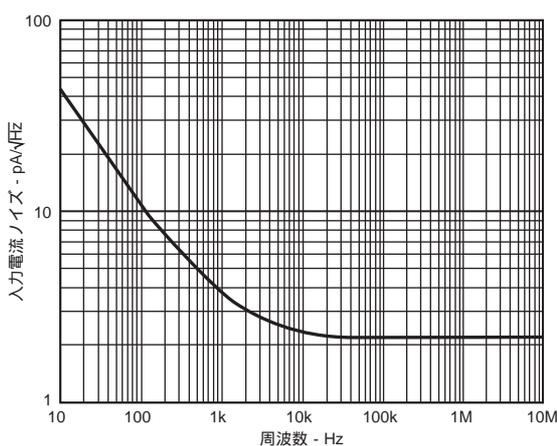
特性34 電圧 V_{OS} 対 温度



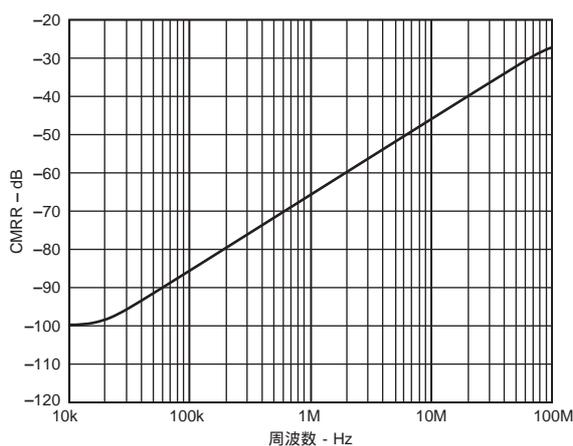
特性32 入力電圧ノイズ 対 周波数



特性35 入力バイアス電流 対 温度

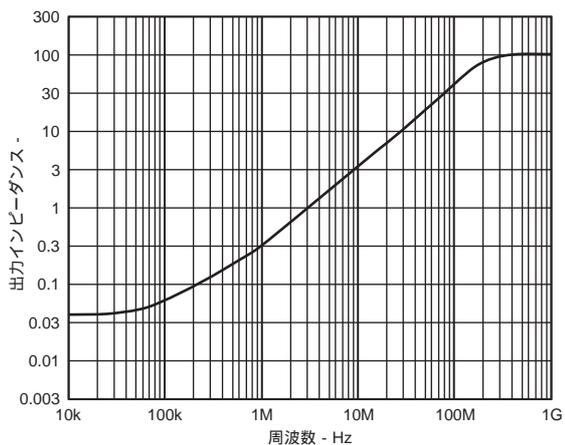


特性33 入力電流ノイズ 対 周波数

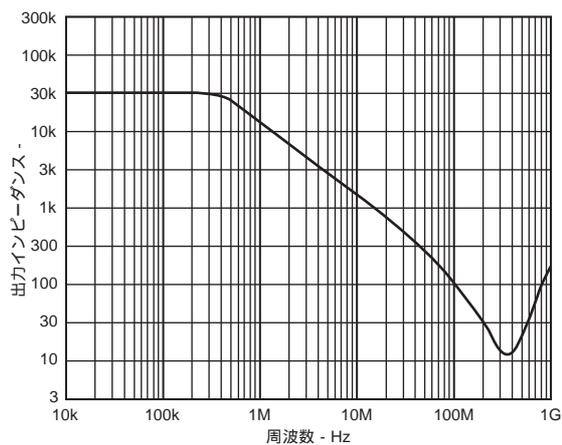


特性36 CMRR 対 周波数 (テスト回路4を参照)

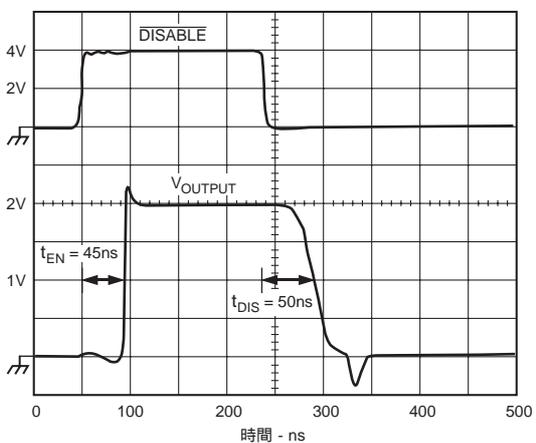
AD8021



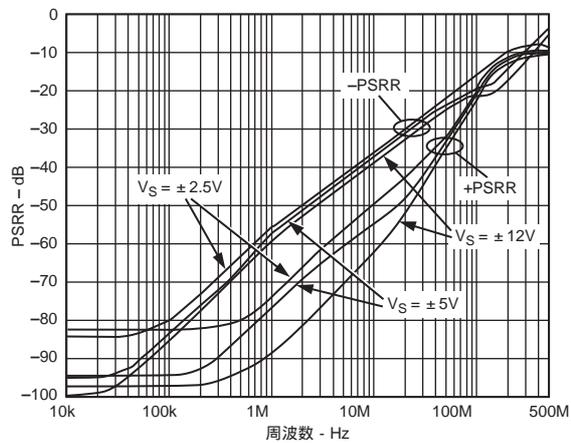
特性37 出カインピーダンス対周波数、チップイネーブル(テスト回路5を参照)



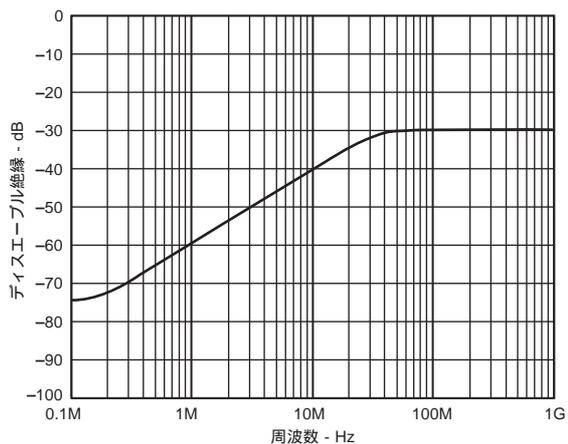
特性40 出カインピーダンス対周波数、チップ・ディスエーブル(テスト回路8を参照)



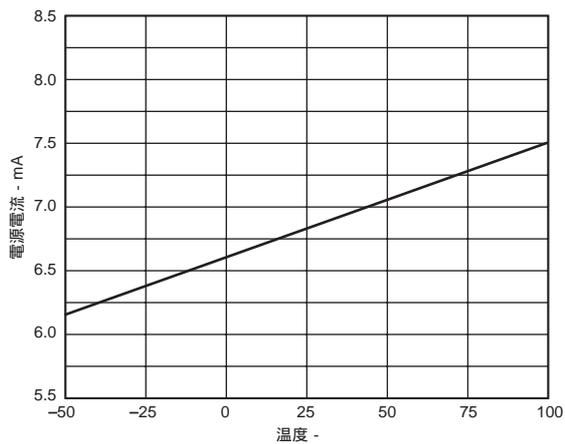
特性38 イネーブル(t_{EN})/ディスエーブル t_{DIS} 時間対 V_{OUT} (テスト回路6を参照)



特性41 PSRR対周波数および電源電圧(テスト回路9および10を参照)

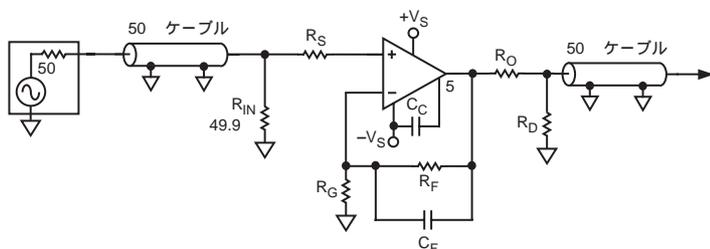


特性39 入力から出力への絶縁、チップ・ディスエーブル(テスト回路7を参照)

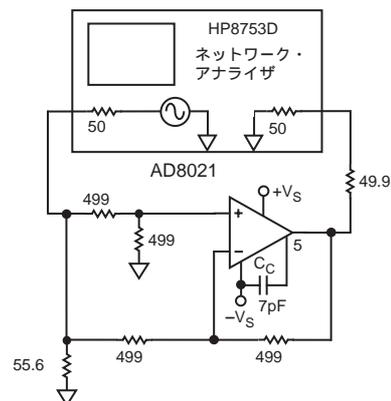


特性42 静止電源電流対温度

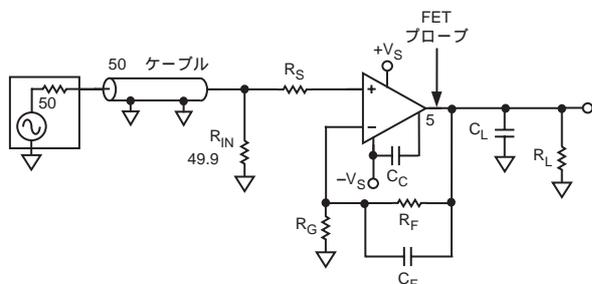
テスト回路



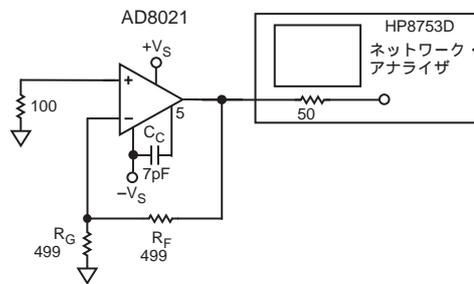
テスト回路1 非反転ゲイン・テスト回路



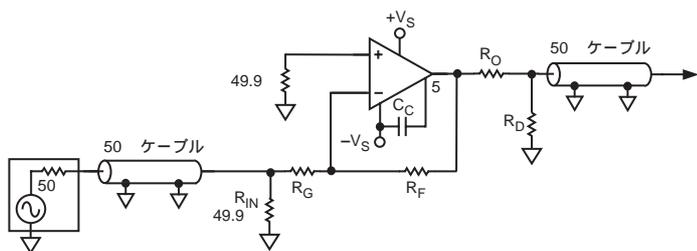
テスト回路4 CMRRテスト回路



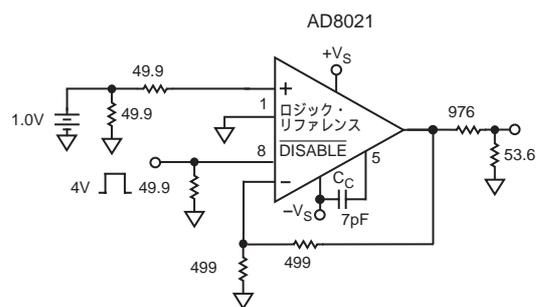
テスト回路2 FETプローブを用いた非反転ゲイン・テスト回路



テスト回路5 出力インピーダンス、チップ・イネーブル

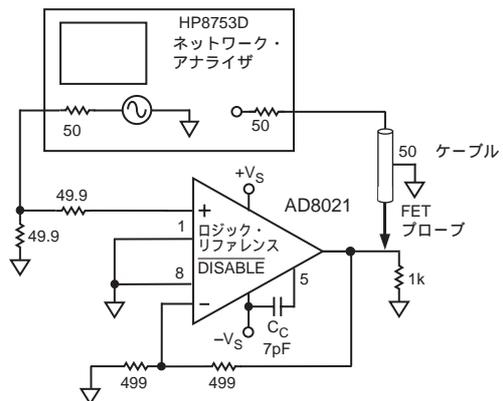


テスト回路3 反転ゲイン・テスト回路

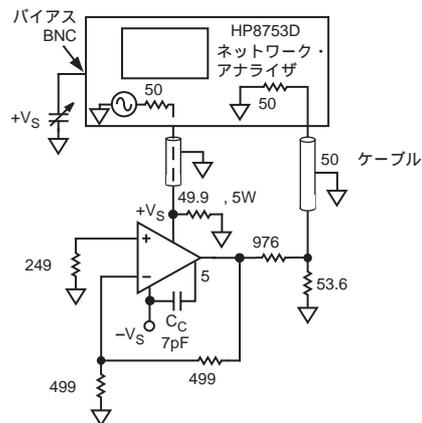


テスト回路6 テスト回路イネーブル/ディスエーブル

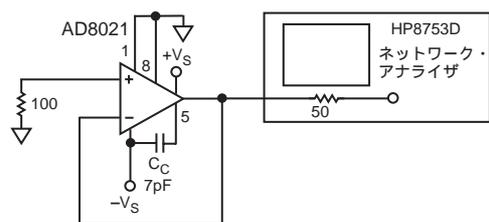
AD8021



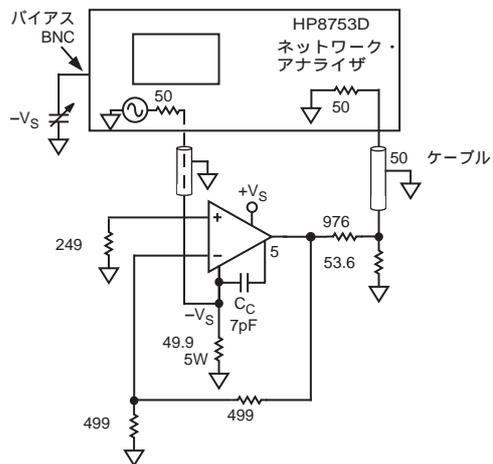
テスト回路7 入力から出力への絶縁、チップ・ディスエーブル



テスト回路9 正極性PSRR



テスト回路8 出力インピーダンス、チップ・ディスエーブル



テスト回路10 負極性PSRR

AD8021の使用法

典型的な電圧帰還型のオペアンプは、「支配的な極の補償」の手法を用いて固定の内部コンデンサ $C_{INTERNAL}$ により周波数を安定させています。1次的な近似では、電圧帰還型のオペアンプは固定的なGB積を持っており、例えば、ゲインを $G=+1$ の場合にアンプの-3dB帯域幅は200MHzとなり、ゲインを $G=+10$ とした場合には、帯域幅はわずか20MHz程度となります。AD8021は電圧帰還型のアンプであり、約1.5pFという最小限の $C_{INTERNAL}$ を持っています。外部補償コンデンサ C_C を追加することにより、他の電圧帰還型アンプにおける固定的なゲイン帯域幅の問題を回避できます。固定的な補償を行う典型的なオペアンプとは異なり、AD8021によって、以下の利点が得られます。

- 1~10の間のクローズド・ループ・ゲインにおいて、アンプの帯域幅を、通常の場合に生じる帯域幅およびスルーレートの損失を生じることなく最大化できます。
- 特定のアプリケーションにおいて帯域幅と位相余裕の間のトレード・オフを最適化します。
- 差動アンプの設計（例えば、「アプリケーション」のセクションに示す図11の場合）などにおいて、ゲインのブロックを異なるノイズ・ゲインに対して整合させます。

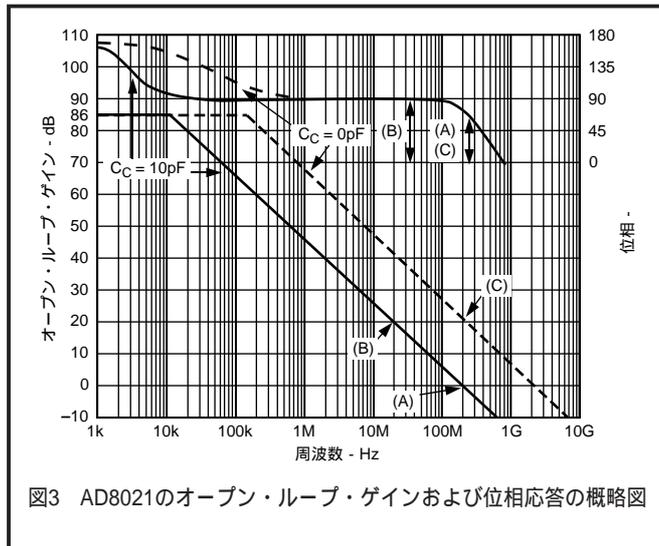


図3では、解説のためにAD8021のゲインおよび位相プロットが簡略化されています。目的とするクローズド・ループ・ゲインが $G=1$ で、 $C_C=10\text{pF}$ が選択された場合には、図中の矢印「A」は、帯域幅が約200MHzであり位相余裕が約60度であることを示します。ゲインが $G=+10$ に設定され、 C_C が10pFに固定された場合には（典型的なアンプについて予想されるように）約20MHzまで劣化し、位相余裕は90度まで増加します（矢印B）。しかしながら、 C_C の値をゼロとす

ると、帯域幅および位相余裕は、それぞれ、200MHz、60度に戻ります。さらに、スルーレートは、ほぼ、 C_C の逆数にしたがって変化するため、劇的に増加します。

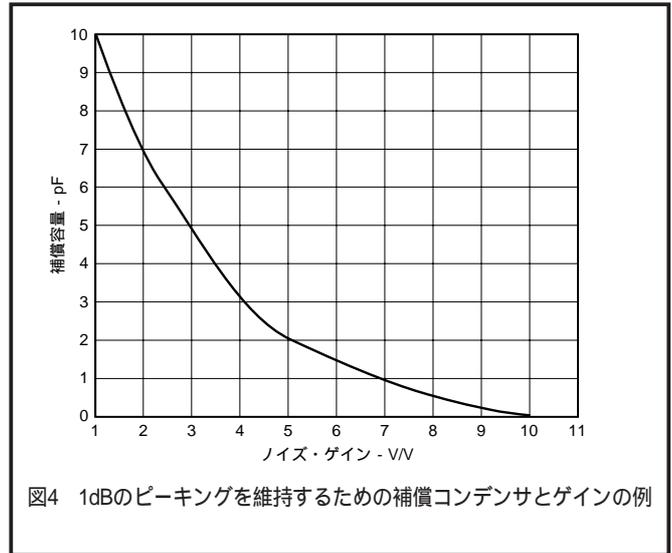


表1および図4に、いくつかのゲインについて推奨される補償コンデンサの値、および、その値に対応するスルー・レート、帯域幅、ノイズを示します。補償フィルタの値は、回路の電圧ゲインではなくノイズ・ゲインに依存することに注意してください。図5に示すように、オペアンプのゲイン・ブロックはノイズ・ゲイン G_N は、オペアンプが実際に反転または非反転のゲインに使用されるかどうかにかかわらず、非反転の電圧ゲインと等しくなる点に注意してください。このため、以下の式が成立します。

$$\begin{aligned} \text{非反転 } G_N &= R_F/R_G + 1 \\ \text{反転 } G_N &= R_F/R_G + 1 \end{aligned}$$

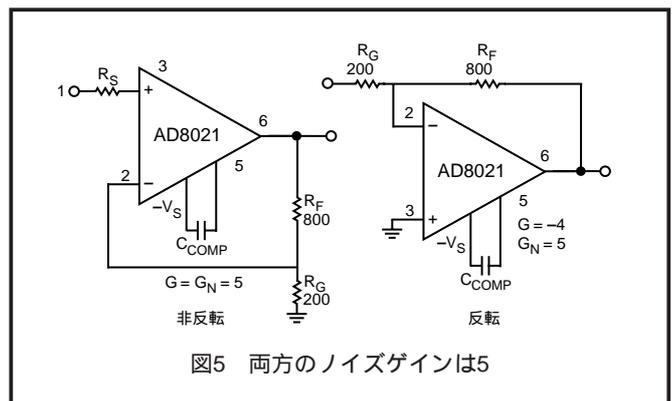


表1 推奨される部品の値（テスト回路2を参照。 $C_F=C_L=0$ 、 $R_L=1\text{k}$ 、 $R_{IN}=49.9$ ）

ノイズ・ゲイン (非反転ゲイン)	R_S (Ω)	R_F (Ω)	R_G (Ω)	C_{COMP} (pF)	スルー レート (V/ μ s)	- 3dB SS BW (MHz)	出力ノイズ (AD8021のみ) (nV/ $\sqrt{\text{Hz}}$)	出力ノイズ (抵抗付きAD8021) (nV/ $\sqrt{\text{Hz}}$)
1	75	75	NA	10	120	490	2.1	2.8
2	49.9	499	499	7	150	205	4.3	8.2
5	49.9	1 k	249	2	300	185	10.7	15.5
10	49.9	1 k	110	0	420	150	21.2	27.9
20	49.9	1 k	52.3	0	200	42	42.2	52.7
100	49.9	1 k	10	0	34	6	211.1	264.1

AD8021

AD8021では、ダイナミック特性を正確に調整するための様々なトレード・オフを設定できます。時として、特定のゲインについて、より広い帯域幅とスルーレイトが必要となることがあります。特性3に示すように補償コンデンサの値を小さくすると、位相余裕の減少により、帯域幅およびピーキングが増加します。一方、安定性が要求される場合には、補償コンデンサの値を増加させることにより、帯域幅が減少し位相余裕が増加します。

すべての高速アンプと同様に、アンプの周辺の寄生容量と寄生インダクタンスは、アンプのダイナミックな応答に影響を与えます。しばしば、入力容量（オペアンプ自体のもの、および、プリント基板のもの）が大きな影響を与えます。フィードバック抵抗は、入力容量とともに位相余裕を減少させる場合があり、これにより、特性10に示すように、高周波における応答に影響が及ぶ場合があります。さらに解説するように、コンデンサ（ C_F ）をフィードバック抵抗と並列に接続することにより、この位相余裕の損失を補償できます。

さらに、ソースに直列に接続される抵抗は、入力容量との組み合わせにより（ピークおよび基板のインダクタンスおよび容量による高周波での共振の低下とともに）極を形成します。この影響を特性11に示します。

また、抵抗の値を大きくするとアンプ全体としてのノイズが増加し、また、フィードバック抵抗の値を小さくすると出力段の負荷が増加して、歪みが増加します（特性18）。

ディスエーブル機能の使用法

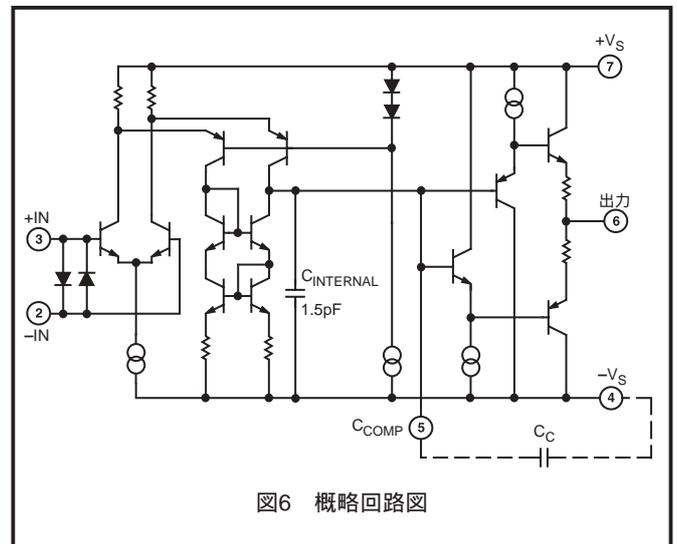
ピン8（DISABLE）の電位がピン1（LOGIC REFERENCE）より約2V以上高い場合に、AD8021はイネーブルになります。ピン8がピン1の電位から約1.5V以内に下げられると、AD8021がディスエーブルになります。（正確なディスエーブル/イネーブルの電圧については、仕様の表を参照してください）ディスエーブル機能を使用しない場合には、ピン8を $+V_S$ またはロジック・ハイのソースに接続しておくことが可能であり、ピン1をグラウンドまたはロジック・ローに接続しておくことができます。このような接続とする代わりに、ピン1とピン8を開放しておくこと、AD8021はイネーブルの状態となります。

動作原理

AD8021は、アナログ・デバイス独自の高電圧・超高速コンプリメンタリ・バイポーラ・プロセス（XFCBプロセス）の第二世代に基づいて製造されており、3GHzの領域で、同様な f_T 値を持ったPNPおよびNPNのトランジスタを構成可能です。トランジスタは、サブストレートから（また相互に）誘電的に絶縁されており、接合部の絶縁による寄生インピーダンスおよびラッチアップの問題が生じません。また、これにより、非線形の容量（歪みの原因となる）が減少し、任意の静止電流に対してトランジスタの f_T 値を高くできます。電源電流が削減されることにより、部分的な帯域幅、スルーレイト、歪み、セトリング時間の差異が減少します。

図6に示すように、AD8021の入力段は、それぞれが0.8mAのコレクタ電流で動作する1組のNPN型トランジスタの差動的なペアによって構成されます。したがって入力デバイスについて高いトランス・コンダクタンスが許容され、AD8021は50kHzにおいて2.1nV/√Hzという低い入力ノイズを実現します。折り返しカスコードおよびカレント・ミラーによって、信号電流のシングル・エンドの変換に差動を与えます。次いで、この電流は、高インピーダンスのノード（ピン5）をドライブし、ここで C_C 外部コンデンサが接続されます。

出力段では、電流ゲインを5,000とすることにより、この高インピーダンスを保持し、AD8021が重い負荷をドライブする場合にも高いオープン・ループ・ゲインを維持します。入力（ピン2、3）間の2個の内部ダイオード・クランプにより、入力トランジスタを高電圧から保護し、オフセット電圧および入力バイアス電流の特性を劣化させる可能性があるエミッタとベースの間のブレイクダウンを防止します。



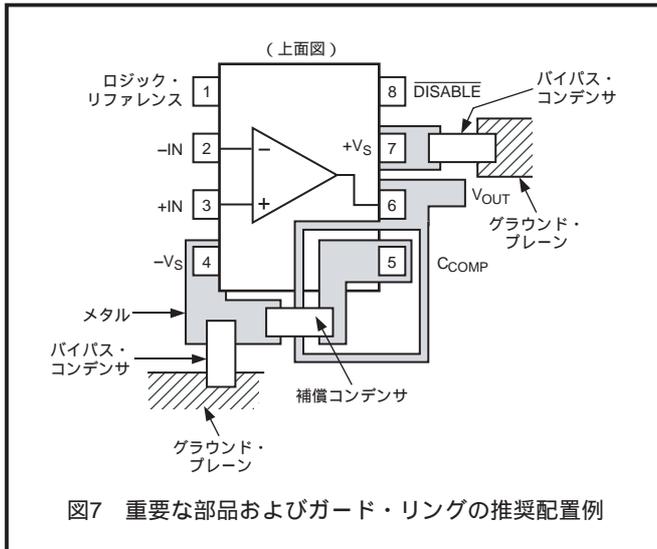
プリント基板のレイアウトについての配慮

すべての高速オペアンプと同様に、AD8021の性能を最大限に引き出すためには、プリント基板のレイアウトについて十分な注意を払う必要があります。バイパス・コンデンサの間のグラウンド線、および補償コンデンサと負極性の電源の間の配線の長さを最小化するために、特別の配慮が必要です。この配慮が充分でない場合、配線のインダクタンスが周波数応答に悪影響を与え、さらには、高周波の発振が生じる場合があります。内部グラウンド・プレーンを持った多層基板を採用することにより、グラウンドのノイズが低減され、コンパクトな部品配置が可能となります。

インピーダンスが比較的に高いピン5および小容量の補償コンデンサにより、ガード・リングを設置することを推奨します。ガード・リングはピン5を囲む基板上の配線であり、ピン5と同じ電位の出力ピン6に接続されます。これには2つの効果があります。まず、ピン5は周囲の回路によって生成される全てのローカルな回路ノイズからシールドされます。また、これにより浮遊容量が最小化され、帯域幅の減少を抑えられます。図7に、ガード・リングのレイアウトの例を示します。

また、図7によれば、補償コンデンサは、AD8021のパッケージの周縁に近接して配置されており、ピン4とピン5を接続しています。このコンデンサは、高品質の表面実装型のCOGまたはNPOセラミックにしてください。リード線を持ったコンデンサの使用は推奨できません。1つまたは複数の高周波のバイパス・コンデンサを電源ピン4および7に近接して配置してください。

反転入力への配線を最短とするために、フィードバック抵抗 R_F をデバイスの下に配置して、出力ピン6から反転入力ピン2の間を最短距離で接続する必要があります。抵抗 R_G の帰還ノードは、ピン4に接続される負極性の電源のバイパス・コンデンサの帰還ノードのできる限り近くに配置してください。

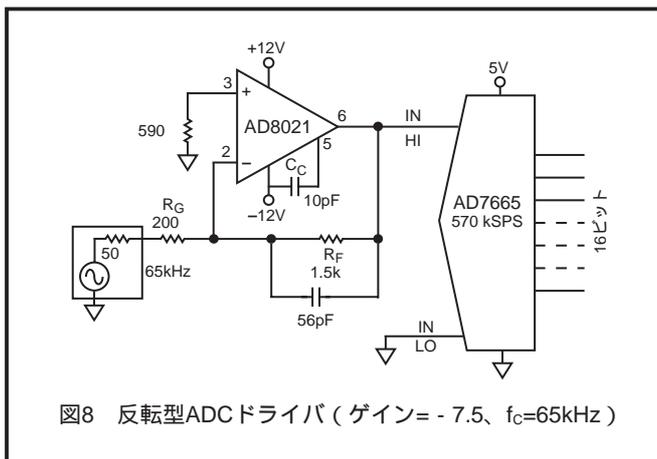


16ビットA/Dコンバータのドライバ

AD8021は、ローノイズと調整可能な補償により、高分解能のA/Dコンバータのバッファ/ドライバとして最適なデバイスです。

特性15に示すように、100kHz~1MHzの周波数範囲での高調波歪みは-90dB未満に抑えられています。これにより、サンプリングされた波形の位相およびゲインが変換プロセスの全般にわたって正確に保たれるため、高い周波数成分の情報を持った複合波形を扱う場合に真価を発揮します。ループ・ゲインの増加により、出力の安定性が向上するので、「サンプル」の間にコンバータの入力の状態が変化する場合のノイズが低減されます。この優位性は、高サンプリング・レートで動作する16ビットの高分解能A/Dコンバータを使用する場合に明白となります。

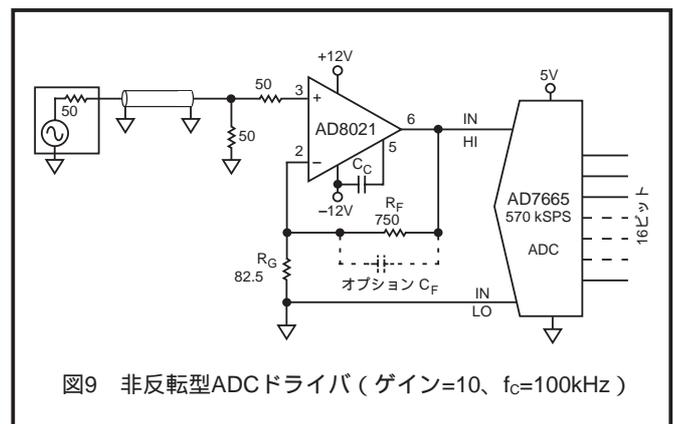
図8に、典型的なA/Dコンバータのドライバの構成を示します。AD8021の反転ゲインは-7.5、 f_c は65kHz、出力電圧は10Vp-pです。表IIIに特性を示します。



表II ADCドライバの特性 ($f_c=65\text{kHz}$ 、 $V_{OUT}=10\text{Vp-p}$)

パラメータ	測定値	単位
2次高調波歪み	-101.3	dB
3次高調波歪み	-109.5	dB
全高調波歪み (THD)	-100.0	dB
SFDR (スプリアスフリー・ダイナミレンジ)	100.3	dB

図9に、もう一つのADCドライバの接続を示します。この回路は非反転ゲインを10.1、出力電圧を20Vp-pとして分解能およびノイズ特性を最適化してテストされました。フィルタ処理は行っていません。アナログ・デバイセズの16ビット・コンバータAD7665用の評価ソフトウェアを用いてFFTを実行しました。表IIIに、その結果を示します。



表III ADCドライバの特性 ($f_c=100\text{kHz}$ 、 $V_{OUT}=20\text{Vp-p}$)

パラメータ	測定値	単位
2次高調波歪み	-92.6	dB
3次高調波歪み	-86.4	dB
全高調波歪み (THD)	-84.4	dB
SFDR	5.4	dB

差動ドライバ

AD8021は、ほとんどのA/Dコンバータのローノイズ差動ドライバや、バランス・ラインおよび差動ドライブを必要とするアプリケーションに適しています。一对の内部補償のオペアンプが、インバータとフォロワとして構成されている場合には、インバータのノイズ・ゲインは、フォロワのセクションよりも大きくなり、周波数応答におけるバランスが失われます (図11を参照)。AD8021の際立った外部補償機能により、より良いソリューションが得られます。インバータの C_{COMP} の値を小さくすることにより、帯域幅が広がってフォロワの帯域幅と整合して、ゲイン帯域幅および位相遅延における妥協を排除できます。この補償機能によって、反転/非反転の帯域幅を精密に整合でき、歪みを最小化できます。

AD8021

図10に、個別に補償されたAD8021を用いてゲイン2で動作するインバータ・・フォロワ・ドライバ回路を示します。フィードバックおよび負荷抵抗の値は、全負荷が1k 未満となるように選択され、各オペアンプの入力からみた等価抵抗は、オフセット電圧およびドリフトを最小化するようにになっています。図12に、ドライバとなる2つのAD8021のAC特性を一つずつ示します。

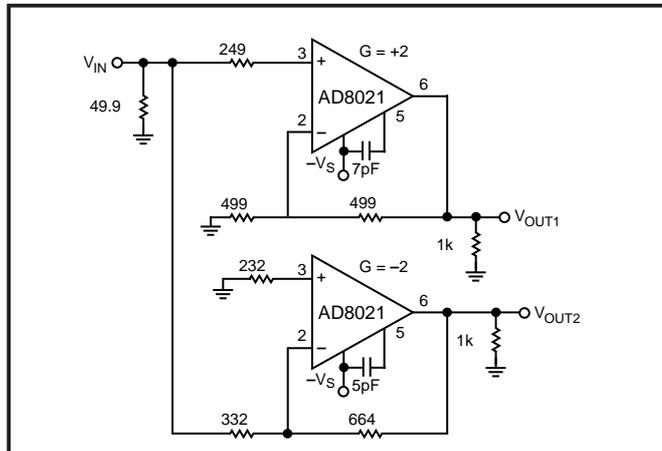


図10 差動増幅器

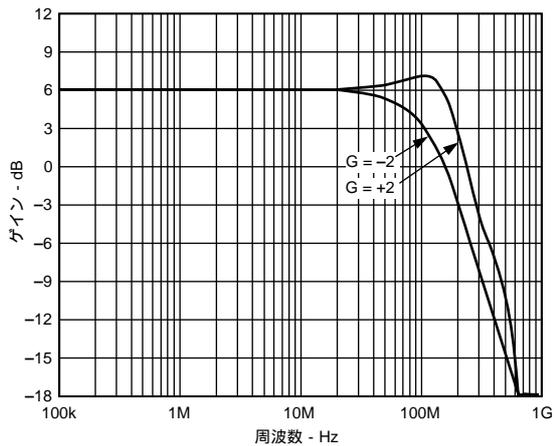


図11 補償量の同じ2つの高速オペアンプをゲイン+2およびゲイン - 2に設定した場合のAC応答

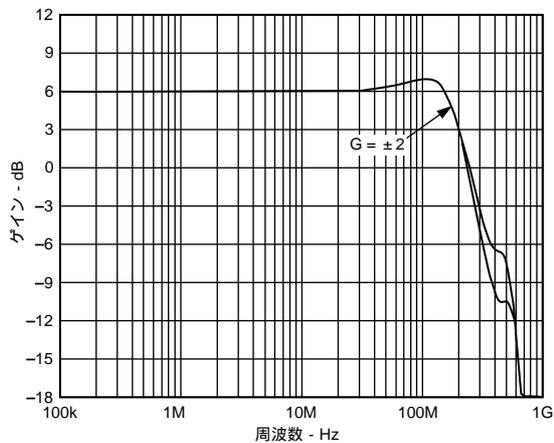


図12 異なる補償量の2つのAD8021オペアンプをゲイン+2およびゲイン - 2に設定した場合のAC応答

アクティブ・フィルタにおけるAD8021の使用法

AD8021のローノイズおよび高いゲイン帯域幅はアクティブ・フィルタに最適です。大部分のアクティブ・フィルタの資料では、様々なフィルタについての抵抗とコンデンサの値が示されていますが、オペアンプの限られた帯域幅がフィルタの特性に与える影響については言及されておらず、無限のループ・ゲインを持った理想的なフィルタ応答が想定されています。しかし、現実のフィルタは、このように動作しません。それどころか、現実のフィルタは、このアクティブなデバイスのゲイン帯域幅に依存する有限な減衰量を持っています。ローパス・フィルタの性能を高めるためには、高周波を減衰させるための高いゲイン帯域幅が必要となり、低周波の通過帯域の特性を確保するために、ローノイズで高いDCゲインを持っていることが必要です。

図13に、2極のローパス・アクティブ・フィルタの回路図を示し、表IVにゲイン2および3のベッセル・タイプの応答を持ったフィルタの代表的な部品定数を示します。図4に、このフィルタの特性のネットワーク・アナライザによる測定結果を示します。

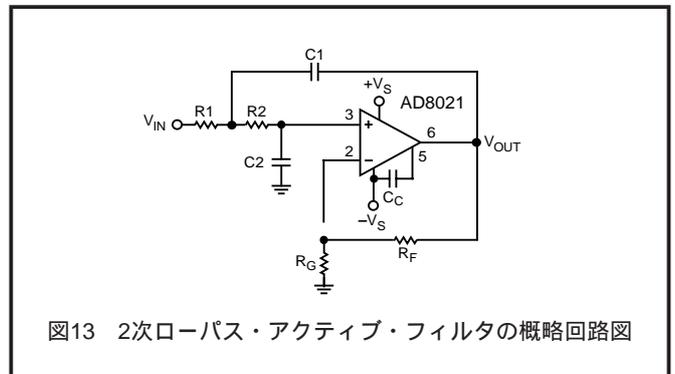


図13 2次ローパス・アクティブ・フィルタの概略回路図

表IV 図13の2次ローパス・フィルタの代表的な部品定数

ゲイン	R1()	R2()	Rf()	Rg()	C1	C2	Cc
2	71.5	215	499	499	10 nF	10 nF	7 pF
5	44.2	365	90.9	365	10 nF	10 nF	2 pF

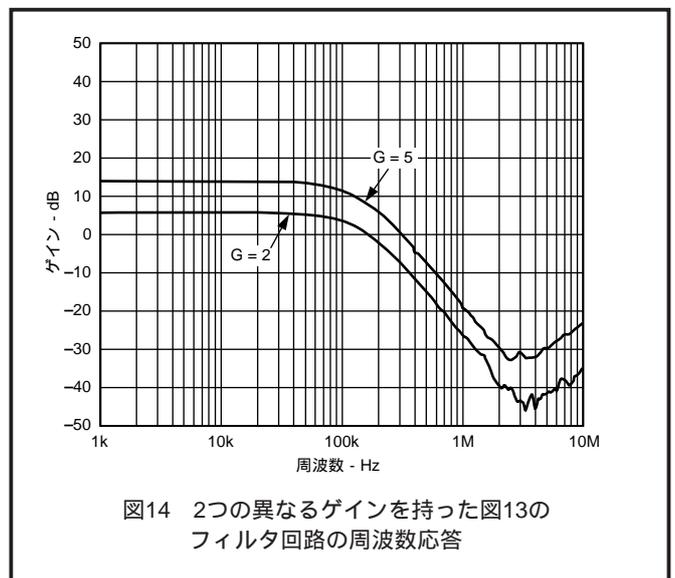
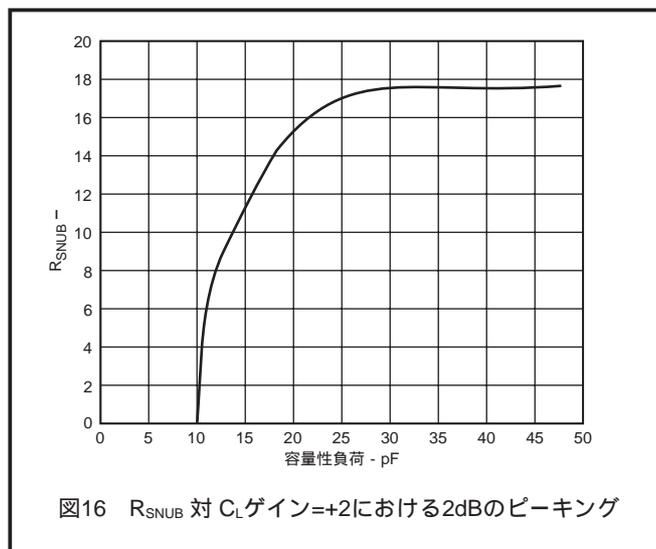
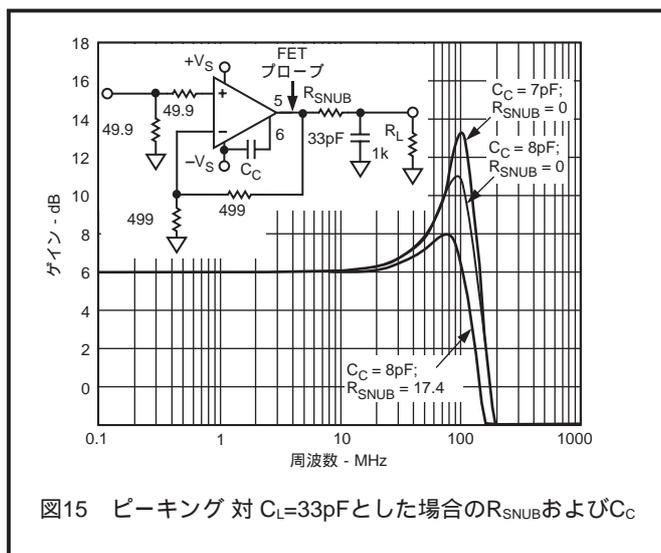


図14 2つの異なるゲインを持った図13のフィルタ回路の周波数応答

容量性の負荷のドライブ

AD8021で容量性の負荷をロードするときは、ロール・オフの前で高周波での応答のピークが大きくなりすぎる場合があります。高周波における安定性を向上させ、ピーキングを低減するために、2つの手法を用いることができます。第一の手法は、補償コンデンサ C_C の値を大きくして、低周波でのゲインの平坦性を確保しながら、ピーキングを減少させるものです。第二の手法は、抵抗 R_{SNUB} をAD8021の出力ピンと容量性の負荷 C_L の間に直列に接続するものです。図15に、ピーキングを抑えるために C_C および R_{SNUB} の両方を用いた場合のAD8021の応答を示します。任意の C_L について、図16により、周波数応答において2dBのピーキングを維持するための R_{SNUB} の値を求めることができます。しかしながら、 R_{SNUB} を使用することにより、低周波の出力が $R_{LOAD}/(R_{SNUB}+R_{LOAD})$ の係数で減衰されることに注意してください。



AD8021

評価ボード

AD8021についてはSOICの評価ボードの供給が可能です。このボードによって、反転および非反転の回路の両方を構成することができます。

評価ボードのアプリケーション

概略図17によれば、非反転および反転のアンプを構成するために別々のSMA入力コネクタおよび終端抵抗が設置されています。図10に示すように別々のアンプによって差動アンプを構成することもできます。

差動型の構成では、入力のSMAコネクタを使用して、アンプの入力をR22とR23で接続することもできます。

デフォルトのディスエーブル・モードを使用する場合には、抵抗R9、R10、R14、R15を削除できます。どちらのアンプも、外部ソースからディスエーブルにすることができます。ゼロ抵抗R4、R19、R21、R23を削除して一方のアンプをディスエーブルにすることができます。

10未満のゲインについては、図4および表Iから補償コンデンサC6およびC6の値を求めることができます。

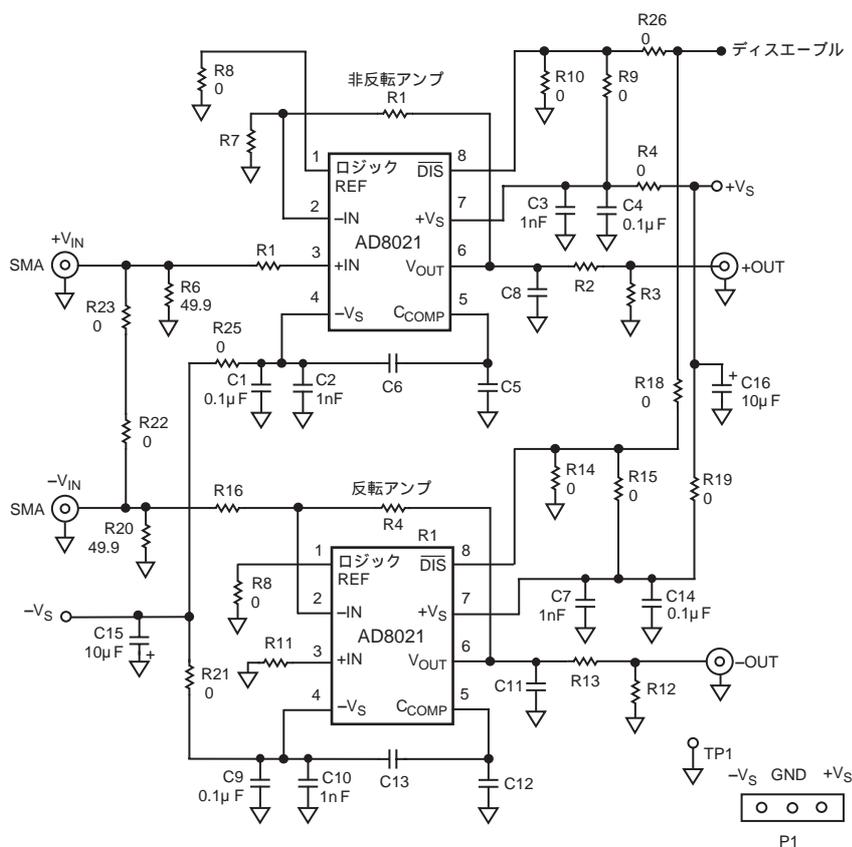


図17 AD8021評価ボードの概略図

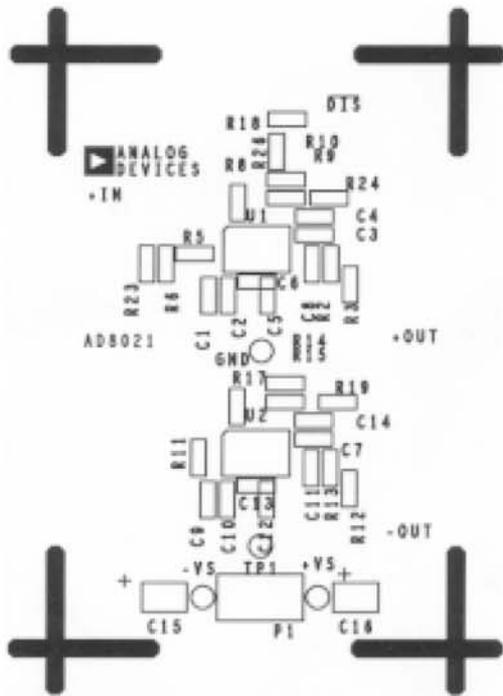


図18 評価ボードのシルクスクリーン（上面）

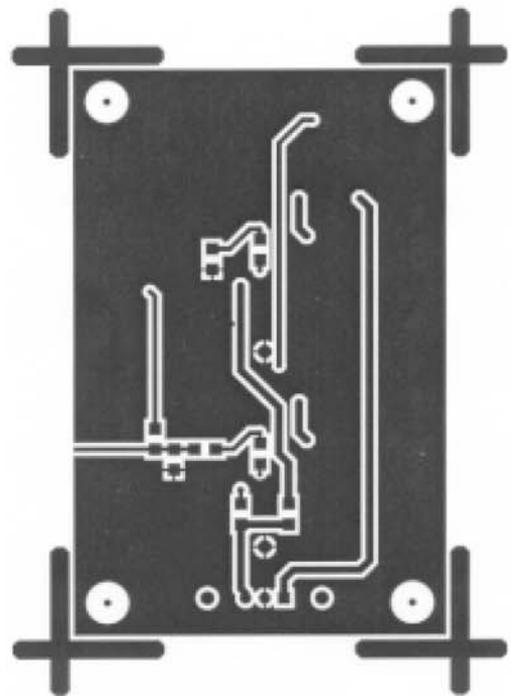


図20 評価ボードのレイアウト（下面）

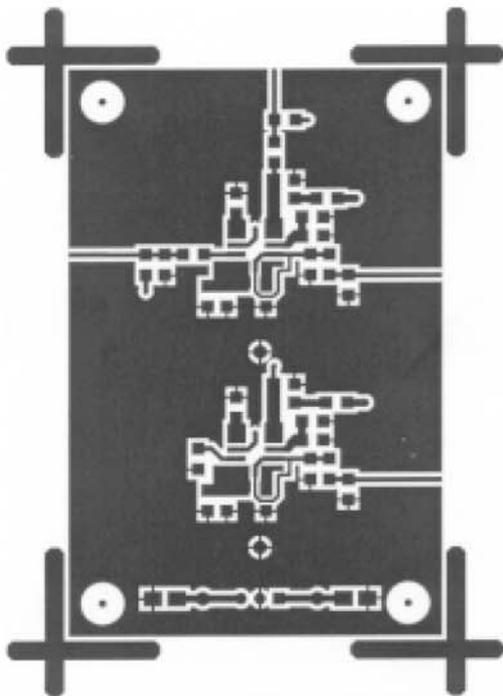


図19 評価ボードのレイアウト（上面）

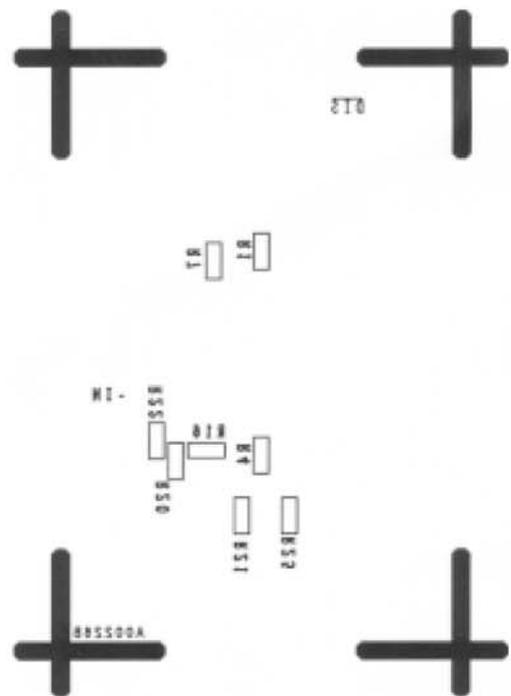


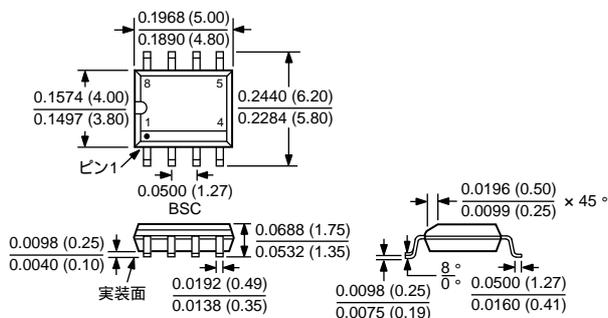
図21 評価ボードのシルクスクリーン（下面）

AD8021

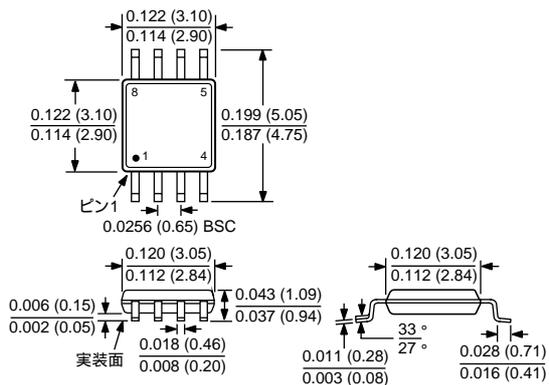
外形寸法

サイズはインチと (mm) で示します。

8ピンSOIC (R-8)



8ピン μ SOIC (RM-8)



AD8021

TDS10/2001/1000

PRINTED IN JAPAN



このデータシートはエコマーク認定の再生紙を使用しています。