

特長

最大周波数100kHzのプログラマブルなピークtoピーク出力を
持つ励起電圧
シリアルI²C[®]インターフェースから設定可能な周波数掃引機能
周波数分解能:27ビット(<0.1Hz)
インピーダンス測定範囲:100Ω~10MΩ
位相測定機能
システム精度:0.5%
動作電源電圧:2.7~5.5V
温度範囲:-40~+125°C
16ピンSSOPパッケージ

アプリケーション

電子化学的解析
生体電気インピーダンス解析
インピーダンス・スペクトロスコープ
複素インピーダンス測定
腐食監視保護装置
生物医学的センサーおよび車載センサー
近接センシング
非破壊検査
材料特性解析
燃料電池/バッテリーの状態監視

概要

AD5934は高精度のインピーダンス・コンバータ・システム・ソリューションで、周波数ジェネレータと250kSPSの12ビットA/Dコンバータ(ADC)を内蔵しています。この周波数ジェネレータでは、既知の周波数で外付けの複素インピーダンスを励起することができます。インピーダンスからの応答信号は内蔵のADCでサンプリングされ、内蔵のDSPエンジンで離散フーリエ変換(DFT)が行われます。このDFTアルゴリズムは、各出力周波数で実数(R)と虚数(I)のデータワードを返します。

掃引時の各周波数ポイントでのインピーダンスの大きさと相対位相は、次の2式から容易に計算できます。

$$\text{インピーダンスの大きさ} = \sqrt{R^2 + I^2}$$

$$\text{位相} = \text{Tan}^{-1}(I/R)$$

表1. 関連デバイス

製品番号	説明
AD5933	2.7~5.5V、1MSPS、12ビット・インピーダンス、温度センサー内蔵、16ピンSSOP。

機能ブロック図

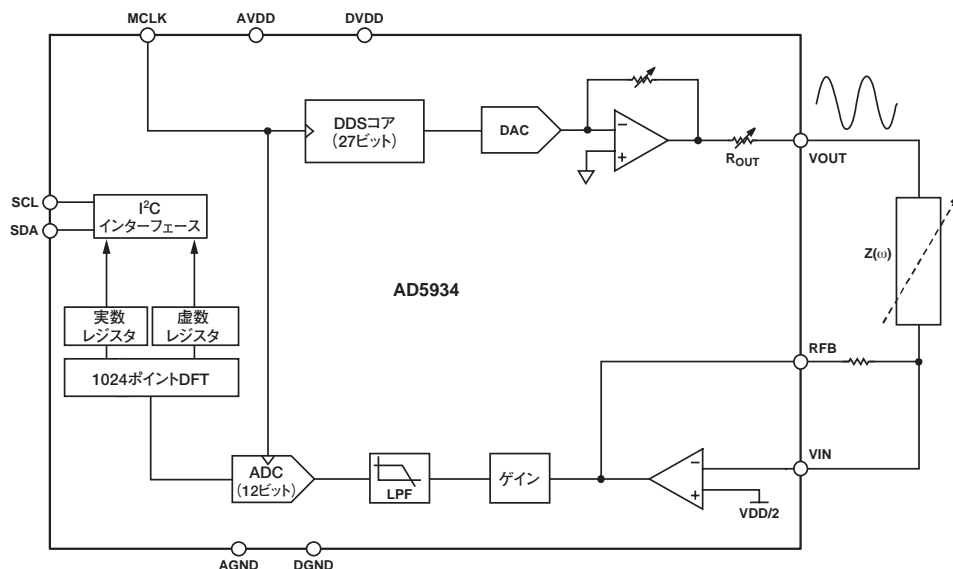


図1

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいはその利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。日本語データシートは、REVISIONが古い場合があります。最新の内容については、英語版をご参照ください。
©2005 Analog Devices, Inc. All rights reserved.

AD5934

目次

特長	1	ゲイン係数の温度変動	16
アプリケーション	1	インピーダンス誤差	16
概要	1	周波数掃引の実行	18
機能ブロック図	1	レジスタ・マップ	19
仕様	3	コントロール・レジスタ	19
I ² Cシリアル・インターフェースのタイミング特性	5	スタート周波数レジスタ	20
絶対最大定格	6	周波数インクリメント・レジスタ	20
ESDに関する注意	6	インクリメント数レジスタ	21
ピン配置と機能の説明	7	セトリング・タイム・サイクル数レジスタ	21
代表的な性能特性	8	ステータス・レジスタ	22
用語の説明	10	実数データ・レジスタと虚数データ・レジスタ(16ビット)	22
システムの説明	11	シリアル・バス・インターフェース	23
送信段	12	一般的なI ² Cのタイミング	23
周波数掃引コマンドのシーケンス	13	AD5934に対する書込み／読出し	24
受信段	13	ブロック書込み	24
DFTの動作	13	AD5934の読出し動作	25
インピーダンスの計算	14	代表的なアプリケーション	26
インピーダンスの大きさの計算	14	生物学：血液インピーダンスの無侵襲測定	26
ゲイン係数の計算	14	センサー／複素インピーダンスの測定	26
ゲイン係数を使用したインピーダンスの計算	14	電子インピーダンス・スペクトロスコピー	27
周波数によるゲイン係数の変動	14	AD5934のリファレンスの選択	28
2ポイント・キャリブレーション	15	レイアウトおよび構成	29
2ポイント・ゲイン係数の計算	15	電源のバイパスとグラウンディング	29
ゲイン係数のセットアップ構成	15	外形寸法	30
ゲイン係数の再計算	15	オーダー・ガイド	30

改訂履歴

6/05—Revision 0: Initial Version

仕様

特に指定がない場合のテスト条件：VDD=3.3V、MCLK=16.776MHz、出力励起電圧=2Vp-p(30kHz)、5番ピンと6番ピンとの間に200kΩを接続、帰還抵抗=200kΩ(4番ピンと5番ピンとの間に接続)、PGAゲイン=×1。

表2

パラメータ	Yバージョン ¹			単位	テスト条件/コメント
	Min	Typ	Max		
システム					
インピーダンス範囲	0.001		10	MΩ	
総合システム精度		0.5		%	
システム・インピーダンス誤差ドリフト		30		ppm/°C	
送信段					
出力周波数範囲 ²	1		100	kHz	
出力周波数分解能		0.1		Hz	DDS技術を使い0.1Hz未満の分解能が可能
MCLK周波数			16.776	MHz	最大システム・クロック周波数
送信出力電圧					
レンジ1					
AC出力励起電圧 ³		1.98		Vp-p	出力電圧の分布については図4参照
DCバイアス ⁴		1.48		V	AC励起信号のDCバイアス。図5参照
DC出力インピーダンス		200		Ω	T _A =25°C
VOUTでのグラウンドへの短絡電流		±5.8		mA	T _A =25°C
レンジ2					
AC出力励起電圧 ³		0.97		Vp-p	図6参照
DCバイアス ⁴		0.76		V	出力励起信号のDCバイアス。図7参照
DC出力インピーダンス		2.4		kΩ	
VOUTでのグラウンドへの短絡電流		±0.25		mA	
レンジ3					
AC出力励起電圧 ³		0.383		Vp-p	図8参照
DCバイアス ⁴		0.31		V	出力励起信号のDCバイアス。図9参照
DC出力インピーダンス		1		kΩ	
VOUTでのグラウンドへの短絡電流		±0.20		mA	
レンジ4					
AC出力励起電圧 ³		0.198		Vp-p	図10参照
DCバイアス ⁴		0.173		V	出力励起信号のDCバイアス。図11参照
DC出力インピーダンス		600		Ω	
VOUTでのグラウンドへの短絡電流		±0.15		mA	
グラウンドへの短絡電流		±0.15		mA	
システムAC特性					
信号/ノイズ比		60		dB	
全高調波歪み		-52		dB	
スプリアスフリー・ダイナミック・レンジ					
広帯域(0~1MHz)		-56		dB	
狭帯域(±5kHz)		-85		dB	

AD5934

パラメータ	Yバージョン ¹			単位	テスト条件/コメント
	Min	Typ	Max		
受信段					
入力リーク電流		1		nA	VINピンへ
入力容量 ⁵		0.01		fF	VOUTとGNDとの間のピン容量
帰還容量C _{FB}		3		pF	I/V変換アンプの帰還容量 (帰還抵抗と並列に出現)
A/Dコンバータ ⁵					
分解能		12		ビット	
サンプリング・レート		250		kSPS	ADCスループット・レート
ロジック入力					
入力ハイレベル電圧(V _{IH})	0.7×VDD				
入力ローレベル電圧(V _{IL})			0.3×VDD		
入力電流 ⁶			1	μA	T _A =25°C
入力容量			7	pF	T _A =25°C
電源条件					
VDD	2.7		5.5	V	
IDD(ノーマル・モード)		10	15	mA	VDD=3.3V
		17	25	mA	VDD=5.5V
IDD(スタンバイ・モード)		7		mA	VDD=3.3V、「コントロール・レジスタ」の 項を参照。
		9		mA	VDD=5.5V
IDD(パワーダウン・モード)		0.7	5	μA	VDD=3.3V
		1	8	μA	VDD=5.5V

¹ Yバージョンの温度範囲=-40~+125°C、代表値は25°C。

² 出力励起周波数の下限は、AD5934に入力されるクロックをスケールリングすることにより下げることができます。

³ AC出力励起電圧のピークtoピーク値は、次式に従って電源電圧でスケールリングすることができます。VDDは電源電圧です。

$$\text{出力励起電圧}(V_{p-p}) = \frac{2}{3.3} \times VDD$$

⁴ 出力励起電圧のDCバイアス値は、次式に従って電源電圧でスケールリングすることができます。VDDは電源電圧です。

$$\text{出力励起バイアス電圧}(V) = \frac{2}{3.3} \times VDD$$

⁵ 設計または特性評価により保証。出荷テストは実施していません。VOUTピンの入力容量は、ピン容量をI/V(電流電圧)変換アンプのオープンループ・ゲインで除算した値に等しくなります。

⁶ 8番ピン、15番ピン、16番ピンに流入する電流の累積。

I²Cシリアル・インターフェースのタイミング特性

VDD=2.7~5.5V。特に指定のない限り、すべての仕様はT_{MIN}~T_{MAX}°¹

表3

パラメータ ²	T _{MIN} 、T _{MAX} での規定値	単位	説明
F _{SCL}	400	kHz(max)	SCLクロック周波数
t ₁	2.5	μs(min)	SCLのサイクル・タイム
t ₂	0.6	μs(min)	t _{HIGH} 、SCLのハイレベル時間
t ₃	1.3	μs(min)	t _{LOW} 、SCLのローレベル時間
t ₄	0.6	μs(min)	t _{HD, STA} 、スタート／繰返しスタート状態のホールド・タイム
t ₅	100	ns(min)	t _{SU, DAT} 、データ・セットアップ・タイム
t ₆ ³	0.9	μs(max)	t _{HD, DAT} 、データ・ホールド・タイム
	0	μs(min)	t _{HD, DAT} 、データ・ホールド・タイム
t ₇	0.6	μs(min)	t _{SU, STA} 、繰返しスタートのセットアップ・タイム
t ₈	0.6	μs(min)	t _{SU, STO} 、ストップ状態のセットアップ・タイム
t ₉	1.3	μs(min)	t _{BUF} 、ストップ状態とスタート状態との間のバス開放時間
t ₁₀	300	ns(max)	t _F 、送信時のSDAの立上がり時間
	0	ns(min)	t _R 、受信時のSCLとSDAの立上がり時間(CMOS互換)
t ₁₁	300	ns(max)	t _F 、送信時のSCLとSDAの立下がり時間
	0	ns(min)	t _F 、受信時のSDAの立下がり時間(CMOS互換)
	250	ns(max)	t _F 、受信時のSDAの立下がり時間
	20+0.1 C _B ⁴	ns(min)	t _F 、送信時のSCLとSDAの立下がり時間
C _B	400	pF(max)	各バス・ラインの容量負荷

¹ 図2参照。

² 設計および特性評価により保証。出荷テストは実施していません。

³ SCLの立下がりエッジの不定を避けるため、マスター・デバイスは、SDA信号に対して300ns以上のホールド・タイムを用意する必要があります(SCL信号のV_{IH MIN}を基準として)。

⁴ C_Bは、1つのバス・ラインの合計容量(pF)です。t_Rとt_Fは、0.3VDDと0.7VDDの間で測定。

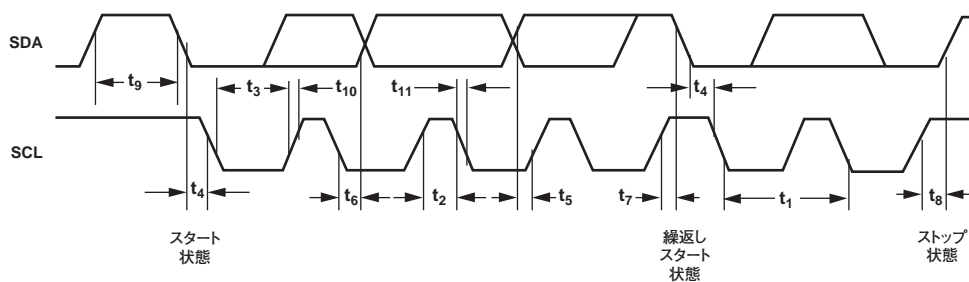


図2. I²Cインターフェースのタイミング図

05325-002

AD5934

絶対最大定格

特に指定のない限り、 $T_A=25^{\circ}\text{C}$ 。

表4

パラメータ	定格
GNDに対するDVDD	-0.3~+7.0V
GNDに対するAVDD1	-0.3~+7.0V
GNDに対するAVDD2	-0.3~+7.0V
GNDに対するSDA/SCL	-0.3~VDD+0.3V
GNDに対するVOUT	-0.3~VDD+0.3V
GNDに対するVIN	-0.3~VDD+0.3V
GNDに対するMCLK	-0.3~VDD+0.3V
動作温度範囲	
拡張工業用 (Yグレード)	-40~+125 $^{\circ}\text{C}$
保存温度範囲	-65~+160 $^{\circ}\text{C}$
最大ジャンクション温度	150 $^{\circ}\text{C}$
SSOPパッケージ	
θ_{JA} 熱抵抗	139 $^{\circ}\text{C}/\text{W}$
θ_{JC} 熱抵抗	136 $^{\circ}\text{C}/\text{W}$
リフロー・ハンダ (鉛フリー)	
ピーク温度	260 $^{\circ}\text{C}$
ピーク温度の時間	10~40秒

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

注意

ESD (静電放電) の影響を受けやすいデバイスです。人体や試験機器には4,000Vもの高圧の静電気が容易に蓄積され、検知されないうまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣下や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



ピン配置と機能の説明

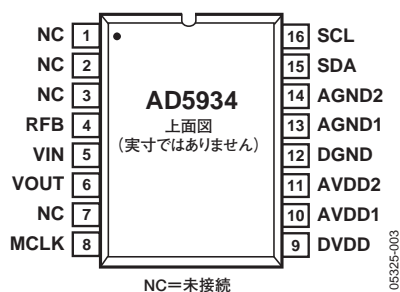


図3. ピン配置

すべての電源ピン(9番ピン、10番ピン、11番ピン)を相互接続し、2.7～5.5Vの単電源で動作させることを推奨します。また、すべてのグラウンド信号(12番ピン、13番ピン、14番ピン)を相互接続することも推奨します。

表5 ピン機能の説明

ピン番号	記号	説明/コメント
1、2、3、7	NC	未接続
4	RFB	外付けの帰還抵抗。4番ピンと5番ピンとの間に接続して、受信側のI/V変換アンプのゲイン設定に使用します。
5	VIN	受信トランスインピーダンス・アンプへの入力。電圧VDD/2の仮想グラウンドを提供。
6	VOUT	励起電圧信号出力
8	MCLK	システムのマスター・クロック。ユーザが入力
9	DVDD	デジタル電源電圧
10	AVDD1	アナログ電源電圧1
11	AVDD2	アナログ電源電圧2
12	DGND	デジタル・グラウンド
13	AGND1	アナログ・グラウンド1
14	AGND2	アナログ・グラウンド2
15	SDA	I ² Cデータ入力
16	SCL	I ² Cクロック入力

代表的な性能特性

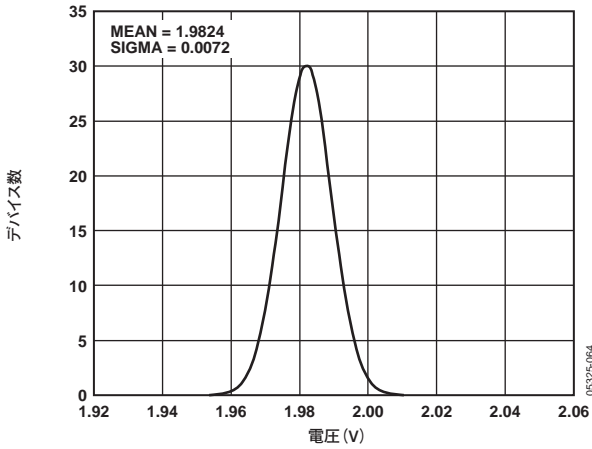


図4. レンジ1:出力励起電圧の分布(VDD = 3.3V)

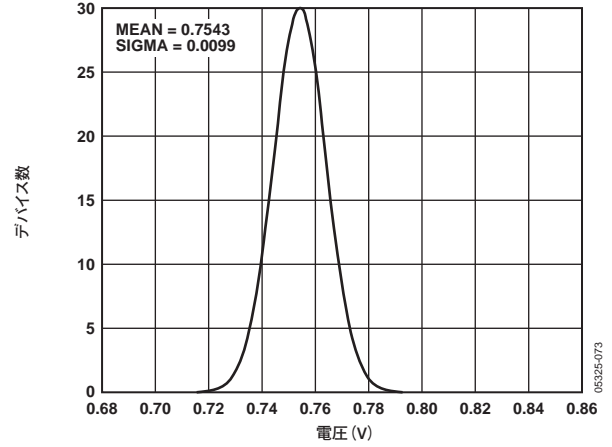


図7. レンジ2: DCバイアスの分布(VDD = 3.3V)

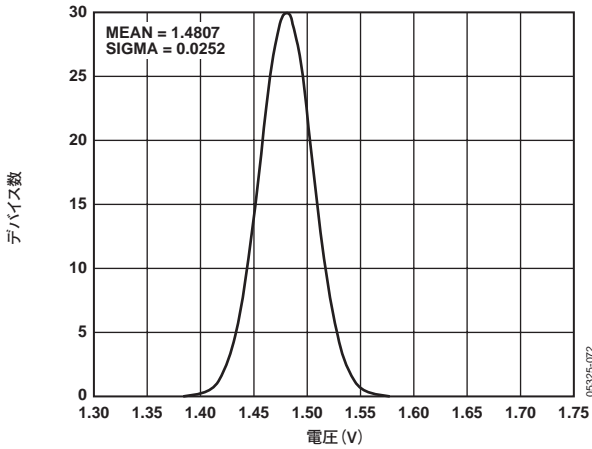


図5. レンジ1: DCバイアスの分布(VDD = 3.3V)

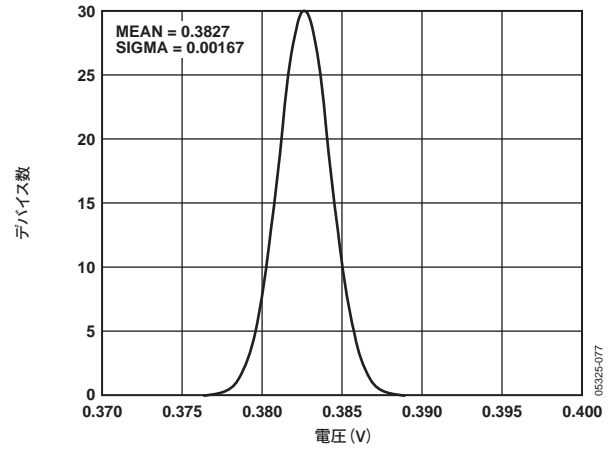


図8. レンジ3:出力励起電圧の分布(VDD = 3.3V)

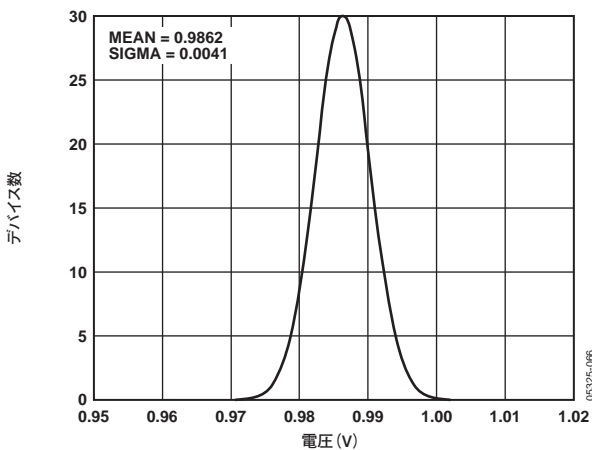


図6. レンジ2:出力励起電圧の分布(VDD = 3.3V)

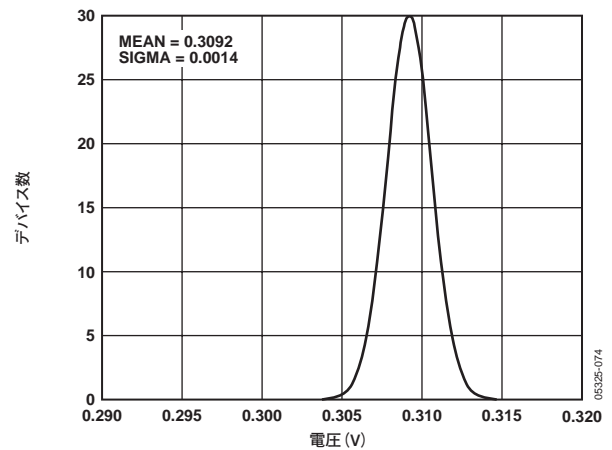


図9. レンジ3: DCバイアスの分布(VDD = 3.3V)

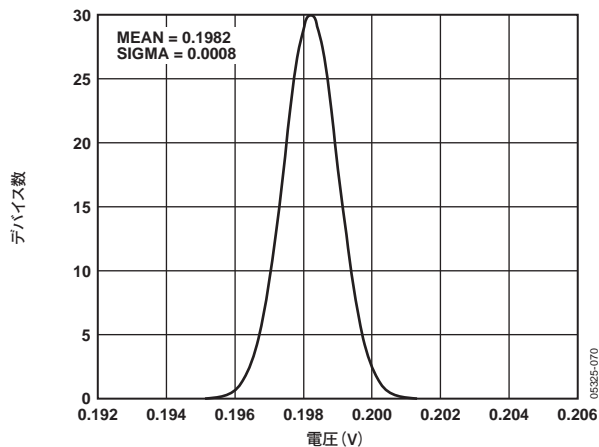


図10. レンジ4:出力励起電圧の分布(VDD = 3.3V)

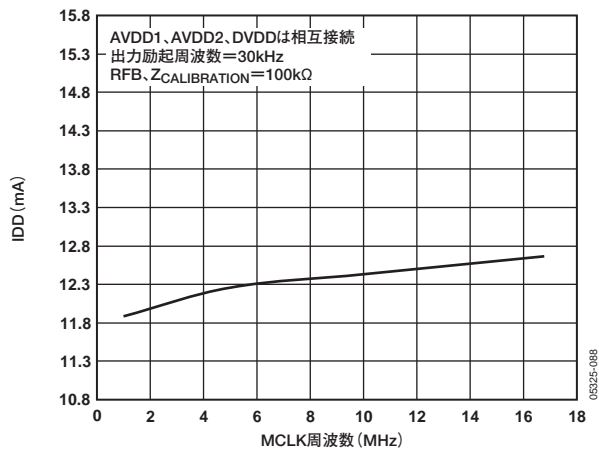


図12. クロック周波数 対 電源電流(代表値)

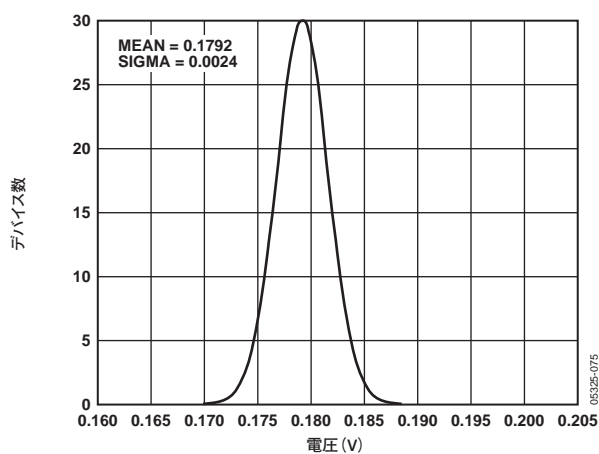


図11. レンジ4: DCバイアスの分布(VDD = 3.3V)

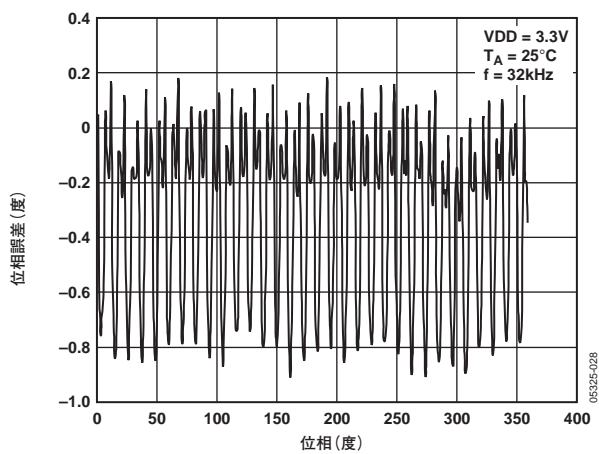


図13. 位相誤差(代表値)

AD5934

用語の説明

総合システム精度

AD5934は、2.7～5.5Vの電源電圧で、広範なインピーダンス値を0.5%未満の誤差で正確に測定できます。

スプリアスフリー・ダイナミック・レンジ(SFDR)

注目する周波数と一緒に、基本周波数の高調波とこれらの周波数のイメージが、DDSデバイスの出力に現れます。スプリアスフリー・ダイナミック・レンジは、注目する帯域内に現れる最大のスプリアスまたは高調波を意味します。広帯域SFDRは、0からナイキストまでの帯域内での、最大高調波振幅または基本波振幅を基準としたスプリアス振幅を与えます。狭帯域SFDRは、基本周波数を中心とする±200kHz帯域幅内での最大スプリアスまたは高調波の減衰量を与えます。

S/N比(信号/ノイズ比、SNR)

SNRは、測定した出力信号のrms値と、ナイキスト周波数より下のそれ以外の全スペクトル成分のrms値総和との比です。SNRはdB値で表します。

全高調波歪み(THD)

THDは基本波に対する高調波のrms総和の比です。ここで、V1は基本波のrms振幅であり、V2、V3、V4、V5、V6は、それぞれ2次から6次までの高調波のrms振幅です。

AD5934の場合、THDは次のように定義されます。

$$THD(\text{db}) = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + V_5^2 + V_6^2}}{V_1}$$

システムの説明

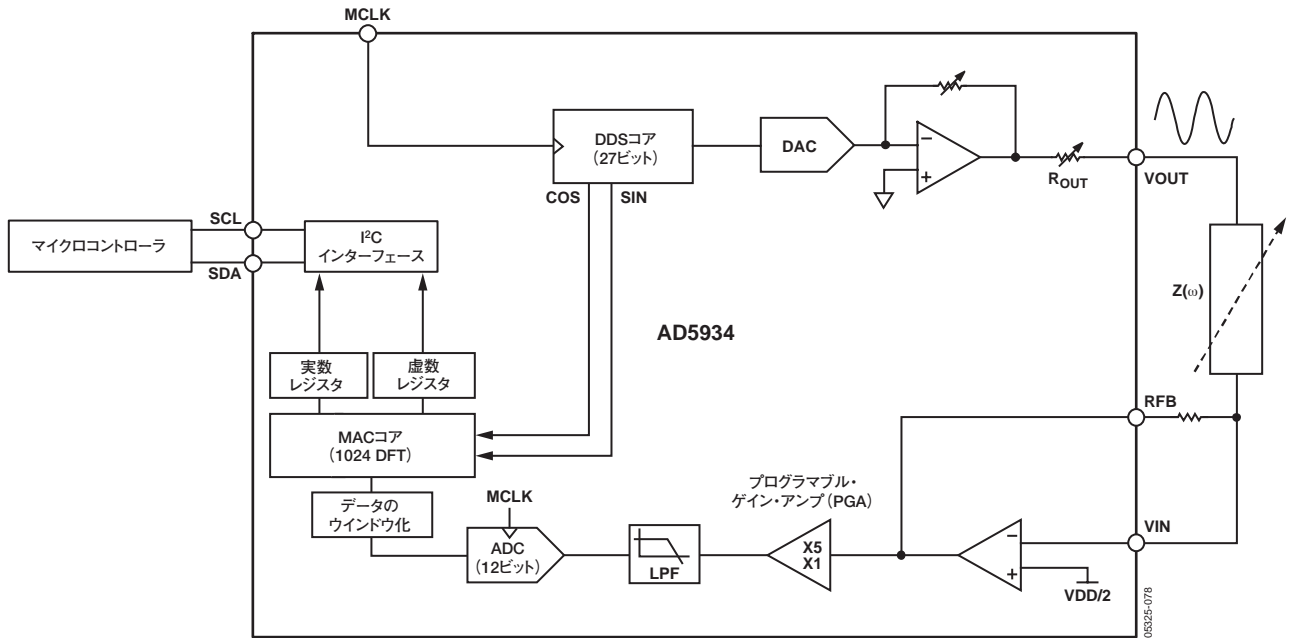


図14. ブロック図

AD5934は高精度のインピーダンス・コンバータ・システム・ソリューションで、周波数ジェネレータと250kSPSの12ビットADCを内蔵しています。この周波数ジェネレータでは、既知の周波数で外付けの複素インピーダンスを励起できます。インピーダンスからの応答信号は内蔵のADCでサンプリングされ、内蔵のDSPエンジンでDFT処理されます。このDFTアルゴリズムは、掃引の各出力周波数で実数(R)と虚数(I)のデータワードを返します。インピーダンスの大きさや位相は次式から容易に計算できます。

$$\text{インピーダンスの大きさ} = \sqrt{R^2 + I^2}$$

$$\text{位相} = \text{Tan}^{-1} (I / R)$$

インピーダンス $Z(\omega)$ を特性化するには、一般に図15に示すような結果を得るように周波数掃引を実行する必要があります。

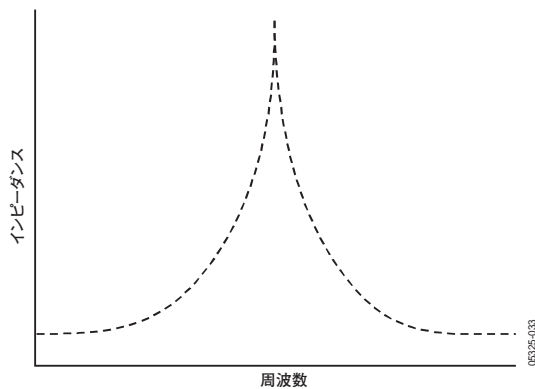


図15

AD5934を使うと、ユーザ定義のスタート周波数、周波数分解能、掃引のポイント数で周波数掃引を実行できます。さらに、VOUTピンとVINピンの間に接続した外付けの未知インピーダンスを励起する出力正弦波信号のピークtoピーク値を設定することもできます。

表6に、設定可能な4つの出力ピークtoピーク電圧と対応する各レンジのDCバイアス・レベルを示します。

表6

出力励起電圧振幅	出力DCバイアス・レベル
レンジ1: 1.98Vp-p	1.48V
レンジ2: 0.99Vp-p	0.74V
レンジ3: 383mVp-p	0.31V
レンジ4: 198mVp-p	0.179V

送信段に対する励起信号は、1Hz未満の分解能が可能なDDS技術を使用して内部で生成されます。受信段では未知インピーダンスからの入力信号電流を受け取って信号処理を行い、その結果をデジタル化します。DDSのクロックは、MCLKに入力された外付けリファレンス・クロックから生成されます。

AD5934

送信段

図16に示すように、AD5934の送信段は、特定の周波数で出力励起信号を供給する27ビットの位相アキュムレータDDSコアから構成されています。位相アキュムレータへの入力は、START FREQUENCY (スタート周波数)レジスタ値から得られます (RAMロケーション82 h、83 h、84 hを参照)。位相アキュムレータは27ビットの分解能を提供しますが、スタート周波数レジスタの上位3ビット (MSB) は内部で0に固定されているため、設定できるのはスタート周波数レジスタの下部24ビットのみです。

AD5934では、最小周波数分解能を0.1Hzまで下げることができます。この周波数分解能は、I²Cインターフェースを経由してFREQUENCY INCREMENT (周波数インクリメント)レジスタにシリアルにロードされる24ビットワードにより設定されます。

周波数掃引は、スタート周波数、周波数インクリメント、インクリメント数の3つのパラメータで設定されます。

スタート周波数

この24ビットワードは、内蔵RAMのアドレス82 h、アドレス83 h、アドレス84 hに書き込まれます (「レジスタ・マップ」の項を参照)。スタート周波数レジスタにロードされる必要なコードは、マスター・クロック周波数とDDSからの必要なスタート周波数出力に基づいて式1から計算した値となります。

$$\text{スタート周波数コード} = \left(\frac{\text{必要な出力スタート周波数}}{\left(\frac{\text{MCLK}}{16} \right)} \right) \times 2^{27} \quad (1)$$

たとえば、掃引を30kHzから開始し、MCLKに16MHzのクロック信号が接続されている場合、設定するコードは次のように求められます。

$$\text{スタート周波数コード} = \left(\frac{30 \text{ kHz}}{\left(\frac{16 \text{ MHz}}{16} \right)} \right) \times 2^{27} = 3D70A3 \text{ 16進数}$$

3D hexをレジスタ82 hに、70 hexをレジスタ83 hに、A3 hexをレジスタ84 hに、それぞれ設定します。

周波数インクリメント

この24ビットワードは、内蔵RAMのアドレス85 h、アドレス86 h、アドレス87 hに書き込まれます (「レジスタ・マップ」の項を参照)。周波数インクリメント・レジスタにロードされる必要なコードは、マスター・クロック周波数

とDDSからの必要なインクリメント周波数出力に基づいて式2から計算した値となります。

$$\text{周波数インクリメント・コード} = \left(\frac{\text{必要な周波数インクリメント}}{\left(\frac{\text{MCLK}}{16} \right)} \right) \times 2^{27} \quad (2)$$

たとえば、掃引分解能が10Hzで、MCLKに16MHzのクロック信号が接続されている場合、設定するコードは次式で求めます。

$$\text{周波数インクリメント・コード} = \left(\frac{10 \text{ Hz}}{\left(\frac{16 \text{ MHz}}{16} \right)} \right) = 00053E \text{ 16進数}$$

00 hexをレジスタ85 hに、05 hexをレジスタ86 hに、3E hexをレジスタ87 hに、それぞれ設定します。

インクリメント数

これは9ビットワード長で、掃引の周波数ポイント数を表します。この値は、内蔵RAMのアドレス88 hとアドレス89 hに書き込まれます (「レジスタ・マップ」の項を参照)。設定可能な最大ポイント数は511です。

たとえば、掃引が150ポイントの場合、00 hexをレジスタ88 hに、96 hexをレジスタ89 hに、それぞれ設定します。

3個のパラメータ値が書き込まれた後に、アドレス80 hとアドレス81 hにあるCONTROL (コントロール)レジスタにスタート周波数掃引コマンドを発行することにより掃引が開始されます (「レジスタ・マップ」の項を参照)。STATUS (ステータス)レジスタ (レジスタ8F h)のビット2は、各掃引ポイントの周波数測定完了を示します。次の周波数掃引ポイントへのインクリメントは、ユーザ制御のもとで行われます。測定結果は2つのレジスタ (94 h、95 hと96 h、97 h)に格納されるので、コントロール・レジスタへインクリメント周波数コマンドを発行して次の掃引ポイントへ移動する前に、読み出すことができます。コントロール・レジスタへ繰り返し周波数コマンドを発行して現在の周波数ポイント測定を繰り返す機能も用意されています。この機能は、連続した読出し値の平均をとる場合に便利です。周波数掃引が全周波数ポイントで完了すると、ステータス・レジスタのビット3がセットされて、掃引の完了を示します。このビットがセットされると、その後のインクリメントはデイスエーブルになります。

周波数掃引コマンドのシーケンス

以下の手順を行うことによって、周波数掃引が実行されます。

1. スタンバイ・モードを発行します。

スタート周波数掃引コマンドを発行する前に、コントロール・レジスタ (レジスタ80 h) にスタンバイ・モード・コマンドを発行してデバイスをスタンバイ・モードにする必要があります。このモードでは、VOUTピンとVINピンが内部でグラウンドに接続されるため、外付けインピーダンスの両端またはインピーダンスとグラウンドとの間にDCバイアスは発生しません。

2. 初期化モードを発行します。

一般に、高いQの複素回路は、安定状態に到達するために長い時間を要します。このようなインピーダンスの測定を可能にするため、このモードでは、実際のインピーダンス測定を行う周波数掃引モードが開始される前に、必要なセトリング・タイムが完全に制御されます。

コントロール・レジスタにスタート周波数による初期化コマンドを設定すると、初期化モードが開始されます。このモードでは、インピーダンスが設定されたスタート周波数で励起されますが、測定は行いません。必要なセトリング・タイムがタイムアウト (時間切れで終了) してから、コントロール・レジスタにスタート周波数掃引コマンドが発行され、スタート周波数掃引モードが開始します。

3. スタート周波数掃引モードを発行します。

コントロール・レジスタにスタート周波数掃引コマンドを発行して、このモードを開始します。このモードでは、設定したセトリング・タイム・サイクル数が経過した後にADCが測定を開始します。各周波数ポイントで測定が開始される前に必要なセトリング・タイムは、出力周波数サイクルの整数値 (セトリング・タイム・サイクル数) となり、この値はレジスタ8A hとレジスタ8B hに設定することができます。(図28参照)。

表6に示すピークtoピーク出力励起信号の4種類のレンジを生成するために、DDS出力信号はプログラマブルなゲイン段に渡されます。ピークtoピーク出力励起電圧は、コントロール・レジスタのビットD10とビットD9をセットすることにより選択され(「コントロール・レジスタ」の項を参照)、VOUTピンに出力されます。

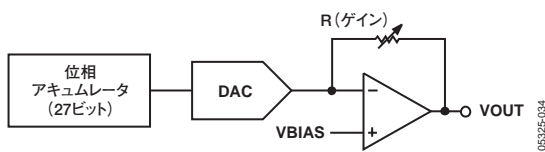


図16. 送信段

受信段

受信段は、I/V変換アンプ、プログラマブル・ゲイン・アンプ(PGA)、アンチエイリアシング・フィルタ、ADCの順に構成されています。受信段の回路図を図17に示します。未知インピーダンスはVOUTピンとVINピンの間に接続されます。最初のI/V変換アンプの構成では、VINピンの電圧は、VDD/2に設定されたDC値を持つ仮想グラウンドとなります。未知インピーダンスを流れる信号電流はVINピンに流入し、電流/電圧コンバータの出力に電圧信号を発生させます。I/V変換アンプのゲインは、4番ピン(RFB)と5番ピン(VIN)の間に接続される、ユーザ選択可能な帰還抵抗によって決定されます。PGA段の選択されたゲインと組み合わせて帰還抵抗値を選択し、信号をADCのリニア範囲(0V~VDD)内に維持することが重要です。

PGAでは、コントロール・レジスタのビットD8のステータスに応じて(「レジスタ・マップ」の「レジスタ81 h」を参照)、I/V変換アンプの出力をゲイン5または1に設定することができます。その後、信号はローパス・フィルタ処理されて、250kSPSの12ビットADCに入力されます。

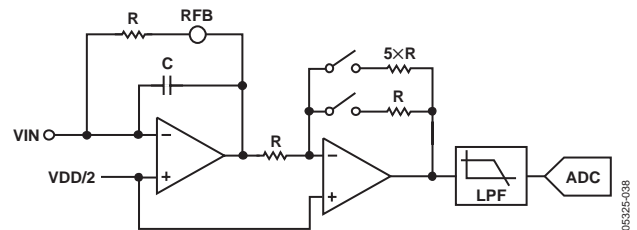


図17. 受信段

ADCからのデジタル・データはAD5934のDSPコアに直接渡され、そこでサンプリングされたデータに対してDFT処理が行われます。

DFTの動作

掃引の各周波数ポイントについてDFTが計算されます。AD5934のDFTアルゴリズムは次式で表されます。

$$X(f) = \sum_{n=0}^{1023} (x(n)(\cos(n) - j\sin(n)))$$

ここで、 $X(f)$ は周波数ポイントfでの信号パワー、 $x(n)$ は周波数fでDDSコアによって提供されるサンプリング用テスト・ベクトルで、 $\cos(n)$ と $\sin(n)$ を含むADC出力です。

この乗算は、各周波数ポイントで1024回サンプルされた全てが加算されます。この結果は実数成分と虚数成分を表す2個の16ビット・レジスタに格納され、データは2の補数フォーマットで格納されます。

インピーダンスの計算

インピーダンスの大きさの計算

各周波数ポイントに対するインピーダンス計算の最初のステップは、そのポイントでDFTの大きさを計算することです。

DFTの大きさは次式で計算します。

$$\text{大きさ} = \sqrt{R^2 + I^2}$$

ここで、Rはレジスタ・アドレス94 hとレジスタ・アドレス95 hに格納されている実数値であり、Iはレジスタ・アドレス96 hとレジスタ・アドレス97 hに格納されている虚数値です。

たとえば、ある周波数ポイントでの実数レジスタと虚数レジスタの値を次のように仮定すると、

$$\begin{aligned} \text{実数レジスタ} &: = 038B \text{ hex} = 907 \text{ (10進)} \\ \text{虚数レジスタ} &: = 0204 \text{ hex} = 516 \text{ (10進)} \\ \text{大きさ} &= \sqrt{(907^2 + 516^2)} = 1043.506 \end{aligned}$$

この数値をインピーダンスに変換するには、ゲイン係数と呼ばれるスケールリング係数を乗算する必要があります。ゲイン係数は、既知インピーダンスをVOUTピンとVINピンの間に接続してシステムをキャリブレーションするときに計算されます。

ゲイン係数は一度計算すると、VOUTピンとVINピンの間に接続された任意の未知インピーダンスの計算に使用できます。

ゲイン係数の計算

ゲイン係数の計算例を次に示します。次のように仮定します。

$$\begin{aligned} \text{出力励起電圧} &= 2V \text{ (p-p)} \\ \text{キャリブレーション・インピーダンス値, } Z_{\text{CALIBRATION}} &= 200k\Omega \\ \text{PGA gain} &= \times 1 \\ \text{I/V変換アンプのゲイン抵抗} &= 200k\Omega \\ \text{キャリブレーション周波数} &= 30kHz \end{aligned}$$

周波数ポイント変換後の実数レジスタと虚数レジスタの代表的な値は、次のようになります。

$$\begin{aligned} \text{実数レジスタ} &: = F9C \text{ hex} = -3996 \text{ (10進)} \\ \text{虚数レジスタ} &: = 227E \text{ hex} = 8830 \text{ (10進)} \\ \text{大きさ} &= \sqrt{(-3996)^2 + (8830)^2} = 9692.106 \end{aligned}$$

$$\begin{aligned} \text{ゲイン係数} &= \left(\frac{\text{アドミタンス}}{\text{コード}} \right) = \left(\frac{1}{\text{インピーダンス}} \right) \\ \text{ゲイン係数} &= \left(\frac{1}{200k\Omega} \right) = 515.819E-12 \end{aligned}$$

ゲイン係数を使用したインピーダンスの計算

次の例は、前式から得たゲイン係数を使用し、未知インピーダンスを測定する方法です。この例では、未知インピーダンスを510kΩと仮定しています。

周波数30kHzで未知インピーダンスを測定した後、実数レジスタと虚数レジスタに次のデータが格納されているものと仮定します。

$$\begin{aligned} \text{実数レジスタ} &: = 0AEB \text{ hex} = -1473 \text{ (10進)} \\ \text{虚数レジスタ} &: = 0DB3 \text{ hex} = 3507 \text{ (10進)} \\ \text{大きさ} &= \sqrt{((-1473)^2 + (3507)^2)} = 3802.863 \end{aligned}$$

そうすると、この周波数ポイントで測定されたインピーダンスは次式で得られます。

$$\begin{aligned} \text{インピーダンス} &= \frac{1}{\text{ゲイン係数} \times \text{大きさ}} \\ &= \frac{1}{515.819273 \text{ E}-12 \times 3802.863} \Omega \\ &= 509.791 \text{ k}\Omega \end{aligned}$$

周波数によるゲイン係数の変動

AD5934は有限な周波数応答を持つため、ゲイン係数も周波数によって変動を示します。このために、周波数範囲に対してインピーダンス計算に誤差が発生します。図18に、シングル・ポイント・ゲイン係数計算に基づくインピーダンスの変化を示します。この誤差を最小にするため、周波数掃引は、できるだけ小さい周波数範囲に限定する必要があります。

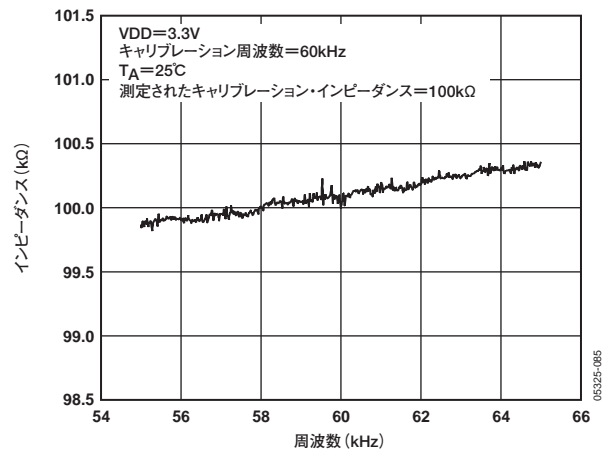


図18. シングル・ポイント・ゲイン係数計算を使用したインピーダンスの変化

2ポイント・キャリブレーション

また、周波数変動をリニアであると仮定し、2ポイント・キャリブレーションによりゲイン係数を調整することで、この誤差を最小にすることができます。図19に、2ポイント・ゲイン係数計算に基づくインピーダンスの変化を示します。

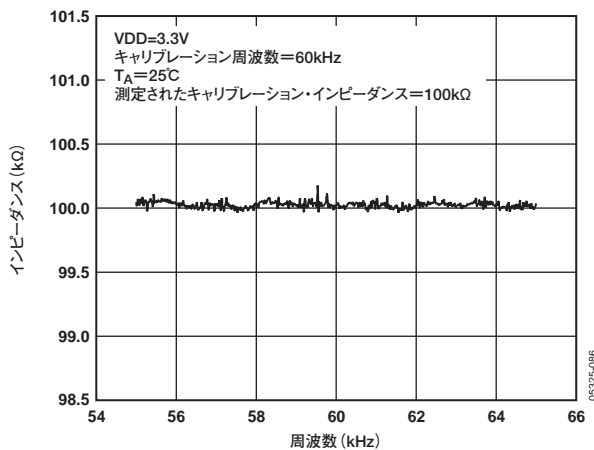


図19. 2ポイント・ゲイン係数計算を使用したインピーダンスの変化

2ポイント・ゲイン係数の計算

次に2ポイント・ゲイン係数計算の例を示します。次のように仮定します。

出力励起電圧=2V (p-p)
 キャリブレーション・インピーダンス値、 $Z_{UNKNOWN} = 100.0k\Omega$
 PGAゲイン=×1
 電源電圧=3.3V
 I/V変換アンプのゲイン抵抗=100k Ω
 キャリブレーション周波数=55kHzおよび65kHz

2ポイントのキャリブレーション周波数で計算されたゲイン係数の代表的な値は、次のようになります。

55kHzで計算されたゲイン係数=1.031224E-09
 65kHzで計算されたゲイン係数=1.035682E-09
 ゲイン係数の差 (ΔGF)=1.035682E-09 -
 1.031224E-09=4.458000E-12
 掃引の周波数スパン (ΔF)=10kHz

したがって、60kHzで必要とされるゲイン係数は次式で得られます。

$$\left[\frac{4.458000E-12}{10kHz} \times 5kHz \right] + 1.031224E-09$$

必要なゲイン係数=1.033453E-9

「インピーダンスの計算」の項で説明したように、インピーダンスが計算されます。

ゲイン係数のセットアップ構成

ゲイン係数を計算するときは、受信段はリニア領域で動作していることが重要です。このためには、励起信号範囲、電流/電圧ゲイン抵抗、PGAゲインを慎重に選択する必要があります。図20に示すシステム全体のゲインは次式で得られます。

$$\text{出力励起電圧範囲} \times \frac{\text{ゲイン設定抵抗}}{Z_{UNKNOWN}} \times \text{PGAゲイン}$$

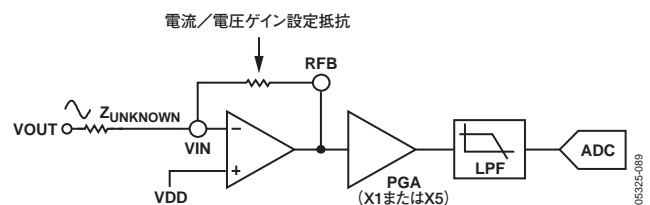


図20. システム電圧ゲイン

この例では、システム設定を次のように仮定します。

VDD=3.3V
 ゲイン設定抵抗=200k Ω
 $Z_{UNKNOWN} = 200k\Omega$
 PGA設定=×1

ADCへ入力されるピークtoピーク電圧は2Vp-pですが、ユーザがPGAゲイン×5を選択すると、この電圧ではADCが飽和してしまいます。

ゲイン係数の再計算

次のパラメータを変更する場合、ゲイン係数の再計算が必要となります。

- 電流/電圧ゲイン設定抵抗
- 出力励起電圧
- PGAゲイン

AD5934

ゲイン係数の温度変動

温度による代表的なインピーダンス誤差変動は、およそ30ppm/°Cです。図21に、2ポイント・ゲイン係数キャリブレーションを使用した100kΩインピーダンスに対する温度変動によるインピーダンスの変化を示します。

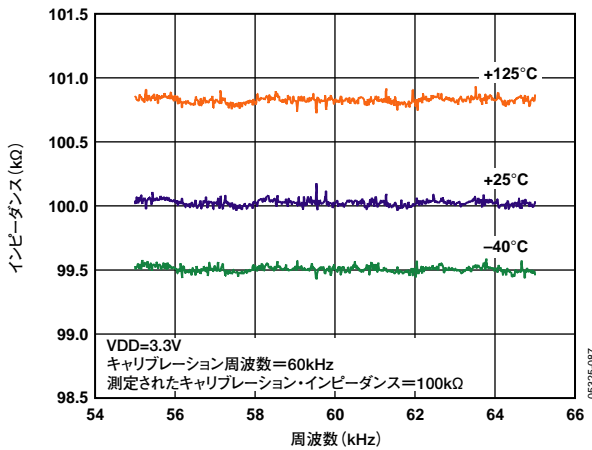


図21. 温度によるインピーダンスの変化 (2ポイント・ゲイン係数計算を使用)

インピーダンス誤差

測定のインピーダンス・レンジを最小にすると、AD5934の測定性能を最適化できます。6種類のインピーダンス・レンジで動作させた際のAD5934の性能例を次に示します。各ケースで、ゲイン係数は高精度抵抗を使って算出されています。

レンジ1 (0.1~1kΩ)

出力励起電圧=2Vp-p
 キャリブレーション・インピーダンス値、 $Z_{CALIBRATION}$ = 100Ω
 PGAゲイン=×1
 電源電圧=3.3V
 I/V変換アンプのゲイン抵抗=100Ω

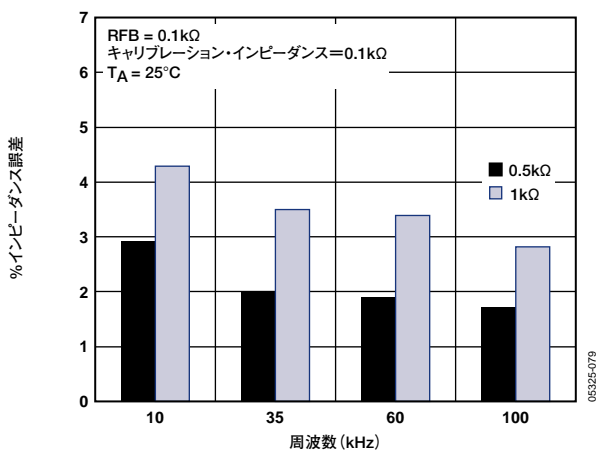


図22. レンジ1:周波数に対する代表的な%インピーダンス誤差

レンジ2 (1~10kΩ)

出力励起電圧=2Vp-p
 キャリブレーション・インピーダンス値、 $Z_{CALIBRATION}$ = 1kΩ
 PGAゲイン=×1
 電源電圧=3.3V
 I/V変換アンプのゲイン抵抗=1kΩ

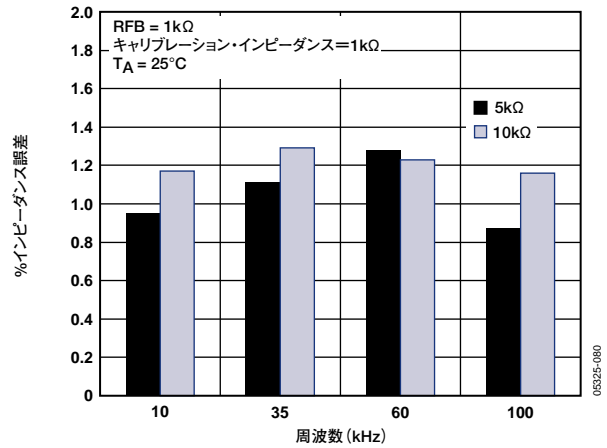


図23. レンジ2:周波数に対する代表的な%インピーダンス誤差

レンジ3 (10~100kΩ)

出力励起電圧=2Vp-p
 キャリブレーション・インピーダンス値、 $Z_{CALIBRATION}$ = 10kΩ
 PGAゲイン=×1
 電源電圧=3.3V
 I/V変換アンプのゲイン抵抗=10kΩ

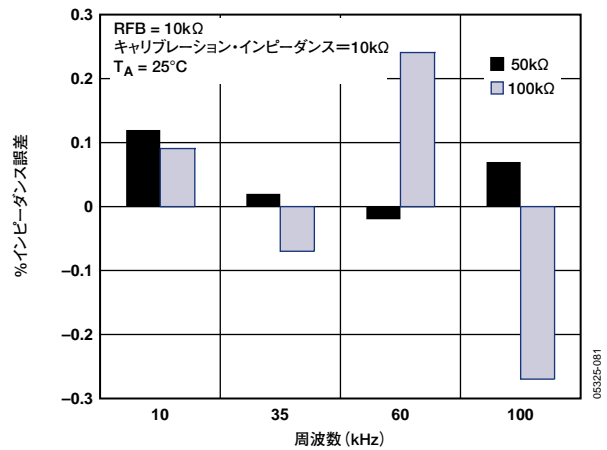


図24. レンジ3:周波数に対する代表的な%インピーダンス誤差

レンジ4 (100kΩ~1MΩ)

出力励起電圧=2V_{p-p}
 キャリブレーション・インピーダンス値、Z_{CALIBRATION}=100kΩ
 PGAゲイン=×1
 電源電圧=3.3V
 I/V変換アンプのゲイン抵抗=100kΩ

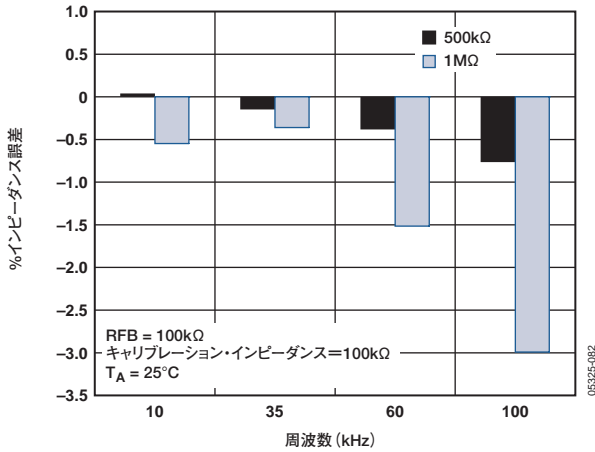


図25. レンジ4:周波数に対する代表的な%インピーダンス誤差

レンジ6 (9~10MΩ)

出力励起電圧=2V_{p-p}
 キャリブレーション・インピーダンス値、Z_{CALIBRATION}=9MΩ
 PGAゲイン=×1
 電源電圧=3.3V
 I/V変換アンプのゲイン抵抗=9MΩ

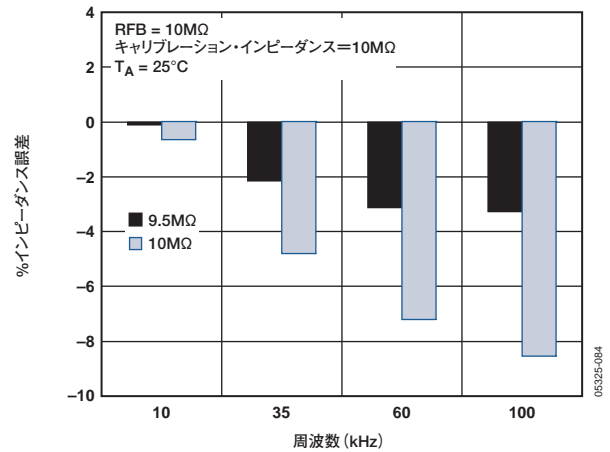


図27. レンジ6:周波数に対する代表的な%インピーダンス誤差

レンジ5 (1~2MΩ)

出力励起電圧=2V_{p-p}
 キャリブレーション・インピーダンス値、Z_{CALIBRATION}=100kΩ
 PGAゲイン=×1
 電源電圧=3.3V
 I/V変換アンプのゲイン抵抗=100kΩ

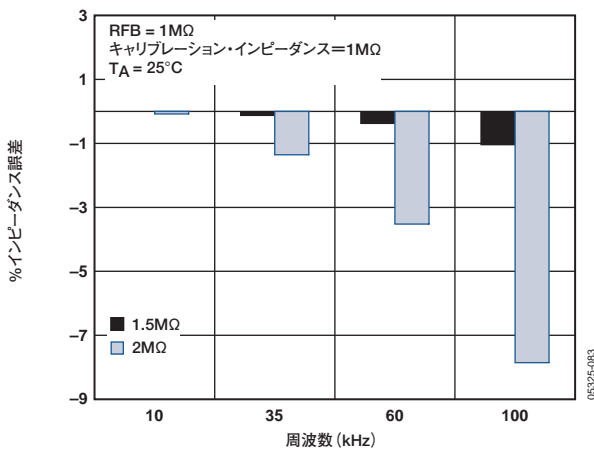


図26. レンジ5:周波数に対する代表的な%インピーダンス誤差

周波数掃引の実行

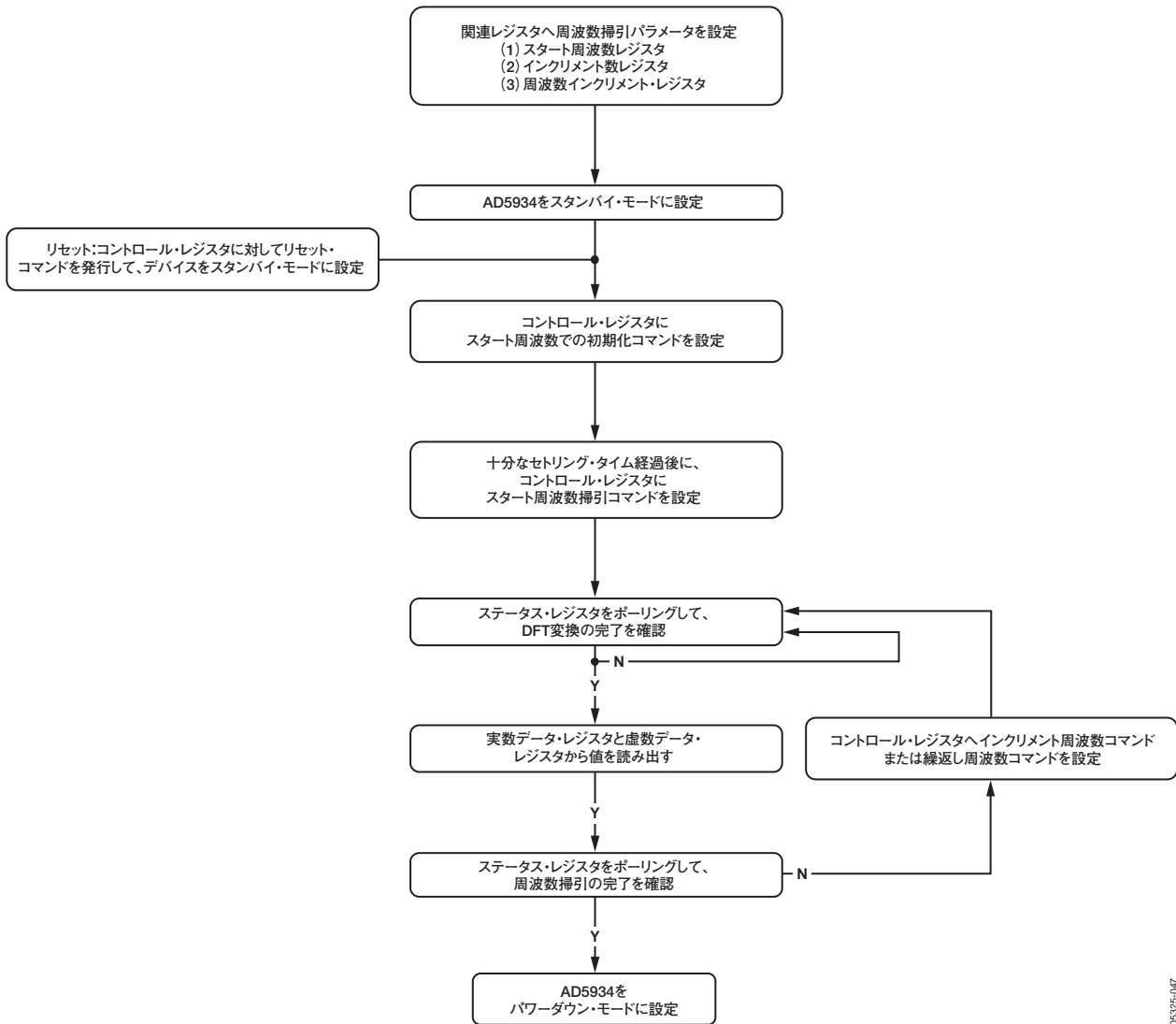


図28. 周波数掃引のフローチャート

055325-047

レジスタ・マップ

表7

レジスタ名	レジスタ・アドレス	レジスタ・データ	読出し／書込みレジスタ
CONTROL(コントロール)	80 h	D15～D8	読出し／書込み
	81 h	D7～D0	読出し／書込み
START FREQUENCY(スタート周波数)	82 h	D23～D16	読出し／書込み
	83 h	D15～D8	読出し／書込み
	84 h	D7～D0	読出し／書込み
FREQUENCY INCREMENT(周波数インクリメント)	85 h	D23～D16	読出し／書込み
	86 h	D15～D8	読出し／書込み
	87 h	D7～D0	読出し／書込み
NUMBER OF INCREMENTS(インクリメント数)	88 h	D15～D8	読出し／書込み
	89 h	D7～D0	読出し／書込み
NUMBER OF SETTLING TIME CYCLES (セトリング・タイム・サイクル数)	8A h	D15～D8	読出し／書込み
	8B h	D7～D0	読出し／書込み
STATUS(ステータス)	8F h	D7～D0	読出し専用
REAL DATA(実数データ)	94 h	D15～D8	読出し専用
	95 h	D7～D0	読出し専用
IMAGINARY DATA(虚数データ)	96 h	D15～D8	読出し専用
	97 h	D7～D0	読出し専用

コントロール・レジスタ

表8. 16ビット・レジスタ

80 h	D15～D8	読出しまたは書込み
81 h	D7～D0	読出しまたは書込み

コントロール・レジスタは16ビット・レジスタで、AD5934の制御モードを設定します。コントロール・レジスタの上位4ビットは、周波数掃引の実行、デバイスのパワーダウン、コントロール・レジスタ・マップで定義されているその他の制御機能などを提供するようにデコードされています。

レジスタ・ロケーションの80 hを書込み専用にし、かつ81 hの内容を変更しないように選択することができます。コントロール・レジスタは、ブロック書込みコマンドの一環として書込みを行ってはいけないことに注意してください。また、コントロール・レジスタでは励起電圧とシステム・クロックを設定できます。コントロール・レジスタに対してリセット・コマンドを実行しても、掃引に関連する設定値(スタート周波数、インクリメント数、周波数インクリメント)はリセットされません。リセット・コマンドの後、コントロール・レジスタにスタート周波数での初期化コマンドを発行し、周波数掃引シーケンスを再起動する必要があります(図28参照)。

リセット時のデフォルト値: パワーアップ時にD15～D0はA0 00Hにリセットされます。AD5934は、AD5934の制御モードを設定する16ビット・コントロール・レジスタ(アドレス80hおよび81h)を内蔵しています。

表9. コントロール・レジスタ・マップ

ビット	D15	D14	D13	D12	
	0	0	0	0	動作なし
	0	0	0	1	スタート周波数での初期化
	0	0	1	0	スタート周波数掃引
	0	0	1	1	インクリメント周波数
	0	1	0	0	繰り返し周波数
	1	0	0	0	動作なし
	1	0	0	1	動作なし
	1	0	1	0	パワーダウン・モード
	1	0	1	1	スタンバイ・モード
	1	1	0	0	動作なし
	1	1	0	1	動作なし
D11			D10	D9	動作なし
			0	0	出力電圧範囲
			0	1	レンジ1(2.0Vp-p typ)
			1	0	レンジ3(200mVp-p typ)
			1	1	レンジ4(400mVp-p typ)
D8					レンジ2(1.0Vp-p typ)
D7					PGAゲイン0=×5, 1=×1
D6					予備。0に設定
D5					予備。0に設定
D4					予備。0に設定
D3		1			リセット
					外部システム・クロック
D2		0			必ず1に設定
D1					必ず0に設定
D0					予備。0に設定

AD5934

コントロール・レジスタのデコード

スタート周波数での初期化

このコマンドにより、DDSは設定済みのスタート周波数を無期限に出力できます。このコマンドを使用し、未知のインピーダンスを初期に励起します。ユーザ指定時間の経過後に出力未知インピーダンスがセトリグしたとき、スタート周波数掃引コマンドを起動して周波数掃引を開始します。

スタート周波数掃引

このモードでは、設定したセトリグ・タイム・サイクル数が経過した後にADCが測定を開始します。各周波数ポイントで測定を開始する前に、出力周波数サイクルの整数値(セトリグ・タイム・サイクル数)をレジスタ8A hとレジスタ8B hに設定できます(図28参照)。

インクリメント周波数

インクリメント周波数コマンドを使用し、掃引の次の周波数ポイントに進みます。これは、前のステップからのデータが転送され、DSPにより検証された後に行われます。AD5934がこのコマンドを受信すると、設定済みのセトリグ・タイム・サイクル数の期間待ち、その後ADC変換プロセスを開始します。

繰返し周波数

コントロール・レジスタに繰返し周波数コマンドを発行し、現在の周波数ポイント測定を繰り返す機能も用意されています。この機能は、連続した読出し値の平均をとる場合に便利です。

パワーダウン

AD5934のパワーアップ時のデフォルト状態は、パワーダウン・モードです。コントロール・レジスタには、コード1010000000000000(A000h)が格納されます。このモードでは、出力と入力のVOUTピンおよびVINピンは内部でGNDに接続されます。

スタンバイ・モード

デバイスを一般動作向けに立上げます。スタンバイ・モードでは、VINピンとVOUTピンは内部でグラウンドに接続されます。

リセット

リセット・コマンドを使用して掃引に割り込むことができます。スタート周波数レジスタ、インクリメント数レジスタ、周波数インクリメント・レジスタの値は上書きされません。周波数掃引コマンド・シーケンスを再起動するためには、スタート周波数での初期化コマンドが必要です。

出力電圧範囲

このコマンドを使用してVOUTの励起電圧範囲を設定できます。

PGAゲイン

このコマンドでは、ADCへ入力する応答信号を5倍または1倍に増幅できます。

スタート周波数レジスタ

表10. 24ビット・レジスタ

レジスタ	ビット	機能
82 h	D23~D16	読出または書込み
83 h	D15~D8	読出または書込み
84 h	D7~D0	読出または書込み

スタート周波数レジスタには、起点となる周波数が24ビットのデジタル値で格納され、後続の周波数掃引はその周波数から開始されます。たとえば、30kHzの周波数から掃引を開始する場合(16.00MHzのクロックを使用)、3D hexをレジスタ・ロケーション82 hに、70 hexをレジスタ・ロケーション83 hに、A3 hexをレジスタ・ロケーション84 hに、それぞれ設定します。この設定により、出力周波数は30kHzから開始されます。

スタート周波数レジスタに設定されるコードは次のとおりです。

$$\text{スタート周波数コード} = \left(\frac{30 \text{ kHz}}{\left(\frac{16 \text{ MHz}}{16} \right)} \right) \times 2^{27} = 3D70A3 \text{ 16進}$$

リセット時のデフォルト値：パワーアップではD23~D0はリセットされません。リセット・コマンドでは、このレジスタの値はリセットされません。

周波数インクリメント・レジスタ

表11

レジスタ	ビット	機能
85 h	D23~D16	読出または書込み
86 h	D15~D8	読出または書込み
87 h	D7~D0	読出または書込み

周波数インクリメント・レジスタには、掃引の連続周波数ポイント間の周波数インクリメントを表す24ビット値が格納されます。たとえば、30Hzのインクリメント・ステップの場合(16.0MHzクロックを使用)、00 hexをレジスタ・ロケーション85 hに、0F hexをレジスタ・ロケーション86 hに、BA hexをレジスタ・ロケーション87 hに、それぞれ設定します。

インクリメント周波数は次式を使って計算します。

$$\text{周波数インクリメント・コード} = \left(\frac{10 \text{ Hz}}{\left(\frac{16 \text{ MHz}}{16} \right)} \right) \times 2^{27} = 00053E \text{ 16進}$$

00 hexをレジスタ85 hに、05 hexをレジスタ86 hに、3E hexをレジスタ87 hに、それぞれ設定します。

リセット時のデフォルト値：パワーアップではD23~D0はリセットされません。リセット・コマンドでは、このレジスタの値はリセットされません。

インクリメント数レジスタ

表12. 16ビット・レジスタ

ビットD15～D9=ドントケア	88 h	D15～D8	読出または書込み	整数値をバイナリ・フォーマットで格納
ビットD8～D0=周波数インクリメント数	89 h	D7～D0	読出または書込み	

このレジスタは、周波数掃引の周波数ポイントの数を指定します。ポイントの数は、9ビットワード(D8～D0)で表されます。D9～D15はドントケアです。このレジスタは、スタート周波数レジスタとインクリメント周波数レジスタと組み合わせて、掃引動作の周波数掃引範囲を指定します。設定可能な最大インクリメント数は511です。

リセット時のデフォルト値：パワーアップではD8～D0はリセットされません。リセット・コマンドでは、このレジスタの値はリセットされません。

セトリング・タイム・サイクル数レジスタ

表13. 16ビット・レジスタ

D15～D11=ドントケア D10～D9=2ビット・デコード D8=セトリング・タイム数のMSB D10 D9 0 0 デフォルト 0 1 サイクル数×2 1 0 予備 1 1 サイクル数×4	8A h	D15～D8	読出または書込み	整数値をバイナリ・フォーマットで格納
セトリング・タイム・サイクル数	8B h	D7～D0	読出または書込み	

このレジスタは、スタート・コマンド、インクリメント・コマンド、または繰り返し周波数コマンドを受信した後で、かつADCが応答信号の変換を開始する前に、未知インピーダンスを通過することができる出力励起のサイクル数を指定します。このセトリング・タイム・サイクル数レジスタ値は、周波数スタート/インクリメント/繰り返しコマンドとADC変換開始との間の遅延を決定します。サイクル数は、9ビットワード(D8～D0)で表されます。セトリング・タイム・サイクル数レジスタに設定された値は、ビットD10～D9のステータスに応じて、2倍または4倍でインクリメントさせることができます。上位5ビット(D15～D11)はドントケアです。設定可能な最大出力サイクル数は $511 \times 4 = 2044$ サイクルです。たとえば、励起信号=30kHzとします。この周波数の設定タイミングとこの信号が最初にADCによりサンプリングされるタイミングとの間の最大遅延は、 $511 \times 4 \times 33.33 \mu\text{s} = 68.126\text{ms}$ です。ADCは1024個のサンプルを取得し、結果はレジスタ94h～レジスタ97hに実数データと虚数データとして格納されます。変換プロセスには16.777MHzクロックを使用して約1msを要します。

リセット時のデフォルト値：パワーアップではD10～D0はリセットされません。リセット・コマンドでは、このレジスタの値はリセットされません。

AD5934

ステータス・レジスタ

表14. 8ビット・レジスタ

8F h	D7~D0	読出し専用	ビット数
------	-------	-------	------

ステータス・レジスタは、測定テストが正常に完了したことを確認するときに使います。D7~D0の各ビットは、AD5934の特定の機能のステータスを示します。

D0、D4~D7はドントケア・ビットで、測定ステータスを示しません。

ビットD1のステータスは、ある周波数ポイントのインピーダンス測定ステータスを示します。このビットは、AD5934が現在の周波数ポイントのインピーダンス測定を完了したときにセットされます。このとき、有効な実数データと虚数データがレジスタ94 h~レジスタ97 hに格納されていることを示します。このビットは、スタート・コマンド、インクリメント・コマンド、繰返し周波数コマンド、またはリセット・コマンドを受信したときにリセットされます。また、このビットはパワーアップ時にもリセットされます。

ビットD2のステータスは、設定済み周波数掃引のステータスを示します。このビットは、インクリメント数レジスタに設定されたすべてのインクリメントが完了したときにセットされます。このビットは、パワーアップ時およびリセット・コマンド受信時にリセットされます。

表15. ステータス・レジスタ

ステータス・レジスタ・アドレス	コントロール・ワード	機能
8F h	0000 0001	予備
8F h	0000 0010	有効な実数／虚数データ
8F h	0000 0100	周波数掃引の完了
8F h	0000 1000	予備
8F h	0001 0000	予備
8F h	0010 0000	予備
8F h	0100 0000	予備
8F h	1000 0000	予備

有効な実数／虚数データ

現在の周波数ポイントに対するデータ処理が完了するとセットされ、実数／虚数データが読出し可能であることを示します。DDSスタート／インクリメント／繰返しコマンドが発行されると、リセットされます。また、コントロール・レジスタにリセット・コマンドが発行されると、このビットは0にリセットされます。

周波数掃引の完了

掃引の最後の周波数ポイントのデータ処理が完了すると、セットされます。コントロール・レジスタにスタート周波数掃引コマンドが発行されると、このビットはリセットされます。また、コントロール・レジスタにリセット・コマンドが発行されたときも、このビットはリセットされます。

実数データ・レジスタと虚数データ・レジスタ (16ビット)

表16. 実数データ

94 h	D15~D8	読出し専用	2の補数データ
95 h	D7~D0	読出し専用	

表17. 虚数データ

96 h	D15~D8	読出し専用	2の補数データ
97 h	D7~D0	読出し専用	

これらのレジスタには、現在の周波数ポイントに対して測定されたインピーダンスの実数成分と虚数成分を表すデジタル値が格納されます。値は16ビットの2の補数フォーマットで格納されます。この値を実際のインピーダンス値に変換するには、大きさ、つまり $\sqrt{(\text{虚数}^2 + \text{実数}^2)}$ にアドミタンス／コード値(ゲイン係数と呼ばれる)を乗算してアドミタンスを求め、それをインピーダンスに変換します。ゲイン係数は、各AC励起電圧／ゲインの組み合わせによって異なります。

リセット時のデフォルト値:これらのレジスタはパワーアップ時またはリセット・コマンドの受信時にリセットされません。両レジスタのデータはステータス・レジスタのビットD1がセットされる場合のみ有効であり、現在の周波数ポイントでの処理が完了したことを示します。

シリアル・バス・インターフェース

AD5934の制御は、I²C準拠のシリアル・インターフェース・プロトコルを介して行われます。AD5934は、マスター・デバイスの制御を受けるスレーブ・デバイスとしてこのバスに接続されます。AD5934は7ビットのシリアル・バス・スレーブ・アドレスを持っています。デバイスがパワーアップされると、デフォルトのシリアル・バス・アドレス0001101 (0D hex)をもちます。

一般的なI²Cのタイミング

一般的なI²Cプロトコルは、この項の説明に従って動作します。図29に、I²C準拠のインターフェースを使用した一般的な読出し動作と書き込み動作のタイミング図を示します。

シリアル・クロック・ライン (SCL) がハイレベルの間にシリアル・データ・ライン (SDA) がハイレベルからローレベルに遷移してスタート状態を確立することにより、マスターがデータ転送を開始します。このスタート状態は、データ・ストリームが後ろに続くことを示します。スレーブはスタート状態に応答し、それに続く8ビットをシフト入力します。この8ビットは7ビットのスレーブ・アドレス (MSBファースト) とR/Wビットで構成されています。R/Wビットはデータ転送の方向、すなわちデータがスレーブ・デバイスに書き込まれるか、読み出されるかを指定します (0=書き込み、1=読出し)。

スレーブは、アクノレッジ (ACK) ビットと呼ばれる9番目のクロック・パルスの前のローレベル期間中に、データラインをローレベルに引き込んで応答します。選択されたデバイスが読出し/書き込みの対象となるデータを待つ間、バス上の他の全デバイスはアイドル状態を維持します。

R/Wビットが0の場合は、マスターがスレーブ・デバイスに対して書き込みを行います。

R/Wビットが1の場合は、マスターがスレーブ・デバイスから読出しを行います。

8ビットのデータとそれに続くアクノレッジ・ビット (マスターまたはスレーブから出力) が、9個のクロック・パルスでシリアル・バスに出力されます。クロックがハイレベルのときにデータラインがローレベルからハイレベルに遷移するとストップ信号と解釈されるため、データラインの遷移はクロック信号のローレベル期間で発生し、ハイレベル期間中は安定している必要があります。動作が書き込みの場合、スレーブ・アドレスに続く最初のデータバイトはコマンド・バイトです。このコマンド・バイトは、スレーブ・デバイスに次に実行される内容を知らせます。このコマンド・バイトとしては、スレーブ・デバイスにブロック書き込みが行われることを知らせる命令である場合、または後続のデータを書き込むレジスタ・アドレスをスレーブに知らせる場合があります。データはR/Wビットに従って一方方向のみ転送されるので、読出し動作中にスレーブ・デバイスへコマンドを送信することはできません。読出し動作を実行する前に書き込み動作を実行して、これから実行する読出し動作の種類および/またはデータを読み出すアドレスをスレーブに知らせることが必要な場合があります。

全データバイトの読出しまたは書き込みが終了すると、ストップ状態が確立されます。書き込みモードでは、マスターが10番目のクロック・パルスの間にデータラインをハイレベルにプルアップして、ストップ状態をアサートします。読出しモードでは、マスター・デバイスは9番目のクロック・パルスの前のローレベル期間にSDAラインを解放しますが、スレーブ・デバイスはこのラインをローレベルにすることはありません。これはノーアクノレッジ (NACK) と呼ばれています。マスターは10番目のクロック・パルスの前のローレベル期間にデータラインをローレベルにし、続いて10番目のクロック・パルスでデータラインをハイレベルにして、ストップ状態をアサートします。

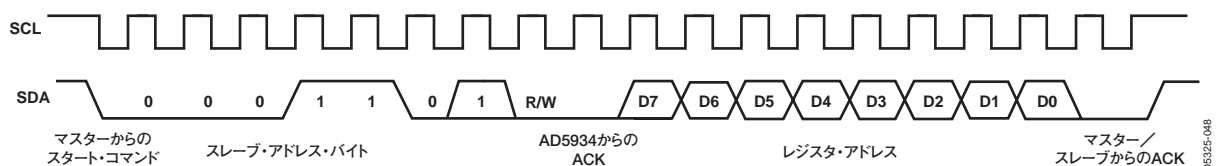


図29

AD5934

AD5934に対する書込み／読出し

インターフェース仕様では、さまざまなタイプの読出し動作と書込み動作に対してプロトコルを規定しています。ここでは、AD5934で使うプロトコルを説明します。以下の図では、次の省略記号を使用しています。

- S スタート
- P ストップ
- R 読出し
- W 書込み
- A アクノレッジ
- \bar{A} ノーアクノレッジ書込みバイト／コマンド・バイト

ユーザ・コマンド・コード

インターフェースに対する読出し／書込みは、表18のコマンド・コードを使用して行います。これについてはここで詳しく説明しますが、簡単に参照できるようにグループ化してあります。

表18

コマンド・コード	コード名	コードの説明
1010 0000	ブロック書込み	このコマンドは、複数バイトをRAMに書き込むときに使います。「ブロック書込み」の項を参照。
1010 0001	ブロック読出し	このコマンドは、複数バイトをRAM／メモリから読み出すときに使います。「ブロック読出し」の項を参照。
1011 0000	アドレス・ポインタ	このコマンドにより、メモリ内の任意のロケーションにアドレス・ポインタを設定できます。このデータは、ポインタが指示するレジスタ・アドレスを格納します。

書込みバイト／コマンド・バイト

この動作では、マスター・デバイスがデータバイトをスレーブ・デバイスへ送信します。書込みバイトとしては、RAMロケーションへのデータバイトの書込みまたはコマンド動作が可能です。レジスタへデータを書き込むときは、次のコマンド・シーケンスに従う必要があります。

1. マスター・デバイスがSDA上でスタート状態をアサートします。
2. マスターが、7ビットのスレーブ・アドレス、それに続いて書込みビット（ローレベル）を送信します。
3. アドレス指定されたスレーブ・デバイスがSDA上でACKをアサートします。
4. マスターがレジスタ・アドレスを送信します。
5. スレーブがSDA上でACKをアサートします。
6. マスターがデータバイトを送信します。
7. スレーブがSDA上でACKをアサートします。
8. マスターがSDA上でストップ状態をアサートし、トランザクションを終了します。

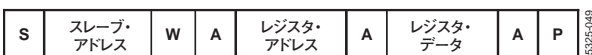


図30. レジスタ・アドレスへのレジスタ・データの書込み

AD5934では、レジスタ・ロケーションにポインタを設定するとき、書込みバイト・プロトコルも使用します。これを使用するのは、同じアドレスからの後続1バイトの読出し、またはそのアドレスから開始されるブロック読出しまたはブロック書込みに対してです。

レジスタ・ポインタを設定する場合、次のシーケンスを使用します。

1. マスター・デバイスがSDAでスタート状態をアサートします。
2. マスターが、7ビットのスレーブ・アドレス、それに続いて書込みビット（ローレベル）を送信します。
3. アドレス指定されたスレーブ・デバイスがSDA上でACKをアサートします。
4. マスターがポインタ・コマンド・コードを送信します（表18のポインタ・コマンド=1011 0000を参照）。
5. スレーブがSDA上でACKをアサートします。
6. マスターがデータバイトを送信します（ポインタが指示するレジスタ・ロケーション）。
7. スレーブがSDA上でACKをアサートします。
8. マスターがSDA上でストップ状態をアサートし、トランザクションを終了します。



図31. レジスタ・アドレスへのポインタの設定

ブロック書込み

この動作では、マスター・デバイスがスレーブ・デバイスにデータ・ブロックの書込みを行います。ブロック書込みのスタート・アドレスは事前に設定しておく必要があります。AD5934の場合は、これはレジスタ・アドレスを設定するポインタを設定することにより行われます。

1. マスター・デバイスがSDAでスタート状態をアサートします。
2. マスターが、7ビットのスレーブ・アドレス、それに続いて書込みビット（ローレベル）を送信します。
3. アドレス指定されたスレーブ・デバイスがSDA上でACKをアサートします。
4. マスターが8ビットのコマンド・コード(1010 0000)を送信し、ブロック書込みが行われることをスレーブ・デバイスに知らせます。
5. スレーブがSDA上でACKをアサートします。
6. マスターがデータバイトを送信し、送信するデータバイト数をスレーブ・デバイスに知らせます。
7. スレーブがSDA上でACKをアサートします。
8. マスターが複数のデータバイトを送信します。
9. スレーブが各データバイトの後にSDA上でACKをアサートします。
10. マスターがSDA上でストップ状態をアサートし、トランザクションを終了します。

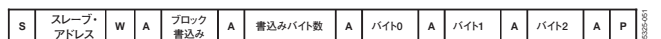


図32. ブロック書込み

AD5934の読出し動作

AD5934は次のI²C読出しプロトコルを使用します。

受信バイト

AD5934では、受信バイト・プロトコルを使用し、アドレス・ポインタ設定済みのレジスタ・ロケーションから1バイトのデータを読み出します。

この動作では、マスター・デバイスが次の手順でスレーブ・デバイスから1バイトを受信します。

1. マスター・デバイスがSDA上でスタート状態をアサートします。
2. マスターが、7ビットのスレーブ・アドレス、それに続いて読出しビット（ハイレベル）を送信します。
3. アドレス指定されたスレーブ・デバイスがSDA上でACKをアサートします。
4. マスターがデータバイトを受信します。
5. マスターがSDA上でNACKをアサートします（スレーブは、マスターがデータを受信したことをチェックする必要があります）。
6. マスターがSDA上でストップ状態をアサートし、トランザクションを終了します。

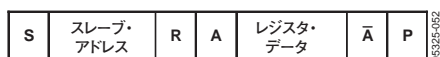


図33. レジスタ・データの読出し

ブロック読出し

この動作では、マスター・デバイスがデータ・ブロックをスレーブ・デバイスから読み出します。ブロック読出しのスタート・アドレスは、事前にポインタを設定することにより、設定しておく必要があります。

1. マスター・デバイスがSDA上でスタート状態をアサートします。
2. マスターが、7ビットのスレーブ・アドレス、それに続いて書き込みビット（ローレベル）を送信します。
3. アドレス指定されたスレーブ・デバイスがSDA上でACKをアサートします。
4. マスターがコマンド・コード(1010 0001)を送信し、ブロック読出しが行われることをスレーブ・デバイスに知らせます。
5. スレーブがSDA上でACKをアサートします。
6. マスターがバイト・カウンタ・データバイトを送信し、送信するデータバイト数をスレーブに知らせます。
7. スレーブがSDA上でACKをアサートします。
8. マスター・デバイスがSDA上で繰返しスタート状態をアサートします。これは、読出しビットをハイレベルに設定するために必要となります。
9. マスターが、7ビットのスレーブ・アドレス、それに続いて読出しビット（ハイレベル）を送信します。
10. スレーブがSDA上でACKをアサートします。
11. マスターが複数のデータバイトを受信します。
12. マスターが各データバイトの後にSDA上でACKをアサートします。
13. 最終バイトの後にNACKが生成されて、読出しの終了を知らせます。
14. マスターがSDA上でストップ状態をアサートし、トランザクションを終了します。

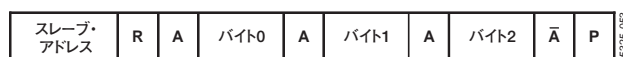
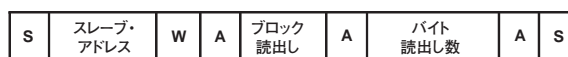


図34. ブロック読出しの実行

代表的なアプリケーション

この節では、AD5934の代表的なアプリケーションについて説明します。

生物学：血液インピーダンスの無侵襲測定

既知のウイルス株がすでにウイルスを含んでいる血液サンプルに加えられると化学反応が起き、それによってある条件下で血液のインピーダンスが変化します。さまざまな周波数に対するこの作用を特性評価すると、特定のウイルス株を検出することができます。たとえば、ある病気はある周波数で特定の特性インピーダンスを示しますが、他の周波数では示しません。このため、種々のウイルスを検出するためにさまざまな周波数を掃引する必要があります。27ビットの位相アキュムレータを持つAD5934では、1Hz未満の精度で周波数チューニングが可能になります。

AD5934を使用し、プローブで血液サンプルに刺激信号を注入できます。応答信号を解析し、血液の実効インピーダンスを表にします。AD5934では、各テストに必要とされる特定の周波数にチューニングできるため、このアプリケーションに最適です。

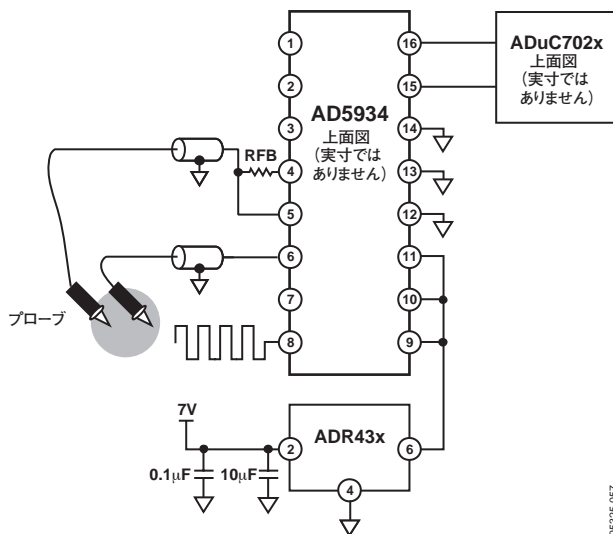


図35. ウイルス株検出のための血液サンプルの測定

センサー／複素インピーダンスの測定

容量近接センサーの動作原理は、RLC共振回路内の容量の変化に基づいています。容量変化によりRLC回路の共振周波数が変化し、この変化は図36のように評価することができます。

まず、RLC回路を共振領域にチューニングすることが必要です。共振周波数で、RLC回路のインピーダンスが最大になります。このため、プログラマブルな周波数掃引とチューニング機能が必要となり、AD5934がこれらを提供します。

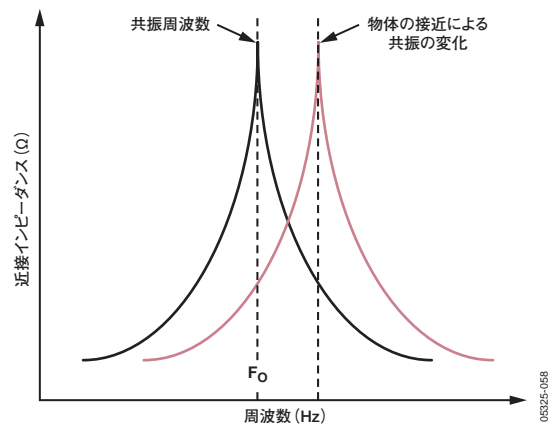


図36. 共振周波数の変化の検出

このタイプのセンサーの使用例としては、列車接近測定システムがあります。軌道上を近付いてくる列車の磁界が、特性評価できる程の大きさまで共振周波数を変えます。この情報をメインフレーム・システムに送り返して、ネットワーク上の列車の位置を表示します。

AD5934のもう1つのアプリケーションは、駐車車両の検出です。組み込み型ユニットにAD5934を組み込み、駐車場所の下に設置されたコイルに接続します。AD5934は、配線構成に応じて80~100kHzの範囲の単一周波数を出力します。この配線は、共振回路としてモデル化できます。コイルを既知のインピーダンス値と既知の周波数でキャリブレーションし、ループ・インピーダンスを常時モニタします。車両がコイルの上に駐車すると、コイルのインピーダンスが変化するため、AD5934が車両の存在を検出します。

電子インピーダンス・スペクトロスコピー

AD5934は、腐食モニタリングの分野で利用できることがわかりました。航空機や船舶で使用されるアルミニウムなどの金属は温度や湿度などさまざまな条件に曝されるため、金属の腐食は継続的な評価を必要とします。AD5934は、このタイプの測定に対して、市販されている大型で高価なユニットに比べ、正確かつ小型のソリューションを提供します。

金属の腐食は、抵抗 (R_p) とコンデンサ (C_p) の並列接続に直列接続された抵抗 (R_s) からなるRC回路によって数学的にモデル化できます。代表的なシステム金属は、 $R_s=10\Omega\sim 10k\Omega$ 、 $R_p=1k\Omega\sim 1M\Omega$ 、 $C_p=5\sim 70\mu f$ の値を持ちます。

腐食をモニタリングする際の注目する周波数範囲は、0.1Hz～100kHzです。

測定自体が腐食作用を発生しないようにするため、金属を最小の電圧で励起する必要があります。この最小電圧は通常、AD5934が出力できる200mVの領域内にあります。近くに設置したADuc702xのようなプロセッサまたは制御ユニットが、10分毎に0.1～100 kHzのシングル・インピーダンス掃引を記録し、制御ユニットに結果をダウンロードします。0.1～1kHz領域のシステム精度を実現するため、システム・クロックは16.776MHzの公称クロック周波数から500kHzへ分周する必要があります。クロック分周は、AD9834などの外付けのダイレクト・デジタル・シンセサイザをプログラマブル分周器として用いてデジタル的に実現することができます。この分周器はMCLKにクロック信号を提供し、近くのマイクロプロセッサからデジタル的に制御することができます。

AD5934

AD5934のリファレンスの選択

AD5934から最適性能を引き出すためには、高精度電圧リファレンスの選択に注意する必要があります。AD5934は、3本のリファレンス入力 (AVDD1、AVDD2、DVDD) を持っています。これらのリファレンス入力の電圧は、同じ電源電圧から得ることを推奨します。

高精度アプリケーション向けの電圧リファレンスの選択で考慮すべき誤差原因としては、初期精度、ppmドリフト、長期ドリフト、出力電圧ノイズの4つがあります。これらの誤差を小さくするため、初期精度の高いリファレンスの使用を推奨します。また、ADR43Xファミリーのデバイスのような出力調整機能を持つリファレンスを選択すると、リファレンス電圧を公称値以外の電圧に設定することにより、システム誤差を調節できます。調整機能は、温度に対しても使用できるので、誤差をなくすことができます。

AD5934に必要な電源電流は極めて小さいため、このデバイスは低消費電力アプリケーションに最適です。この場合、電圧リファレンス

ADR395の使用を推奨します。このデバイスの無負荷時静止電流は100 μ A未満です。また、0.1~10Hzの範囲で8 μ V_{p-p}の非常に優れたノイズ性能も持っています。

長期ドリフトは、リファレンスの時間的なドリフト性能を表します。優れた長期ドリフト仕様を持つリファレンスを使うと、ソリューション全体が製品寿命を通して安定します。周囲条件下でシステム出力電圧の温度依存性を小さくするためには、優れた温度係数仕様を持つリファレンスを選択する必要があります。

比較的低いノイズが要求される高精度アプリケーションでは、リファレンスの出力電圧ノイズを考慮する必要があります。必要なシステム・ノイズ分解能に対して可能な限り出力ノイズ電圧が小さいリファレンスを選択することが重要です。ADR433のような高精度電圧リファレンスは、0.1~10Hzの領域で低い出力ノイズ・レベルを持っています。AD5934の電源として推奨する高精度リファレンスの例を表19に示します。

表19. AD5934に使用できる高精度リファレンス

製品番号	初期精度 (mV max)	出力電圧 (V)	温度ドリフト (ppm/°C max)	0.1~10Hzのノイズ (μ V _{p-p} typ)
ADR433B	±1.4	3.0	3	3.75
ADR433A	±4.0	3.0	10	3.75
ADR434B	±1.5	4.096	3	6.25
ADR434A	±5	4.096	10	6.25
ADR435B	±2	5.0	3	8
ADR435A	±6	5.0	10	8
ADR439B	±2	4.5	3	7.5
ADR439A	±5.4	4.5	10	7.5

レイアウトおよび構成

電源のバイパスとグラウンディング

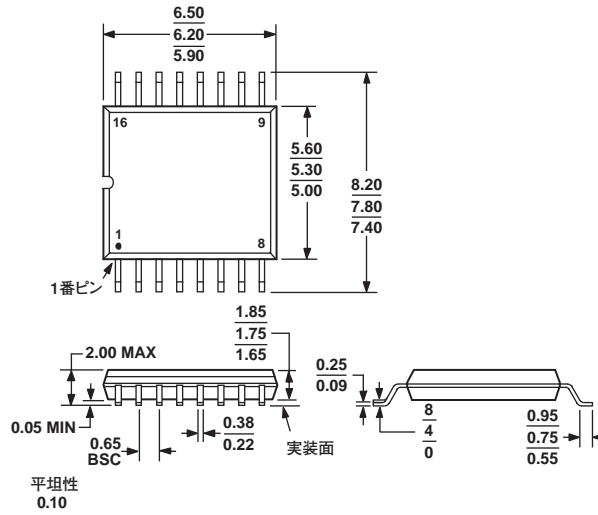
精度が重要な回路では、ボード上の電源とグラウンド・リターンレイアウトを注意深く行う必要があります。AD5934を実装するPCボードは、アナログ部とデジタル部を分離して、ボード内でそれぞれまとめて配置するように設計する必要があります。複数のデバイスがAGNDとDGNDの接続を必要とするシステム内でAD5934を使用する場合は、この接続は1カ所で行う必要があります。グラウンド・ポイントはAD5934のできるだけ近くに配置する必要があります。

AD5934の電源は、 $10\mu\text{F}$ と $0.1\mu\text{F}$ のコンデンサでバイパスする必要があります。コンデンサはデバイスのできるだけ近くに配置し、 $0.1\mu\text{F}$ のコンデンサは理想的にはデバイスの直近に配置することが望まれます。 $10\mu\text{F}$ コンデンサはタンタル・ビード型を使います。 $0.1\mu\text{F}$ コンデンサの等価直列抵抗(ESR)は小さく、かつ等価直列インダクタンス(ESL)も小さいことが重要です。一般的なセラミック型コンデンサが適しています。この $0.1\mu\text{F}$ のコンデンサは、内部ロジックのスイッチングにより発生する過渡電流に起因する高周波に対してグラウンドへの低インピーダンス・パスを提供します。

電源ラインはできるだけ太いパターンにしてインピーダンスを下げ、電源ライン上のグリッチによる影響を軽減させます。クロックなどの高速なスイッチング・デジタル信号は、デジタル・グラウンドを使ってボード上の他の部分からシールドしてください。デジタル信号とアナログ信号の交差は、できるだけ回避する必要があります。ボードの両側のパターンが交差する場合は、互いに直角となるように配線し、ボードを通過するフィードスルーの影響を減らすようにします。最適なボード・レイアウト技術は、ボードの部品側をグラウンド・プレーン専用として使い、信号パターンはハンダ面に配置するマイクロストリップ技術ですが、両面ボードでは必ずしもこの方法が可能とは限りません。

AD5934

外形寸法



JEDEC規格MO-150-ACに準拠

図37. 16ピン・シュリンク・スモール・アウトライン・パッケージ[SSOP]
(RS-16)
寸法表示:mm

オーダー・ガイド

モデル	温度範囲	パッケージ	パッケージ・オプション
AD5934YRSZ ¹	-40~+125℃	16ピン・シュリンク・スモール・アウトライン・パッケージ(SSOP)	RS-16
AD5934YRSZ-REEL7 ¹	-40~+125℃	16ピン・シュリンク・スモール・アウトライン・パッケージ(SSOP)	RS-16
EVAL-AD5934EB	-40~+125℃	評価用ボード	

¹ Z=鉛フリー製品

アナログ・デバイゼス社またはその二次ライセンスを受けた関連会社からライセンスの対象となるI²Cコンポーネントを購入した場合、購入者にはこれらのコンポーネントをI²Cシステムで使用するフィリップス社のI²Cの特許権に基づくライセンスが許諾されます。ただし、フィリップス社が規定するI²C規格仕様に準拠したシステムが必要です。