

AD5253/AD5254

特長

- AD5253: クワッド64ポジション分解能
- AD5254: クワッド256ポジション分解能
- 1kΩ、10kΩ、50kΩ、100kΩ
- 不揮発性メモリ¹にワイパー設定値を保持
(書込み保護機能付き)
- パワーオン時にEEMEM設定値にリフレッシュ(300μs(typ)以内)
- EEMEMの書換え時間=540μs(typ)
- 抵抗偏差値を不揮発性メモリに保持
- EEMEMの12バイトをユーザに開放
- I²C[®]互換シリアル・インターフェース
- RDAC²レジスタとEEMEMレジスタに直接読出し/書込み機能
- 直線的なインクリメント/デクリメントをプリセット可能
- ±6dBステップの変化をプリセット可能
- 同期または非同期でクワッド・チャンネルを更新可能
- ワイパー設定値のリードバックが可能
- 4MHz帯域幅—1kΩバージョン
- 単電源動作: 2.7~5.5V
- 両電源動作: ±2.25~±2.75V
- 2ビットのスレーブ・アドレス・デコーディングにより、
4個のデバイスが同時に動作可能
- データ保持期間: T_A=55°Cで100年間(typ)
- 動作温度: -40~+85°C

アプリケーション

- 機械的ポテンシオメータの置換え
- 低分解能DACの置換え
- RGB LEDバックライトの制御
- 白色LEDの輝度調節
- RF基地局パワー・アンプのバイアス制御
- プログラマブルなゲインとオフセットの制御
- プログラマブルな減衰器
- プログラマブルな電圧/電流変換
- プログラマブルな電源
- プログラマブルなフィルタ
- センサーのキャリブレーション

概要

AD5253/AD5254は、それぞれ64/256ポジションを備えた4チャンネル、I²C、不揮発性メモリ、デジタル制御のポテンシオメータです。両デバイスは、機械的ポテンシオメータ、トリマー、可変抵抗器と同じ電子的調節機能を実行します。

AD5253/AD5254は多様な設定機能により、複数の動作モードが可能です。たとえば、RDACレジスタとEEMEMレジスタの読出し/書込み、抵抗値のインクリメント/デクリメント、±6dBスケールでの抵抗値変化、

機能ブロック図

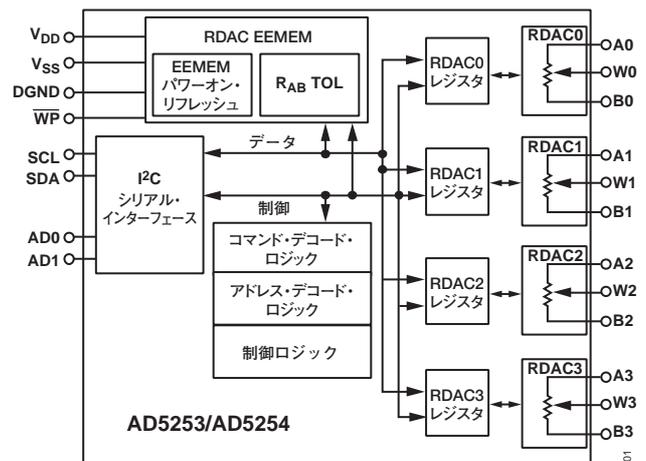


図1

ワイパー設定値のリードバック、EEMEMへのユーザ定義情報の保持(たとえば、他の部品のメモリ・データ、ルックアップ・テーブル、システム識別情報)などの動作モードが可能です。

AD5253/AD5254では、ホストI²CコントローラからRDACレジスタに64/256ステップの任意のワイパー設定値を書き込み、EEMEMに保存できます。いったん設定値が保存されると、システムのパワーオン時にこれらの値が自動的にRDACレジスタに転送され、格納(復元)されます。設定値は動作時にも書換え可能です。

さらに、AD5253/AD5254は同期または非同期のチャンネル更新モードで、インクリメント、デクリメント、+6dBステップの変化、-6dBステップの変化の各機能も提供します。インクリメント機能とデクリメント機能により、直線的なステップ幅での調節が可能になります。一方、±6dBステップの変化機能ではRDACワイパー設定値を2倍または1/2倍にすることができます。これらの機能は、白色LED輝度やオーディオ・ボリュームの制御など急傾斜を持つ非直線的な調節アプリケーションに有効です。

AD5253/AD5254は特許取得済みの抵抗偏差値保持機能を内蔵しており、高精度アプリケーション用に、EEMEMにアクセスしてRDACのエンド・ツー・エンド(AB間)の絶対抵抗値を得ることができます。

AD5253/AD5254はTSSOP-20パッケージを採用し、1kΩ、10kΩ、50kΩ、100kΩのオプションがあります。すべてのデバイスは-40~+85°Cの拡張工業用温度範囲(1)で動作します。

¹ 不揮発性メモリとEEMEMは同じ意味で使用しています。

² デジタル・ポテンシオメータとRDACは同じ意味で使用しています。

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいはその利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものではありません。本紙記載の商標および登録商標は、各社の所有に属します。

* 日本語データシートは、REVISIONが古い場合があります。最新の内容については英語版をご参照ください。
©2004 Analog Devices, Inc. All rights reserved.

AD5253/AD5254

目次

電気的特性	3	±6 dB調節（ワイパー設定を2倍または1/2倍）	20
1kΩバージョン	3	デジタル入出力の構成	21
10kΩ、50kΩ、100kΩバージョン	5	1本のバスに複数デバイスを接続	21
インターフェース・タイミング特性（全製品）	7	ピン電圧の動作範囲	22
絶対最大定格	8	パワーアップおよびパワーダウン・シーケンス	22
ESDに関する注意	8	PCレイアウトと電源のバイアス	22
ピン配置および機能の説明	9	デジタル・ポテンシオメータ動作	23
代表的な性能特性	10	プログラマブル・レオスタット(可変抵抗器)動作	23
I ² Cインターフェース	14	プログラマブル・ポテンシオメータ動作	24
I ² Cインターフェースの概要	14	アプリケーション	25
I ² Cインターフェースの詳細説明	15	RGB LED LCDバックライト・コントローラ	25
I ² C互換2線式シリアル・バス	19	外形寸法	27
動作原理	20	オーダー・ガイド	27
直線的なインクリメント・コマンドとデクリメント・コマンド	20		

改訂履歴

リビジョン0: 初版

電気的特性

1kΩバージョン

特に指定のない限り、 $V_{DD}=+3V \pm 10\%$ または $+5V \pm 10\%$ 、 $V_{SS}=0V$ または $V_{DD}/V_{SS}=\pm 2.5V \pm 10\%$ 、 $V_A=+V_{DD}$ 、 $V_B=0V$ 、 $-40^\circ C < T_A < +85^\circ C$ 。

表1

パラメータ	記号	条件	Min	Typ ¹	Max	単位
DC特性—レオスタット(可変抵抗器)・モード						
分解能	N	AD5253/AD5254			6/8	ビット
抵抗の微分非直線性 ²	R-DNL	R_{WB} 、 $R_{WA}=NC$ 、 $V_{DD}=5.5V$ 、AD5253	-0.5	± 0.2	+0.5	LSB
		R_{WB} 、 $R_{WA}=NC$ 、 $V_{DD}=5.5V$ 、AD5254	-1	± 0.25	+1	LSB
		R_{WB} 、 $R_{WA}=NC$ 、 $V_{DD}=2.7V$ 、AD5253	-0.75	± 0.3	+0.75	LSB
		R_{WB} 、 $R_{WA}=NC$ 、 $V_{DD}=2.7V$ 、AD5254	-1.5	± 0.3	+1.5	LSB
抵抗の積分非直線性 ²	R-INL	R_{WB} 、 $R_{WA}=NC$ 、 $V_{DD}=5.5V$ 、AD5253	-0.5	± 0.2	+0.5	LSB
		R_{WB} 、 $R_{WA}=NC$ 、 $V_{DD}=5.5V$ 、AD5254	-2	± 0.5	+2	LSB
		R_{WB} 、 $R_{WA}=NC$ 、 $V_{DD}=2.7V$ 、AD5253	-1	+2.5	+4	LSB
		R_{WB} 、 $R_{WA}=NC$ 、 $V_{DD}=2.7V$ 、AD5254	-2	+9	+14	LSB
公称抵抗値誤差	$\Delta R_{AB}/R_{AB}$	$T_A=25^\circ C$	-30		+30	%
抵抗温度係数	$(\Delta R_{AB}/R_{AB}) \times 10^6 / \Delta T$			650		ppm/ $^\circ C$
ワイパー抵抗	R_W	$I_W=1V/R$ 、 $V_{DD}=5V$		75	130	Ω
		$I_W=1V/R$ 、 $V_{DD}=3V$		200	300	Ω
チャンネル抵抗のマッチング	$\Delta R_{AB1}/\Delta R_{AB2}$			0.15		%
DC特性—ポテンショメータ・デバイダ・モード						
微分非直線性 ³	DNL	AD5253	-0.5	± 0.1	+0.5	LSB
		AD5254	-1	± 0.25	+1	LSB
積分非直線性 ³	INL	AD5253	-0.5	± 0.2	+0.5	LSB
		AD5254	-2	± 0.5	+2	LSB
電圧デバイダ温度係数 フルスケール誤差	$(\Delta V_W/V_W) \times 10^6 / \Delta T$ V_{WFSE}	コード=ハーフスケール		25		ppm/ $^\circ C$
		コード=フルスケール、 $V_{DD}=5.5V$ 、AD5253	-5	-3	0	LSB
		コード=フルスケール、 $V_{DD}=5.5V$ 、AD5254	-16	-11	0	LSB
		コード=フルスケール、 $V_{DD}=2.7V$ 、AD5253	-6	-4	0	LSB
		コード=フルスケール、 $V_{DD}=2.7V$ 、AD5254	-23	-16	0	LSB
ゼロスケール誤差	V_{WZSE}	コード=ゼロスケール、 $V_{DD}=5.5V$ 、AD5253	0	3	5	LSB
		コード=ゼロスケール、 $V_{DD}=5.5V$ 、AD5254	0	11	16	LSB
		コード=ゼロスケール、 $V_{DD}=2.7V$ 、AD5253	0	4	6	LSB
		コード=ゼロスケール、 $V_{DD}=2.7V$ 、AD5254	0	15	20	LSB
抵抗端子						
電圧範囲 ⁴	V_A 、 V_B 、 V_W		V_{SS}		V_{DD}	V
容量 ⁵ A_x 、 B_x	C_A 、 C_B	$f=1kHz$ 、GND基準で測定、 コード=ハーフスケール		85		pF
容量 ⁵ W_x	C_W	$f=1kHz$ 、GND基準で測定、 コード=ハーフスケール		95		pF
コモン・モード・リーク電流 ⁶	I_{CM}	$V_A=V_B=V_{DD}/2$		0.01	1	μA
デジタル入出力						
入力ロジック・ハイレベル	V_{IH}	$V_{DD}=5V$ 、 $V_{SS}=0V$	2.4			V
		$V_{DD}/V_{SS}=+2.7V/0V$ または $V_{DD}/V_{SS}=\pm 2.5V$	2.1			V
入力ロジック・ローレベル	V_{IL}	$V_{DD}=5V$ 、 $V_{SS}=0V$			0.8	V
		$V_{DD}/V_{SS}=+2.7V/0V$ または $V_{DD}/V_{SS}=\pm 2.5V$			0.6	V
出力ロジック・ハイレベル (SDA)	V_{OH}	$R_{PULL-UP}=2.2k\Omega$ を $V_{DD}=5V$ に接続、 $V_{SS}=0V$	4.9			V
出力ロジック・ローレベル (SDA)	V_{OL}	$R_{PULL-UP}=2.2k\Omega$ を $V_{DD}=5V$ に接続、 $V_{SS}=0V$			0.4	V
\overline{WP} リーク電流	I_{WP}	$\overline{WP}=V_{DD}$			5	μA

AD5253/AD5254

パラメータ	記号	条件	Min	Typ ¹	Max	単位
デジタル入力およびデジタル出力(続き)						
A0リーク電流	I _{A0}	A0=GND			3	μA
入力リーク電流 ($\overline{\text{WP}}$ および A0 以外)	I _I	V _{IN} =0V または V _{DD}			±1	μA
入力容量 ⁵	C _I			5		pF
電源						
単電源電圧範囲	V _{DD}	V _{SS} =0V	2.7		5.5	V
両電源電圧範囲	V _{DD} /V _{SS}		±2.25		±2.75	V
正電源電流	I _{DD}	V _{IH} =V _{DD} または V _{IL} =GND		5	15	μA
負電源電流	I _{SS}	V _{IH} =V _{DD} または V _{IL} =GND、 V _{DD} =+2.5V、V _{SS} =-2.5V		-5	-15	μA
EEMEM データ保持モード電流	I _{DD_STORE}	V _{IH} =V _{DD} または V _{IL} =GND		35		mA
EEMEM データ復元モード電流 ⁶	I _{DD_RESTORE}	V _{IH} =V _{DD} または V _{IL} =GND		2.5		mA
消費電力 ⁷	P _{DISS}	V _{IH} =V _{DD} =5V または V _{IL} =GND			0.075	mW
電源電圧変動感度	PSS	ΔV _{DD} =5V±10% ΔV _{DD} =3V±10%	-0.025 -0.04	0.01 0.02	0.025 0.04	%/% %/%
動的特性 ^{5, 8}						
-3dB帯域幅	BW	R _{AB} =1kΩ		4		MHz
全高調波歪み	THD	V _A =1V rms、V _B =0V、f=1kHz		0.05		%
V _w セトリング・タイム	t _s	V _A =V _{DD} 、V _B =0V		0.2		μs
抵抗ノイズ電圧	e _{N_WB}	R _{WB} =500Ω、f=1kHz。 熱ノイズのみ。		3		nV/√Hz
デジタル・クロストーク	C _T	V _A =V _{DD} 、V _B =0V、隣接RDACで フルスケール変化を行わせて V _w で測定		-80		dB
アナログ・カップリング	C _{AT}	信号をA0に入力して、W1で出力を 測定、f=1kHz		-72		dB

AD5253/AD5254

10kΩ、50kΩ、100kΩバージョン

特に指定のない限り、 $V_{DD}=+3V\pm 10\%$ または $+5V\pm 10\%$ 、 $V_{SS}=0V$ または $V_{DD}/V_{SS}=\pm 2.5V\pm 10\%$ 、 $V_A=+V_{DD}$ 、 $V_B=0V$ 、 $-40^\circ C < T_A < +85^\circ C$ 。

表2

パラメータ	記号	条件	Min	Typ ¹	Max	単位
DC特性—レオスタット(可変抵抗器)・モード						
分解能	N	AD5253/AD5254			6/8	ビット
抵抗の微分非直線性 ²	R-DNL	$R_{WB}, R_{WA}=NC$, AD5253	-0.75	± 0.1	+0.75	LSB
		$R_{WB}, R_{WA}=NC$, AD5254	-1	± 0.25	+1	LSB
抵抗の積分非直線性 ²	R-INL	$R_{WB}, R_{WA}=NC$, AD5253	-0.75	± 0.25	+0.75	LSB
		$R_{WB}, R_{WA}=NC$, AD5254	-2.5	± 1	+2.5	LSB
公称抵抗偏差	$\Delta R_{AB}/R_{AB}$	$T_A=25^\circ C$	-20		+20	%
抵抗温度係数	$(\Delta R_{AB}/R_{AB})\times 10^6/\Delta T$			650		ppm/ $^\circ C$
ワイパー抵抗	R_W	$I_W=1V/R$, $V_{DD}=5V$		75	130	Ω
		$I_W=1V/R$, $V_{DD}=3V$		200	300	Ω
チャンネル抵抗のマッチング	$\Delta R_{AB1}/\Delta R_{AB2}$	$R_{AB}=10k\Omega$, $50k\Omega$ $R_{AB}=100k\Omega$		0.15		%
				0.05		%
DC特性—ポテンショメータ・デバイダ・モード						
微分非直線性 ³	DNL	AD5253	-0.5	± 0.1	+0.5	LSB
		AD5254	-1	± 0.3	+1	LSB
積分非直線性 ³	INL	AD5253	-0.5	± 0.15	+0.5	LSB
		AD5254	-1.5	± 0.5	+1.5	LSB
電圧デバイダ温度係数	$(\Delta V_W/V_W)\times 10^6/\Delta T$	コード=ハーフスケール		15		ppm/ $^\circ C$
フルスケール誤差	V_{WFSE}	コード=フルスケール, AD5253	-1	-0.3	0	LSB
		コード=フルスケール, AD5254	-3	-1	0	LSB
ゼロスケール誤差	V_{WZSE}	コード=ゼロスケール, AD5253	0	0.3	1	LSB
		コード=ゼロスケール, AD5254	0	1.2	3	LSB
抵抗端子						
電圧範囲 ⁴	V_A, V_B, V_W		V_{SS}		V_{DD}	V
容量 ⁵ A_x, B_x	C_A, C_B	$f=1kHz$, GND基準で測定、 コード=ハーフスケール		85		pF
容量 ⁵ W_x	C_W	$f=1kHz$, GND基準で測定、 コード=ハーフスケール		95		pF
コモン・モード・リーク電流 ⁶	I_{CM}	$V_A=V_B=V_{DD}/2$		0.01	1	μA
デジタル入出力						
入力ロジック・ハイレベル	V_{IH}	$V_{DD}=5V$, $V_{SS}=0V$	2.4			V
		$V_{DD}/V_{SS}=+2.7V/0V$ または $V_{DD}/V_{SS}=\pm 2.5V$	2.1			V
入力ロジック・ローレベル	V_{IL}	$V_{DD}=5V$, $V_{SS}=0V$			0.8	V
		$V_{DD}/V_{SS}=+2.7V/0V$ または $V_{DD}/V_{SS}=\pm 2.5V$			0.6	V
出力ロジック・ハイレベル(SDA)	V_{OH}	$R_{PULL-UP}=2.2k\Omega$ を $V_{DD}=5V$ に接続、 $V_{SS}=0V$	4.9			V
出力ロジック・ローレベル(SDA)	V_{OL}	$R_{PULL-UP}=2.2k\Omega$ を $V_{DD}=5V$ に接続、 $V_{SS}=0V$			0.4	V
\overline{WP} リーク電流	I_{WP}	$\overline{WP}=V_{DD}$			5	μA
A0リーク電流	I_{A0}	A0=GND			3	μA
入力リーク電流 (\overline{WP} およびA0以外)	I_I	$V_{IN}=0V$ または V_{DD}			± 1	μA
入力容量 ⁵	C_I			5		pF
電源						
単電源電圧範囲	V_{DD}	$V_{SS}=0V$	2.7		5.5	V
両電源電圧範囲	V_{DD}/V_{SS}		± 2.25		± 2.75	V
正電源電流	I_{DD}	$V_{IH}=V_{DD}$ または $V_{IL}=GND$		5	15	μA

AD5253/AD5254

パラメータ	記号	条件	Min	Typ ¹	Max	単位
電源 (続き)						
負電源電流	I _{SS}	V _{IH} =V _{DD} またはV _{IL} =GND、 V _{DD} =+2.5V、V _{SS} =-2.5V		-5	-15	μA
EEMEMデータ保持モード電流	I _{DD_STORE}	V _{IH} =V _{DD} またはV _{IL} =GND、 T _A =0~85°C		35		mA
EEMEMデータ復元モード電流 ⁶	I _{DD_RESTORE}	V _{IH} =V _{DD} またはV _{IL} =GND、 T _A =0~85°C		2.5		mA
消費電力 ⁷	P _{DISS}	V _{IH} =V _{DD} =5VまたはV _{IL} =GND			0.075	mW
電源電圧変動感度	PSS	ΔV _{DD} =5V±10%	-0.005	+0.002	+0.005	%/%
		ΔV _{DD} =3V±10%	-0.01	+0.002	+0.01	%/%
動的特性 ^{5, 8}						
-3dB帯域幅	BW	R _{AB} =10kΩ/50kΩ/100kΩ		400/80/40		kHz
全高調波歪み	THDW	V _A =1V _{rms} 、V _B =0V、f=1kHz		0.05		%
V _w セトリング・タイム	t _s	V _A =V _{DD} 、V _B =0V、 R _{AB} =10kΩ/50kΩ/100kΩ		1.5/7/14		μs
抵抗ノイズ電圧	e _{N_WB}	R _{AB} =10kΩ/50kΩ/100kΩ、 コード=ミッドスケール、 f=1kHz。熱ノイズのみ。		9/20/29		nV/√Hz
デジタル・クロストーク	C _T	V _A =V _{DD} 、V _B =0V、 隣接RDACでフルスケール変化を 行わせてV _w で測定		-80		dB
アナログ・カップリング	C _{AT}	信号をA0に入力して、 W1で出力を測定、f=1kHz		-72		dB

インターフェース・タイミング特性(全製品)

設計により保証。出荷テストは行っていません。値の測定場所については図23を参照してください。すべての入力制御電圧は $t_R=t_F=2.5\text{ns}$ (3Vの10%から90%)で規定し、1.5Vの電圧レベルからの時間とします。スイッチング特性は、 $V_{DD}=3\text{V}$ と 5V の両方を使って測定。デバイスの非動作中は、SDAピンとSCLピンはハイレベルにプルアップする必要があります。これらのピンをローレベルにすると、I²Cインターフェースはこれらのピンに、 $V_{DD}=5.5\text{V}$ で0.8mA、 $V_{DD}=2.7\text{V}$ で0.2mAの電流を流します。

表3

パラメータ	記号	条件	Min	Typ ¹	Max	単位
SCLクロック周波数	f _{SCL}				400	kHz
t _{BUF} (STOPとSTARTとの間のバス・フリー・タイム)	t ₁		1.3			μs
t _{HD;STA} (ホールド・タイム (STARTの繰り返し))	t ₂	この期間の後に最初のクロック・パルスが発生	0.6			μs
t _{LOW} (SCLクロックのローレベル期間)	t ₃		1.3			μs
t _{HIGH} (SCLクロックのハイレベル期間)	t ₄		0.6			μs
t _{SU;STA} (START状態のセットアップ・タイム)	t ₅		0.6			μs
t _{HD;DAT} (データのホールド・タイム)	t ₆		0		0.9	μs
t _{SU;DAT} (データのセットアップ・タイム)	t ₇		100			ns
t _F (SDA信号とSCL信号の立下がり時間)	t ₈				300	ns
t _R (SDA信号とSCL信号の立上がり時間)	t ₉				300	ns
t _{SU;STO} (STOP状態のセットアップ・タイム)	t ₁₀		0.6			μs
EEMEMデータ書込み時間	t _{EEMEM_STORE}			26		ms
パワーオン時のEEMEMデータ復元時間 ⁹	t _{EEMEM_RESTORE1}	V _{DD} の立上がり時間に依存。 V _{DD} とV _{SS} にデカップリング・コンデンサを接続しないで測定。			300	μs
RestoreコマンドまたはRESET動作時のEEMEMデータ復元時間 ⁹	t _{EEMEM_RESTORE2}	V _{DD} =5V		300		μs
EEMEMデータの再書込み可能時間 ¹⁰	t _{EEMEM_REWRITE}			540		μs
フラッシュ/EEメモリの信頼性 書込み可能回数 ¹¹			100,000			回
データ保持 ¹²				100		年

(注)

- ¹ Typ値は、25°CおよびV_{DD}=5Vでの平均測定値。
- ² 抵抗ポジション積分非直線性誤差 (R-INL) は、最大と最小の抵抗ワイパー・ポジションの間で測定された理論値からの偏差を表します。R-DNLは、連続タップ・ポジション間での理論値からの相対的ステップ変更を表します。各製品の単調増加性は保証しますが、V_{DD}=3VとV_{DD}=5Vの両方に対して、V_{DD}=2.7V、I_w=V_{DD}/RでのAD5254 1kΩバージョンのR-DNLは除外します。
- ³ INLとDNLは、RDACを電圧出力D/Aコンバータ(DAC)と同じポテンシオメータ・デバイダとして設定して、V_wで測定。V_A=V_{DD}かつV_B=0V。最大±1 LSBのDNL仕様規定値が単調増加性の動作状態を保証します。
- ⁴ 抵抗端子A、B、Wの極性は互いに制約されません。
- ⁵ 設計により保証しますが、出荷テストは行っていません。
- ⁶ I_{DD_RESTORE}電流消費を最小化するために、cmd 0 NOPはcmd 1の後に起動する必要があります。
- ⁷ P_{DISS}は(I_{DD}×V_{DD}=5V)から計算します。
- ⁸ すべての動的特性でV_{DD}=5Vを使用。
- ⁹ パワーアップ時、すべての出力を事前にミッドスケールに設定した後にEEMEMの値を復元します。RDAC0は最小のEEMEM復元時間を、RDAC3は最大のEEMEM復元時間を持っています。
- ¹⁰ パワーオンまたはRESETから新しいEEMEMデータが書込み可能になるまでの遅延時間。
- ¹¹ 書込み可能回数は、「JEDEC Std.22 Method A117」に基づき100,000回で評価し、-40°C、+25°C、+85°Cで測定。25°Cでの書込み回数は700,000回 (typ値)。
- ¹² 「JEDEC Std. 22 Method A117」に基づくジャンクション温度 (T_j)=55°Cと等価なデータ保持寿命。活性化エネルギー0.6eVに基づくデータ保持寿命は、ジャンクション温度が上昇すると短くなります。

AD5253/AD5254

絶対最大定格

表4. 特に指定のない限り、 $T_A = 25$ 。

パラメータ	定格
GNDに対する V_{DD}	-0.3V、+7V
GNDに対する V_{SS}	+0.3V、-7V
V_{SS} に対する V_{DD}	7V
GNDに対する V_A 、 V_B 、 V_W	V_{SS} 、 V_{DD}
最大電流	
I_{WB} 、 I_{WA} パルス	$\pm 20\text{mA}$
I_{WB} 連続 ($R_{WB} \leq 1\text{k}\Omega$ 、Aオープン) ¹	$\pm 5\text{mA}$
I_{WA} 連続 ($R_{WA} \leq 1\text{k}\Omega$ 、Bオープン) ¹	$\pm 5\text{mA}$
I_{AB} 連続 ($R_{AB} = 1\text{k}\Omega/10\text{k}\Omega/50\text{k}\Omega/100\text{k}\Omega$) ¹	$\pm 5\text{mA}/\pm 500\mu\text{A}/\pm 100\mu\text{A}/\pm 50\mu\text{A}$
GNDに対するデジタル入出力電圧	0V、7V
動作温度範囲	-40~+85°C
最大ジャンクション温度 ($T_{J\text{MAX}}$)	150°C
保存温度	-65~+150°C
リード温度 (ハンダ処理、10秒)	300°C
ベーキング時間 (60秒)	215°C
赤外線 (15秒)	220°C
TSSOP-20の熱抵抗 ² θ_{JA}	143°C/W

絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定は、ストレス定格のみを指定するものであり、この仕様の動作に関するセクションに記載されている規定値以上のデバイス動作を定めたものではありません。長時間デバイスを絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

¹ 最大端子電流は、ある抵抗のときにA端子、B端子、W端子のうちの任意の2端子間に加えられる最大電圧、スイッチの最大処理電流、パッケージの最大消費電力により制約されます。 $V_{DD} = 5\text{V}$ 。

² パッケージ消費電力 = $(T_{J\text{MAX}} - T_A) / \theta_{JA}$

注意

ESD(静電放電)の影響を受けやすいデバイスです。人体や試験機器には4,000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣下や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



ピン配置および機能の説明

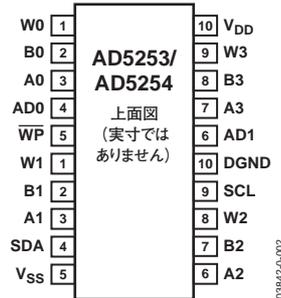


図2. AD5253/AD5254のピン配置

表5. AD5253/AD5254のピン機能説明

ピン番号	記号	説明
1	W0	RDAC0のワイパー端子。 $V_{SS} \leq V_{W0} \leq V_{DD}$
2	B0	RDAC0のB端子。 $V_{SS} \leq V_{B0} \leq V_{DD}$
3	A0	RDAC0のA端子。 $V_{SS} \leq V_{A0} \leq V_{DD}$
4	AD0	I ² Cデバイス・アドレス0。AD0とAD1により4個のAD5253/AD5254のアドレス指定が可能。
5	\overline{WP}	書き込み保護、アクティブ・ローレベル。 $V_{WP} \leq V_{DD} + 0.3V$
6	W1	RDAC1のワイパー端子。 $V_{SS} \leq V_{W1} \leq V_{DD}$
7	B1	RDAC1のB端子。 $V_{SS} \leq V_{B1} \leq V_{DD}$
8	A1	RDAC1のA端子。 $V_{SS} \leq V_{A1} \leq V_{DD}$
9	SDA	シリアル・データ入出力ピン。CLKクロックの立上がりエッジで1ビットずつシフト入力。MSBファーストでロード。オープン・ドレインMOSFETにはプルアップ抵抗が必要。
10	VSS	負電源。単電源では0Vに、両電源では-2.7Vに接続。ただし $V_{DD} - V_{SS} \leq +5.5V$ 。両電源でグラウンドの代わりにVSSを使う場合は、データをEEMEMに書き込む際に、35mAの電流を26msの間、VSSに流すことができる必要があります。
11	A2	RDAC2のA端子。 $V_{SS} \leq V_{A2} \leq V_{DD}$
12	B2	RDAC2のB端子。 $V_{SS} \leq V_{B2} \leq V_{DD}$
13	W2	RDAC2のワイパー端子。 $V_{SS} \leq V_{W2} \leq V_{DD}$
14	SCL	シリアル入力レジスタのクロック・ピン。クロックの立上がりエッジで1ビットずつシフト入力。 $V_{SCL} \leq (V_{DD} + 0.3V)$ 。最小消費電力を最小化するために、SCLにプルアップ抵抗を接続することを推奨します。
15	DGND	デジタル・グラウンド。1点でシステム・アナログ・グラウンドに接続。
16	AD1	I ² Cデバイス・アドレス1。AD0とAD1により4個のAD5253/AD5254のアドレス指定が可能。
17	A3	RDAC3のA端子。 $V_{SS} \leq V_{A3} \leq V_{DD}$
18	B3	RDAC3のB端子。 $V_{SS} \leq V_{B3} \leq V_{DD}$
19	W3	RDAC3のW端子。 $V_{SS} \leq V_{W3} \leq V_{DD}$
20	VDD	正電源ピン。単電源では+2.7~+5Vに、両電源では±2.7Vに接続。ただし、 $V_{DD} - V_{SS} \leq 5.5V$ 。データをEEMEMに書き込む際に、35mAの電流を26msの間、VDDから流すことができる必要があります。

AD5253/AD5254

代表的な性能特性

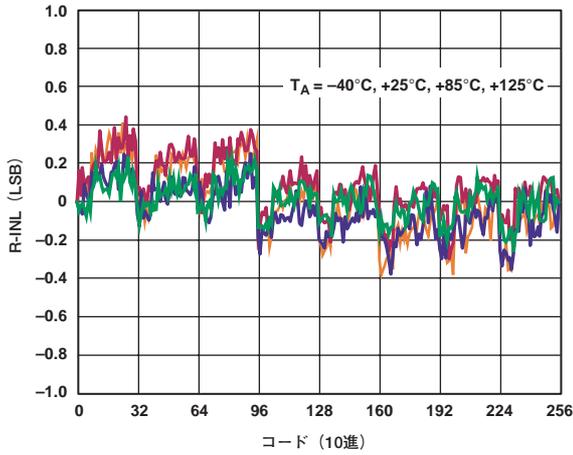


図3. コード対R-INL

03824-0-015

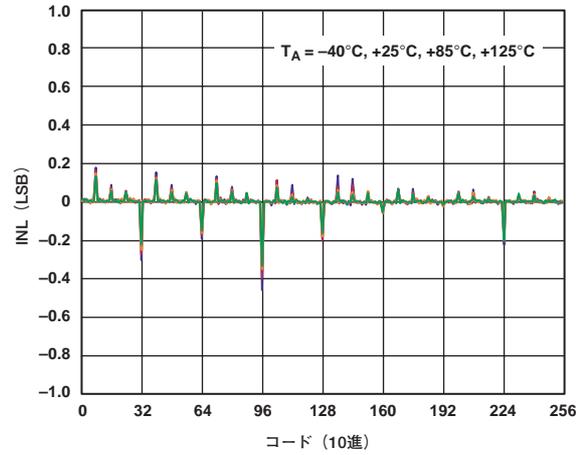


図6. コード対DNL

03824-0-018

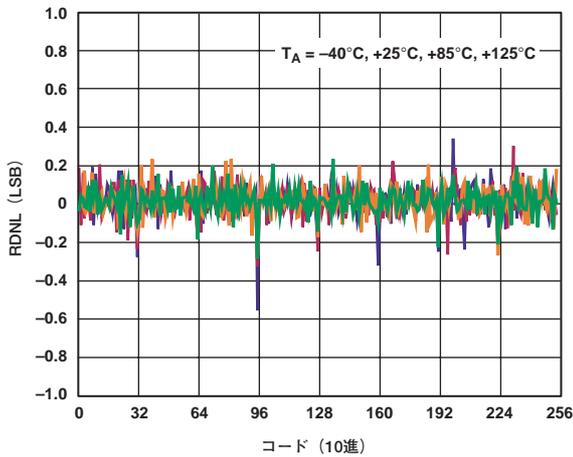


図4. コード対R-DNL

03824-0-016

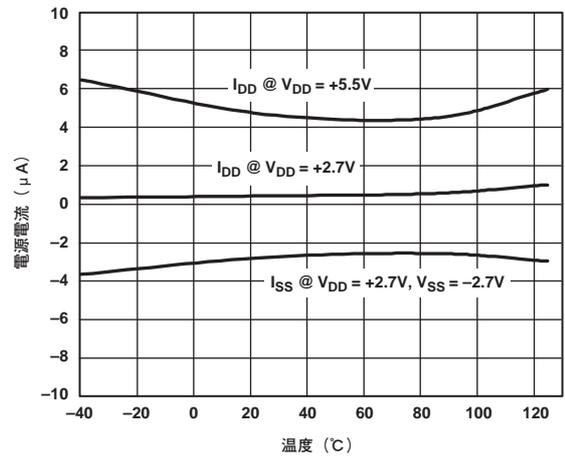


図7. 電源電流の温度特性

03824-0-019

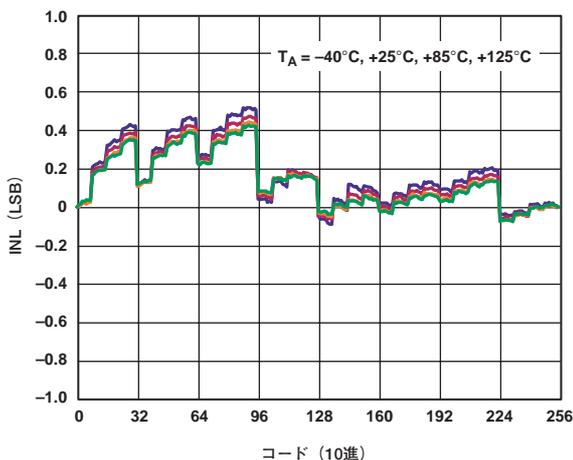


図5. コード対INL

03824-0-017

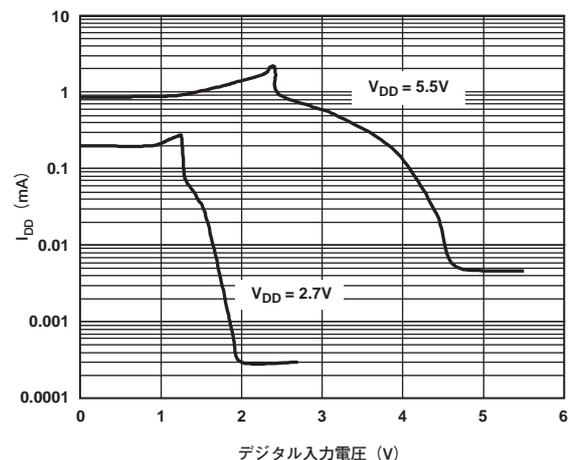


図8. デジタル入力電圧対電源電流 (TA = 25)

03824-0-020

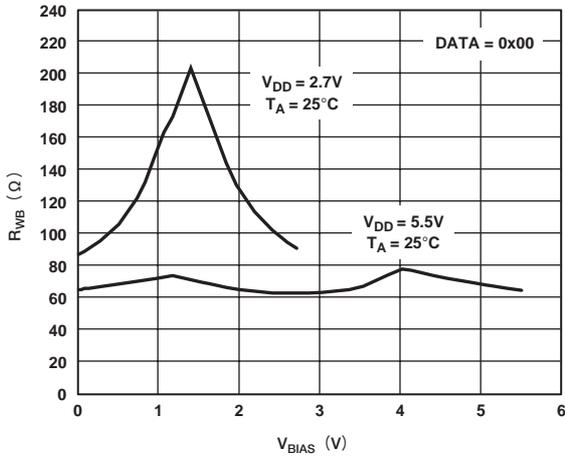


図9. V_{BIAS} 対ワイパー抵抗

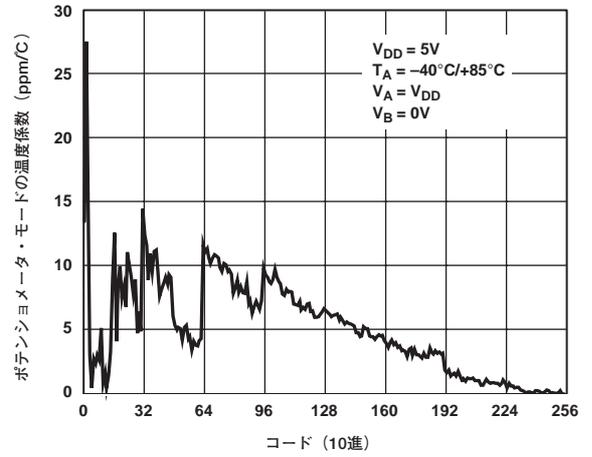


図12. コード対ポテンシオメータ・モードの温度係数 (V_{WB}/V_{WB}) $T \times 10^6$

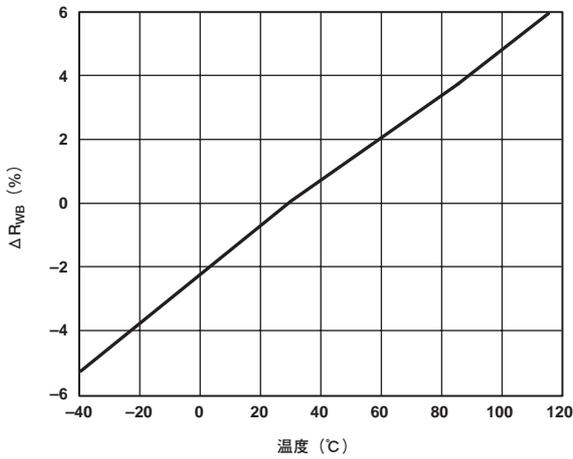


図10. R_{AB} 変化の温度特性

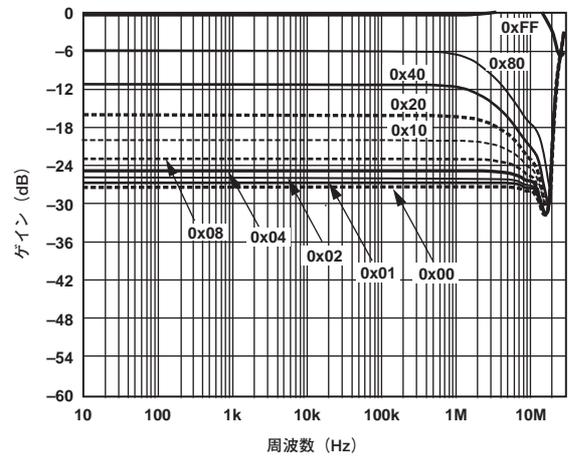


図13. ゲイン対周波数対コード ($R_{AB} = 1k$ 、 $T_A = 25$)

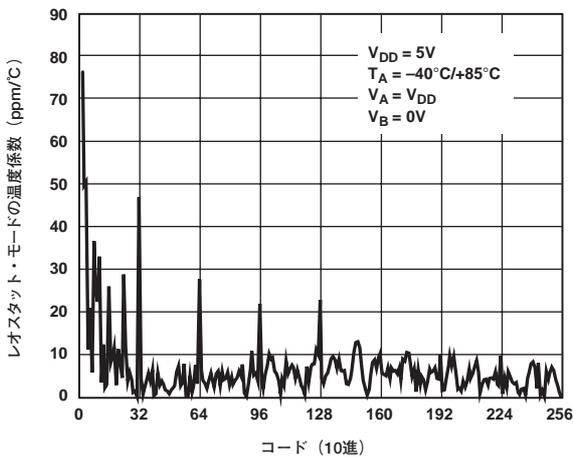


図11. コード対レオスタット・モードの温度係数 (R_{WB}/R_{WB}) $T \times 10^6$

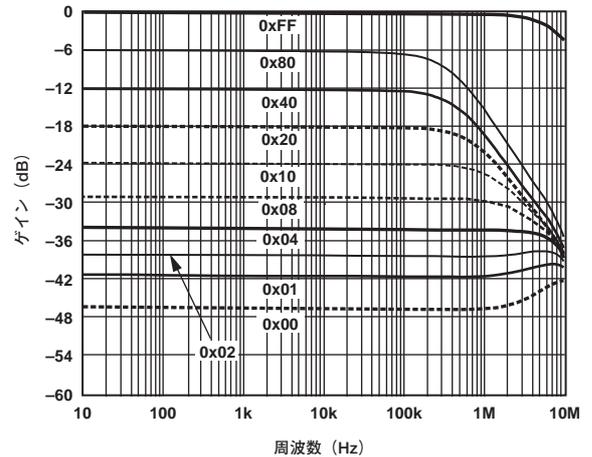


図14. ゲイン対周波数対コード ($R_{AB} = 10k$ 、 $T_A = 25$)

AD5253/AD5254

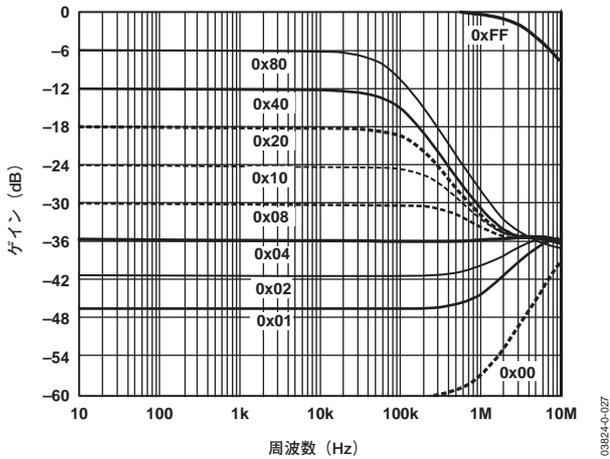


図15. ゲイン対周波数対コード($R_{AB} = 50k$, $T_A = 25$)

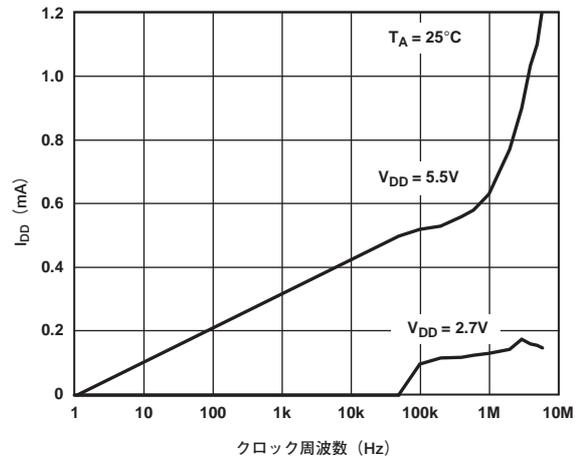


図18. デジタル入力クロック周波数対電源電流

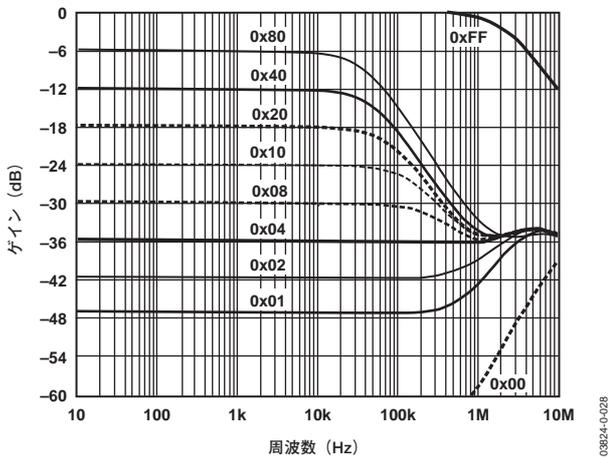


図16. ゲイン対周波数対コード($R_{AB} = 100k$, $T_A = 25$)

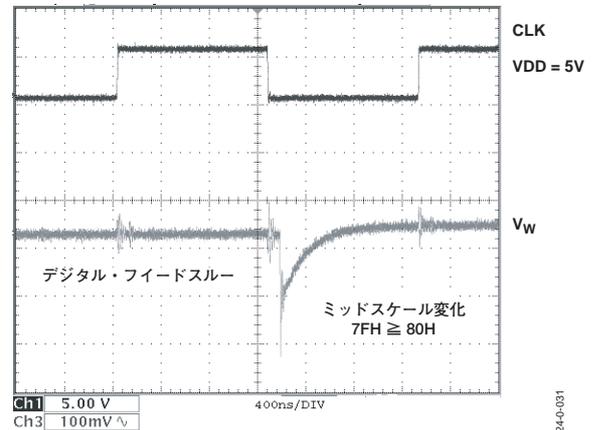


図19. クロック・フィードスルーとミッドスケール遷移グリッチ

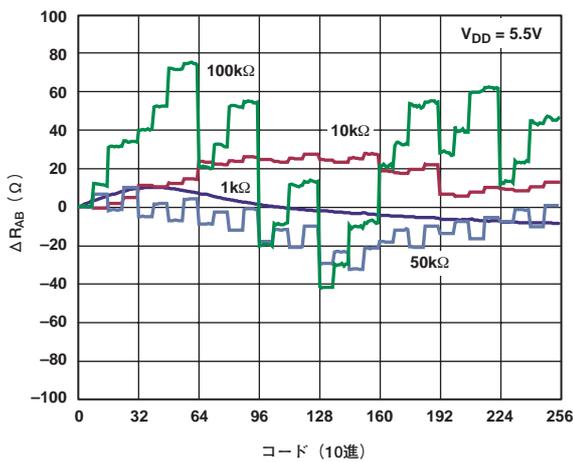


図17. R_{AB} 対コード($T_A = 25$)

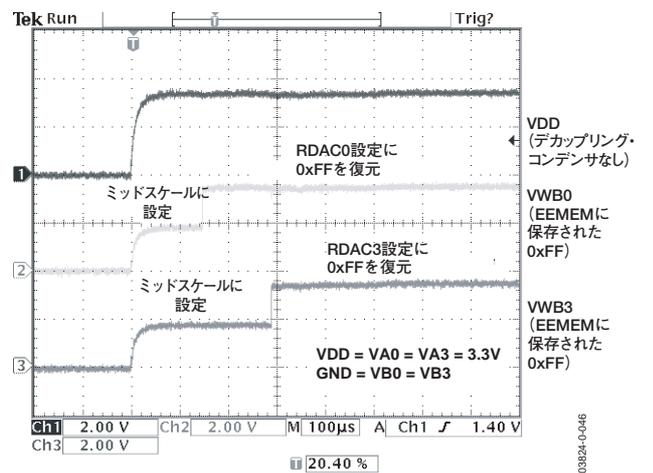


図20. RDAC0とRDAC3の $t_{EEMEM_RESTORE}$

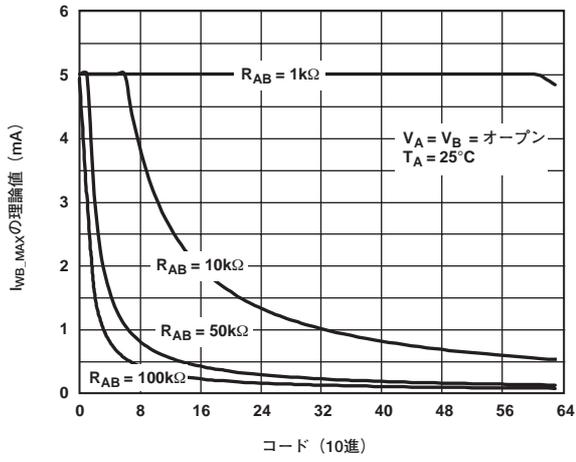


図21. コード対 I_{WB_MAX} (AD5253)

03824-0-033

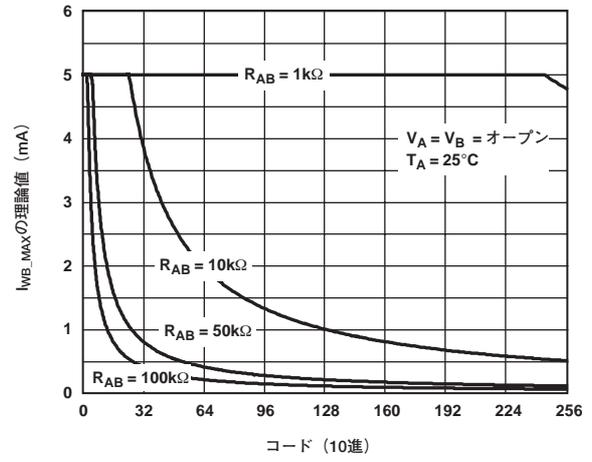


図22. コード対 I_{WB_MAX} (AD5254)

03824-0-034

I²Cインターフェース

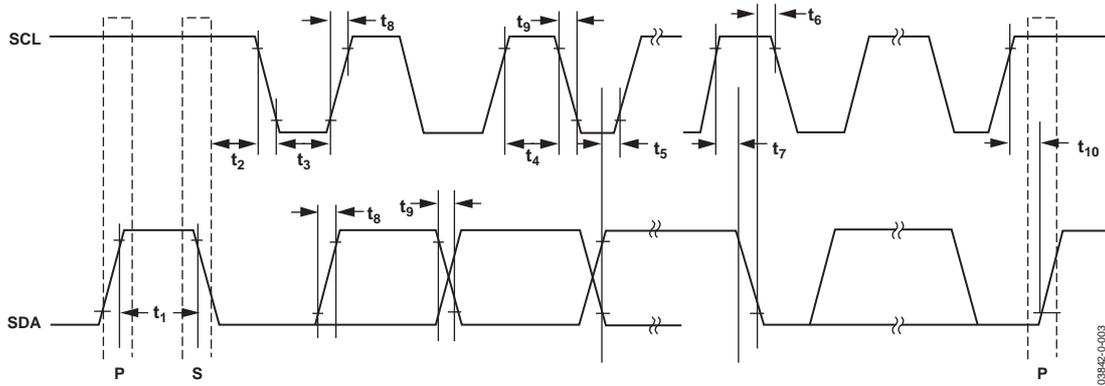


図23. I²Cインターフェースのタイミング図

I²Cインターフェースの概要

- マスターからスレーブへ
- スレーブからマスターへ

- S=開始条件
- P=停止条件
- A=アックノレッジ (SDAがローレベル)
- \bar{A} =ノー・アックノレッジ (SDAがハイレベル)
- R/\bar{W} =ハイレベルで読出しをイネーブ、ローレベルで書込みをイネーブ

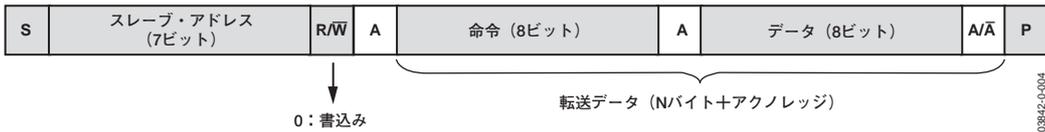


図24. I²C マスターによるスレーブへのデータの書込み

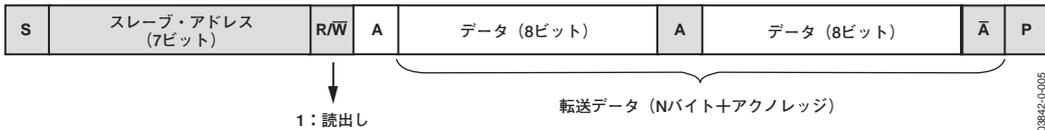


図25. I²C マスターによるスレーブからのデータの読出し

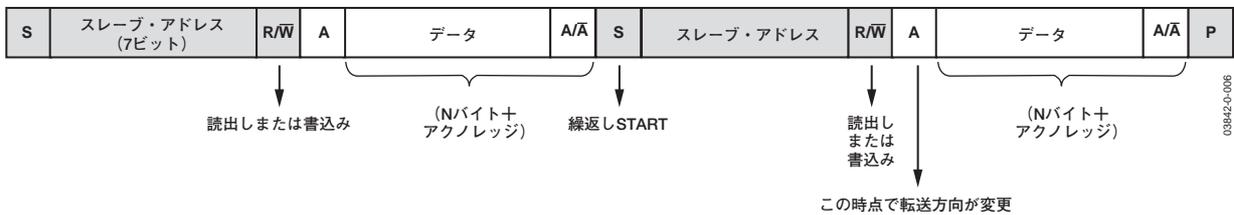


図26. I²C 書込み / 読出しの組み合わせ

I²Cインターフェースの詳細

- マスターからスレーブへ
- スレーブからマスターへ

S=開始条件

P=停止条件

A=アクノレッジ (SDAがローレベル)

\bar{A} =ノー・アクノレッジ (SDAがハイレベル)

AD1、AD0=I²Cデバイスのアドレス・ビット。AD1ピンとAD0ピンのロジック状態との一致が必要。

R/ \bar{W} =ロジック・ハイレベルで読出しイネーブル・ビット/ロジック・ローレベルで書き込みイネーブル・ビット

CMD/ \bar{REG} =ロジック・ハイレベルでコマンド・イネーブル・ビット/ロジック・ローレベルでレジスタ・アクセス・ビット

EE/ \bar{RDAC} =ロジック・ハイレベルでEEMEMレジスタ/ロジック・ローレベルでRDACレジスタ

A4、A3、A2、A1、A0=RDAC/EEMEMレジスタのアドレス

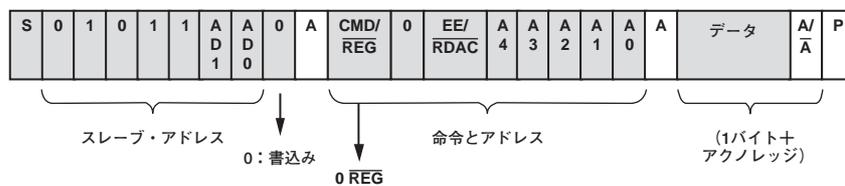


図27. シングル書き込みモード

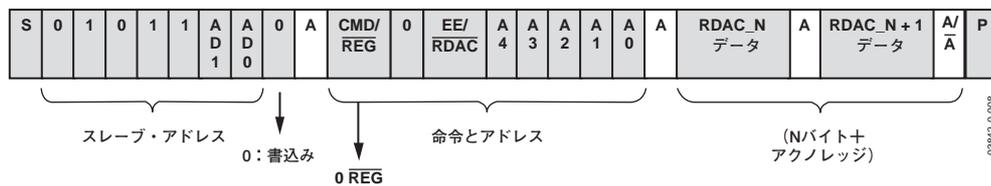


図28. 連続書き込みモード

表6. データバイト値をRDACレジスタに書き込む際のアドレス (R/ \bar{W} =0, CMD/ \bar{REG} =0, EE/ \bar{RDAC} =0)

A4	A3	A2	A1	A0	RDAC	データバイトの説明
0	0	0	0	0	RDAC0	6/8ビットのワイパー設定値 (AD5253の2ビットのMSBはX)
0	0	0	0	1	RDAC1	6/8ビットのワイパー設定値 (AD5253の2ビットのMSBはX)
0	0	0	1	0	RDAC2	6/8ビットのワイパー設定値 (AD5253の2ビットのMSBはX)
0	0	0	1	1	RDAC3	6/8ビットのワイパー設定値 (AD5253の2ビットのMSBはX)
0	0	1	0	0	予備	
:	:	:	:	:		
0	1	1	1	1	予備	

AD5253/AD5254

RDAC/EEMEMへの書込み

ワイパー・ポジションの設定にはRDACへの書込み動作が必要です。シングル書込み動作を図27に、連続書込み動作を図28に示します。連続書込み動作では、RDACを選択し、かつアドレスが0から開始される場合、先頭データバイトがRDAC0に、2番目のデータバイトがRDAC1に、3番目のデータバイトがRDAC2に、4番目のデータバイトがRDAC3に書き込まれます。この動作が8個のアドレス(4アドレスは未使用)に対して繰り返された後に、RDAC0に戻ります。アドレスが8個の有効アドレスのうちの任意のNから開始される場合は、先頭データがRDAC_Nへ、次のデータがRDAC_N+1へ、以下同様に書き込まれ、8個のアドレスが終了した後にRDAC0へ戻ります。RDACアドレスを表6に示します。

RDACワイパー設定値が特定のRDACレジスタによって制御されているのに対し、各RDACレジスタは不揮発性ワイパー保存機能を提供する特定のEEMEMメモリ・ロケーションに対応しています。このアドレスを表7に示します。シングル書込み動作と連続書込み動作もEEMEM書込み動作に適用されます。

EEMEM4~EEMEM15の12個の不揮発性メモリ・ロケーションが用意されており、ここに他の部品のメモリ・データ、ルックアップ・テーブル、システム識別情報などの12バイトの情報を書き込めます。

EEMEMレジスタに対する書込み動作では、内部書込みサイクルの間、PCインターフェースをディスエーブルにします。書込みサイクルの完了を調べるには、アクノレッジのポーリング(後述)が必要です。

RDAC/EEMEMからの読出し

AD5253/AD5254には、RDACまたはEEMEMの読出し動作が2種類あります。たとえば、前の動作ですでにアドレスRDAC0が選択されている場合、アドレスを指定せずにRDAC0~RDAC3の値を読み出す方法を図29に示します。アドレス0ではなくRDAC_Nがすでに選択されている場合は、リードバックがアドレスNから開始され、以下N+1……と続きます。

図30に、RDACまたはEEMEMに対するランダム読出し動作を示します。この動作では、まずダミー書込みコマンドを発行してRDACアドレス・ポインタを変更し、続いて新しいアドレス・ロケーションでRDAC読出し動作を実行することにより、読出し対象のRDACレジスタまたはEEMEMレジスタを指定できます。

表7. RDAC設定値とユーザ定義データをEEMEMレジスタに書き込む(保存する)際のアドレス (R/W = 0、CMD/REG = 0、EE/RDAC = 1)

A4	A3	A2	A1	A0	データバイトの説明
0	0	0	0	0	RDAC0設定値をEEMEM0に保存 ¹
0	0	0	0	1	RDAC1設定値をEEMEM1に保存 ¹
0	0	0	1	0	RDAC2設定値をEEMEM2に保存 ¹
0	0	0	1	1	RDAC3設定値をEEMEM3に保存 ¹
0	0	1	0	0	ユーザ・データをEEMEM4に保存
0	0	1	0	1	ユーザ・データをEEMEM5に保存
0	0	1	1	0	ユーザ・データをEEMEM6に保存
0	0	1	1	1	ユーザ・データをEEMEM7に保存
0	1	0	0	0	ユーザ・データをEEMEM8に保存
0	1	0	0	1	ユーザ・データをEEMEM9に保存
0	1	0	1	0	ユーザ・データをEEMEM10に保存
0	1	0	1	1	ユーザ・データをEEMEM11に保存
0	1	1	0	0	ユーザ・データをEEMEM12に保存
0	1	1	0	1	ユーザ・データをEEMEM13に保存
0	1	1	1	0	ユーザ・データをEEMEM14に保存
0	1	1	1	1	ユーザ・データをEEMEM15に保存

表8. RDAC設定値とユーザ・データをEEMEMから読み出す(復元する)際のアドレス (R/W = 1、CMD/REG = 0、EE/RDAC = 1)

A4	A3	A2	A1	A0	データバイトの説明
0	0	0	0	0	RDAC0設定値をEEMEM0から読み出す
0	0	0	0	1	RDAC1設定値をEEMEM1から読み出す
0	0	0	1	0	RDAC2設定値をEEMEM2から読み出す
0	0	0	1	1	RDAC3設定値をEEMEM3から読み出す
0	0	1	0	0	ユーザ・データをEEMEM4から読み出す
0	0	1	0	1	ユーザ・データをEEMEM5から読み出す
0	0	1	1	0	ユーザ・データをEEMEM6から読み出す
0	0	1	1	1	ユーザ・データをEEMEM7から読み出す
0	1	0	0	0	ユーザ・データをEEMEM8から読み出す
0	1	0	0	1	ユーザ・データをEEMEM9から読み出す
0	1	0	1	0	ユーザ・データをEEMEM10から読み出す
0	1	0	1	1	ユーザ・データをEEMEM11から読み出す
0	1	1	0	0	ユーザ・データをEEMEM12から読み出す
0	1	1	0	1	ユーザ・データをEEMEM13から読み出す
0	1	1	1	0	ユーザ・データをEEMEM14から読み出す
0	1	1	1	1	ユーザ・データをEEMEM15から読み出す

1. 現在のRDACワイパー設定に限らず、AD5253は64個、AD5254は256個から任意のRDAC設定値を、EEMEMに直接書き込むことができます。

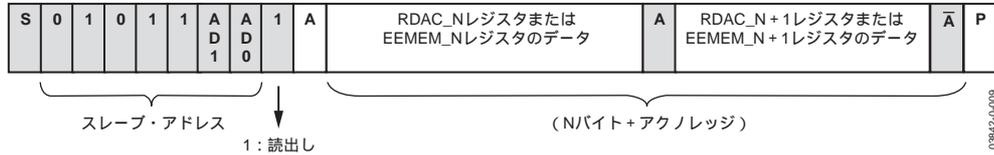


図29. RDACの現在の読出し。レジスタに保存した選択済みアドレスに限定。

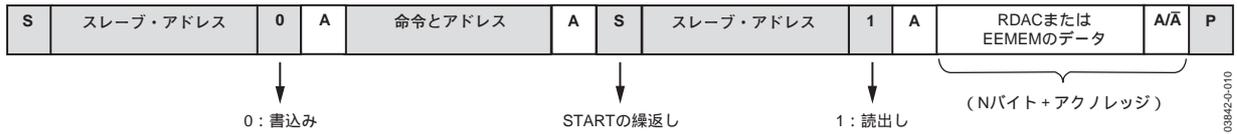


図30. RDACまたはEEMEMのランダム読出し

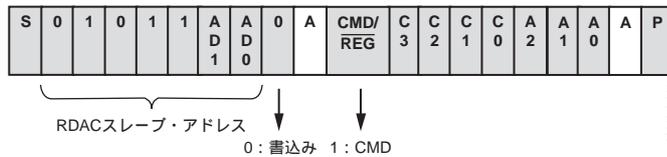
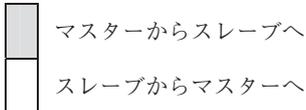


図31. RDAC クイック・コマンドによる書込み (ダミー書込み)



S=開始条件

P=停止条件

A=アクノレッジ (SDAがローレベル)

Ā=ノー・アクノレッジ (SDAがハイレベル)

AD1、AD0=I²Cデバイスのアドレス・ビット。AD1ピンとAD0ピンのロジック状態との一致が必要。

R/W=ロジック・ハイレベルで読出しイネーブル・ビット/ロジック・ローレベルで書込みイネーブル・ビット

CMD/REG=ロジック・ハイレベルでコマンド・イネーブル・ビット/ロジック・ローレベルでレジスタ・アクセス・ビット

C3、C2、C1、C0=コマンド・ビット

A2、A1、A0=RDAC/EEMEMレジスタのアドレス

表9. RDACとEEMEM間のインターフェースとRDAC操作のクイック・コマンド・ビット (CMD/REG = 1, A2 = 0)

C3	C2	C1	C0	コマンドの説明
0	0	0	0	NOP
0	0	0	1	EEMEM (A1, A0) を RDAC (A1, A0) に復元 ¹
0	0	1	0	RDAC (A1, A0) を EEMEM (A1, A0) に保存
0	0	1	1	RDAC (A1, A0) を 6dB デクリメント
0	1	0	0	すべての RDAC を 6dB デクリメント
0	1	0	1	RDAC (A1, A0) を 1ステップだけデクリメント
0	1	1	0	すべての RDAC を 1ステップだけデクリメント
0	1	1	1	リセットして、EEMEM をすべての RDAC に復元
1	0	0	0	RDAC (A1, A0) を 6dB インクリメント
1	0	0	1	すべての RDAC を 6dB インクリメント
1	0	1	0	RDAC (A1, A0) を 1ステップだけインクリメント
1	0	1	1	すべての RDAC を 1ステップだけインクリメント
1	1	0	0	予備
:	:	:	:	
1	1	1	1	予備

RDAC/EEMEM クイック・コマンド

AD5253/AD5254には12種類のクイック・コマンドがあり、RDACワイパー設定値の操作が容易に行え、さらにRDACとEEMEM間の保存機能と復元機能を実行できます。コマンド・フォーマットを図31に、コマンドの説明を表9に示します。

クイック・コマンドを使う際、3番目のバイトを指定する必要はありませんが、指定することは可能です。クイック・コマンドの「リセットして、EEMEMをすべてのRDACに復元」では、コマンドの終了を確認するためにアクノレッジのポーリングが必要です。

1. このコマンドは、デバイスを消費電力の大きいEEMEM読出し状態におきます。NOPコマンドを発行して、デバイスをアイドル状態に戻してください。

AD5253/AD5254

表10. 偏差値読出しのアドレス表 (CMD/REG = 0、EE/RDAC = 1、A4 = 1)

A4	A3	A2	A1	A0	データバイトの説明
1	1	0	0	0	RDAC0偏差値の符号と7ビット整数値 (読出し専用)
1	1	0	0	1	RDAC0偏差値の8ビット小数値 (読出し専用)
1	1	0	1	0	RDAC1偏差値の符号と7ビット整数値 (読出し専用)
1	1	0	1	1	RDAC1偏差値の8ビット小数値 (読出し専用)
1	1	1	0	0	RDAC2偏差値の符号と7ビット整数値 (読出し専用)
1	1	1	0	1	RDAC2偏差値の8ビット小数値 (読出し専用)
1	1	1	1	0	RDAC3偏差値の符号と7ビット整数値 (読出し専用)
1	1	1	1	1	RDAC3偏差値の8ビット小数値 (読出し専用)

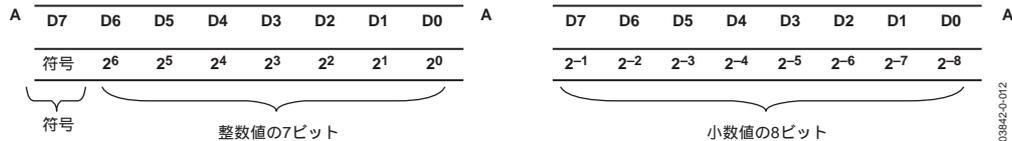


図32. 符号付き数値フォーマットで保存された偏差値フォーマットとビット・ポジションの説明 単位は%、データバイトのみ表示

読出し専用メモリに保存された R_{AB} 偏差値

AD5253/AD5254は、不揮発性メモリへの R_{AB} 偏差値保存機能(特許取得済み)を備えています。各チャンネルの偏差値は、出荷時にメモリに保存されており、いつでも読み出すことができます。 R_{AB} コード全体の平均値である偏差値が保存されているため(図32)、 R_{AB} を正確に予測できます。この機能は、高精度レオスタット・モード、または絶対抵抗値がわかっていなければならないオープン・ループ・アプリケーションで効果的です。

偏差値は読出し専用メモリに格納されており、単位はパーセントで表します。この偏差値は16ビット長の符号付きバイナリでコーディングされており、2つのメモリ・ロケーションに格納されています(表10)。偏差値のデータ・フォーマットは、符号付きバイナリ・フォーマットであり、その例を図32に示します。8データビットの最初のメモリ・ロケーションでは、MSBが符号(0=+および1=-)に、下位7ビットが偏差値の整数部分に割り当てられています。2番目のメモリ・ロケーションでは、8ビットの全データビットが偏差値の小数部分に割り当てられています。表8と図32に示すように、たとえば、定格 $R_{AB}=10k\Omega$ として、アドレス11000からのデータ・リードバック値が0001 1100で、アドレス11001からのデータ・リードバック値が0000 1111である場合、RDAC0の偏差値は次のように計算されます。

MSB: 0 = +

次の7ビット: 001 1100 = 28

次の8ビット: 0000 1111 = $15 \times 2^{-8} = 0.06$

偏差値 = +28.06% となり、

$R_{AB_ACTUAL} = 12.806k\Omega$

EEMEMの書込み—アクノレッジのポーリング

EEMEMレジスタに対する各書込み動作の後に、内部書込みサイクルが開始します。デバイスのI²Cインターフェースはディスエーブルになります。内部書込みサイクルの完了とI²Cインターフェースのイネーブルを確認するために、インターフェースのポーリングを実行できます。I²Cインターフェースのポーリングは、開始条件を送り、続いてスレーブ・アドレス+書込みビットを送信することにより実行できます。I²CインターフェースがACKで応答すれば、書込みサイクルが完了し、インターフェースは次の動作に進むことが可能です。そうでないときは、I²Cインターフェースのポーリングを成功するまで繰り返すことができます。コマンド2とコマンド7でも、アクノレッジのポーリングが必要です。

EEMEM書込み保護機能

EEMEMの書込み後に \overline{WP} ピンをロジック・ローレベルに設定すると、メモリとRDACレジスタに対する書込み動作を防止できます。このモードでは、EEMEMとRDACの読出し動作は通常通り行えます。書込み保護がイネーブルになっていても、コマンド1(EEMEMからRDACへの復元)とコマンド7(リセット)は通常通りに機能し、RDAC設定値をEEMEMからRDACレジスタに設定できます。

I²C互換の2線式シリアル・バス

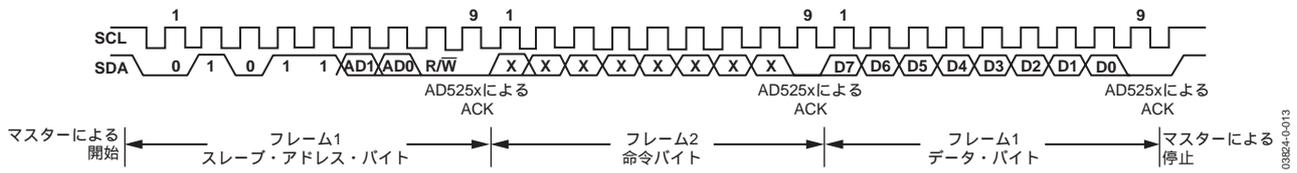


図33. 一般的なI²C書き込みパターン

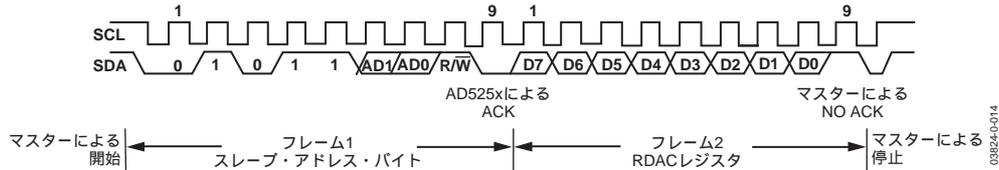


図34. 一般的なI²C読み出しパターン

AD5253/AD5254の先頭バイトは、スレーブ・アドレス・バイトになり(図24および図25を参照)、7ビットのスレーブ・アドレスとR/Wビットです。スレーブ・アドレスの上位5ビットは01011で、それに続く2ビットは、AD1ピンとAD0ピンの状態により決定されます。AD1とAD0により、最大4個のAD5253/AD5254を1つのバスに接続できます。2線式I²Cシリアル・バス・プロトコルは次のように動作します。

AD5253/AD5254はI²C互換シリアル・バス経由で制御することができ、このバスにスレーブ・デバイスとして接続できます。2線式I²Cシリアル・バス・プロトコルを次に説明します(図33および図34を参照)。

1. マスターは、SCLがハイレベルのときにSDAをハイレベルからローレベルに引き込み開始条件を確立することによって、データ転送を開始します(図33)。次のバイトはスレーブ・アドレス・バイトで、01011として定義されたスレーブ・アドレスの5ビットのMSBから構成されます。次の2ビットはAD1とAD0で、I²Cデバイスのアドレス・ビットを表します。AD1ビットとAD0ビットの状態に応じて、4個のAD5253/AD5254を同じバス上でアドレス指定できます。最後のLSBはR/Wビットで、スレーブ・デバイスに対するデータの読み出しまたは書き込みを指定します。

送信対象アドレスに対応するアドレスを持つスレーブは9番目のクロック・パルス(アクノレッジ・ビット)中に、SDAラインをローレベルにプルすることによって応答します。この段階で、選択されたデバイスがシリアル・レジスタへのデータの書き込みまたはシリアル・レジスタからの読み出しを待つ間、バス上の他のデバイスはすべてアイドル状態を維持します。

2. 書き込みモードでは(EEMEMからRDACレジスタへの復元の場合を除く)、スレーブ・アドレス・バイトの後ろに命令バイトが1バイト続きます。命令バイトのMSBはCMD/REGです。MSB=1でコマンド命令バイトのCMDがイネーブルになり、MSB=0で一般レジスタへの書き込みがイネーブルになります。命令バイトの3番目のビットはEE/RDACで、MSB=0、すなわち一般書き込みモードでのみ「真」になります。EEはEEMEMレジスタを、REGはRDACレジスタをイネーブルにします。下位5ビット(A4~A0)は、EEMEMおよびRDACレジスタのアドレスを指定します(図27および図28を参照)。MSB=1のとき、すなわちCMDモードのとき、MSBに続く4ビットはC3~C0で、12種類の定義済みのEEMEM制御とクイック・コマンドに対応します。予備コマンドも4つあります。下位3ビット(A2, A1, A0)は、4チャンネルのRDACアドレスを指定します(図31を参照)。命令バイトをアクノレッジした後の、書き込みモードの最後のバイトはデータバイトになります。データは、9個のクロック・パルス(8ビットのデータと、それに続くアクノレッジ・ビット)でシリアル・バス上を伝送します。SDAライン上の遷移はSCLのローレベル区間で発生し、SCLのハイレベル区間は安定している必要があります(図33)。もう1つの読み出し方法であるランダム読み出しを図30に示します。

3. 現在の読み出しモードでは、RDAC0データバイトがスレーブ・アドレス・バイトのアクノレッジの直後に続きます。アクノレッジの後ろにRDAC1、RDAC2……が続きます(書き込みモードでは少し異なり、RDAC3データを表す最後の8ビットのデータの後ろにはノー・アクノレッジ・ビットが続きます)。同様に、SDAライン上の遷移はSCLのローレベル区間で発生し、SCLのハイレベル区間は安定している必要があります(図34)。もう1つの読み出し方法であるランダム読み出しを図30に示します。

4. 全データビットの読み出しまたは書き込みが終了すると、マスターにより停止条件が確立されます。停止条件は、SCLのハイレベル中にSDAラインがローレベルからハイレベルへ遷移することとして定義されます。書き込みモードでは、マスターが10番目のクロック・パルスでSDAラインをハイレベルにして、停止条件を確立します(図33)。読み出しモードでは、マスターは9番目のクロック・パルスでノー・アクノレッジを発行します(SDAラインはハイレベルを維持)。その後、マスターは10番目のクロック・パルスの前にSDAラインをローレベルにし、クロック・パルスがハイレベルになると停止条件を確立します(図34)。

AD5253/AD5254

動作原理

AD5253/AD5254は、直線的な64/256抵抗ステップの調節が可能な1kΩ、10kΩ、50kΩ、100kΩの4チャンネル・デジタル・ポテンショメータです。AD5253/AD5254は、抵抗設定値とユーザ定義データをEEMEMレジスタに保存するダブルゲートCMOS EEPROM技術を採用しています。EEMEMは、電源がないときでも設定値を保持する不揮発性メモリです。RDACのワイパー設定値は、デバイスのパワーアップ時に不揮発性メモリ内の設定値から復元され、さらに動作中、いつでも復元できます。

AD5253/AD5254の抵抗ワイパー・ポジションは、RDACレジスタ値により決定されます。RDACレジスタはスクラッチパッド・レジスタのように動作するため、抵抗設定値の変更回数には制限がありません。RDACレジスタ値は、デバイスのシリアルI²Cインターフェース経由で変更できます。データワードのフォーマットとRDACレジスタをプログラムするためのコマンドについては、I²Cインターフェースの項で説明します。

4つのRDACレジスタは、対応するEEMEMメモリ・ロケーションを持っており、メモリ・ロケーションが抵抗ワイパー・ポジション設定値の不揮発性記憶機能を提供します。AD5253/AD5254には、RDACレジスタ値に対応するEEMEMメモリ・ロケーションに保存するコマンドが備わっています。後続のパワーオン・シーケンスで、保存された値がRDACレジスタに自動的にロードされます。

EEMEM書き込み動作がイネーブルになるたびに、デバイスは内蔵のチャージ・ポンプを起動し、EEMEMセルのゲート・バイアス電圧を高いレベルに押し上げます。この動作により、EEMEMレジスタ内の現在の値が消去され、新しい値の保存が可能になります。データをEEMEMレジスタに保存するとき、約26msの間35mAの電流が必要です。チャージ・ポンプが動作するため、EEMEM書き込み動作中はすべてのRDACチャンネルにノイズがカップリングする可能性があります。

パワーアップ時または動作時のEEMEM復元時間は約300μsです。パワーアップ時のEEMEMリフレッシュ時間は、V_{DD}が最終値に到達する時間に依存することに注意してください。したがって、電源電圧デカップリング・コンデンサがあると、パワーアップ時のEEMEM復元時間に制約を与えます。図20に、パワーアップ・プロファイルを示します。図では、V_{DD}にデカップリング・コンデンサを接続せず、V_{DD}はデジタル信号と一緒に与えられています。デバイスはRDACをミッドスケール値にリセットした後に、EEMEMの値を復元します。

さらに、消費電流を小さくするため、コマンド1を使ってEEMEM設定値をRDACに復元した直後にNOPコマンド0を発行する必要があります。ユーザ・データをEEMEMから直接読み出すときは、同様なNOPコマンドの実行は不要です。

AD5253/AD5254は、RDACレジスタとEEMEMメモリとの間のデータ転送に加えて、プログラミングを可能にする他のショートカット・コマンドも提供しています(表11を参照)。

表11. AD5253/AD5254のクイック・コマンド

コマンド	説明
0	NOP
1	EEMEMの内容をRDACに復元。消費電力を小さくするために、このコマンドの直後にNOPを発行する必要があります。
2	RDACレジスタの設定値をEEMEMに保存
3	RDACを6dBだけデクリメント(データビットを右にシフト)
4	すべてのRDACを6dBだけデクリメント(すべてのデータビットを右にシフト)
5	RDACを1ステップだけデクリメント
6	すべてのRDACを1ステップだけデクリメント
7	EEMEMの内容をすべてのRDACに設定
8	RDACを6dBだけインクリメント(データビットを左にシフト)
9	すべてのRDACを6dBだけインクリメント(すべてのデータビットを左にシフト)
10	RDACを1ステップだけインクリメント
11	すべてのRDACを1ステップだけインクリメント
12~15	予備

直線的なインクリメント・コマンドとデクリメント・コマンド

インクリメントおよびデクリメント・コマンド(#10、#11、#5、#6)は、連続したステップ調節アプリケーションに便利です。これらのコマンドにより、AD5253/AD5254にはコントローラからインクリメント・コマンドまたはデクリメント・コマンドを送信するだけで済むため、マイクロコントローラのソフトウェア・コーディングが簡単になります。調節は、1個のRDACまたは4個すべてのRDACに対して行うことができます。

±6dB調節(ワイパー設定を2倍または1/2倍)

AD5253/AD5254では、レジスタ値を左/右にシフトすることにより、RDACのワイパー・ポジションを±6dBインクリメント/デクリメント調節することができます。コマンド3、4、8、9を使うと、ワイパー・ポジションを6dBステップで同期または非同期にインクリメントまたはデクリメントできます。

ワイパー・ポジションを+6dBインクリメントするとRDACレジスタ値が2倍になり、-6dBデクリメントするとレジスタ値が1/2倍になります。内部的に、AD5253/AD5254はシフトレジスタを使ってビットを左か右にシフトし、±6dBのインクリメントまたはデクリメントを実現します。調節の最大値は、ゼロスケールからのインクリメントで9ステップ、フルスケールからのデクリメントで8ステップです。この機能は、さまざまなオーディオ/ビデオ・レベルの調節、特に小さな調節より大きな調節に敏感な、人の視覚応答での白色LED輝度の設定に便利です。

デジタル入出力の構成

SDAは、正常な通信にプルアップ抵抗を必要とするオープン・ドレインMOSFETを使ったデジタル入出力です。これに対して、SCLと \overline{WP} はプルアップ抵抗を使うデジタル入力です。このプルアップ抵抗の使用は、駆動信号が V_{DD} より低いときのMOSFETのクロス導通を最小化するのに推奨されます。SCLと \overline{WP} にはESD保護ダイオードが付いています(図35と図36を参照)。

書き込み保護機能を使わない場合には、 \overline{WP} はプルアップ抵抗なしで V_{DD} に接続しておくことができます。 \overline{WP} をフローティング状態のままにしておくと、内部電流源が \overline{WP} をローレベルにプルダウンして書き込み保護機能をイネーブルにします。デバイスのプログラミングを頻繁に行わないアプリケーションでは、工場出荷時のワнтаム・プログラミングの後、またはオンボードのプルダウン抵抗を使わないフィールド・キャリブレーションの後に、デフォルトで書き込み保護を有効にしておくことができます。これらすべての入力に保護ダイオードが付いているので、ダイオードの順方向バイアスを防止するため、信号レベルを V_{DD} より上げないようにしてください。

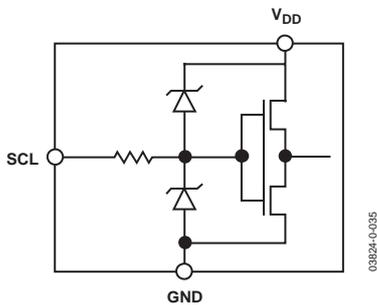


図35. SCLのデジタル入力

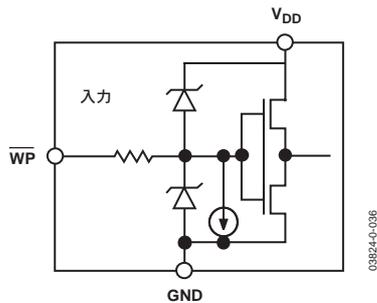


図36. \overline{WP} デジタル入力の等価回路

1本のバスに複数デバイスを接続

AD5253/AD5254には2本のアドレッシング・ピンAD1とAD0があり、1本のI²Cバス上で最大4個のAD5253/AD5254を動作させることができます。これを実現するには、最初に各デバイスでAD1とAD0の状態を定義しておく必要があります。一例を表12と図37に示します。I²Cのプログラミングでは、各デバイスにはアドレス指定のために異なるスレーブ・アドレス—01011 (AD1) (AD0)—が発行されます。

表12. 複数デバイスのアドレス指定

AD1	AD0	アドレス指定されるデバイス
0	0	U1
0	1	U2
1	0	U3
1	1	U4

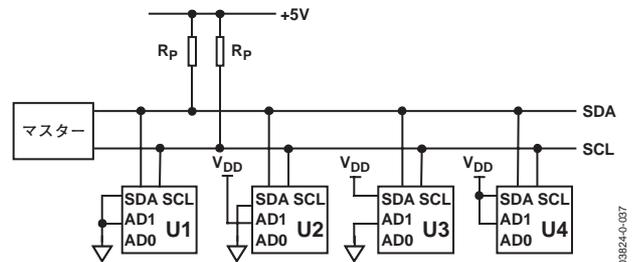


図37. 1本のバスに複数のAD5253/AD5254を接続

パワー・アンプのバイアスにデジタル・ポテンシオメータのアレイを必要とするような無線基地局のスマート・アンテナ・システムでは、追加のデコーダ、スイッチ、I/Oバスを使って多数のAD5253/AD5254をアドレス指定できます(図38を参照)。たとえば、合計16個のデバイスと通信するには、4つのデコーダと16セットの組み合わせスイッチが必要です(図36では4セットを表示)。2本のI/Oバスは4個の2×4デコーダの共通入力として機能し、各組み合わせで4つの出力セットを選択します。図38に示すように4つの組み合わせスイッチの出力セットはそれぞれ異なるため、スレーブ・アドレスを01011 (AD1) (AD0)と定義した正しいI²Cプログラミングで特定のデバイスをアドレス指定できます。この動作により、2個のデコーダの入力状態が変化しない限り、16個のデバイスの中から1個をアドレス指定できます。特定のデバイスの動作が完了した後は、デコーダの入力を変更できます。

AD5253/AD5254

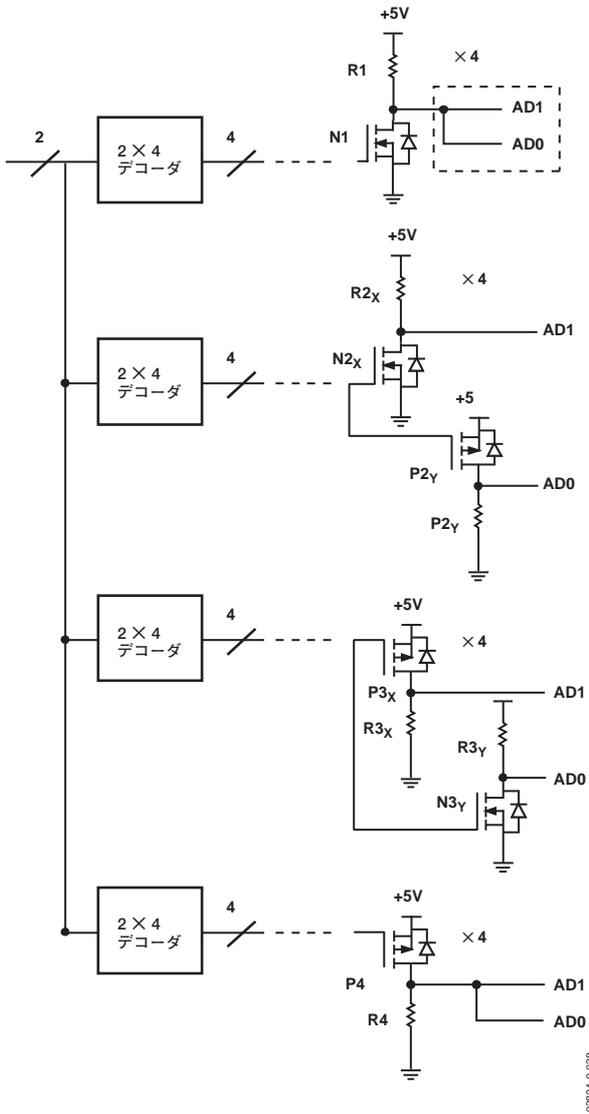


図38. 4個のデバイス (AD1 = 0、AD0 = 0)

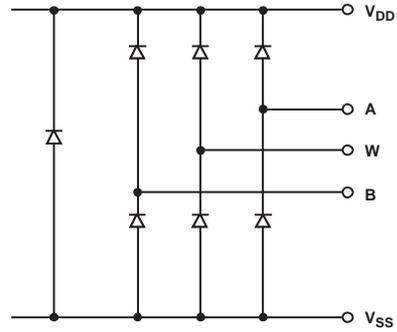


図39. V_{DD} と V_{SS} によって設定された最大端子電圧

パワーアップおよびパワーダウン・シーケンス

ESD保護ダイオードが端子A、B、Wでの電圧コンプライアンスを制限するため(図39)、端子A、B、Wに電圧を加える前に V_{DD}/V_{SS} に先に電源を供給することが重要です。そうしないと、ダイオードに順方向バイアスがかけられることによって、意図せずに V_{DD}/V_{SS} に電源が接続されて、回路の他の部分に影響を与えることがあります。同様に、 V_{DD}/V_{SS} は最後に電源を切る必要があります。理想的なパワーアップ・シーケンスは、GND、 V_{DD} 、 V_{SS} 、デジタル入力、 $V_A/V_B/V_W$ の順序です。 V_{DD}/V_{SS} 投入後であれば、 V_A 、 V_B 、 V_W 、デジタル入力の順は重要ではありません。

PCレイアウトと電源のバイアス

最小リード長のコンパクトなレイアウト設計にすることが重要です。入力までのリード線は、可能な限り最短で真っ直ぐにします。グラウンド・パスの抵抗とインダクタンスは小さくする必要があります。

同様に、高品質なコンデンサで電源をバイパスすることも重要です。ESRの小さい1~10 μ Fのタンタル・コンデンサまたは電解コンデンサも電源に接続し、過渡障害を抑え、かつ低周波リップルを除去する必要があります。図40に、AD5253/AD5254の基本的な電源バイパス構成を示します。

端子電圧の動作範囲

AD5253/AD5254はESD保護ダイオードを内蔵する設計で、ダイオードも端子の動作電圧に制限を与えます。A、B、Wの各端子では、正信号が V_{DD} を超えると順方向にバイアスされたダイオードによってクランプされます。同様に、A、B、Wの各端子で負信号が V_{SS} を下回るとクランプされます(図39を参照)。実際には、 V_{AB} 、 V_{WA} 、 V_{WB} は $V_{DD} \sim V_{SS}$ 間電圧より高い電圧で動作させないようにする必要がありますが、 V_{AB} 、 V_{WA} 、 V_{WB} は極性の制約はありません。

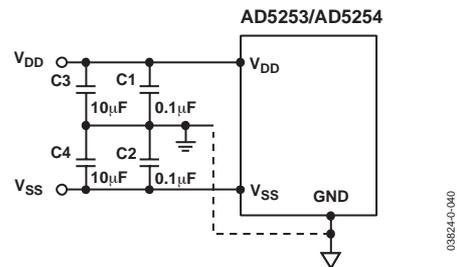


図40. 電源のバイパス

AD5253/AD5254のグラウンド・ピンは、主にデジタル・グラウンド基準として使われます。デジタル・グラウンド・バウンスを最小にするため、デジタル・グラウンドとアナログ・グラウンドは1か所でリモート結合してください(図40)。

デジタル・ポテンシオメータ動作

RDACの構造は、機械的ポテンシオメータの性能をエミュレートするように設計されています。RDACは、抵抗アレイに対してワイパー接続として機能するアナログ・スイッチのアレイが付いた一連の抵抗セグメントを内蔵しています。ポイント数は、デバイスの分解能です。たとえば、AD5253/AD5254は64/256の等価抵抗 R_S を持つ64/256個の接続ポイントをエミュレートし、1.5%/0.4%以上の分解能を提供します。図41は、RDACの1チャンネル分を構成する3つの端子の間の等価接続図です。スイッチ SW_A と SW_B は常にオンですが、データビットからデコードされた設定に応じて、スイッチ $SW(0) \sim SW(2^N-1)$ のうちの1つが一度に1回オンになります。スイッチは理想的ではないため、75Ωのワイパー抵抗(R_W)を持っています。ワイパー抵抗は電源電圧と温度の関数です。電源電圧が低いほど、温度が高いほど、ワイパー抵抗は大きくなります。出力抵抗の正確な予測が必要なアプリケーションでは、ワイパー抵抗の動作を考慮することが重要です。

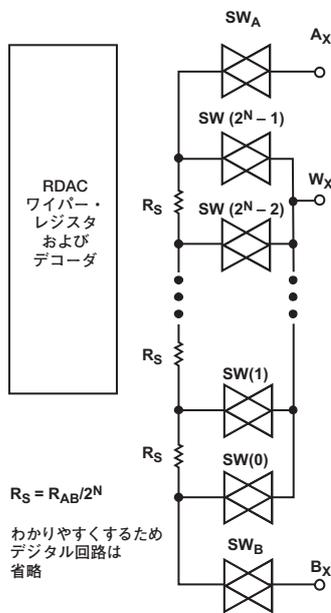


図41. 等価なRDAC構造

プログラマブルなレオスタット(可変抵抗器)動作

W-B端子間またはW-A端子間を可変抵抗として使う場合、未使用端子は開放のままにするか、Wに短絡できます。この動作がレオスタット・モードと呼ばれます(図42を参照)。抵抗偏差値の範囲は±20%です。

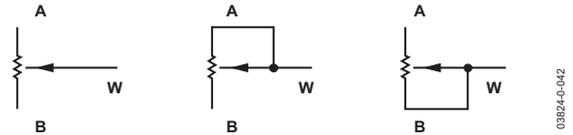


図42. レオスタット・モードの構成

AD5253/AD5254の公称抵抗は64/256個の接点を持ち、ワイパー端子とB端子によってアクセスされます。RDACレジスタ内の6/8ビットのデータワードがデコードされ、64/256通りの設定のうちの1つを選択します。ワイパーの最初の接続は、データ0x00のB端子から始まります。このB端子接続は、公称抵抗には関係なくワイパー導通抵抗 $R_W=75\Omega$ を持っています。2番目の接続(AD5253 10kΩ製品)は最初のタップ・ポイントであり、ここではデータ0x01に対して $R_{WB}=231\Omega$ [$R_{WB}=R_{AB}/64+R_W=156\Omega+75\Omega$]になり、以下同様に続きます。各LSBデータ値の増加により、ワイパーは抵抗ラダーを上を移動し、最後のタップ・ポイント $R_{WB}=9893\Omega$ に到達するまで移動します。等価RDAC回路の簡略図は図41を参照してください。

WとBの間のデジタル・プログラム出力抵抗を決定する一般式は、次のようになります。

$$R_{WB}(D) = (D/64) \times R_{AB} + 75\Omega \quad (AD5253) \quad (1)$$

$$R_{WB}(D) = (D/256) \times R_{AB} + 75\Omega \quad (AD5254) \quad (2)$$

ここで、DはRDACラッチに保持されている等価的な10進数で、 R_{AB} は公称の端子間抵抗です。

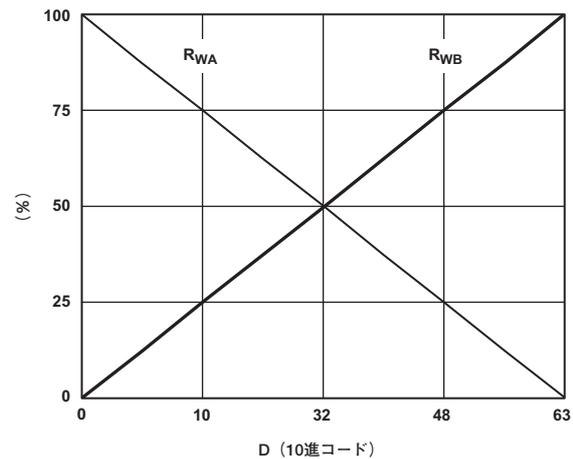


図43. 10進コード対AD5253の $R_{WA}(D)$ および $R_{WB}(D)$

AD5253/AD5254

たとえば、表13に示す R_{WB} 値はAD5253 10k Ω 製品上にあります。

表13. R_{WB} 対コード： $R_{AB} = 10k$ 、A端子 = オープン

D (DEC)	$R_{WB}(\Omega)$	出力状態
63	9918	フルスケール
32	5075	ミッドスケール
1	231	1 LSB
0	75	ゼロスケール (ワイパー抵抗)

ゼロスケール状態では、有限なワイパー抵抗75 Ω があることに注意してください。性能低下または内部スイッチの接点の破壊を防止するため、この状態でのWとBとの間の電流レベルが、合計抵抗1k Ω に対しては連続 $\pm 5mA$ を、パルスに対しては $\pm 20mA$ を超えないように注意してください。

機械的ポテンシオメータと同様に、ワイパーWと端子Aとの間にあるRDACの抵抗も、デジタル制御された相補抵抗 R_{WA} を発生します。これらの端子を使うときは、B端子をオープンにしておくことができます。 R_{WA} 抵抗値の設定は最大抵抗値から開始され、ラッチにロードされたデータの値が大きくなると、小さくなります(図41を参照)。この動作の一般式は次のようになります。

$$R_{WA}(D) = [(64 - D)/64] \times R_{AB} + 75 \Omega \quad (AD5253) \quad (3)$$

$$R_{WA}(D) = [(256 - D)/256] \times R_{AB} + 75 \Omega \quad (AD5254) \quad (4)$$

表14. R_{WA} 対コード：AD5253、 $R_{AB} = 10k$ 、B端子 = オープン

D (DEC)	$R_{WA}(\Omega)$	出力状態
63	231	フルスケール
32	5075	ミッドスケール
1	9918	1 LSB
0	10075	ゼロスケール

R_{AB} のチャンネル間マッチングの代表的な分布は、デバイス内で約 $\pm 0.15\%$ 以内です。これに対して、デバイス間マッチングはプロセス・ロットに依存し、 $\pm 20\%$ の偏差を持ちます。

プログラマブルなポテンシオメータ動作

3つの端子すべてを使用する動作はポテンシオメータ・モードと呼ばれ、最も一般的な構成は電圧デバイダ動作です(図44を参照)。

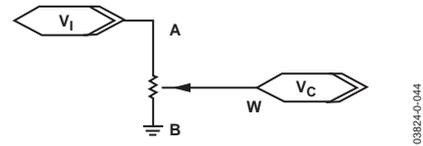


図44. ポテンシオメータ・モードの構成

ワイパー抵抗を無視すると、伝達関数は簡単です。

$$V_W = \frac{D}{64} \times V_{AB} + V_B \quad (AD5253) \quad (5)$$

$$V_W = \frac{D}{256} \times V_{AB} + V_B \quad (AD5254) \quad (6)$$

ワイパー抵抗の影響を含む正確な計算では、次の結果が得られます。

$$V_W(D) = \frac{\frac{D}{2^N} R_{AB} + R_W}{R_{AB} + 2R_W} V_A \quad (7)$$

ここで、 2^N はステップ数です。偏差値が大きいレオスタット・モード動作とは異なり、ポテンシオメータ・モード動作は R_W 項による誤差が比較的小さい、ほぼ比例関数である $D/2^N$ が得られます。したがって、偏差値の影響はほとんど相殺されます。同様に、比例調節においても、温度係数の影響が50ppm/ $^{\circ}C$ に減少します。ただし、コードが小さく R_W が支配的になる場合は除きます。

ポテンシオメータ・モード動作には、オペアンプ入力や帰還抵抗ネットワーク、その他の電圧スケールリングなどのアプリケーションが含まれます。A、W、Bの各端子は $|V_A|$ 、 $|V_W|$ 、 $|V_B|$ が V_{DD} と V_{SS} 間の電圧を超えない限り、入力端子または出力端子として機能することができます。

アプリケーション

RGB LED LCDバックライト・コントローラ

大電力 (>1W) のRGB LEDは効率とコストが劇的に改善されたため、近い将来、ハイエンドLCDパネルのバックライト光源としてCCFL (冷陰極蛍光ランプ) に置き換わると思われます。従来型のLEDとは異なり、大電力LEDは2~4Vの順方向電圧を持ち、最大輝度では350mA以上を消費します。LED輝度は導通電流に比例しますが、順方向電圧には比例しません。特定の色の輝度を上げるため複数のLEDを直列に接続できます。また、並列接続では均一な輝度が得られます。たとえば、3個の赤色LEDの直列接続では、平均6~12Vの電圧ヘッドルームが必要ですが、回路動作には電流制御が必要です。図45に、デジタル・ポテンシオメータAD5254、ブースト・レギュレータ、オペアンプ、パワーMOSFETを使った大電力RGB LEDコントローラを示します。

ADP1610 (図45のU2) は調節可能なブースト・レギュレータで、AD5254のRDAC3で出力を調節しています。この出力は正常動作のためには高く設定する必要がありますが、消費電力を節約するには小さくする必要があります。ADP1610の1.2Vバンドギャップ・リファレンスはバッファされて、AD5254のRDAC0~RDAC2と抵抗R2~R4によって設定される分圧器にリファレンス・レベルを提供します。たとえば、AD5254のRDAC0を調節することで、検出抵抗 R_R の両端に必要な電圧を出力します。U2の出力を正しく設定すると、オペアンプU3AとパワーMOSFET N1は、ループ電流を安定化させることができます。検出抵抗と赤色LEDを流れる電流は次式で求められます。

$$I_R = \frac{V_{RR}}{R_R} \quad (8)$$

R8は発振防止のために必要です。

256レベルの電流/輝度の調節に加えて、PWM信号をU3の \overline{SD} ピンに入力して、さらに細かい輝度分解能の実現または電力効率の改善を行うことができます。

AD5253/AD5254

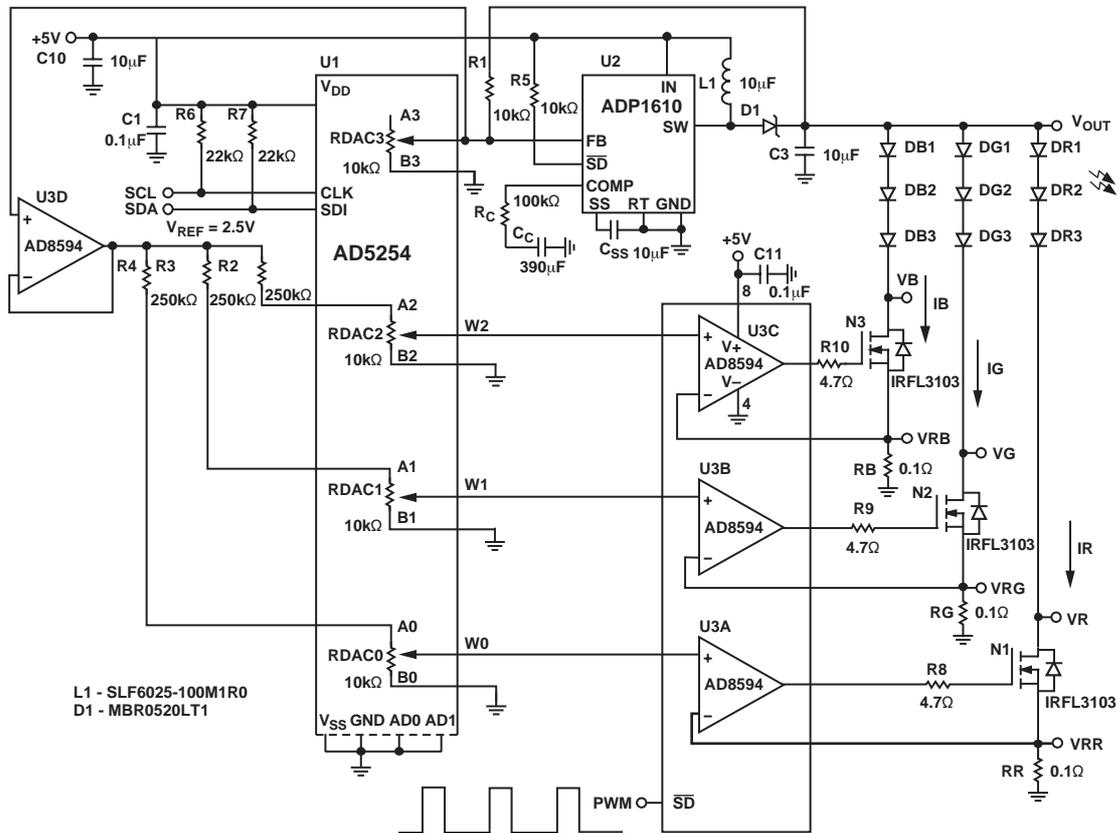
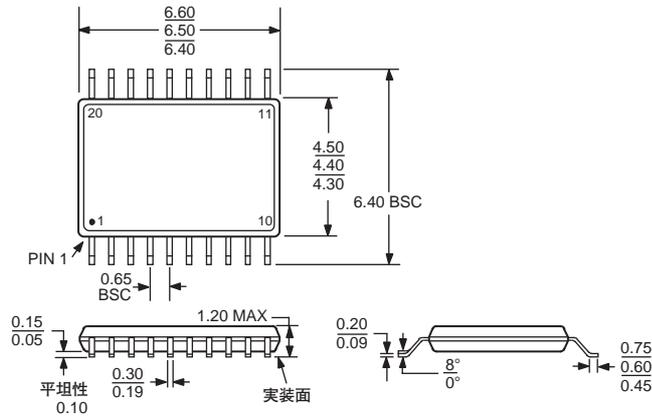


図45. デジタル・ポテンショメータ・ベースのRGB LEDコントローラ

外形寸法



JEDEC規格MO-153ACに準拠

図46. 20ピン薄型シュリンクSOP [TSSOP]
(RU-20)
寸法単位: mm

オーダー・ガイド

製品モデル	ステップ	R _{AB} (kΩ)	温度範囲	パッケージ	パッケージ・オプション	個数／リール
AD5253BRU1	64	1	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	75
AD5253BRU1-RL7	64	1	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	1,000
AD5253BRU10	64	10	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	75
AD5253BRU10-RL7	64	10	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	1,000
AD5253BRU50	64	50	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	75
AD5253BRU50-RL7	64	50	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	1,000
AD5253BRU100	64	100	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	75
AD5253BRU100-RL7	64	100	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	1,000
AD5253EVAL	64	10		評価用ボード		1
AD5254BRU1	256	1	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	75
AD5254BRU1-RL7	256	1	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	1,000
AD5254BRU10	256	10	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	75
AD5254BRU10-RL7	256	10	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	1,000
AD5254BRU50	256	50	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	75
AD5254BRU50-RL7	256	50	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	1,000
AD5254BRU100	256	100	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	75
AD5254BRU100-RL7	256	100	-40 ~ +85°C	薄型シュリンクSOP (TSSOP)	RU-20	1,000
AD5254EVAL	256	10		評価用ボード		1

ノート

アナログ・デバイセズ社またはその二次ライセンスを受けた関連会社からライセンスの対象となるI²Cコンポーネントを購入した場合、購入者にはこれらのコンポーネントをI²Cシステムで使用するフィリップス社のI²Cの特許権に基づくライセンスが許諾されます。ただし、フィリップス社が規定するI²C規格仕様に準拠したシステムが必要です。