

特長

128ポジション
 エンド・ツー・エンド抵抗：5kΩ、10kΩ、50kΩ、100kΩ
 超小型のSC70-6 (2mm×2.1mm) パッケージ
 I²C[®]互換のインターフェース
 ワイパー・レジスタの完全読み出し／書き込み
 ミッドスケールへのパワーオン・プリセット
 単電源：2.7～5.5V
 低温度係数：45ppm/°C
 低消費電力：I_{DD}=3μA (typ)
 広範囲の動作温度：-40～+125°C
 評価用ボードあり

アプリケーション

新規設計での機械式ポテンシオメータの代替品
 圧力センサー、温度センサー、位置センサー、化学センサー、
 光センサーのトランスデューサ調整
 RFアンプのバイアス用
 LCDの輝度調整とコントラスト調整
 カー・エレクトロニクスの調整
 ゲイン制御とオフセット調整

概要

AD5247は、128ポジションの調整アプリケーション向けの2mm×2.1mmという小型パッケージ・ソリューションとなっています。この製品には、機械式ポテンシオメータや可変抵抗器と同じ電子調整機能があります。4つのエンド・ツー・エンド抵抗値(5kΩ、10kΩ、50kΩ、100kΩ)を持つ低温度係数デバイスとして、高い精度と安定性を備えた可変抵抗調整に最適です。

I²C互換のデジタル・インターフェースによって、ワイパー設定の制御のほか、現在のワイパー・レジスタ制御ワードの読み出しも可能です。ワイパーと固定抵抗の片側ピンとの間の抵抗は、RDAC¹ラッチに転送したデジタル・コードに対して直線的に変化します。

2.7～5.5Vの電源で動作し、3μAしか消費しないAD5247は、バッテリー駆動のポータブル・アプリケーションに最適です。

機能ブロック図

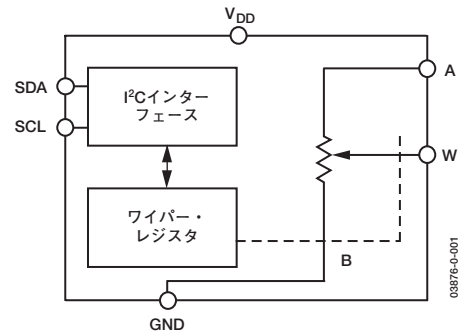


図1

¹ 注：本文書では、デジタル・ポテンシオメータ、VR、RDACの語を同じ意味で使用しています。

AD5247

目次

| | | | |
|---|----|--------------------------|----|
| 電気的特性—5k Ω バージョン..... | 3 | 双方向インターフェースのレベル・シフト..... | 15 |
| 電気的特性—10k Ω 、50k Ω 、100k Ω バージョン..... | 4 | ESD保護..... | 15 |
| タイミング特性—5k Ω 、10k Ω 、50k Ω 、100k Ω バージョン..... | 5 | 端子電圧の動作範囲..... | 15 |
| 絶対最大定格..... | 6 | 最大動作電流..... | 15 |
| 代表的な性能特性..... | 7 | パワーアップ・シーケンス..... | 15 |
| テスト回路..... | 11 | レイアウトと電源のバイパス..... | 16 |
| I ² Cインターフェース..... | 12 | 抵抗設定を保持するための一定バイアス..... | 16 |
| 動作..... | 13 | 評価用ボード..... | 16 |
| 可変抵抗のプログラミング..... | 13 | ピン配置と機能の説明..... | 17 |
| ポテンシオメータ・デバイダのプログラミング..... | 14 | 外形寸法..... | 18 |
| I ² C互換の2線式シリアル・バス..... | 14 | オーダー・ガイド..... | 18 |

改定履歴

リビジョン0：初版

電气的特性—5kΩバージョン

表1. 特に指定のない限り、 $V_{DD}=5V\pm 10\%$ または $3V\pm 10\%$ 、 $V_A=+V_{DD}$ 、 $-40^\circ C < T_A < +125^\circ C$

| パラメータ | 記号 | 条件 | Min | Typ ¹ | Max | 単位 |
|----------------------------|--------------------------|---|------|------------------|------------|-----------------|
| DC特性—レオスタット (可変抵抗器)・モード | | | | | | |
| 抵抗の微分非直線性 ² | R-DNL | R_{WB} 、 V_A =接続なし | -1.5 | ± 0.1 | +1.5 | LSB |
| 抵抗の積分非直線性 ² | R-INL | R_{WB} 、 V_A =接続なし | -4 | ± 0.75 | +4 | LSB |
| 公称抵抗値誤差 ³ | ΔR_{AB} | | -30 | | +30 | % |
| 抵抗温度係数 | $\Delta R_{AB}/\Delta T$ | $V_A=V_{DD}$ 、ワイパー=接続なし | | 45 | | ppm/ $^\circ C$ |
| R_{WB} | R_{WB} | コード=0x00 | | 75 | 300 | Ω |
| DC特性—ポテンシオメータ・ デバイダ・モード | | | | | | |
| 微分非直線性 ⁴ | DNL | | -1 | ± 0.1 | +1 | LSB |
| 積分非直線性 ⁴ | INL | | -1 | ± 0.2 | +1 | LSB |
| 分圧器温度係数 | $\Delta V_W/\Delta T$ | コード=0x40 | | 15 | | ppm/ $^\circ C$ |
| フルスケール誤差 | V_{WFSE} | コード=0x7F | -3 | -2 | 0 | LSB |
| ゼロスケール誤差 | V_{WZSE} | コード=0x00 | 0 | +1 | +2 | LSB |
| 抵抗端子 | | | | | | |
| 電圧範囲 ⁵ | $V_{B,W}$ | | GND | | V_{DD} | V |
| 容量 ⁶ A | C_A | f=1MHz、GNDに対して測定 コード=0x40 | | 45 | | pF |
| 容量 ⁵ W | C_W | f=1MHz、GNDに対して測定 コード=0x40 | | 60 | | pF |
| コモン・モード・リーク電流 | I_{CM} | $V_A=V_{DD}/2$ | | 1 | | nA |
| デジタル入出力 | | | | | | |
| 入力ロジック・ハイレベル | V_{IH} | $V_{DD}=5V$ | 2.4 | | | V |
| 入力ロジック・ローレベル | V_{IL} | $V_{DD}=5V$ | | | 0.8 | V |
| 入力ロジック・ハイレベル | V_{IH} | $V_{DD}=3V$ | 2.1 | | | V |
| 入力ロジック・ローレベル | V_{IL} | $V_{DD}=3V$ | | | 0.6 | V |
| 入力電流 | I_{IL} | $V_{IN}=0V$ または $5V$ | | | ± 1 | μA |
| 入力容量 ⁶ | C_{IL} | | | 5 | | pF |
| 電源 | | | | | | |
| 電源電圧範囲 | $V_{DD\ RANGE}$ | | 2.7 | | 5.5 | V |
| 電源電流 | I_{DD} | $V_{IH}=5V$ または $V_{IL}=0V$ | | 3 | 8 | μA |
| 消費電力 ⁷ | P_{DISS} | $V_{IH}=5V$ または $V_{IL}=0V$ 、 $V_{DD}=5V$ | | | 40 | μW |
| 電源電圧変動感度 | PSSR | $V_{DD}=5V\pm 10\%$ 、 コード=ミッドスケール | | ± 0.003 | ± 0.05 | %/% |
| ダイナミック特性 ^{6, 8} | | | | | | |
| 帯域幅-3dB | BW_5K | $R_{AB}=5k\Omega$ 、コード=0x40 | | 1.2 | | MHz |
| 全高調波歪み (THD) | THD _W | $V_A=1V_{rms}$ 、 $V_B=0V$ 、f=1kHz | | 0.05 | | % |
| V_W セトリング・タイム | t_S | $V_A=5V$ 、 $\pm 1LSB$ 誤差帯域 | | 1 | | μs |
| 抵抗器ノイズ電圧密度 | e_{N_WB} | $R_{WB}=2.5k\Omega$ 、 $R_S=0\Omega$ | | 6 | | nV/\sqrt{Hz} |

¹ Typ値は+25 $^\circ C$ 、 $V_{DD}=5V$ における平均的な値です。² 抵抗器ポジション非直線性誤差R-INLは、ワイパー・ポジションの最大抵抗と最小抵抗の間で測定した理想値からの偏差です。R-DNLは、連続するタップ・ポジション間での理想値からの相対的なステップ変化を測定した値です。本デバイスは単調増加性が保証されています。³ $V_A=V_{DD}$ 、ワイパー (V_W) =接続なし。⁴ INLとDNLは、電圧出力D/Aコンバータと同様にRDACをポテンシオメータ・デバイダとして構成し、 V_W で測定した値です。 $V_A=V_{DD}$ 、 $V_B=0V$ です。 $\pm 1LSB$ (max) というDNL仕様限界は、保証された単調増加性の動作条件です。⁵ 抵抗器の端子AとWとは、相互に極性に対する制限がありません。⁶ これらの仕様については出荷テストを行っていませんが、設計により保証しています。⁷ P_{DISS} は ($I_{DD}\times V_{DD}$) から計算した値です。CMOSロジック・レベル入力によって、消費電力が最小になります。⁸ すべてのダイナミック特性は、 $V_{DD}=5V$ におけるものです。

AD5247

電気的特性—10kΩ、50kΩ、100kΩバージョン

表2. 特に指定のない限り、 $V_{DD}=5V\pm 10\%$ または $3V\pm 10\%$ 、 $V_A=V_{DD}$ 、 $-40^\circ C < T_A < +125^\circ C$

| パラメータ | 記号 | 条件 | Min | Typ ¹ | Max | 単位 |
|--------------------------------------|--------------------------|---|-----|------------------|----------|--------|
| DC特性—レオスタット (可変抵抗器)・モード | | | | | | |
| 抵抗の微分非直線性 ² | R-DNL | R_{WB} 、 V_A =接続なし | -1 | ±0.1 | +1 | LSB |
| 抵抗の積分非直線性 ² | R-INL | R_{WB} 、 V_A =接続なし | -2 | ±0.25 | +2 | LSB |
| 公称抵抗値誤差 ³ | ΔR_{AB} | | -20 | | +20 | % |
| 抵抗温度係数 | $\Delta R_{AB}/\Delta T$ | $V_A=V_{DD}$ 、ワイパー=接続なし | | 45 | | ppm/°C |
| R_{WB} | R_{WB} | コード=0x00 | | 75 | 300 | Ω |
| DC特性—ポテンシオメータ・ デバイダ・モード | | | | | | |
| 微分非直線性 ⁴ | DNL | | -1 | ±0.1 | +1 | LSB |
| 積分非直線性 ⁴ | INL | | -1 | ±0.2 | +1 | LSB |
| 分圧器温度係数 | $\Delta V_w/\Delta T$ | コード=0x40 | | 15 | | ppm/°C |
| フルスケール誤差 (50kΩ、100kΩ) | V_{WFSE} | コード=0x7F | -1 | -1 | 0 | LSB |
| ゼロスケール誤差 (50kΩ、100kΩ) | V_{WZSE} | コード=0x00 | 0 | +0.4 | +1 | LSB |
| フルスケール誤差 (10kΩ) | V_{WFSE} | コード=0x7F | -2 | -0.5 | 0 | LSB |
| ゼロスケール誤差 (10kΩ) | V_{WZSE} | コード=0x00 | 0 | +0.5 | +1 | LSB |
| 抵抗端子 | | | | | | |
| 電圧範囲 ⁵ | $V_{A, W}$ | | GND | | V_{DD} | V |
| 容量 ⁶ A | C_A | f=1MHz、GNDに対して測定 コード=0x40 | | 45 | | pF |
| 容量 ⁶ W | C_W | f=1MHz、GNDに対して測定 コード=0x40 | | 60 | | pF |
| コモン・モード・リーク電流 | I_{CM} | $V_A=V_{DD}/2$ | | 1 | | nA |
| デジタル入出力 | | | | | | |
| 入力ロジック・ハイレベル | V_{IH} | $V_{DD}=5V$ | 2.4 | | | V |
| 入力ロジック・ローレベル | V_{IL} | $V_{DD}=5V$ | | | 0.8 | V |
| 入力ロジック・ハイレベル | V_{IH} | $V_{DD}=3V$ | 2.1 | | | V |
| 入力ロジック・ローレベル | V_{IL} | $V_{DD}=3V$ | | | 0.6 | V |
| 入力電流 | I_{IL} | $V_{IN}=0V$ または $5V$ | | | ±1 | μA |
| 入力容量 ⁶ | C_{IL} | | | 5 | | pF |
| 電源 | | | | | | |
| 電源電圧範囲 | $V_{DD\ RANGE}$ | | 2.7 | | 5.5 | V |
| 電源電流 | I_{DD} | $V_{IH}=5V$ または $V_{IL}=0V$ | | 3 | 8 | μA |
| 消費電力 ⁷ | P_{DISS} | $V_{IH}=5V$ または $V_{IL}=0V$ 、 $V_{DD}=5V$ | | | 40 | μW |
| 電源電圧変動感度 | PSSR | $V_{DD}=+5V\pm 10\%$ 、 コード=ミッドスケール | | ±0.01 | ±0.02 | %/% |
| ダイナミック特性^{6, 8} | | | | | | |
| 帯域幅-3dB | BW | $R_{AB}=10k\Omega/50k\Omega/100k\Omega$ 、 コード=0x40 | | 600/100/40 | | kHz |
| 全高調波歪み (THD) | THD _w | $V_A=1V_{rms}$ 、f=1kHz、 $R_{AB}=10k\Omega$ | | 0.05 | | % |
| V_w セトリング・タイム (10kΩ/50kΩ/100kΩ) | t_s | $V_A=5V$ 、±1LSB誤差帯域 | | 2 | | μs |
| 抵抗器ノイズ電圧密度 | e_{N_WB} | $R_{WB}=5k\Omega$ 、 $R_S=0$ | | 9 | | nV/√Hz |

¹ Typ値は+25°C、 $V_{DD}=5V$ における平均的な値です。

² 抵抗器ポジション非直線性誤差R-INLは、ワイパー・ポジションの最大抵抗と最小抵抗の間で測定した理想値からの偏差です。R-DNLは、連続するタップ・ポジション間での理想値からの相対的なステップ変化を測定した値です。本デバイスは単調増加性が保証されています。

³ $V_A=V_{DD}$ 、ワイパー (V_w) =接続なし。

⁴ INLとDNLは、電圧出力D/Aコンバータと同様にRDACをポテンシオメータ・デバイダとして構成し、 V_w で測定した値です。 $V_A=V_{DD}$ 、 $V_B=0V$ です。±1LSB (max) というDNL仕様限界は、保証された単調増加性の動作条件です。

⁵ 抵抗器の端子AとWは、相互に極性に対する制限がありません。

⁶ これらの仕様については出荷テストを行っていませんが、設計により保証しています。

⁷ P_{DISS} は ($I_{DD}\times V_{DD}$) から計算した値です。CMOSロジック・レベル入力によって、消費電力が最小になります。

⁸ すべてのダイナミック特性は、 $V_{DD}=5V$ におけるものです。

タイミング特性—5kΩ、10kΩ、50kΩ、100kΩバージョン

表3. 特に指定のない限り、 $V_{DD}=5V\pm 10\%$ または $3V\pm 10\%$ 、 $V_A=V_{DD}$ 、 $-40^\circ\text{C}<T_A<+125^\circ\text{C}$

| パラメータ | 記号 | 条件 | Min | Typ ¹ | Max | 単位 |
|---|-----------|---------------------------|-----|------------------|-----|---------------|
| I²Cインターフェース・タイミング特性^{2, 3} (仕様は全製品に適用) | | | | | | |
| SCLクロック周波数 | f_{SCL} | | | | 400 | kHz |
| t_{BUF} (STOPとSTART間のバス・フリー・タイム) | t_1 | この期間の後、最初のクロック・パルスが生成されます | 1.3 | | | μs |
| $t_{HD,STA}$ (ホールド・タイム (反復START)) | t_2 | | 0.6 | | | μs |
| t_{LOW} (SCLクロックのロー期間) | t_3 | | 1.3 | | | μs |
| t_{HIGH} (SCLクロックのハイ期間) | t_4 | | 0.6 | | 50 | μs |
| $t_{SU,STA}$ (反復START条件のセットアップ・タイム) | t_5 | | 0.6 | | | μs |
| $t_{HD,DAT}$ (データ・ホールド・タイム) | t_6 | | | | 0.9 | μs |
| $t_{SU,DAT}$ (データ・セットアップ・タイム) | t_7 | | | 100 | | ns |
| t_F (SDA信号とSCL信号の立下がり時間) | t_8 | | | | 300 | ns |
| t_R (SDA信号とSCL信号の立上がり時間) | t_9 | | | | 300 | ns |
| $t_{SU,STO}$ (STOP条件のセットアップ・タイム) | t_{10} | | | 0.6 | | μs |

¹ Typ値は+25°C、 $V_{DD}=5V$ における平均的な値です。

² これらの仕様については出荷テストを行っていませんが、設計により保証しています。

³ 測定値の位置については、タイミング図 (図31、図32、図33) を参照してください。

AD5247

絶対最大定格

表4. 特に指定のない限り、 $T_A=25^\circ\text{C}$ ¹

| パラメータ | 値 |
|--|---------------------------------------|
| GNDに対する V_{DD} | $-0.3 \sim +7\text{V}$ |
| GNDに対する V_A 、 V_W | V_{DD} |
| 端子電流、 $A_x \sim B_x$ 、 $A_x \sim W_x$ 、 $B_x \sim W_x$ | |
| 断続 ² | $\pm 20\text{mA}$ |
| 連続 | $\pm 5\text{mA}$ |
| GNDに対するデジタル入出力電圧 | $0\text{V} \sim V_{DD} + 0.3\text{V}$ |
| 動作温度範囲 | $-40 \sim +125^\circ\text{C}$ |
| 最大ジャンクション温度 (T_{JMAX}) | 150°C |
| 保存温度 | $-65 \sim +150^\circ\text{C}$ |
| ピン温度 (ハンダ処理、10秒) | 300°C |
| 熱抵抗 ³ θ_{JA} : SC70-6 | $340^\circ\text{C}/\text{W}$ |

¹ 絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作に関するセクションに記載されている規定値以上でのデバイス動作を定めたものではありません。長時間デバイスを絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

² 最大端子電流は、スイッチの最大処理電流、パッケージの最大消費電力、さらにA、B、Wのうち任意の2端子間における所定抵抗での最大印加電圧によって制約されます。

³ パッケージ消費電力 $= (T_{JMAX} - T_A) / \theta_{JA}$

注意

ESD (静電放電) の影響を受けやすいデバイスです。人体や試験機器には4000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



代表的な性能特性

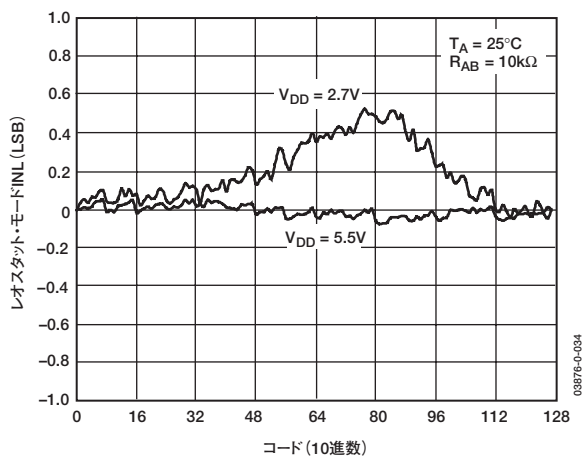


図2. R-INL 対 コード 対 電源電圧

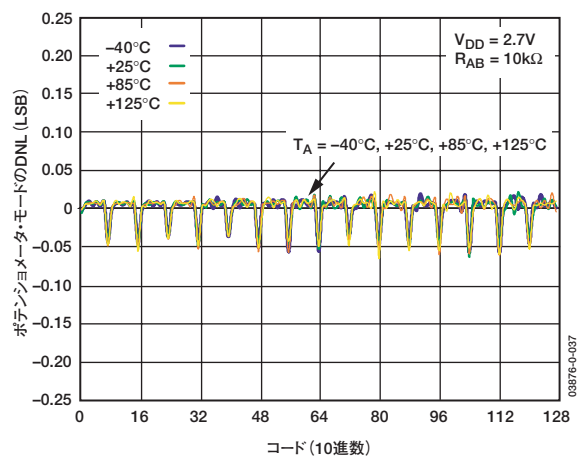


図5. DNL 対 コード 対 温度

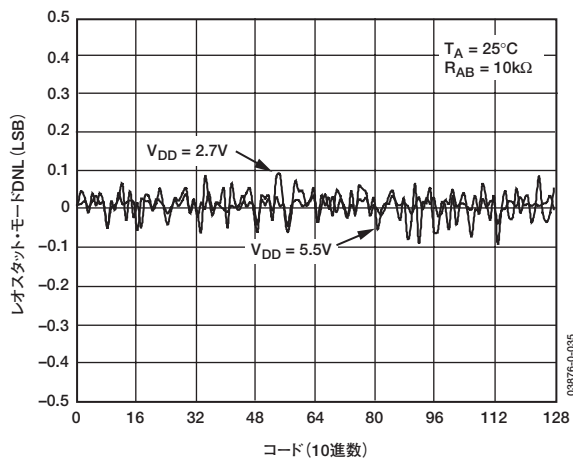


図3. R-DNL 対 コード 対 電源電圧

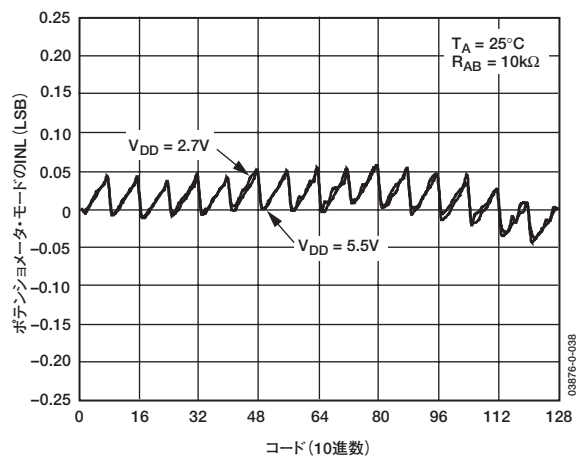


図6. INL 対 コード 対 電源電圧

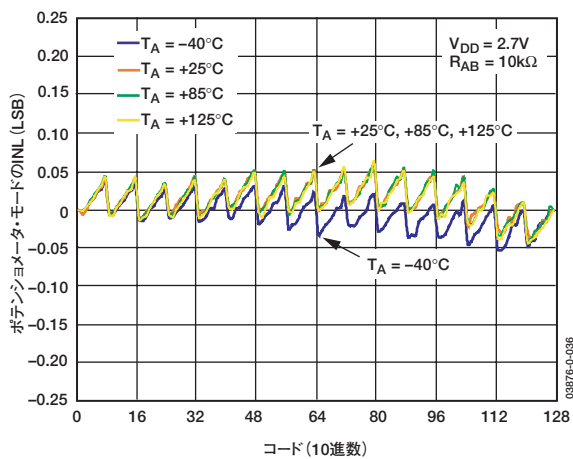


図4. INL 対 コード 対 温度

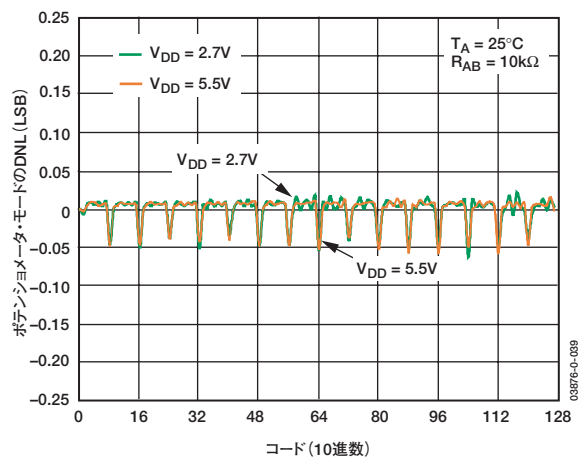


図7. DNL 対 コード 対 電源電圧

AD5247

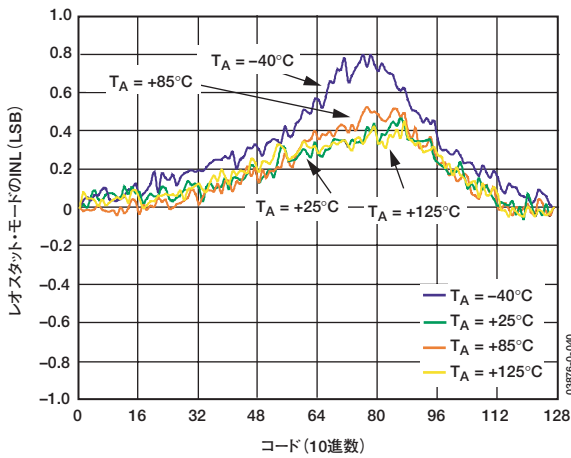


図8. R-INL 対 コード 対 温度

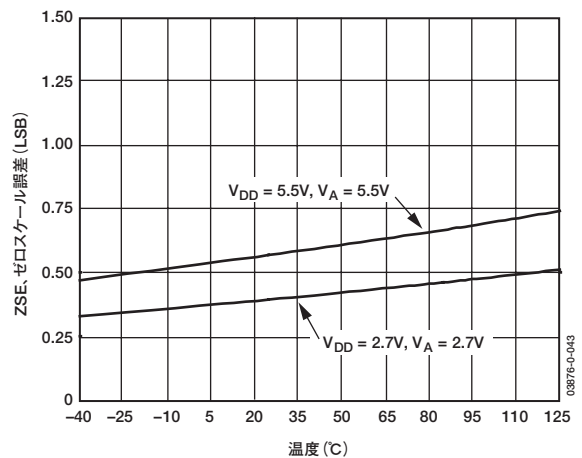


図11. ゼロススケール誤差の温度特性

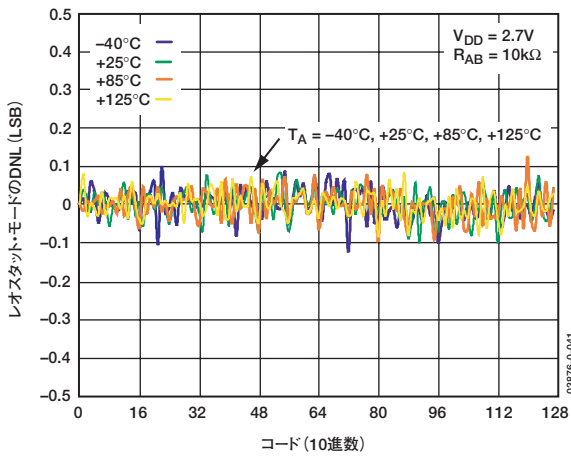


図9. R-DNL 対 コード 対 温度

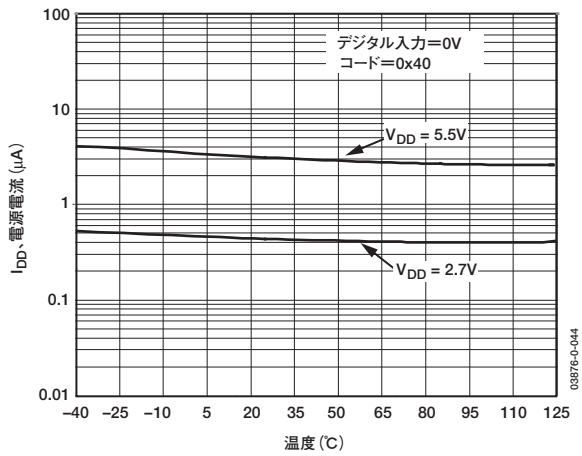


図12. 電源電流の温度特性

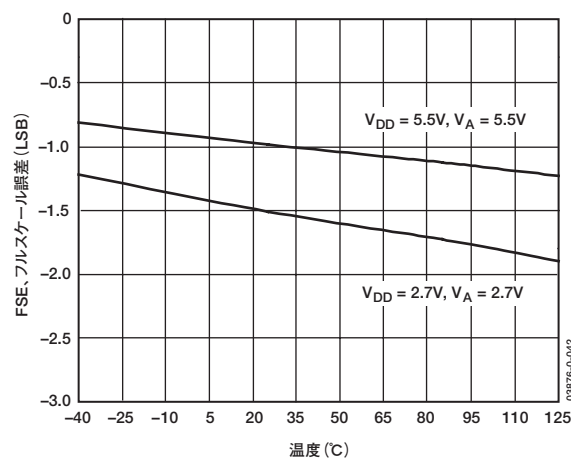


図10. フルススケール誤差の温度特性

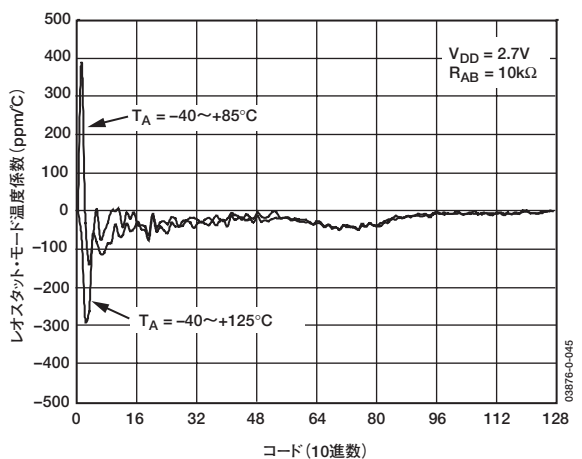


図13. コード 対 レオスタット・モード温度係数 $\Delta R_{WB}/\Delta T$

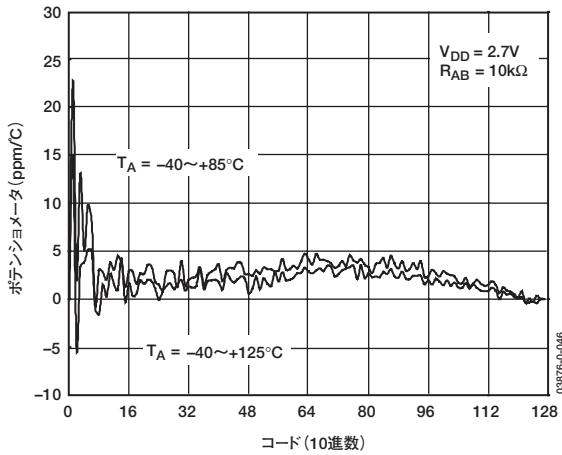


図14. コード対ポテンショメータ・モード温度係数 $\Delta V_{WB}/\Delta T$

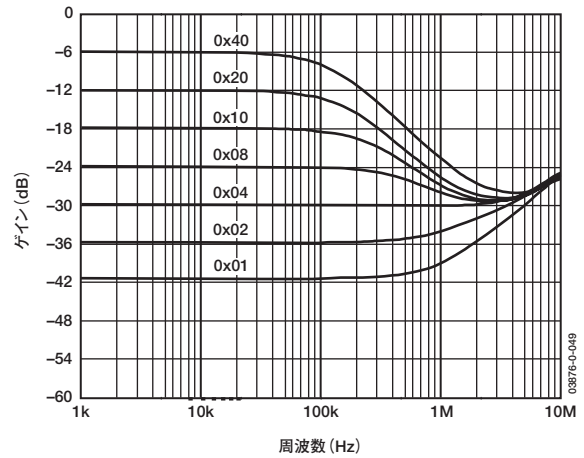


図17. ゲイン対周波数対コード ($R_{AB}=50k\Omega$)

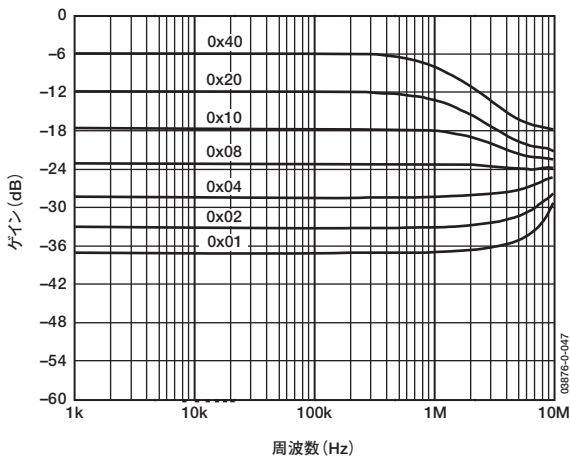


図15. ゲイン対周波数対コード ($R_{AB}=5k\Omega$)

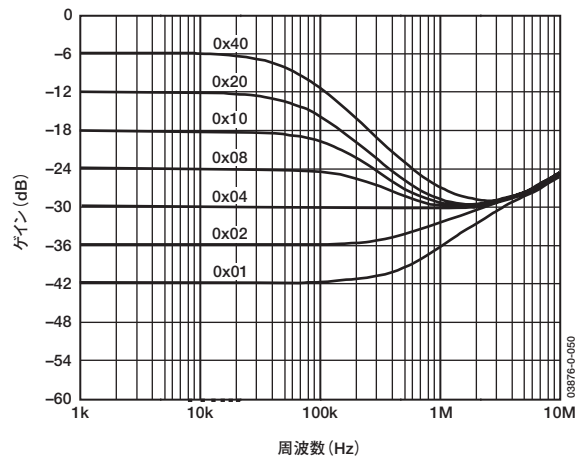


図18. ゲイン対周波数対コード ($R_{AB}=100k\Omega$)

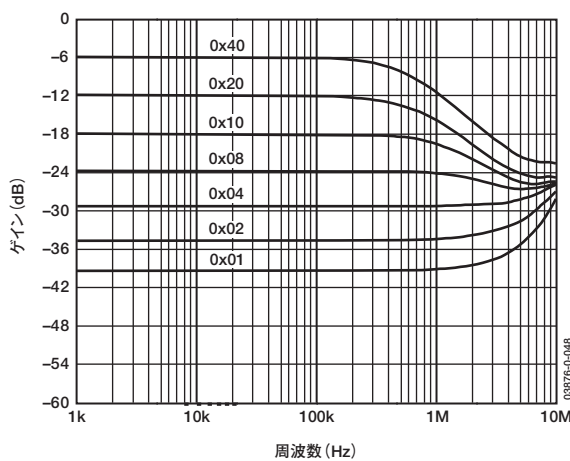


図16. ゲイン対周波数対コード ($R_{AB}=10k\Omega$)

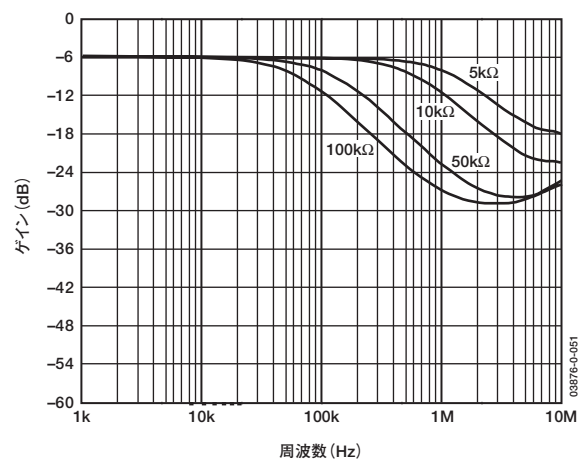


図19. コード=0x80での-3dB帯域幅

AD5247

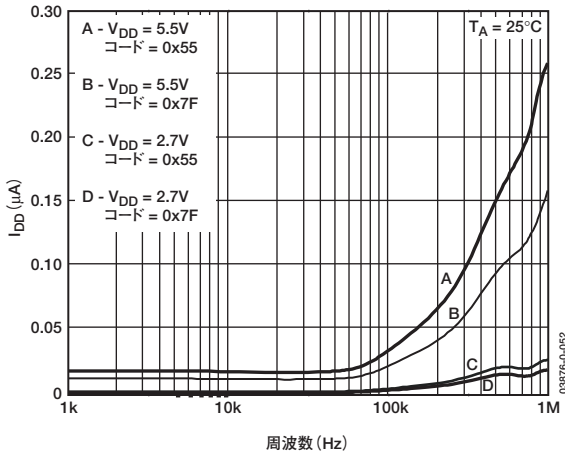


図20. I_{DD} の周波数特性

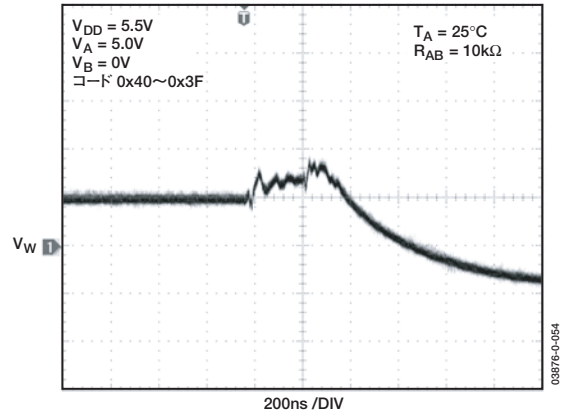


図23. ミッドスケール・グリッチ
(コード0x40~0x3F)

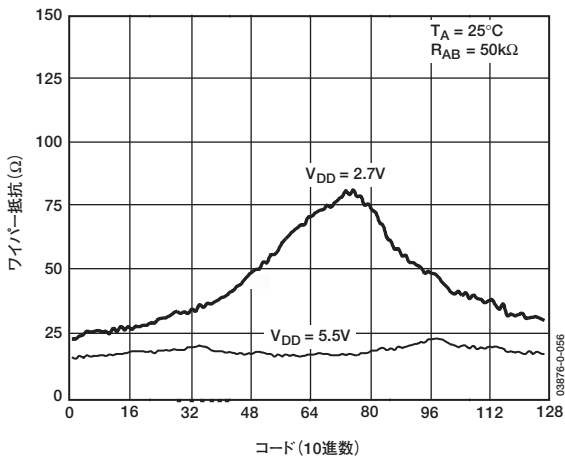


図21. ワイパー抵抗 対 コード 対 V_{DD}

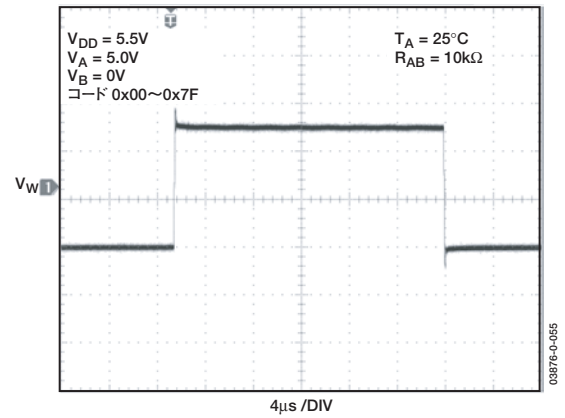


図24. 大信号セトリング・タイム

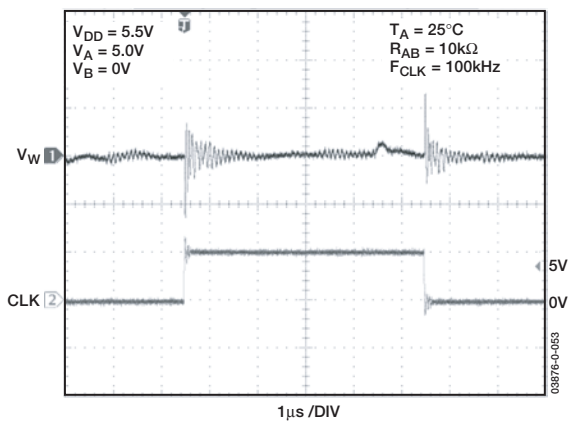


図22. デジタル・フィードスルー

テスト回路

図25～30は、特性表で使用したテスト条件を規定しています。

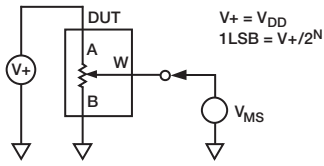


図25. ポテンシオメータ・デバイダ非直線性誤差 (INL、DNL) のテスト回路

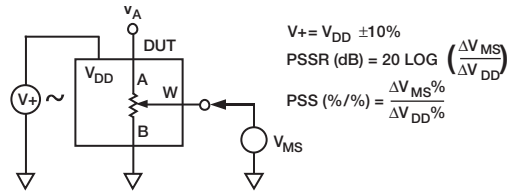


図28. 電源電圧変動感度のテスト回路 (PSS、PSSR)

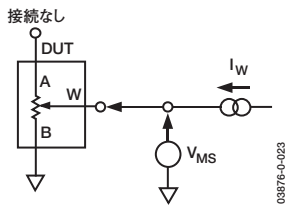


図26. 抵抗ポジション非直線性誤差 (レオスタット動作、R-INL、R-DNL) のテスト回路

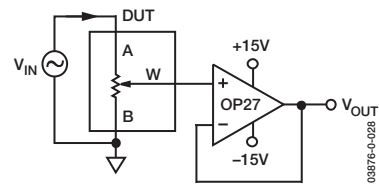


図29. 周波数対ゲインのテスト回路

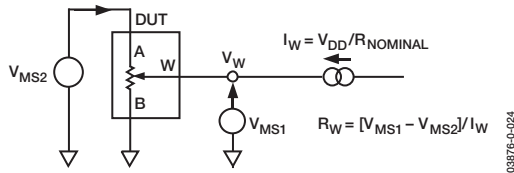


図27. ワイパー抵抗のテスト回路

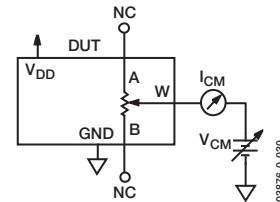


図30. コモンモード・リーク電流のテスト回路

AD5247

I²Cインターフェース

表5. 書込みモード

| | | | | | | | | | | | | | | | | | | | |
|---------------|---|---|---|---|---|---|---|-----------|---|--------|----|----|----|----|----|----|----|---|---|
| S | 0 | 1 | 0 | 1 | 1 | 1 | 0 | \bar{W} | A | X | D6 | D5 | D4 | D3 | D2 | D1 | D0 | A | P |
| スレーブ・アドレス・バイト | | | | | | | | | | データバイト | | | | | | | | | |

表6. 読出しモード

| | | | | | | | | | | | | | | | | | | | |
|---------------|---|---|---|---|---|---|---|---|---|--------|----|----|----|----|----|----|----|---|---|
| S | 0 | 1 | 0 | 1 | 1 | 1 | 0 | R | A | 0 | D6 | D5 | D4 | D3 | D2 | D1 | D0 | A | P |
| スレーブ・アドレス・バイト | | | | | | | | | | データバイト | | | | | | | | | |

S=開始条件

P=停止条件

A=アクノレッジ

X=ドント・ケア

\bar{W} =書込み

R=読出し

D6、D5、D4、D3、D2、D1、D0=データビット

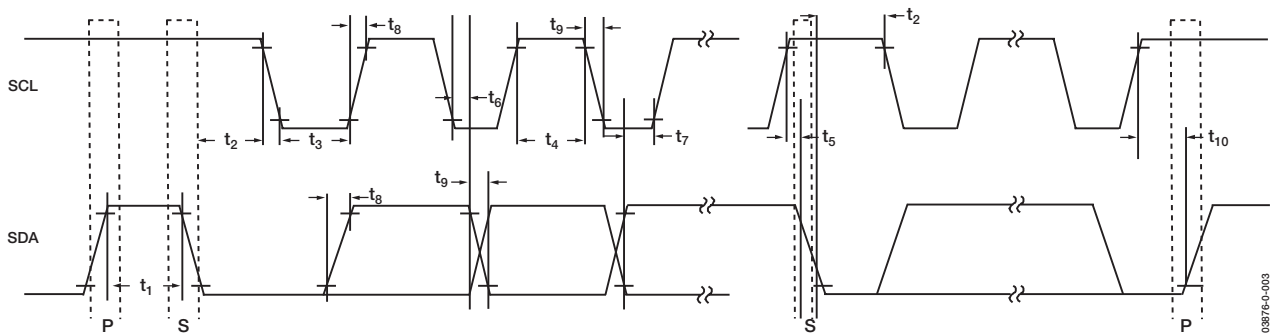


図31. I²Cインターフェースの詳細なタイミング図

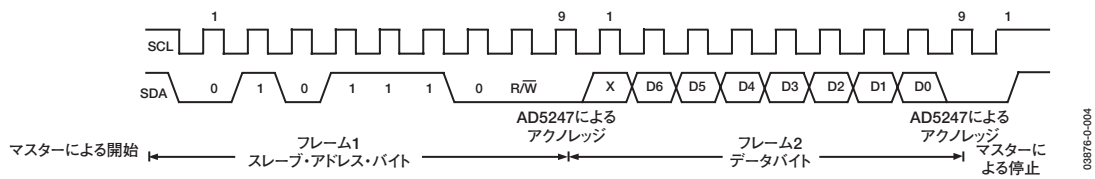


図32. RDACレジスタへの書込み

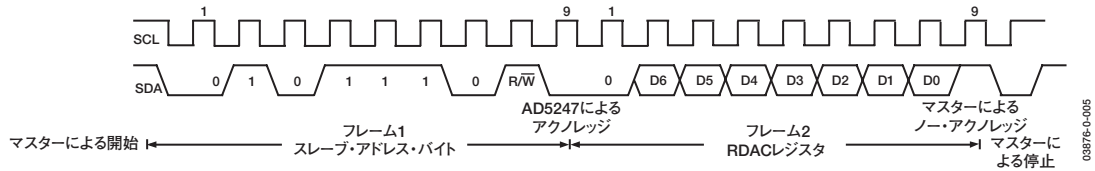


図33. RDACレジスタからの読出し

動作

AD5247は、128ポジションのデジタル制御型可変抵抗器 (VR) です。内部パワーオン・プリセットによって、パワーオン時にワイパーがミッドスケールに置かれるため、パワー・アップ時のデフォルト状態回復が簡単になります。

可変抵抗のプログラミング

レオスタット (可変抵抗器) 動作

端子Aと端子B間のRDACの公称抵抗には、5kΩ、10kΩ、50kΩ、100kΩがあります。公称抵抗値は製品番号の最後の2桁または3桁でわかるようになっており、たとえば10kΩ=10、50kΩ=50となります。VRの公称抵抗 (R_{AB}) には、ワイパー端子でアクセスする128個の接点のほか、B端子接点もあります。RDACラッチ内の7ビット・データをデコードし、128の設定値の中から1つを選択します。

10kΩのデバイスを使用する場合、ワイパーの最初の接続はデータ0x00のB端子から始まります。50Ωのワイパー接触抵抗があるため、この接続によって、端子Wと端子Bの間に最小100Ω ($2 \times 50\Omega$) の抵抗が生じます。2番目の接続は、データ0x01の178Ω ($R_{WB} = R_{AB}/128 + R_W = 78\Omega + 2 \times 50\Omega$) に対応する最初のタップ・ポイントです。3番目の接続は、データ0x02の256Ω ($2 \times 78\Omega + 2 \times 50\Omega$) を表す次のタップ・ポイントで、以下も同様になります。最後のタップ・ポイントが10,100Ω ($R_{AB} + 2 \times R_W$) になるまで、LSBデータ値が増加するたびにワイパーが抵抗ラダーを上移動します。

図34に、最後の抵抗列にアクセスしない等価なRDAC回路の簡略図を示します。

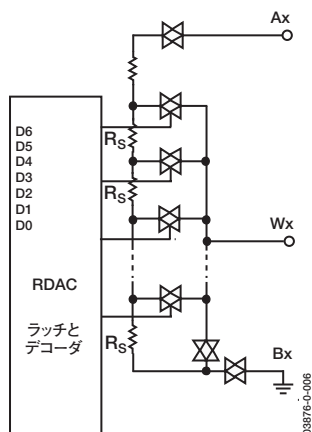


図34. AD5247の等価なRDAC回路

WとBの間の出力抵抗は、次の一般式によってデジタルで設定されます。

$$R_{WB}(D) = \frac{D}{128} \times R_{AB} + 2 \times R_W \quad (1)$$

ここで、 D は7ビットのRDACレジスタにロードされるバイナリ・コードの10進値であり、 R_{AB} はエンド・ツー・エンド抵抗、 R_W は内部スイッチのオン抵抗によってもたらされるワイパー抵抗です。つまり、 $R_{AB} = 10k\Omega$ で、A端子がオープン・サーキットの場合、指定されたRDACラッチ・コードに対し、表7に示す出力抵抗 R_{WB} が設定されます。

表7. コードおよび対応する R_{WB} 抵抗

| D (Dec.) | R_{WB} (Ω) | 出力状態 |
|----------|--------------|------------------------------------|
| 127 | 10,100 | フルスケール ($R_{AB} + 2 \times R_W$) |
| 64 | 5,100 | ミッドスケール |
| 1 | 178 | 1LSB |
| 0 | 100 | ゼロスケール (ワイパー接触抵抗) |

なお、ゼロスケール条件では端子WとBの間に100Ωの有限抵抗が存在します。この状態で、WとBの間の電流の流れを20mA以下の最大パルス電流に制限してください。そうしないと、内部スイッチ接点が悪化したり破損したりする可能性があります。

機械式ポテンシオメータと同様に、ワイパーWと端子Aの間にあるRDACの抵抗によっても、デジタル制御される抵抗 R_{WA} が生じます。これらの端子を使用するときに、B端子をオープンにできます。 R_{WA} の抵抗値の設定は、抵抗の最大値から始まり、ラッチにロードされるデータの値が増加するにつれて抵抗値が減少します。この動作の一般式は次のとおりです。

$$R_{WA}(D) = \frac{128-D}{128} \times R_{AB} + 2 \times R_W \quad (2)$$

$R_{AB} = 10k\Omega$ でB端子が開放されている場合、指定されたRDACラッチ・コードに対し、表8の出力抵抗 R_{WA} が設定されます。

表8. コードおよび対応する R_{WA} 抵抗

| D (Dec.) | R_{WA} (Ω) | 出力状態 |
|----------|--------------|---------|
| 127 | 178 | フルスケール |
| 64 | 5,100 | ミッドスケール |
| 1 | 9,961 | 1LSB |
| 0 | 10,100 | ゼロスケール |

代表的なデバイス間マッチングはプロセス・ロットに依存し、最高±30%の変動が生じることがあります。抵抗素子は薄膜技術で処理されるため、温度による R_{AB} の変化は45ppm/℃というきわめて低い温度係数になります。

AD5247

ポテンシオメータ・デバイダのプログラミング

電圧出力動作

デジタル・ポテンシオメータでは、A/Bでの入力電圧に比例して、ワイパー/B間とワイパー/A間において分圧回路が簡単に生成できます。V_{DD}/GNDの極性は正でなければなりません。A/B、W/A、W/B間の電圧にはいずれの極性も可能です。

近似のためにワイパー抵抗の影響を無視した場合、A端子を5Vに接続し、B端子をグラウンドに接続すると、ワイパー/B間には0V～(5V-1LSB)までの出力電圧が生じます。電圧の各LSBは、端子A/B間に印加した電圧をポテンシオメータ・デバイダの128ポジションで除算した値に等しくなります。端子Aと端子Bに印加される有効な入力電圧のグラウンドを基準にして、V_wでの出力電圧を求める一般式は次のようになります。

$$V_w(D) = \frac{D}{128} V_A \quad (3)$$

ワイパー抵抗V_wの影響を見込んでもっと正確に計算する場合は、次のような式になります。

$$V_w(D) = \frac{R_{WB}(D)}{R_{AB}} V_A \quad (4)$$

デバイダ・モードでデジタル・ポテンシオメータを動作させると、温度に関してより正確な動作が得られます。レオスタット・モードの場合とは異なり、デバイダ・モードでの出力電圧は、主に内部抵抗R_{WA}とR_{WB}の比率に依存し、絶対値には依存しません。このため、温度ドリフトが15ppm/°Cに減少します。

I²C互換の2線式シリアル・バス

AD5247の最初のバイトはスレーブ・アドレス・バイトであり(表5と表6を参照)、7ビットのスレーブ・アドレスとR/Wビットで構成されます。スレーブ・アドレスの7つのMSBは0101110で、その後には書き込みコマンドでは0、読み出しモードでは1が続きます。

2線式I²Cシリアル・バス・プロトコルは次のように動作します。

1. マスターは、START条件を確立することによってデータ転送を開始します。これは、SCLがハイレベルになっている間に、SDAライン上でハイからローへの遷移が発生したときになります(図32を参照)。次のバイトはスレーブ・アドレス・バイトで、7ビットのスレーブ・アドレスとそれに続くR/Wビット(このビットで、スレーブ・デバイスとの間のデータの読み出し/書き込みを決定します)で構成されます。送信されたアドレスに対応するアドレスを持つスレーブは、9番目のクロック・パルス(アクノレッジ・ビット)中にSDAラインをローレベルにプルすることによって応答します。この段階で、バス上の他のすべてのデバイスはアイドル状態のままになっていますが、選択されたデバイスはシリアル・レジスタへのデータの書き込みまたはシリアル・レジスタからの読み出しを待ちます。R/Wビットがハイレベルの場合、マスターはスレーブ・デバイスから読み出します。R/Wビットがローレベルの場合、スレーブ・デバイスに書き込みます。

2. 書き込みモードでは、スレーブ・アドレス・バイトのアクノレッジの後、次のバイトがデータバイトになります。シリアル・バスを通じて9つのクロック・パルス(8つのデータビットと、それに続くアクノレッジ・ビット)でデータを順番に送信します。SDAラインでの遷移は、SCLのロー期間中に発生し、SCLのハイ期間中は安定していなければなりません(表5を参照)。
3. 読み出しモードでは、スレーブ・アドレス・バイトのアクノレッジの後、シリアル・バスを通じて9つのクロック・パルス(8つのデータビットにアクノレッジ・ビットが続く書き込みモードとは若干異なります)でデータを順番に受信します。同様に、SDAラインでの遷移は、SCLのロー期間中に発生し、SCLのハイ期間中は安定していなければなりません(図33を参照)。
4. データ・ビットの読み出し/書き込みがすべて行われると、マスターによってSTOP条件が確立されます。STOP条件は、SCLがハイレベルの間に、SDAラインがローレベルからハイレベルに遷移することです。書き込みモードでは、マスターが10番目のクロック・パルスの間にSDAラインをハイレベルにプルしてSTOP条件を確立します(図32を参照)。読み出しモードでは、マスターが9番目のクロック・パルスに対してノー・アクノレッジを発行します(つまり、SDAラインはハイレベルのままです)。続いてマスターは10番目のクロック・パルスの前にSDAラインをローレベルにし、その後SDAラインがハイレベルとなってSTOP条件が確立します(図33を参照)。

反復書き込み機能を利用すれば、デバイスのアドレス指定を一度行うだけで、RDAC出力を何回でもフレキシブルに更新できます。たとえば、RDACが書き込みモードでそのスレーブ・アドレスをアクノレッジした後、それに続く各バイトでRDAC出力が更新されます。別の命令が必要な場合は、新しいスレーブ・アドレスとデータバイトで書き込み/読み出しモードを再開する必要があります。同様に、RDACの反復読み出し機能も可能になります。

双方向インターフェースのレベル・シフト

従来のシステムの多くがある電圧で動作するのにに対し、新しいコンポーネントが別の電圧で最適化されていることがあります。2つのシステムが同じ信号を2つの異なる電圧で操作する場合に、適切なレベル・シフトが必要となります。たとえば、3.3VのE²PROMを使用して、5Vのデジタル・ポテンシオメータとインターフェースをとることができます。双方向通信を可能にするには、レベル・シフトを行い、E²PROMとデジタル・ポテンシオメータとの間で設定値の格納と取出しを行えるようにする必要があります。図35に、その実装例を示します。M1とM2は、任意のNチャンネル信号FETとすることができますが、V_{DD}が2.5V未満の場合は、FDV301Nなどの低スレッショルドFETにすることができます。

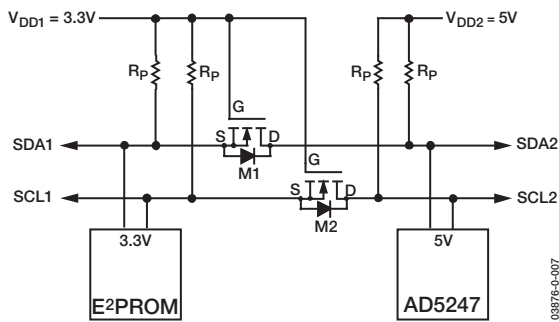


図35. 異なる電位動作のためのレベル・シフト

ESD保護

すべてのデジタル入力は、図36と図37に示す直列入力抵抗と並列ツェナー-ESD構造によって保護されています。これは、デジタル入力ピンSDAとSCLに適用されます。

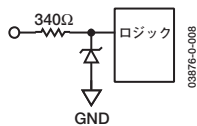


図36. デジタル・ピンのESD保護

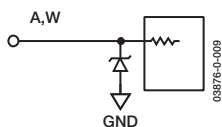


図37. 抵抗端子のESD保護

端子電圧の動作範囲

AD5247のV_{DD}とGND電源によって、3端子デジタル・ポテンシオメータが正常に動作するための境界条件が決まります。端子Aと端子WにV_{DD}またはGNDを超える電源信号があると、順方向バイアスがかけられた内部ダイオードによってクランプされます (図38を参照)。

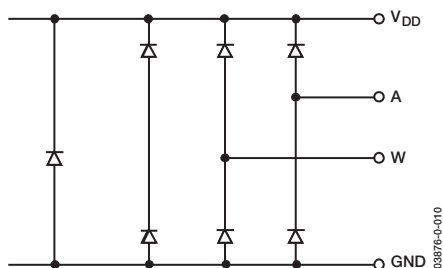


図38. V_{DD}とGNDによって設定された最大端子電圧

最大動作電流

低コード値では抵抗値が低いために、RDACを通過する電流が5mAの限界を超える可能性があることに注意してください。図39では、ワイパーに5V電源を接続し、端子Wと端子Bを通過する電流をコードに対してプロットしています。5mAの電流限界を示すラインも描かれています。低コード値 (特に5kΩと10kΩのオプションの場合) においては、電流レベルが著しく増大します。この状態では、WとBの間の電流の流れを5mAの最大連続電流と20mA以下の最大パルス電流に制限するように注意してください。そうしないと、内部スイッチ接点の劣化や破損が生じることがあります。

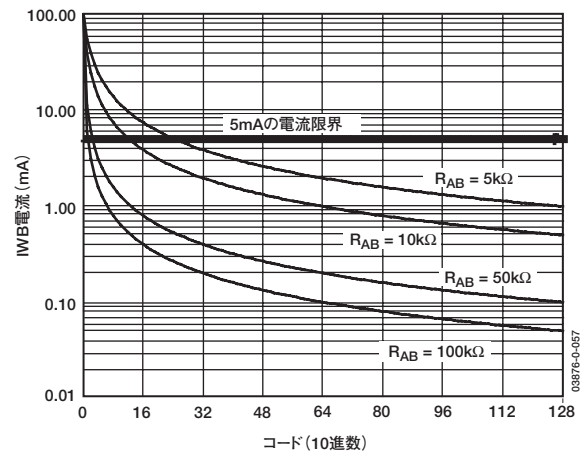


図39. 最大動作電流

パワーアップ・シーケンス

端子Aと端子WではESD保護ダイオードが電圧コンプライアンスを制限するので (図38を参照)、端子Aと端子Wに電圧を印加する前にV_{DD}/GNDに電力を供給する必要があります。そうしないと、ダイオードに順方向バイアスがかけられることによって、V_{DD}に意図しない電力が供給され、回路の他の部分に影響を与えることがあります。理想的なパワーアップ・シーケンスは、GND、V_{DD}、デジタル入力、V_A/V_Wという順番です。V_A、V_W、デジタル入力に電源を供給する順番は、V_{DD}/GNDの後になっていれば重要ではありません。

AD5247

レイアウトと電源のバイパス

最小リード長のコンパクトなレイアウト設計を採用することを推奨します。入力へのリード線は、最小の導体長で可能な限り直線にしてください。グラウンド・パスは低抵抗、低インダクタンスにしてください。

また、最大限の安定性を実現するために、高品質のコンデンサで電源をバイパスすることを推奨します。デバイスへの電源リード線は、0.01~0.1μFのディスクまたはチップ・セラミック・コンデンサでバイパスしてください。過渡障害と低周波数リップルを最小限に抑えるために、電源には1~10μFの低ESRタンタル・コンデンサまたは電解コンデンサを使用します（図40を参照）。グラウンド・バウンスを最小限に抑えるために、デジタル・グラウンドもアナログ・グラウンドに1ヶ所でリモート結合してください。

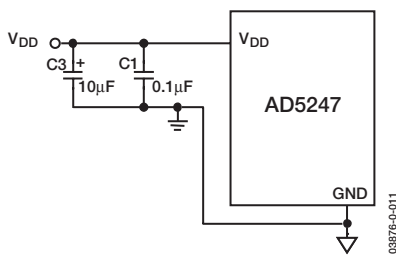


図40. 電源のバイパス

抵抗設定を保持するための一定バイアス

不揮発性メモリを必要としながらも、EEMEMによるコスト増大を避けたい場合は、AD5247は、一定バイアスを維持してワイパー設定を保持するためローコストの代替品となります。AD5247は、特に低消費電力を実現するように設計されているため、バッテリー動作のシステムでも低消費電力が可能になります。図41に、AD5247に接続した3.4V 450mAhの携帯電話用リチウムイオン電池の消費電力を示します。時間の経過とともに示された測定値から、デバイスが約1.3μAを電池から得ており、わずかな消費電力になっていることがわかります。30日間でバッテリーの消耗は2%未満であり、しかもその大部分はバッテリー自体の固有リーク電流によるものです。

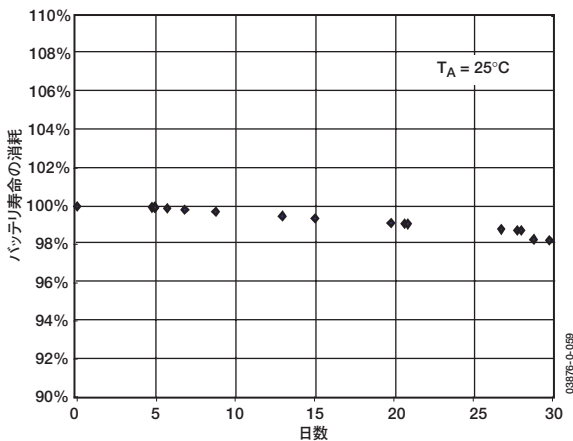


図41. バッテリーの動作寿命の消耗

このことから、ポテンショメータに常時バイアスをかけることが実用的でないことがわかります。大部分の携帯機器では、充電のためにバッテリーを取り外す必要はありません。バッテリーの交換が必要になれば、AD5247の抵抗設定が失われてしまいます。しかし、そのような状況はめったにないため、AD5247のもたらすローコストと小型化から得られるメリットのほうが大きいということになります。万一総電力が失われた場合には、それに応じて設定を調整する手段がなければなりません。

評価用ボード

Windows® 98、Windows 2000®,またはWindows XP®を実行しているPCからAD5247をプログラムするために、評価用ボードとこれに必要なすべてのソフトウェアが用意されています。図42のグラフィカル・ユーザ・インターフェース (GUI) は簡単で使いやすいものになっています。詳細については、付属のユーザ・マニュアルを参照してください。

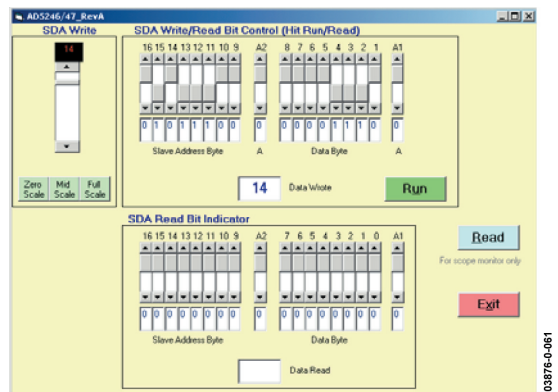


図42. AD5247の評価用ボード・ソフトウェア

ピン配置と機能の説明



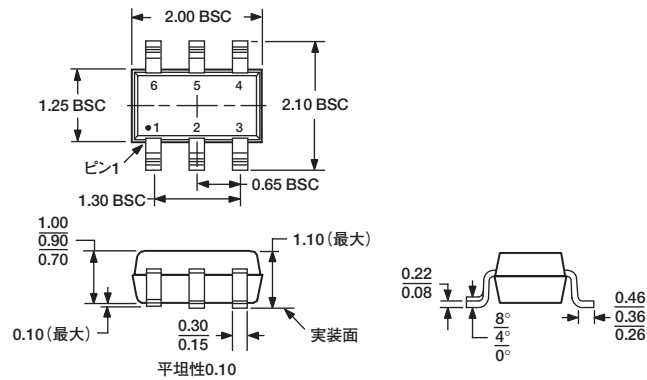
図43. ピン配置 (6ピンSC70)

表9. AD5247のピン機能の説明

| ピン番号 | 記号 | 説明 |
|------|-----------------|-------------------------|
| 1 | V _{DD} | 正電源 |
| 2 | GND | デジタル・グラウンドとB終端電圧 |
| 3 | SCL | シリアル・クロック入力。立上がりエッジ・トリガ |
| 4 | SDA | シリアル・データ入出力 |
| 5 | W | W端子 |
| 6 | A | A端子 |

AD5247

外形寸法



JEDEC規格MO-203ABに準拠

図44. 6ピン薄型シュリンク・スモール・アウトライン・トランジスタ [SC70] (KS-6)

寸法単位：mm

オーダー・ガイド

| モデル | R _{AB} (kΩ) | 温度範囲 | パッケージ | パッケージ・オプション | ブランド |
|------------------|----------------------|--------------|---------|-------------|------|
| AD5247BKS5-R2 | 5 | -40 ~ +125°C | 6ピンSC70 | KS-6 | D1E |
| AD5247BKS5-RL7 | 5 | -40 ~ +125°C | 6ピンSC70 | KS-6 | D1E |
| AD5247BKS10-R2 | 10 | -40 ~ +125°C | 6ピンSC70 | KS-6 | D19 |
| AD5247BKS10-RL7 | 10 | -40 ~ +125°C | 6ピンSC70 | KS-6 | D19 |
| AD5247BKS50-R2 | 50 | -40 ~ +125°C | 6ピンSC70 | KS-6 | D18 |
| AD5247BKS50-RL7 | 50 | -40 ~ +125°C | 6ピンSC70 | KS-6 | D18 |
| AD5247BKS100-R2 | 100 | -40 ~ +125°C | 6ピンSC70 | KS-6 | D17 |
| AD5247BKS100-RL7 | 100 | -40 ~ +125°C | 6ピンSC70 | KS-6 | D17 |
| AD5247EVAL | 注1を参照 | | 評価用ボード | | |

¹ 評価用ボードは10kΩのR_{AB}抵抗オプションで出荷していますが、提供されているすべての抵抗値オプションに対応しています。

AD5247

C03876-0-9/03(0)-J

アナログ・デバイス社またはその二次ライセンスを受けた関連会社からライセンスの対象となるI²Cコンポーネントを購入した場合、購入者にはこれらのコンポーネントをI²Cシステムで使用するフィリップス社のI²Cの特許権に基づくライセンスが許諾されます。ただし、フィリップス社が規定するI²C規格仕様に準拠したシステムが必要です。