

### 特長

- 2チャンネル 256ポジションのポテンショメータ
- ワンタイム・プログラマブル (OTP) な抵抗設定機能により低価格な EEMEM 代替品を提供
- OTP 活性化までは調整回数無制限
- OTP 上書きによりユーザ設定値を使ってダイナミック調整が可能
- 端子間抵抗: 2.5 kΩ、10 kΩ、50 kΩ、100 kΩ
- 小型 10ピン MSOP パッケージ: 3 mm × 4.9 mm
- 高速セトリング・タイム: パワーアップ時  $t_s = 5 \mu s$  (typ)
- ワイパー・レジスタのフル・リード/ライトが可能
- ミッドスケールへのパワーオン・プリセット
- パッケージ・アドレス・デコード・ピンの追加: AD0、AD1 (AD5173)
- 単電源動作: 2.7 V ~ 5.5 V
- 小さい温度係数: 35 ppm/°C
- 低消費電力:  $I_{DD} =$  最大 6  $\mu A$
- 広い動作温度: -40°C ~ +125°C

### アプリケーション

- システム・キャリブレーション
- 電子的レベル設定
- 新しいデザインでの機械的トリマーの置き換え
- 出荷時の PCB 固定設定
- 圧力、温度、ポジション、化学的センサー、光学的センサーのトランスジューサ調整
- RF アンプのバイアス
- 車載エレクトロニクスの調整
- ゲイン制御とオフセット調整

### 概要

AD5172/AD5173 は、抵抗設定値のメモリ保持にヒューズ・リンク技術を採用した 2チャンネル 256ポジションのワンタイム・プログラマブルな (OTP) デジタル・ポテンショメータ<sup>1</sup>です。OTP は、メモリ内のデジタル・ポテンショメータ設定値を書き換える必要がない場合に EEMEM に対するコスト/パフォーマンスの優れた代替品になります。これらのデバイスは機械的ポテンショメータや可変抵抗と同じ電子的調整機能を持っていますが、優れた分解能、固体素子の信頼性、非常に小さい温度係数性能を持っています。

AD5172/AD5173 は、2線式 I<sup>2</sup>C 互換デジタル・インターフェースを使って書込みます。抵抗値を固定設定する前は、調整回数

<sup>1</sup>用語デジタル・ポテンショメータ、VR、RDAC は同じ意味で使用しています。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
©2003–2009 Analog Devices, Inc. All rights reserved.

Rev. H

### 機能ブロック図

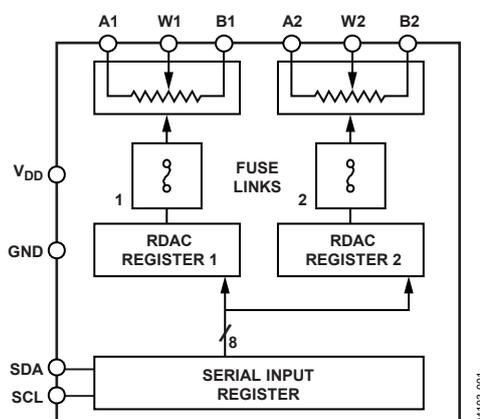


図 1. AD5172 機能ブロック図

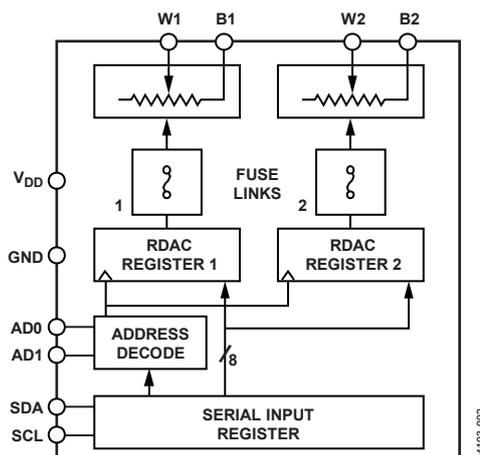


図 2. AD5173 機能ブロック図

に制限はありません。OTP のアクティブ化では、ヒューズの焼き切りコマンドにより、ワイパー・ポジションを固定します(機械式可変抵抗器をエポキシ樹脂で固定するのに対応します)。

AD5172/ AD5173 は従来型 OTP デジタル・ポテンショメータとは異なり、ヒューズを焼き切った後も新しい調整を可能にする独自の一次的 OTP 上書き機能を持っていますが、OTP 設定値は、次のパワーアップ時に復元されます。この機能を使うと、これらのデジタル・ポテンショメータをプログラマブルな既定値を持つ揮発性ポテンショメータとして扱うことができます。

## 目次

特長	1
アプリケーション	1
機能ブロック図	1
概要	1
改訂履歴	2
仕様	3
電気的特性—2.5 k $\Omega$	3
電気的特性—10 k $\Omega$ 、50 k $\Omega$ 、100 k $\Omega$	4
タイミング特性	6
絶対最大定格	7
ESDの注意	7
ピン配置およびピン機能説明	8
代表的な性能特性	9
テスト回路	14
動作原理	15
ワンタイム・プログラミング (OTP)	15
可変抵抗の書込みと電圧	15

ポテンショメータ分圧器のプログラミング	16
ESD保護	17
ピン電圧の動作範囲	17
パワーアップ・シーケンス	17
電源の注意事項	17
レイアウト時の考慮事項	18
I <sup>2</sup> Cインターフェース	19
書込みモード	19
読み出しモード	19
I <sup>2</sup> C コントローラ・プログラミング	20
I <sup>2</sup> C互換 2 線式シリアル・バス	21
様々な電圧動作のためのレベル・シフト	22
外形寸法	23
オーダー・ガイド	23

## 改訂履歴

### 4/09—Rev. G to Rev. H

Changes to DC Characteristics—Rheostat Mode Parameter and to DC Characteristics—Potentiometer Divider Mode Parameter, Table 1.....3

### 12/08—Rev. F to Rev. G

Changes to OTP Supply Voltage Parameter, Table 1 .....3  
 Changes to OTP Supply Voltage Parameter, Table 2 .....5  
 Changes to Table 5 and Table 6 .....8  
 Changes to One-Time Programming (OTP) Section.....15  
 Changes to Power Supply Considerations Section, Figure 46, and Figure 46 Caption .....17  
 Changes to Ordering Guide .....23

### 7/08—Rev. E to Rev. F

Changes to Power Supplies Parameter in Table 1 and Table 2.....3  
 Updated Fuse Blow Condition to 400 ms Throughout.....5

### 1/08—Rev. D to Rev. E

Changes to Features.....1  
 Changes to General Description .....1  
 Changes to OTP Supply Voltage and OTP Supply Current in Table 1 ..3  
 Changes to OTP Supply Voltage and OTP Supply Current in Table 2 ..5  
 Added OTP Program Time in Table 3.....6  
 Changes to Table 4 .....7  
 Changes to Table 5 and Table 6 .....8  
 Inserted Figure 30.....13  
 Replaced One-Time Programming (OTP) Section .....15  
 Replaced Power Supply Considerations Section .....17  
 Deleted Device Programming Software Section.....20  
 Replaced I<sup>2</sup>C-Compatible, 2-Wire Serial Bus Section .....21  
 Changes to Ordering Guide .....23

### 6/06—Rev. C to Rev. D

Changes to Features.....1  
 Changes to One-Time Programming (OTP) Section .....15  
 Changes to Figure 44 and Figure 45 .....17  
 Changes to Power Supply Considerations Section.....18  
 Changes to Figure 46 and Figure 47 .....18  
 Changes to Device Programming Software Section .....19  
 Updated Outline Dimensions.....24

### 6/05—Rev. B to Rev. C

Added Footnote 8, Footnote 9, and Footnote 10 to Table 1 .....3  
 Added Footnote 8 to Table 2.....5  
 Changes to Table 5 and Table 6 .....9  
 Changes to Power Supply Considerations Section.....17  
 Changes to I<sup>2</sup>C-Compatible 2-Wire Serial Bus Section .....23  
 Added Level Shifting for Different Voltage Operation Section.....24  
 Updated Outline Dimensions.....25  
 Changes to Ordering Guide .....25

### 10/04—Rev. A to Rev. B

Updated Format ..... Universal  
 Changes to Specifications .....3  
 Changes to One-Time Programming (OTP) Section.....13  
 Changes to Power Supply Considerations Section.....15  
 Changes to Figure 44 and Figure 45 .....15  
 Changes to Figure 46 and Figure 47 .....16

### 11/03—Rev. 0 to Rev. A

Changes to Electrical Characteristics—2.5 k $\Omega$  .....3

### 11/03—Revision 0: Initial Version

## 仕様

電気的特性—2.5 k $\Omega$ 

特に指定がない限り、 $V_{DD} = 5\text{ V} \pm 10\%$ または $3\text{ V} \pm 10\%$ ;  $V_A = V_{DD}$ ;  $V_B = 0\text{ V}$ ;  $-40^\circ\text{C} < T_A < +125^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Conditions	Min	Typ <sup>1</sup>	Max	Unit
DC CHARACTERISTICS—RHEOSTAT MODE						
Resistor Differential Nonlinearity <sup>2</sup>	R-DNL	$R_{WB}$ , $V_A = \text{no connect}$	-2	$\pm 0.1$	+2	LSB
Resistor Integral Nonlinearity <sup>2</sup>	R-INL	$R_{WB}$ , $V_A = \text{no connect}$	-14	$\pm 2$	+14	LSB
Nominal Resistor Tolerance <sup>3</sup>	$\Delta R_{AB}$	$T_A = 25^\circ\text{C}$	-20		+55	%
Resistance Temperature Coefficient	$(\Delta R_{AB}/R_{AB})/\Delta T$			35		ppm/ $^\circ\text{C}$
Wiper Resistance	$R_{WB}$	Code = 0x00, $V_{DD} = 5\text{ V}$		160	200	$\Omega$
DC CHARACTERISTICS—POTENTIOMETER DIVIDER MODE <sup>4</sup>						
Differential Nonlinearity <sup>5</sup>	DNL		-1.5	$\pm 0.1$	+1.5	LSB
Integral Nonlinearity <sup>5</sup>	INL		-2	$\pm 0.6$	+2	LSB
Voltage Divider Temperature Coefficient	$(\Delta V_w/V_w)/\Delta T$	Code = 0x80		15		ppm/ $^\circ\text{C}$
Full-Scale Error	$V_{WFSE}$	Code = 0xFF	-14	-5.5	0	LSB
Zero-Scale Error	$V_{WZSE}$	Code = 0x00	0	4.5	12	LSB
RESISTOR TERMINALS						
Voltage Range <sup>6</sup>	$V_A$ , $V_B$ , $V_W$		GND		$V_{DD}$	V
Capacitance A, B <sup>7</sup>	$C_A$ , $C_B$	$f = 1\text{ MHz}$ , measured to GND, code = 0x80		45		pF
Capacitance W <sup>7</sup>	$C_W$	$f = 1\text{ MHz}$ , measured to GND, code = 0x80		60		pF
Shutdown Supply Current <sup>8</sup>	$I_{A\_SD}$	$V_{DD} = 5.5\text{ V}$		0.01	1	$\mu\text{A}$
Common-Mode Leakage	$I_{CM}$	$V_A = V_B = V_{DD}/2$		1		nA
DIGITAL INPUTS AND OUTPUTS						
SDA and SCL						
Input Logic High <sup>9</sup>	$V_{IH}$	$V_{DD} = 5\text{ V}$	$0.7 V_{DD}$		$V_{DD} + 0.5$	V
Input Logic Low <sup>9</sup>	$V_{IL}$	$V_{DD} = 5\text{ V}$	-0.5		$+0.3 V_{DD}$	V
AD0 and AD1						
Input Logic High	$V_{IH}$	$V_{DD} = 3\text{ V}$	2.1			V
Input Logic Low	$V_{IL}$	$V_{DD} = 3\text{ V}$			0.6	V
Input Current	$I_{IL}$	$V_{IN} = 0\text{ V}$ or $5\text{ V}$			$\pm 1$	$\mu\text{A}$
Input Capacitance <sup>7</sup>	$C_{IL}$			5		pF
POWER SUPPLIES						
Power Supply Range	$V_{DD\_RANGE}$		2.7		5.5	V
OTP Supply Voltage <sup>9, 10</sup>	$V_{DD\_OTP}$	$T_A = 25^\circ\text{C}$	5.6	5.7	5.8	V
Supply Current	$I_{DD}$	$V_{IH} = 5\text{ V}$ or $V_{IL} = 0\text{ V}$		3.5	6	$\mu\text{A}$
OTP Supply Current <sup>9, 11, 12</sup>	$I_{DD\_OTP}$	$V_{DD\_OTP} = 5.0\text{ V}$ , $T_A = 25^\circ\text{C}$		100		mA
Power Dissipation <sup>13</sup>	$P_{DISS}$	$V_{IH} = 5\text{ V}$ or $V_{IL} = 0\text{ V}$ , $V_{DD} = 5\text{ V}$			33	$\mu\text{W}$
Power Supply Sensitivity	PSS	$V_{DD} = 5\text{ V} \pm 10\%$ , code = midscale		$\pm 0.02$	$\pm 0.08$	%/%
DYNAMIC CHARACTERISTICS <sup>14</sup>						
Bandwidth, -3 dB	BW	Code = 0x80		4.8		MHz
Total Harmonic Distortion	THD <sub>W</sub>	$V_A = 1\text{ V rms}$ , $V_B = 0\text{ V}$ , $f = 1\text{ kHz}$		0.1		%

Parameter	Symbol	Conditions	Min	Typ <sup>1</sup>	Max	Unit
V <sub>w</sub> Settling Time	t <sub>s</sub>	V <sub>A</sub> = 5 V, V <sub>B</sub> = 0 V, ±1 LSB error band		1		μs
Resistor Noise Voltage Density	e <sub>N, WB</sub>	R <sub>WB</sub> = 1.25 kΩ, R <sub>S</sub> = 0 Ω		3.2		nV/√Hz

<sup>1</sup> Typ 値は、25°C および V<sub>DD</sub> = 5 V での平均測定値。

<sup>2</sup> 抵抗ボジション非直線性誤差 R-INL は、最大抵抗ワイパー・ボジションと最小抵抗ワイパー・ボジションとの間で測定された理論値からの差を表します。R-DNL は、連続タップ・ボジション間での理論値からの相対的ステップ変化を表します。部品の単調性は保証されています。

<sup>3</sup> V<sub>A</sub> = V<sub>DD</sub>、V<sub>B</sub> = 0 V、ワイパー (V<sub>w</sub>) = 接続なし。

<sup>4</sup> 仕様は全 VR に適用。

<sup>5</sup> INL と DNL は、RDAC を電圧出力 D/A コンバータと同様のポテンシオメータ分圧器として設定して、V<sub>w</sub> で測定。V<sub>A</sub> = V<sub>DD</sub> かつ V<sub>B</sub> = 0 V。最大 ±1 LSB の DNL 仕様規定値は単調動作状態を保証。

<sup>6</sup> 抵抗ピン A、抵抗ピン B、抵抗ピン W の極性は相対的に制約されません。

<sup>7</sup> 設計上保証しますが、出荷テストは行いません。

<sup>8</sup> A ピンで測定。A ピンは、シャットダウン・モードで解放。

<sup>9</sup> V<sub>IH</sub> の最小電圧条件は 0.7 V × V<sub>DD</sub>。例えば、V<sub>DD</sub> = 5 V のとき最小 V<sub>IH</sub> = 3.5 V。一般に、SCL と SDA には V<sub>DD</sub> へのプルアップ抵抗が使用されていますが、SCL と SDA がプルアップ抵抗を持たない低電圧ロジック・コントローラから直接駆動される際には、V<sub>IH</sub> 最小値を満たすように注意する必要があります。

<sup>10</sup> 動作電源とは異なります。OTP の電源は 1 回だけ使用されます。

<sup>11</sup> 動作電流とは異なり、OTP の電源電流は約 400 ms 継続し、1 回だけです。

<sup>12</sup> OTP 書込み時のエネルギープロットについては、図 30 を参照してください。

<sup>13</sup> P<sub>DISS</sub> は (I<sub>DD</sub> × V<sub>DD</sub>) から計算。CMOS ロジック・レベル入力は、最小消費電力になります。

<sup>14</sup> すべてのダイナミック特性では V<sub>DD</sub> = 5 V を使用。

## 電気的特性—10 kΩ、50 kΩ、100 kΩ

特に指定がない限り、V<sub>DD</sub> = 5 V ± 10% または 3 V ± 10%; V<sub>A</sub> = V<sub>DD</sub>; V<sub>B</sub> = 0 V; -40°C < T<sub>A</sub> < +125°C。

表 2.

Parameter	Symbol	Conditions	Min	Typ <sup>1</sup>	Max	Unit
DC CHARACTERISTICS—RHEOSTAT MODE						
Resistor Differential Nonlinearity <sup>2</sup>	R-DNL	R <sub>WB</sub> , V <sub>A</sub> = no connect	-1	±0.1	+1	LSB
Resistor Integral Nonlinearity <sup>2</sup>	R-INL	R <sub>WB</sub> , V <sub>A</sub> = no connect	-2.5	±0.25	+2.5	LSB
Nominal Resistor Tolerance <sup>3</sup>	ΔR <sub>AB</sub>	T <sub>A</sub> = 25°C	-20		+20	%
Resistance Temperature Coefficient	(ΔR <sub>AB</sub> /R <sub>AB</sub> )/ΔT			35		ppm/°C
Wiper Resistance	R <sub>WB</sub>	Code = 0x00, V <sub>DD</sub> = 5 V		160	200	Ω
DC CHARACTERISTICS—POTENTIOMETER DIVIDER MODE <sup>4</sup>						
Differential Nonlinearity <sup>5</sup>	DNL		-1	±0.1	+1	LSB
Integral Nonlinearity <sup>5</sup>	INL		-1	±0.3	+1	LSB
Voltage Divider Temperature Coefficient	(ΔV <sub>w</sub> /V <sub>w</sub> )/ΔT	Code = 0x80		15		ppm/°C
Full-Scale Error	V <sub>wFSE</sub>	Code = 0xFF	-2.5	-1	0	LSB
Zero-Scale Error	V <sub>wZSE</sub>	Code = 0x00	0	1	2.5	LSB
RESISTOR TERMINALS						
Voltage Range <sup>6</sup>	V <sub>A</sub> , V <sub>B</sub> , V <sub>w</sub>		GND		V <sub>DD</sub>	V
Capacitance A, B <sup>7</sup>	C <sub>A</sub> , C <sub>B</sub>	f = 1 MHz, measured to GND, code = 0x80		45		pF
Capacitance W <sup>7</sup>	C <sub>w</sub>	f = 1 MHz, measured to GND, code = 0x80		60		pF
Shutdown Supply Current <sup>8</sup>	I <sub>A, SD</sub>	V <sub>DD</sub> = 5.5 V		0.01	1	μA
Common-Mode Leakage	I <sub>CM</sub>	V <sub>A</sub> = V <sub>B</sub> = V <sub>DD</sub> /2		1		nA
DIGITAL INPUTS AND OUTPUTS						
SDA and SCL						
Input Logic High <sup>9</sup>	V <sub>IH</sub>	V <sub>DD</sub> = 5 V	0.7 V <sub>DD</sub>		V <sub>DD</sub> + 0.5	V
Input Logic Low <sup>9</sup>	V <sub>IL</sub>	V <sub>DD</sub> = 5 V	-0.5		+0.3 V <sub>DD</sub>	V
AD0 and AD1						
Input Logic High	V <sub>IH</sub>	V <sub>DD</sub> = 3 V	2.1			V
Input Logic Low	V <sub>IL</sub>	V <sub>DD</sub> = 3 V			0.6	V
Input Current	I <sub>IL</sub>	V <sub>IN</sub> = 0 V or 5 V			±1	μA
Input Capacitance <sup>7</sup>	C <sub>IL</sub>			5		pF
POWER SUPPLIES						
Power Supply Range	V <sub>DD, RANGE</sub>		2.7		5.5	V
OTP Supply Voltage <sup>9, 10</sup>	V <sub>DD, OTP</sub>	T <sub>A</sub> = 25°C	5.6	5.7	5.8	V
Supply Current	I <sub>DD</sub>	V <sub>IH</sub> = 5 V or V <sub>IL</sub> = 0 V		3.5	6	μA

Parameter	Symbol	Conditions	Min	Typ <sup>1</sup>	Max	Unit
OTP Supply Current <sup>9, 11, 12</sup>	$I_{DD\_OTP}$	$V_{DD\_OTP} = 5.0 \text{ V}$ , $T_A = 25^\circ\text{C}$		100		mA
Power Dissipation <sup>13</sup>	$P_{DISS}$	$V_{IH} = 5 \text{ V}$ or $V_{IL} = 0 \text{ V}$ , $V_{DD} = 5 \text{ V}$			33	$\mu\text{W}$
Power Supply Sensitivity	PSS	$V_{DD} = 5 \text{ V} \pm 10\%$ , code = midscale		$\pm 0.02$	$\pm 0.08$	%/%
<b>DYNAMIC CHARACTERISTICS<sup>14</sup></b>						
Bandwidth, -3 dB	BW	$R_{AB} = 10 \text{ k}\Omega$ , code = 0x80		600		kHz
		$R_{AB} = 50 \text{ k}\Omega$ , code = 0x80		100		kHz
		$R_{AB} = 100 \text{ k}\Omega$ , code = 0x80		40		kHz
Total Harmonic Distortion	THD <sub>W</sub>	$V_A = 1 \text{ V rms}$ , $V_B = 0 \text{ V}$ , $f = 1 \text{ kHz}$ , $R_{AB} = 10 \text{ k}\Omega$		0.1		%
$V_W$ Settling Time	$t_S$	$V_A = 5 \text{ V}$ , $V_B = 0 \text{ V}$ , $\pm 1$ LSB error band		2		$\mu\text{s}$
Resistor Noise Voltage Density	$e_{N\_WB}$	$R_{WB} = 5 \text{ k}\Omega$ , $R_S = 0 \Omega$		9		$\text{nV}/\sqrt{\text{Hz}}$

<sup>1</sup> Typ 値は、25°C および  $V_{DD} = 5 \text{ V}$  での平均測定値。

<sup>2</sup> 抵抗ポジション非直線性誤差 R-INL は、最大抵抗ワイパー・ポジションと最小抵抗ワイパー・ポジションとの間で測定された理論値からの差を表します。R-DNL は、連続タップ・ポジション間での理論値からの相対的ステップ変化を表します。部品の単調性は保証されています。

<sup>3</sup>  $V_A = V_{DD}$ ,  $V_B = 0 \text{ V}$ , ワイパー ( $V_W$ ) = 接続なし。

<sup>4</sup> 仕様は全 VR に適用。

<sup>5</sup> INL と DNL は、RDAC を電圧出力 D/A コンバータと同様のポテンショメータ分圧器として設定して、 $V_W$  で測定。  $V_A = V_{DD}$  かつ  $V_B = 0 \text{ V}$ 。最大  $\pm 1$  LSB の DNL 仕様規定値は単調動作状態を保証。

<sup>6</sup> 抵抗ピン A、抵抗ピン B、抵抗ピン W の極性は相対的に制約されません。

<sup>7</sup> 設計上保証しますが、出荷テストは行いません。

<sup>8</sup> A ピンで測定。A ピンは、シャットダウン・モードで解放。

<sup>9</sup>  $V_{IH}$  の最小電圧条件は  $0.7 \text{ V} \times V_{DD}$ 。例えば、 $V_{DD} = 5 \text{ V}$  のとき最小  $V_{IH} = 3.5 \text{ V}$ 。一般に、SCL と SDA には  $V_{DD}$  へのプルアップ抵抗が使用されていますが、SCL と SDA がプルアップ抵抗を持たない低電圧ロジック・コントローラから直接駆動される際には、 $V_{IH}$  最小値を満たすように注意する必要があります。

<sup>10</sup> 動作電源とは異なります。OTP の電源は 1 回だけ使用されます。

<sup>11</sup> 動作電流とは異なり、OTP の電源電流は約 400 ms 継続し、1 回だけです。

<sup>12</sup> OTP 書込み時のエネルギープロットについては、図 30 を参照してください。

<sup>13</sup>  $P_{DISS}$  は  $(I_{DD} \times V_{DD})$  から計算。CMOS ロジック・レベル入力は、最小消費電力になります。

<sup>14</sup> すべてのダイナミック特性では  $V_{DD} = 5 \text{ V}$  を使用。

## タイミング特性

特に指定がない限り、 $V_{DD} = 5\text{ V} \pm 10\%$ または $3\text{ V} \pm 10\%$ ;  $V_A = V_{DD}$ ;  $V_B = 0\text{ V}$ ;  $-40^\circ\text{C} < T_A < +125^\circ\text{C}$ 。

表 3.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>I<sup>2</sup>C INTERFACE TIMING CHARACTERISTICS<sup>1</sup></b>						
SCL Clock Frequency	$f_{SCL}$				400	kHz
Bus-Free Time Between Stop and Start, $t_{BUF}$	$t_1$		1.3			$\mu\text{s}$
Hold Time (Repeated Start), $t_{HD,STA}$	$t_2$	After this period, the first clock pulse is generated.	0.6			$\mu\text{s}$
Low Period of SCL Clock, $t_{LOW}$	$t_3$		1.3			$\mu\text{s}$
High Period of SCL Clock, $t_{HIGH}$	$t_4$		0.6			$\mu\text{s}$
Setup Time for Repeated Start Condition, $t_{SU,STA}$	$t_5$		0.6			$\mu\text{s}$
Data Hold Time, $t_{HD,DAT}$ <sup>2</sup>	$t_6$				0.9	$\mu\text{s}$
Data Setup Time, $t_{SU,DAT}$	$t_7$		100			ns
Fall Time of Both SDA and SCL Signals, $t_F$	$t_8$				300	ns
Rise Time of Both SDA and SCL Signals, $t_R$	$t_9$				300	ns
Setup Time for Stop Condition, $t_{SU,STO}$	$t_{10}$		0.6			$\mu\text{s}$
OTP Program Time	$t_{11}$			400		ms

<sup>1</sup> 測定値のロケーションについてはタイミング図を参照してください(すなわち、図 3 と図 48～図 51 参照)。

<sup>2</sup> 最大  $t_{HD,DAT}$  は、SCL 信号のロー・レベル区間( $t_{LOW}$ )を伸ばさないときにのみ満たす必要があります。

## タイミング図

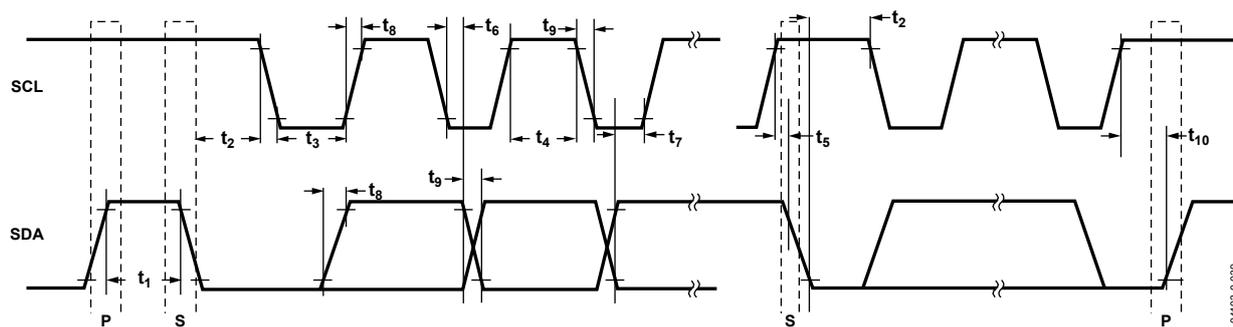


図 3. I<sup>2</sup>C インターフェースの詳細タイミング図

## 絶対最大定格

特に指定のない限り、 $T_A = 25\text{ }^\circ\text{C}$ 。

表 4.

Parameter	Rating
$V_{DD}$ to GND	-0.3 V to +7 V
$V_A$ , $V_B$ , $V_W$ to GND	$V_{DD}$
Terminal Current, Ax to Bx, Ax to Wx, Bx to Wx <sup>1</sup>	
Pulsed	±20 mA
Continuous	±5 mA
Digital Inputs and Output Voltage to GND	0 V to 7 V
Operating Temperature Range	-40°C to +125°C
Maximum Junction Temperature ( $T_{JMAX}$ )	150°C
Storage Temperature Range	-65°C to +150°C
Reflow Soldering	
Peak Temperature	260°C
Time at Peak Temperature	20 sec to 40 sec
Thermal Resistance <sup>2</sup>	
$\theta_{JA}$ for 10-Lead MSOP	200°C/W

<sup>1</sup> 最大ピン電流は、スイッチの最大処理電流、パッケージ最大消費電力、Aピン、Bピン、Wピン内の任意の2ピン間の、設定された抵抗での最大入力電圧により制約されます。

<sup>2</sup> パッケージ消費電力 =  $(T_{JMAX} - T_A)\theta_{JA}$ 。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されずにそのまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明

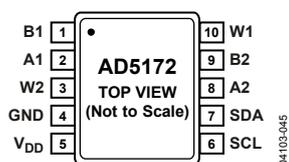


図 4.AD5172 のピン配置

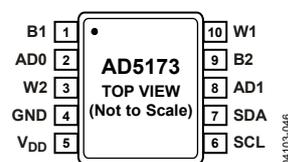


図 5.AD5173 のピン配置

表 5.AD5172 のピン機能説明

ピン番号	記号	説明
1	B1	B1 ピン。 $GND \leq V_{B1} \leq V_{DD0}$
2	A1	A1 ピン。 $GND \leq V_{A1} \leq V_{DD0}$
3	W2	W2 ピン。 $GND \leq V_{W2} \leq V_{DD0}$
4	GND	デジタル・グラウンド。
5	V <sub>DD</sub>	正の電源。2.7 V~5.5 V での動作に対して仕様を規定。OTP 書込みの場合、 $5.6 V \leq V_{DD} < 5.8 V$ で、かつ 100 mA 駆動できる必要があります。
6	SCL	シリアル・クロック入力。正のエッジ・トリガ。プルアップ抵抗が必要。プルアップ抵抗なしでロジック・コントローラから直接駆動するときは、最小 $V_{IH} = 0.7 V \times V_{DD}$ を守ってください。
7	SDA	シリアル・データ入力/出力。プルアップ抵抗が必要。プルアップ抵抗なしでロジック・コントローラから直接駆動するときは、最小 $V_{IH} = 0.7 V \times V_{DD}$ を守ってください。
8	A2	A2 ピン。 $GND \leq V_{A2} \leq V_{DD0}$
9	B2	B2 ピン。 $GND \leq V_{B2} \leq V_{DD0}$
10	W1	W1 ピン。 $GND \leq V_{W1} \leq V_{DD0}$

表 6.AD5173 のピン機能説明

ピン番号	記号	説明
1	B1	B1 ピン。 $GND \leq V_{B1} \leq V_{DD0}$
2	AD0	複数のパッケージをデコードするためのプログラマブルなアドレス・ビット 0。
3	W2	W2 ピン。 $GND \leq V_{W2} \leq V_{DD0}$
4	GND	デジタル・グラウンド。
5	V <sub>DD</sub>	正の電源。2.7 V~5.5 V での動作に対して仕様を規定。OTP 書込みの場合、 $5.6 V \leq V_{DD} < 5.8 V$ で、かつ 100 mA 駆動できる必要があります。
6	SCL	シリアル・クロック入力。正のエッジ・トリガ。プルアップ抵抗が必要。プルアップ抵抗なしでロジック・コントローラから直接駆動するときは、最小 $V_{IH} = 0.7 V \times V_{DD}$ を守ってください。
7	SDA	シリアル・データ入力/出力。プルアップ抵抗が必要。プルアップ抵抗なしでロジック・コントローラから直接駆動するときは、最小 $V_{IH} = 0.7 V \times V_{DD}$ を守ってください。
8	AD1	複数のパッケージをデコードするためのプログラマブルなアドレス・ビット 1。
9	B2	B2 ピン。 $GND \leq V_{B2} \leq V_{DD0}$
10	W1	W1 ピン。 $GND \leq V_{W1} \leq V_{DD0}$

## 代表的な性能特性

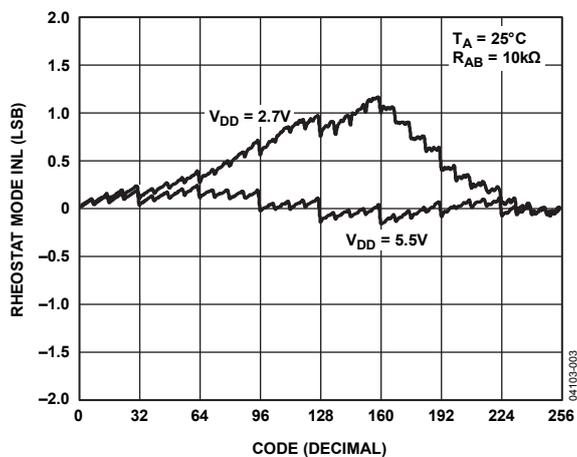


図 6.R-INL 対コード対電源電圧

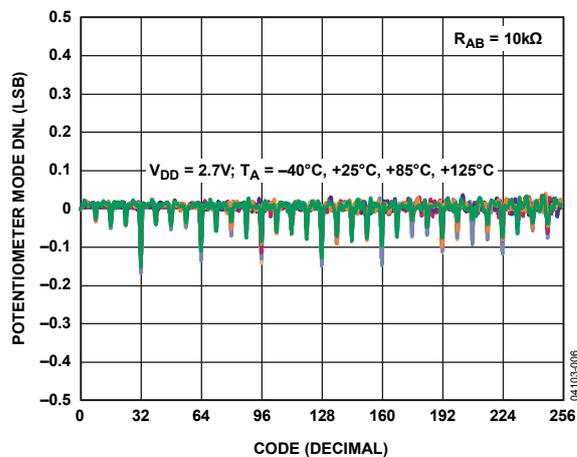


図 9.DNL 対コード対温度

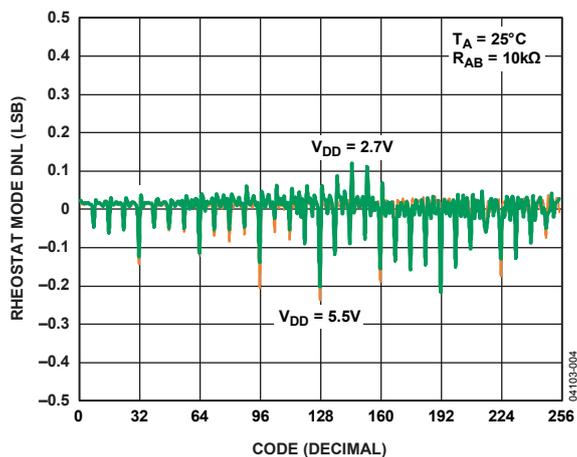


図 7.R-DNL 対コード対電源電圧

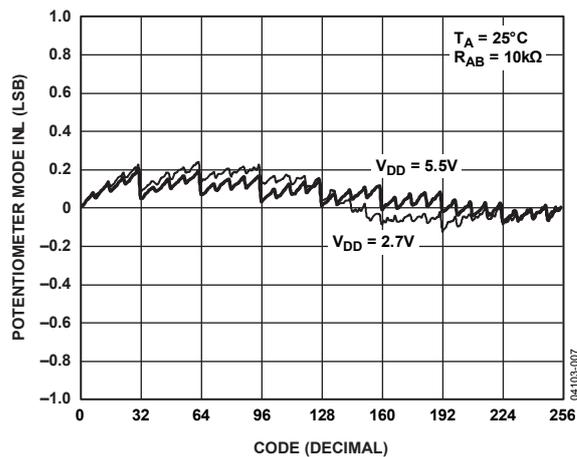


図 10.INL 対コード対電源電圧

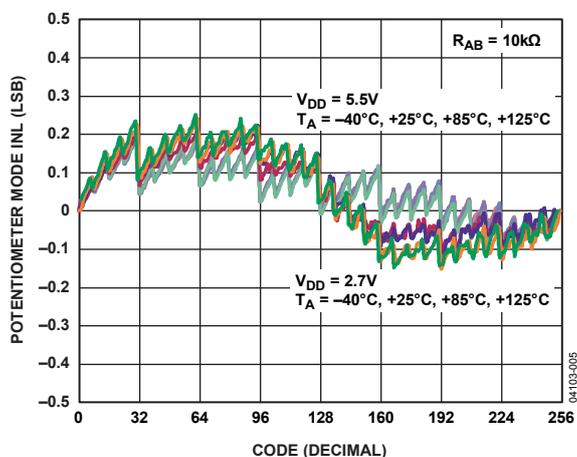


図 8.INL 対コード対温度

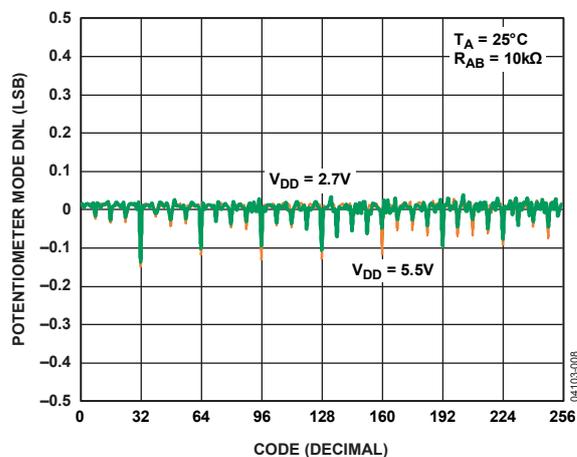


図 11.DNL 対コード対電源電圧

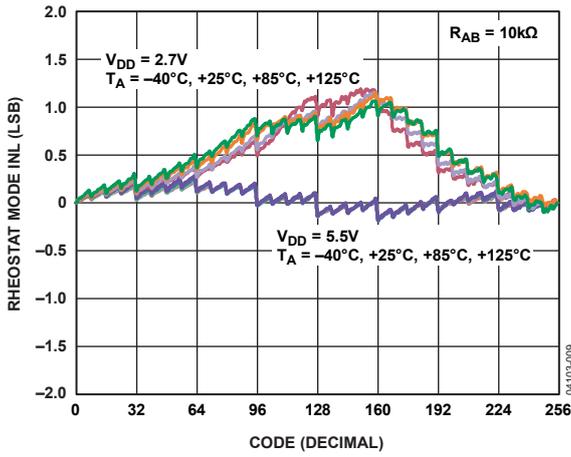


図 12.R-INL 対コード対温度

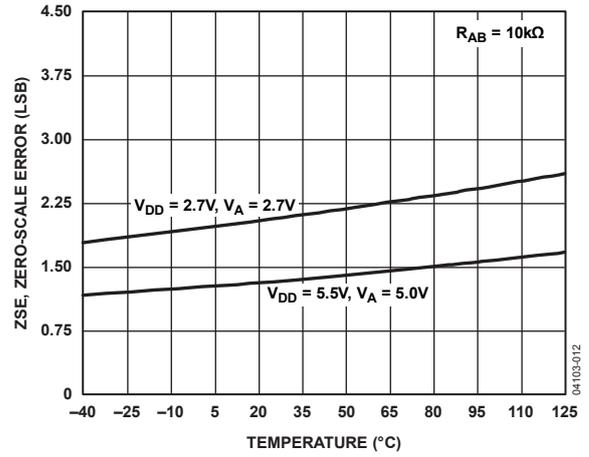


図 15.ゼロスケール誤差の温度特性

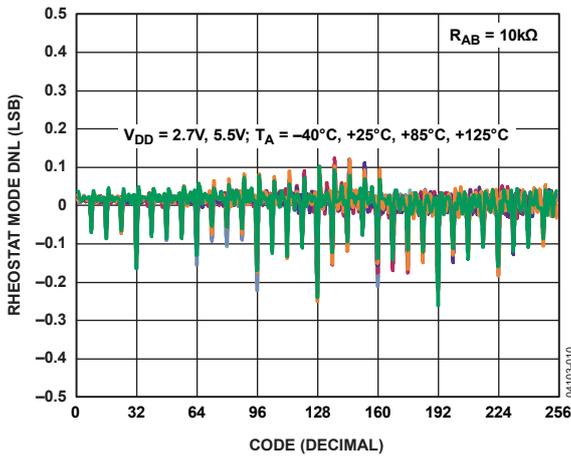


図 13.R-DNL 対コード対温度

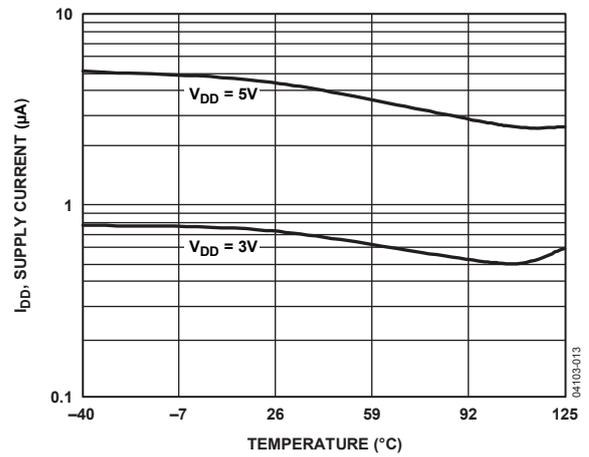


図 16.電源電流の温度特性

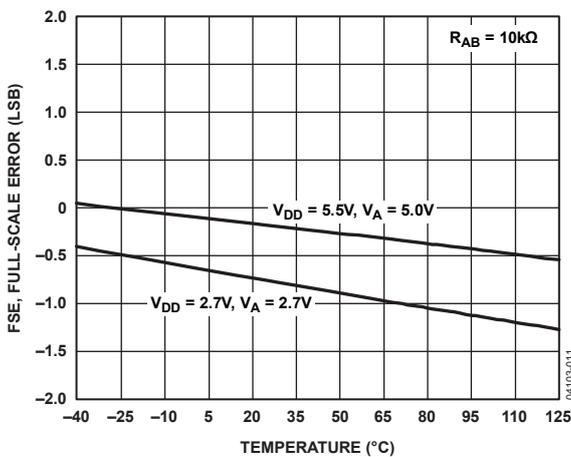


図 14.フルスケール誤差の温度特性

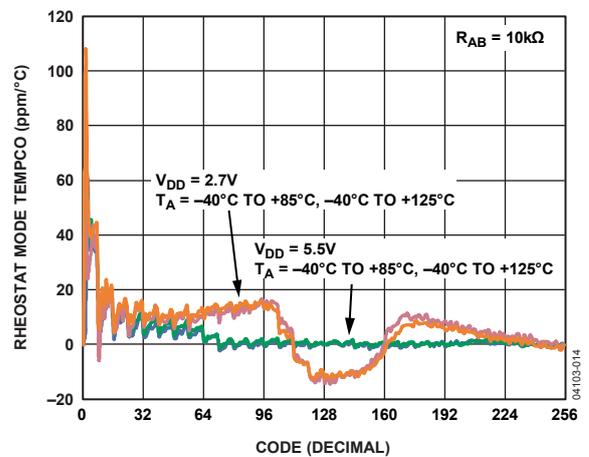


図 17.コード対可変抵抗器モード温度係数 $\Delta R_{WB}/\Delta T$

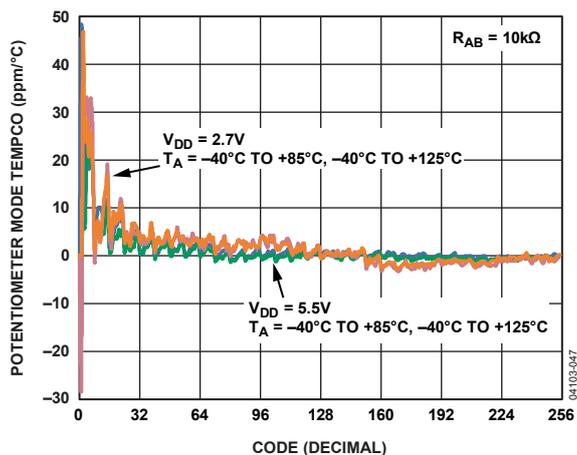


図 18.コード対  
AD5172 ポテンショメータ・モード温度係数 $\Delta V_{WB}/\Delta T$

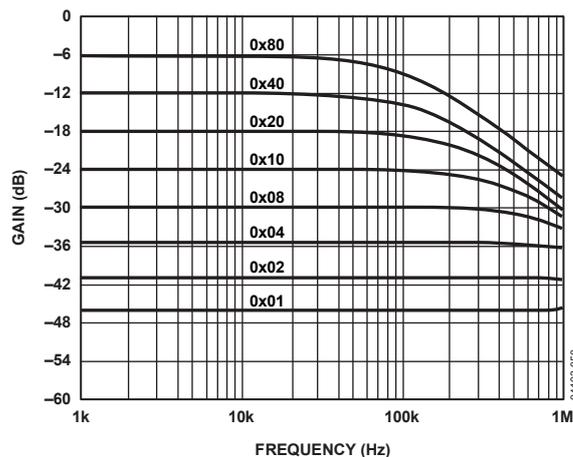


図 21.ゲイン対周波数対コード、 $R_{AB} = 50\text{ k}\Omega$

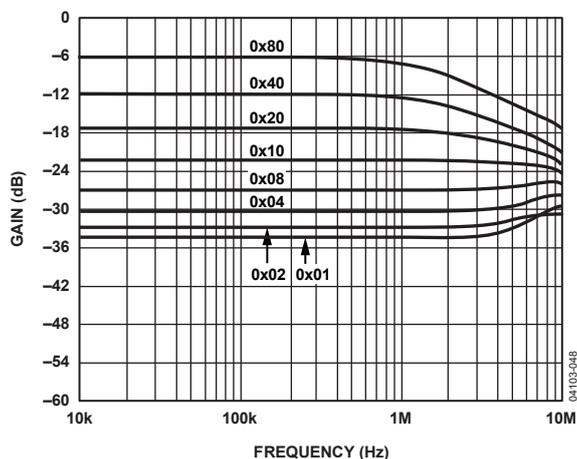


図 19.ゲイン対周波数対コード、 $R_{AB} = 2.5\text{ k}\Omega$

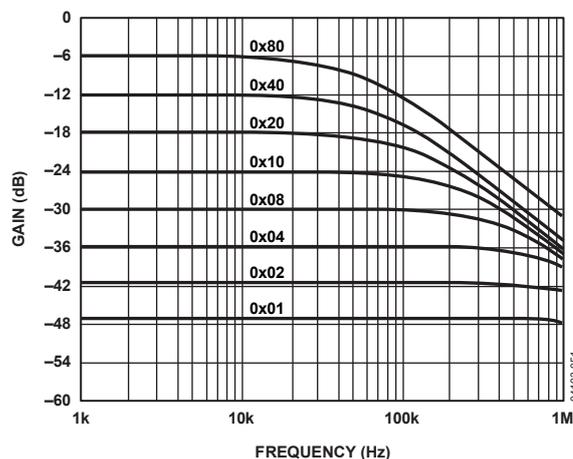


図 22.ゲイン対周波数対コード、 $R_{AB} = 100\text{ k}\Omega$

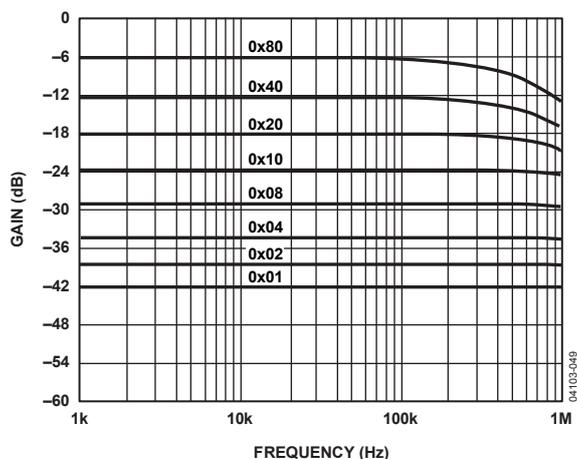


図 20.ゲイン対周波数対コード、 $R_{AB} = 10\text{ k}\Omega$

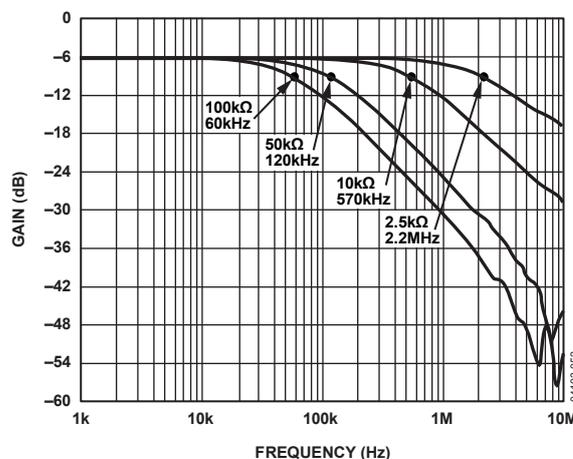


図 23.-3 dB 帯域幅、コード = 0x80

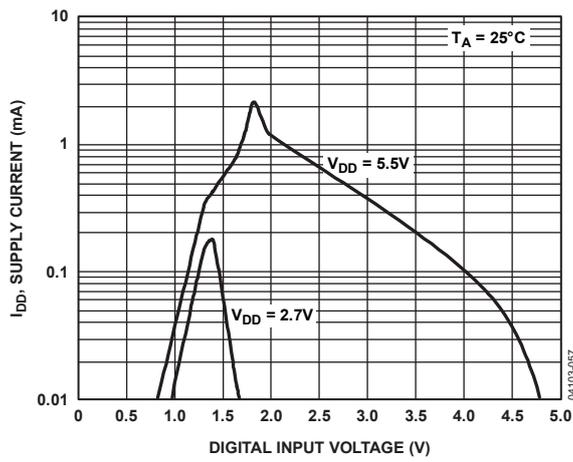


図 24. デジタル入力電圧対電源電流

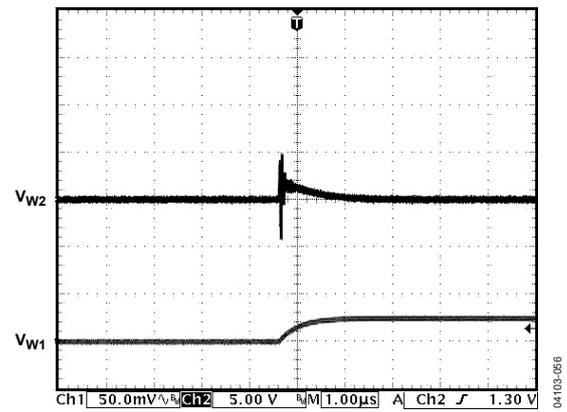


図 27. アナログ・クロストーク

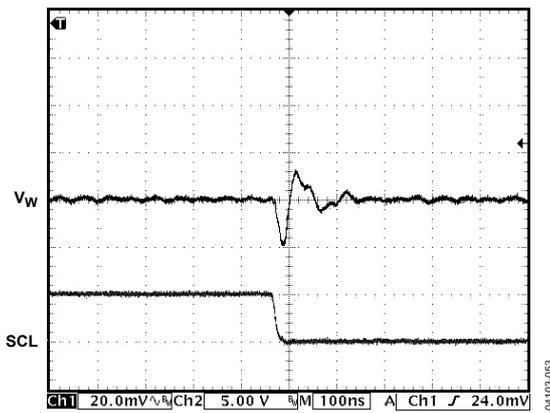


図 25. デジタル・フィードスルー

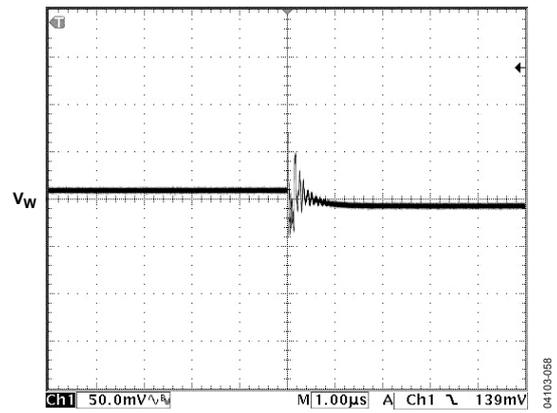


図 28. ミッドスケール・グリッチ、コード 0x80→コード 0x7F

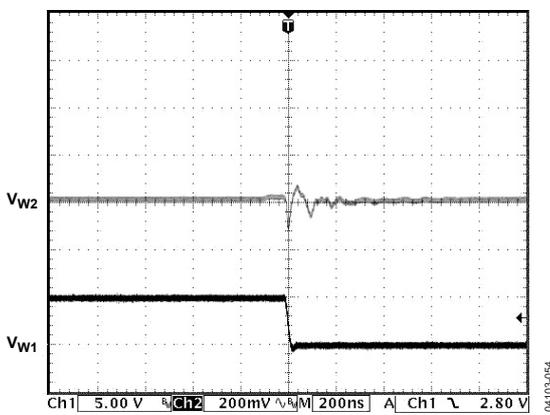


図 26. デジタル・クロストーク

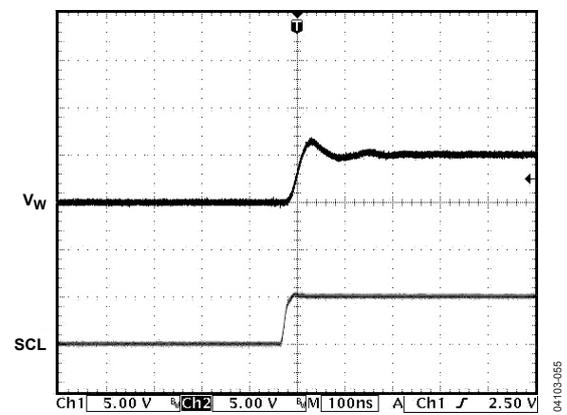


図 29. 大信号セトリング・タイム

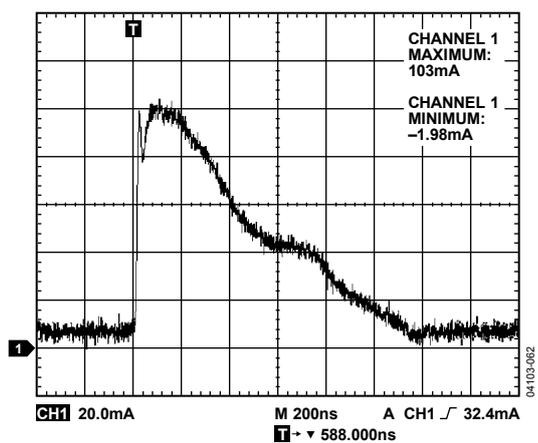


図 30. ヒューズ 1 個に対する OTP 書き込みエネルギー

## テスト回路

図 31～図 38 に、製品仕様表(表 1 と 表 2)で使用したテスト条件を決定するテスト回路を示します。

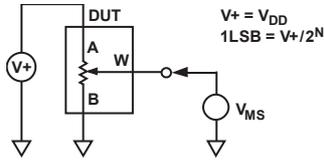


図 31.ポテンショメータ分圧器の非直線性誤差 (INL、DNL)

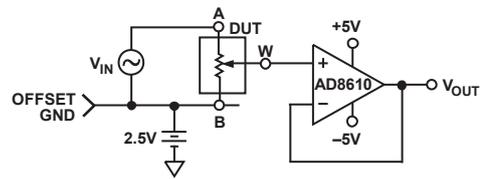


図 35.ゲイン周波数特性のテスト回路

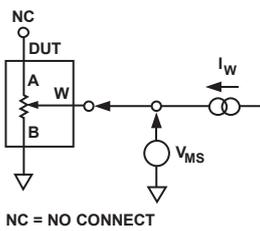


図 32.抵抗ポジションの非直線性誤差 (可変抵抗器動作; R-INL、R-DNL)

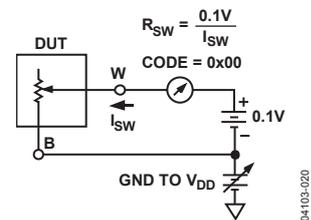


図 36.オン抵抗増分

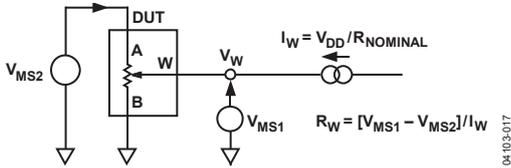


図 33.ワイパー抵抗

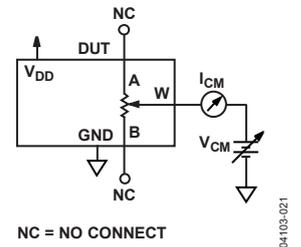


図 37.同相モード・リーク電流

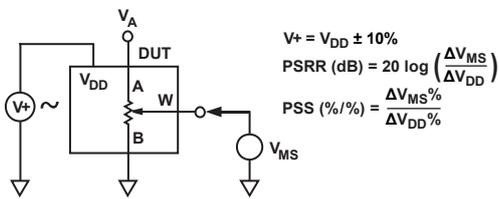


図 34.電源除去比 (PSS、PSRR)

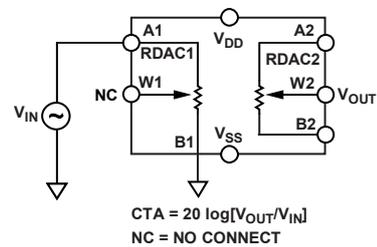


図 38.アナログ・クロストーク

## 動作原理

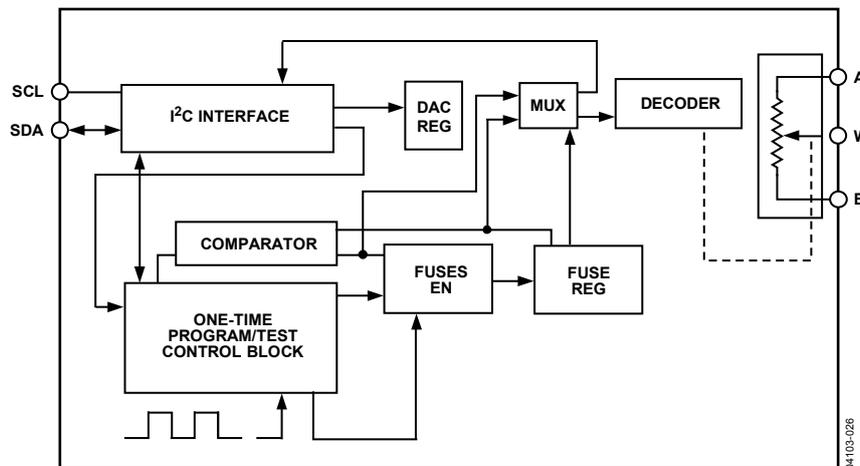


図 39.詳細機能ブロック図

AD5172/AD5173 は、抵抗設定値のメモリ保持にヒューズ・リンク技術を採用して、デジタル的に制御される 256 ポジションの可変抵抗 (VR) です。

内部パワーオン既定値により、パワーオン時にワイパーがミッドスケールに設定されます。OTP 機能をアクティブ化すると、デバイスはユーザ定義の固定設定値でパワーアップします。

### ワンタイム・プログラミング (OTP)

OTP をアクティブにする前は、初期パワーオン時に AD5172/AD5173 はミッドスケールに設定されます。ワイパーを所望のポジションに設定した後、該当するコーディング (表 8 と表 9 参照) とワンタイム  $V_{DD\_OTP}$  を使い、T ビットをハイ・レベルに設定して、抵抗値を固定することができます。AD517x ファミリーのデジタル・ポテンショメータのヒューズ・リンク技術では、ヒューズを焼き切って与えられた不揮発性設定値を実現するために、 $V_{DD\_OTP} = 5.6\text{ V} \sim 5.8\text{ V}$  である必要がありますが、動作中は、 $V_{DD} = 2.7\text{ V} \sim 5.5\text{ V}$  とすることができます。このため、ワンタイム・プログラミングには外部電源が必要です。ヒューズの焼き切りは 1 回だけ可能です。このときのヒューズの焼き切りに失敗した場合、エネルギーを再度加えてもその大きさに無関係に、ヒューズ構造が焼き切り不能に変化することがあります。詳細については、電源の注意事項のセクションを参照してください。

デバイス制御回路には 2 ビットの確認ビット (E1 と E0) があり、これらをリードバックして書き込み状態をチェックすることができます (表 7 参照)。確認ビットを必ずリードバックして、ヒューズが正常に焼き切られたことを確認する必要があります。ヒューズを焼き切った後、次のパワーオン時にすべてのヒューズ・ラッチがイネーブルされます。このため、出力は保存されている設定値に対応するようになります。図 39 に、詳細な機能ブロック図を示します。

表 7.ステータスの確認

E1	E0	Status
0	0	Ready for programming.
1	0	Fatal error. Some fuses are not blown. Do not retry. Discard this unit.
1	1	Successful. No further programming is possible.

### 可変抵抗の書き込みと電圧

#### 可変抵抗器動作

ピン A とピン B 間の RDAC の公称抵抗が 2.5 k $\Omega$ 、10 k $\Omega$ 、50 k $\Omega$ 、100 k $\Omega$  の製品を提供しています。VR の公称抵抗 ( $R_{AB}$ ) は 256 個の接点を持ち、ワイパー・ピンと B ピン接点によりアクセスされます。RDAC ラッチ内の 8 ビット・データがデコードされて、256 通りの設定の内の 1 つを選択します。

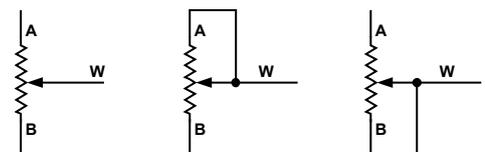


図 40.可変抵抗器モードの構成

10k $\Omega$  の製品を使用する場合、ワイパーの最初の接続はデータ 0x00 に対して B ピンから開始されます。50  $\Omega$  のワイパー・コンタクト抵抗が存在するため、このような接続では W ピンと B ピンの間に最小 100  $\Omega$  ( $2 \times 50\ \Omega$ ) の抵抗が発生します。2 番目の接続は最初のタップ・ポイントであり、ここではデータ 0x01 に対して 139  $\Omega$  ( $R_{WB} = R_{AB}/256 + 2 \times R_w = 39\ \Omega + 2 \times 50\ \Omega$ ) になります。3 番目の接続は次のタップ・ポイントで、データ 0x02 に対して 178  $\Omega$  ( $2 \times 39\ \Omega + 2 \times 50\ \Omega$ ) となり、以後同様に続きます。LSB データ値の各増加により、ワイパーは抵抗ラダーを上に移動し、最後のタップ・ポイント 10,100  $\Omega$  ( $R_{AB} + 2 \times R_w$ ) に到達するまで移動します。

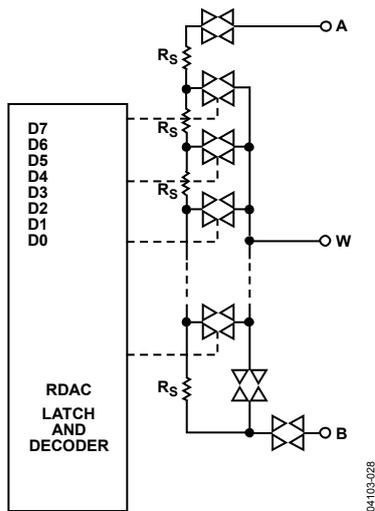


図 41. AD5172/AD5173 等価 RDAC 回路

デジタル的にプログラムした W と B の間の出力抵抗を決定する一般式は、次のようになります。

$$R_{WB}(D) = \frac{D}{128} \times R_{AB} + 2 \times R_W \quad (1)$$

ここで、

$D$  は、8 ビット RDAC レジスタにロードされるバイナリ・コード・データの 10 進数表示。

$R_{AB}$  はピン間抵抗。

$R_W$  は、内部スイッチのオン抵抗から発生するワイパー抵抗。

ようするに、 $R_{AB} = 10 \text{ k}\Omega$ 、かつ A ピンがオープンの場合は、出力抵抗  $R_{WB}$  が表 8 に示す RDAC ラッチ・コードに従って設定されます。

表 8. コードと対応する  $R_{WB}$  抵抗値

D (Dec)	$R_{WB} (\Omega)$	Output State
255	9961	Full scale ( $R_{AB} - 1 \text{ LSB} + R_W$ )
128	5060	Midscale
1	139	1 LSB
0	100	Zero scale (wiper contact resistance)

ゼロスケール状態では、有限なワイパー抵抗  $100\Omega$  があることに注意してください。この状態での W と B との間の電流レベルが、 $20 \text{ mA}$  以下の最大パルス電流となるように注意してください。そうしないと、内部スイッチ・コンタクトの性能低下または破壊が生ずる恐れがあります。

機械的ポテンシオメータと同様に、ワイパー W とピン A との間の RDAC 抵抗も、デジタルに制御された相補的な抵抗  $R_{WA}$  を発生します。これらのピンを使うときは、B ピンをオープンのままにしておくことができます。 $R_{WA}$  抵抗値に対する設定は、最大値抵抗から開始されて、ラッチにロードされたデータの値が大きくなると、小さくなります。この動作の一般式は次のようになります。

$$R_{WA}(D) = \frac{256 - D}{128} \times R_{AB} + 2 \times R_W \quad (2)$$

$R_{AB} = 10 \text{ k}\Omega$ 、かつ B ピンがオープンの場合は、出力抵抗  $R_{WA}$  が表 9 に示す RDAC ラッチ・コードに従って設定されます。

表 9. コードと対応する  $R_{WA}$  抵抗値

D (Dec)	$R_{WA} (\Omega)$	Output State
255	139	Full scale
128	5060	Midscale
1	9961	1 LSB
0	10,060	Zero scale

デバイス間のマッチングは、プロセス・ロットに依存し、最大  $\pm 30\%$  変動します。抵抗素子は薄膜技術を使ってプロセスされるため、 $R_{AB}$  の温度変化は非常に小さく、 $35 \text{ ppm}/^\circ\text{C}$  の温度係数になります。

## ポテンシオメータ分圧器のプログラミング

### 電圧出力動作

デジタル・ポテンシオメータは、A—B 間の入力電圧に比例した分圧電圧を W—B 間および W—A 間に容易に発生することができます。GND に対する  $V_{DD}$  の極性(これは正極性)とは異なり、B に対する A、A に対する W、B に対する W の各電圧にはいずれの極性も可能です。

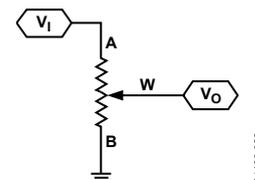


図 42. ポテンシオメータ・モード構成

近似のためにワイパー抵抗の影響を無視する場合、A ピンを  $5 \text{ V}$  に、B ピンをグラウンドにそれぞれ接続すると、W—B 間に  $0 \text{ V}$  から開始して  $5 \text{ V}$  より  $1 \text{ LSB}$  低い値までの出力電圧が発生します。電圧の各 LSB は、ピン A とピン B に加えた電圧をポテンシオメータ分圧器のポジション数 256 で除算した値に等しくなります。ピン A とピン B に与えられた任意の入力電圧に対して、グラウンドを基準とした  $V_W$  の出力電圧を決める式は、次のように表されます。

$$V_W(D) = \frac{D}{256} V_A + \frac{256 - D}{256} V_B \quad (3)$$

ワイパー抵抗の影響  $V_W$  を含む正確な計算は、次式を使います。

$$V_W(D) = \frac{R_{WB}(D)}{R_{AB}} V_A + \frac{R_{WA}(D)}{R_{AB}} V_B \quad (4)$$

分圧器モードでのデジタル・ポテンシオメータの動作は、温度に対して正確な動作になります。可変抵抗器モードと異なり、出力電圧は内部抵抗  $R_{WA}$  と  $R_{WB}$  の比に依存し、絶対値ではありません。したがって、温度ドリフトは  $15 \text{ ppm}/^\circ\text{C}$  に減少します。

## ESD保護

すべてのデジタル入力SDA、SCL、AD0、AD1は、直列入力抵抗と並列ツェナーESD構造で保護されています(図43と図44参照)。

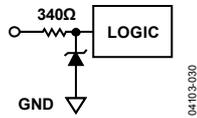


図43. デジタル・ピンの ESD 保護

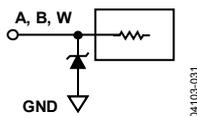


図44. 抵抗ピンの ESD 保護

## ピン電圧の動作範囲

AD5172/AD5173の $V_{DD}$ 電源とGNDにより、3端子デジタル・ポテンショメータ動作の動作範囲が決定されます。 $V_{DD}$ またはGNDを超えてピンA、ピンB、ピンWに入力される電源信号は、内蔵の順方向バイアス・ダイオードによりクランプされます(図45参照)。

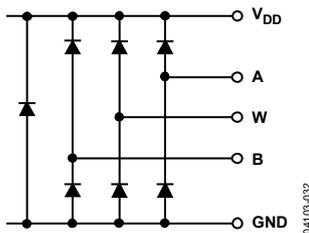


図45.  $V_{DD}$ とGNDにより設定される最大ピン電圧

## パワーアップ・シーケンス

ピンA、ピンB、ピンWでの電圧コンプライアンスを制限するダイオードが内蔵されているため(図45参照)、ピンA、ピンB、ピンWに電圧を加える前に先に $V_{DD}$ /GNDを加えることが重要です。そうしないと、ダイオードが順方向バイアスされて、意図せずに $V_{DD}$ に電源が接続されてしまい、ユーザの残りの回路に影響を与えることがあります。最適なパワーアップ・シーケンスは、GND、 $V_{DD}$ 、デジタル入力、 $V_A$ 、 $V_B$ 、 $V_W$ の順序です。 $V_A$ 入力、 $V_B$ 入力、 $V_W$ 入力、デジタル入力の電源投入の相対的順序は、 $V_{DD}$ /GNDの投入後であれば、重要ではありません。

## 電源の注意事項

パッケージのピン数を少なくするため、ワントタイム・プログラミングと通常動作の電源電圧をデバイスの同じ $V_{DD}$ ピンに加えます。AD5172/AD5173が採用しているヒューズ・リンク技術では、ヒューズを焼き切って与えられた設定値を実現するために、 $V_{DD\_OTP} = 5.6\text{ V} \sim 5.8\text{ V}$ である必要がありますが、通常動作では $V_{DD} = 2.7\text{ V} \sim 5.5\text{ V}$ にすることができます。このような2つの電圧要求では、 $V_{DD}$ が要求される $V_{DD\_OTP}$ より低い場合、両電源間でアイソレーションが必要になります。

ヒューズ・プログラミング電源(オンボード・レギュレータまたはラック・マウント電源)の定格は $5.6\text{ V} \sim 5.8\text{ V}$ である必要があります。かつワントタイム・プログラミングには $100\text{ mA}$ の過渡電流を $400\text{ ms}$ 間供給できる必要があります。書き込みが終了したら、 $V_{DD\_OTP}$ 電源を切り離して、 $2.7\text{ V} \sim 5.5\text{ V}$ での通常動作を可能にする必要があります。デバイスの消費電流はわずか数 $\mu\text{A}$ です。

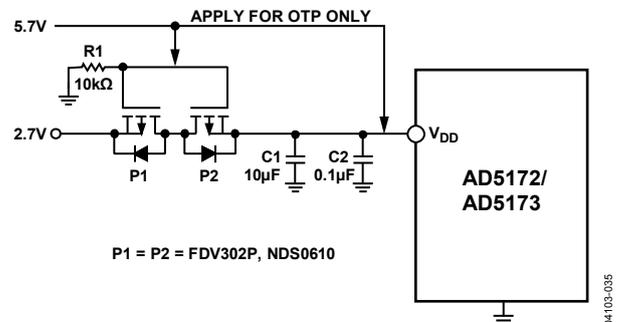


図46. 2.7Vの通常動作電源から発生させる5.7Vの絶縁型OTP電源

例えば、2.7Vでシステムを動作させる場合、双方向低スレッショールドのPチャンネルMOSFETを使用して電源をアイソレーションすることが推奨されます。図46に示すように、最初に2.7Vシステム電圧を加えて、P1のゲートとP2のゲートをグラウンドにプルダウンして、P1をターンオンさせ、次にP2をターンオンさせます。このため、AD5172/AD5173の $V_{DD}$ が2.7Vに近づきます。AD5172/AD5173設定値が見つかる時、出荷時テストが $V_{DD\_OTP}$ とMOSFETゲートに加えるため、P1とP2がターンオフします。2.7V電源が保護されている間にAD5172/AD5173を書込むため、この時点でOTPコマンドを実行します。OTPが完了したら、テストは $V_{DD\_OTP}$ を切り離して、AD5172またはAD5173の設定値が固定されます。

AD5172/AD5173は、内部ヒューズを焼き切るによりOTP機能を実現しています。最初のヒューズ・プログラミングでは、必ず $5.6\text{ V} \sim 5.8\text{ V}$ のワントタイム・プログラム電圧を供給してください。この条件に違反すると、ヒューズ構成が変わるので、プログラミング不能になります。

低電圧ロジック・コントローラからSCLとSDAを駆動するとき、注意が必要です。ロジック・ハイ・レベルを必ず $0.7\text{ V} \times V_{DD} \sim V_{DD} + 0.5\text{ V}$ の範囲にしてください。

PCBレイアウトが不適切な場合、寄生インダクタンスが発生してヒューズ・プログラミング電圧に悪影響を与えることがあります。このため、 $1\text{ }\mu\text{F} \sim 10\text{ }\mu\text{F}$ のタンタル・コンデンサと $1\text{ nF}$ のセラミック・コンデンサの並列接続をできるだけ $V_{DD}$ ピンの近くに接続することが推奨されます。選択する両コンデンサのタイプと値は重要です。これらのコンデンサの組み合わせは、高速応答、大きな電流処理能力、過渡時に最小の電圧低下を提供するように動作します。このため、これらのコンデンサは内部ヒューズの焼き切りに必要な適切なエネルギーを阻止しないことにより、OTPプログラミングの成功に寄与します。さらに、C1は過渡電圧と低周波リップルを抑え、C2は通常動作で高周波ノイズを小さくします。

### レイアウト時の考慮事項

PCB のレイアウトでは、小型で最小リード長のデザインが重要です。入力までの線は、最小の導体長で可能な限り真っ直ぐにします。グラウンド・パスの抵抗とインダクタンスは小さくする必要があります。

デジタル・グラウンドも、離れたところでアナログ・グラウンドに一点で接続して、グラウンド・バウンスを小さくする必要があります。ご注意ください。

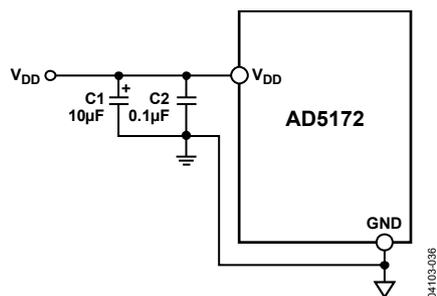


図 47. 電源のバイパス

## I<sup>2</sup>Cインターフェース

### 書込みモード

表 10.AD5172 書込みモード

S	0	1	0	1	1	1	1	$\overline{W}$	A	A0	SD	T	0	OW	X	X	X	A	D7	D6	D5	D4	D3	D2	D1	D0	A	P
Slave address byte									Instruction byte							Data byte												

表 11.AD5173 書込みモード

S	0	1	0	1	1	AD1	AD0	$\overline{W}$	A	A0	SD	T	0	OW	X	X	X	A	D7	D6	D5	D4	D3	D2	D1	D0	A	P
Slave address byte									Instruction byte							Data byte												

### 読出しモード

表 12.AD5172 読出しモード

S	0	1	0	1	1	1	1	R	A	D7	D6	D5	D4	D3	D2	D1	D0	A	E1	E0	X	X	X	X	X	X	A	P
Slave address byte									Instruction byte							Data byte												

表 13.AD5173 読出しモード

S	0	1	0	1	1	AD1	AD0	R	A	D7	D6	D5	D4	D3	D2	D1	D0	A	E1	E0	X	X	X	X	X	X	A	P
Slave address byte									Instruction byte							Data byte												

表 14.SDA のビット説明

Bit	Description
S	Start condition.
P	Stop condition.
A	Acknowledge.
AD0, AD1	Package pin-programmable address bits.
X	Don't care.
$\overline{W}$	Write.
R	Read.
A0	RDAC subaddress select bit.
SD	Shutdown connects wiper to B terminal and open circuits the A terminal. It does not change the contents of the wiper register.
T	OTP programming bit. Logic 1 programs the wiper permanently.
OW	Overwrites the fuse setting and programs the digital potentiometer to a different setting. Upon power-up, the digital potentiometer is preset to either midscale or fuse setting, depending on whether the fuse link was blown.
D7, D6, D5, D4, D3, D2, D1, D0	Data bits.
E1, E0	OTP validation bits. 00 = ready to program. 10 = fatal error. Some fuses not blown. Do not retry. Discard this unit. 11 = programmed successfully. No further adjustments are possible.

I<sup>2</sup>C コントローラ・プログラミング

## 書き込みビット・パターン

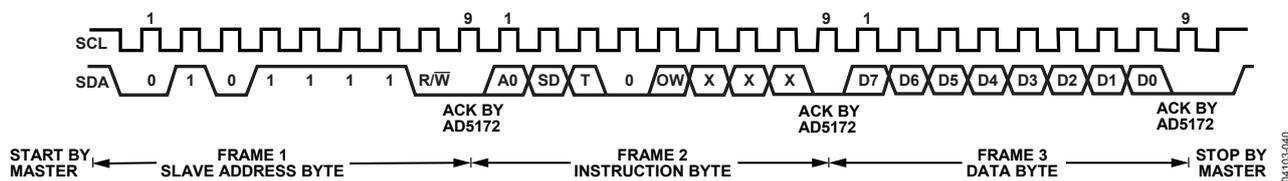


図 48.RDAC レジスタへの書き込み—AD5172

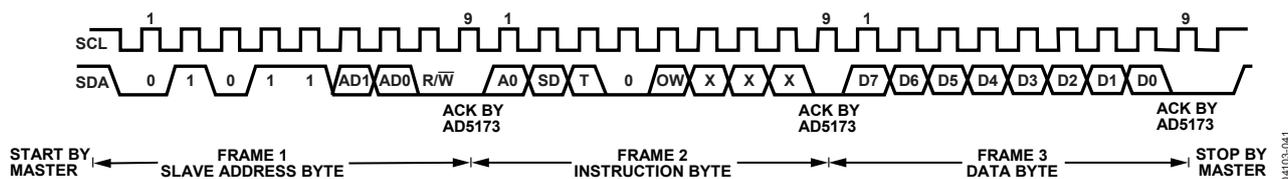


図 49.RDAC レジスタへの書き込み—AD5173

## 読み出しビット・パターン

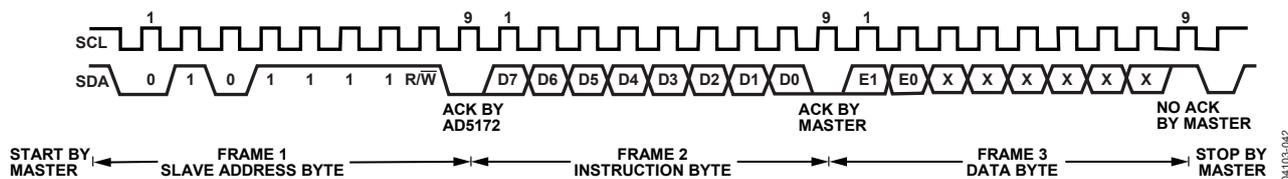


図 50.書き込みモードで選択済みの RDAC レジスタからのデータの読み出し—AD5172

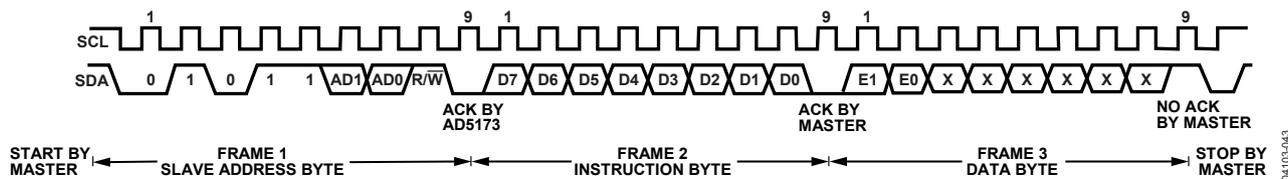


図 51.書き込みモードで選択済みの RDAC レジスタからのデータの読み出し—AD5173

## I<sup>2</sup>C 互換 2 線式シリアル・バス

このセクションでは、2 線式 I<sup>2</sup>C 互換シリアル・バス・プロトコルの動作を説明します。

マスターはスタート条件を設定してデータ転送を開始します。このスタート条件は、SCL がハイ・レベルの間に SDA ラインがハイ・レベルからロー・レベルへ変化することと定義されます(図 48 と 図 49 参照)。次のバイトはスレーブ・アドレス・バイトで、スレーブ・アドレス、それに続く R/W ビットから構成されます(このビットは、スレーブ・デバイスに対するデータの読み出し/書き込みを指定します)。AD5172 は固定スレーブ・アドレス・バイトを、AD5173 は 2 ビットの設定可能なアドレス・バイト (AD0 と AD1) を、それぞれ持っています(図 48 と 図 49 参照)。

送信対象アドレスに該当するアドレスを持つスレーブは 9 番目のクロック・パルスで、SDA ラインをロー・レベルにして応答します(これはアクノリッジ・ビットと呼ばれます)。選択されたデバイスがシリアル・レジスタに読み書きするデータを待つ間、バス上の他の全デバイスはアイドル状態を維持します。R/W ビットがハイ・レベルの場合は、マスターがスレーブ・デバイスから読み出しを行います。R/W ビットがロー・レベルの場合は、マスターがスレーブ・デバイスに対して書き込みを行います。

書き込みモードでは、2 番目のバイトが命令バイトです。命令バイトの最初のビット(MSB)は RDAC サブアドレス選択ビットです。ロジック・ロー・レベルでチャンネル 1 を、ロジック・ハイ・レベルでチャンネル 2 を、それぞれ選択します。

2 番目の MSB(SD)は、シャットダウン・ビットです。ロジック・ハイになると、ピン A がオープンになり、ワイパーとピン B が短絡します。この動作により、可変抵抗器モードではほぼ 0 Ω が、またはポテンショメータ・モードでは 0 V が、それぞれ発生されます。シャットダウン動作によりレジスタ値が影響を受けないように注意することは重要です。シャットダウンから抜け出すとき、前の設定値が RDAC に適用されます。さらにシャットダウン中にも、新しい設定値を設定することができます。デバイスがシャットダウンから抜け出すとき、対応する VR 設定値が RDAC に適用されます。

3 番目の MSB(T)は、OTP プログラミング・ビットです。ロジック・ハイ・レベルで、ポリヒューズを焼き切って、抵抗設定値を固定します。OTP 書き込み時間は 400 ms です。

4 番目の MSB は常にロジック 0 である必要があります。

5 番目の MSB(OW)は、上書きビットです。ロジック・ハイ・レベルで、内部ヒューズが焼き切られた後でも RDAC 設定値を変更できるようにしますが、OW をロジック 0 に戻すと、RDAC のポジションは上書き前の設定値に戻ります。OW はスタティックでないため、デバイスの電源をオン/オフすると、ヒューズが既に固定されているか否かに応じて、RDAC はミッドスケールへ、またはヒューズが焼き切られた設定値へ、それぞれ設定されます。

命令バイトの残りのビットは don't care です(図 48 と 図 49 参照)。

命令バイトをアクノリッジした後の、書き込みモードの最後のバイトはデータバイトになります。データは、9 個のクロック・パルスで 8 ビットのデータとそれに続くアクノリッジ・ビットの順にシリアル・バス上を伝送します。SDA ラインは SCL のロー・レベル区間で変化して、SCL のハイ・レベル区間で安定に維持されている必要があります(図 3 参照)。

読み出しモードでは、データバイトがスレーブ・アドレス・バイトのアクノリッジメントの直後に続きます。データは、9 個のクロック・パルスでシリアル・バス上を伝送します(8 ビットのデータの後ろにアクノリッジ・ビットが続く書き込みモードとは少し違います)。同様に、SDA ラインは SCL のロー・レベル区間で変化して、SCL のハイ・レベル区間で安定に維持されている必要があります(図 50 と 図 51 参照)。

注目するチャンネルは、書き込みモードで選択されたチャンネルであることに注意してください。両チャンネルの RDAC 値を読み出す必要がある場合、書き込みモードで最初のチャンネルを書込み、次に読み出しモードへ切り替えて、最初のチャンネル値を読み出す必要があります。その後、選択した 2 番目のチャンネルに対する書き込みモードに戻り、読み出しモードで 2 番目のチャンネル値を読み出す必要があります。後続のリードバック動作での書き込みモードで、フレーム 3 データバイトを発行する必要はありません。書き込みフォーマットについては、図 50 と 図 51 を参照してください。

データバイトの後ろの確認バイトには、2 ビットの確認ビット (E0 と E1) があります(表 7 参照)。これらのビットは、ワンタイム・プログラミングのステータスを表示します(図 50 と 図 51 参照)。

全データバイトの読み出しまたは書き込みが終了すると、マスターはストップ条件を設定します。ストップ条件は、SCL のハイ・レベル中に SDA ラインがロー・レベルからハイ・レベルへ変化することとして定義されます。書き込みモードでは、マスターが 10 番目のクロック・パルスで SDA ラインをハイ・レベルにして、ストップ条件を設定します(図 48 と 図 49 参照)。読み出しモードでは、マスターは 9 番目のクロック・パルスでアクノリッジを発行しません(SDA ラインがハイ・レベルを維持)。この後、マスターは 10 番目のクロック・パルスの前に SDA ラインをロー・レベルにし、次に SDA ラインをハイ・レベルにして、ストップ条件を設定します(図 50 と 図 51 参照)。

繰り返し書き込み機能は、デバイスに対するアドレッシング指定と指示を 1 回行うだけで、RDAC 出力を反復更新する柔軟性を提供します。例えば、書き込みモードで RDAC がスレーブ・アドレスと命令バイトをアクノリッジした後、RDAC 出力が各後続バイトごとに更新されます。ただし、別の命令が必要な場合は、新しいスレーブ・アドレス、命令、データバイトで書き込み/読み出しモードを再起動させる必要があります。同様に、RDAC の繰り返し読み出し機能も使うことができます。

### 1本のバスに複数デバイスを接続(AD5173の場合)

図 52 に、同じシリアル・バス上での 4 個の AD5173 デバイスの接続を示します。AD0 ピンと AD1 ピンの状態が異なるため各々は異なるスレーブ・アドレスを持ちます。これため、各デバイスの書き込みまたは読み出しを独立に行うことができます。マスター・デバイスの出力バス・ライン・ドライバは、I<sup>2</sup>Cフル互換インターフェース内でオープン・ドレインによりプルダウンされます。

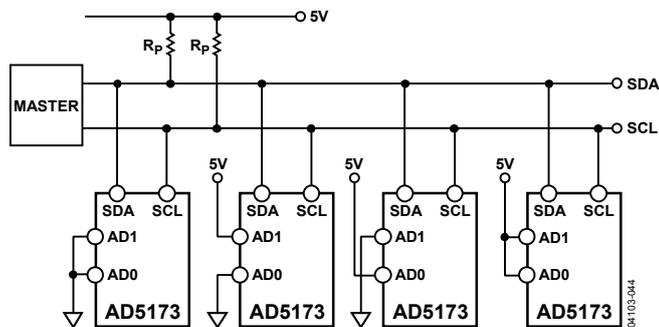


図 52.1 本の I<sup>2</sup>C バスに接続した複数の AD5173 デバイス

### 様々な電圧動作のためのレベル・シフト

SCL信号とSDA 信号が低電圧ロジック・コントローラから出力されて、最小  $V_{IH}$  レベル ( $0.7 V \times V_{DD}$ )より低い場合には、AD5172/AD5173 とコントローラのための信号をレベル・シフトさせます。図 53 に、実施例を示します。例えば、 $SDA1 = 2.5 V$  のとき、M1 はターンオフし、 $SDA2$  は  $5 V$  になります。 $SDA1 = 0 V$  のとき、M1 はターンオンし、 $SDA2$  は  $0 V$  に近づきます。このため、適切なレベル・シフトが得られます。M1 と M2 として Fairchild Semiconductor 社の FDV301N のような低スレッショールド N チャンネル・パワー MOSFET を選択することが最適です。

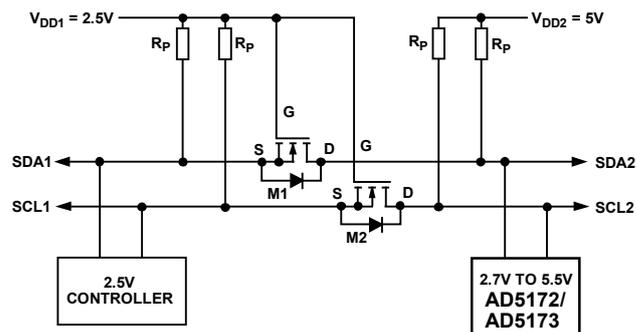
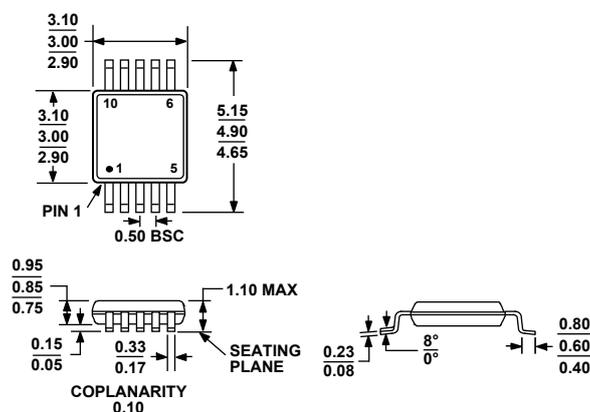


図 53. 様々な電圧動作のためのレベル・シフト

## 外形寸法



COMPLIANT TO JEDEC STANDARDS MO-187-BA

図 54.10 ピン・ミニ・スモール・アウトライン・パッケージ[MSOP]  
(RM-10)  
寸法: mm

## オーダー・ガイド

Model <sup>1</sup>	R <sub>AB</sub> (kΩ)	Temperature Range	Package Description	Package Option	Branding
AD5172BRM2.5	2.5	-40°C to +125°C	10-Lead MSOP	RM-10	DCY
AD5172BRM2.5-RL7	2.5	-40°C to +125°C	10-Lead MSOP	RM-10	DCY
AD5172BRMZ2.5 <sup>2</sup>	2.5	-40°C to +125°C	10-Lead MSOP	RM-10	DCR
AD5172BRM10	10	-40°C to +125°C	10-Lead MSOP	RM-10	DCZ
AD5172BRM10-RL7	10	-40°C to +125°C	10-Lead MSOP	RM-10	DCZ
AD5172BRMZ10 <sup>2</sup>	10	-40°C to +125°C	10-Lead MSOP	RM-10	DCT
AD5172BRMZ10-RL7 <sup>2</sup>	10	-40°C to +125°C	10-Lead MSOP	RM-10	DCT
AD5172BRM50	50	-40°C to +125°C	10-Lead MSOP	RM-10	DCX
AD5172BRMZ50 <sup>2</sup>	50	-40°C to +125°C	10-Lead MSOP	RM-10	DCU
AD5172BRMZ50-RL7 <sup>2</sup>	50	-40°C to +125°C	10-Lead MSOP	RM-10	DCU
AD5172BRM100	100	-40°C to +125°C	10-Lead MSOP	RM-10	DCW
AD5172BRMZ100 <sup>2</sup>	100	-40°C to +125°C	10-Lead MSOP	RM-10	DCV
AD5172BRMZ100-RL7 <sup>2</sup>	100	-40°C to +125°C	10-Lead MSOP	RM-10	DCV
AD5173BRM2.5	2.5	-40°C to +125°C	10-Lead MSOP	RM-10	DCM
AD5173BRM2.5-RL7	2.5	-40°C to +125°C	10-Lead MSOP	RM-10	DCM
AD5173BRMZ2.5 <sup>2</sup>	2.5	-40°C to +125°C	10-Lead MSOP	RM-10	DCH
AD5173BRMZ2.5-RL7 <sup>2</sup>	2.5	-40°C to +125°C	10-Lead MSOP	RM-10	DCH
AD5173BRM10	10	-40°C to +125°C	10-Lead MSOP	RM-10	DCQ
AD5173BRM10-RL7	10	-40°C to +125°C	10-Lead MSOP	RM-10	DCQ
AD5173BRMZ10 <sup>2</sup>	10	-40°C to +125°C	10-Lead MSOP	RM-10	DCL
AD5173BRMZ10-RL7 <sup>2</sup>	10	-40°C to +125°C	10-Lead MSOP	RM-10	DCL
AD5173BRM50	50	-40°C to +125°C	10-Lead MSOP	RM-10	DCN
AD5173BRM50-RL7	50	-40°C to +125°C	10-Lead MSOP	RM-10	DCN
AD5173BRMZ50 <sup>2</sup>	50	-40°C to +125°C	10-Lead MSOP	RM-10	DCJ
AD5173BRMZ50-RL7 <sup>2</sup>	50	-40°C to +125°C	10-Lead MSOP	RM-10	DCJ
AD5173BRM100	100	-40°C to +125°C	10-Lead MSOP	RM-10	DCP
AD5173BRM100-RL7	100	-40°C to +125°C	10-Lead MSOP	RM-10	DCP
AD5173BRMZ100 <sup>2</sup>	100	-40°C to +125°C	10-Lead MSOP	RM-10	DCK

<sup>1</sup> パッケージの底面に、YWW または #YWW ラベルとアセンブリ・ロット番号ラベルが表示されています。Y は製品の製造年を表します。例えば、Y = 5 は、製品が 2005 年に製造されたことを意味します。WW は 製品が製造され週を表します。

<sup>2</sup> Z = RoHS 準拠製品。

ライセンスを受けたアナログ・デバイスまたはサブライセンスを受けた関連会社の 1 つから I<sup>2</sup>C 部品を購入すると、Phillips 社の制定する I<sup>2</sup>C 標準仕様にシステムが準拠している場合、I<sup>2</sup>C システム内でこれらのデバイスを使うための Phillips 社の I<sup>2</sup>C 特許権のもとにライセンスが購入者に移転されます。