



テスト済み回路設計集“Circuits from the Lab™”は共通の設計課題を対象とし、迅速で容易なシステム統合のために製作されました。さらに詳しい情報又は支援は <http://www.analog.com/jp/CN0399> をご覧ください。

接続または参考にしたデバイス

ADL5904	エンベロープ閾値検出機能付き、DC ~ 6 GHz、45 dB TruPwr™ 検出器
AD7091R	A/D コンバータ、1MSPS、12 ビット、超低消費電力、10 ピン LFCSP と MSOP
ADP160	リニア・レギュレータ、150mA、CMOS、超低静止時電流

バッテリーまたは USB 駆動、対応周波数 9 kHz ~ 6 GHz の RMS パワー測定システム

評価および設計サポート

回路評価用ボード

**CN-0399 回路評価用ボード (EVAL-CN0399-SDPZ)**  
システム・デモンストレーション・プラットフォーム  
(EVAL-SDP-CS1Z)

設計と統合ファイル

回路図、レイアウト・ファイル、部品表

回路の機能とその利点

図 1 は、RF 信号源から 9 kHz ~ 6 GHz の周波数範囲で出力されるパワーを、公称 45 dBm (-30 dBm ~ +15 dBm) の入力電力範囲で正確に測定する RF パワー測定回路です。

この回路で、5 V の USB 電源で駆動できる小型でフル機能の rms RF パワー・メーターを構築できます。測定用のシグナル・チェーンは、rms 応答 RF パワー・ディテクタと 12 ビットの高精度 A/D コンバータ (ADC) で構成されています。この 2 つのデバイスは、CMOS リニア電圧レギュレータが 5 V の USB 電源から生成する 3.3 V の電圧で駆動します。

簡単な校正ルーチンを数多くの周波数で行うことにより、回路のいかなる周波数応答の変動も補償することができます。校正データはロックアップ・テーブルに保存され、RF パワー測定中に参照されます。

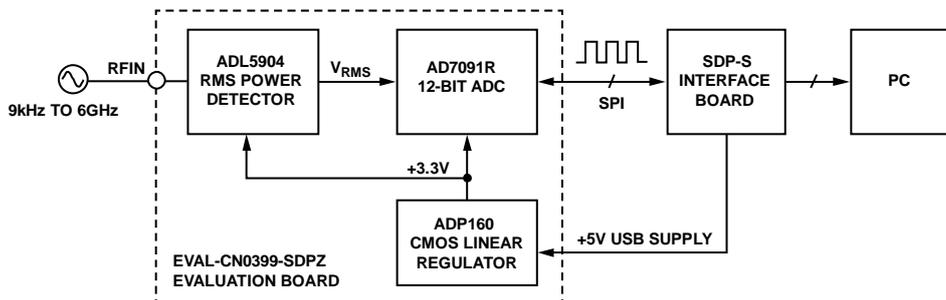


図 1. 携帯型 RF パワー・メーター評価用ボードの測定セットアップ  
(全接続の一部およびデカップリングは省略されています)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

## 回路の説明

RF 信号を 9 kHz ~ 6 GHz の範囲で回路基板の SMA コネクタに印加します。この信号は、AC カップリング・コンデンサを介して rms 応答 RF パワー・ディテクタ ADL5904 の RFIN 入力ピンを駆動します。このコンデンサの容量 (0.47  $\mu\text{F}$ ) によって回路の最小入力周波数が決まります。ディテクタの出力電圧

( $V_{\text{RMS}}$ ) は、入力信号の rms レベルに比例する DC 出力電圧レベルです。

ディテクタの出力は AD7091R 12 ビット ADC の入力を直接駆動します。ADC は入力電圧を周期的にサンプリングして、デジタル化された電圧コードに変換します。各コードは 3 線式シリアル・ペリフェラル・インターフェース (SPI) 経由で PC に転送され、PC では式を用いて入力信号の RF パワーを計算します。校正係数の情報は、PC のルックアップ・テーブルに保存されています。係数のスロープとインターセプトは動作周波数に基づいて選択されます。このため、RF 入力パワー・レベルを正確に計算するために、動作周波数を入力する必要があります。

## RF パワー・ディテクタ

ADL5904 は広帯域の rms 応答 RF パワー・ディテクタで、DC ~ 6 GHz で動作します。図 2 に ADL5904 の機能ブロック図を示します。

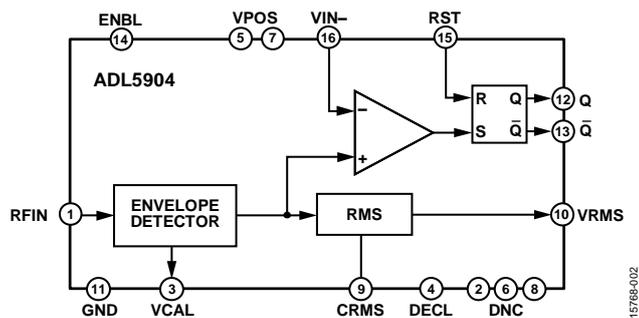


図 2. ADL5904 ブロック図

このディテクタはデシベルリニアの出力特性を持ち、ダイナミック・レンジは 45 dB、範囲は -30 dBm ~ +15 dBm です。

ADL5904 は消費電流が 3 mA と低いので、PC からの 5 V USB インターフェースのみで駆動するこのアプリケーション回路に最適なディテクタです。

このディテクタが提供する他の機能としてプログラマブル・エンベロープ閾値検出があります。閾値検出は、内部コンパレータを使用して、入力エンベロープ電圧とあらかじめユーザーが設定した入力電圧を比較します。エンベロープ電圧があらかじめ設定された電圧を超えると、デジタル出力信号がハイ・レベルにアサートされます。出力信号は、ディテクタのリセット・ピン (RST) にハイのパルスが入力されるまで、R/S フリップ・フロップを介してハイにラッチされます。この機能は、図 1 に示す回路では使用しません。

## A/D コンバータ

図 3 に示す AD7091R は 12 ビット、1 チャンネル、逐次比較レジスタ (SAR) ADC です。このデバイスは、1 mW の超低消費電力で通常動作を行います。

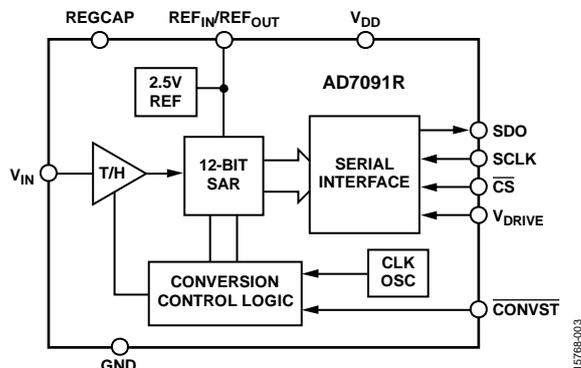


図 3. AD7091R A/D コンバータ

ADC の REF<sub>IN</sub>/REF<sub>OUT</sub> ピンは外部リファレンス電圧でオーバードライブすることができます。しかし、このアプリケーションでは、2.5 V の内部リファレンスを使用しても精度は損なわれません。2.5 V の内部リファレンスを使用すると、LSB サイズは次のようになります。

$$LSB = (2.5 \text{ V}) / 2^{12} = 610 \mu\text{V}$$

これは、ADC の分解能が 610  $\mu\text{V}$  であることを意味します。ADC の入力電圧  $V_{\text{IN}}$  の範囲は 0 V ~ 2.5 V ( $V_{\text{REF}}$ ) です。ディテクタの最大出力電圧は約 1.8 V であるため、ADC の入力に電圧スケールを行う必要なしに、ディテクタの出力を ADC の入力に直接接続できます。

## オンボード・レギュレータ

ADP160 は、42  $\mu\text{A}$  の超低静止電流で 2.2 V ~ 5.5 V の安定した電圧を出力できる CMOS リニア電圧レギュレータです。

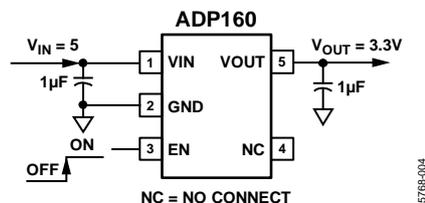


図 4. ADP160-3.3 CMOS リニア電圧レギュレータ

ADP160 は固定出力または可変出力の設定が可能です。図 4 に示すように、この設計では 3.3 V の固定出力モードが使用されており、ごくわずかな外付け部品でパワー・ディテクタと ADC に安定した出力を供給します。

## パワーの計算

ディテクタの出力から RF 入力信号のパワーを計算するには、次式を使用します。パワーは、デシベル表示の電力比 (dBm) として表されます。

$$P_{IN} \text{ (dBm)} = (V_{RMS}/m) + Int \quad (1)$$

ここで、 $V_{RMS}$  はディテクタの出力電圧 (図 5 参照)、 $m$  はパワー・ディテクタのスロープ、 $Int$  はパワー・ディテクタの x 軸のインターセプトです。

式 1 を使用すると、システム全体の伝達関数は次式ようになります。

$$P_{IN} \text{ (dBm)} = (CODE_{RMS}/m') + Int' \quad (2)$$

ここで、 $CODE_{RMS}$  は ADC の出力電圧  $V_{RMS}$  をデジタル化されたコードで表したものの (図 5 参照)、 $m'$  はパワー・ディテクタと ADC を組み合わせたときのスロープ、 $Int'$  はパワー・ディテクタと ADC を組み合わせたときの x 軸のインターセプトです。



図 5. ディテクタと ADC の出力

式中のスロープとインターセプトは、どちらも周波数に依存するパラメータです。そのため、測定周波数の範囲でシステムの正確性を確保するには、測定周波数の全範囲、すなわち十分な周波数インクリメント数で校正を実施しなければなりません。

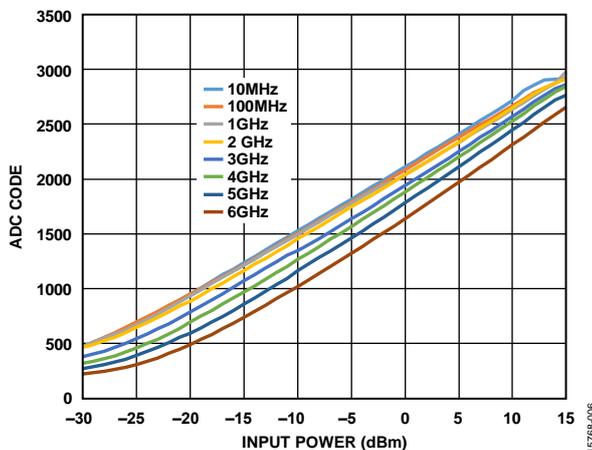


図 6. 10 MHz での ADC コードと入力パワーの伝達関数

ディテクタの入力パワーと、測定で得られた生の ADC コードとの関係を図 6 に示します。パワー・ディテクタの検出範囲で複数の動作周波数をプロットしています。測定して得られたこの ADC コードは、パワー・ディテクタの出力電圧をサンプリングして、変換したものです。図 6 の各プロットから、ディテクタの動作範囲 (-30 dBm ~ +15 dBm) 内で、ディテクタの特性曲線がデシベル表示の入力パワーに対して直線的に変化していることが分かります。この応答をパワー・ディテクタのデシベルリニア応答と呼びます。

## ソフトウェアのインターフェース

測定した RF パワーを計算、表示するには、シンプルなグラフィカル・ユーザー・インターフェース (GUI) を使用します。この GUI のフロント・パネルを図 7 に示します。

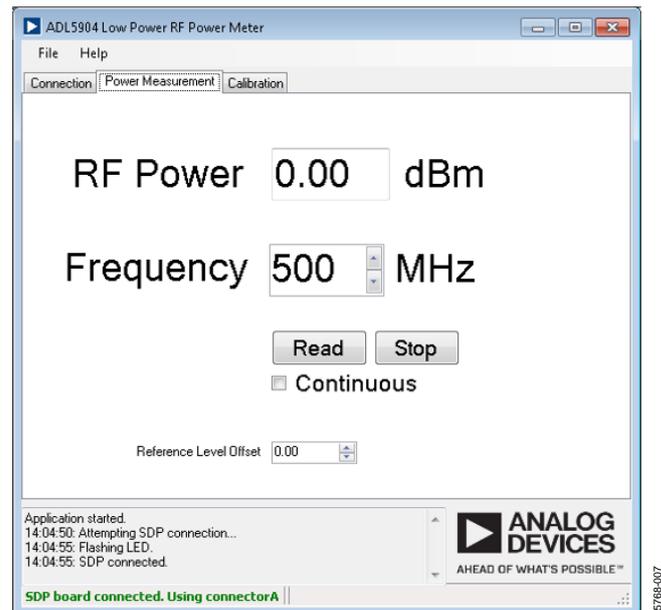


図 7. ソフトウェアの GUI フロント・パネル

測定を始める前に、[Power Measurement] タブで入力信号の周波数を入力する必要があります。これによりソフトウェアは、使用する校正係数 (スロープとインターセプト) を決定します。ソフトウェアは、入力された周波数に最も近い周波数の校正係数を使用します。[Continuous] を選択してから [Read] をクリックすると、周期的にパワーの測定値を更新します。外部のケーブルやカップリングの損失を考慮するために、ユーザー定義のリファレンス・レベル・オフセットを測定値に適用することもできます。パワーの値は、このオフセットを測定値に適用してから表示されます。

## 校正ルーチン

パワー測定を行う前に、測定周波数の全範囲で校正ルーチンを実施する必要があります。

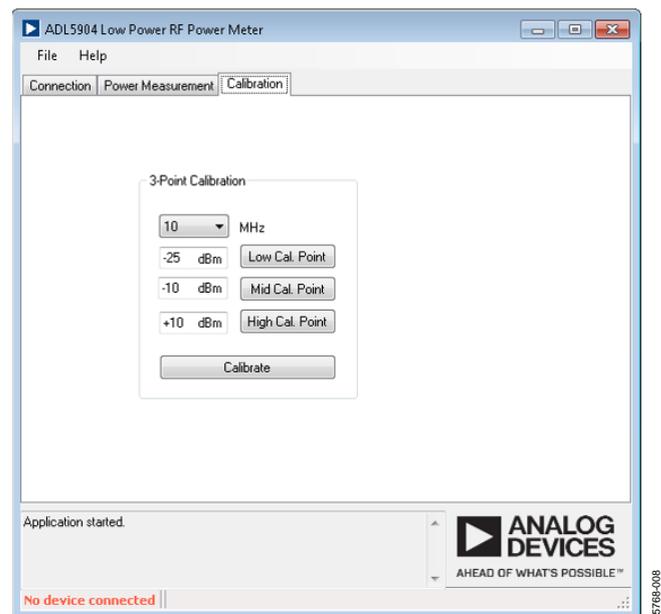


図 8. 校正ルーチン・タブ

図 8 に [Calibration] タブを示します。数値選択ボックスを使用して周波数を選択します。次に、選択した周波数で 3 つの

ワー・レベルを入力します。この3点校正ルーチンでは、校正周波数に対してスロープとインターセプトそれぞれについて異なる2つの値を計算します。これらの値はルックアップ・テーブルに保存され、パワーの計算に使用されます。選択した周波数における校正データの例を図9に示します。

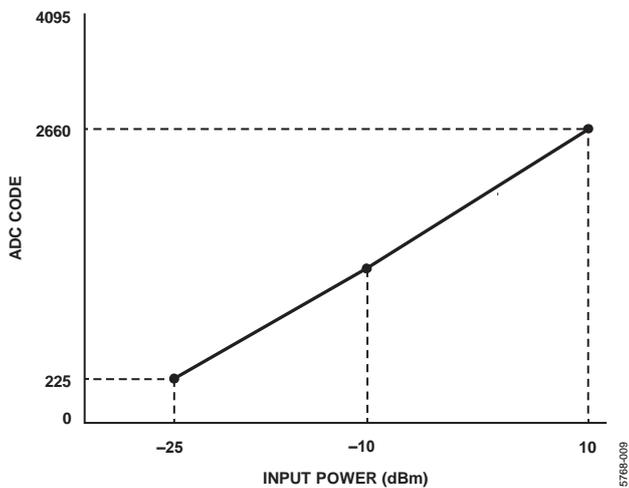


図 9. 3点校正データの例

各校正ポイントについて ADC コードを測定します (図9 参照)。これらのコードを使用して、入力した校正パワー・レベル間の2つの領域それぞれにおけるスロープとインターセプトを計算します。各校正周波数での校正値は、この2つのパワー領域それぞれのスロープとインターセプトから成り、図10に示すようなルックアップ・テーブルに保存されます。

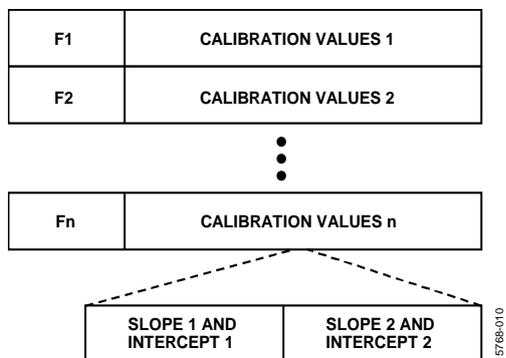


図 10. ルックアップ・テーブルの概略図

測定シーケンス

パワー測定中に実行される測定シーケンスを図11に示します。

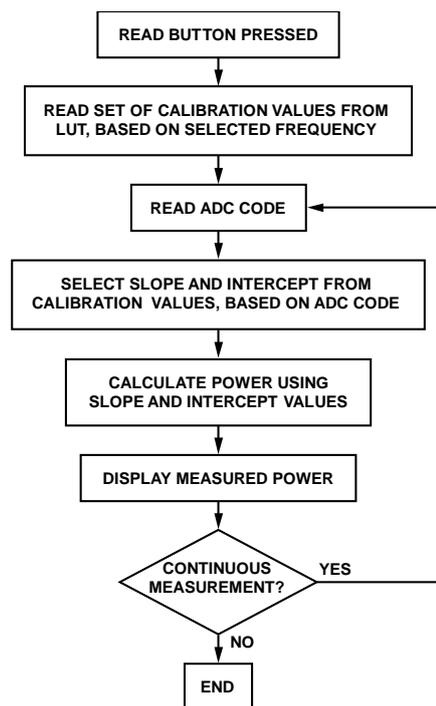


図 11. 測定シーケンス

[Read] をクリックすると、選択した動作周波数に最も近い校正周波数の校正値をルックアップ・テーブルから読み出します。

校正値は、3点校正ルーチンにおける2つのパワー領域それぞれのスロープとインターセプトです。次に、SPI インターフェースから生の ADC コードを読み出します。このコードを使用してパワーを計算します。読み出した生の ADC コードを基に、選択した周波数の校正値から、2つのパワー領域のうちの一方のスロープとインターセプトを抽出します。

このスロープとインターセプトの値と式1を使用してパワーを計算し、GUIに表示します。[Continuous] チェックボックスが選択されている場合は、選択した周波数で周期的に測定を繰り返します。

## 測定のタイミング

各測定のタイミング図を図 12 に示します。ADC は、SDP-S インターフェイス・ボードの GPIO を使用して変換開始 (CONSTB) 入力がロー・レベルにアサートされるとサンプリングします。約 1 ms 後、サンプリングした電圧に対応する ADC のコード値が SPI を介して転送されます。パワーを計算し、GUI に現在のパワー測定値を更新して表示します。パワーの測定値は GUI に 1 秒間表示されます。連続測定の場合には、測定が繰り返されます。

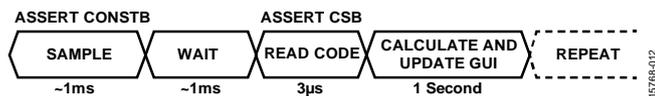


図 12. 測定のタイミング

EVAL-CN0399-SDPZ ボードの回路図、PCB レイアウト・データ、部品表などが全て揃った技術文書は、[www.analog.com/CN0399-DesignSupport](http://www.analog.com/CN0399-DesignSupport) からダウンロードできます。

## テスト結果

様々な周波数で校正ルーチンを実行した後に、ディテクタの全パワー範囲にわたり測定データを手動で収集し、ディテクタ回路がパワーを正確に測定しているか検証しました。

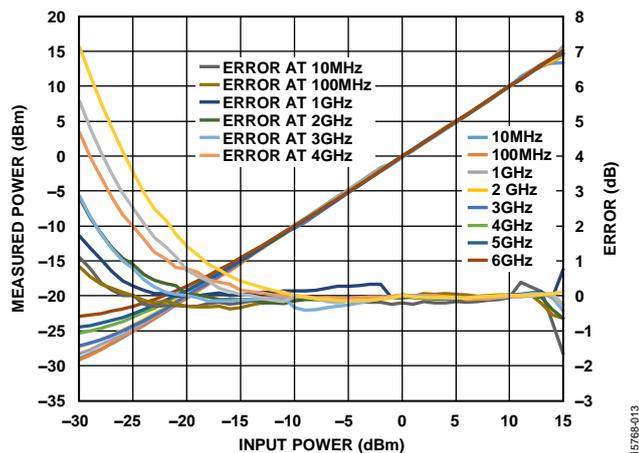


図 13. パワーの測定データ対入力パワー

この結果を図 13 に示します。回路が 10 MHz ~ 6 GHz の範囲で入力パワーを正確にトラックしていることが分かります。この周波数範囲では、実際の入力パワーからの最大偏差は 5 GHz 時 0.57 dB でした。

## バリエーション回路

低入力パワー・レベル (-20 dBm 未満) では、ADL5904 の伝達関数の非線形性が増大します。これより、この領域に校正ポイントを設定したほうがよいということが分かります。パワー・レベルの校正ポイントを等間隔にすることには、特に必要性もメリットもありません。

PC のポートから USB 電源が供給できない場合は、代わりに VPOS および GND テスト・ポイントを使用して外部から 3.3 V 電源を回路に供給できます。外部電源を使用する場合は、R15 を取りはずしてオンボード・レギュレータの出力を絶縁します。

2.5 V の内部リファレンスを使用する代わりに、ADC の  $V_{REF}$  ピンに外部リファレンス源を使用して、リファレンス電圧を高くしたり、より安定したリファレンスを供給することができます。

ADC から読み出す別の方法として、シリアル・ポート

(SPORT) インターフェイス・プロトコルを使用できます。SPORT を使用するには、より大きな SDP-B インターフェイス・ボード (EVAL-SDP-CB1Z) を使用する必要があります。また、SPORT インターフェイスを使用するには、別途ソフトウェアを作成する必要があります。SDP-B インターフェイス・ボードのスループット・レートは最大 1 MSPS であるため、より高速なスループット・レートが要求されるアプリケーションに有効です。

## 回路の評価とテスト

### 必要な装置

この回路ノートで説明する評価を行うには、以下の装置が必要になります。

- EVAL-CN0399-SDPZ 評価ボード
- SDP-S ボード (EVAL-SDP-CS1Z)
- 信号発生器 (出力周波数が DC ~ 6 GHz の範囲内)
- CN-0399 評価用ソフトウェア  
(<ftp://ftp.analog.com/pub/cftl/CN0399/> からダウンロード可能)
- USB ケーブル (EVAL-SDP-CS1Z に同梱) で SDP-S ボードに接続した Windows® 7 搭載 PC

### セットアップとテスト

EVAL-CN0399-SDPZ ボードのセットアップとテストを行うには、EVAL-CN0399-SDPZ ボードに SDP-S ボードを接続し、USB ケーブルを PC から SDP-S ボードに接続します。

1. 信号発生器の電源をオンにして、RF 出力信号がオフになっていることを確認します。
2. 信号発生器の RF 出力を RF パワー・メーター・ボードの入力に直接接続します。
3. 評価用ソフトウェア **ADL5904 Low Power RF Power Meter.exe** を起動し、**[Connect]** をクリックします。
4. ソフトウェア・ウィンドウの **[Calibration]** タブをクリックします。次いで、信号発生器の周波数を 1 GHz に、パワー・レベルを -20 dBm に設定して、校正ルーチンを開始します。
5. 信号発生器の RF 出力をオンにして、ソフトウェア・ウィンドウの **[Low Cal. Point]** をクリックします。このパワー・レベルにおける校正コードが保存され、それを知らせるダイアログ・ボックスが表示されます。
6. 1 GHz の各校正ポイントについて、ステップ 4 とステップ 5 を繰り返します。その都度、信号発生器のパワー・レベルを校正ポイントに合わせます。
7. **[Calibrate]** をクリックして 1 GHz のスロープとインターセプトを計算します。この処理により、ソフトウェアのフォルダ内にあるルックアップ・テーブルに値が保存されます。
8. 信号発生器のパワー・レベルを -10 dBm 出力に調整します。
9. ソフトウェア・ウィンドウで **[Power Measurement]** タブをクリックします。
10. **[Continuous]** チェックボックスを選択してから **[Read]** をクリックします。
11. **RF Power** ディスプレイ・ボックスに、信号発生器の 1 GHz、-10 dBm 出力に対する測定値が読み出されます。
12. 1 dB ステップで -10 dBm から +15 dBm までパワー・レベルを増していきます。ソフトウェア・ウィンドウで読み出すパワー・レベルは、最大 +15 dBm までです。
13. 測定を終了する場合は、**[Stop]** をクリックします。

### テスト・セットアップの機能ブロック図

テスト・セットアップの機能ブロック図を図 14 に示します。

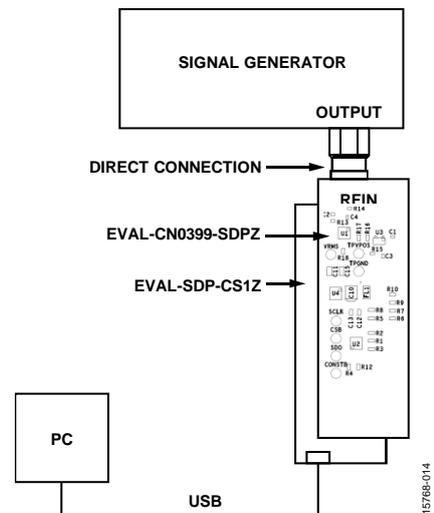


図 14. テスト・セットアップの機能ブロック図

EVAL-CN0399-SDPZ ボードの上面の写真を図 15 に示します。また、EVAL-CN0399-SDPZ ボードに接続された EVAL-SDP-CS1Z ボードの底面の写真を図 16 に示します。



図 15. EVAL-CN0399-SDPZ ボード上面の写真



図 16. EVAL-CN0399-SDPZ ボードに接続された SDP-S ボード底面の写真

## さらに詳しい資料

CN-0399 Design Support Package:

[www.analog.com/CN0399-DesignSupport](http://www.analog.com/CN0399-DesignSupport)

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, *Analog Dialogue* 39-09, September 2005.

EVAL-AD7091RSDZ Evaluation Board User Guide (UG-409).  
Analog Devices.

ADIsimRF Design Tool.

CN-0178 Circuit Note: ソフトウェア・キャリブレーション方式の  
50 MHz ~ 9 GHz RF 電力計測システム

CN-0366 Circuit Note: 範囲が -30 dBm ~ +15 dBm の 40 GHz マイ  
クロ波パワー・メーター

MT-031 Tutorial: データ・コンバータのグラウンディングと、  
「AGND」および「DGND」に関する疑問の解消

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

EVAL-SDP-CB1Z System Demonstration Platform User Guide (UG-  
277).

## データシートと評価用ボード

ADL5904 データシートと評価用ボード

AD7091R データシートと評価用ボード

ADP160 データシートと評価用ボード

## 改訂履歴

4/2017—Revision 0: Initial Version

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用で作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確かつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2017 Analog Devices, Inc. All rights reserved. 商標および登録商標は各社の所有に属します。