



テスト済み回路設計集“Circuits from the Lab™”は共通の設計課題を対象とし、迅速で容易なシステム統合のために製作されました。さらに詳しい情報又は支援は <http://www.analog.com/jp/CN0370> をご覧ください。

使用したリファレンス・デバイス

AD5542A	D/A コンバータ、16 ビット、2.7V ~5.5V、シリアル入力、電圧出力、16 ピン 3mm×3mm LFCSP パッケージ、nanoDAC™シリーズ
ADA4500-2	オペアンプ、10MHz、14.5nV/√Hz、デュアル、レール to レール入/出力、クロスオーバー歪
ADR4525	リファレンス IC、超低ノイズ、高精度、2.5V

積分非直線性と微分非直線性が ±1 LSB 未満の 16 ビット、  
単電源 LED 電流ドライバ

評価および設計サポート

回路評価ボード

- CN-0370 回路評価ボード (EVAL-CN0370-PMDZ)
- システム・デモンストレーション・プラットフォーム (EVAL-SDP-CB1Z)
- PMOD-SDP インターポーザ・ボード (SDP-PMD-IB1Z)

設計と統合ファイル

- 回路図、レイアウト・ファイル、部品表

回路の機能とその利点

図 1 の回路はフル機能の単電源、低ノイズ LED 電流源ドライバで、16 ビット D/A コンバータ (DAC) で制御されます。このシステムは、20 mA のフルスケール出力電流に対して、

±1 LSB の積分非直線性と微分非直線性を維持し、0.1 Hz ~ 10 Hz のノイズが 45 nA p-p 未満です。

先進の出力ドライバ・アンプは、ほとんどのレール to レール入力のオペアンプに通常伴うクロスオーバー非直線性を除去します。16 ビット・システムの場合、この値は最大 4LSB ~ 5LSB になることがあります。

この業界最先端のソリューションは、LED の輝度レベルに重畳される 1/f ノイズが測定全体の精度に影響を与えるパルス・オキシメトリ (パルス酸素濃度測定) のアプリケーションに最適です。

使用している 3 つのアクティブ・デバイスの 5 V 単電源動作時の総消費電力は標準で 20 mW 未満です。

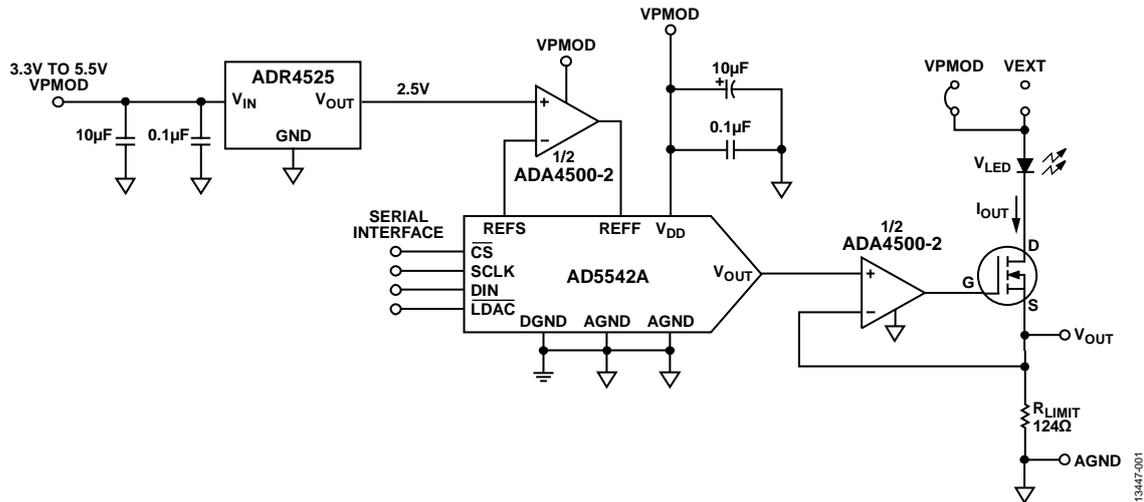


図 1. 直線性が ±1 LSB の 16 ビット LED 電流源ドライバ  
(簡略回路図: 全接続の一部およびデカップリングは省略されています)

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

## 回路説明

標準的なパルス・オキシメトリのアプリケーションでは、LEDは高レベルの電流（例えば3/4スケール）から低レベルの電流（例えば1/4スケール）でパルス駆動します。一般に、これらのパルスのオン時間は約数百マイクロ秒です。オン時間中にLEDの輝度レベルに重畳されるピーク to ピークの1/fノイズは、測定全体の精度に影響を与えるため、最小限に抑える必要があります。

電圧リファレンス、DAC、DAC出力バッファ、および電流源で構成される単電源のシグナル・チェーンを図1に示します。

DACは16ビット、シリアル入力、電圧出力セグメント化R-2R CMOS DACのAD5542Aです。次式で表されるように、DACの出力電圧はリファレンス電圧に依存します。

$$V_{OUT} = \frac{V_{REF} \times D}{2^N}$$

ここで、

$D$ はDACレジスタにロードされる10進データ・ワード、 $N$ はビット数です。

リファレンスが2.5Vで $N=16$ の場合、上の式は次のように簡素化されます。

$$V_{OUT} = \frac{2.5 \times D}{2^{16}} = \frac{2.5 \times D}{65,536}$$

この式から、ミッドスケールで1.25V、フルスケールで2.5Vの $V_{OUT}$ が得られます。

LSBサイズは $2.5 \text{ V} / 65,536 = 38.1 \mu\text{V}$ です。

16ビットでの1LSBはフルスケールの0.0015% (15ppm)でもあります。

DACのリファレンス・ピンは、ADA4500-2でバッファされる2.5VのADR4525電圧リファレンスで駆動します。ADR4525電圧リファレンスは、高精度、低ノイズ（ $1.25 \mu\text{V p-p}$ 、0.1 Hz ~ 10 Hz）で安定したリファレンスをDACに供給します。

ADR4525は、先進のコア・トポロジーを採用して高精度を実現し、業界最先端の温度安定性とノイズ性能を提供します。また、出力電圧温度係数が低く（最大2 ppm/°C）、長期出力電圧ドリフトも小さいため、経時変化や温度変動に対してより高いシステム精度を維持します。ADR4525Bの初期室温誤差は最大 $\pm 0.02\%$ で、16ビットでは約13 LSBです。

デュアルのADA4500-2を、DAC出力バッファおよび電圧リファレンス・バッファとして選択しています。ADA4500-2は、最大オフセット電圧が $120 \mu\text{V}$ 、オフセット・ドリフトが $5.5 \mu\text{V}/^\circ\text{C}$ 未満、0.1 Hz ~ 10 Hzのノイズが $2 \mu\text{V p-p}$ 、最大入力バイアス電流が2 pAの高精度アンプです。先進のレール to レール入力回路によってクロスオーバー歪みが除去されるため、DACバッファに最適です。

一般的なレール to レール入力のアンプでは、2つの差動ペア（PNPとNPN、またはPMOSとNMOS）を使ってレール to レールの入力振幅を実現しています（チュートリアルMT-035参照）。一方の差動ペアは入力共通モード電圧の下側の範囲でアクティブになり、他方のペアは上限側でアクティブになります。このような従来の相補型デュアル差動ペア・トポロジーでは、一方の差動ペアから他方のペアに切り替える際にクロスオーバー歪みを生じます。アンプをDACバッファとして使用する場合、オフセット電圧が変化すると非直線性を生じます。

ADA4500-2は、入力回路内にチャージ・ポンプを内蔵することにより、2番目の差動ペアを必要とせずに、レール to レールの入力振幅を実現しています。したがって、このデバイスはクロスオーバー歪みを生じません。この単電源システムにクロスオーバー歪みのないアンプを使用することにより、広いダイナミック出力範囲を実現するとともに、入力共通モード電圧範囲の全てにおいて直線性を維持します。ADA4500-2の動作の詳細については、ADA4500-2のデータシートを参照してください。

DACの出力インピーダンスは一定（標準で6.25 kΩ）で、コードの影響を受けません。したがって、誤差を最小限に抑えるため、出力バッファは高入力インピーダンスかつ低入力バイアス電流でなければなりません。入力インピーダンスが高く、室温での入力バイアス電流が最大2 pA、全温度範囲での入力バイアス電流が最大190 pAのADA4500-2は、出力バッファに適したデバイスです。この結果、6.25 kΩのDACインピーダンスを流れる入力バイアス電流によるワーストケースの誤差は $1.2 \mu\text{V}$ で、1 LSBよりはるかに小さな値です。

DACの出力はバッファされ、パワーMOSFET

(IRLMS2002TRPBF)の駆動に使用されます。MOSFETは、DACの出力電圧をLEDを駆動する電流に変換します。この回路のMOSFETは最大6.5 Aの電流を処理可能ですが、電流はEVAL-CN0370-PMDZボードのLEDの最大定格電流である20 mAに制限されます。このボードは、 $R_{LIMIT}$ 抵抗を変更することによってLEDへのフルスケール電流を容易に変更する機能を備えています。最大電流は次のように計算できます。

$$I_{MAX} = 2.5 \text{ V} / R_{LIMIT}$$

ジャンパの選択により、LEDをVPMOD電圧（VPMOD）または外部電圧（VEXT）に接続することができます。

VPMOD = 3.3 Vでの動作時にはMOSFETに対する十分なヘッドルームを確保するため、VEXTを選択する必要があります。例えば、 $V_{OUT} = 2.5 \text{ V}$ 、 $V_{DS} = 0.7 \text{ V}$ 、 $V_{LED} = 0.7 \text{ V}$ の場合、VEXTは $2.5 \text{ V} + 0.7 \text{ V} + 0.7 \text{ V} = 3.9 \text{ V}$ より高くなければなりません。

3.3 V電源での動作を可能にする代替策は、フルスケール出力電圧を約1.9 Vに制限し、DAC出力電圧の76%だけを使用することです。1.9 V出力で20 mAのフルスケール出力電流を維持するには、 $R_{LIMIT}$ 抵抗を約95 Ωに変更する必要があります。

AD5542Aは10ピンMSOPまたは10ピンLFCSPパッケージを採用しています。ADR4525は8ピンSOICパッケージを採用し、ADA4500-2は8ピンMSOPパッケージまたは8ピンLFCSPパッケージを採用しています。

### 積分非直線性 (INL) と微分非直線性 (DNL) の測定

INL は、DAC の理想的な伝達関数からの実際の伝達関数の LSB 単位の偏差を表します。DNL は、実際のステップ・サイズと 1 LSB の理想値との差を表します。このシステム・ソリューションは、DNL と INL が  $\pm 1$  LSB の 16 ビット分解能を実現します。この回路の DNL 性能を図 2 に、INL 性能を図 3 に示します。

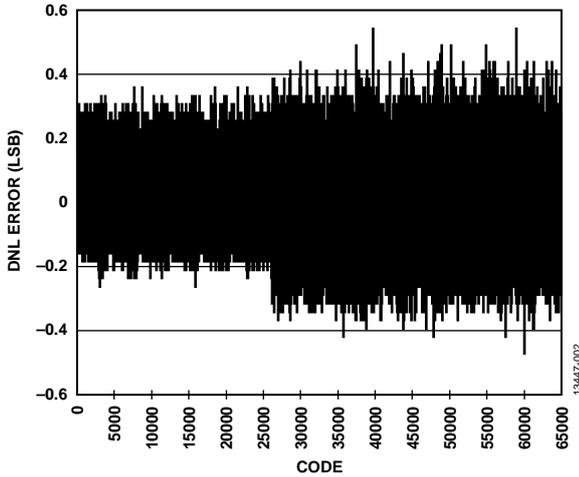


図 2. 微分非直線性 (DNL)

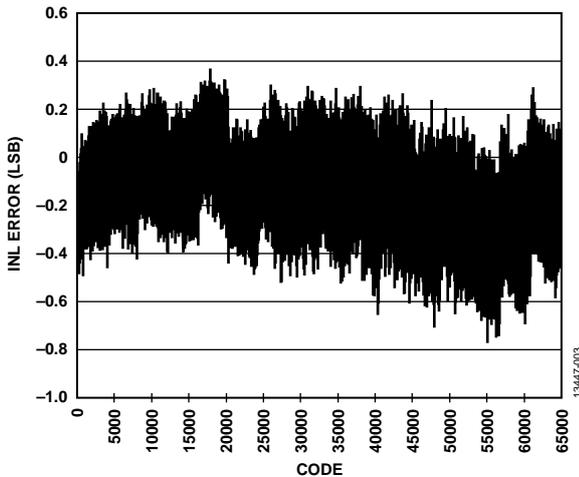


図 3. 積分非直線性 (INL)

DNL と INL の測定では測定範囲の下限から 100 コード (約 4 mV) 分を除いていることに注意してください。この理由は、MOSFET のリーク電流によって出力電圧がこの領域で非線形になるからです。

従来のレール to レール入力段を備えたオペアンプを使用することによって生じる非直線性を図 4 に示します。このプロットは、アクティブな差動ペアを PNP ペアから NPN ペアに切り替えた時のクロスオーバー歪みを示しています。この領域での誤差は +4 LSB ~ -15 LSB の範囲で変化します。

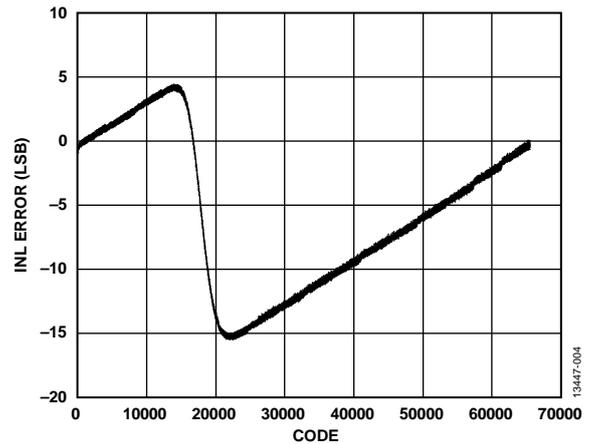


図 4. 従来のレール to レール入力段を備えたオペアンプ・バッファ使用時の DAC の非直線性

### ノイズの測定

システム全体を対象とする 0.1 Hz ~ 10 Hz のノイズの  $V_{OUT}$  での測定結果は 14  $\mu\text{V}$  p-p 未満です。3つの部品のノイズを 2乗和平方根 (RSS) で合算し、システム全体のノイズを推定することができます。0.1 Hz ~ 10 Hz の値は次のとおりです。

- AD5542A: 0.134  $\mu\text{V}$  p-p
- ADR4525: 1.25  $\mu\text{V}$  p-p
- ADA4500-2 (リファレンス・バッファ) : 2  $\mu\text{V}$  p-p
- ADA4500-2 (DAC バッファ) : 2  $\mu\text{V}$  p-p

これらの RSS 値は 3.1  $\mu\text{V}$  p-p となります。

回路の正確なノイズは、10,000 のゲインと 0.1 Hz ~ 10 Hz のフィルタを組み合わせたノイズ測定ボックスを使って測定します。ノイズのテスト・セットアップを図 5 に示します。

EVAL-SDP-CB1Z システム開発プラットフォーム (SDP) と SDP-PMD-IB1Z インターポーザ・ボードはセットアップから取り外されており、電源は 4.5 V バッテリから供給しています。

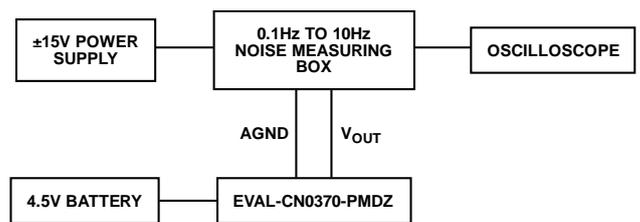


図 5. 10,000 のゲインで 0.1 Hz ~ 10 Hz のノイズを測定するテスト・セットアップ

入力を短絡したボックスのノイズ出力と EVAL-CN0370-PMDZ 回路を接続したノイズの測定結果は、それぞれ図 6 と図 7 に示すように、7.81  $\mu\text{V}$  p-p と 9.6  $\mu\text{V}$  p-p です。2つのシステムのノイズには相関がないため、システム・ノイズは次式のように RSS で合算して計算します。

$$\text{System Noise} = \sqrt{(9.6)^2 - (7.81)^2} = 5.58 \mu\text{V p-p}$$

これに相当する LED 駆動時のノイズ電流は、20 mA のフルスケール電流に対して  $5.58 \mu\text{V} \div 124 \Omega = 45 \text{ nA}$  となります。

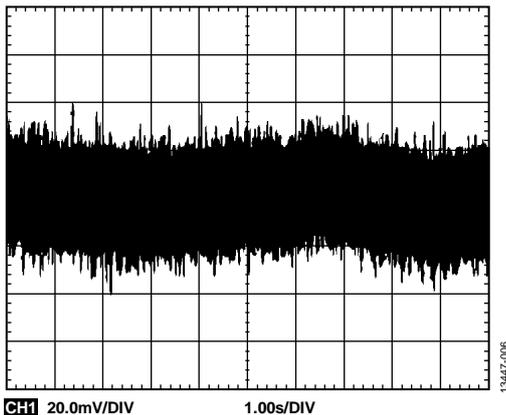


図 6. ノイズ測定ボックスの入力を短絡したときの出力ノイズの測定結果: 78.1 mV p-p  
(入力換算で 7.81  $\mu$ V p-p)

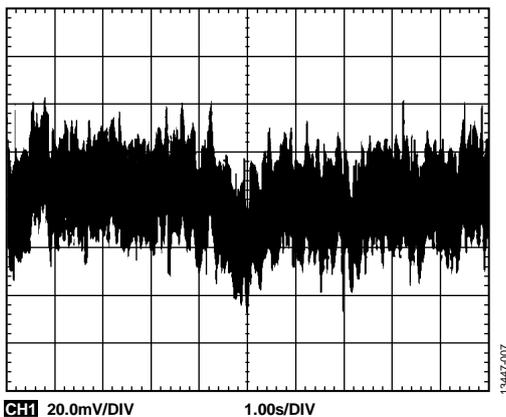


図 7. EVAL-CN0370-PMDZ を接続したときの出力ノイズの測定結果: 96 mV p-p  
(入力換算で 9.6  $\mu$ V p-p)

### ボード・レイアウト時の考慮事項

ボード上の電源とグラウンド・リターンのレイアウトを慎重に検討することが重要です。プリント回路ボードでは、アナログ部とデジタル部を分離する必要があります。複数のデバイスでアナログ・グラウンドをデジタル・グラウンドに接続する必要があるシステムでこの回路を使用する場合、1点でのみ接続します。全ての部品への電源は、0.1  $\mu$ F 以上のコンデンサでバイパスする必要があります。これらのバイパス・コンデンサは、物理的にデバイスのできるだけ近くに配置する必要があります。コンデンサは理想的にはデバイス真上に配置します。0.1  $\mu$ F のコンデンサは、セラミック・コンデンサなどの等価直列抵抗 (ESR) と等価直列インダクタンス (ESL) が低いものを選択します。この 0.1  $\mu$ F のコンデンサは、過渡電流のグラウンドへの低インピーダンス経路を提供します。また、電源ラインはできるだけ太いパターンにして低インピーダンスの電源経路を確保する必要があります。最大限の性能を得るため、正しいレイアウト、グラウンディング、デカップリング技術を使用します。(チュートリアル MT-031「データ・コンバータのグラウンディングと AGND/DGND の不可解きの解決」と、チュートリアル MT-101「デカップリング技術」を参照してください。)

レイアウト・ファイル、回路図、部品表などが完備された設計サポート・パッケージについては、[www.analog.com/CN0370-DesignSupport](http://www.analog.com/CN0370-DesignSupport) をご覧ください。

### バリエーション回路

低消費電力ソリューション (低速時) にするには、[ADA4505-1/ADA4505-2/ADA4505-4](#) を出力バッファとして使用します。ADA4505-1/ADA4505-2/ADA4505-4 は、低入力バイアス電流のマイクロパワー、ゼロ・クロスオーバー歪アンプです。[ADR441](#) と [ADR421](#) は、2.5 V リファレンスを供給するのに適しています。これらのデバイスは高精度、低ノイズで、最大 18V の入力電圧が可能です。

[AD5063](#) は、バッファなしの 16 ビット電圧出力 DAC で、両電源のアプリケーションでのバイポーラ・モード動作が可能です。

## 回路の評価とテスト

この回路には、EVAL-CN0370-PMDZ 回路ボード、EVAL-SDP-CB1Z SDP ボード、および SDP-PMD-IB1Z インターポーザ・ボードが使用されています。SDP ボードとインターポーザ・ボードは 120 ピンの接続用コネクタを備えているので、回路のセットアップと回路性能の評価を短時間で行うことができます。EVAL-CN0370-PMDZ ボードは、PMD コネクタ J3 を介して接続します。EVAL-CN0370-PMDZ には、この回路ノートで説明したように評価対象の回路が含まれています。SDP ボードとインターポーザ・ボードは、CN-0370 評価用ソフトウェアとともに使用し、EVAL-CN0370-PMDZ 回路ボードからデータをキャプチャします。ソフトウェア・ユーザー・ガイドについては、[www.analog.com/wiki-CN0370](http://www.analog.com/wiki-CN0370) をご覧ください。

### 必要な装置

以下の装置が必要です。

- USB ポート付き Windows® XP、Windows Vista (32 ビット)、または Windows 7 (32 ビット) 搭載 PC
- EVAL-CN0370-PMDZ 回路評価ボード
- EVAL-SDP-CB1Z SDP ボード
- SDP-PMD-IB1Z インターポーザ・ボード
- CN-0370 評価用ソフトウェア  
(<ftp://ftp.analog.com/pub/cftl/CN0370/> からダウンロード)
- 電源: 6 V AC アダプタ (EVAL-CFTL-6V-PWRZ)
- Agilent 34401A マルチメータまたは同等品
- GPIB-USB ケーブル (回路の直線性測定時のみ必要)

### 評価開始にあたって

CN-0370 評価用ソフトウェアをダウンロードして PC にインストールします。

### 機能ブロック図

図 8 にテスト・セットアップの機能ブロック図を示します。

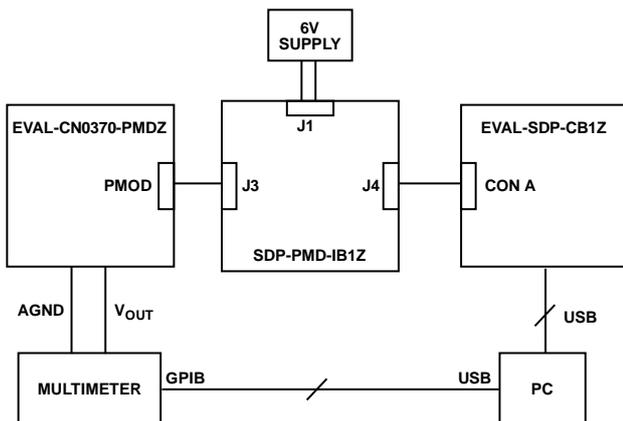


図 8. テスト・セットアップの機能ブロック図

### セットアップ

SDP-PMD-IB1Z インターポーザ・ボードの 120 ピン・コネクタを EVAL-SDP-CB1Z SDP ボードの「CONA」と表示されたコネクタに接続します。120 ピン・コネクタの両端にある穴を利用し、ナイロン製の固定用部品を使って 2 枚のボードをしっかりと固定します。EVAL-CN0370-PMDZ を J3 の PMOD コネクタに接続します。

電源をオフにして、6 V AC アダプタ電源を J1 コネクタに接続します。SDP ボードに付属している USB ケーブルを PC の USB ポートに接続します。この時点では、USB ケーブルは SDP ボードのミニ USB コネクタに、まだ接続しないでください。

### テスト

インターポーザ・ボードに電源を供給したら、PC からの USB ケーブルを SDP ボードのミニ USB コネクタに接続し、評価用ソフトウェアを起動します。EVAL-SDP-CB1Z システム開発プラットフォームが Windows の **Device Manager** に表示されていれば、このソフトウェアは EVAL-CN0370-PMDZ と通信を行います。

USB による通信が確立されると、SDP ボードを使って EVAL-CN0370-PMDZ 回路評価ボードにデータを書き込むことができます。

図 9 に、EVAL-CN0370-PMDZ 回路評価ボードの写真を示します。

テストのセットアップの詳細、およびデータ・キャプチャ用評価ソフトウェアの使用法については、[CN-0370 ソフトウェア・ユーザー・ガイド](#)に記載されています。

SDP ボードについては、[SDP ユーザー・ガイド \(UG-277\)](#) を参照してください。

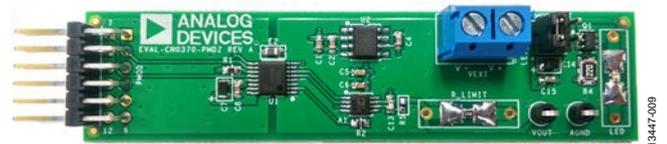


図 9. EVAL-CN0370-PMDZ 回路評価ボード

## さらに詳しい資料

CN-0370 Design Support Package :

[www.analog.com/CN0370-DesignSupport](http://www.analog.com/CN0370-DesignSupport)

Kester, Walt. The Data Conversion Handbook, Chapter 3 and Chapter 7. Analog Devices, 2005.

AN-1212 Application Note : Single-Supply Low Noise LED Current Source Driver Using a Current Output DAC in the Reverse Mode. Analog Devices.

Circuit Note CN-0348 : 積分非直線性と微分非直線性が±1LSB未満の16ビット、単電源、バッファ付き電圧出力D/A変換回路

MT-015 Tutorial : Basic DAC Architectures II: Binary DACs. Analog Devices.

MT-016 Tutorial : Basic DAC Architectures III: Segmented DACs. Analog Devices.

MT-031 Tutorial : データ・コンバータのグラウンディングと、「AGND」および「DGND」に関する疑問の解消

MT-035 Tutorial : Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues. Analog Devices.

MT-101 Tutorial : Decoupling Techniques. Analog Devices.

## データシートと評価ボード

AD5542A データシート

ADA4500-2 データシート

ADR4525 データシート

## 改訂履歴

9/15—Revision 0: 初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用に作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2016 Analog Devices, Inc. All rights reserved. 商標および登録商標は各社の所有に属します。