

## 使用したリファレンス・デバイス

AD5755-1	D/A コンバータ、16 ビット、4-20mA& 電圧出力、クワッド・チャンネル、シリアル入力、ダイナミック・パワー制御、HART 信号の接続機能
AD5700-1	高精度発振器内蔵の低消費電力 HART モデム
ADG759	CMOS、低電圧、3Ω、4 チャンネル・マルチプレクサ
ADP1621	ステップアップ DC/DC コントローラ、固定周波数、電流モード
ADuM3481, ADuM3482	3.75 kV rms デジタル・アイソレータ、クワッド・チャンネル
ADuM3210	デジタル・アイソレータ、デュアルチャンネル



テスト済み回路設計集“Circuits from the Lab™”は共通の設計課題を対象とし、迅速で容易なシステム統合のために製作されました。さらに詳しい情報又は支援は <http://www.analog.com/jp/CN0328> をご覧ください。

## 完全絶縁型の 4 チャンネル多重化 HART アナログ出力回路

### 評価および設計サポート環境

#### 回路評価ボード

CN0328 評価用ボード (EVAL-CN0328-SDPZ)

システム・デモンストレーション・プラットフォーム (EVAL-SDP-CB1Z)

#### 設計と統合ファイル

回路図、レイアウト・ファイル、部品表

### 回路の機能とその利点

図 1 に示す回路は、AD5755-1 (ダイナミック電力制御機能を備えた 4 チャンネルの電圧および電流出力 DAC) と HART モデム AD5700-1 を組み合わせ、完全絶縁型の多重化 HART<sup>1</sup> アナログ出力ソリューションを提供します。電力は、ボードに実装されたトランス絶縁型電源回路 (出力が ±13V と +5.2V で、負荷電流に依存) または端子ブロックに接続された外部電源から供給することができます。この回路は、ユニポーラまたはバイポーラの電圧出力とともに、4mA~20mA の複数の HART 互換電流出力を必要とする、プログラマブル・ロジック・コントローラ (PLC) と分散制御システム (DCS) モジュールでの使用に適しています。過酷な工業環境に置かれるアプリケーションにとって重要な外部トランジェント保護回路も搭載しています。

AD5755-1 DAC はソフトウェアにより設定可能なので、必要な出力範囲とダイナミック電力制御に使用する DC/DC コンバータの設定値を容易にプログラムできます。このデバイスはスループレート・コントロール・レジスタを含む内部コントロール・レジスタの全てにアクセスが可能です。このことは HART 通信を使用するアプリケーションにとって重要です。

AD5700-1 は、消費電力とフットプリントが業界最小の HART 準拠 IC モデムです。このデバイスは、HART 周波数シフト・キーイング (FSK) 半二重モデムとして動作し、必要とされる信号検出、変調、復調、信号生成の機能全てを搭載しています。0.5% の高精度発振器を内蔵しているため、ボード面積の条件が緩和され、コストが低減されます。AD5700-1 は標準的な UART インターフェースを採用しています。

デジタル・アイソレーションは、アナログ・デバイスサイズの iCoupler<sup>®</sup> 技術を用いた 4 チャンネルと 2 チャンネルのデジタル・アイソレータ・デバイス ADuM3481 と ADuM3210 を使用して行います。iCoupler 技術を使用することにより、光アイソレータを用いたソリューションで通常必要となる外付け部品を追加する必要性が減少します。絶縁バリアをまたいで電力を転送するのに外付けトランスが使用されています。

ADG759 は多重化機能を備えることで、4 つのアナログ出力チャンネル間の HART 通信を可能にします。ADG759 は、2 ビットのバイナリ・アドレス・ライン A0 と A1 の設定に従い、4 本の差動入力を切り替えて 1 本の共通差動出力に出力します。デバイスがディスエーブルされると、全てのチャンネルはスイッチ・オフされます。マルチプレクサを柔軟にバイパスするバイパス・リンクが組み込まれています。

<sup>1</sup> HART は HART 通信協会の登録商標です。

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。





## 回路説明

工業用制御モジュールに対する標準的なアナログ出力電圧と電流の範囲は、 $\pm 5V$ 、 $\pm 10V$ 、 $0V \sim +5V$ 、 $0V \sim +10V$ 、 $+4mA \sim +20mA$ 、および  $0mA \sim +20mA$  です。AD5755-1 は、高精度、全機能内蔵、低価格、シングル・チップのソリューションでこれらの電圧・電流範囲全てに対応しています。電圧出力範囲は 20% のオーバーレンジ機能も利用可能です。各 DAC チャンネルにゲイン (M) レジスタとオフセット (C) レジスタがあるため、シグナル・チェーン全体のゲイン誤差とオフセット誤差を調整することができます。

電流出力と電圧出力は個々のピンに供給され、常に 1 本のピンだけがアクティブ状態のため、両方の出力ピンを結合して 1 本の端子に接続することができます。電流出力がイネーブルされると、電圧出力がスリーステート・モードになり、電圧出力がイネーブルされると、電流出力がスリーステート・モードになります。アナログ出力は短絡状態と開放状態に対して保護されています。

AD5755-1 では、図 3 に示すように、電圧/電流変換回路用に内部または外部の高精度電流設定抵抗を使用することができます。全温度範囲での出力電流値の安定性は、 $R_{SET}$  の値の安定性に依存します。全温度範囲で出力電流の安定性を向上させる方法として、内部抵抗の代わりに、 $15k\Omega$  の外付け低ドリフト抵抗を AD5755-1 の  $R_{SET,X}$  ピンに接続することができます。外付け抵抗は DAC のコントロール・レジスタを介して選択されます。「回路の評価とテスト」のセクションで説明するように、精度の測定は内部抵抗を使った場合と外部抵抗を使った場合の両方で評価しました。

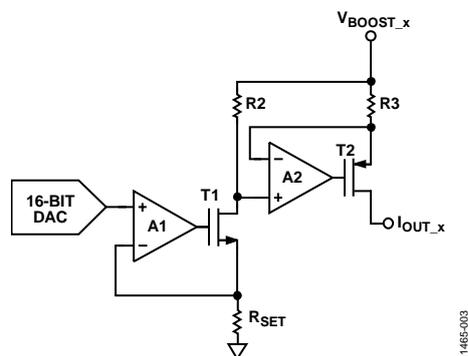


図 3. 電圧/電流変換回路

## 高精度電圧リファレンスの選択

AD5755-1 には  $10ppm/^{\circ}C$  (max) のリファレンスが内蔵されています。全温度範囲で性能を向上させるため、この設計では最大ドリフトが  $3ppm/^{\circ}C$  のリファレンス ADR02 (B グレード、SOIC パッケージ) を使用します。リファレンス入力に加えられた電圧は、DAC コアにバッファ付きリファレンスを与えるために使用されます。このため、電圧リファレンスに誤差があると出力に影響を与えます。

ADR02 は、最大  $36V$  の入力電圧を許容する  $5V$  高精度リファレンスです。最大精度誤差は  $0.06\%$ 、最大温度ドリフトは  $3ppm/^{\circ}C$  です (B グレード、SOIC パッケージ)。このドリフトを含めた場合、工業用温度範囲での誤差は約  $0.02\%$  になります。長期ドリフトは  $50ppm$  (typ)、 $0.1Hz \sim 10Hz$  でのノイズ仕様は  $10\mu V p-p$  (typ) です。

## ダイナミック電力制御

AD5755-1 は DC/DC 昇圧コンバータ回路を使ったダイナミック電力制御機能を内蔵しているので、電流出力モード時の消費電力を低減することができます。PLC の電流出力回路の大部分は、固定電圧源を使用することで負荷抵抗値の全範囲で出力電圧のコンプライアンス条件を満たしています。たとえば、 $750\Omega$  負荷を使った  $4mA \sim 20mA$  のループで  $20mA$  を駆動するときには  $15V$  以上のコンプライアンス電圧が必要です。しかし、 $50\Omega$  負荷で  $20mA$  を駆動するときには  $1V$  のコンプライアンス電圧しか必要としません。 $50\Omega$  負荷を駆動しているときに  $15V$  のコンプライアンス電圧を維持すると、 $20mA \times 14V = 280mW$  の電力が消費されます。

AD5755-1 の回路は、出力電圧を検出してコンプライアンス電圧を安定化することによってこの電力損失をなくし、負荷抵抗に関係なくヘッドルーム電圧を小さくすることができます。

AD5755-1 は  $1k\Omega$  負荷で最大  $24mA$  を駆動することができます。

## DC/DC コンバータの動作

AD5755-1 は 4 個の独立した DC/DC コンバータを内蔵しています。これらを使って、各チャンネルに対する  $V_{BOOST,X}$  電源電圧のダイナミック制御を行います (図 3 参照)。DC/DC 回路に必要なディスクリート部品を図 4 に示します。

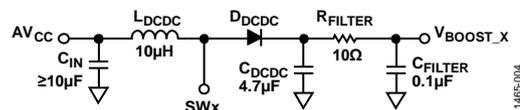


図 4. DC/DC 回路

$C_{DCDC}$  の後ろに  $10\Omega$  の抵抗と  $100nF$  のローパス RC フィルタを接続することを推奨します。この回路は電力を少し消費しますが、 $V_{BOOST,X}$  電源のリップルを低減します。

DC/DC コンバータでは、AD5755-1 の出力チャンネルを駆動するために  $4.5V \sim 5.5V$  の  $AV_{CC}$  入力を昇圧する固定周波数のピーク電流モード制御方式を採用しています。これらは、デューティ・サイクルが標準 90% 未満の不連続導通モード (DCM) で動作するように設計されています。

チャンネルの電流出力がイネーブルされると、コンバータは  $V_{BOOST,X}$  電源を  $7.4V (\pm 5\%)$  または  $(I_{OUT,X} \times R_{LOAD} + \text{ヘッドルーム})$  のどちらか高い方の電圧に安定化します。出力がディスエーブルされた電流出力モードでは、コンバータは  $V_{BOOST,X}$  電源を  $7.4V (\pm 5\%)$  に安定化します。出力がディスエーブルされた電圧出力モードでは、コンバータは  $V_{BOOST,X}$  電源を  $+15V (\pm 5\%)$  に安定化します。DC/DC コンバータの動作の詳細については、AD5755-1 のデータシートを参照してください。

### HART 結合

AD5755-1には、4つの出力チャンネルそれぞれに対応する4本のCHARTピンがあります。HART信号をこれらのピンに結合することが可能で、この信号は出力がイネーブルされたときに対応する電流出力に現れます。CHARTピンでのHART信号に対する推奨入力電圧を表1に示します。これらの電圧を使用すると、電流出力はHARTの振幅仕様を満たします。AD5755-1のHART入力へHART信号を減衰し結合するための推奨回路を図5に示します。

表 1. HART 出力電流に対する CHART 入力電圧

R <sub>SET</sub>	CHART Input Voltage	Current Output (HART)
Internal R <sub>SET</sub>	150 mV p-p	1 mA p-p
External R <sub>SET</sub>	170 mV p-p	1 mA p-p

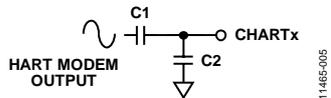


図 5. HART 信号の結合

1.2kHzと2.2kHzのHART周波数が出力で大幅に減衰しないようにするには、最小限のC1+C2容量が必要です。推奨値はC1=22nFとC2=47nFです。HARTのアナログ変化率の条件を満たすには、出力のスルーレートをデジタル制御する必要があります。

### デジタル・スルーレート制御

AD5755-1のスルーレート制御機能により、出力値が変化するレートを制御することができます。この機能は電流出力と電圧出力の両方で使用できます。スルーレート制御機能をディスエーブルすると、出力値は出力駆動回路と接続された負荷で制限されるレートで変化します。スルーレート・コントロール・レジスタのSRENビットを使ってスルーレート制御機能をイネーブルすると、スルーレート・コントロール・レジスタを使ってアクセス可能なSR\_CLOCKパラメータとSR\_STEPパラメータによって定義されるレートで、出力が2つのレベルの間で変化します。

次式は、スルーレートをステップ・サイズ、更新クロック周波数、LSBサイズの関数として示します。

$$\text{Slew Time} = \frac{\text{Output Change}}{\text{Step Size} \times \text{Update Clock Frequency} \times \text{LSB Size}}$$

ここで、Slew Timeの単位は秒、Output Changeの単位はI<sub>OUT\_X</sub>ではアンペア、V<sub>OUT\_X</sub>ではボルトです。

詳細については、AD5755-1のデータシートを参照してください。

### 過渡電圧保護

AD5755-1はESD保護ダイオードを内蔵しており、通常の取扱いでの損傷を防止します。ただし、工業用制御環境ではI/O回路がはるかに高いトランジェントに曝される可能性があります。過大な電圧トランジェントからAD5755-1を保護するため、図6に示すように、I<sub>OUT</sub>とV<sub>OUT</sub>の接続部に24Vの過渡電圧サプレッサ(TVS)を設置します。保護を強化するため、I<sub>OUT\_X</sub>/V<sub>OUT\_X</sub>ピンからV<sub>BOOST\_X</sub>ピンとAV<sub>SS</sub>電源ピンにクランピング・ダイオードを接続します。V<sub>SENSE\_X</sub>入力と直列に5kΩの電流制限抵抗も接続します。これは、トランジェントが生じているときに電流を許容レベルに制限するためのものです。HARTモデムAD5700用に推奨する外付けバンドパス・フィルタには、固有の安全条件に適合するところまで電流を十分低いレベルに制限する150kΩ抵抗が含まれています。この場合、入力ではさらに高い過渡電圧保護がされているため、要求の非常に厳しい工業用環境でも保護回路を追加する必要はありません。

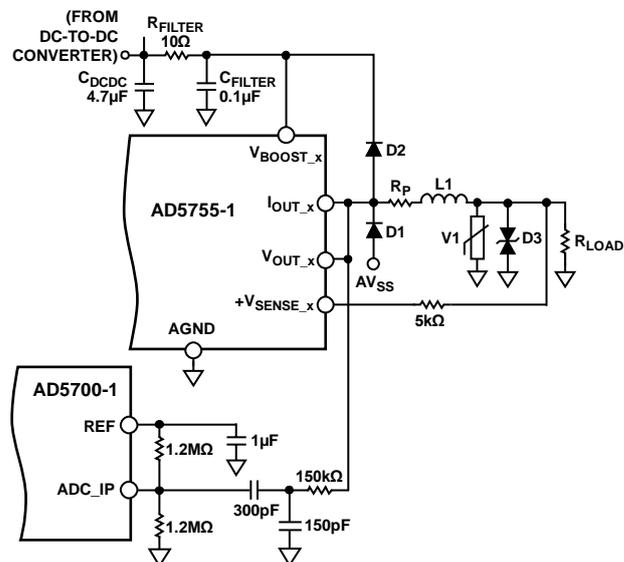


図 6. 出力過渡電圧保護

### 入力電源保護

安定化された24V DC電源を2線式または3線式のインターフェースを介してボードに接続します。この電源は、図7に示すように、フォルトや電磁干渉(EMI)に対して保護する必要があります。

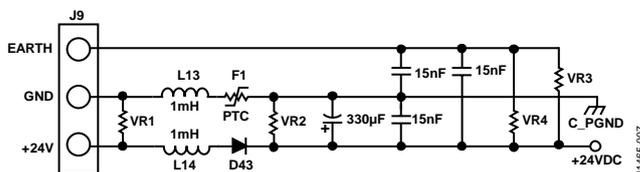


図 7. 入力電源の過渡電圧保護

VR1、VR2、VR3、およびVR4はピエゾ抵抗、F1は正温度係数抵抗です。この回路は、電源ポートに生じる可能性があるどのような干渉にも評価システムが耐えられるようにします。詳細については、PLC評価用ボードによる産業用プロセス制御システムの容易な設計 アナログ・ダイアログ 43-04, April 2009を参照してください。

24Vの入力電源はPWM昇圧コントローラ **ADP1621** を駆動します。このコントローラは、絶縁と AVDD (+15V)、AVSS (-15V)、AVCC (+5V) の生成を行う3タップ・トランスを駆動します。帰還はフォトカプラ PS2801-1 を使って行います。

ADP1621 の電源入力電圧範囲は 2.9V~5.5V ですが、小信号 NPN バス・トランジスタや単独の抵抗を使用することにより、もっと高い入力電圧が可能です。スイッチング周波数は外付け抵抗によって 100kHz~1.5MHz の範囲に設定します。

さまざまな負荷条件での AVDD、AVSS、AVCC の各レール電圧を表 2 に示します。

表 2. トランス絶縁型電源のレール電圧

Setup	AVDD (V)	AVSS (V)	AVCC (V)
電源回路が無負荷 (LK2~LK5 を除去)	+14.7	-15.3	+5.2
LK2~LK5 を挿入、AD5755-1 の出力がディスエーブル	+12.5	-12.6	+5.2
LK2~LK5 を挿入、AD5755-1 が I <sub>OUT</sub> モード、4 チャンネルに 4mA (500Ω 負荷)	+12.7	-12.8	+5.2
LK2~LK5 を挿入、AD5755-1 が I <sub>OUT</sub> モード、4 チャンネルに 24mA (1 kΩ 負荷)	+14	-15.2	+5.2
LK2~LK5 を挿入、AD5755-1 が V <sub>OUT</sub> モード、4 チャンネルに 10V (1.2kΩ 負荷)	+13	-13	+5.2

絶縁型スイッチング電源回路を使用する代わりに、J5 と J11 の端子ブロックを使う方法もあります。これらの端子ブロックを使用する場合、LK2~LK4 を除去します。

## デジタル・アイソレーション

**ADuM3481** と **ADuM3482** は、小型 20 ピン SSOP パッケージ (7.2mm × 7.8mm) に収められた、3.75kV の 4 チャンネル・デジタル・アイソレータです。アイソレータのコアは 3.0V~5.5V の範囲で動作し、I/O 電源は 1.8V~5.5V の範囲が可能です。これらのデバイスを使って 1.8V ロジックと直接インターフェースすることができます。この回路では、**ADuM3481** を使って **AD5755-1** の SPI 信号を絶縁し、**ADuM3482** を使って HART モデム **AD5700-1** の UART 信号を絶縁します。2 チャンネルの **ADuM3210** を使って 4 チャンネル・マルチプレクサ **ADG759** のアドレス・ラインを絶縁します。

iCoupler 製品の詳細については、[www.analog.com/icouplers](http://www.analog.com/icouplers) をご覧ください。回路図、部品表、**EVAL-CN0328-SDPZ** ボードの PCB レイアウト・データについては、**CN-0328 設計サポート・パッケージ** (<http://www.analog.com/CN0328-DesignSupport>) を参照してください。

## バリエーション回路

電流出力のみを必要とするアプリケーションでは、**AD5755-1** の代わりに **AD5757** を使用することができます。16 ビット以上の分解能を必要としない場合、12 ビットの **AD5737** を使用することができます。

**AD5700-1** の代わりに **AD5700** モデムを使用することができます。ただし、**AD5700-1** に備わっている内部発振器のオプションが **AD5700** にないため、外付け水晶発振器または CMOS クロックが必要になります。詳細については、**AD5700** のデータシートと **AD5700-1** のデータシートを参照してください。

1 チャンネルのアプリケーションについては、**回路ノート CN0321 「Fully Isolated, Single Channel Voltage and 4 mA to 20 mA Output with HART Connectivity」** を参照してください。

## 回路の評価とテスト

基本的なテスト・セットアップの機能図を図 8 に示します。

### 必要な装置

- **EVAL-CN0328-SDPZ** 評価ボード
- **CN0328 評価用ソフトウェア**
- The **EVAL-SDP-CB1Z** システム・デモンストレーション・プラットフォーム (SDP-B)
- PC (Windows® 32 ビットまたは 64 ビット)
- 24V 電源
- Agilent 3458A などの高精度電圧計
- デジタル・テスト・フィルタ (HART 通信協会から入手可能な HCF\_TOOL-31 など)
- 4 本の 500Ω の高精度負荷抵抗
- オシロスコープ (Tektronix TDS2024B または相当品)

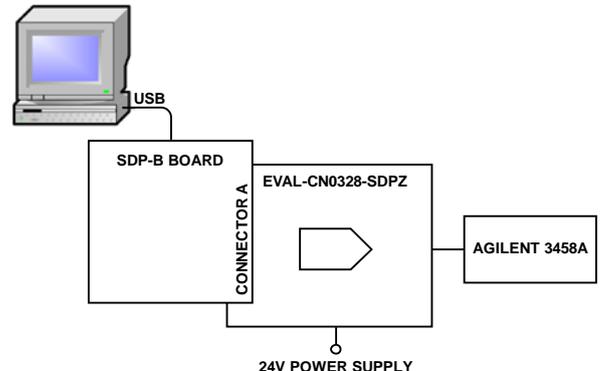


図 8. テスト・セットアップの機能図

## リンク構成のセットアップ

デフォルトのリンク・オプションを表 3 に示します。ボードはトランス絶縁型電源から給電するようにデフォルト設定されています。**AD5755-1** のデフォルト・リファレンス・オプションは、**ADR02** から供給される外部リファレンスです (LK1 がポジション B)。LK10 と LK24 のリンクは **ADG759** をバイパスするため、デフォルトでは使用しません。I<sub>OUT,x</sub> と V<sub>OUT,x</sub> はデフォルトで相互に接続されます (LK20、LK22、LK23、および LK26)。

表 3. リンク機能

Link No.	Default Position	Option															
LK1	B	このリンクで AD5755-1 のリファレンス・ソースを選択します。 ポジション A にすると、AD5755-1 の内部リファレンスを選択します。 ポジション B にすると、外部リファレンス ADR02 を選択します。															
LK2	Inserted	このリンクで AVDD の電源オプションを選択します。 このリンクを挿入すると、+24V 電源から供給される内蔵 AVDD を選択します。この場合、J5-3 には何も接続しないことが重要です。 このリンクを除去すると、AVDD は J5-3 を介して外部電源で駆動する必要があります。															
LK3	Inserted	このリンクで AVSS の電源オプションを選択します。 このリンクを挿入すると、+24V 電源から供給される内蔵 AVSS を選択します。この場合、J5-1 には何も接続しないことが重要です。 このリンクを除去すると、AVSS は J5-1 を介して外部電源で駆動する必要があります。															
LK4	Inserted	このリンクで AVCC の電源オプションを選択します。 このリンクを挿入すると、+24V 電源から供給される内蔵 AVCC を選択します。この場合、J11 には何も接続しないことが重要です。 このリンクを除去すると、AVCC は J11-1 を介して外部電源で駆動する必要があります。															
LK5	Inserted	このリンクで DVDD の電源オプションを選択します。 このリンクを挿入すると、AVCC が DVDD に接続されます。この場合、J1 には何も接続しないことが重要です。 このリンクを除去すると、DVDD は J1-1 を介して外部電源で駆動する必要があります。															
LK6	B	このリンクで $\overline{\text{RESET}}$ のロジック・レベルを選択します。 ポジション A にすると、 $\overline{\text{RESET}}$ が DGND に接続されます。つまり、デバイスがリセット・モードになります。 ポジション B にすると、 $\overline{\text{RESET}}$ が DVDD に接続されます。															
LK7	A	このリンクで POC のロジック・レベルを選択します。 ポジション A にすると、POC が DGND に接続され、AD5755-1 は電圧チャンネルと電流チャンネルがスリーステート・モード状態でパワーアップします。 ポジション B にすると、POC が DVDD に接続され、AD5755-1 は、電圧出力チャンネルは 30k $\Omega$ のプルダウン抵抗でグラウンドに接続された状態、電流チャンネルはスリーステート・モードの状態でのパワーアップします。															
LK11, LK21, LK25, LK8	Inserted	これらのリンクで、チャンネル A、チャンネル B、チャンネル C、チャンネル D それぞれに対して、+V <sub>SENSE</sub> 入力 が V <sub>OUT</sub> /I <sub>OUT</sub> に接続されます。 このリンクを挿入すると、+V <sub>SENSE</sub> 入力は V <sub>OUT</sub> /I <sub>OUT</sub> ピンに直接接続されます。 このリンクを除去すると、+V <sub>SENSE</sub> 入力はフロート状態のままになるため、評価ボードの外付け負荷抵抗のハイサイドに接続する必要があります。															
LK9	A	このリンクで ADP1621 への帰還ノードを選択します。ボードのパワーアップ時にはこのリンクを切り替えないでください。 ポジション A にすると、フィルタ回路後ろの AVCC ノードを選択します。 ポジション B にすると、あらかじめフィルタされた AVCC ノードを選択します。															
LK10, LK24	Removed	これらのリンクで、ADG759 をバイパスするチャンネルを選択します (ADG759 を使用しないときのみ使用)。 ポジション A にすると、チャンネル A を選択します。 ポジション B にすると、チャンネル B を選択します。 ポジション C にすると、チャンネル C を選択します。 ポジション D にすると、チャンネル D を選択します。															
LK12	Inserted	このリンクを挿入すると、AVDD 電源が ADR02 電源に接続されることにより、5V の内蔵リファレンスに給電されます。															
LK13, LK14	A	これらのリンクで ADG759 のアドレスを選択します。															
		<table border="1"> <thead> <tr> <th>LK14</th> <th>LK13</th> <th>Channel</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>A</td> <td>Channel A</td> </tr> <tr> <td>A</td> <td>B</td> <td>Channel B</td> </tr> <tr> <td>B</td> <td>A</td> <td>Channel C</td> </tr> <tr> <td>B</td> <td>B</td> <td>Channel D</td> </tr> </tbody> </table>	LK14	LK13	Channel	A	A	Channel A	A	B	Channel B	B	A	Channel C	B	B	Channel D
LK14	LK13	Channel															
A	A	Channel A															
A	B	Channel B															
B	A	Channel C															
B	B	Channel D															

Link No.	Default Position	Option			
LK15	B	ADG759 をイネーブル。 ポジション A = マルチプレクサをディスエーブル。 ポジション B = マルチプレクサをイネーブル。			
LK16, LK17	A	これらのリンクで、ADG759 のアドレス・ピンを制御するソースを選択します。 ポジション A にすると、SDP 制御を選択します。 ポジション B にすると、LK13/LK14 制御を選択します。			
LK18, LK19	A	これらのリンクで AD5755-1 のアドレス・ピンを制御します。			
		<b>LK18</b>	<b>LK19</b>	<b>AD1</b>	<b>AD0</b>
		A	A	0	0
		A	B	0	1
		B	A	1	0
B	B	1	1		
LK20, LK22, LK23, LK26	Inserted	これらのリンクを挿入すると、チャンネル A、チャンネル B、チャンネル C、チャンネル D それぞれに対して、AD5755-1 の V <sub>OUT</sub> と I <sub>OUT</sub> 同士が短絡されます。			

## 電源構成

ボードはトランス絶縁型電源から給電するようにデフォルト設定されているため、リンク LK2~LK5 を挿入します。端子ブロックを使って回路に電力を供給する場合、以下の電源を供給する必要があります。

- コネクタ J5 の AVDD/AVSS に ±15V。この電源は AD5755-1 とリファレンス ADR02 の両方に供給します。
- コネクタ J11 の AVCC に AD5755-1 の AVCC 電源用の 4.5V ~ 5.5V。
- LK5 を挿入した状態では、EXT\_AVCC 電源は DVDD にも供給します。DVDD は AD5755-1 のデジタル電源の駆動に使用され、HART モデム AD5700-1、マルチプレクサ ADG759、アイソレータ・デバイスの 2 次側に電力を供給します。あるいは、DVDD (2.7V ~ 5.5V) を J1 に接続された外部電源から供給することもできます。

## ソフトウェアのインストール

評価用キットには自己インストール型ソフトウェアの CD が含まれています。このソフトウェアは、Windows XP (SP2)、Windows Vista (32ビットおよび64ビット)、Windows 7 (32ビットおよび64ビット) 上で実行できます。セットアップ・ファイルが自動で起動しない場合には、CD から setup.exe ファイルを実行してください。

PC に接続したときに評価システムが正しく認識されるように、評価用ソフトウェアをインストールしてから評価用ボードと SDP ボードを PC の USB ポートに接続してください。

- 付属のケーブルを使用し、PC の USB ポートを介して EVAL-SDP-CB1Z を接続してください。
- EVAL-CN0328-SDPZ 評価ボードをコネクタ A に接続してください。コネクタ B を使用すると、EVAL-SDP-CB1Z の UART が正しく機能しません。
- J9 コネクタに 24V を供給することによって EVAL-CN0328-SDPZ をパワーアップしてください。
- EVAL-CN0328-SDPZ ソフトウェアを起動して、順次表示されるダイアログ・ボックスに従って最後まで進みます。これでインストールが完了します。

## ソフトウェア

メイン・ソフトウェア・ウィンドウを図 10 に示します。最初にセットアップ・タブを使って AD5755-1 を推奨する方法でセットアップします。まず DC/DC 制御の設定値、次に DAC 制御の設定値をセットアップし、次いでデータ・レジスタに必要なコードをロードし、最後に出力をイネーブルします (図 9 参照)。セットアップ・タブには、AD5755-1 の適切なプログラミングに役立つクイック・セットアップ機能が備わっています。

HART 通信を行うためには、電流出力範囲をイネーブルするようにします。次に、メイン・タブを使って HART コマンドを発行するか、または AD5755-1 の出力コードを更新することができます。

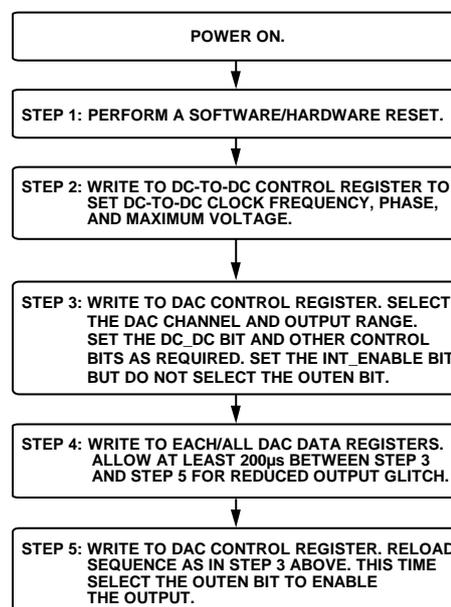


図 9. 出力を適切にイネーブルするためのプログラミング・シーケンス

11465-009

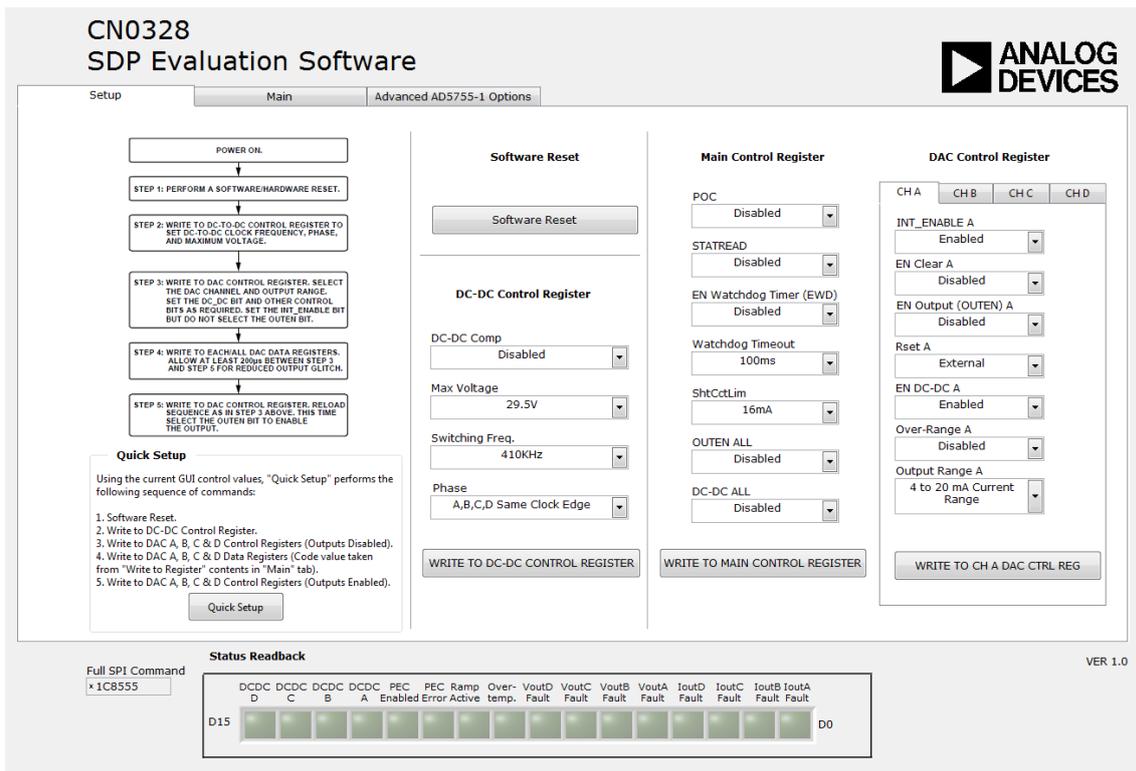


図 10. 評価用ソフトウェアのセットアップ・タブ

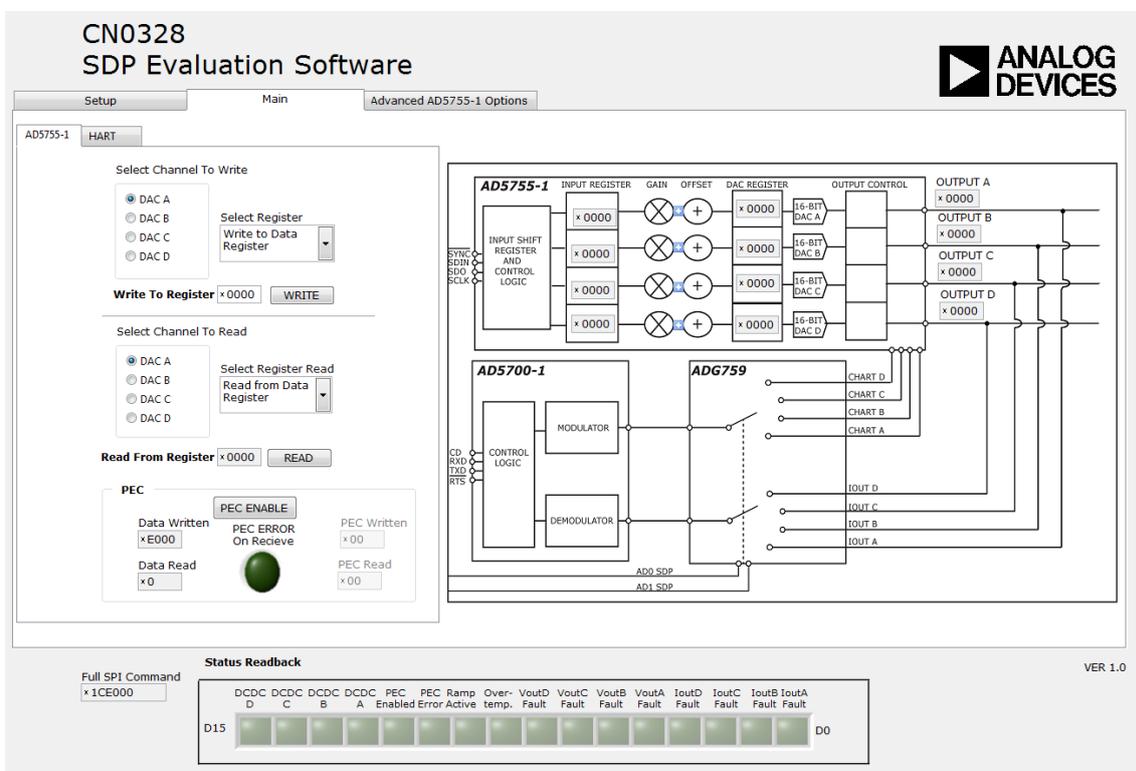


図 11. 評価用ソフトウェアのメイン・タブ

積分非直線性 (INL) 性能

AD5755-1 の INL は、リニア電源とトランス絶縁型スイッチング電源の両方を使ってテストしました。図 12 と図 13 に示すように、スイッチング電源の場合でもリニア電源の場合でもシステム精度に顕著な性能低下はありません。AD5755-1 のデータシートでは、内部の RSET を使用するか外部の RSET を使用するかに関係なく、I<sub>OUT</sub> と V<sub>OUT</sub> の両方に対して全温度範囲での INL を ±0.006% FSR と規定しています。これらのプロットは、測定結果が十分に仕様の範囲内にあることを示しています。

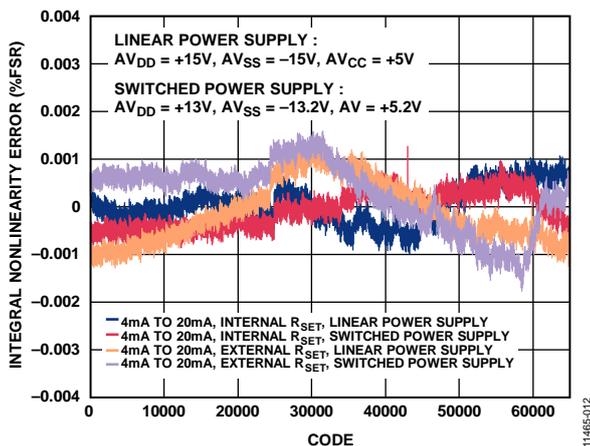


図 12. I<sub>OUT</sub> の INL の測定値 (チャンネル A)

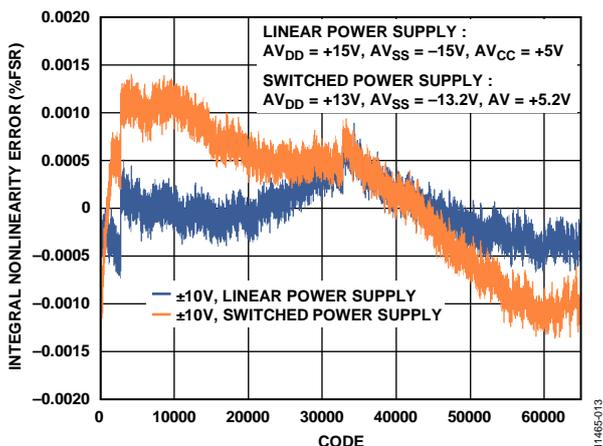


図 13. V<sub>OUT</sub> の INL の測定値 (チャンネル A)

絶対精度性能

内部の R<sub>SET</sub> を使った AD5755-1 の電流出力モードでの総合未調整誤差 (TUE) の仕様は、25°C で ±0.11% FSR (max) です。リファレンス ADR02 (B グレード) の総合誤差は 25°C で 0.06% (max) です。

内部の R<sub>SET</sub> を使った 500Ω 負荷時に、チャンネル A の回路で測定した 4mA~20mA の範囲の電流出力の誤差を表 4 に示します。図 14 は、4チャンネル全てにおいて、内部の R<sub>SET</sub> を使った測定と外部の R<sub>SET</sub> を使った測定の結果をまとめたものです。全ての測定結果は予想値以内にありま

表 4. 測定した I<sub>OUT,A</sub> の誤差 (4mA~20mA の範囲)

Code (Hex)	I <sub>OUT</sub> (mA)	Error (% FSR)
0000	4.0002	+0.0013
4000	7.9994	-0.0038
8000	11.9988	-0.0075
C000	15.9982	-0.0112
FFFF	19.9990	-0.0063

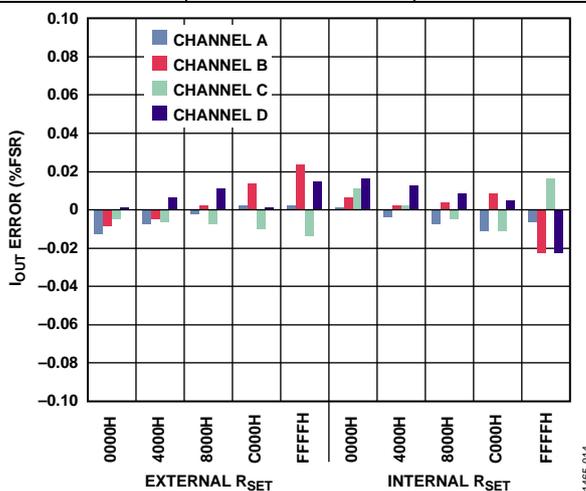


図 14. 全てのチャンネルでの電流出力の誤差 (内部の R<sub>SET</sub> と外部の R<sub>SET</sub>)

電圧出力モードに対して同様の測定を行いました。ここで、AD5755-1 の総合未調整誤差の仕様は 25°C で ±0.03% FSR (max) です。チャンネル A での測定結果を表 5 に示します。残りの 3 つのチャンネルでも同様の結果になりました。

表 5. 測定した V<sub>OUT,A</sub> の誤差 (±10V の範囲)

Code (Hex)	V <sub>OUT</sub> (V)	Error (% FSR)
0000	-10.0032	-0.0160
4000	-5.0017	-0.0085
8000	0.000326	0.0016
C000	5.0007	0.0035
FFFF	10.0015	0.0075

HART に準拠

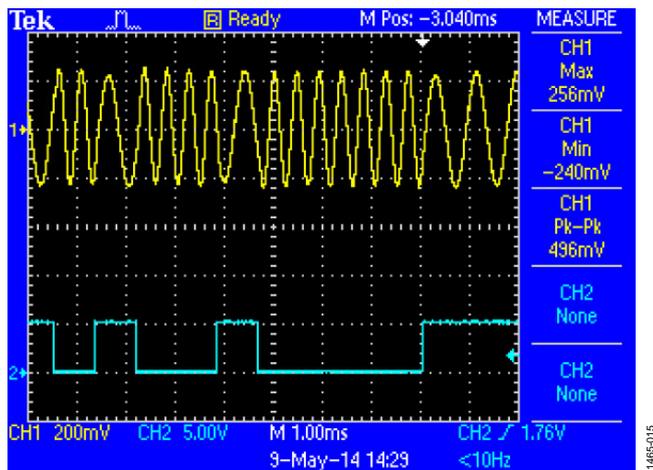


図 15. 500Ω 負荷の両端で測定した FSK 波形

500Ω の負荷抵抗の両端で測定した I<sub>OUT\_A</sub> の 1200Hz と 2200Hz の FSK 周波数を図 15 に示します。チャンネル 1 は AD5755-1 の出力 (4mA に設定) に結合され変調された HART 信号を示し、チャンネル 2 は AD5700-1 の TXD 信号を示しています。

図 2 の回路が HART に準拠するには、HART の物理層の仕様を満たす必要があります。HART の仕様書には、さまざまな物理層の仕様が含まれています。ハードウェアの性能を評価するため、サイレンス時の出力ノイズとアナログ変化率の 2 つの仕様について検討しました。

サイレンス時の出力ノイズのテスト

HART デバイスが送信を行っていない (サイレント) ときは、HART の拡張周波数帯域でネットワークにノイズが混入しないようにする必要があります。過大なノイズがあると、デバイス自体またはネットワーク上の他のデバイスによる HART 信号の受信に影響を与えることがあります。

500Ω 負荷の両端で測定した電圧ノイズは、HART の拡張周波数帯域内での広帯域ノイズと相関ノイズの合計が 2.2mV rms 以下でなければなりません。さらに、この拡張周波数帯域外でも 138mV rms を超えないようにする必要があります。

このノイズは 500Ω 負荷の両端に HCF\_TOOL-31 フィルタ (HART 通信協会から入手可能) を接続し、さらにフィルタの出力を実効値タイプ (true rms) のメーターに接続して測定しました。出力波形を確認するためにオシロスコープを使用しました。

前述の直線性のテストと同様に、このテストもリニア電源と絶縁型スイッチング電源の両方を使って行いました。リニア電源を使って得られたノイズの方が絶縁型スイッチング電源を使って得られたノイズよりもはるかに小さい値で、両方とも要求される HART の仕様範囲内でした。

表 6. サイレンス時の出力ノイズ

Output Noise	Inside Extended HART Frequency Range (<2.2 mV Limit) (mV rms)	Outside Extended HART Frequency Range (<138 mV Limit) (mV rms)
Linear Power Supplies	0.06	0.5
Switched Power Supplies	0.3	2.7

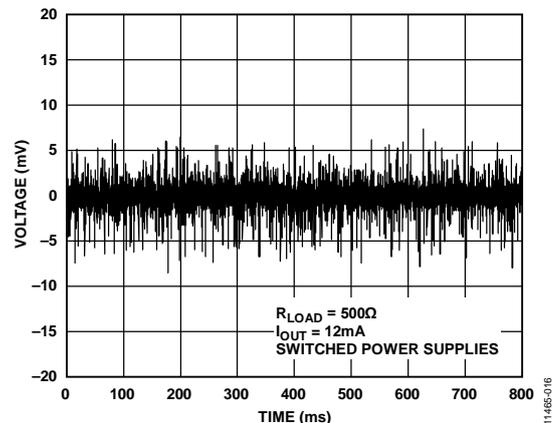


図 16. HCF\_TOOL-31 の入力でのサイレンス時の出力ノイズ波形

アナログ変化率

この仕様は、デバイスが電流を調節する際、アナログ電流の最大変化率が HART 通信に干渉しないことを保証するものです。電流がステップ状に変化すると、HART 信号に影響を及ぼします。 Worst Case のアナログ出力電流の変化が、HART の拡張周波数帯域において 500Ω 負荷の両端で測定したときに、ピークが 15mV を超える外乱を生ないようにする必要があります。この要件を満たせば、アナログ信号の最大帯域幅が DC ~ 25Hz の規定周波数帯域内であることが保証されます。

このテストの場合も、サイレンス時のノイズテストと同様に 500Ω 負荷の両端に HCF\_TOOL-31 を接続し、その出力にオシロスコープを接続しました。この場合には、AD5755-1 の出力を固定出力電流に設定するのではなく、AD5755-1 を 4mA と 20mA の間で切り替わる周期的な波形を出力するようにプログラムしました。要求されるシステム仕様を満たすため、AD5755-1 のデジタル・スルーレート制御機能により出力電流の変化を制限しました。この機能は、「デジタル・スルーレート制御」のセクションと AD5755-1 のデータシートで詳細に解説しています。このテストでは SR\_CLOCK と SR\_STEP をそれぞれ 64kHz と 16LSB に設定し、64ms のスルー時間が得られました。このテストの結果を図 17 に示します。チャンネル 1 に、4mA と 20mA の間でステップする AD5755-1 の I<sub>OUT\_A</sub> 信号を示します。この信号は 500Ω 負荷の両端で検出され、バンドパス・フィルタの入力に接続されます。フィルタの出力（ゲイン係数が 10）がチャンネル 2 に示されています。ピーク値は前述の 150mV のピーク制限値の範囲内です。

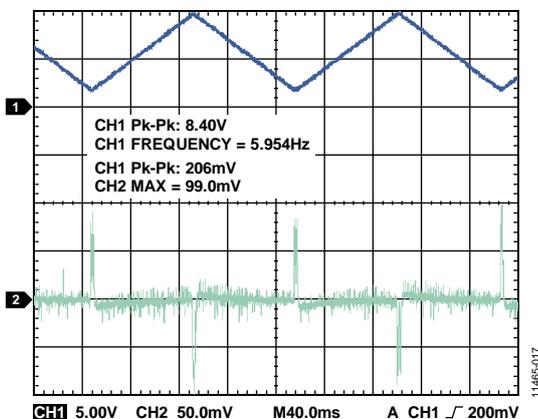


図 17. アナログ変化率の波形 (I<sub>OUT\_A</sub>)

## さらに詳しい資料

CN-0328 Design Support Package : <http://www.analog.com/CN0328-DesignSupport>

CN-0321 : [Fully Isolated, Single Channel Voltage and 4 mA to 20 mA Output with HART Connectivity](#). Analog Devices.

CN-0270 : [Complete 4 mA to 20 mA HART Solution](#). Analog Devices.

CN-0278 : [Complete 4 mA to 20 mA HART Solution with Additional Voltage Output Capability](#). Analog Devices.

Application Note AN-1065 : [Configuring the AD5420 for HART Communication Compliance](#). Analog Devices.

HART® Communication Foundation.

## データシートと評価ボード

[AD5755-1 データシートと評価ボード](#)

[AD5700/AD5700-1 データシートと評価ボード](#)

[ADG759 データシート](#)

[ADP1621 データシート](#)

[ADuM3481/ADuM3482 データシート](#)

[ADuM3210 データシート](#)

[システム・デモンストレーション・プラットフォーム \(EVAL-SDP-CB1Z\)](#)

## 改訂履歴

7/14—Revision 0: 初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセス社製品専用で作られており、アナログ・デバイセス社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセス社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセス社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセス社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2015 Analog Devices, Inc. All rights reserved. 商標および登録商標は各社の所有に属します。