

**Circuits  
from the Lab™**  
Reference Circuits  
実用回路集

Circuits from the Lab™は、今日のアナログ回路、ミックスド・シグナル回路、RF回路の設計上の課題の解決に役立つ実用回路集です。迅速かつ容易にシステム統合が行えるように設計したうえで、十分なテストによって検証されています。詳しい情報とサポートについては [www.analog.com/jp/CN0251](http://www.analog.com/jp/CN0251) をご覧ください。

このドキュメントで取り上げたデバイス

|           |   |
|-----------|---|
| ADG1409   | マルチプレクサ、4Ωのオン抵抗、4/8チャンネル、±15V/12V/±5V、iCMOS |
| AD8226    | 計装アンプ、低コスト、広い電源電圧範囲、レール to レール出力            |
| AD8475    | 減衰アンプ、高精度、選択可能なゲイン、完全差動                     |
| AD7192    | A/Dコンバータ、4.8kHz、超低ノイズ、PGAを内蔵、24ビット、ΣΔ方式     |
| ADP1720-5 | リニア・レギュレータ、50mA、高電圧、マイクロパワー、5V              |
| ADR444    | 電圧リファレンス、超低ノイズ、電流シンク/ソース機能付き、LDO型XFET       |

**シグナル・コンディショニング用の4チャンネル・アナログ・フロントエンド、  
高い柔軟性により広いダイナミック・レンジに対応**

**評価と設計のサポート**

回路評価基板

[CN-0251 回路評価基板 \(EVAL-CN0251-SDPZ\)](#)

[システム・デモンストレーション・プラットフォーム \(EVAL-SDP-CB1Z\)](#)

設計/統合用のファイル

[回路図](#)、[レイアウト・ファイル](#)、[BOMリスト](#)

**回路の機能、利点**

図1に示したのは、A/Dコンバータ(ADC)用のシグナル・コンディショニング(信号調整)回路の回路図です。この回路は、数mV<sub>p-p</sub>から20V<sub>p-p</sub>までの広いダイナミック・レンジで信号を処理できる高い柔軟性を備えています。このダイナミック・レンジは、プログラマブル・ゲイン・アンプ(PGA)を内蔵する高分解能のADCを使うことで、必要なコンディショニングとレベル・シフトを行うことで実現しています。

プロセス制御や産業用オートメーションの分野では、±10Vのフルスケール信号が広く一般的に使用されています。±10Vの信号を低電圧動作の最新ADCで処理するには、信号の減衰とレベル・シフトが必要になります。ただし、アプリケーションによっては、信号がわずか数mVのレベルにとどまることもあります。小振幅の信号を扱う場合、ADCのダイナミック・レンジを活かすためには信号を増幅する必要があります。こうした理由から、入力信号が広い範囲にわたって変動するアプリケーションでは、プログラマブル・ゲイン機能を持つ回路を使用するのが望ましいということになります。

また、小振幅の信号を扱う場合、大きなコモン・モード電圧に対処しなければならないこともあります。それには、高いコモン・モード除去比(CMR)が必要です。加えて、ソース・インピーダンスが大きいアプリケーションでは、アナログ・フロントエンド回路には高い入力インピーダンスが求められます。

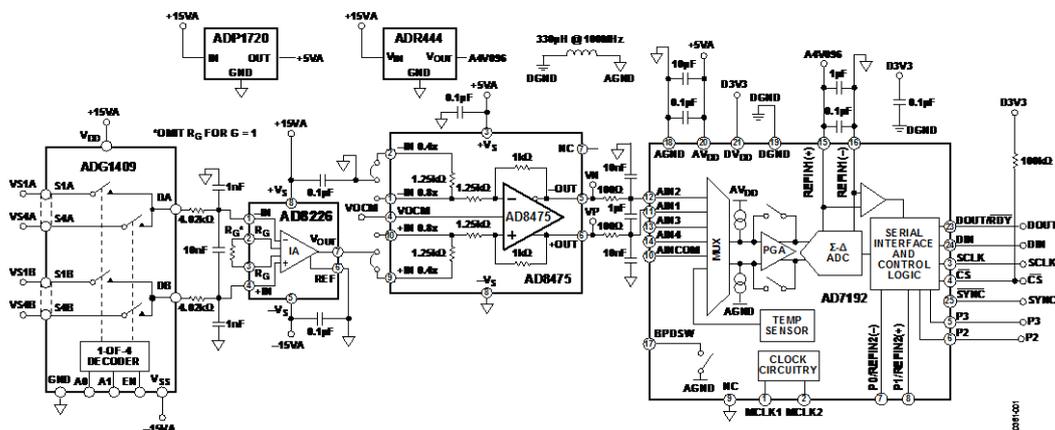


図1. シグナル・コンディショニング用のアナログ・フロントエンド回路。  
高い柔軟性を備えているため、工業用途における広い信号範囲に対応可能です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許その他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。©2012-2013 Analog Devices, Inc. All rights reserved.

Rev. A

図1の回路は、プログラマブルなゲイン、高いCMR、高い入力インピーダンスを備えており、上述したすべての課題を解決することができます。入力信号は、4チャンネルのマルチプレクサ「ADG1409」を介して、入力範囲が広く、低コストの計装アンプ「AD8226」に送られます。AD8226は、最高80dBの高いCMRと、非常に高い入力インピーダンス（差動モードで800MΩ、コモン・モードで400MΩ）を備えています。広い入力範囲とレールtoレール出力に対応するので、AD8226は電源電圧までの範囲でフルに信号を増幅することができます。

「AD8475」は、ゲイン設定用の高精度抵抗を内蔵した完全差動型の減衰アンプです。高い精度での減衰（ゲイン $G=0.4$ または $0.8$ ）、コモン・モード電圧のレベル・シフト、シングルエンドから差動への変換が可能です。AD8475は使いやすい高精度のゲイン・ブロックであり、単電源で最大 $\pm 10V$ の信号レベルを処理できるよう設計されています。そのため、高いCMRを維持しつつAD8226からの最大20Vp-pの信号を減衰し、後段のADCに差動信号を供給するという用途に適しています。

「AD7192」は、PGAを内蔵するシグマ・デルタ（ $\Sigma \Delta$ ）方式の24ビットADCです。低ノイズのオンチップ・ゲイン段（ $G=1$ 、8、16、32、64、128）を備えているため、振幅の大小にかかわらず、信号を直接入力することが可能です。

以上のICを組み合わせたこの回路は、構成が容易でありながら、広範な振幅の信号に対して非常に優れた性能を発揮します。産業用オートメーション、プロセス制御、計測、医療用機器などの用途に適したシグナル・コンディショニング回路です。

## 回路の説明

図1の回路では、マルチプレクサのADG1409、計装アンプのAD8226、差動アンプのAD8475、 $\Sigma \Delta$ 方式ADCのAD7192に加え、電圧リファレンスの「ADR444」、リニア・レギュレータの「ADP1720-5」を使用しています。保護、フィルタリング、デカップリングに使用している外部部品はわずかなので、プリント回路基板上の占有面積は非常に小さくて済みます。

### レギュレータとリファレンスの選択

この回路では、5Vの電圧を生成するレギュレータとしてADP1720-5を選択しました。ADP1720-5は、高電圧、マイクロパワー（低消費電力）、低ドロップアウトのリニア・レギュレータであり、工業用アプリケーションに適しています。

また電圧リファレンスとしては、出力電圧が4.096VのADR444を選択しました。ADR444は、超低ノイズ、高精度、低ドロップアウトであることを特徴とします。特に、高分解能の $\Sigma \Delta$ 方式ADCや高精度のデータ収集システムに適しています。

## 入力スイッチと保護回路

マルチプレクサのADG1409は、2ビットのバイナリ・アドレス・ラインにより、4つの入力チャンネルのうちの1つを選択します。実際の回路評価基板では、標準的なダイオードや、過渡電圧を抑制するための外部保護部品を使用することで堅牢性を強化しています。それらの部品は図1には示されていませんが、CN0251設計サポート・パッケージ（CN0251 Design Support Package）に含まれる詳細な回路図やその他のドキュメントには記載されています。

ADG1409は、4対の差動入力信号（VS1AとVS1B、VS2AとVS2B、VS3AとVS3B、VS4AとVS4B）に対応しています。その出力であるDA、DBは、計装アンプ（AD8226）の入力に接続されています。

## 入力計装アンプ（AD8226）

AD8226のゲインは、外部抵抗 $R_G$ によって設定します。図1では $R_G$ について明示していませんが、これを使用しない場合は、計装アンプ段のゲインは1になります。AD8226の出力は、 $x$ を入力チャンネルの番号とすると、「VSxA-VSxB」になります。

値が4.02kΩの2つの抵抗と10nFのコンデンサにより、カットオフ周波数が2.0kHzの単極RCフィルタが構成されています。これによって、AD8226の差動入力信号がフィルタリングされることになります。また、値が1nFの2つのコンデンサにより、カットオフ周波数が40kHzのコモン・モード・フィルタも構成されています。

## AD7192が備えるPGAのゲイン設定

ADCのAD7192は、AD8475からの差動出力信号を差動アナログ入力信号として受け取るように構成されています。AD7192のフルスケール入力範囲は $\pm V_{REF}$ /ゲインで決まります。ここで、 $\pm V_{REF} = REF_{INx} (+) - REF_{INx} (-)$ です。

AD7192が備えるバッファ（アンプ）がイネーブルになると、そのバッファの高インピーダンスの入力段を入力チャンネルが駆動します。このモードにおける絶対入力電圧範囲は、 $AGND + 250mV \sim AV_{DD} - 250mV$ となります。ゲイン段がイネーブルになると、バッファの出力がPGAの入力に接続されます。PGAにはさらにヘッドルームが必要なため、アナログ信号の入力範囲は $\pm (AV_{DD} - 1.25V) / \text{ゲイン}$ に制限する必要があります。以上のことから、4.096Vのリファレンス電圧と5Vの電源電圧を使用する場合、ADCのダイナミック・レンジを最大限に利用するために、信号を減衰/増幅することができます。

表1. さまざまな入力電圧範囲に対するゲイン設定。AD8475のゲインとAD7192のPGAのゲインを示しています。

| 入力範囲 (VSxA-VSxB) | AD8475のゲイン | AD7192のゲイン | PGAの出力範囲 (バイポーラ・モード) [V] |
|------------------|------------|------------|--------------------------|
| $\pm 10V$        | 0.4        | 1          | $\pm 4$                  |
| $\pm 5V$         | 0.8        | 1          | $\pm 4$                  |
| $\pm 1V$         | 0.4        | 8          | $\pm 3.2$                |
| $\pm 500mV$      | 0.8        | 8          | $\pm 3.2$                |
| $\pm 250mV$      | 0.8        | 16         | $\pm 3.2$                |
| $\pm 125mV$      | 0.8        | 32         | $\pm 3.2$                |
| $\pm 62.5mV$     | 0.8        | 64         | $\pm 3.2$                |
| $\pm 31.25mV$    | 0.8        | 128        | $\pm 3.2$                |

### 差動減衰アンプ (AD8475)

低電圧動作の ADC を駆動するには、 $\pm 10V$  または  $\pm 5V$  といったレベルの信号を減衰/レベル・シフトする必要があります。高精度の抵抗を使用する必要がある差動アンプ回路では、抵抗間の不整合に起因して必然的に CMR 性能が低下します。一方で、減衰とレベル・シフトを担う AD8475 は、レーザー・トリミングによって整合を実現した高精度の抵抗を内蔵しています。そのため、小さなゲイン誤差、小さなゲイン・ドリフト (最大で  $3\text{ppm}/^\circ\text{C}$ )、高い CMR が保証されています。

AD8475 では、0.4 または 0.8 のゲインをピンによって選択可能です。VOCM ピンにより、ADC の入力範囲に応じてダイナミック・レンジが最大になるよう出力コモン・モード電圧を調整し、高精度なレベル・シフトを行います。なお、このピンはオープンでも使用することができます。AD8475 は、電源とグラウンドの間に、2つの抵抗 (値はいずれも  $200\text{k}\Omega$ ) で構成される高精度の分圧回路を内蔵しています。AD8475 の内部では、VOCM ピンはこの電

圧でバイアスされています。つまり、VOCM ピンには電源電圧の  $1/2$  の電圧が与えられているということです。

AD8475 には、値が  $100\Omega$  の 2つの抵抗と  $1\mu\text{F}$  のコンデンサで構成される単極差動 RC フィルタが付加されています。これは、AD7192 に対するカットオフ周波数が  $800\text{Hz}$  のアンチエイリアシング・フィルタ/ノイズ低減フィルタとして機能します。値が  $10\text{nF}$  の 2つのコンデンサは、カットオフ周波数が  $160\text{kHz}$  のコモン・モード・フィルタとして機能します。

### フィルタ、出力データ・レート、セトリング・タイム

$\Sigma\Delta$  方式の ADC である AD7192 は、変調器とその後段のデジタル・フィルタで構成されています。その出力データ・レート ( $f_{\text{ADC}}$ ) とセトリング・タイム ( $t_{\text{SETTLE}}$ ) は、フィルタとチョップの設定に依存します。表 2 に、各種設定における出力データ・レートとセトリング・タイムの算出式を示します。

表 2. 各種設定における出力データ・レートとセトリング・タイム

| チョップとフィルタの設定 | SINC3   | SINC4   |
|--------------|---|---|
| ディスエーブル      | $f_{\text{ADC}} = f_{\text{CLK}} / (1024 \times \text{FS}[9:0])$<br>$t_{\text{SETTLE}} = 3 / f_{\text{ADC}}$          | $f_{\text{ADC}} = f_{\text{CLK}} / (1024 \times \text{FS}[9:0])$<br>$t_{\text{SETTLE}} = 4 / f_{\text{ADC}}$          |
| イネーブル        | $f_{\text{ADC}} = f_{\text{CLK}} / (3 \times 1024 \times \text{FS}[9:0])$<br>$t_{\text{SETTLE}} = 2 / f_{\text{ADC}}$ | $f_{\text{ADC}} = f_{\text{CLK}} / (4 \times 1024 \times \text{FS}[9:0])$<br>$t_{\text{SETTLE}} = 2 / f_{\text{ADC}}$ |

レイアウトに関する検討事項

図1の回路を含めて、高速または高分解能の回路の性能は、プリント回路基板のレイアウトが適切に行われているかどうかにより大きく依存します。注意すべきポイントは、電源のバイパス、信号の配線、電源プレーンとグラウンド・プレーンのレイアウト設計です（ただし、これらだけに注意すればよいというわけではありません）。プリント回路基板のレイアウトについて、詳細は「Tutorial MT-031」、「Tutorial MT-101」、「A Practical Guide to High-Speed Printed-Circuit-Board Layout（実践ガイド：高速回路の基板レイアウト）」を参照してください。

システム性能

ΣΔ方式の24ビットADCであるAD7192は、この回路において非常に優れた性能を発揮します。ΣΔ方式ADCの詳細については、「Tutorial MT-022」と「Tutorial MT-023」を参照してください。

図2、図3に、AD7192のサンプル500個についての評価結果を示しました。図2はノイズ性能、図3はノイズのヒストグラムです。これらは、チョップをディスエーブル、出力データ・レートを4.7Hz、ゲインを1に設定し、SINC4フィルタを選択するという条件で測定しました。図1の回路で測定されたピーク to ピーク・ノイズは約3.9μV（図2参照）で、RMS（実効値）ノイズは860nVです。これらは、20ビットのピーク to ピーク（ノイズフリー・コード）分解能と23ビットのRMS分解能に相当する値です。表に、AD7192において、チョップをディスエーブルとしてSINC4フィルタを選択し、データ・レートとゲインをいくつかの値に設定した場合のRMSノイズの値をまとめました。

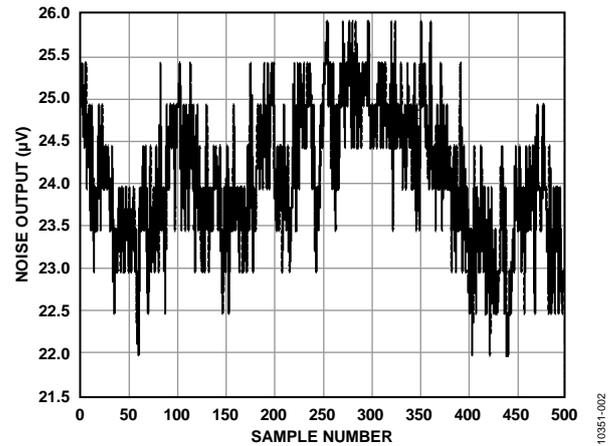


図2. ノイズ出力の測定結果。V<sub>REF</sub>は4.096V、AV<sub>DD</sub>は5V、出力データ・レートは4.7Hz、ゲインは1、チョップはディスエーブル、フィルタはSINC4フィルタを選択するという条件で評価を行いました。

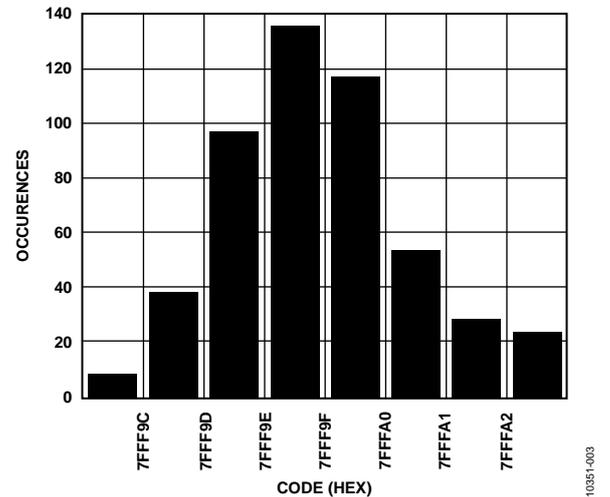


図3. ノイズのヒストグラム。V<sub>REF</sub>は4.096V、AV<sub>DD</sub>は5V、出力データ・レートは4.7Hz、ゲインは1、チョップはディスエーブル、フィルタはSINC4フィルタを選択するという条件で測定を行いました。

表3. AD7192のRMS分解能。チョップをディスエーブルとしてSINC4フィルタを選択し、データ・レートとゲインをいくつかの値に設定して測定を行った結果です。ピーク to ピーク（ノイズフリー・コード）分解能は、2.7ビット分の低下で収まっています。

| フィルタ・ワード (10進値) | 出力データ・レート [Hz] | セトリング・タイム [ms] | ゲイン 1 | ゲイン 8 | ゲイン 16 | ゲイン 32 | ゲイン 64 | ゲイン 128 |
|-----------------|----------------|----------------|-------|-------|--------|--------|--------|---------|
| 1023            | 4.7            | 852.5          | 23.0  | 21.8  | 20.4   | 19.7   | 18.8   | 17.4    |
| 640             | 7.5            | 533            | 22.5  | 21.5  | 20.0   | 19.5   | 18.5   | 17.2    |
| 96              | 50             | 80             | 22.3  | 20.9  | 19.8   | 19.3   | 18.2   | 17.0    |
| 16              | 300            | 13.3           | 21.8  | 20.2  | 19.3   | 18.6   | 17.6   | 16.8    |
| 5               | 960            | 4.17           | 20.9  | 19.8  | 18.9   | 18.0   | 17.2   | 16.2    |
| 1               | 4800           | 0.83           | 19.2  | 19.0  | 18.4   | 17.6   | 16.6   | 15.8    |

## 回路のバリエーション

PGA を内蔵し、分解能が 24 ビット以下のほかの  $\Sigma \Delta$  方式 ADC を使用することができます。具体的には、「AD7190」、「AD7193」、「AD7797」、「AD7799」などが該当します。また、入力信号の減衰が不要な場合には、「AD8476」を使用することで、AD8475 を使用する場合よりも消費電力を抑えることが可能です。

減衰や高い入力インピーダンスが不要な場合には、AD7192 をセンサーに直接接続することで、コンディショニング用のアナログ・フロントエンド回路によって生じるノイズを低減することが可能です。例えば、ロードセルはフルスケールの出力電圧が小さいので、減衰は不要です。そのため、AD7192 の差動入力に直接接続することができます (CN-0102、CN-0107、CN-0108、CN-0118、CN-0119、CN-0155 を参照してください)。

## 回路の評価とテスト

図 1 の回路の評価/テストには、回路評価基板である「EVAL-CN0251-SDPZ」とシステム・デモンストレーション・プラットフォーム (SDP) の評価基板である「EVAL-SDP-CB1Z」を利用することができます。EVAL-CN0251-SDPZ には、このドキュメントで説明した回路が実装されています。2 つの基板は、整合性のある 120 ピンのコネクタを備えており、迅速に設定を行って回路の性能を評価することが可能です。具体的には、SDP と CN-0251 の評価ソフトウェアを共に使用することによって、EVAL-CN0251-SDPZ からのデータを取得します。SDP は、入力マルチプレクサと AD7192 の多様な機能の制御にも使用します。

### 必要な装置など

評価/テストには、以下の装置類が必要となります。

- USB ポートを備え、Windows XP、Windows Vista (32 ビット版)、Windows 7 (32 ビット版) のいずれかを搭載する PC
- 回路評価基板：EVAL-CN0251-SDPZ
- SDP 評価基板：EVAL-SDP-CB1Z
- DC 電源電圧：15V、-15V、6V
- CN-0251 の評価ソフトウェア

### 作業の準備

CN-0251 の評価ソフトウェアを収録した CD を PC の CD ドライブに挿入し、評価ソフトウェアをロードします。PC 上でその CD ドライブに移動し、Readme ファイルを開きます。Readme ファイルに書かれた指示に従い、評価ソフトウェアをインストールして使用してください。

### 機能ブロック図

図 4 に、評価/テストを行うための設定を機能ブロック図として示します。EVAL-CN0251-SDPZ の詳細な回路図については、EVAL-CN0251-SDPZ-SCH.pdf を参照してください。この PDF ファイルは、CN-0251 設計サポート・パッケージ ([www.analog.com/CN0251-DesignSupport](http://www.analog.com/CN0251-DesignSupport)) に含まれています。

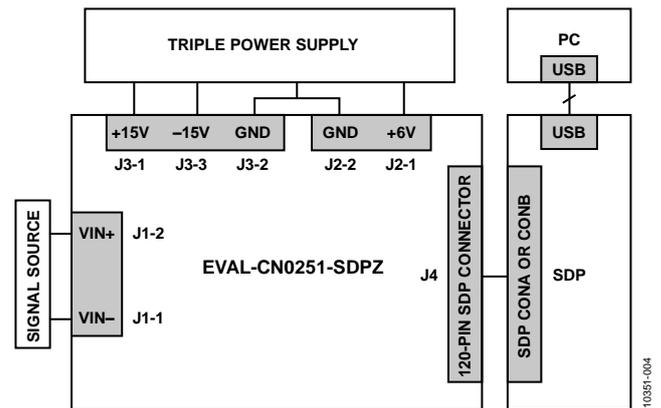


図 4. 評価/テスト用の設定を表す機能ブロック図

## セットアップ

EVAL-CN0251-SDPZ の 120 ピン・コネクタを EVAL-SDP-CB1Z (SDP) の CONA コネクタに接続します。ナイロン製の留め具を使用し、120 ピン・コネクタの末端にある穴を利用して 2 つの基板をしっかりと固定してください。DC 電源の出力を 15V、-15V、6V に設定したら、いったん電源をオフにします。

電源をオフにした状態で、15V の電源を J3 の +15VA ピン、-15V の電源を J3 の -15VA ピン、GND を J3 の AGND ピンに接続します。また、電源をオフにしたままで、6V の電源を J2 に接続します。次に電源をオンにして、SDP の USB ケーブルを PC の USB ポートにつなぎます。EVAL-CN0251-SDPZ の DC 電源をオンにするまでは、USB ケーブルは SDP の mini-USB コネクタに接続しないでください。

## テスト

電源を設定して EVAL-CN0251-SDPZ に接続したら、評価ソフトウェアを起動し、PC からの USB ケーブルを SDP の mini-USB コネクタに接続します。アナログ・デバイセズのシステム開発プラットフォーム・ドライバがデバイス・マネージャに表示されていれば、ソフトウェアは SDP 基板と通信を行うことができます。

USB による通信がいったん確立されれば、SDP を使用して EVAL-CN0251-SDPZ からのシリアル・データの送信/受信/取り込みを行うことができます。続いて、測定用の信号源を接続してください。

SDP については、[www.analog.com/jp/SDP](http://www.analog.com/jp/SDP) を参照してください。

**より詳細な情報**

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”*, Analog Devices.

MT-073 Tutorial, *High Speed Variable Gain Amplifiers (VGAs)*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics*, Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications*, Analog Devices.

**データシートと評価基板**

CN-0251 の回路評価基板 (EVAL-CN0251-SDPZ)

システム・デモンストレーション・プラットフォーム (EVAL-SDP-CB1Z)

- AD8226
- AD8475
- AD7192
- ADG1409
- ADR444
- ADP1720

**改訂履歴****4/13-Rev. 0 to Rev. A**

Changes to Circuit Evaluation and Test

Section.....5

**6/12-Rev. 0: Initial Version**

「Circuits from the Lab/実用回路集」はアナログ・デバイゼ社製品専用で作られており、アナログ・デバイゼ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイゼ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイゼ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイゼ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。