

**Circuits
from the Lab™**
Reference Circuits
実用回路集

Circuits from the Lab™ 実用回路は今日のアナログ・ミックスド・シグナル、RF 回路の設計上の課題の解決に役立つ迅速で容易なシステム統合を行うために作製、テストされました。詳しい情報と支援については www.analog.com/jp/CN0213 をご覧ください。

接続/参考にしたデバイス

| | |
|---------|--|
| AD7685 | 16 ビット、250 kSPS、PulSAR® ADC、MSOP/QFN パッケージ |
| AD8226 | 広い電源範囲、レール to レール出力、計装アンプ |
| AD8275 | G=0.2、レベル変換、16 ビット ADC ドライバ |
| ADP1720 | 50 mA、高電圧、マイクロパワー、リニア・レギュレータ |
| ADR439 | 超低ノイズ XFET®電圧リファレンス |

**高速、高 CMRR、高精度でプロセス制御に対応した全機能内蔵型の
アナログ・フロントエンド**

評価と設計支援

設計と統合ファイル

[回路](#)、[レイアウト・ファイル](#)、[BOM](#)

回路機能とその利点

工業用プロセス制御システムの信号レベルは、一般に次のいずれかのカテゴリに分類されます: シングルエンド電流 (4~20 mA)、シングルエンド、差動電圧 (0~5 V、0~10 V、±5 V、±10 V)、

または熱電対やロードセルなどのセンサーからの小信号入力。特に小信号差動入力の場合は、大きな同相電圧振幅も一般的であるため、アナログ信号処理システムでは、優れた同相ノイズ除去性能が重要な仕様です。

図 1 に示すアナログ・フロントエンド回路は、この種の工業用レベル信号を処理するとき高精度と高い同相ノイズ除去比 (CMRR) を実現するように最適化されています。

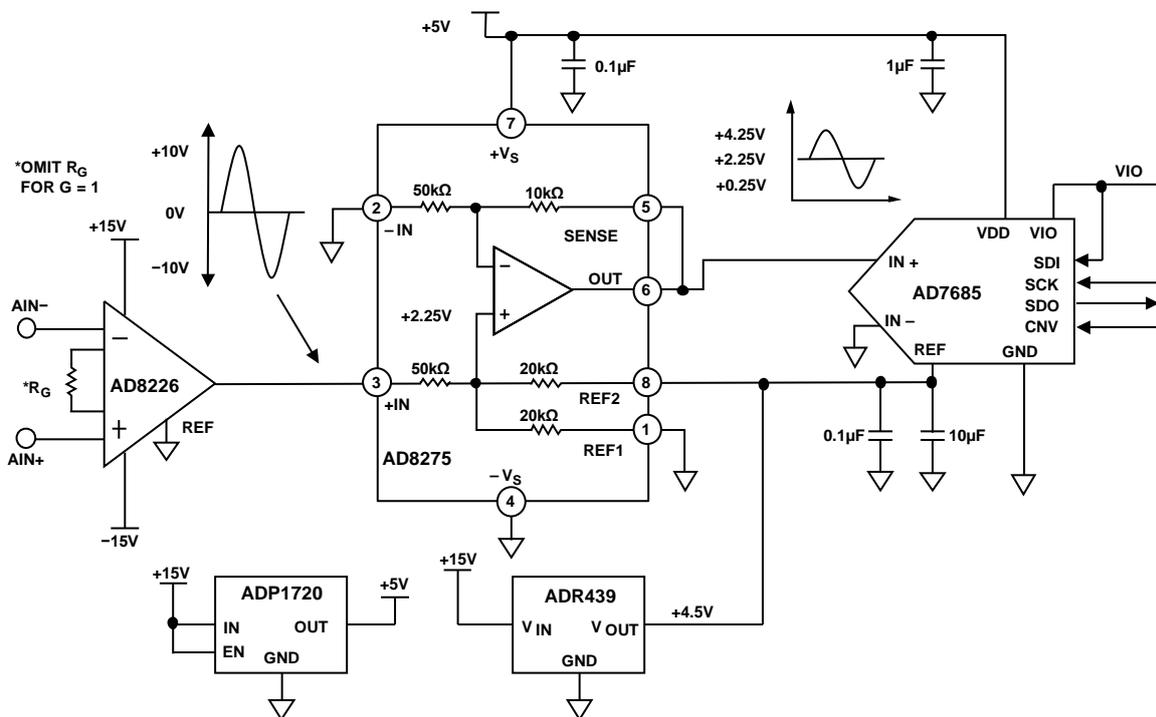


図 1. プロセス制御向けの高性能アナログ・フロントエンド (簡略回路図: すべての接続とデカップリングが図示されているわけではありません)

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2011 Analog Devices, Inc. All rights reserved.

Rev. 0

信号は、回路によってレベル・シフトされ、減衰するため、250 kSPS の高性能な 16 ビット PulSAR[®] ADC AD7685 など、最新の単電源 SAR ADC の入力レンジ条件に適合します。

18 V p-p の入力信号に対して、この回路は、100 Hz で約 105 dB の同相ノイズ除去 (CMR)、5 kHz で 80 dB の CMR を実現します。

AD8226 計装アンプによって、高精度、高入力インピーダンス、高 CMR が実現します。高精度アプリケーションの場合、システム・ゲイン誤差を最小限に抑えて良好な CMR を実現するため、高入力インピーダンスが要求されます。AD8226 のゲインは、1~1000 まで抵抗でプログラム出来ます。

入力上に抵抗レベル・シフト/アッテネータ段を直接置けば、抵抗間の不整合によって CMR 性能が必然的に低下します。AD8226 は、小信号と大信号の入力に要求される優れた CMR を提供します。AD8275 レベル・シフト/アッテネータ/ドライバは、外付け部品を必要とすることなく、回路において減衰およびレベル・シフト機能を実行します。

これまで、高分解能の計測システムではシグマ・デルタ ADC が使用されてきました。その理由は、信号帯域幅がきわめて低く、 $\Sigma\Delta$ アーキテクチャは低い更新レートで優れたノイズ性能を提供するからです。しかし、特にマルチチャンネル・システムでは、チャンネル当たりの更新を高速化するために高い更新レートや、チャンネル密度の増加が求められる傾向にあります。このような場合、高性能の SAR ADC が優れた選択肢となります。図 1 に示す回路は、250 kSPS の 16 ビット ADC AD7685 を使用し、高性能の計装アンプ AD8226 と、アッテネータ/レベル・シフト・アンプ AD8275 によって、外付け部品を必要としない全機能内蔵型のシステム・ソリューションを実現しています。

回路の説明

この回路では、レール to レール出力の計装アンプ AD8226 を $G=0.2$ のディファレンス・アンプ AD8275 の正側入力に接続し、その出力を MSOP/QFN パッケージを採用した 250 kSPS の 16 ビット PulSAR ADC AD7685 の入力に接続しています。AD8226 はゲイン 1 のモード (高電圧/電流入力) に設定され、その出力はグラウンドを基準とします。シングルエンド入力または差動入力で使用できます。AD8226 の出力はバイポーラ信号であり、AD8275 の入力を駆動します。AD8275 は、バイポーラ入力を減衰させてレベル・シフトさせ、0.2 のゲインを提供します。したがって、入力に 20 V p-p の差動入力を加えると、出力に 4 V p-p のシングルエンド・レンジが得られます。AD8275 に内部同相バイアス電圧を提供し ($V_{REF}/2=2.25V$)、AD7685 ADC に外部リファレンス電圧を提供するため、高精度の 4.5 V リファレンス ADR439 を使用します。このような条件下で、AD8275 の出力は +0.25 V から +4.25 V までスイングしますが、これは AD7685 のレンジ (0 V から +4.5 V) 内に収まります。

ADP1720 を使用して、AD8275 と AD7685 に 5 V 電源を提供します。ADP1720 を選択したのは、高い入力電圧範囲 (最大 28 V) のためです。この回路では、ADP1720 は AD8275 と AD7685 に約 4 mA を供給するために使用するだけであるため、28 V 入力を持つレギュレータの最悪時消費電力は約 90 mW です。このため、システム全体を $\pm 15 V$ の外部電源で駆動することができます。

システム・レベルの同相ノイズ除去性能

最初のテストは、ADC までのシステム・レベルにおいて AD8226 の同相ノイズ除去性能を検証することでした。18 V p-p の入力信号で、10 Hz、100 Hz、500 Hz、1 kHz、2 kHz、3 kHz、4 kHz、5 kHz の入力テスト・トーンを使用しました。表 1 にテスト結果の要約を示します。テスト 1 では、AIN+ 信号と AIN- 信号と一緒に短絡させて AC テスト・トーンに接続し、結果は FFT で測定しました。AD8226 は、その入力が一緒に接続されているため、AC 信号を除去しなければなりません。テスト 2 では、信号を AIN+ に印加し、AIN- をグラウンドに接続します。このような条件下で、FFT でトーンのレベルを測定します。テスト 1 とテスト 2 との FFT 結果の差から、同相ノイズ除去を計算します。表 1 は、さまざまな周波数で得られた CMR 値をまとめたものです。重要な点は、AD8226 の CMR は 5 kHz で 80 dB と規定されているため、システム・レベルでは CMR 性能の損失は認められないことです。

システム・レベルの AC 性能

AD7685 を 250 kSPS のサンプリング・レートで動作させて、システムの AC 精度もシステム・レベルでテストしました。図 2 は、10 kHz での 5 V p-p 入力に対する FFT テストの結果を示します。プロットに示した結果は、次のとおりです。

- SNR=87.13 dBFS
- SINAD=85.95 dBFS
- SFDR=81.82 dBc
- THD=-78.02 dBc

表 1. 18 V p-p 入力に対する回路の CMR 性能

| Frequency (kHz) | FFT Signal Level (dBFS), 18 V p-p Input | | CMR (dB) |
|-----------------|---|-------------------------------------|----------|
| | Test 1: AIN+ = AIN- | Test 2: Input = AIN+, AIN- = GND | |
| 0.1 | -104.64 | -2.86 | 101.78 |
| 0.5 | -100.00 | -3.28 | 96.72 |
| 1 | -94.67 | -2.85 | 91.82 |
| 2 | -88.58 | -2.88 | 85.70 |
| 3 | -84.93 | -2.93 | 82.00 |
| 4 | -82.07 | -3.01 | 79.06 |
| 5 | -79.43 | -3.10 | 76.33 |

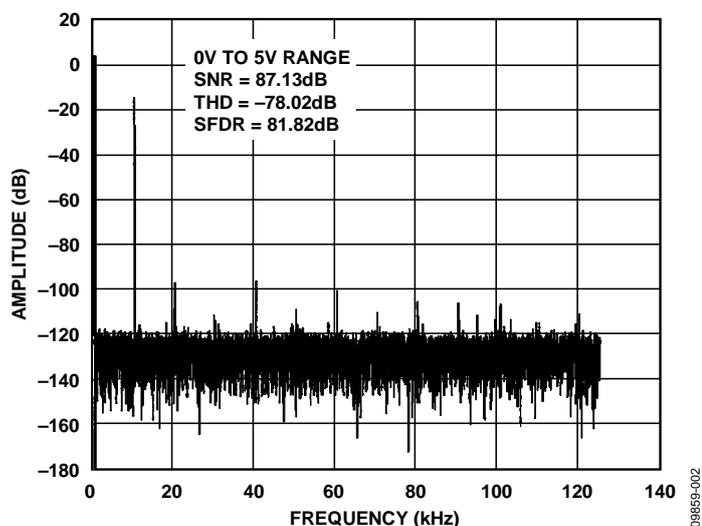


図 2. 250 kSPS のサンプリング・レートでフルスケールを 14 dB 下回る 10 kHz の入力信号に対する FFT の結果

この回路や任意の高速回路の性能は、PC ボードの適切なレイアウトに大きく依存します。これには、電源のバイパス、制御インピーダンス・ライン（必要な場合）、部品配置、信号ルーティング、電源/グラウンド・プレーンが含まれますが、これだけに限定されるものではありません。（PC ボードのレイアウトの詳細については、[MT-031](#) チュートリアル、[MT-101](#) チュートリアル、および [Analog Dialogue Vol.39](#) 「[高速プリント回路基板](#)」を参照。）

この回路ノートのための完全な設計支援パッケージについては、<http://www.analog.com/CN0213-DesignSupport> をご覧ください。

バリエーション回路

この回路は、図に示された部品の値を使うことで、優れた安定性と高精度を提供します。さらに高い速度/分解能または高い性能を実現するため、AD7685 の代わりに別のアナログ・デバイsez 製 A/D コンバータを使用することもできます。[AD7688](#) は、さらに優れた CMR を実現するために真の差動入力を提供します。[AD7982](#) は、18 ビット ADC であり、最大 1 MSPS の速度で高い分解能を提供し、完全差動でもあります。[AD8475](#) ファンネル・アンプは、高電圧のバイポーラ入力も受け入れ、差動出力で減衰とレベル・シフトを実現できるため、差動入力付きの ADC を使用する工業用アプリケーションに最適です（回路ノート [CN-0180](#) を参照）。

回路評価とテスト

この回路は、システム・デモ用プラットフォーム (SDP) を使用してテストしました。SDP プラットフォームには、必要な ADC ドライバに加えて、PC への USB 接続機能も含まれています。ADC からのサンプリング・データは、SDP ボードを使用して、USB を介して PC に送信されます。FFT プロットは、アナログ・デバイsez から入手できる標準の ADC LabVIEW 評価用ソフトウェア・ツールを使用して生成しました。図 3 は、テスト・セットアップの機能ブロック図を示しています。図 4 は、ボードの写真です。

テスト・データの収集に使用した機器

- USB ポート付きの PC、および Windows® XP、Windows Vista® (32 ビット)、または Windows® 7 (32 ビット)
- 回路評価用ボード (EVAL-A-INPUT-1AZ)
- SDP-A 評価用ボード (EVAL-SDP-CB1Z)
- 評価用ソフトウェア
- 電源: +5 V @ 200 mA
- 電源: ±15 V、Agilent E3630A または同等品
- 信号発生器: Agilent 33120A または同等品

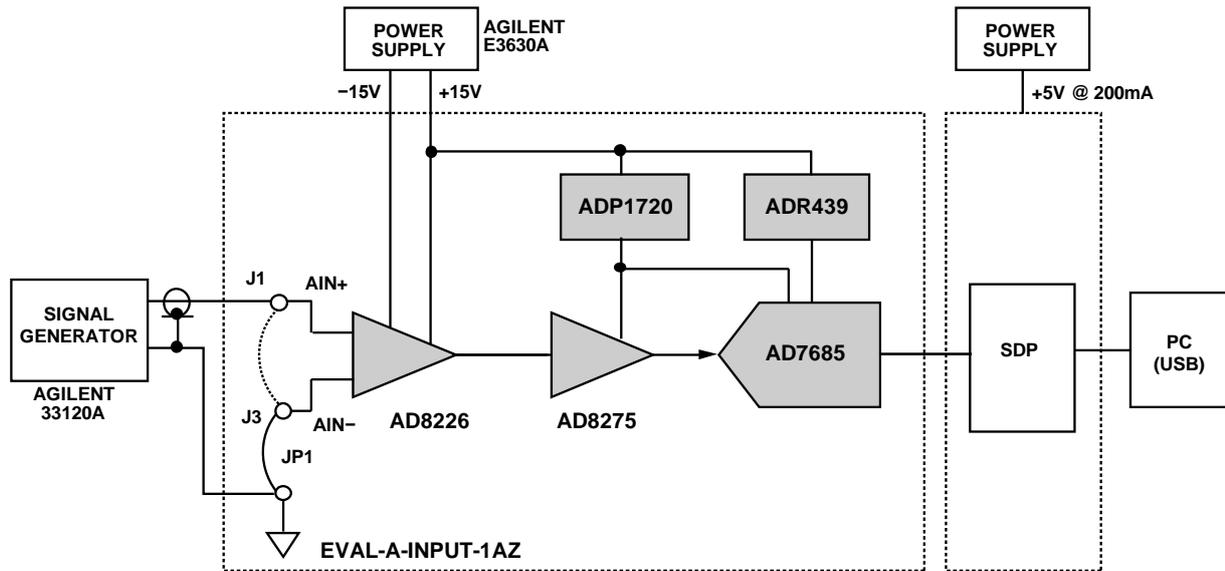


図 3. テスト・セットアップの機能ブロック図

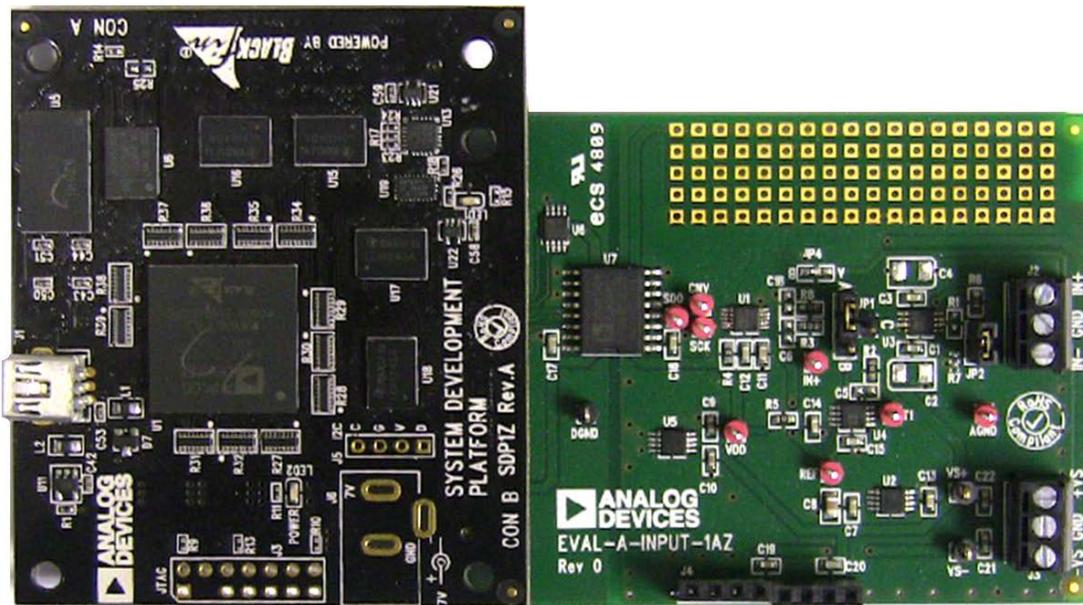


図 4. SDP ボードに接続した評価用ボード (EVAL-A-INPUT-1AZ) の写真

セットアップとテスト

評価用ソフトウェアを PC の CD ドライブにロードします。

EVAL-A-INPUT-1AZ 回路ボードの 120 ピン・コネクタを、EVAL-SDP-CB1Z 評価用 (SDP) ボードの「CON B」と記されたコネクタに接続します。120 ピン・コネクタの末端にある穴を利用し、ナイロン製ハードウェアを使用して 2 枚のボードをしっかりと固定します。信号源は EVAL-A-INPUT-1AZ ボードの J1 入力 (AIN+) 端子に接続します。通常の FFT テストを実行するときは、J3 端子 (IN-) とグラウンドの間に JP1 ジャンパを接続し、CMR テストを実行するときは、J1 (AIN+) と J3 (AIN-) の間にジャンパを接続します。

電源をオフにして、SDP ボードに +5 V 電源を接続します。USB ケーブルにより、SDP ボードと PC の USB ポートを接続しました。

その後、EVAL-A-INPUT-1AZ 回路ボードに ±15 V 電源を接続します。評価用ソフトウェアを起動し、USB ケーブルによって SDP ボードの USB ミニ・コネクタと PC を接続します。

USB 通信が確立された後、SDP ボードを使用して EVAL-A-INPUT-1AZ ボードからのシリアル・データの送信、受信、取り込みを行います。

さらに詳しくは

CN-0213 Design Support Package:

<http://www.analog.com/CN0213-DesignSupport>

Analog Dialogue 39 : 高速プリント回路基板

MT-031 Tutorial : [Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”](#)

MT-101 Tutorial : [Decoupling Techniques](#)

データシートと評価用ボード

システム・デモ用プラットフォーム (EVAL-SDP-CB1Z)

AD7685 データシート/評価用ボード

AD8226 データシート

AD8275 データシート

改訂履歴

7/11—Revision 0: Initial Version

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用で作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。