



14/16位低功耗、 高性能、带有缓冲的单通道DAC

MAX5214/MAX5216

概述

特性

MAX5214/MAX5216为引脚兼容的14位和16位数/模转换器(DAC)。MAX5214/MAX5216为单通道、低功耗、带有电压缓冲输出的DAC。器件采用精密的外部基准，通过高阻输入，支持满摆幅工作并可有效降低系统功耗。MAX5214/MAX5216工作在2.7V至5.25V较宽的电源电压范围。具有极低功耗，适合多数低功耗、低电压应用。这些器件集成3线SPI™/QSPI™/MICROWIRE™/DSP兼容串行接口，有效节省电路板空间，并降低隔离应用的复杂性。MAX5214/MAX5216利用SCLK和DIN输入缓冲将输入至输出的数字噪声馈通降至最小(完成每个输入帧串行传输后关断)。上电时，MAX5214/MAX5216将DAC输出复位至零，为驱动阀门或其它需要上电时关闭变送器的应用提供更高的安全性。DAC提供缓冲输出，电源电流低至80μA(最大值)，并具有±0.25mV低失调误差。CLR置为低电平时，异步清零输入和DAC寄存器的内容，将DAC输出设置为零(与串口状态无关)。MAX5214/MAX5216采用超小尺寸(3mm x 3mm)、8引脚μMAX®封装，工作在-40°C至+105°C扩展工业级温度范围。

- ◆ 低功耗(最大80μA)
- ◆ 14/16位分辨率，3mm x 3mm、8引脚μMAX封装
- ◆ 高精度
 - ±0.25 LSB INL (MAX5214, 14位)
 - ±1.0 LSB INL (MAX5216, 16位)
- ◆ 整个工作范围内保证单调
- ◆ 低增益、低失调误差
- ◆ 2.7V至5.25V宽供电范围
- ◆ 满摆幅、缓冲输出工作
- ◆ 上电(POR)时，安全地将DAC输出复位至零
- ◆ 50MHz、3线、SPI/QSPI/MICROWIRE兼容高速串口
- ◆ 施密特触发，直接连接光耦
- ◆ CLR异步清零DAC输出
- ◆ 高基准输入电阻，降低功耗
- ◆ 经过缓冲的电压输出直接驱动10kΩ负载

应用

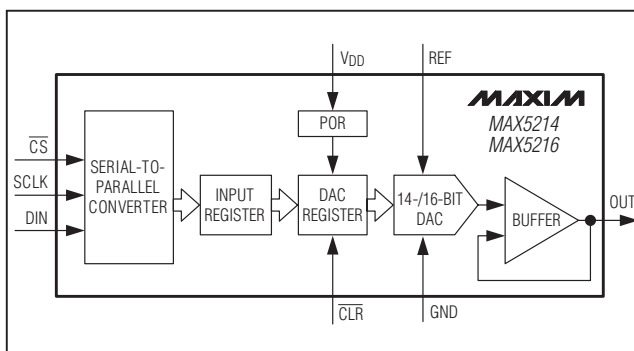
2线传感器
通信系统
自动调谐
增益与失调调节
功率放大器控制
过程控制与伺服环路
便携式仪表
可编程电压及电流源
自动测试设备

订购信息

PART	PIN-PACKAGE	RESOLUTION (BITS)
MAX5214GUA+	8 μMAX	14
MAX5216GUA+	8 μMAX	16

注：所有器件工作在-40°C至+105°C温度范围。
+表示无铅(Pb)/符合RoHS标准的封装。

功能框图



SPI/QSPI是Motorola, Inc.的商标。
MICROWIRE是National Semiconductor Corp.的商标。
μMAX是Maxim Integrated Products, Inc.的注册商标。



本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。

有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maxim-ic.com。

14/16位低功耗、 高性能、带有缓冲的单通道DAC

ABSOLUTE MAXIMUM RATINGS

V _{DD} to GND	-0.3V to +6V
REF, OUT, $\overline{\text{CLR}}$ to GND	-0.3V to the lower of (V _{DD} + 0.3V) and +6V
SCLK, DIN, $\overline{\text{CS}}$ to GND	-0.3V to +6V
Continuous Power Dissipation (T _A = +70°C)	
μMAX (derate at 4.8mW/°C above +70°C)	387mW

Maximum Current into Any Input or Output	±50mA
Operating Temperature Range	-40°C to +105°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C
Soldering Temperature (reflow)	+260°C

PACKAGE THERMAL CHARACTERISTICS (Note 1)

μMAX

Junction-to-Ambient Thermal Resistance (θ _{JA})	206°C/W
Junction-to-Case Thermal Resistance (θ _{JC})	42°C/W

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = 5V, V_{REF} = 5V, C_L = 100pF, R_L = 10kΩ, T_A = -40°C to +105°C, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
STATIC ACCURACY (Note 2)						
Resolution	N	MAX5214	14			Bits
		MAX5216	16			
Integral Nonlinearity	INL	MAX5214 (14-bit) (Note 3)	-1	±0.25	+1	LSB
		MAX5216 (16-bit) (Note 3)	-3	±1	+3	
Differential Nonlinearity	DNL	MAX5214 (14-bit) (Note 3)	-1	±0.1	+1	LSB
		MAX5216 (16-bit) (Note 3)	-1	±0.1	+1	
Offset Error	OE	(Note 4)	-1.25	±0.25	+1.25	mV
Offset-Error Drift				±0.5		μV/°C
Gain Error	GE	(Note 4)	-0.06	-0.04	0	%FS
Gain Temperature Coefficient				±2		ppmFS/ °C
REFERENCE INPUT						
Reference-Input Voltage Range	V _{REF}		2		V _{DD}	V
Reference-Input Impedance	R _{REF}		200	256		kΩ
DAC OUTPUT						
Output Voltage Range		No load (typical)	V _{DD}			V
		10kΩ load	0.2	V _{DD} - 0.2		
DC Output Impedance			0.1			Ω
Capacitive Load (Note 5)	C _L	Series resistance = 0Ω	0.1			nF
		Series resistance = 1kΩ	15			μF
Resistive Load (Note 5)	R _L		5			kΩ
Short-Circuit Current		V _{DD} = 5.25V	-10	±5	+10	mA
Power-Up Time		From power-down mode	25			μs

14/16位低功耗、 高性能、带有缓冲的单通道DAC

MAX5214/MAX5216

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = 5V, V_{REF} = 5V, C_L = 100pF, R_L = 10kΩ, T_A = -40°C to +105°C, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DIGITAL INPUTS (SCLK, DIN, $\overline{\text{CS}}$, $\overline{\text{CLR}}$)						
Input High Voltage	V _{IH}		0.7 x V _{DD}			V
Input Low Voltage	V _{IL}				0.3 x V _{DD}	V
Input Leakage Current	I _{IN}	V _{IN} = 0V or V _{DD}		±0.1	±1	μA
Input Capacitance	C _{IN}				10	pF
Hysteresis Voltage	V _{HYS}			0.15		V
DYNAMIC PERFORMANCE (Note 5)						
Voltage-Output Slew Rate	SR	Positive and negative		0.5		V/μs
Voltage-Output Settling Time		1/4 scale to 3/4 scale, to ≤ 0.5 LSB, 14-bit		14		μs
Reference -3dB Bandwidth	BW	Hex code = 2000 (MAX5214), Hex code = 8000 (MAX5216)		100		kHz
Digital Feedthrough		Code = 0, all digital inputs from 0V to V _{DD} , SCLK < 50MHz		0.5		nV·s
DAC Glitch Impulse		Major code transition		2		nV·s
Output Noise		10kHz		70		nV/√Hz
Integrated Output Noise		0.1Hz to 10Hz		1.5		μVP-P
POWER REQUIREMENTS						
Supply Voltage	V _{DD}		2.7		5.25	V
Supply Current	I _{DD}	No load; all digital inputs at 0V or V _{DD} , supply current only; excludes reference input current, midscale		70	80	μA
Power-Down Supply Current		No load, all digital inputs at 0V or V _{DD}		0.4	2	μA
TIMING CHARACTERISTICS (Notes 5 and 6) (Figures 1 and 2)						
Serial Clock Frequency	f _{SCLK}		0		50	MHz
SCLK Pulse-Width High	t _{CH}		8			ns
SCLK Pulse-Width Low	t _{CL}		8			ns
$\overline{\text{CS}}$ Fall to SCLK Fall Setup Time	t _{CSS0}		8			ns
$\overline{\text{CS}}$ Fall to SCLK Fall Hold Time	t _{CSH0}		0			ns
$\overline{\text{CS}}$ Rise to SCLK Fall Hold Time	t _{CSH1}		0			ns
$\overline{\text{CS}}$ Rise to SCLK Fall	t _{CSA}				12	ns
SCLK Fall to $\overline{\text{CS}}$ Fall	t _{CSF}		100			ns
DIN to SCLK Fall Setup Time	t _{DS}		5			ns
DIN to SCLK Fall Hold Time	t _{DH}		4.5			ns
$\overline{\text{CS}}$ Pulse-Width High	t _{CSPW}		20			ns
$\overline{\text{CLR}}$ Pulse-Width Low	t _{CLPW}		20			ns
$\overline{\text{CLR}}$ Rise to $\overline{\text{CS}}$ Fall	t _{CSC}		20			ns

Note 2: Static accuracy tested without load.

Note 3: Linearity is tested within 20mV of GND and V_{DD}.

Note 4: Gain and offset is tested within 100mV of GND and V_{DD}.

Note 5: Guaranteed by design; not production tested.

Note 6: All timing specifications measured with V_{IL} = V_{GND}, V_{IH} = V_{DD}.

14/16位低功耗、 高性能、带有缓冲的单通道DAC

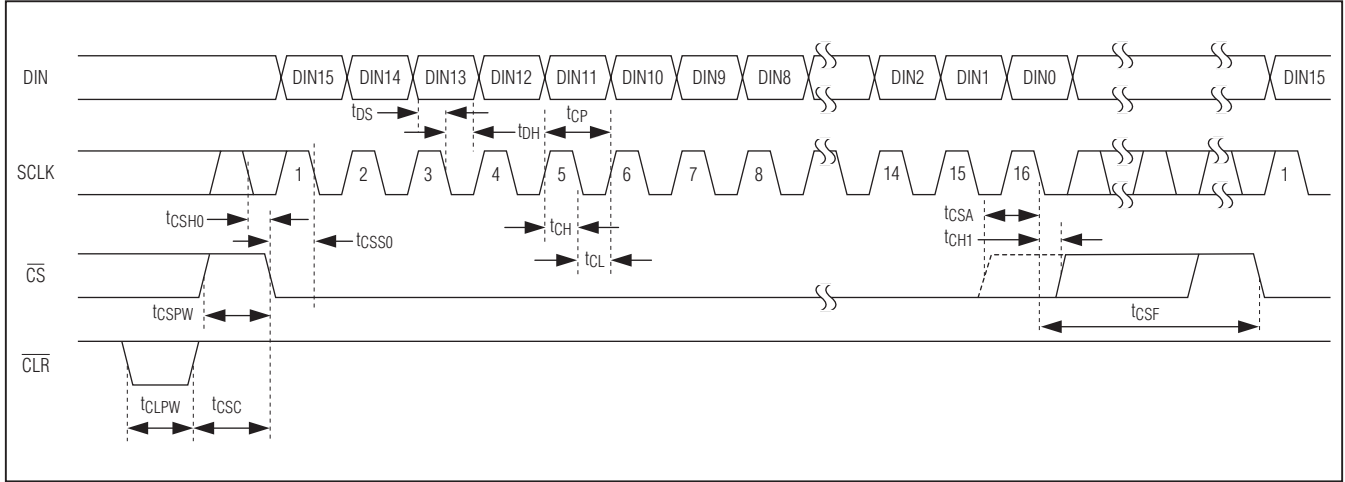


图1. 16位串口时序图(MAX5214)

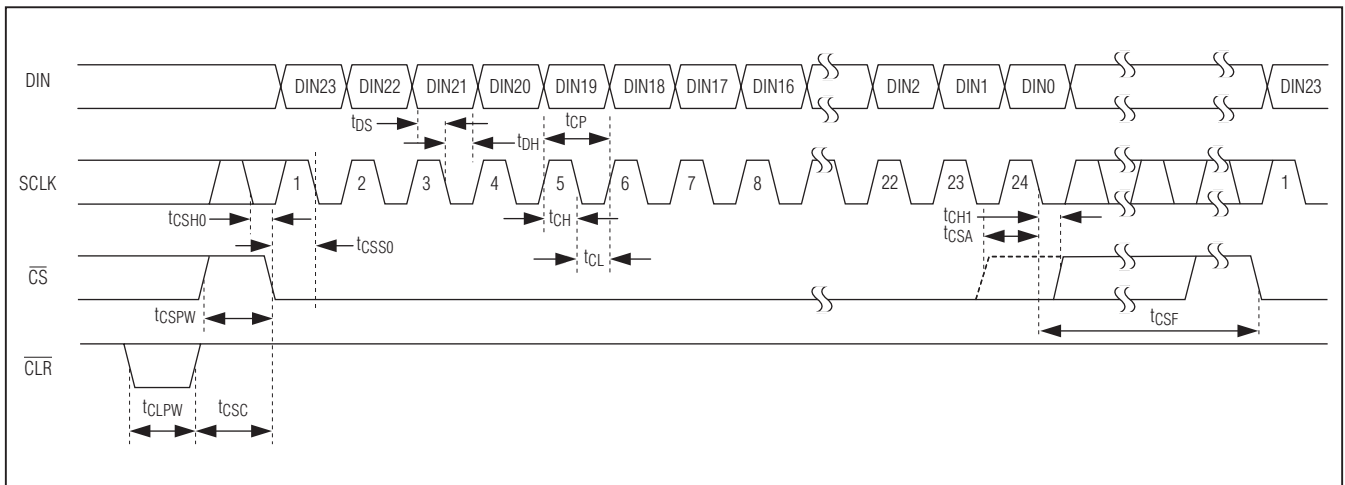


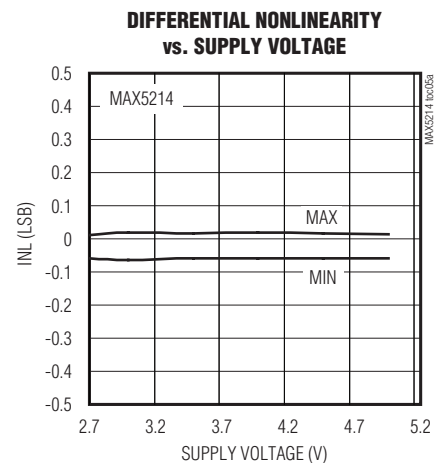
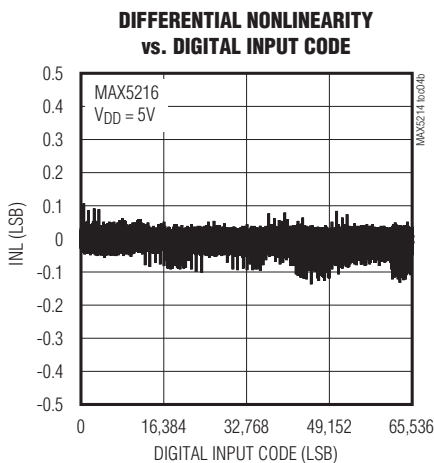
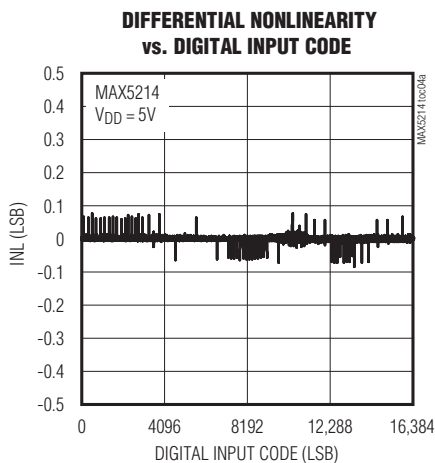
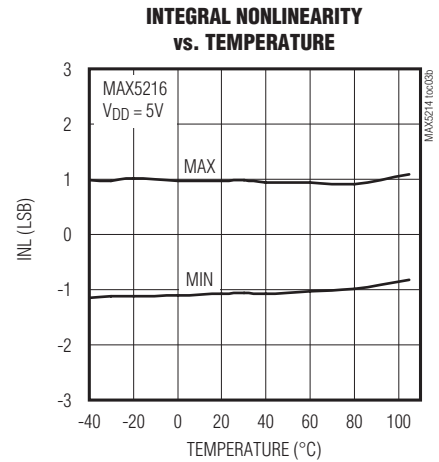
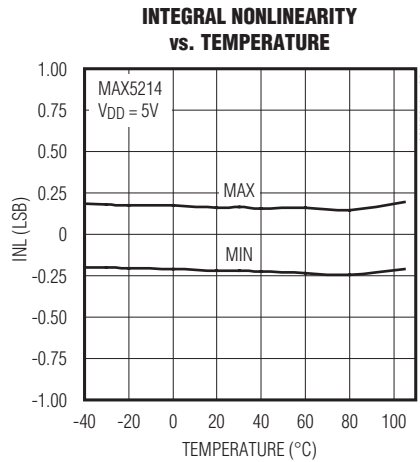
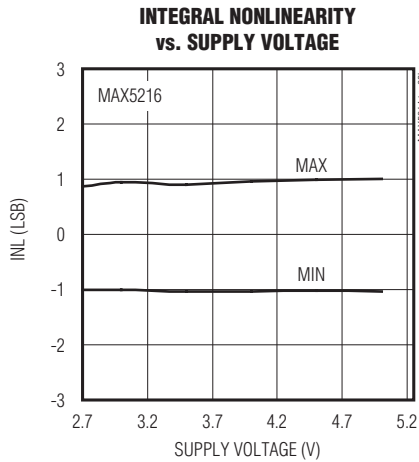
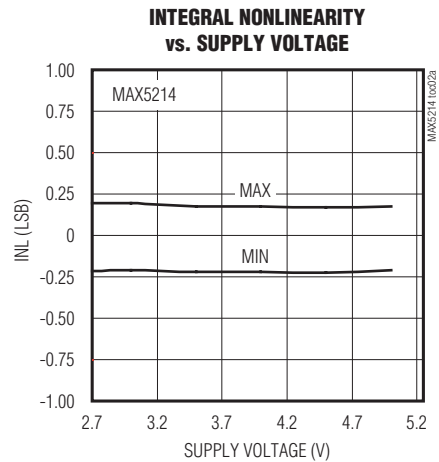
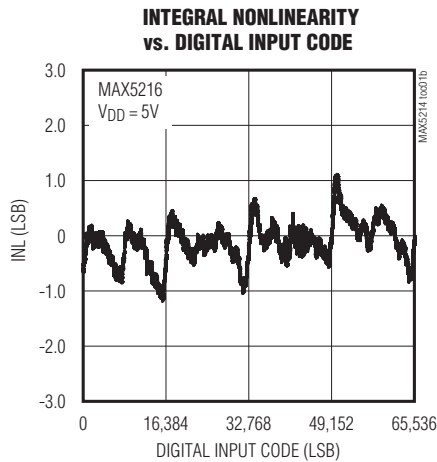
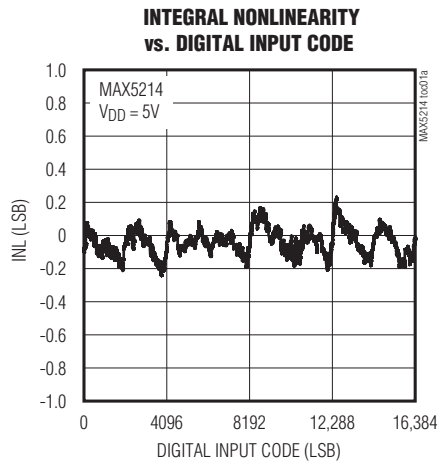
图2. 24位串口时序图(MAX5216)

14/16位低功耗、 高性能、带有缓冲的单通道DAC

典型工作特性

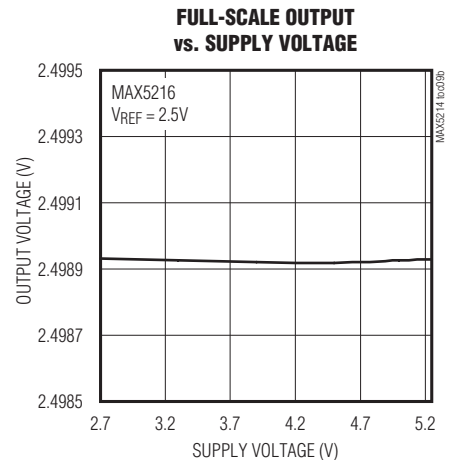
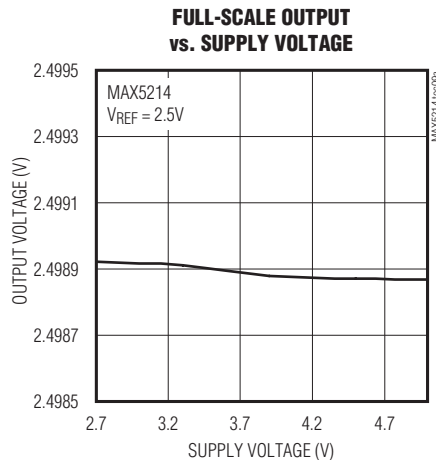
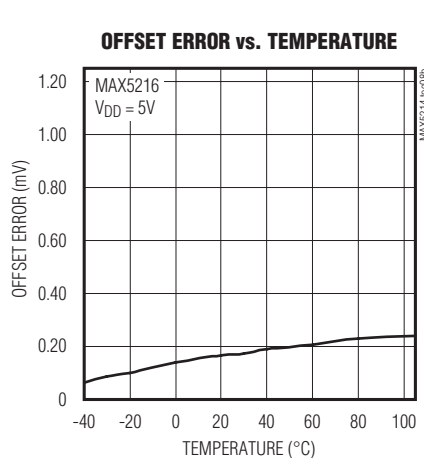
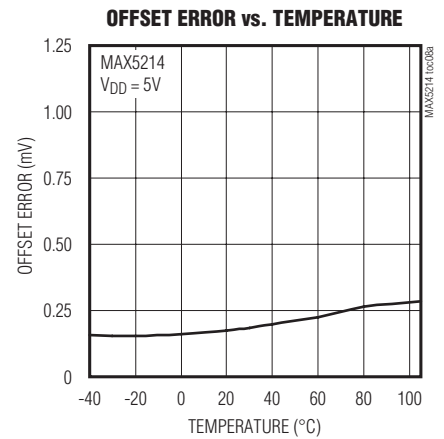
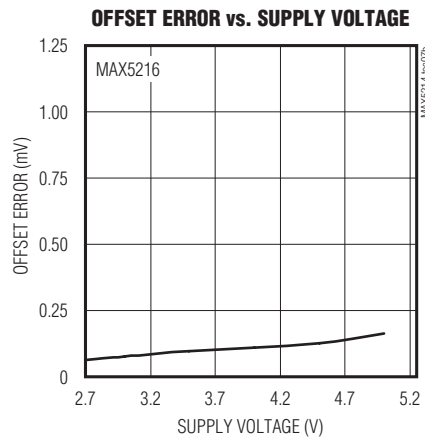
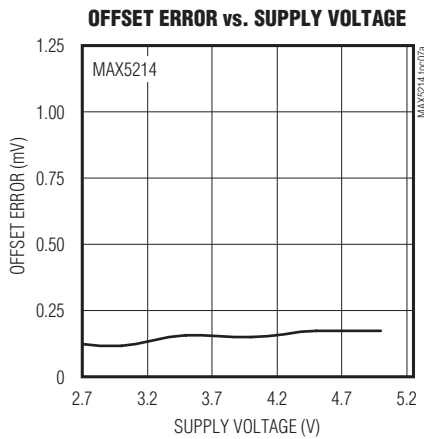
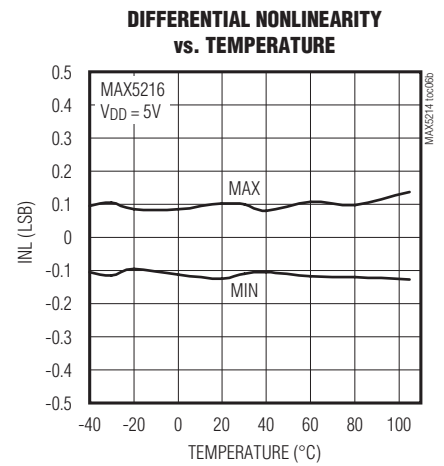
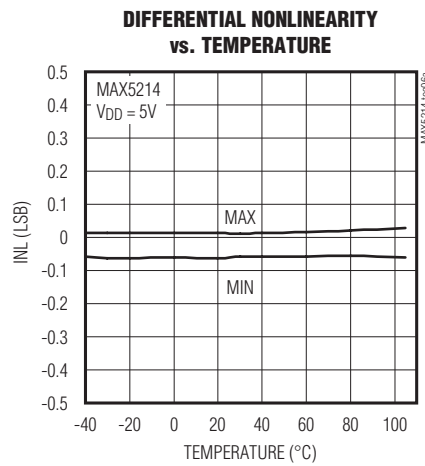
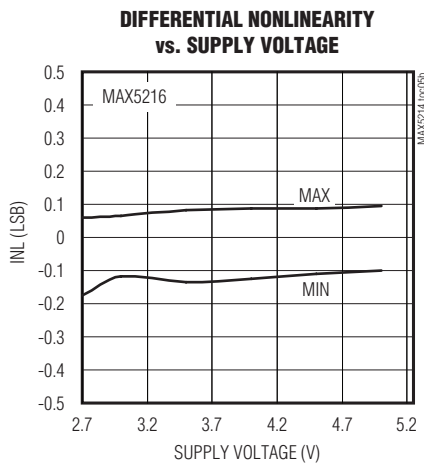
($T_A = +25^\circ\text{C}$, unless otherwise noted.)

MAX5214/MAX5216



14/16位低功耗、 高性能、带有缓冲的单通道DAC

典型工作特性(续)

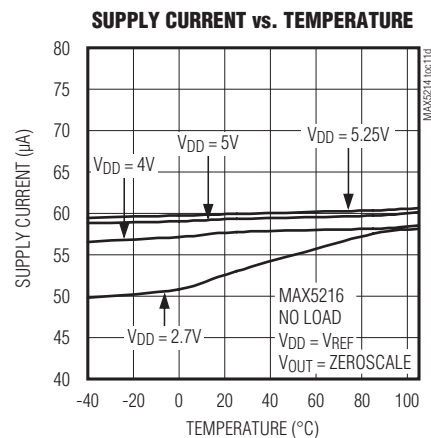
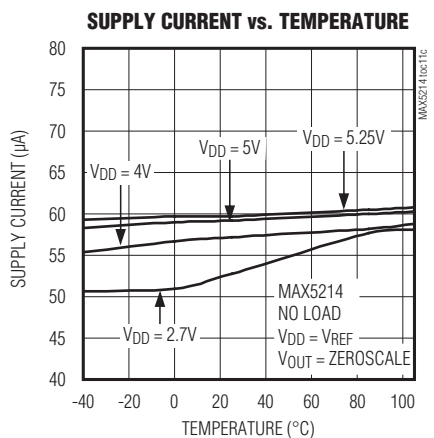
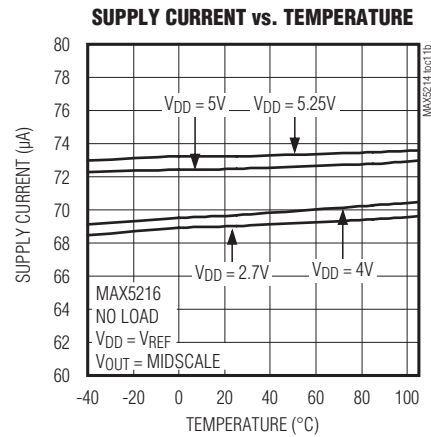
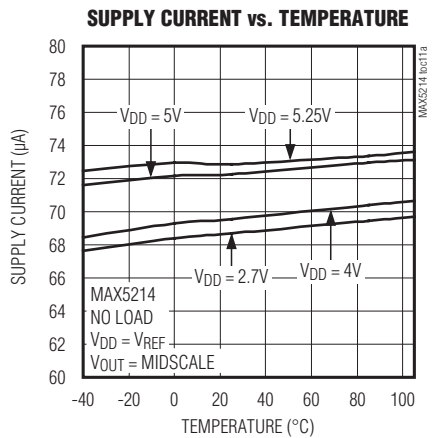
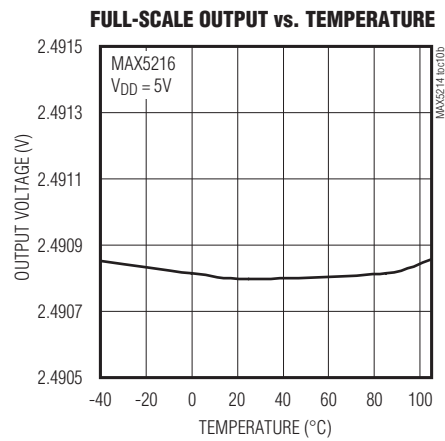
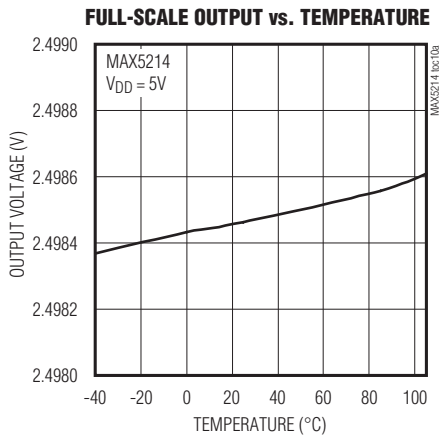
(T_A = +25°C, unless otherwise noted.)

14/16位低功耗、 高性能、带有缓冲的单通道DAC

典型工作特性(续)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

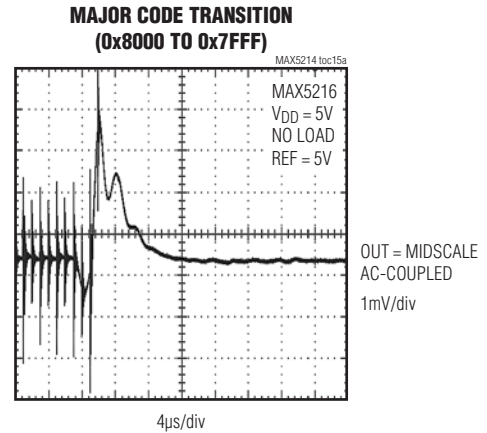
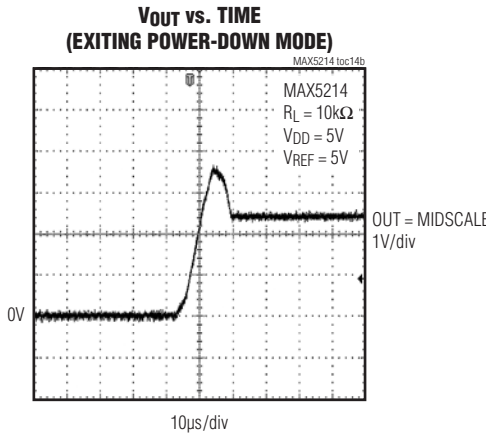
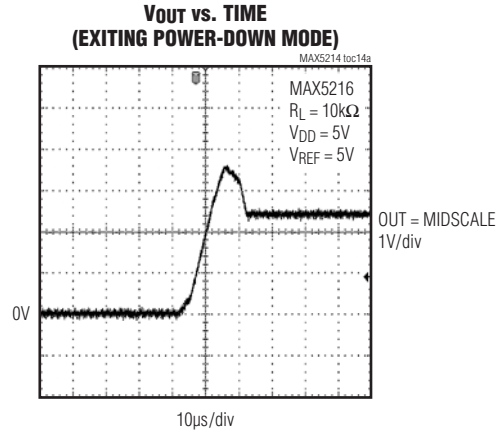
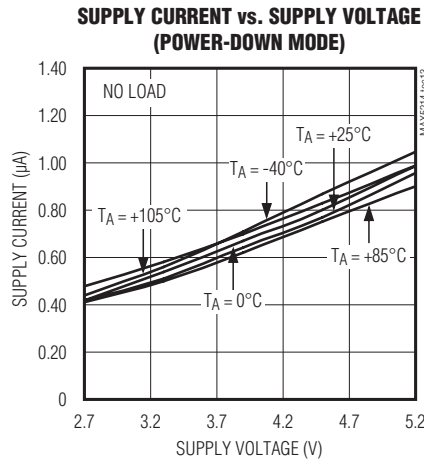
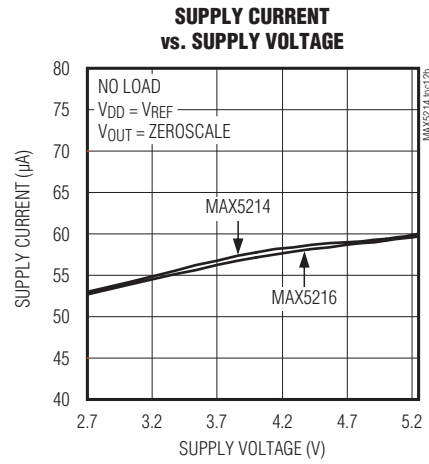
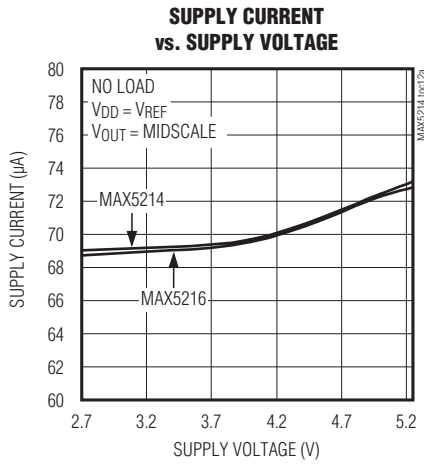
MAX5214/MAX5216



14/16位低功耗、 高性能、带有缓冲的单通道DAC

典型工作特性(续)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



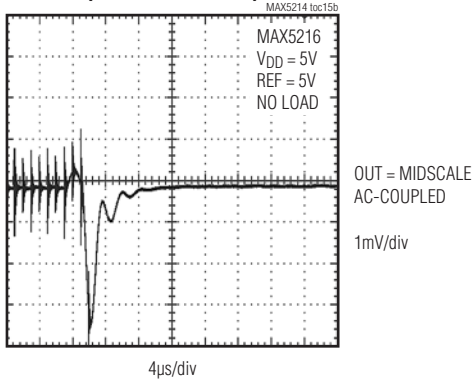
14/16位低功耗、 高性能、带有缓冲的单通道DAC

典型工作特性(续)

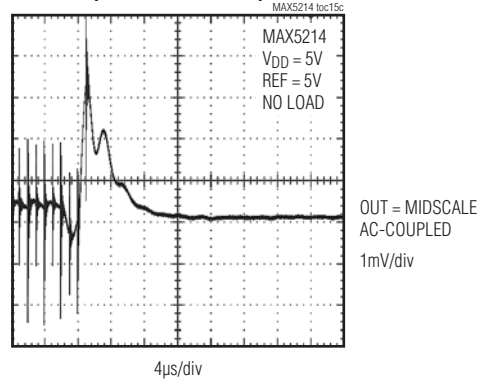
($T_A = +25^\circ\text{C}$, unless otherwise noted.)

MAX5214/MAX5216

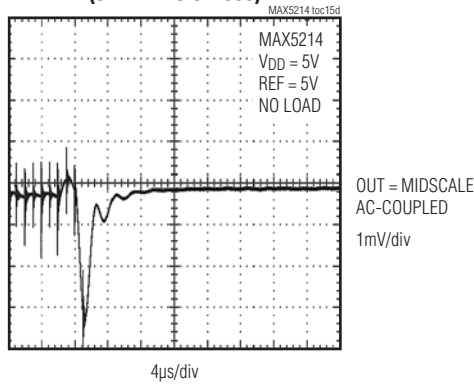
**MAJOR CODE TRANSITION
(0x3FFF TO 0x8000)**



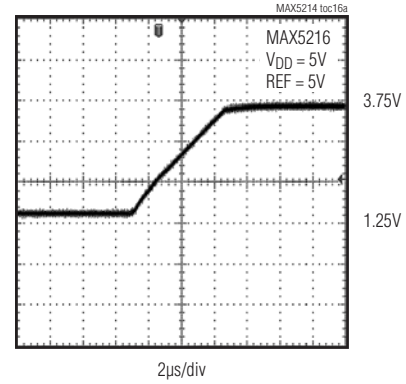
**MAJOR CODE TRANSITION
(0x2000 TO 0x1FFF)**



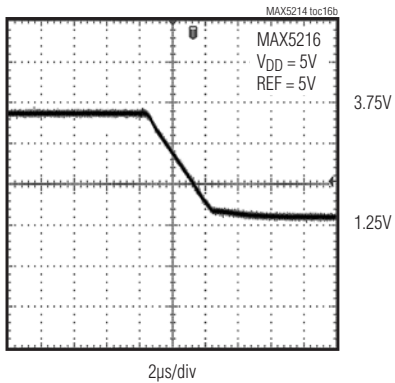
**MAJOR CODE TRANSITION
(0x1FFF TO 0x2000)**



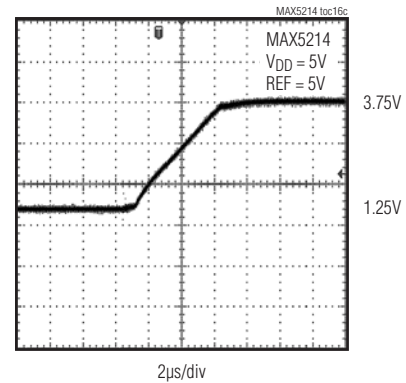
SETTLING TIME HIGH



SETTLING TIME LOW



SETTLING TIME HIGH

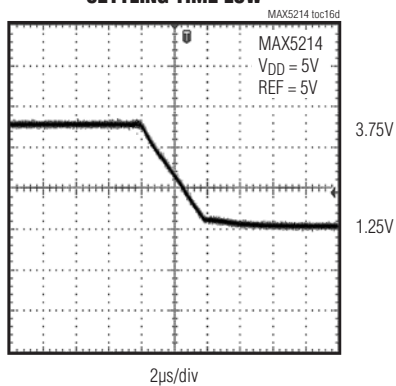


14/16位低功耗、 高性能、带有缓冲的单通道DAC

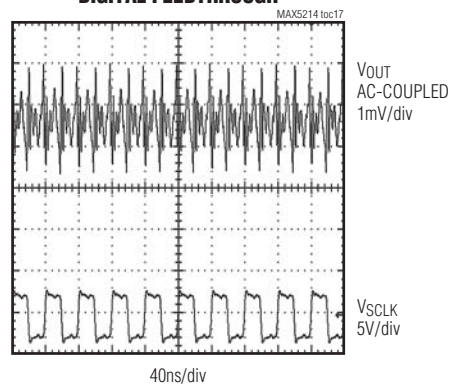
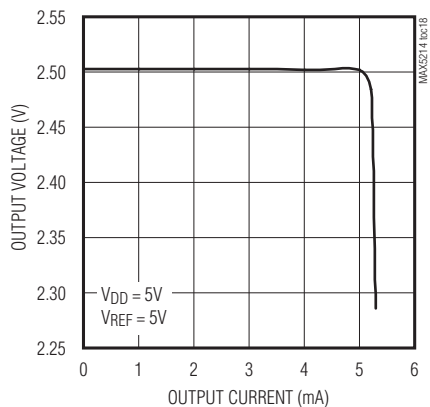
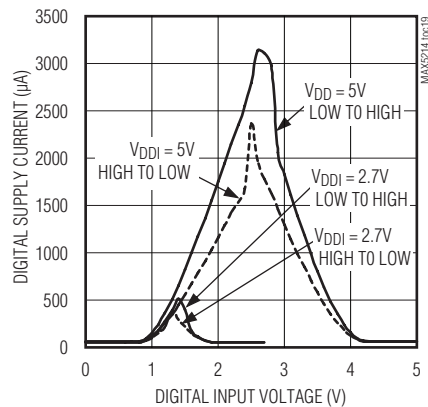
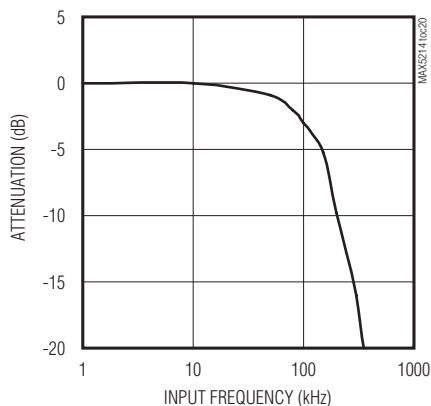
典型工作特性(续)

(T_A = +25°C, unless otherwise noted.)

SETTLING TIME LOW



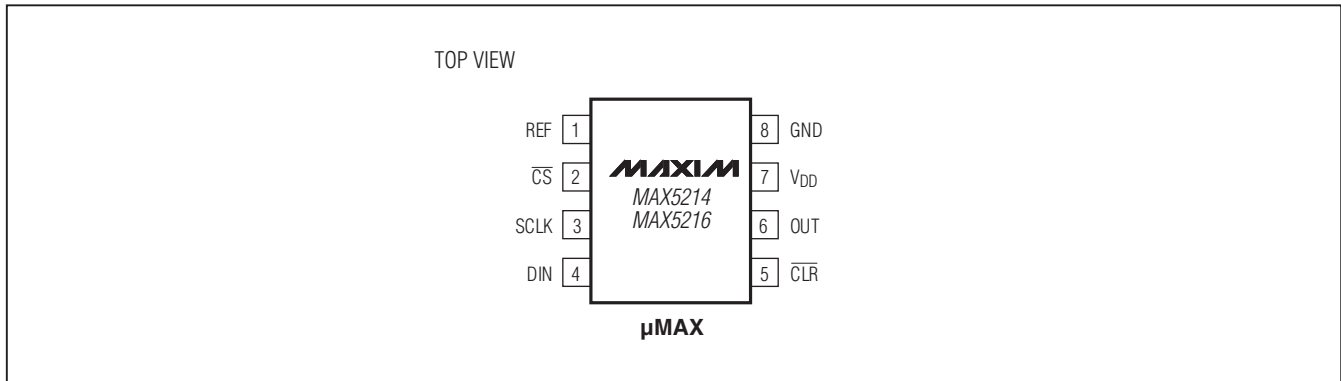
DIGITAL FEEDTHROUGH

OUTPUT VOLTAGE
vs. OUTPUT CURRENTSUPPLY CURRENT
vs. DIGITAL INPUT VOLTAGEREFERENCE INPUT BANDWIDTH
vs. FREQUENCY

14/16位低功耗、 高性能、带有缓冲的单通道DAC

引脚配置

MAX5214/MAX5216



引脚说明

引脚	名称	功能
1	REF	基准电压输入，用一个0.1μF电容将REF旁路至GND。
2	\overline{CS}	低电平有效片选输入。
3	SCLK	串行时钟输入。
4	DIN	数据输入。
5	\overline{CLR}	低电平有效异步数字清零输入。 \overline{CLR} 置为低电平时，清除输入和DAC寄存器的内容，并将DAC输出置零。
6	OUT	缓冲DAC输出。
7	V _{DD}	电源电压，利用一个0.1μF电容将V _{DD} 旁路至GND。
8	GND	接地。

详细说明

MAX5214/MAX5216是引脚和软件兼容的14位、16位DAC。MAX5214/MAX5216为单通道、低功耗DAC，具有高阻输入基准和缓冲电压输出。MAX5214/MAX5216在完成每个数据帧后自动关断SCLK和DIN输入缓冲器，使输入至输出的数字耦合噪声降至最小。MAX5214采用16位数据帧，MAX5216采用24位数据帧。上电时，MAX5214/MAX5216将DAC输出复位至零，在阀门驱动等其它需要上电时关闭变送器的应用中提供更高的安全性。MAX5214/MAX5216 DAC采用串联电阻网络架构，包含串入/并出移位寄存器、DAC寄存器、上电复位(POR)电路以及独立于串口的异步清零 \overline{CLR} 和控制逻辑。在时钟(SCLK)脉冲的下降沿，串行输入(DIN)数据移入器件(MSB在前)。

输出放大器(OUT)

MAX5214/MAX5216 DAC输出端内置一个缓冲器。内部缓冲器为DAC输出提供足够的负载调节和瞬态抑制。输出缓冲器具有0.5V/μs压摆率，可驱动100pF电容与10kΩ电阻并联负载。当模拟电源电压(V_{DD})为输出缓冲器供电时，V_{DD}决定了器件的最大输出电压范围。

DAC基准(REF)

外部基准输入具备256kΩ(典型值)输入阻抗，可接受+2V至V_{DD}输入电压范围。外部电源连接在REF和GND之间，施加外部基准。

关于Maxim的电压基准器件，请访问：china.maxim-ic.com/products/references。

14/16位低功耗、 高性能、带有缓冲的单通道DAC

串口

MAX5214/MAX5216 3线串口兼容于MICROWIRE、SPI、QSPI和DSP，具有三个输入：SCLK、 \overline{CS} 和DIN。片选输入(\overline{CS})将作用在DIN端的串行数据打包成帧，片选输入从高电平跳变到低电平后，数据在串行输入时钟(SCLK)的每个下降沿同步移入并锁存到输入寄存器。MAX5214的每个串行字为16位，MAX5216的每个串行字为24位。如表1和表2所示，前两位是控制位；对于MAX5214，随后为14个数据位(MSB在前)；对于MAX5216，随后则是22个数据位

(MSB在前)。串行输入寄存器在加载16位/24位数据后，将其内容传送至输入寄存器，并在第16/24个时钟的下降沿收到数据后，立即更新DAC输出。为了启动一次新的数据传输，需将 \overline{CS} 驱动至高电平，并在下一次写操作之前至少保持20ns的时间。SCLK可以在 \overline{CS} 写脉冲之间处于高电平或低电平。图1、图2给出了完整的3线串口时序图。MAX5216 DAC采用单极性二进制编码： $V_{OUT} = (\text{编码}/65,535) \times V_{REF}$ ；MAX5214 DAC同样采用单极性二进制编码： $V_{OUT} = (\text{编码}/16,383) \times V_{REF}$ ，请参考表1和表2。

表1. 工作模式真值表(MAX5214)

16-BIT WORD																FUNCTION
CONTROL BITS		DATA BITS														
MSB		LSB														
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	
0	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	No operation
1	0	0	X	A1	A0	X	X	X	X	X	X	X	X	X	X	Power-down (see Table 3)
0	1	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0	Write through
1	1	Reserved, Do Not Use														

表2. 工作模式真值表(MAX5216)

24-BIT WORD																		FUNCTION	
CONTROL BITS		DATA BITS																	
MSB		LSB																	
D23	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6		D5-D0
0	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	No operation
1	0	0	X	A1	A0	X	X	X	X	X	X	X	X	X	X	X	X	X	Power-down (see Table 3)
0	1	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0	X	Write through
1	1	Reserved, Do Not Use																	

14/16位低功耗、高性能、带有缓冲的单通道DAC

写操作

- 1) 将 \overline{CS} 驱动至低电平，启用移位寄存器
- 2) 将16位/24位数据随时钟移入DIN (MSB在前，最后是LSB)，须确保满足规定的建立和保持时间。
- 3) 写入最后的数据位后，将 \overline{CS} 驱动至高电平，并在下一次传输之前保持至少20ns的时间。

图1所示为传输16位数据的写操作。如果 \overline{CS} 在收到16位数据之前的任何时刻都处于高电平，器件将忽略所传送的数据。

图2所示为传输24位数据的写操作。如果 \overline{CS} 在收到24位数据之前的任何时刻都处于高电平，器件将忽略所传送的数据。

清零(\overline{CLR})

MAX5214/MAX5216带有一个低电平有效的异步清零逻辑输入 \overline{CLR} ，将DAC输出置为零电平。 \overline{CLR} 置低时，清除输入

和DAC寄存器的内容，并中断正在执行的SPI命令。为了重新执行新的SPI命令，需将 \overline{CLR} 驱动至高电平。

关断模式

MAX5214/MAX5216具备一个软件控制的关断模式。关断模式下，输出端断开与缓冲器的连接，并通过三个可选择的内部电阻之一接地，参考表3选择关断模式下的接地电阻。对于MAX5214，所选择的模式在第16个SCLK的下降沿生效；对于MAX5216，则在第24个SCLK的下降沿生效。串口在关断模式下保持有效状态。为了退出关断模式，需在第16个(MAX5214)或第24个(MAX5216) SCLK的下降沿之前拉高 \overline{CS} 。DAC寄存器内容在关断模式下保持有效，通过写入0x8000 (MAX5214)或0x800000 (MAX5216)还原DAC代码(表3)。执行直接写入寄存器操作，将使器件立即退出关断模式，并跳变到所要求的代码(参见表1和表2)。

表3. 关断模式

A1	A0	DESCRIPTION	DAC OPERATION CONDITION
0	0	DAC powers up and returns to its previous code setting.	Normal operation
0	1	DAC powers down; OUT is high impedance.	Power-down
1	0	DAC powers down; OUT connects to ground through an internal 100k Ω resistor.	
1	1	DAC powers down; OUT connects to ground through an internal 1k Ω resistor.	

表4. MAX5216输入代码与输出电压

DAC LATCH CONTENTS MSB → LSB	ANALOG OUTPUT (Vout)
1111 1111 1111 1111	$V_{REF} \times (65,535/65,535)$
1000 0000 0000 0000	$V_{REF} \times (32,768/65,535) = 1/2 V_{REF}$
0000 0000 0000 0001	$V_{REF} \times (1/65,535)$
0000 0000 0000 0000	0V

表5. MAX5214输入代码与输出电压

DAC LATCH CONTENTS MSB → LSB	ANALOG OUTPUT (Vout)
1111 1111 1111 11XX	$V_{REF} \times (16,383/16,383)$
1000 0000 0000 00XX	$V_{REF} \times (8,192/16,383) = 1/2 V_{REF}$
0000 0000 0000 01XX	$V_{REF} \times (1/16,383)$
0000 0000 0000 00XX	0V

14/16位低功耗、 高性能、带有缓冲的单通道DAC

应用信息

上电复位(POR)

首次为 V_{DD} 上电时，输入寄存器置零，使DAC输出置于零代码电平。为了优化DAC的线性度，需要等待电源稳定。MAX5214/MAX5216的输出电压范围为0至 V_{REF} 。

电源与旁路考虑

利用0.1 μ F高性能陶瓷电容将 V_{DD} 旁路至低阻地平面，电容应尽可能靠近器件放置。

最大限度地缩短引线长度，以降低引线电感。GND接至模拟地平面。

电路板布局

GND上的数字和交流瞬态信号会在输出端产生噪声。为DAC系统建立星形接地，将远端DAC负载作为该系统的参考地有助于获得最佳性能。采用适当的接地，例如，选择具备低电感地层的多层板，或采用星形拓扑将所有接地返回通道连接到MAX5214/MAX5216的GND。须特别注意通道间的布线，降低交流交叉耦合。不要使用绕线电路板和插座，使用屏蔽装置提高抗噪性能。不得并行排列模拟和数字信号线，特别是时钟信号。避免在MAX5214/MAX5216封装下方出现数字信号线。

定义

积分非线性(INL)

INL是消除失调、增益误差后，传输函数与两个代码连接直线的偏差。

微分非线性(DNL)

DNL是实际步长高度与1 LSB理想值之差。如果DNL的幅度大于-1 LSB，DAC可确保无丢码并且单调。

失调误差

失调误差指在某个工作点，实际传输函数与理想传输函数的差异。

通常情况下，规定在位于或靠近传输函数零点的位置测量失调电压。

增益误差

增益误差指消除失调误差后，理想的满量程输出电压与实际传输函数曲线满量程输出电压的差。该误差会改变传输函数的斜率，并对应于每个步长的相同百分比误差。

建立时间

建立时间是指从开始转换到DAC输出建立新的数值(达到规定的转换精度)所需要的时间。

数字馈通

数字馈通是指触发DAC数字控制线时，在DAC输出端产生的噪声。

数/模转换干扰脉冲

最高瞬变发生在中间刻度点—MSB由低电平变为高电平，其它所有数据位则由高电平变为低电平；或者MSB由高电平变为低电平，而其它数据位由低电平变为高电平。在这一跳变过程中，开关干扰持续脉冲称作数/模转换干扰脉冲。

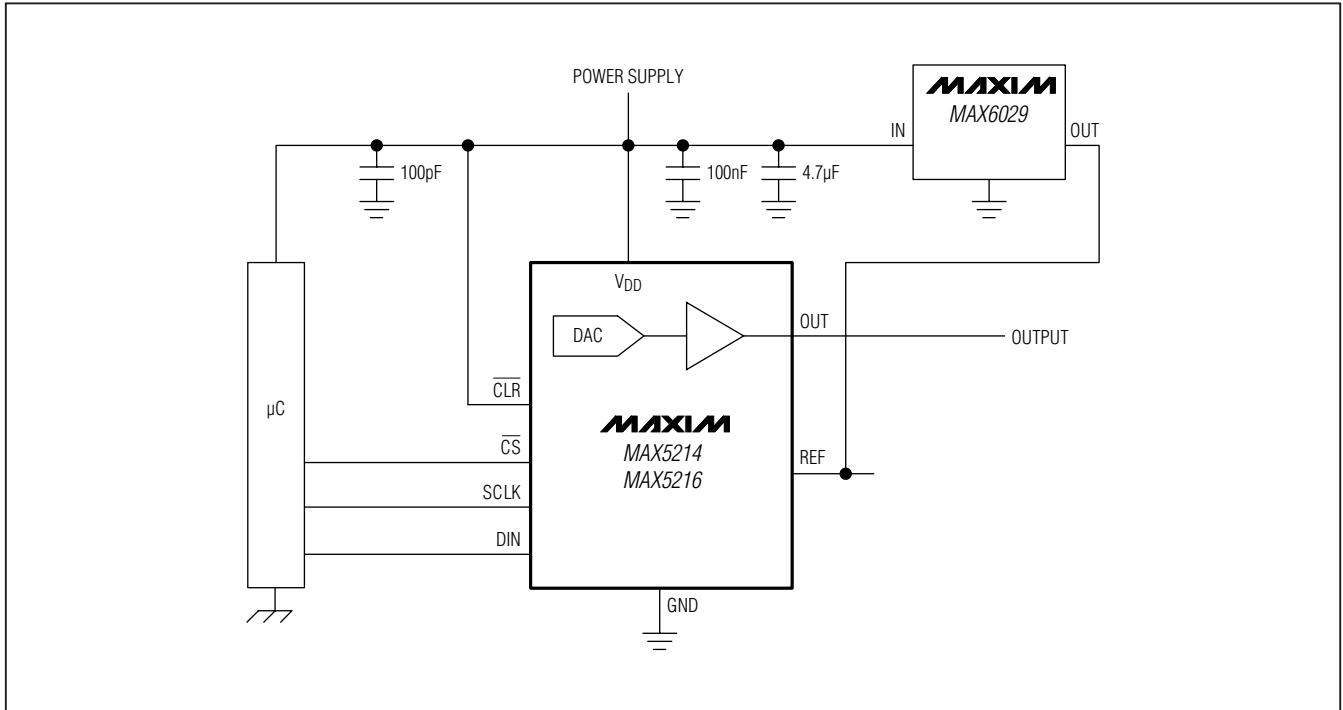
数/模转换上电干扰脉冲

数/模转换上电干扰指器件退出关断模式时所产生的开关干扰的持续脉冲。

14/16位低功耗、 高性能、带有缓冲的单通道DAC

典型工作电路

MAX5214/MAX5216



芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局，请查询china.maxim-ic.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
8 µMAX	U8+3	21-0036	90-0092

14/16位低功耗、 高性能、带有缓冲的单通道DAC

修订历史

修订号	修订日期	说明	修改页
0	12/10	最初版本。	—

Maxim北京办事处

北京8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责, 也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

16 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2010 Maxim Integrated Products

Maxim是Maxim Integrated Products, Inc.的注册商标。