

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

特性

- 内置补偿的隔离PWM反馈
- 原边变压器驱动器可在5 V输入电压下支持2.5 W输出功率
- 可调的稳压输出：3.3 V至24 V
- 效率高达80%
- 四个DC至25 Mbps (NRZ)信号隔离通道
- 可调振荡器频率：200 kHz至1 MHz
- 上电时提供软启动功能
- 逐脉冲过流保护
- 热关断
- 5000 V rms隔离
- 高共模瞬变抗扰度：>25 kV/μs
- 20引脚SOIC封装，爬电距离为8.3 mm
- 工作温度最高可达：105°C

应用

- 电源启动偏置和栅极驱动
- 隔离传感器接口
- 过程控制
- RS-232/RS-422/RS-485收发器

概述

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474¹均为四通道数字隔离器，集成稳压DC-DC隔离式电源控制器和内部MOSFET驱动器。该DC-DC控制器副边内置一个隔离式PWM反馈，采用iCoupler®芯片级变压器技术和完整的回路补偿。可以不必采用光耦合器进行反馈以及为了稳定性而补偿环路。

相比未经调节的隔离DC/DC电源，ADuM447x隔离器可以提供更加稳定的输出电压和更高的效率。它采用宽体SOIC封装，完全集成了反馈和环路补偿，提供更小的尺寸和8.3 mm爬电距离解决方案。

功能框图

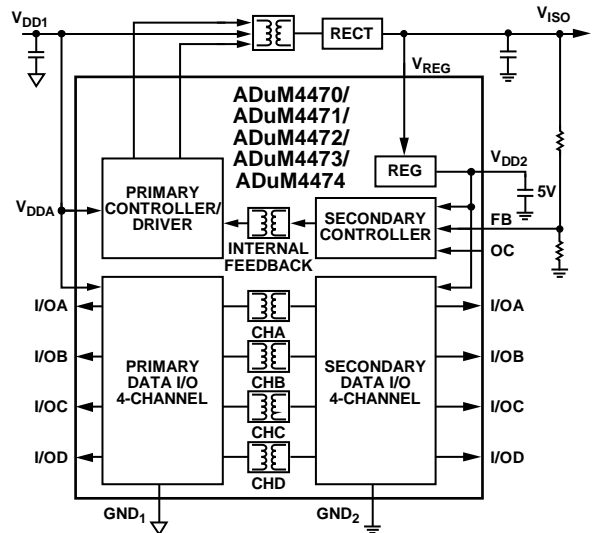


图1.

稳压反馈可在整个输出功率范围内提供相对平坦的效率曲线。AduM447x可从5.0 V或3.3 V输入电压使能具有3.3 V至24 V隔离输出电压范围的DC/DC转换器，输出功率达2.5 W。

ADuM447x隔离器提供四个独立的隔离通道，支持多种通道配置和数据速率。（本数据手册内提及的ADuM447x代表 ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474。）

¹ 受第5,952,849号、6,873,065号和7075 329 B2号美国专利保护。其他专利正在申请中。

Rev. 0 **Document Feedback**
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2012 Analog Devices, Inc. All rights reserved.
Technical Support www.analog.com

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

目录

特性.....	1	引脚配置和功能描述.....	15
应用.....	1	典型性能参数.....	20
功能框图A.....	1	应用信息.....	26
概述.....	1	工作原理.....	26
修订历史.....	2	应用原理图.....	26
I/O通道框图.....	3	变压器设计.....	27
技术规格.....	4	变压器匝数比.....	27
电气特性—5 V原边输入电源/ 5 V副边隔离电源.....	4	变压器ET常数.....	27
电气特性—3.3 V原边输入电源/ 3.3 V副边隔离电源.....	6	变压器原边电感和电阻.....	28
电气特性—3.3 V原边输入电源/ 5 V副边隔离电源.....	8	变压器隔离电压.....	28
电气特性—15 V原边输入电源/ 5 V副边隔离电源.....	10	开关频率.....	28
封装特性.....	12	瞬态响应.....	28
法规认证(申请中).....	12	元件选择.....	29
隔离和安全相关特性.....	12	印刷电路板(PCB)布局.....	29
DIN V VDE V 0884-10 (VDE V 0884-10)隔离特性.....	13	热分析.....	30
建议工作条件.....	13	传播延迟相关参数.....	30
绝对最大额定值.....	14	直流正确性和磁场抗扰度.....	30
ESD警告.....	14	功耗.....	31
		电源考虑.....	32
		隔离寿命.....	33
		外形尺寸.....	34
		订购指南.....	34

修订历史

2012年12月—修订版0：初始版

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

I/O通道框图

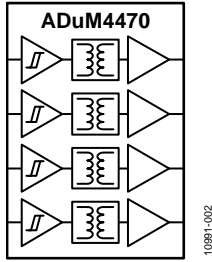


图2. ADuM4470

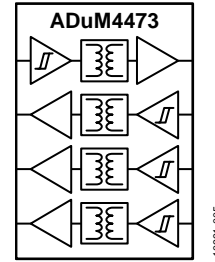


图5. ADuM4473

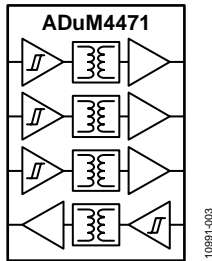


图3. ADuM4471

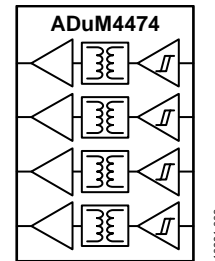


图6. ADuM4474

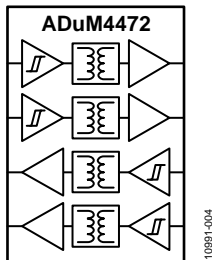


图4. ADuM4472

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

技术规格

电气特性—5 V原边输入电源/5 V副边隔离电源

4.5 V ≤ (V_{DD1} = V_{DDA}) ≤ 5.5 V; V_{DD2} = V_{REG} = V_{ISO} = 5.0 V; f_{SW} = 500 kHz; 所有电压均参照其各自的地; 参见图48应用原理图。除非另有说明, 所有最小值/最大值规格适用于整个推荐的工作范围。所有典型规格都在T_A = 25°C, V_{DD1} = V_{DDA} = 5.0 V, V_{DD2} = V_{REG} = V_{ISO} = 5.0 V条件下测得。

表1. DC-DC转换器静态规格

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
DC-DC转换器电源						
隔离输出电压	V _{ISO}	4.5	5.0	5.5	V	I _{ISO} = 0 mA, V _{ISO} = V _{FB} × (R1 + R2)/R2
反馈电压设定点	V _{FB}	1.15	1.25	1.37	V	I _{ISO} = 0 mA
电压调整率	V _{ISO(LINE)}		1	10	mV/V	I _{ISO} = 50 mA, V _{DD1} ¹ = V _{DDA} ² = 4.5 V至5.5 V
负载调整率	V _{ISO(LOAD)}		1	2	%	I _{ISO} = 50 mA至200 mA
输出纹波	V _{ISO(RIP)}		50		mV p-p	20 MHz带宽, C _{OUT} = 0.1 μF 47 μF, I _{ISO} = 100 mA
输出噪声	V _{ISO(NOISE)}		100		mV p-p	20 MHz带宽, C _{OUT} = 0.1 μF 47 μF, I _{ISO} = 100 mA
开关频率	f _{SW}		1000		kHz	R _{OC} = 50 kΩ
			200		kHz	R _{OC} = 270 kΩ
		192	318	515	kHz	V _{OC} = V _{DD2} (开环)
开关导通电阻	R _{ON}		0.5		Ω	
欠压闭锁, V _{DDA} , V _{DD2} 供电						
趋正阈值	V _{UV+}		2.8		V	
趋负阈值	V _{UV-}		2.6		V	
迟滞	V _{UVH}		0.2		V	
数据速率: DC至2 Mbps ³						
最大输出电源电流 ⁴	I _{ISO(MAX)}	400	500		mA	f ≤ 1 MHz, V _{ISO} = 5.0 V
最大输出电流时的效率 ⁵			72		%	I _{ISO} = I _{ISO(MAX)} , f ≤ 1 MHz
iCoupler数据通道						
数据速率: DC至2 Mbps						
I _{DD1} 电源电流, 无V _{ISO} 负载	I _{DD1(Q)}					I _{ISO} = 0 mA, f ≤ 1 MHz
ADuM4470			14	30	mA	
ADuM4471			15	30	mA	
ADuM4472			16	30	mA	
ADuM4473			17	30	mA	
ADuM4474			18	30	mA	
数据速率: 25 Mbps(仅CRIZ级)						
I _{DD1} 电源电流, 无V _{ISO} 负载	I _{DD1(D)}					I _{ISO} = 0 mA, C _L = 15 pF, f = 12.5 MHz
ADuM4470			44		mA	I _{ISO} = 0 mA, C _L = 15 pF, f = 12.5 MHz
ADuM4471			46		mA	I _{ISO} = 0 mA, C _L = 15 pF, f = 12.5 MHz
ADuM4472			48		mA	I _{ISO} = 0 mA, C _L = 15 pF, f = 12.5 MHz
ADuM4473			50		mA	I _{ISO} = 0 mA, C _L = 15 pF, f = 12.5 MHz
ADuM4474			52		mA	I _{ISO} = 0 mA, C _L = 15 pF, f = 12.5 MHz
可用V _{ISO} 电源电流 ⁶	I _{ISO(LOAD)}					f _{SW} = 500 kHz
ADuM4470			390		mA	C _L = 15 pF, f = 12.5 MHz
ADuM4471			388		mA	C _L = 15 pF, f = 12.5 MHz
ADuM4472			386		mA	C _L = 15 pF, f = 12.5 MHz
ADuM4473			384		mA	C _L = 15 pF, f = 12.5 MHz
ADuM4474			382		mA	C _L = 15 pF, f = 12.5 MHz
I _{DD1} 电源电流, 满V _{ISO} 负载			550		mA	C _L = 0 pF, f = 0 MHz, V _{DD1} = V _{DDA} = 5 V, I _{ISO} = 400 mA
I/O输入电流	I _{IAV} , I _{IBR} , I _{IC} , I _{ID}	-20	+0.01	+20	μA	
逻辑高电平输入阈值	V _{IH}	2.0			V	
逻辑低电平输入阈值	V _{IL}			0.8	V	

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
逻辑高电平输出电压	$V_{OAH}, V_{OBH}, V_{OCH}, V_{ODH}$	$V_{DDA} - 0.3,$ $V_{ISO} - 0.3$	5.0		V	$I_{Ox} = -20 \mu A, V_{Ix} = V_{IxH}$
		$V_{DDA} - 0.5,$ $V_{ISO} - 0.5$	4.8		V	$I_{Ox} = -4 \text{ mA}, V_{Ix} = V_{IxH}$
逻辑低电平输出电压	$V_{OAL}, V_{OBL}, V_{OCL}, V_{ODL}$		0.0	0.1	V	$I_{Ox} = 20 \mu A, V_{Ix} = V_{IxH}$
			0.0	0.4	V	$I_{Ox} = 4 \text{ mA}, V_{Ix} = V_{IxH}$
交流规格						
ADuM447xARIZ						
最小脉冲宽度	PW			1000	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
最大数据速率		1			Mbps	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟	t_{PLH}, t_{PHL}		55	100	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			40	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟偏斜	t_{PSK}			50	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
通道间匹配	t_{PSKCD}/t_{PSKOD}			50	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
ADuM447xCRIZ						
最小脉冲宽度	PW			40	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
最大数据速率		25			Mbps	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟	t_{PLH}, t_{PHL}	30	45	60	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			6	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
温度变化率			5		ps/°C	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟偏斜	t_{PSK}			15	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
通道间匹配, 同向通道	t_{PSKCD}			6	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
通道间匹配, 反向通道	t_{PSKCD}			15	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
输出上升/下降时间(10%至90%)	t_R/t_F		2.5		ns	$C_L = 15 \text{ pF}$, CMOS信号电平
逻辑高电平输出时的共模瞬变抗扰度	$ CM_H $	25	35		kV/μs	$V_{Ix} = V_{DDA}$ 或 V_{ISO} , $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V
逻辑低电平输出时的共模瞬变抗扰度	$ CM_L $	25	35		kV/μs	$V_{Ix} = 0 \text{ V}$ 或 V_{ISO} , $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V
刷新速率	f_r		1.0		Mbps	

¹ V_{DD1} 是推挽式变压器的电源。

² V_{DDA} 是ADuM447x第1边的电源。

³ 所有四个通道的电源电流值贡献以相同数据速率合并。

⁴ 当所有数据速率均低于2 Mbps时, V_{ISO} 电源电流可供外部使用。当数据速率高于2 Mbps时, 数据I/O通道汲取与数据速率成正比的额外电流。以给定数据速率工作的各通道所消耗的额外电源电流可按照“功耗”部分所述进行计算。必须将动态I/O通道负载视作外部负载, 并包括在 V_{ISO} 功耗预算中。

⁵ 数据通道静态工作的功耗需求不能与电源部分分开。效率要考虑I/O通道的静态功耗, 它是内部功耗的一部分。

⁶ 此电流可用于驱动 V_{ISO} 输出端的外部负载。同时以25 Mbps的最大数据速率驱动所有通道, 满容性负载表示最大动态负载条件。有关低于最大数据速率时的可用电流计算, 请参考“功耗”部分。

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

电气特性—3.3 V原边输入电源/3.3 V副边隔离电源

$3.0\text{ V} \leq V_{DD1} = V_{DDA} \leq 3.6\text{ V}$; $V_{DD2} = V_{REG} = V_{ISO} = 3.3\text{ V}$; $f_{SW} = 500\text{ kHz}$; 所有电压均参照其各自的地; 参见图48应用原理图。
除非另有说明, 所有最小值/最大值规格适用于整个推荐的工作范围。所有典型规格都在 $T_A = 25^\circ\text{C}$, $V_{DD1} = V_{DDA} = 3.3\text{ V}$, $V_{DD2} = V_{REG} = V_{ISO} = 3.3\text{ V}$ 条件下测得。

表2. DC-DC转换器静态规格

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
DC-DC转换器电源						
隔离输出电压	V_{ISO}	3.0	3.3	3.6	V	$I_{ISO} = 0\text{ mA}$, $V_{ISO} = V_{FB} \times (R1 + R2)/R2$
反馈电压设定点	V_{FB}	1.15	1.25	1.37	V	$I_{ISO} = 0\text{ mA}$
电压调整率	$V_{ISO(LINE)}$		1	10	mV/V	$I_{ISO} = 50\text{ mA}$, $I_{DD1}^1 = V_{DDA}^2 = 4.5\text{ V至}5.5\text{ V}$
负载调整率	$V_{ISO(LOAD)}$		1	2	%	$I_{ISO} = 50\text{ mA至}200\text{ mA}$
输出纹波	$V_{ISO(RIP)}$		50		mV p-p	20 MHz带宽, $C_{OUT} = 0.1\text{ }\mu\text{F} 47\text{ }\mu\text{F}$, $I_{ISO} = 100\text{ mA}$
输出噪声	$V_{ISO(NOISE)}$		100		mV p-p	20 MHz带宽, $C_{OUT} = 0.1\text{ }\mu\text{F} 47\text{ }\mu\text{F}$, $I_{ISO} = 100\text{ mA}$
开关频率	f_{SW}		1000		kHz	$R_{OC} = 50\text{ k}\Omega$
			200		kHz	$R_{OC} = 270\text{ k}\Omega$
		192	318	515	kHz	$V_{OC} = V_{DD2}$ (开环)
开关导通电阻	R_{ON}		0.6		Ω	
欠压闭锁, V_{DDA} , V_{DD2} 供电						
趋正阈值	V_{UV+}		2.8		V	
趋负阈值	V_{UV-}		2.6		V	
迟滞	V_{UVH}		0.2		V	
数据速率: DC至2 Mbps ³						
最大输出电源电流 ⁴	$I_{ISO(MAX)}$	250			mA	$f \leq 1\text{ MHz}$, $V_{ISO} = 5.0\text{ V}$
最大输出电流时的效率 ⁵			68		%	$I_{ISO} = I_{ISO(MAX)}$, $f \leq 1\text{ MHz}$
iCoupler数据通道						
数据速率: DC至2 Mbps						
I_{DD1} 电源电流, 无 V_{ISO} 负载	$I_{DD1(Q)}$					$I_{ISO} = 0\text{ mA}$, $f \leq 1\text{ MHz}$
ADuM4470			9	20	mA	
ADuM4471			10	20	mA	
ADuM4472			11	20	mA	
ADuM4473			11	20	mA	
ADuM4474			12	20	mA	
数据速率: 25 Mbps(仅CRIZ级)						
I_{DD1} 电源电流, 无 V_{ISO} 负载	$I_{DD1(D)}$					$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4470			28		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4471			29		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4472			31		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4473			32		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4474			34		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
可用 V_{ISO} 电源电流 ⁶	$I_{ISO(LOAD)}$					$f_{SW} = 500\text{ kHz}$
ADuM4470			244		mA	$C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4471			243		mA	$C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4472			241		mA	$C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4473			240		mA	$C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4474			238		mA	$C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
I_{DD1} 电源电流, 满 V_{ISO} 负载			350		mA	$C_L = 0\text{ pF}$, $f = 0\text{ MHz}$, $V_{DD1} = V_{DDA} = 5\text{ V}$, $I_{ISO} = 400\text{ mA}$
I/O输入电流	$I_{IA}, I_{IB}, I_{IC}, I_{ID}$	-10	+0.01	+10	μA	
逻辑高电平输入阈值	V_{IH}	1.6			V	
逻辑低电平输入阈值	V_{IL}			0.4	V	

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
逻辑高电平输出电压	$V_{OAH}, V_{OBH}, V_{OCH}, V_{ODH}$	$V_{DDA} - 0.3,$	3.3		V	$I_{OX} = -20 \mu A, V_{IX} = V_{IXH}$
		$V_{ISO} - 0.3$				
逻辑低电平输出电压	$V_{OAL}, V_{OBL}, V_{OCL}, V_{ODL}$	$V_{DDA} - 0.5,$	3.1		V	$I_{OX} = -4 \text{ mA}, V_{IX} = V_{IXH}$
		$V_{ISO} - 0.5$				
			0.0	0.1	V	$I_{OX} = 20 \mu A, V_{IX} = V_{IXH}$
			0.0	0.4	V	$I_{OX} = 4 \text{ mA}, V_{IX} = V_{IXH}$
交流规格						
ADuM447xARIZ						
最小脉冲宽度	PW			1000	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
最大数据速率		1			Mbps	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟	t_{PLH}, t_{PHL}		60	100	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			40	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟偏斜	t_{PSK}			50	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
通道间匹配	t_{PSKCD}/t_{PSKOD}			50	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
ADuM447xCRIZ						
最小脉冲宽度	PW			40	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
最大数据速率		25			Mbps	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟	t_{PLH}, t_{PHL}	30	60	70	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			8	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
温度变化率			5		ps/°C	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟偏斜	t_{PSK}			45	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
通道间匹配, 同向通道	t_{PSKCD}			8	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
通道间匹配, 反向通道	t_{PSKCD}			15	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
输出上升/下降时间(10%至90%)	t_R/t_F		2.5		ns	$C_L = 15 \text{ pF}$, CMOS信号电平
逻辑高电平输出时的共模瞬变抗扰度	$ CM_H $	25	35		kV/ μs	$V_{IX} = V_{DDA}$ 或 V_{ISO} , $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V
逻辑低电平输出时的共模瞬变抗扰度	$ CM_L $	25	35		kV/ μs	$V_{IX} = 0 \text{ V}$ 或 V_{ISO} , $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800
刷新速率	f_r		1.0		Mbps	

¹ V_{DD1} 是推挽式变压器的电源。

² V_{DDA} 是ADuM447x第1边的电源。

³ 所有四个通道的电源电流值贡献以相同数据速率合并。

⁴ 当所有数据速率均低于2 Mbps时, V_{ISO} 电源电流可供外部使用。当数据速率高于2 Mbps时, 数据I/O通道汲取与数据速率成正比的额外电流。以给定数据速率^t工作的各通道所消耗的额外电源电流可按照“功耗”部分所述进行计算。必须将动态I/O通道负载视作外部负载, 并包括在 V_{ISO} 功耗预算中。

⁵ 数据通道静态工作的功耗需求不能与电源部分分开。效率要考虑I/O通道的静态功耗, 它是内部功耗的一部分。

⁶ 此电流可用于驱动 V_{ISO} 输出端的外部负载。同时以25 Mbps的最大数据速率驱动所有通道, 满容性负载表示最大动态负载条件。有关低于最大数据速率时的可用电流计算, 请参考“功耗”部分。

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

电气特性—5 V原边输入电源/3.3 V副边隔离电源

$4.5\text{ V} \leq V_{DD1} = V_{DDA} \leq 5.5\text{ V}$; $V_{DD2} = V_{REG} = V_{ISO} = 3.3\text{ V}$; $f_{SW} = 500\text{ kHz}$; 所有电压均参照其各自的地; 参见图48应用原理图。
除非另有说明, 所有最小值/最大值规格适用于整个推荐的工作范围。所有典型规格都在 $T_A = 25^\circ\text{C}$, $V_{DD1} = V_{DDA} = 5.0\text{ V}$, $V_{DD2} = V_{REG} = V_{ISO} = 3.3\text{ V}$ 条件下测得。

表3. DC-DC转换器静态规格

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
DC-DC转换器电源						
隔离输出电压	V_{ISO}	3.0	3.3	3.6	V	$I_{ISO} = 0\text{ mA}$, $V_{ISO} = V_{FB} \times (R1 + R2)/R2$
反馈电压设定点	V_{FB}	1.15	1.25	1.37	V	$I_{ISO} = 0\text{ mA}$
电压调整率	$V_{ISO(LINE)}$		1	10	mV/V	$I_{ISO} = 50\text{ mA}$, $V_{DD1}^1 = V_{DDA}^2 = 4.5\text{ V至}5.5\text{ V}$
负载调整率	$V_{ISO(LOAD)}$		1	2	%	$I_{ISO} = 50\text{ mA至}200\text{ mA}$
输出纹波	$V_{ISO(RIP)}$		50		mV p-p	20 MHz带宽 $C_{OUT} = 0.1\text{ }\mu\text{F} 47\text{ }\mu\text{F}$, $I_{ISO} = 100\text{ mA}$
输出噪声	$V_{ISO(NOISE)}$		100		mV p-p	20 MHz带宽 $C_{OUT} = 0.1\text{ }\mu\text{F} 47\text{ }\mu\text{F}$, $I_{ISO} = 100\text{ mA}$
开关频率	f_{SW}		1000		kHz	$R_{OC} = 50\text{ k}\Omega$
			200		kHz	$R_{OC} = 270\text{ k}\Omega$
		192	318	515	kHz	$V_{OC} = V_{DD2}$ (开环)
开关导通电阻	R_{ON}		0.5		Ω	
欠压闭锁, V_{DDA}^1 , V_{DD2} 供电						
趋正阈值	V_{UV+}		2.8		V	
趋负阈值	V_{UV-}		2.6		V	
迟滞	V_{UVH}		0.2		V	
数据速率: DC至2 Mbps ³						
最大输出电源电流 ⁴	$I_{ISO(MAX)}$	400			mA	$f \leq 1\text{ MHz}$, $V_{ISO} = 5.0\text{ V}$
最大输出电流时的效率 ⁵			70		%	$I_{ISO} = I_{ISO(MAX)}$, $f \leq 1\text{ MHz}$
iCoupler数据通道						
数据速率: DC至2 Mbps						
I_{DD1} 电源电流, 无 V_{ISO} 负载	$I_{DD1(Q)}$					$I_{ISO} = 0\text{ mA}$, $f \leq 1\text{ MHz}$
ADuM4470			9	30	mA	
ADuM4471			10	30	mA	
ADuM4472			11	30	mA	
ADuM4473			11	30	mA	
ADuM4474			12	30	mA	
数据速率: 25 Mbps(仅CRIZ级)						
I_{DD1} 电源电流, 无 V_{ISO} 负载	$I_{DD1(D)}$					$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4470			33		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4471			33		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4472			33		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4473			33		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4474			33		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
可用 V_{ISO} 电源电流 ⁶	$I_{ISO(LOAD)}$					$f_{SW} = 500\text{ kHz}$
ADuM4470			393		mA	$C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4471			392		mA	$C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4472			390		mA	$C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4473			389		mA	$C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
ADuM4474			375		mA	$C_L = 15\text{ pF}$, $f = 12.5\text{ MHz}$
I_{DD1} 电源电流, 满 V_{ISO} 负载			350		mA	$C_L = 0\text{ pF}$, $f = 0\text{ MHz}$, $V_{DD1} = V_{DDA} = 5\text{ V}$, $I_{ISO} = 400\text{ mA}$
I/O输入电流	$I_{IA}, I_{IB}, I_{IC}, I_{ID}$	-20	+0.01	+20	μA	
逻辑高电平输入阈值	V_{IH}	2.0			V	
逻辑低电平输入阈值	V_{IL}			0.8	V	

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
逻辑高电平输出电压	V_{OAH}, V_{OBH} V_{OCH}, V_{ODH}	$V_{DDA} - 0.3$, $V_{ISO} - 0.3$	3.3		V	$I_{Ox} = -20 \mu A, V_{Ix} = V_{IxH}$
		$V_{DDA} - 0.5$, $V_{ISO} - 0.5$	3.1		V	$I_{Ox} = -4 \text{ mA}, V_{Ix} = V_{IxH}$
逻辑低电平输出电压	V_{OAL}, V_{OBL} V_{OCL}, V_{ODL}		0.0	0.1	V	$I_{Ox} = 20 \mu A, V_{Ix} = V_{IxH}$
			0.0	0.4	V	$I_{Ox} = 4 \text{ mA}, V_{Ix} = V_{IxH}$
交流规格						
ADuM447xARIZ						
最小脉冲宽度	PW			1000	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
最大数据速率		1			Mbps	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟	t_{PLH}, t_{PHL}		55	100	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			40	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟偏斜	t_{PSK}			50	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
通道间匹配	t_{PSKCD}/t_{PSKOD}			50	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
ADuM447xCRIZ						
最小脉冲宽度	PW			40	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
最大数据速率		25			Mbps	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟	t_{PLH}, t_{PHL}	30	50	70	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			8	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
温度变化率			5		ps/°C	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟偏斜	t_{PSK}			15	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
通道间匹配, 同向通道	t_{PSKCD}			8	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
通道间匹配, 反向通道	t_{PSKCD}			15	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
输出上升/下降时间(10%至90%)	t_R/t_F		2.5		ns	$C_L = 15 \text{ pF}$, CMOS信号电平
逻辑高电平输出时的共模瞬变抗扰度	$ CM_H $	25	35		kV/ μ s	$V_{Ix} = V_{DDA}$ 或 V_{ISO} , $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V
逻辑低电平输出时的共模瞬变抗扰度	$ CM_L $	25	35		kV/ μ s	$V_{Ix} = 0 \text{ V}$ 或 V_{ISO} , $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V
刷新速率	f_r		1.0		Mbps	

¹ V_{DD1} 是推挽式变压器的电源。

² V_{DDA} 是ADuM447x第1边的电源。

³ 所有四个通道的电源电流值贡献以相同数据速率合并。

⁴ 当所有数据速率均低于2 Mbps时, V_{ISO} 电源电流可供外部使用。当数据速率高于2 Mbps时, 数据I/O通道汲取与数据速率成正比的额外电流。以给定数据速率工作的各通道所消耗的额外电源电流可按照“功耗”部分所述进行计算。必须将动态I/O通道负载视作外部负载, 并包括在 V_{ISO} 功耗预算中。

⁵ 数据通道静态工作的功耗需求不能与电源部分分开。效率要考虑I/O通道的静态功耗, 它是内部功耗的一部分。

⁶ 此电流可用于驱动 V_{ISO} 输出端的外部负载。同时以25 Mbps的最大数据速率驱动所有通道, 满容性负载表示最大动态负载条件。有关低于最大数据速率时的可用电流计算, 请参考“功耗”部分。

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

电气特性—5 V原边输入电源/15 V副边隔离电源

4.5 V ≤ V_{DD1} = V_{DDA} ≤ 5.5 V; V_{REG} = V_{ISO} = 15 V; V_{DD2} = 5.0 V; f_{SW} = 500 kHz; 所有电压均参照其各自的地; 参见图49应用原理图。除非另有说明, 所有最小值/最大值规格适用于整个推荐的工作范围。所有典型规格均在T_A = 25°C, V_{DD1} = V_{DDA} = 5.0 V, V_{REG} = V_{ISO} = 15 V, V_{DD2} = 5.0 V条件下测得。

表4. DC-DC转换器静态规格

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
DC-DC转换器电源						
隔离输出电压	V _{ISO}	13.8	15	16.2	V	I _{ISO} = 0 mA, V _{ISO} = V _{FB} × (R1 + R2)/R2
反馈电压设定点	V _{FB}	1.15	1.25	1.37	V	I _{ISO} = 0 mA
V _{DD2} 线性稳压器 稳压器电压		4.5	5.0	5.5	V	V _{REG} = 7 V至15 V, I _{DD2} = 0 mA至50 mA
压差			0.5	1.5		I _{DD2} = 50 mA
电压调整率	V _{ISO} (LINE)		1	20	mV/V	I _{ISO} = 50 mA, V _{DD1} ¹ = V _{DDA} ² = 4.5 V至5.5 V
负载调整率	V _{ISO} (LOAD)		1	3	%	I _{ISO} = 20 mA至80 mA
输出纹波	V _{ISO} (RIP)		200		mV p-p	20 MHz带宽, C _{OUT} = 0.1 μF 47 μF, I _{ISO} = 100 mA
输出噪声	V _{ISO} (NOISE)		500		mV p-p	20 MHz带宽, C _{OUT} = 0.1 μF 47 μF, I _{ISO} = 100 mA
开关频率	f _{SW}		1000		kHz	R _{OC} = 50 kΩ
		192	200	515	kHz	R _{OC} = 270 kΩ
			318		kHz	V _{OC} = V _{DD2} (开环)
开关导通电阻	R _{ON}		0.5		Ω	
欠压闭锁, V _{DDA} , V _{DD2} 供电 趋正阈值	V _{UV+}		2.8		V	
趋负阈值	V _{UV-}		2.6		V	
迟滞	V _{UVH}		0.2		V	
数据速率: DC至2 Mbps ³ 最大输出电源电流 ⁴	I _{ISO} (MAX)	100			mA	f ≤ 1 MHz, V _{ISO} = 5.0 V
最大输出电流时的效率 ⁵			78		%	I _{ISO} = I _{ISO} (MAX), f ≤ 1 MHz
iCoupler数据通道						
数据速率: DC至2 Mbps I _{DD1} 电源电流, 无V _{ISO} 负载	I _{DD1} (Q)					I _{ISO} = 0 mA, f ≤ 1 MHz
ADuM4470			25	45	mA	
ADuM4471			27	45	mA	
ADuM4472			29	45	mA	
ADuM4473			31	45	mA	
ADuM4474			33	45	mA	
数据速率: 25 Mbps(仅CRIZ级) I _{DD1} 电源电流, 无V _{ISO} 负载	I _{DD1} (D)					
ADuM4470			73		mA	I _{ISO} = 0 mA, C _L = 15 pF, f = 12.5 MHz
ADuM4471			83		mA	I _{ISO} = 0 mA, C _L = 15 pF, f = 12.5 MHz
ADuM4472			93		mA	I _{ISO} = 0 mA, C _L = 15 pF, f = 12.5 MHz
ADuM4473			102		mA	I _{ISO} = 0 mA, C _L = 15 pF, f = 12.5 MHz
ADuM4474			112		mA	I _{ISO} = 0 mA, C _L = 15 pF, f = 12.5 MHz
可用V _{ISO} 电源电流 ⁶	I _{ISO} (LOAD)					f _{SW} = 500 kHz
ADuM4470			91		mA	C _L = 15 pF, f = 12.5 MHz
ADuM4471			89		mA	C _L = 15 pF, f = 12.5 MHz
ADuM4472			86		mA	C _L = 15 pF, f = 12.5 MHz
ADuM4473			83		mA	C _L = 15 pF, f = 12.5 MHz
ADuM4474			80		mA	C _L = 15 pF, f = 12.5 MHz
I _{DD1} 电源电流, 满V _{ISO} 负载			425		mA	C _L = 0 pF, f = 0 MHz, V _{DD1} = V _{DDA} = 5 V, I _{ISO} = 400 mA

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
I/O输入电流	$I_{IA}, I_{IB}, I_{IC}, I_{ID}$	-20	+0.01	+20	μA	
逻辑高电平输入阈值	V_{IH}	2.0			V	
逻辑低电平输入阈值	V_{IL}			0.8	V	
逻辑高电平输出电压	$V_{OAH}, V_{OBH}, V_{OCH}, V_{ODH}$	$V_{DDA} - 0.3,$ $V_{ISO} - 0.3$	5.0		V	$I_{Ox} = -20 \mu\text{A}, V_{Ix} = V_{IxH}$
		$V_{DDA} - 0.5,$ $V_{ISO} - 0.5$	4.8		V	$I_{Ox} = -4 \text{mA}, V_{Ix} = V_{IxH}$
逻辑低电平输出电压	$V_{OAL}, V_{OBL}, V_{OCL}, V_{ODL}$		0.0	0.1	V	$I_{Ox} = 20 \mu\text{A}, V_{Ix} = V_{IxH}$
			0.0	0.4	V	$I_{Ox} = 4 \text{mA}, V_{Ix} = V_{IxH}$
交流规格						
ADuM447xARIZ						
最小脉冲宽度	PW			1000	ns	$C_L = 15 \text{pF}$, CMOS信号电平
最大数据速率		1			Mbps	$C_L = 15 \text{pF}$, CMOS信号电平
传播延迟	t_{PLH}, t_{PHL}		55	100	ns	$C_L = 15 \text{pF}$, CMOS信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			40	ns	$C_L = 15 \text{pF}$, CMOS信号电平
传播延迟偏斜	t_{PSK}			50	ns	
通道间匹配	t_{PSKCD}/t_{PSKOD}			50	ns	$C_L = 15 \text{pF}$, CMOS信号电平
ADuM447xCRIZ						
最小脉冲宽度	PW			40	ns	$C_L = 15 \text{pF}$, CMOS信号电平
最大数据速率		25			Mbps	$C_L = 15 \text{pF}$, CMOS信号电平
传播延迟	t_{PLH}, t_{PHL}	30	45	60	ns	$C_L = 15 \text{pF}$, CMOS信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			6	ns	$C_L = 15 \text{pF}$, CMOS信号电平
温度变化率			5		ps/°C	$C_L = 15 \text{pF}$, CMOS信号电平
传播延迟偏斜	t_{PSK}			15	ns	$C_L = 15 \text{pF}$, CMOS信号电平
通道间匹配, 同向通道	t_{PSKCD}			6	ns	$C_L = 15 \text{pF}$, CMOS信号电平
通道间匹配, 反向通道	t_{PSKCD}			15	ns	$C_L = 15 \text{pF}$, CMOS信号电平
输出上升/下降时间(10%至90%)	t_R/t_F		2.5		ns	$C_L = 15 \text{pF}$, CMOS信号电平
逻辑高电平输出时的共模瞬变抗扰度	$ CM_H $	25	35		kV/ μs	$V_{Ix} = V_{DDA}$ 或 V_{ISO} , $V_{CM} = 1000 \text{V}$, 瞬变幅度 = 800 V
逻辑低电平输出时的共模瞬变抗扰度	$ CM_L $	25	35		kV/ μs	$V_{Ix} = 0 \text{V}$ 或 V_{ISO} , $V_{CM} = 1000 \text{V}$, 瞬变幅度 = 800 V
刷新速率	f_r		1.0		Mbps	

¹ V_{DD1} 是推挽式变压器的电源。

² V_{DDA} 是ADuM447x第1边的电源。

³ 所有四个通道的电源电流值贡献以相同数据速率合并。

⁴ 当所有数据速率均低于2 Mbps时, V_{ISO} 电源电流可供外部使用。当数据速率高于2 Mbps时, 数据I/O通道汲取与数据速率成正比的额外电流。以给定数据速率工作的各通道所消耗的额外电源电流可按照“功耗”部分所述进行计算。必须将动态I/O通道负载视作外部负载, 并包括在 V_{ISO} 功耗预算中。

⁵ 数据通道静态工作的功耗需求不能与电源部分分开。效率要考虑I/O通道的静态功耗, 它是内部功耗的一部分。

⁶ 此电流可用于驱动 V_{ISO} 输出端的外部负载。同时以25 Mbps的最大数据速率驱动所有通道, 满容性负载表示最大动态负载条件。有关低于最大数据速率时的可用电流计算, 请参考“功耗”部分。

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

封装特性

表5.

参数	符号	最小值 典型值 最大值	单位	测试条件/注释
电阻(输入至输出) ¹	R_{I-O}	10 ¹²	Ω	f = 1 MHz 热电偶位于封装底部中心， 利用细走线的4层电路板进行测试 ²
电容(输入至输出) ¹	C_{I-O}	2.2	pF	
IC结至环境热阻	θ_{JA}	45	$^{\circ}\text{C}/\text{W}$	
热关断				
热关断阈值	TS_{SD}	150	$^{\circ}\text{C}$	T_J 上升
热关断迟滞	TS_{SD-HYS}	20	$^{\circ}\text{C}$	

¹ 假设器件为双端器件：引脚1与引脚10短路，引脚11与引脚20短路。

² 热模型定义见热分析部分。

法规认证(申请中)

表6.

UL	CSA	VDE
UL 1577器件认可程序认可 ¹	CSA元件验收通知#5A批准	DIN V VDE V 0884-10 (VDE V 0884-10):2006-12认证 ²
单一保护, 5000 V rms隔离电压	基本绝缘符合CSA 60950-1-03和IEC 60950-1标准, 600 V rms (848 V峰值)最大工作电压 加强绝缘符合CSA60950-1-03和IEC 60950-1标准, 400 V rms(565 V峰值)最大工作电压。 加强绝缘符合IEC 60601-1标准, 250 V均方根值(353 V峰值)最大工作电压	加强绝缘, 849 V峰值
文件E214100	文件205078	文件2471900-4880-0001

¹ 依据UL1577, 每个ADuM447x都经过1秒钟绝缘测试电压 ≥ 6000 V rms的验证测试(漏电流检测限值为10 μA)。

² 依据DIN V VDE V 0884-10, 每个ADuM447x器件都经过1秒钟绝缘测试电压 ≥ 1050 V峰值的验证测试(局部放电检测限值为5 pC)。
器件标识中的星号(*)表示通过DIN V VDE V 0884-10认证。

隔离和安全相关特性

表7.

参数	符号	数值	单位	测试条件/注释
额定电介质隔离电压		5000	V rms	持续1分钟
最小外部气隙(间隙)	L(I01)	>8.0	mm	测量输入端至输出端, 隔空最短距离
最小外部爬电距离	L(I02)	>8.3	mm	测量输入端至输出端, 沿壳体最短距离
最小内部间隙		0.017(最小值)	mm	隔离距离
漏电阻抗(相对漏电指数)	CTI	>400	V	DIN IEC 112/VDE 0303第1部分
隔离组		II		材料组(DIN VDE 0110, 1/89, 表1)

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

DIN V VDE V 0884-10 (VDE V 0884-10)隔离特性

这些隔离器适合安全限制数据范围内的加强电气隔离。保护电路维护安全数据。封装上的星号(*)标志表示通过DIN V VDE V 0884-10认证。

表8.

说明	测试条件/注释	符号	特性	单位
DIN VDE 0110装置分类			I to IV	
额定电源电压 ≤ 150 V rms			I to IV	
额定电源电压 ≤ 300 V rms			I to III	
额定电源电压 ≤ 400 V rms			40/105/21	
环境分类			2	
污染度(DIN VDE 0110, 表1)				
最大工作绝缘电压		V_{IORM}	849	V peak
输入至输出测试电压, 方法B1	$V_{IORM} \times 1.875 = V_{pd(m)}$, 100%生产测试, $t_{in} = t_m = 1$ 秒, 局部放电 < 5 pC	$V_{pd(m)}$	1592	V peak
输入至输出测试电压, 方法A	$V_{IORM} \times 1.5 = V_{pd(m)}$, $t_{ini} = 60$ 秒, $t_m = 10$ 秒, 局部放电 < 5 pC	$V_{pd(m)}$		
跟随环境测试, 子类1			1273	V peak
跟随输入和/或安全测试, 子类2 和子类3	$V_{IORM} \times 1.2 = V_{pd(m)}$, $t_{ini} = 60$ 秒, $t_m = 10$ 秒, 局部放电 < 5 pC		1018	V peak
最高允许过压		V_{IOTM}	6000	V peak
浪涌隔离电压		V_{IOSM}	6000	V peak
安全限值				
壳温	出现故障时允许的最大值(见图7)	T_S	150	°C
第1侧, 第2侧 P_{VDDA} , P_{VREG} 功耗		P_{VDDA} , P_{VREG}	2.78	W
T_S 上的绝缘电阻	$V_{IO} = 500$ V	R_S	$>10^9$	Ω

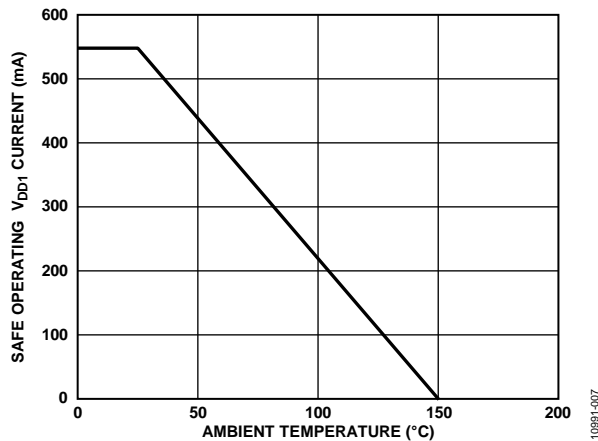


图7热减额曲线, 安全限值对外壳温度的依赖性(依据DIN V VDE V 0884-10)

建议工作条件

表9.

参数	符号	最小值	最大值	单位
温度				
工作温度	T_A	-40	+105	°C
电源电压				
V_{DD1} ($V_{ISO} = 3.3$ V)	V_{DD1}	3.0	3.6	V
V_{DD1} ($V_{ISO} = 3.3$ V)	V_{DD1}	4.5	5.5	V
V_{DD1} ($V_{ISO} = 5.0$ V)	V_{DD1}	4.5	5.5	V
负载				
最低负载	$I_{ISO(MIN)}$	10		mA

绝对最大额定值

除非另有说明，环境温度 = 25°C。

表10.

参数	额定值
存储温度范围(T_{ST})	-55°C至+150°C
工作环境温度范围(T_A)	-40°C至+105°C
电源电压 V_{DDA} , V_{DD2} ^{1,2} V_{REG} , X1, X2 ¹	-0.5 V至+7.0 V -0.5 V至+20.0 V
输入电压(V_{IA} , V_{IB} , V_{IC} , V_{ID})	-0.5 V至 V_{DD1} + 0.5 V
输出电压(V_{OA} , V_{OB} , V_{OC} , V_{OD})	-0.5 V至 V_{DDO} + 0.5 V
每个引脚的平均输出电流	-10 mA至+10 mA
共模瞬变 ³	-100 kV/ μ s至+100 kV/ μ s

¹ 所有电压均参照各自的地。

² V_{DD1} 是推挽变压器的电源， V_{DDA} 是ADuM447x第1侧的电源。

³ 指隔离栅上的共模瞬变。超过绝对最大额定值的共模瞬变可能导致闩锁或永久损坏。

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

表11. 支持最短50年寿命的最大连续工作电压¹

参数	最大值	单位	约束条件
交流电压， 双极性波形	848	V峰值	最少50年寿命
交流电压， 单极性波形	848	V峰值	最少50年寿命
直流电压	848	V峰值	最少50年寿命

¹ 指隔离栅上的连续电压幅度。详见“隔离寿命”部分。

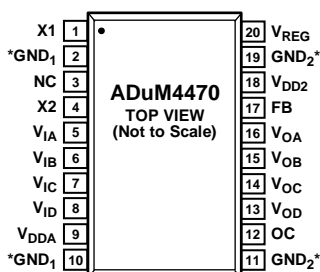
ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES
 1. THE PIN LABELED NC CAN BE ALLOWED TO FLOAT, BUT IT IS BETTER TO CONNECT THIS PIN TO GROUND. AVOID ROUTING HIGH SPEED SIGNALS THROUGH THESE PINS BECAUSE NOISE COUPLING MAY RESULT.
 *PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND₁ IS RECOMMENDED. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND₂ IS RECOMMENDED.

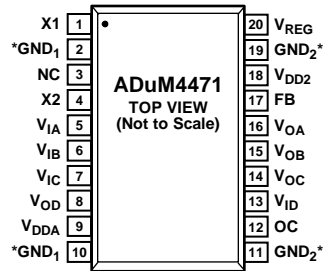
10981-008

图8. ADuM4470引脚配置

表12. ADuM4470 引脚功能描述

引脚编号	引脚名称	说明
1	X1	变压器驱动器输出1。
2, 10	GND ₁	隔离器原边的参考地。
3	NC	该引脚未内部连接(见图8)。
4	X2	变压器驱动器输出2。
5	V _{1A}	逻辑输入A。
6	V _{1B}	逻辑输入B。
7	V _{1C}	逻辑输入C。
8	V _{1D}	逻辑输入D。
9	V _{DDA}	原边电源电压3.0 V至 5.5 V。连接至V _{DD1} 。在V _{DDA} 和GND ₁ 间连接一个0.1 μF旁路电容。
11, 19	GND ₂	隔离器第2侧的参考地。
12	OC	振荡器控制引脚。当OC =逻辑高电平 =V _{DD2} 时，副边控制器在开环模式下运行。为调节输出电压，需在OC引脚与GND ₂ 引脚之间连接一个电阻，且副边控制器的工作频率需保持在200 kHz至1 MHz之间，可通过电阻值编程控制。
13	V _{OD}	逻辑输出D。
14	V _{OC}	逻辑输出C。
15	V _{OB}	逻辑输出B。
16	V _{OA}	逻辑输出A。
17	FB	副边输出电压V _{ISO} 的反馈输入。在V _{ISO} 与F _B 引脚之间连接一个电阻分压器，可使V _{FB} =1.25 V内部基准电平，计算公式为V _{ISO} = V _{FB} × (R1 + R2)/R2。即使在开环模式下也需要用到电阻分压器，以便于实现软启动。
18	V _{DD2}	副边的内部电源电压引脚。 当向V _{REG} 引脚施加足够大的外部电压后，内部调节器将V _{DD2} 引脚的电压稳定在5.0 V。否则，V _{DD2} 应处在3.0 V至5.5 V之间。在V _{DD2} 和GND ₂ 间连接一个0.1 μF旁路电容。
20	V _{REG}	内部稳压器的输入，可为副边控制器供电。 V _{REG} 的值应处于5.5 V至15 V之间，以便将V _{DD2} 输出电压稳定在5.0 V。

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474



NOTES

1. THE PIN LABELED NC CAN BE ALLOWED TO FLOAT, BUT IT IS BETTER TO CONNECT THIS PIN TO GROUND. AVOID ROUTING HIGH SPEED SIGNALS THROUGH THESE PINS BECAUSE NOISE COUPLING MAY RESULT.

*PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND₁ IS RECOMMENDED. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND₂ IS RECOMMENDED.

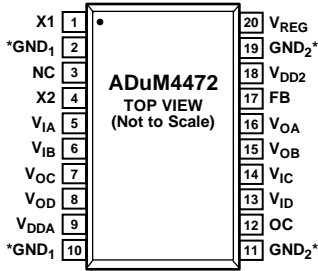
10951-009

图9. ADuM4471引脚配置

表13. ADuM4471引脚功能描述

引脚编号	引脚名称	说明
1	X1	变压器驱动器输出1。
2, 10	GND ₁	隔离器原边的参考地。
3	NC	此引脚不在内部连接(见图9)。
4	X2	变压器驱动器输出2。
5	V _{1A}	逻辑输入A。
6	V _{1B}	逻辑输入B。
7	V _{1C}	逻辑输入C。
8	V _{1D}	逻辑输出D。
9	V _{DDA}	原边电源电压3.0 V至5.5 V。连接至V _{DD1} 。在V _{DDA} 和GND ₁ 间连接一个0.1 μF旁路电容。
11, 19	GND ₂	隔离器第2侧的参考地。
12	OC	振荡器控制引脚。当OC = 逻辑高电平 = V _{DD2} 时, 副边控制器在开环模式下运行。为调节输出电压, 需在OC引脚与GND ₂ 引脚之间连接一个电阻, 且副边控制器的工作频率需保持在200 kHz至1 MHz之间, 可通过电阻值编程控制。
13	V _{1D}	逻辑输入D。
14	V _{1C}	逻辑输出C。
15	V _{1B}	逻辑输出B。
16	V _{1A}	逻辑输出A。
17	FB	副边输出电压V _{ISO} 的反馈输入。在V _{ISO} 与FB引脚之间连接一个电阻分压器, 可使V _{FB} = 1.25 V内部基准电平, 计算公式为V _{ISO} = V _{FB} × (R1 + R2)/R2。即使在开环模式下也需要用到电阻分压器, 以便于实现软启动。
18	V _{DD2}	副边的内部电源电压引脚。当向V _{REG} 引脚施加足够大的外部电压后, 内部调节器将VDD2引脚的电压稳定在5.0 V。否则, V _{DD2} 应处在3.0 V至5.5 V之间。在V _{DD2} 和GND ₂ 间连接一个0.1 μF旁路电容。
20	V _{REG}	内部稳压器的输入, 可为副边控制器供电。V _{REG} 的值应处于5.5 V至15 V之间, 以便将V _{DD2} 输出电压稳定在5.0 V。

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474



NOTES
 1. THE PIN LABELED NC CAN BE ALLOWED TO FLOAT, BUT IT IS BETTER TO CONNECT THIS PIN TO GROUND. AVOID ROUTING HIGH SPEED SIGNALS THROUGH THESE PINS BECAUSE NOISE COUPLING MAY RESULT.

*PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND₁ IS RECOMMENDED. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND₂ IS RECOMMENDED.

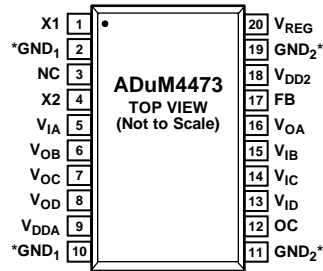
10991-010

图10. ADuM4472引脚配置

表14. ADuM4472引脚功能描述

引脚编号	引脚名称	说明
1	X1	变压器驱动器输出1。
2, 10	GND ₁	隔离器原边的参考地。
3	NC	此引脚不在内部连接(见图10)。
4	X2	变压器驱动器输出2。
5	V _{IA}	逻辑输入A。
6	V _{IB}	逻辑输入B。
7	V _{OC}	逻辑输出C。
8	V _{OD}	逻辑输出D。
9	V _{DDA}	原边电源电压3.0V至5.5V。连接至V _{DD1} 。在V _{DDA} 和GND ₁ 间连接一个0.1 μF旁路电容。
11, 19	GND ₂	隔离器第2侧的参考地。
12	OC	振荡器控制引脚。当OC =逻辑高电平=V _{DD2} 时, 副边控制器在开环模式下运行。为调节输出电压, 需在OC引脚与GND ₂ 引脚之间连接一个电阻, 且副边控制器的工作频率需保持在200 kHz至1 MHz之间, 可通过电阻值编程控制。
13	V _{ID}	逻辑输入D。
14	V _{IC}	逻辑输入C。
15	V _{OB}	逻辑输出B。
16	V _{OA}	逻辑输出A。
17	FB	副边输出电压V _{ISO} 的反馈输入。在V _{ISO} 与FB引脚之间连接一个电阻分压器, 可使V _{FB} = 1.25 V内部基准电平, 计算公式为V _{ISO} = V _{FB} × (R1 + R2)/R2。即使在开环模式下也需要用到电阻分压器, 以便于实现软启动。
18	V _{DD2}	副边的内部电源电压引脚。当向V _{REG} 引脚施加足够大的外部电压后, 内部调节器将V _{DD2} 引脚的电压稳定在5.0 V。否则, V _{DD2} 应处在3.0 V至5.5 V之间。在V _{DD2} 和GND ₂ 间连接一个0.1 μF旁路电容。
20	V _{REG}	内部稳压器的输入, 可为副边控制器供电。V _{REG} 的值应处于5.5 V至15 V之间, 以便将V _{DD2} 输出电压稳定在5.0 V。

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474



NOTES

1. THE PIN LABELED NC CAN BE ALLOWED TO FLOAT, BUT IT IS BETTER TO CONNECT THIS PIN TO GROUND. AVOID ROUTING HIGH SPEED SIGNALS THROUGH THESE PINS BECAUSE NOISE COUPLING MAY RESULT.

*PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND₁ IS RECOMMENDED. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND₂ IS RECOMMENDED.

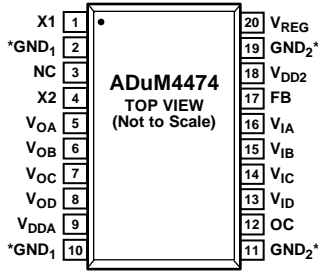
10991-011

图11. ADuM4473引脚配置

表15. ADuM4473引脚功能描述

引脚编号	引脚名称	说明
1	X1	变压器驱动器输出1。
2, 10	GND ₁	隔离器原边的参考地。
3	NC	此引脚不在内部连接(见图11)。
4	X2	变压器驱动器输出2。
5	V _{IA}	逻辑输入A。
6	V _{OB}	逻辑输出B。
7	V _{OC}	逻辑输出C。
8	V _{OD}	逻辑输出D。
9	V _{DDA}	原边电源电压3.0 V至5.5 V。连接至V _{DD1} 。在V _{DDA} 和GND ₁ 间连接一个0.1 μF旁路电容。
11, 19	GND ₂	隔离器第2侧的参考地。
12	OC	振荡器控制引脚。当OC = 逻辑高电平 = V _{DD2} 时, 副边控制器在开环模式下运行。为调节输出电压, 需在OC引脚与GND ₂ 引脚之间连接一个电阻, 且副边控制器的工作频率需保持在200 kHz至1 MHz之间, 可通过电阻值编程控制。
13	V _{ID}	逻辑输入D。
14	V _{IC}	逻辑输入C。
15	V _{IB}	逻辑输入B。
16	V _{OA}	逻辑输出A。
17	FB	副边输出电压V _{ISO} 的反馈输入。在V _{ISO} 与FB引脚之间连接一个电阻分压器, 可使V _{FB} = 1.25 V内部基准电平, 计算公式为V _{ISO} = V _{FB} × (R1 + R2)/R2。即使在开环模式下也需要用到电阻分压器, 以便于实现软启动。
18	V _{DD2}	副边的内部电源电压引脚。当向V _{REG} 引脚施加足够大的外部电压后, 内部调节器将V _{DD2} 引脚的电压稳定在5.0 V。否则, V _{DD2} 应处在3.0 V至5.5 V之间。在V _{DD2} 和GND ₂ 间连接一个0.1 μF旁路电容。
20	V _{REG}	内部稳压器的输入, 可为副边控制器供电。V _{REG} 的值应处于5.5 V至15 V之间, 以便将V _{DD2} 输出电压稳定在5.0 V。

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474



NOTES
 1. THE PIN LABELED NC CAN BE ALLOWED TO FLOAT, BUT IT IS BETTER TO CONNECT THIS PIN TO GROUND. AVOID ROUTING HIGH SPEED SIGNALS THROUGH THESE PINS BECAUSE NOISE COUPLING MAY RESULT.
 *PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND₁ IS RECOMMENDED. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND₂ IS RECOMMENDED.

10991-012

图12. ADuM4474引脚配置

表16. ADuM4474引脚功能描述

引脚编号	引脚名称	说明
1	X1	变压器驱动器输出1。
2, 10	GND ₁	隔离器原边的参考地。
3	NC	此引脚不在内部连接(见图12)。
4	X2	变压器驱动器输出2。
5	V _{OA}	逻辑输出A。
6	V _{OB}	逻辑输出B。
7	V _{OC}	逻辑输出C。
8	V _{OD}	逻辑输出D。
9	V _{DDA}	原边电源电压3.0 V至5.5 V。连接至V _{DD1} 。在V _{DDA} 和GND ₁ 间连接一个0.1 μF旁路电容。
11, 19	GND ₂	隔离器第2侧的参考地。
12	OC	振荡器控制引脚。当OC = 逻辑高电平 = V _{DD2} 时, 副边控制器在开环模式下运行。为调节输出电压, 需在OC引脚与GND ₂ 引脚之间连接一个电阻, 且副边控制器的工作频率需保持在200 kHz至1 MHz之间, 可通过电阻值编程控制。
13	V _{ID}	逻辑输入D。
14	V _{IC}	逻辑输入C。
15	V _{IB}	逻辑输入B。
16	V _{IA}	逻辑输入A。
17	FB	副边输出电压V _{ISO} 的反馈输入。在V _{ISO} 与FB引脚之间连接一个电阻分压器, 可使V _{FB} = 1.25 V内部基准电平, 计算公式为V _{ISO} = V _{FB} × (R1 + R2)/R ₂ 。即使在开环模式下也需要用到电阻分压器, 以便于实现软启动。
18	V _{DD2}	副边的内部电源电压引脚。当向V _{REG} 引脚施加足够大的外部电压后, 内部调节器将V _{DD2} 引脚的电压稳定在5.0 V。否则, V _{DD2} 应处在3.0 V至5.5 V之间。在V _{DD2} 和GND ₂ 间连接一个0.1 μF旁路电容。
20	V _{REG}	内部稳压器的输入, 可为副边控制器供电。V _{REG} 的值应处于5.5 V至15 V之间, 以便将V _{DD2} 输出电压稳定在5.0 V。

典型性能参数

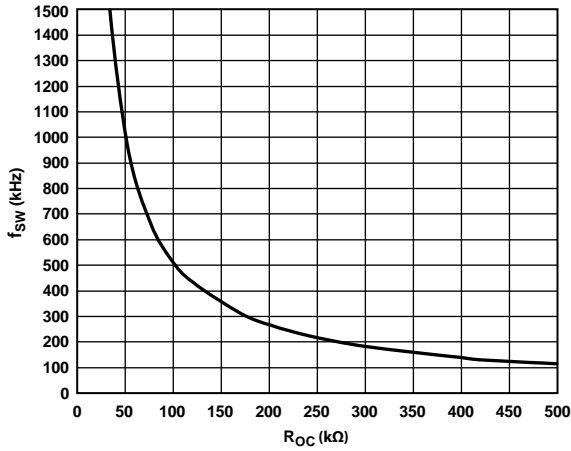


图13. 开关频率(f_{sw})与 R_{OC} 电阻的关系

10991-013

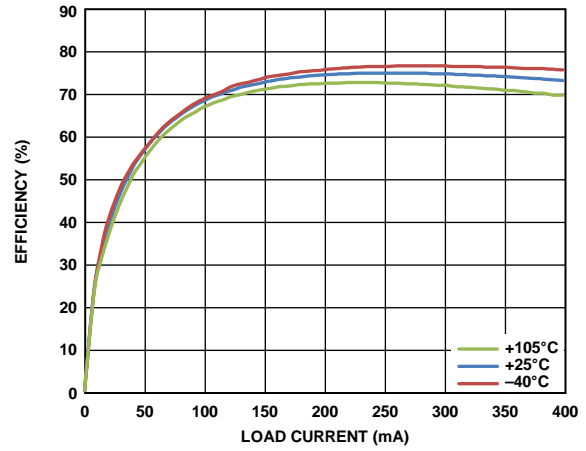


图16. 开关频率 $f_{sw}=500$ kHz时，在整个温度范围内的效率(5 V输入至5 V输出)，使用Coilcraft变压器(CR7983-CL)

10991-016

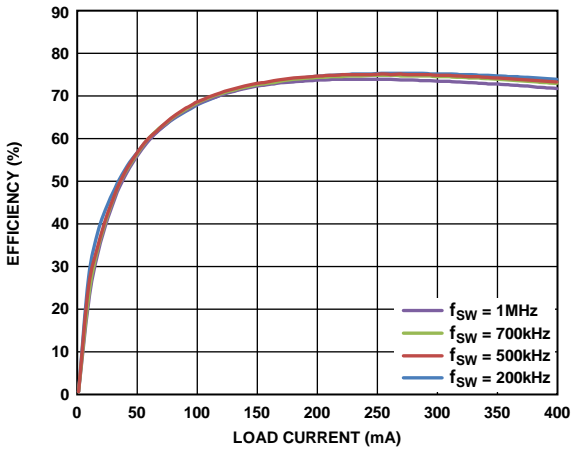


图14. 5 V输入至5 V输出时，不同开关频率下的典型效率，使用1:2 Coilcraft变压器(CR7983-CL)

10991-014

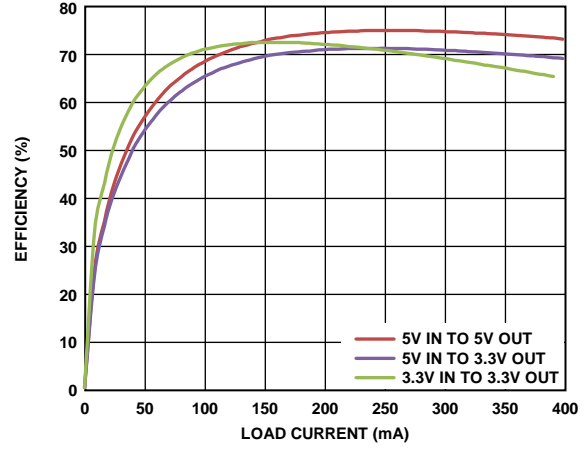


图17. 开关频率 $f_{sw}=500$ kHz时，单电源供电效率，使用Coilcraft变压器(CR7983-CL)

10991-017

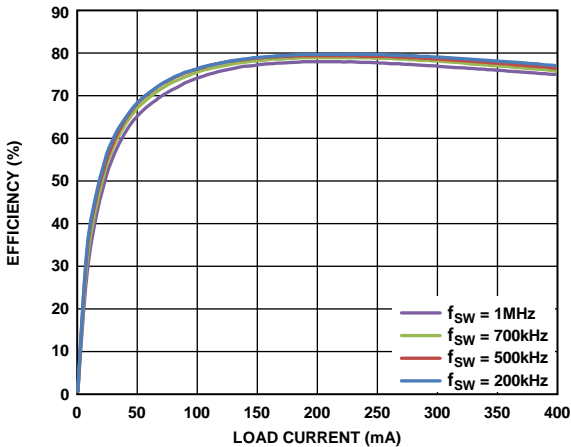


图15. 5 V输入至5 V输出时，不同开关频率下的典型效率，使用1:2 Halo变压器(TGSAD-260V8LF)

10991-015

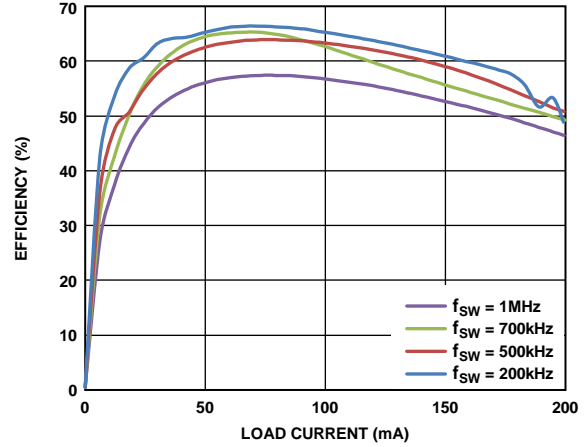


图18. 3.3 V输入至5 V输出时，不同开关频率下的典型效率，使用1:3 Coilcraft变压器(CR7984-CL)

10991-018

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

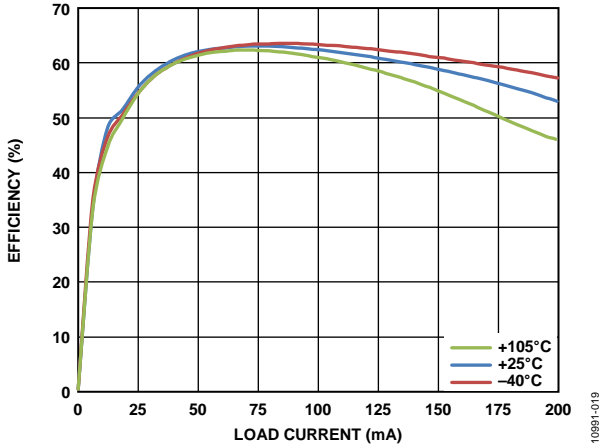


图19. 开关频率 $f_{sw} = 500$ kHz时, 在整个温度范围内的典型效率 (3.3 V输入至5 V输出)使用1:3 Coilcraft变压器(CR7984-CL)

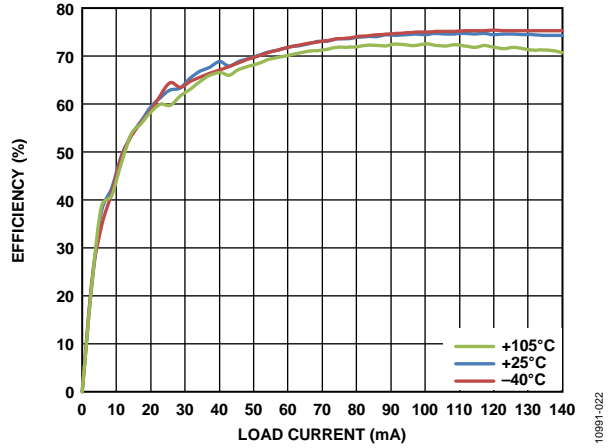


图22. 开关频率 $f_{sw} = 500$ kHz时, 在整个温度范围内的效率 (5 V输入至15 V输出), 使用Coilcraft变压器(CR7984-CL)

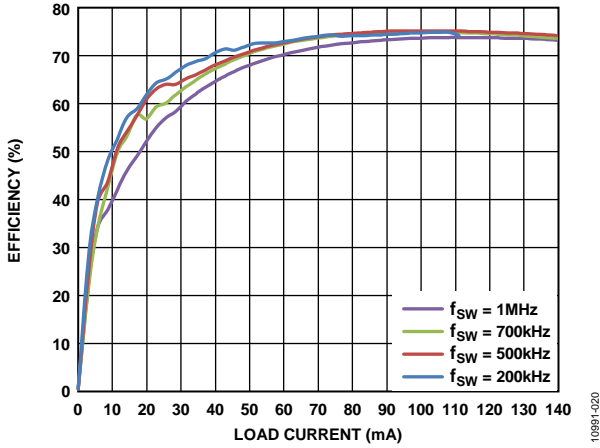


图20. 5 V输入至15 V输出时, 不同开关频率下的效率, 使用1:3 Coilcraft变压器(CR7984-CL)

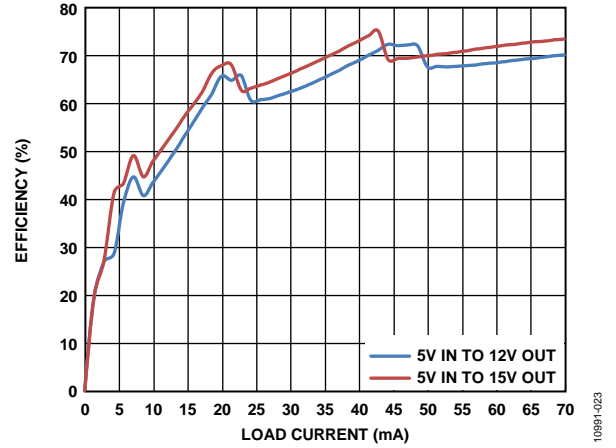


图23. 开关频率 $f_{sw} = 500$ kHz时, 双电源供电效率, 使用Coilcraft变压器(CR7985-CL)

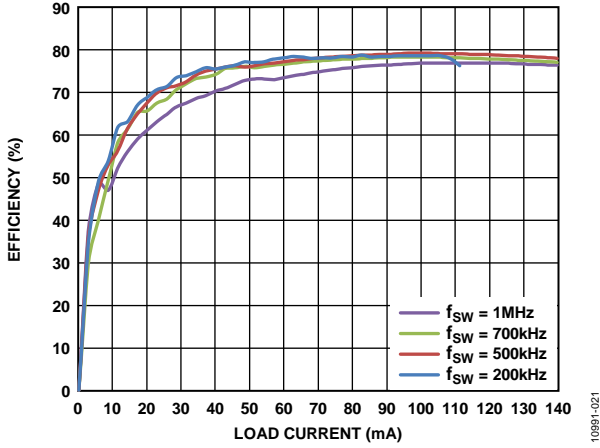


图21. 5 V输入至15 V输出时, 不同开关频率下的效率, 使用1:3 Halo变压器(TGSAD-290V8LF)

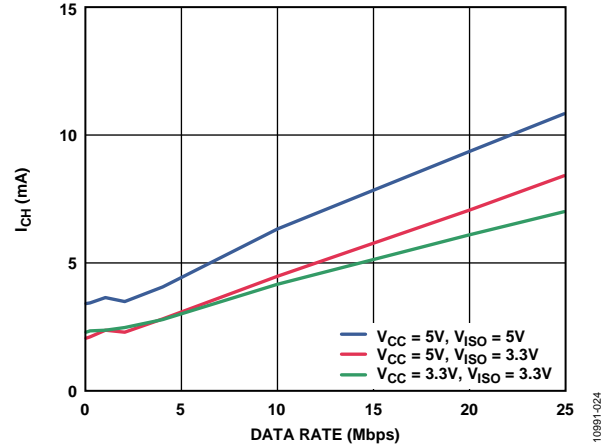


图24. 每个正向数据通道的典型单电源供电 I_{CH} 电源电流(输出负载为15 pF)

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

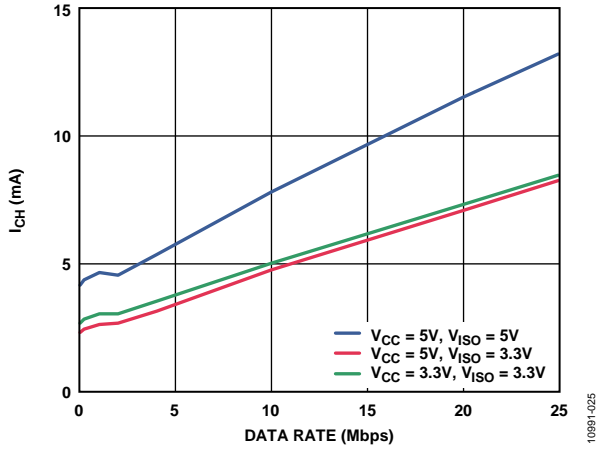


图25. 每个反向数据通道的典型单电源供电 I_{CH} 电源电流(输出负载为15 pF)

10991-025

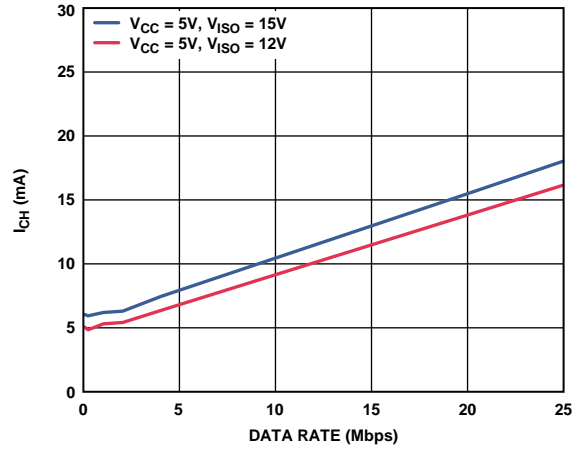


图28. 每个正向数据通道的典型双电源供电 I_{CH} 电源电流(输出负载为15 pF)

10991-028

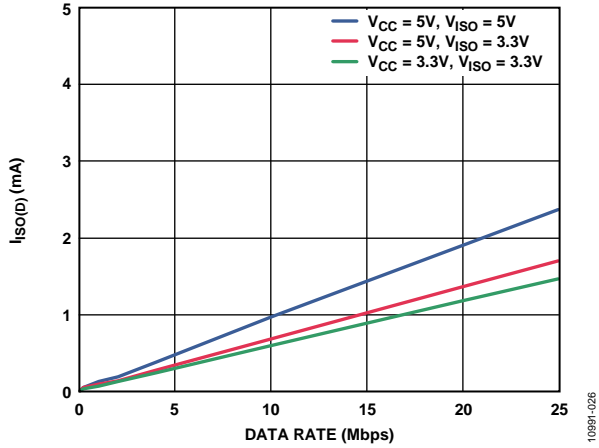


图26. 每个输出通道的典型单电源供电 $I_{ISO(D)}$ 动态电源电流(输出负载为15 pF)

10991-026

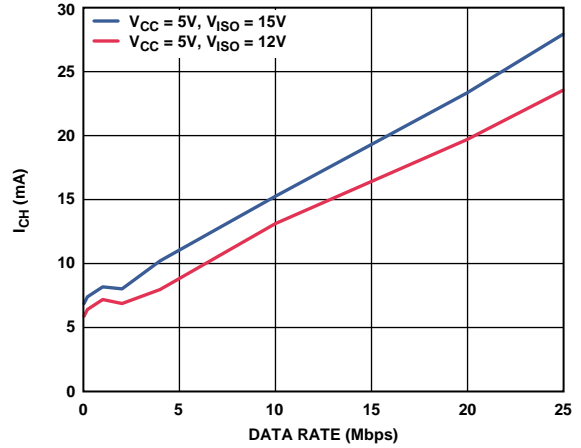


图29. 每个反向数据通道的典型双电源供电 I_{CH} 电源电流(输出数据为15 pF)

10991-029

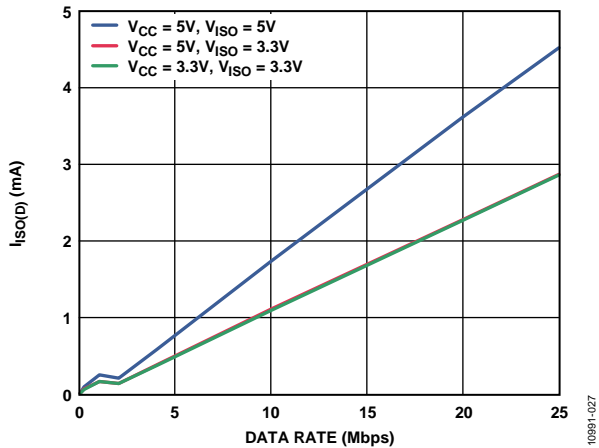


图27. 每个输入通道的典型单电源供电 $I_{ISO(D)}$ 动态电源电流(输出负载为15 pF)

10991-027

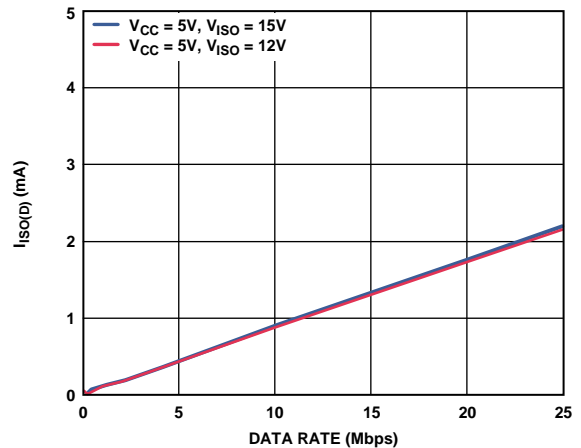


图30. 每个输出通道的典型双电源供电 $I_{ISO(D)}$ 动态电源电流(输出负载为15 pF)

10991-030

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

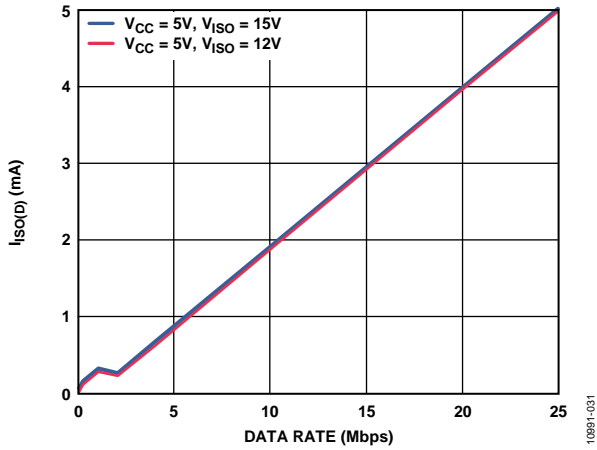


图31. 每个输入通道的典型双电源供电 $I_{ISO(D)}$ 动态电源电流

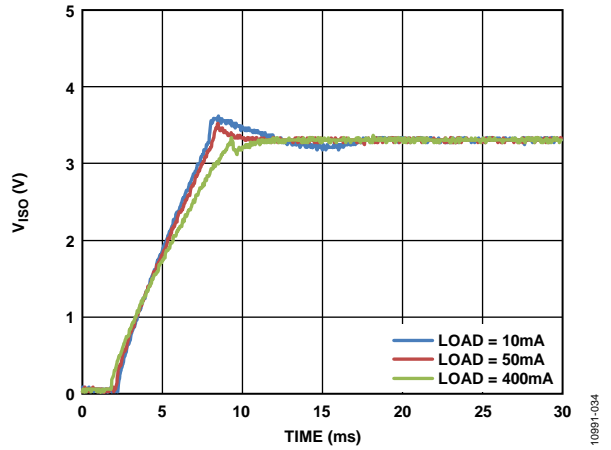


图34典型 V_{ISO} 启动3.3 V输入至3.3 V输出(10 mA、50 mA和250 mA输出负载)

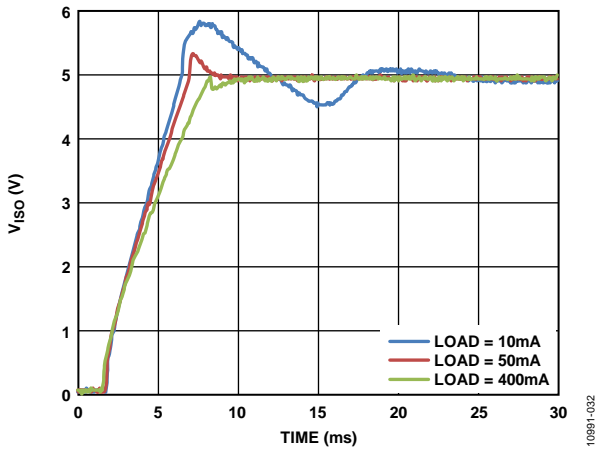


图32. 典型 V_{ISO} 启动5 V输入至5 V输出(10 mA、50 mA和400 mA输出负载)

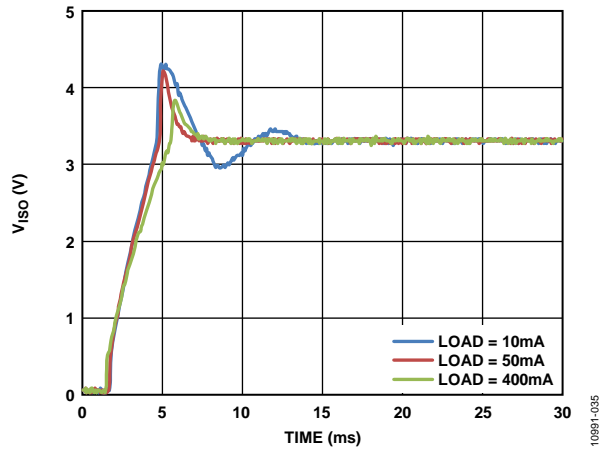


图35. 典型 V_{ISO} 启动5 V输入至15 V输出(10 mA、20 mA和100 mA输出负载)

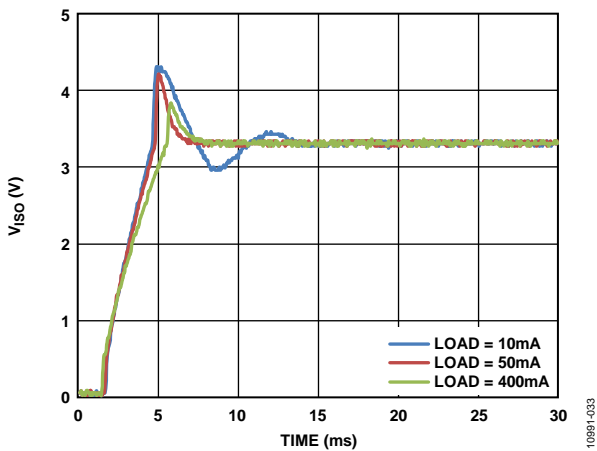


图33. 典型 V_{ISO} 启动5 V输入至3.3 V输出(10 mA、50 mA和400 mA输出负载)

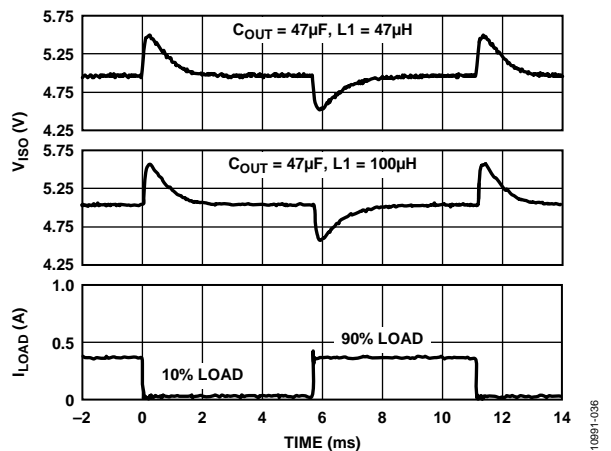


图36. 典型 V_{ISO} 负载瞬态响应, 5 V输入至5 V输出(开关频率 $f_{SW} = 500$ kHz, 负载为400 mA的10%至90%)

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

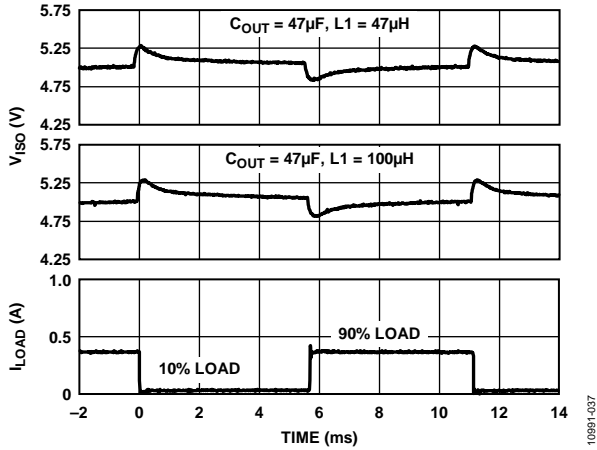


图37. 典型 V_{ISO} 负载瞬态响应, 5 V输入至5 V输出
(开关频率 $f_{SW} = 500$ kHz, 负载为400 mA的10%至90%, 0.1 μ F反馈电容)

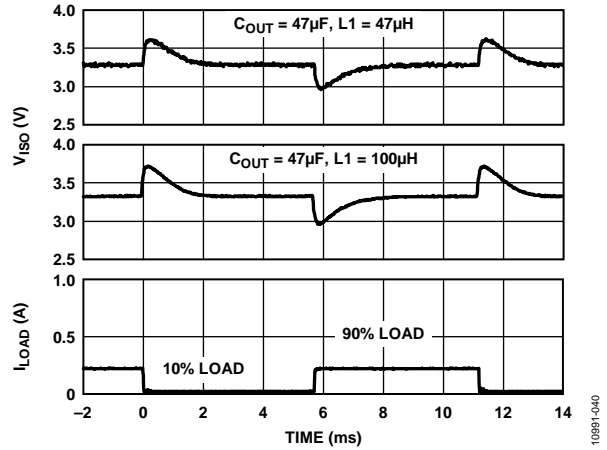


图40. 典型 V_{ISO} 负载瞬态响应, 3.3 V输入至3.3 V输出
(开关频率 $f_{SW} = 500$ kHz, 负载为250 mA的10%至90%)

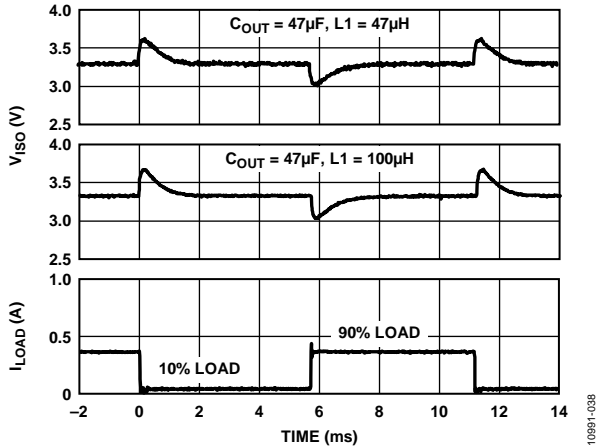


图38. 典型 V_{ISO} 负载瞬态响应, 5 V输入至3.3 V输出
(开关频率 $f_{SW} = 500$ kHz, 负载为400 mA的10%至90%)

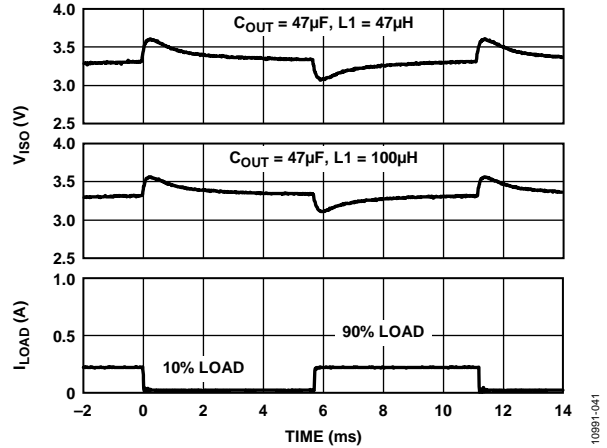


图41. 典型 V_{ISO} 负载瞬态响应, 3.3 V输入至3.3 V输出
(开关频率 $f_{SW} = 500$ kHz, 负载为250 mA的10%至90%)

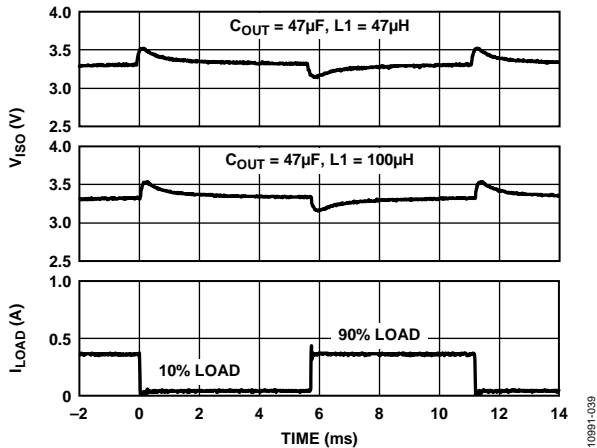


图39. 典型 V_{ISO} 负载瞬态响应, 5 V输入至3.3 V输出
(开关频率 $f_{SW} = 500$ kHz, 负载为400 mA的10%至90%, 0.1 μ F反馈电容)

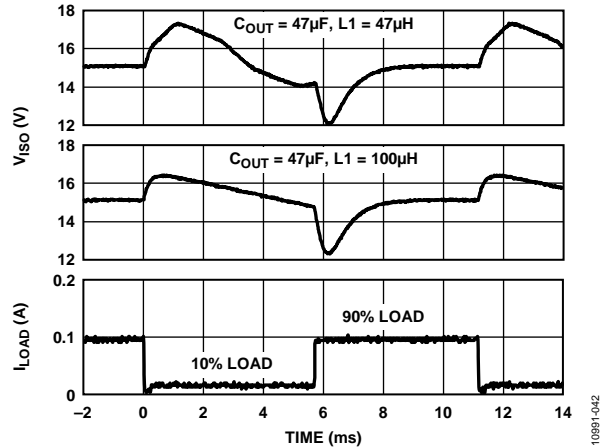


图42. 典型 V_{ISO} 负载瞬态响应, 5 V输入至15 V输出
(开关频率 $f_{SW} = 500$ kHz, 负载为100 mA的10%至90%)

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

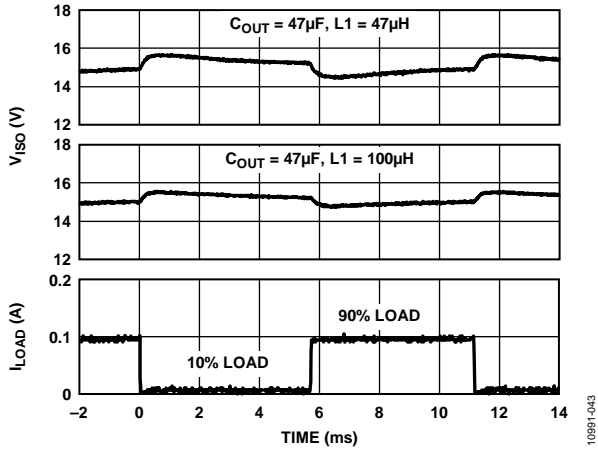


图43. 典型 V_{ISO} 负载瞬态响应, 5 V输入至15 V输出
(开关频率 $f_{SW} = 500$ kHz, 负载为100 mA的10%至90%, 0.1 μ F反馈电容)

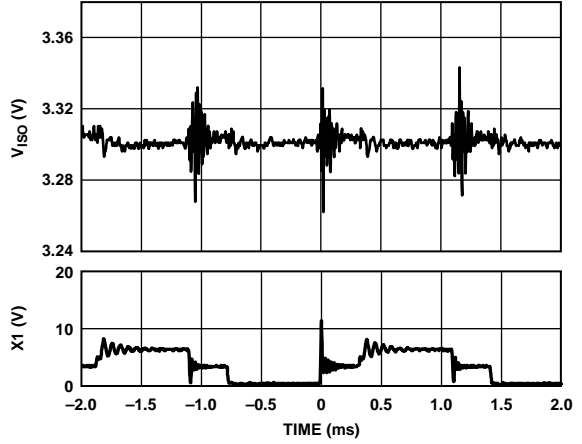


图46. 典型 V_{ISO} 输出纹波, 3.3 V输入至3.3 V输出
(开关频率 $f_{SW} = 500$ kHz, 负载为250 mA)

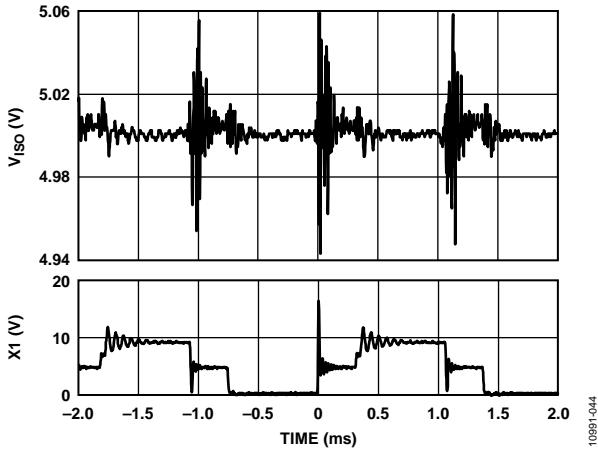


图44. 典型 V_{ISO} 输出纹波, 5 V输入至5 V输出
(开关频率 $f_{SW} = 500$ kHz, 负载为400 mA)

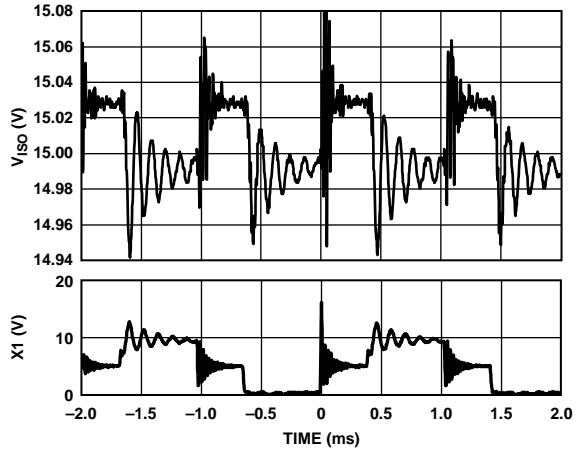


图47. 典型 V_{ISO} 输出纹波, 5 V输入至15 V输出
(开关频率 $f_{SW} = 500$ kHz, 负载为100 mA)

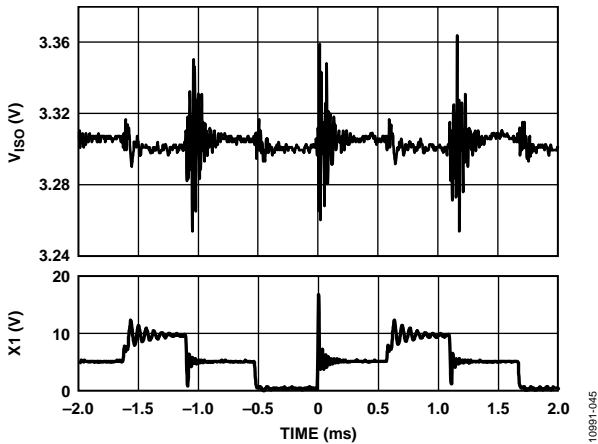


图45. 典型 V_{ISO} 输出纹波, 5 V输入至3.3 V输出
(开关频率 $f_{SW} = 500$ kHz, 负载为400 mA)

应用信息

工作原理

ADuM447x的DC-DC转换器采用带有隔离脉宽调制(PWM)反馈的副边控制器结构。 V_{DD1} 为一个振荡电路供电;该电路利用X1和X2引脚处的推挽式开关,可以将电流切换至外部电源变压器的原边。传输至变压器副边的电源经外部肖特基二极管(D1和D2)全波整流,经电感L1和电容 C_{OUT} 滤波,可调整为隔离电源电压(3.3V至15V)。副边(V_{ISO})控制器通过输出端电阻分压器的反馈电压 V_{FB} 及生成的PWM控制信号可以调整输出电压,该PWM信号通过标有 V_{FB} 的专用iCoupler数据通道传输至原边(V_{DD1})。原边PWM转换器可改变开关X1、X2的占空比,以实现振荡电路的调制并控制副边的供电。该反馈可以实现更高的功率和效率。

ADuM447x利用 V_{DDA} 和 V_{DD2} 电源输入上的迟滞特性实现欠压闭锁(UVLO)。此功能确保转换器不会因为高噪声输入电源或者上电斜升速率较慢而进入振荡状态。

为了获得最佳负载调整率,建议最小负载电流为10 mA。负载较小可能会因为PWM脉冲较短或不稳定而导致输出产生过大噪声。在某些情况下,这种方式所产生的过大噪声会导致稳压控制问题。

应用原理图

ADuM447x主要有三个应用原理图(见图48至图50)。图48有一个中心抽头副边和两个肖特基二极管,可为单个输出提供全波整流,一般适用于3.3 V、5 V、12 V和15 V电源电压。而对于 $V_{ISO} = 3.3 \text{ V}$ 或 $V_{ISO} = 5 \text{ V}$ 时的单电源供电,请参考图48中关于 V_{REG} 、 V_{DD2} 和 V_{ISO} 连接的说明。图49是一个倍压电路,可用于单电源供电,其输出电压超过15 V(这是器件的稳压器输入引脚 V_{REG} 可接受的最高输入电压)。在图49中,输出电压最高可至24 V, V_{REG} 引脚只有大约12 V。使用图49所示的电路以获得10 V以下的输出电压时(例如: $V_{DD1} = 3.3 \text{ V}$, $V_{ISO} = 5 \text{ V}$),应将 V_{REG} 直接连接到 V_{ISO} 。图50是一个初步稳压正向电源和非稳压负向电源的例子,同样采用倍压副边电路,输出约为 $\pm 5 \text{ V}$ 、 $\pm 12 \text{ V}$ 和 $\pm 15 \text{ V}$ 。对于图48、图49或图50中的任何一个电路,隔离输出电压(V_{ISO})可以利用分压器R1和R2(电阻值为1 k Ω 至100 k Ω)设置,应用原理图采用如下计算式:

$$V_{ISO} = V_{FB} \times \frac{R1 + R2}{R2}$$

其中, V_{FB} 为内部反馈电压,其值约为1.25 V。

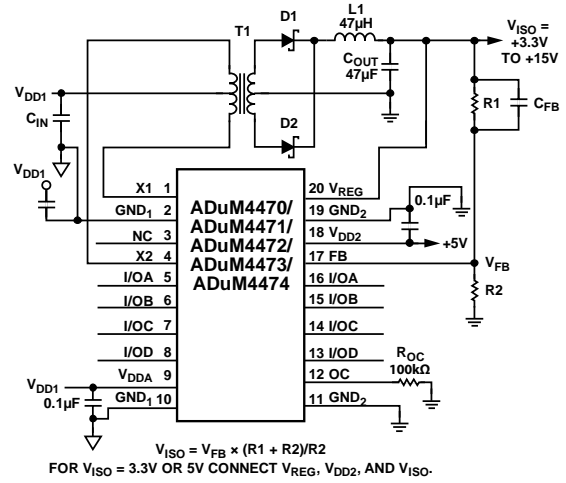


图48. 单电源供电

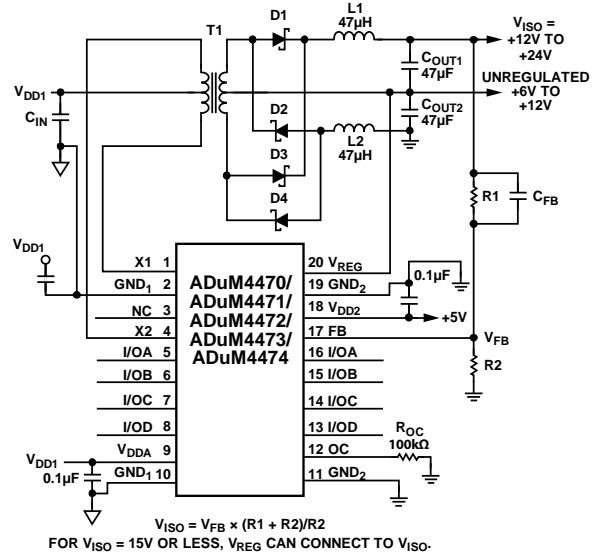


图49. 双电源供电

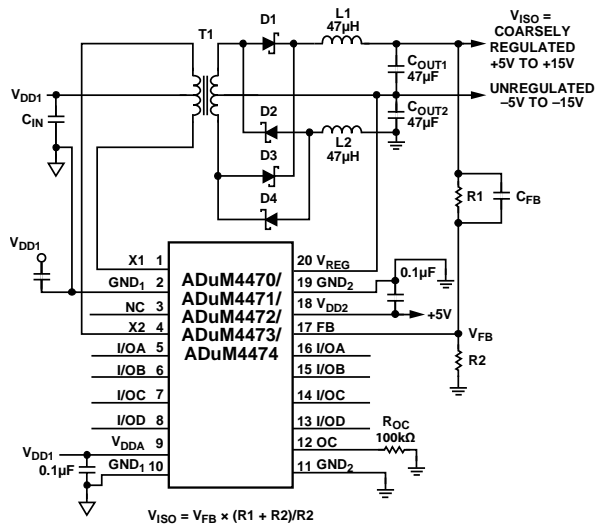


图50. 正电源及非稳压负电源

变压器设计

表17列出了针对图48、图49和图50中的电路而设计的变压器。针对ADuM447x的变压器设计可能与非稳定输出电压的某些隔离式dc-dc转换器设计不同。输出电压由ADuM447x的PWM控制器进行调整，该控制器利用从隔离数字通道接收的副边反馈电压 V_{FB} 来改变原边开关的占空比。内部控制器的最大占空比为40%。

变压器匝数比

为确定变压器匝数比，并考虑原边开关、副边二极管和电感的功率损失，应根据如下公式计算ADuM447x的外部变压器匝数比：

$$\frac{N_s}{N_p} = \frac{V_{ISO} + V_D}{V_{DD1(MIN)} \times D \times 2} \quad (1)$$

其中：

N_s/N_p 为原副边匝数比。

V_{ISO} 为隔离输出电源电压。

V_D 为肖特基二极管压降(最大值0.5 V)。

$V_{DD1(MIN)}$ 为最小输入电源电压。

D 为占空比， $D = 0.30$ 代表典型占空比30%(40%为最大值)；乘法系数2用于推挽开关周期。

例如，采用图48中的电路以及表17中的5 V至5 V参考设计，其中， $V_{DD1(MIN)} = 4.5$ V，匝数比 $N_s/N_p = 2$ 。

对于类似的3.3 V输入至3.3 V输出，采用隔离单电源供电，且 $V_{DD1(MIN)} = 3.0$ V，匝数比同样为 $N_s/N_p = 2$ 。因此，同样的变压器匝数比 $N_s/N_p = 2$ 可应用于三种单电源应用中(5 V至5 V，5 V至3.3 V和3.3 V至3.3 V)。

在图49中，电路利用双绕组和二极管对形成一个倍压电路；因此，等式中需将输出电压减半，即 $V_{ISO}/2$ ：

$$\frac{N_s}{N_p} = \frac{\frac{V_{ISO}}{2} + V_D}{V_{DD1(MIN)} \times D \times 2} \quad (2)$$

N_s/N_p 为原副边匝数比。

由于电路使用两对二极管来形成倍压电路，因此，在上述等式中使用 $V_{ISO}/2$ 。

V_D 为肖特基二极管压降(最大值0.5 V)。

$V_{DD1(MIN)}$ 为最小输入电源电压。

D 为占空比， $D = 0.30$ 代表典型占空比30%(40%为最大值)；乘法系数2用于推挽开关周期。

例如，采用图49中的电路以及表17中的5 V至15 V参考设计，其中， $V_{DD1(MIN)} = 4.5$ V，匝数比 $N_s/N_p = 3$ 。

在图50中，电路同样采用双绕组和二极管对形成一个倍压电路，但由于形成了正负输出电压，等式中因而使用 V_{ISO} 。

$$\frac{N_s}{N_p} = \frac{V_{ISO} + V_D}{V_{DD1(MIN)} \times D \times 2} \quad (3)$$

其中：

N_s/N_p 为原副边匝数比。

V_{ISO} 为隔离输出电源电压；由于电路采用两对二极管形成一个可产生正、负输出电压的倍压电路；因此，在这个等式中使用 V_{ISO} 。

V_D 为肖特基二极管压降(最大值0.5 V)。

$V_{DD1(MIN)}$ 为最小输入电源电压，乘法系数2用于推挽开关周期。

D 为占空比；本例中，图50所示电路采用的是较高的占空比值 $D = 0.35$ ，代表典型占空比35%(40%为最大值)，以降低 ± 15 V电源二极管处的最大电压。

例如，采用图50中的电路以及表17中的+5 V至 ± 15 V参考设计，其中， $V_{DD1(MIN)} = 4.5$ V，匝数比 $N_s/N_p = 5$ 。

变压器ET常数

变压器设计过程中需要考虑的另一个因素是ET常数。它能够决定工作温度范围内变压器的最小 $V \times \mu s$ 常数。在表17中，ADuM447x设计采用的ET值是 $14 V \times \mu s$ 和 $18 V \times \mu s$ ，计算等式如下：

$$ET(MIN) = \frac{V_{DD1(MAX)}}{f_{SW(MIN)} \times 2} \quad (4)$$

其中：

$V_{DD1(MAX)}$ 为最大输入电源电压。

$f_{SW(MIN)}$ 为启动过程中的最小原边开关频率(300 kHz)；乘法系数2用于推挽开关周期。

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

变压器原边电感和电阻

ADuM447x的变压器的重要特性之一为原边电感。建议将ADuM447x的变压器的每个原边绕组的电感保持在60 μH 至100 μH 之间。为保证ADuM447x逐脉冲限流电路正常运转，需要将原边电感值保持在该范围；这样能够防止变压器产生饱和电流。如果电感被指定为两个原边绕组的电感之和（例如：400 μH ），那么，一个绕组的电感为两个绕组之和的 $\frac{1}{2}$ ，即200 μH 。

ADuM447x的变压器的另一重要特性是原边电阻。如果原边电阻尽可能低（小于1 Ω ），可降低损耗、提高效率。用户可以测量、指定直流原边电阻，如表17所示。

变压器隔离电压

隔离电压和隔离类型取决于应用的需要。表17中的变压器的补充隔离或基本隔离额定电压值为2500 V rms，功能隔离电压值为1500 V rms。其它隔离电平和隔离电压可由表17中列出的生产厂商或其它生产厂商指定。

开关频率

ADuM447x的开关频率调节范围为200 kHz至1 MHz，可通过改变图48、图49或图50中的 R_{OC} 电阻值进行调节。实现目标开关频率所需要的 R_{OC} 电阻的值可通过开关频率与 R_{OC} 电

阻的关系曲线来确定，如图13所示。当负载值为最大负载值的10%至90%之间时，根据设计，针对ADuM447x应用原理图的输出滤波器电感值和输出电容值可以在500 kHz至1 MHz的开关频率范围内保持稳定。

ADuM447x还有一个开环模式，该模式下输出电压不经过调整，且电压取决于变压器匝数比 N_s/N_p ，以及输出负载电流和DC/DC转换器电路损耗等输出条件。OC引脚高电平连接至 V_{DD2} 引脚时，则选择该开环模式。在开环模式下，开关频率为318 kHz。

瞬态响应

当器件的负载为满负载的10%至90%时，ADuM447x的输出电压的负载瞬态响应如图36至图43所示（对应于图48和图50中的应用原理图）。图中所示瞬态响应较慢，但非常稳定，且在某些应用中，可产生比预期更多的输出变化。输出电路增加额外的电感可使输出电压变化随负载瞬态变化降低并保持输出稳定，如图36至图43所示的第二 V_{ISO} 输出波形所示。

为进一步改善瞬态响应，可将一个0.1 μF 陶瓷电容(C_{FB})与高反馈电阻并联，如图36至图43所示，该值有助于减少负载瞬变过程中的过冲和欠冲。

表17. 变压器参考设计

产品型号	产品型号	匝数比, PRI:SEC	ET常数 (V \times μs 最小值)	原边总电感(μH)	原边总电阻 (Ω)	隔离电压(rms)	隔离类型	基准电压源
CR7983-CL	Coilcraft	1CT:2CT	18	256	0.2	5000	加强	图48
CR7984-CL	Coilcraft	1CT:3CT	18	256	0.2	5000	加强	图49
CR7985-CL	Coilcraft	1CT:5CT	18	256	0.2	5000	加强	图50
TGRAD-560V8LF	Halo Electronics	1CT:2CT	14	398	0.8	5000	补充型	图48
TGRAD-590V8LF	Halo Electronics	1CT:3CT	14	398	0.8	5000	补充型	图49

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

器件选择

输入和输出供电引脚需要电源旁路。注意：在第1侧的引脚9与引脚10之间和在第2侧的引脚18与引脚19之间，需要放置一个0.1 μF 的低ESR陶瓷旁路电容，此电容应尽量靠近芯片焊盘。

ADuM447x电源部分采用较高振荡器频率，通过外部电源变压器有效地传输功率。在多个工作频率下都需要旁路电容。噪声抑制需要一个低电感高频电容，纹波抑制和适当的调整则需要一个大容值的电容。为抑制噪声、降低纹波，建议使用X5R或X7R电解质型大值陶瓷电容。推荐的电容值为10 μF (用于 V_{DD1})和47 μF (用于 V_{ISO})。这些电容的ESR较低，且当电压不高于10 V时，可采用中等的1206或1210规格电容。当输出电压高于10 V时，可将两个22 μF 陶瓷电容并联。表18中列出的是推荐的元件。

用户必须根据所需的值和电源电流来选择电感。大多数开关频率在500 kHz至1 MHz之间、负载瞬变在满负载10%至90%之间的应用中，都采用47 μH 电感，如表18所示。在开关频率低至200 kHz的电源应用中，可采用200 μH 电感，以稳定输出电压或改善负载瞬态响应(见图36至图39)。小型1212或1210规格的电感见表18，具有47 μH 感值和0.41 A电流能力的电感适用于负载低于400 mA的大部分应用，而具有100 μH 感值和0.34A电流能力的电感适用于负载为300 mA的大部分应用。

肖特基二极管的低正向电压可降低损耗，且其高达40 V的较高反向电压可承受如图49和图50所示的倍压电路产生的峰值电压，因而推荐使用。

表18. 推荐元件

产品型号	制造厂商	数值
GRM32ER71A476KE15L	Murata	47 μF , 10 V, X7R, 1210
GRM32ER71C226KEA8L	Murata	22 μF , 16 V, X7R, 1210
GRM31CR71A106KA01L	Murata	10 μF , 10 V, X7R, 1206
MBR0540T1-D	ON Semiconductor	0.5 A, 40V, 肖特基, SOD-123
LQH3NPN470MM0	Murata	47 μH , 0.41 A, 1212
ME3220-104KL	Coilcraft	100 μH , 0.34 A, 1210
LQH6PPN470M43	Murata	47 μH , 1.10 A, 2424
LQH6PPN101M43	Murata	100 μH , 0.80 A, 2424

印刷电路板(PCB)布局

请注意，低ESR电容两端到 V_{DDx} 和 GND_x 引脚的走线总长不得超过2 mm，推荐的PCB布局见图51。

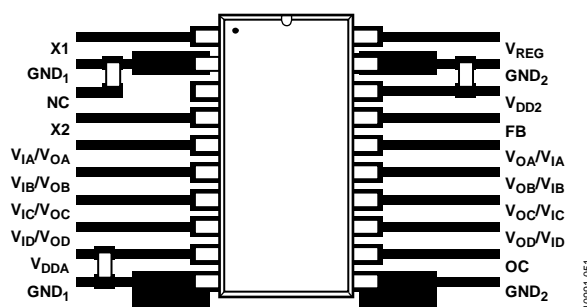


图51. 推荐的PCB布局

在具有高共模瞬变的应用中，应确保隔离栅两端的电路板耦合最小。此外，如此设计电路板布局，任何耦合都不会出现并影响器件侧所有的引脚。如果不满足设计要求，将会使引脚间的电压差异超过表10规定的绝对最大额定值，造成器件闩锁和/或永久损坏。

ADuM447x为电源器件，在满负载下以最大速度工作时，功耗约为1 W。由于无法在隔离器件上配置散热器，该器件主要依靠 GND_x 引脚将热量耗散到PCB。如果在高温环境下使用这些器件，则需要谨慎提供从GND引脚到PCB接地层的散热路径。该电路板布局展示的是 GND_x 引脚的放大焊盘，第1侧为引脚2和引脚10，第2侧为引脚11和引脚19。应通过焊盘到接地层和电源层的大直径通孔提高导热性、降低电感。散热焊盘中的多个过孔可以显著降低芯片内部的温度。扩大焊盘的尺寸由设计者进行评估并由可用的电路板空间决定。

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

热分析

ADuM447x内置两个芯片，附于配有两芯片贴装焊盘的分离引线框架上。为了热分析的目的，它被视为一个热单元，其最高结温表现为表5中的 θ_{JA} 值。 θ_{JA} 的值是将器件焊接到具有精细走线的JEDEC标准4层电路板上，在静止空气中测量的。在正常工作条件下，ADuM447x器件可以在整个温度范围以满负载工作，输出电流无需减额。但是，采纳印刷电路板(PCB)布局部分的建议可以降低到PCB的热阻，从而在高环境温度下增加热裕量。ADuM447x有一个热关断电路，当芯片温度接近或超过160°C时，可关断DC-DC转换器及ADuM447x的输出。当芯片的温度冷却至140°C左右时，再次开启ADuM447x DC-DC转换器及ADuM347x输出。

传播延迟相关参数

传播延迟是描述逻辑信号穿过器件所需时间的参数(见图52)。到逻辑低电平输出的传播延迟可能不同于到逻辑高电平输出的传播延迟。

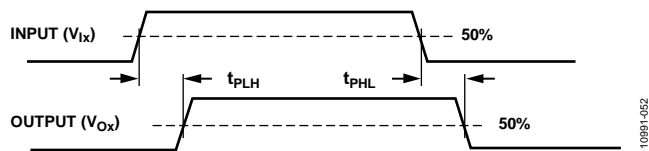


图52. 传播延迟参数

脉冲宽度失真指这两个传播延迟值的最大差异，反映了输入信号时序的保持精度。

通道间匹配指单个ADuM447x器件内各通道的传播延迟之间的最大差异。

传播延迟偏斜指在相同条件下工作的多个ADuM447x器件的传播延迟之间的最大差异。

直流正确性和磁场抗扰度

在隔离器输入端的正负逻辑电平转换会使一个很窄的(约1 ns)脉冲通过变压器被送到解码器。解码器是双稳态的，因此，可以被这个脉冲置位或复位，表示输入逻辑的转换。当输入端没有超过约1 μs的逻辑转换时，会发送用以表示正确输入状态的周期性刷新脉冲，以确保输出的直流正确性。如果解码器在大约5 μs内没有接收到内部脉冲，输入侧则认为没有供电或者无效，在这种情况下，隔离器的输出被看门狗计时电路强制设置为默认状态(见表17)。这种情况应该只在ADuM447x器件的上电和关断过程中出现。

ADuM447x磁场抗扰度的限制是由变压器接收线圈中的感应电压的状态决定的，电压足够大就会错误地置位或复位解码器。下面的分析说明此情况发生的条件。

检测ADuM447x的3.3 V工作条件是因为这是最易受干扰的工作模式。

变压器输出端脉冲的幅度大于1.0 V。解码器的检测阈值大约是0.5 V，因此有一个0.5 V的感应电压噪声容限。接收线圈上的感应电压由以下公式计算：

$$V = (-d\beta/dt)\Sigma\pi r_n^2; n = 1, 2, \dots, N$$

其中：

β 是磁通量密度(高斯)。

N 是接收线圈匝数。

r_n 是接收线圈第 n 圈的半径(cm)。

给定ADuM447x接收线圈几何形状及感应电压，解码器最多能够有0.5 V余量的50%，允许的最大磁场见图53所示计算。

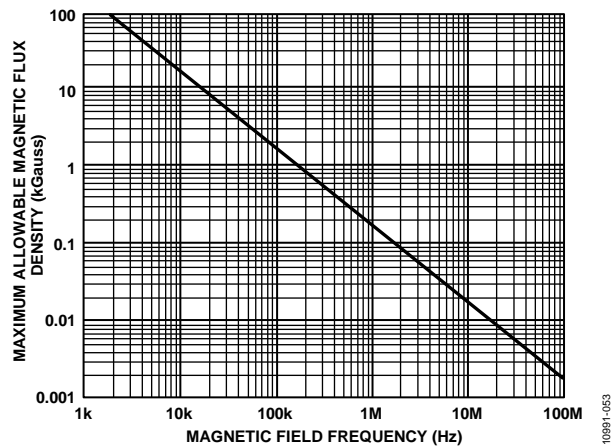


图53. 最大允许外部磁通密度

例如，在1 MHz的磁场频率下，最大允许0.2 K高斯的磁场在接收线圈可以感应出0.25 V的电压。这大约是检测阈值的50%并且不会引起输出转换错误。同样的，如果这样的情况在发送脉冲时发生(最差的极性)，这会使接收到的脉冲从大于1.0 V下降到0.75 V，这仍然高于解码器检测阈值0.5 V。

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

先前的磁通密度值对应于与ADuM447x变压器给定距离的额定电流幅度。图54表明这些允许的电流幅度是频率与所选距离的函数。见图54所示，ADuM447x只有在离器件很近的高频大电流下才被影响。例如：当工作频率为1 MHz时，0.5 kA电流必须放置在距离ADuM447x 5 mm以外的地方，才不会影响器件的工作。

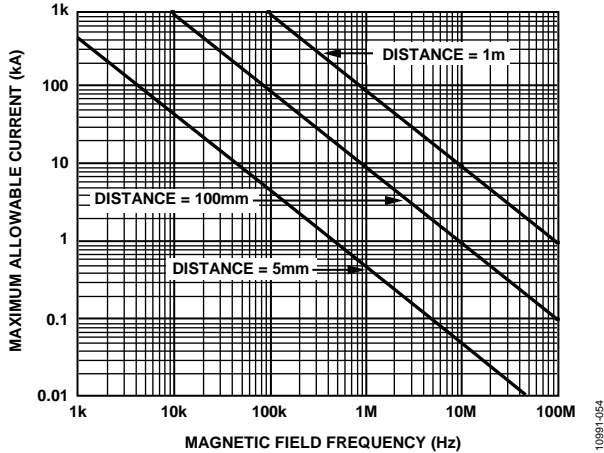


图54. 不同电流至ADuM447x距离下的最大允许电流

在强磁场和高频率的叠加作用下，PCB走线形成的任何回路都会感应出足够大的错误的电压，以触发后续电路的阈值。在布局的时候需要格外小心，以避免发生这种情况。

功耗

V_{DDA} 电源输入为iCoupler数据通道和电源转换器供电。因此，无法分别确定数据转换器以及原边和副边I/O通道所汲取的静态电流，所有这些静态功耗需求都已合并到 $I_{DDA(Q)}$ 电流中，如图55所示。 I_{DD} 总电源电流等于静态工作电流、I/O通道所需的动态电流 $I_{DDA(D)}$ 和所有外部 I_{ISO} 负载之和。

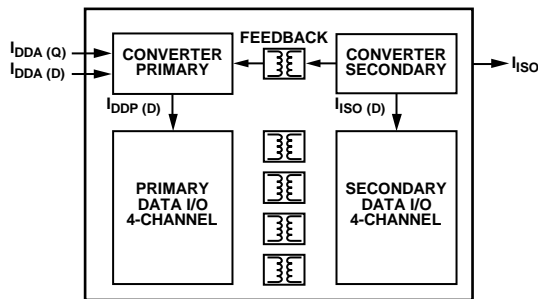


图55. ADuM447x的功耗

一个通道只有以高于刷新速率 f_r 的速度工作时，才会消耗动态I/O电流。各通道的动态电流由其数据速率决定。图24和图28显示一个正向通道的电流，正向的意思是输入位于器件的 V_{DDA} 和 V_{DD2} 侧。图25和图29显示一个反向通道的电流，反向的意思是输入位于器件的 V_{ISO} 侧。在图24、图25、图28或图29所示的应用中，假设典型的输出负载为15 pF。

通过以下关系可以计算 I_{DD1} 总电流：

$$I_{DD1} = (I_{ISO} \times V_{ISO}) / (E \times V_{DD1}) + \sum I_{CHn}; n = 1 \text{ to } 4 \quad (5)$$

其中：

I_{DD1} 为总电源输入电流。

I_{ISO} 为副边外部负载汲取的电流。

E 为如图17或图23所示的特定输出负载条件下的电源效率（在目标 V_{ISO} 、 V_{DDA} 和 V_{DD2} 条件下）。

I_{CHn} 为依据图24、图25、图28或图29（视通道方向而定）确定的单一通道所汲取的电流。

最大外部负载可从最大允许负载中减去动态输出负载而得到。

$$I_{ISO(Load)} = I_{ISO(MAX)} - \sum I_{ISO(D)n}; n = 1 \text{ to } 4 \quad (6)$$

其中：

$I_{ISO(Load)}$ 是可用来为外部副边负载供电的电流。

$I_{ISO(MAX)}$ 是 V_{ISO} 处可用的最大外部副边负载电流。

$I_{ISO(D)n}$ 是利用输出或输入通道，从 V_{ISO} 处汲取的动态负载电流，见图26/图27所示的单电源供电及图30/图31所示的双电源供电。

上述分析假设各数据输出端有一个15 pF容性负载。如果容性负载大于15 pF，则在 I_{DD1} 和 $I_{ISO(Load)}$ 的分析中必须包括额外电流。

电源考虑

软启动模式及限流保护

当ADuM447x首次接收到来自 V_{DDA} 的电压时，它处于软启动模式，当输出电压 V_{ISO} 低于该启动阈值时，输出电压值会逐渐加大。软启动模式下，原边转换器逐渐加大PWM信号的宽度，以限制 V_{ISO} 上电过程中的峰值电流。当输出电压高于启动阈值时，PWM信号由副边控制器传输至原边转换器，DC-DC转换器从软启动模式切换至正常PWM控制模式。如发生短路，推挽转换器将关断约2 ms，然后进入软启动模式。如果在软启动结束后仍存在短路现象，则重复该过程，这一模式被称为“打嗝”模式。当消除短路现象后，ADuM447x进入正常工作模式。

此外，ADuM447x还具备逐脉冲限流功能，该功能在启动模式和正常模式下均有效；并能够保护原边开关X1和X2（当电流超过1.2 A峰值时）。该电流限值还可以保护变压器绕组。

数据通道上电周期

ADuM447x原边的数据输入通道和副边的数据输入通道均受UVLO电路保护，防止过早工作。低于最小工作电压时，电源转换器的振荡器保持不活动，所有输入通道驱动器和刷新电路处于空闲状态。输出处于低电平状态。这样，在上电和关断过程中，可以防止在不确定的状态下进行数据传输。

在对 V_{DDA} 供电期间，原边电路保持空闲状态，直至达到UVLO预设电压为止。此时，数据通道初始化为默认低电平输出状态，直至从副边收到数据脉冲为止。

原边输入通道对输入数据进行采样并向处于非活动状态的副边输出发送一个脉冲。当副边转换器开始接受来自原边的电源供应时， V_{ISO} 电压开始升高。 V_{ISO} 达到副边UVLO之前，副边输出初始化为默认低电平状态，直至从相应原边输入收到数据（一次跃迁或一个直流刷新脉冲）。副边初始化和输出状态与原边输入相关最多需要1 μ s的时间。

副边输入对其状态进行采样，并将其传输至原边。在副边激活一个传播延迟之后，输出有效。

由于副边的充电速率取决于软启动周期、负载条件、输入电压和所选的输出电平，因此设计时应注意让转换器能在要求有效数据之前稳定下来。

移除 V_{DDA} 的电源之后，当达到UVLO电平时，原边的转换器和耦合器关断。副边停止接收供电，开始放电。副边的输出保持其从原边收到的最后状态，直至达到UVLO电平，输出被置于默认低电平状态，或者输出检测到输入无活动，因而输出在副边电源达到UVLO之前被设置为默认值。

隔离寿命

所有的隔离结构在长时间的电压作用下，最终会被破坏。隔离衰减率由施加在隔离层上的电压波形特性决定。ADI公司通过广泛的评估来确定ADuM447x内部隔离结构的寿命。加速寿命测试是用超过额定连续工作电压的电压进行。确定多种工作条件下的加速系数，利用这些系数可以计算实际工作电压下的失效时间。表11中显示的值汇总了几种工作条件下50年工作寿命的峰值电压。在很多情况下，代理测试认证的工作电压比50年工作寿命电压更高。工作电压高于列出的使用寿命电压时会引起隔离的过早失效。

ADuM447x的隔离寿命由施加在隔离栅上的电压波形决定。*iCoupler*隔离结构度以不同速率衰减，这由波形是否为直流、双极性交流或单极性交流决定。图56、图57和图58显示这些不同隔离电压的波形。

双极性交流电压是最苛刻的环境。在双极性交流条件下的50年工作寿命决定了ADI推荐的最大工作电压。

在直流或者单极性交流电压的情况下，隔离应力显然低得多。此工作模式在能够获得50年工作时间的情况下，允许更高的工作电压。表11中列出的工作电压在维持50年最低工作寿命的前提下，提供了符合直流或者单极性交流电压

情况的工作电压。任何与图57或图58不一致的交叉隔离电压波形都应被认为是双极性交流波形，其峰值电压应限制在表11中列出的50年工作寿命电压以下。

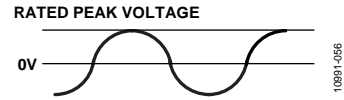


图56. 双极性交流波形

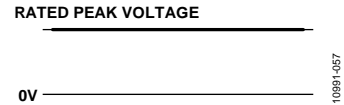
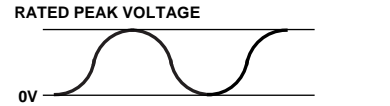


图57. 直流波形

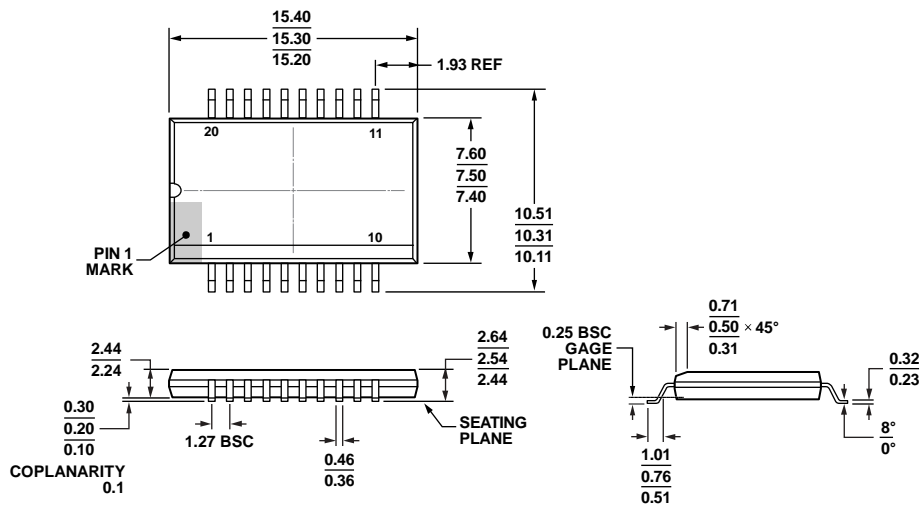


NOTES
 1. THE VOLTAGE IS SHOWN SINUSOIDAL FOR ILLUSTRATION PURPOSES ONLY. IT IS MEANT TO REPRESENT ANY VOLTAGE WAVEFORM VARYING BETWEEN 0 AND SOME LIMITING VALUE. THE LIMITING VALUE CAN BE POSITIVE OR NEGATIVE, BUT THE VOLTAGE CANNOT CROSS 0V.

图58. 单极性交流波形

ADuM4470/ADuM4471/ADuM4472/ADuM4473/ADuM4474

外形尺寸



COMPLIANT TO JEDEC STANDARDS MS-013

图59. 20引脚标准小型封装，具有增强的爬电性能[SOIC_IC]宽体

(RI-20-1)

图示尺寸单位: mm

11-15-2011-A

订购指南

型号 ¹	输入数, V _{DD1} 侧	输入数, V _{ISO} 侧	最大数据速率 (Mbps)	温度范围	封装描述	封装选项	订购数量
ADuM4470ARIZ	4	0	1	-40°C至+105°C	20引脚 SOIC_IC宽体	RI-20-1	
ADuM4470ARIZ-RL	4	0	1	-40°C至+105°C	20引脚 SOIC_IC宽体13"卷带和卷盘	RI-20-1	1,000
ADuM4470CRIZ	4	0	25	-40°C至+105°C	20引脚 SOIC_IC宽体	RI-20-1	
ADuM4470CRIZ-RL	4	0	25	-40°C至+105°C	20引脚 SOIC_IC宽体13"卷带和卷盘	RI-20-1	1,000
ADuM4471ARIZ	3	1	1	-40°C至+105°C	20引脚 SOIC_IC宽体	RI-20-1	
ADuM4471ARIZ-RL	3	1	1	-40°C至+105°C	20引脚 SOIC_IC宽体13"卷带和卷盘	RI-20-1	1,000
ADuM4471CRIZ	3	1	25	-40°C至+105°C	20引脚 SOIC_IC宽体	RI-20-1	
ADuM4471CRIZ-RL	3	1	25	-40°C至+105°C	20引脚 SOIC_IC宽体13"卷带和卷盘	RI-20-1	1,000
ADuM4472ARIZ	2	2	1	-40°C至+105°C	20引脚 SOIC_IC宽体	RI-20-1	
ADuM4472ARIZ-RL	2	2	1	-40°C至+105°C	20引脚 SOIC_IC宽体13"卷带和卷盘	RI-20-1	1,000
ADuM4472CRIZ	2	2	25	-40°C至+105°C	20引脚 SOIC_IC宽体	RI-20-1	
ADuM4472CRIZ-RL	2	2	25	-40°C至+105°C	20引脚 SOIC_IC宽体13"卷带和卷盘	RI-20-1	1,000
ADuM4473ARIZ	1	3	1	-40°C至+105°C	20引脚 SOIC_IC宽体	RI-20-1	
ADuM4473ARIZ-RL	1	3	1	-40°C至+105°C	20引脚 SOIC_IC宽体13"卷带和卷盘	RI-20-1	1,000
ADuM4473CRIZ	1	3	25	-40°C至+105°C	20引脚 SOIC_IC宽体	RI-20-1	
ADuM4473CRIZ-RL	1	3	25	-40°C至+105°C	20引脚 SOIC_IC宽体13"卷带和卷盘	RI-20-1	1,000
ADuM4474ARIZ	0	4	1	-40°C至+105°C	20引脚 SOIC_IC宽体	RI-20-1	
ADuM4474ARIZ-RL	0	4	1	-40°C至+105°C	20引脚 SOIC_IC宽体13"卷带和卷盘	RI-20-1	1,000
ADuM4474CRIZ	0	4	25	-40°C至+105°C	20引脚 SOIC_IC宽体	RI-20-1	
ADuM4474CRIZ-RL	0	4	25	-40°C至+105°C	20引脚 SOIC_IC宽体13"卷带和卷盘	RI-20-1	1,000

¹Z = 符合RoHS标准的器件。

注释

注释