

### 产品特性

#### 模拟输入

支持全球NTSC/PAL/SECAM色彩解调

带自动检测功能

一个10位ADC, 4倍过采样, 适用于CVBS、Y/C和YPbPr

8个模拟视频输入通道, 片内集成抗混叠滤波器

支持全差分、伪差分 and 单端

CVBS视频输入

提供差分视频输入的STB诊断

支持CVBS(复合)、Y/C(S视频)和YPbPr(分量)

视频输入

可在模拟输入间快速切换

自适应对比度增强(ACE)

出色的共模噪声抑制能力

Rovi (Macrovision)复制保护检测

高达4 V的共模输入范围解决方案

垂直消隐间隔(VBI)数据分离器

#### 移动高清链路(MHL)兼容型接收器

支持高带宽数字内容保护(HDCP)

认证与加密

最大像素时钟频率: 75 MHz

支持高达720p/1080i (60 Hz)的HDTV格式

每种像素模式均支持24位

支持HDCP中继器, 最高支持25 KSV

自适应TMDS均衡器

#### 高清多媒体接口(HDMI)兼容型接收器

支持HDCP认证和加密

最大像素时钟频率: 162 MHz, 支持高达1080p的HDTV格式

式以及高达UXGA(1600 × 1200, 60 Hz)的显示分辨率。

支持HDCP中继器, 最高支持25 KSV

集成CEC控制器, 兼容CEC 1.4

自适应TMDS均衡器

5 V检测和热插拔置位

分量视频处理器

任意至任意、3 × 3色彩空间转换(CSC)矩阵

对比度/亮度/色调/饱和度视频调节

用于水平同步(HS)/垂直同步(VS)/数据使能(DE)时序的时序

调节控制

视频静音功能

串行数字音频输出接口

支持HDMI/MHL音频提取

高级静音特性

兼容I<sup>2</sup>S、左对齐和右对齐音频

输出模式

提供8通道TDM输出模式

2个移动工业处理器接口(MIPI)相机串行

接口2 (CSI-2)发送器

4通道发送器, 提供针对HDMI/MHL/SDP/数字输入端口

源的4/2/1通道多路复用选项

用于标清处理器(SDP)源的单通道发送器

8位数字输入/输出端口

一般特性

双线式串行微处理器单元(MPU)接口(兼容I<sup>2</sup>C)

温度等级: -40°C至+85°C

100引脚、9 mm × 9 mm、符合RoHS标准的CSP\_BGA封装

通过汽车应用认证

### 应用

便携式设备

车载信息娱乐系统(音响主机和后座

娱乐系统)

HDMI中继器和视频开关

### 功能框图

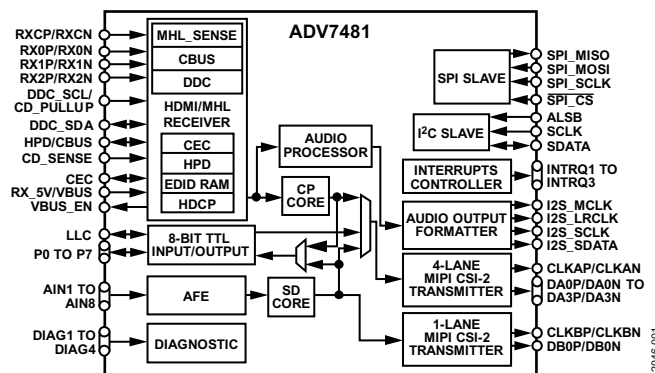


图1.

Rev. 0

#### Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.

Tel: 781.329.4700

©2014 Analog Devices, Inc. All rights reserved.

Technical Support

[www.analog.com](http://www.analog.com)

ADI中文版数据手册是英文版数据手册的译文, 敬请谅解翻译中可能存在的语言组织或翻译错误, ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性, 请参考ADI提供的最新英文版数据手册。

## 目录

特性.....	1	掉电时序.....	17
应用.....	1	工作原理.....	18
功能框图.....	1	组合式HDMI/MHL接收器.....	18
修订历史.....	2	MHL接收器.....	18
概述.....	3	HDMI接收器.....	18
详细功能框图.....	4	分量处理器.....	19
技术规格.....	5	模拟前端.....	19
电气特性.....	5	电池短路诊断.....	19
模拟视频规格.....	7	标清处理器.....	20
MIPI视频输出规格.....	8	8位数字输入/输出端口.....	20
模拟规格.....	8	音频处理.....	21
时序规格.....	9	MIPI CSI-2发送器.....	21
绝对最大额定值.....	13	中断.....	21
热阻.....	13	外形尺寸.....	22
ESD警告.....	13	订购指南.....	22
引脚配置和功能描述.....	14	汽车应用级产品.....	22
电源建议.....	17		
上电时序.....	17		

## 修订历史

2014年6月—修订版0：初始版

## 概述

ADV7481是一款集成式视频解码器和组合式HDMI®/MHL®接收器，针对具有连接能力的音响主机，并且这些音响主机需采用智能手机或其他消费电子设备的有线、未压缩的数字音频/视频链路才能支持流传输，并将基于云的多媒体内容与应用集成至汽车信息娱乐系统中。

ADV7481 MHL 2.1接收器支持的最高像素时钟频率为75 MHz，24位模式下允许高达720p/1080i的分辨率(60 Hz)。ADV7481提供链路控制总线(CBUS)，可处理链路层、转换层、CBUS电气发现以及显示数据通道(DDC)命令。系统处理器发出的MHL边带通道(MSC)命令可通过I2C总线或专用串行外设接口(SPI)总线处理。提供专用中断引脚(INTRQ3)，表示与CBUS有关的事件发生。

ADV7481还集成使能引脚(VBUS\_EN)，可动态使能或禁用电压调节器输出，向MHL源提供5 V电压总线(VBUS)信号。

ADV7481 HDMI接收器支持的最高像素时钟频率为162 MHz，允许高达1080p的HDTV格式，显示分辨率可高达UXGA (1600 × 1200, 60 Hz)。该器件集成消费电子控制(CEC)控制器，支持能力发现和限制(CDC)特性。HDMI输入端口具有专用的5 V检测和热插拔(Hot Plug™)置位引脚。

HDMI/MHL接收器集成一个自适应最小化传输差分信号(TMDS)均衡器，确保接口在长电缆条件下具有鲁棒的工作性能。

ADV7481单个接收器端口可接收HDMI和MHL电气信号。通过CD\_SENSE引脚进行电缆阻抗检测，可实现HDMI和MHL之间的自动检测。

ADV7481集成一个分量处理器(CP)，用于处理来自HDMI/MHL接收器的视频信号。它提供的功能包括：对比度、亮度和饱和度调节，自由运行以及HS/VS/DE时序调节控制。

ADV7481模拟前端(AFE)包含一个高速、10位模数转换器(ADC)，可在输入SDP之前将模拟视频信号数字化。

8个模拟视频输入可接受单端、伪差分 and 全差分复合视频信号以及S视频和YPbPr视频信号，支持较宽范围的消费电子和汽车视频源。

可检测差分输入视频信号的电池短路(STB)事件。通过对输入视频信号进行交流耦合，可提供STB保护。ADV7481与外部电阻分压器搭配，可提供4 V的共模输入范围，能够消除视频线上的大信号、共模瞬变。

自动增益控制(AGC)和箝位恢复电路允许ADV7481模拟视频输入引脚的输入视频信号最高达1.0 V p-p。或者，也可以旁路AGC和箝位复位电路，实现手动设置。

ADV7481的SDP可解码许多复合、S视频和分量格式的模拟基带视频信号。SDP支持全球NTSC、PAL和SECAM标准。

ADV7481具有8位数字输入/输出端口，支持高达720p/1080i的输入和输出视频分辨率，提供8位交错式4:2:2 SDR以及DDR模式。

为实现这些视频输入源与最新一代信息娱乐片上系统(SoC)的无缝接口，ADV7481提供了两个MIPI® CSI-2发送器。该4通道发送器提供4/2/1条数据通道多路复用选项，可输出来自HDMI接收器、MHL接收器、SDP和数字输入端口的视频。单通道发送器仅能输出来自SDP的视频。

ADV7481具有一个灵活的音频输出端口，用于输出从MHL或HDMI流提取的音频数据。HDMI/MHL接收器具有高级音频功能，其中包括静音控制器，用于消除音频输出中的外来音频噪声。此外，可以将ADV7481设置为输出时分多路复用(TDM)串行音频，支持通过单个音频输出接口端口传输八个多路复用串行音频通道。

ADV7481通过双线式串行双向端口(I<sup>2</sup>C兼容型)进行编程。

ADV7481采用先进的CMOS工艺制造，提供9 mm × 9 mm、100引脚CSP\_BGA封装，符合RoHS标准，额定温度范围为-40°C至+85°C。

ADV7481提供汽车级和工业级版本。

## 详细功能框图

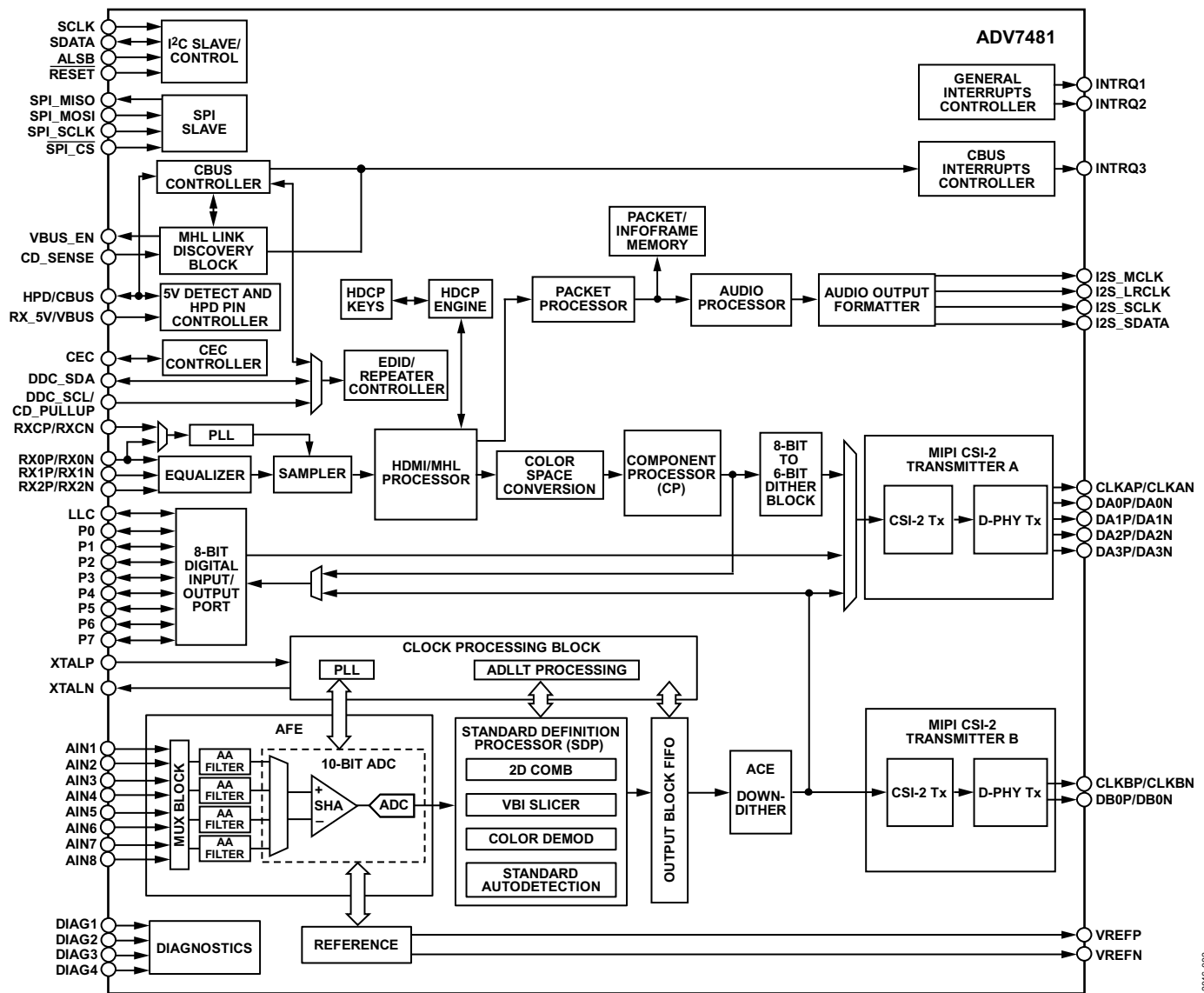


图2.

12046-002

# 规格

## 电气特性

除非另有说明，所有参数均针对额定工作温度范围：AVDD = 1.71 V至1.89 V，DVDD = 1.71 V至1.89 V，PVDD = 1.71 V至1.89 V，MVDD = 1.71 V至1.89 V，CVDD = 1.71 V至1.89 V，DVDDIO = 3.14 V至3.46 V，TVDD = 3.14 V至3.46 V。

表1.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
静态性能						
分辨率(每个ADC)	N				10	位
积分非线性	INL	CVBS模式	2			LSB
差分非线性	DNL	CVBS模式	±0.6			LSB
数字输入 <sup>1</sup>		SCLK, SDATA, RESET, ALSB, SPI_CS, SPI_SCLK, SPI_MOSI, LLC, 和P0至P7				
输入高电压	V <sub>IH</sub>	DVDDIO = 3.14 V至3.46 V	2			V
输入低电压	V <sub>IL</sub>	DVDDIO = 3.14 V至3.46 V			0.8	V
输入漏电流	I <sub>IN</sub>		-10		+10	μA
输入电容 <sup>2</sup>	C <sub>IN</sub>				10	pF
晶振输入						
输入高电压	V <sub>IH</sub>	XTALP	1.2			V
输入低电压	V <sub>IL</sub>	XTALP			0.4	V
数字输出 <sup>1</sup>		LLC, P0 to P7, I2S_MCLK, I2S_SCLK, I2S_LRCLK, I2S_SDATA, SPI_MISO, SDATA, INTRQ1至INTRQ3 (配置为有效时驱动), VBUS_EN				
输出高电压	V <sub>OH</sub>	DVDDIO = 3.14 V至3.46 V, I <sub>SOURCE</sub> = 0.4 mA	2.4			V
输出低电压	V <sub>OL</sub>	DVDDIO = 3.14 V至3.46 V, I <sub>SINK</sub> = 3.2 mA			0.4	V
高阻抗漏电流	I <sub>LEAK</sub>			10		μA
输出电容 <sup>2</sup>	C <sub>OUT</sub>				20	pF
电源要求						
数字电源	DVDD		1.71	1.8	1.89	V
HDMI/MHL端子电源	TVDD		3.14	3.3	3.46	V
HDMI/MHL比较器电源	CVDD		1.71	1.8	1.89	V
PLL电源	PVDD		1.71	1.8	1.89	V
MIPI发送器电源	MVDD		1.71	1.8	1.89	V
数字输入/输出电源 <sup>1</sup>	DVDDIO	工作电压: 3.3 V	3.14	3.3	3.46	V
模拟电源	AVDD		1.71	1.8	1.89	V
功耗 <sup>1, 2, 3, 4</sup>						
数字电源电流	I <sub>DVDD</sub>				279	mA
单端CVBS输入				74.5		mA
全差分 and 伪差分 CVBS输入				74.7		mA
Y/C输入				71.3		mA
YPbPr输入				72.8		mA
HDMI输入				68.1		mA
MHL输入				93.5		mA
8位数字输入				32.5		mA

# ADV7481

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
HDMI/MHL端子电源电流	TVDD				40	mA
单端CVBS输入			0.7			mA
全差分 and 伪差分 CVBS输入			0.7			mA
Y/C输入			0.7			mA
YPbPr输入			0.7			mA
HDMI输入			35			mA
MHL输入			24.4			mA
8位数字输入			0.7			mA
HDMI/MHL比较器电源电流	CVDD				92	mA
单端CVBS输入			0.1			mA
全差分 and 伪差分 CVBS输入			0.1			mA
Y/C输入			0.1			mA
YPbPr输入			0.1			mA
HDMI输入			63.9			mA
MHL输入			55.9			mA
8位数字输入			0.1			mA
PLL电源电流	IPVDD				52	mA
单端CVBS输入			37.5			mA
全差分 and 伪差分 CVBS输入			37.5			mA
Y/C输入			37.7			mA
YPbPr输入			37.7			mA
HDMI输入			29.2			mA
MHL输入			29.3			mA
8位数字输入			27.9			mA
MIPI发送器电源电流	MVDD				77	mA
单端CVBS输入			23.3			mA
全差分 and 伪差分 CVBS输入			23.3			mA
Y/C输入			23.2			mA
YPbPr输入			23.2			mA
HDMI输入			45.7			mA
MHL输入			38.5			mA
8位数字输入			38.1			mA
数字输入/输出电源电流	DVDDIO				78	mA
单端CVBS输入			0.2			mA
全差分 and 伪差分 CVBS输入			0.2			mA
Y/C输入			0.2			mA
YPbPr输入			0.2			mA
HDMI输入			3.6			mA
MHL输入			0.6			mA
8位数字输入			0.2			mA
模拟电源电流	IAVDD				93	mA
单端CVBS输入			51.9			mA
全差分 and 伪差分 CVBS输入			70			mA
Y/C输入			63			mA
YPbPr输入			78.5			mA
HDMI输入			0.1			mA
MHL输入			0.1			mA
8位数字输入			0.1			mA

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
掉电电流 <sup>2,5</sup>						
数字电源	I <sub>DVDD_PD</sub>			0.2		mA
HDMI/MHL端子电源	I <sub>TVDD_PD</sub>			0.4		mA
HDMI/MHL比较器电源	I <sub>CVDD_PD</sub>			0.1		mA
PLL电源	I <sub>PVDD_PD</sub>			0.1		mA
MIPI发送器电源	I <sub>MVDD_PD</sub>			0.1		mA
数字输入/输出电源	I <sub>DVDDIO_PD</sub>			0.2		mA
模拟电源	I <sub>AVDD_PD</sub>			0.1		mA
关断模式下的总功耗				4		mW

<sup>1</sup> 仅当DVDDIO电源处于3.14 V与3.46 V范围之间时，8位数字输入/输出端口才可用。

<sup>2</sup> 通过实验室特性保证。

<sup>3</sup> 典型功耗值与标称电源电压(包括DVDDIO = 3.3 V)、飞利浦测试图案和室温一同记录。

<sup>4</sup> 最大功耗值与最大额定电源电压(包括DVDDIO = 3.46 V)、模拟输入的MoireX视频图案、数字输入的伪随机测试图案和最差情况下的温度一同记录。

<sup>5</sup> 典型掉电功耗值与标称电源电压(包括DVDDIO = 3.3 V)和室温一同记录。

## 模拟视频规格

除非另有说明，所有参数均针对额定工作温度范围：AVDD = 1.71 V至1.89 V，DVDD = 1.71 V至1.89 V，PVDD = 1.71 V至1.89 V，MVDD = 1.71 V至1.89 V，CVDD = 1.71 V至1.89 V，DVDDIO = 3.14 V至3.46 V，TVDD = 3.14 V至3.46 V。

**表2.**

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
非线性规格 <sup>1,2</sup>						
差分相位	DP	CVBS输入(5步调制)		0.9		度
差分增益	DG	CVBS输入(5步调制)		0.5		%
亮度非线性	LNL	CVBS输入(5步)		2.0		%
噪声规格						
信噪比，未加权 <sup>2</sup>	SNR	亮度斜坡		57.1		dB
		亮度平场		58		dB
模拟前端串扰 <sup>3</sup>				60		dB
共模抑制比 <sup>2,4</sup>	CMRR			73		dB
锁定时间规格						
水平锁定范围 <sup>3</sup>			-5		+5	%
垂直锁定范围 <sup>3</sup>			40		70	Hz
副载波锁定范围 <sup>3</sup>	f <sub>sc</sub>			±1.3		kHz
色彩锁定时间 <sup>3</sup>				60		行
同步深度范围 <sup>3</sup>			20		200	%
色同步范围 <sup>3</sup>			5		200	%
快速切换速度 <sup>2,5</sup>				100		ms

<sup>1</sup> 这些规格适用于全部CVBS输入类型，以及单端和差分CVBS输入。

<sup>2</sup> 通过实验室特性保证。

<sup>3</sup> 通过设计保证。

<sup>4</sup> 本电路设计的CMRR严重依赖其输入端的外部电阻匹配。采用0.1%容差电阻、1 V共模电压和10 kHz共模频率进行测量。

<sup>5</sup> ADV7481从一路模拟输入(单端或差分)切换到另一路所需的时间(比如从AIN1切换到AIN2)。

# ADV7481

## MIPI视频输出规格

除非另有说明，所有参数均针对额定工作温度范围：AVDD = 1.71 V至1.89 V，DVDD = 1.71 V至1.89 V，PVDD = 1.71 V至1.89 V，MVDD = 1.71 V至1.89 V，CVDD = 1.71 V至1.89 V，DVDDIO = 3.14 V至3.46 V，TVDD = 3.14 V至3.46 V。

ADV7481 MIPI CSI-2发送器特性符合MIPI D-PHY(版本1.00.00)规格。ADV7481的时钟通道甚至在数据通道进入低功耗(LP)模式时依然保持高速(HS)模式。由于这个原因，时钟通道上某些适合低功耗模式的测量不适用。除非另有说明，所有高速测量均在ADV7481标称1 Gbps输出数据速率下完成。

表3.

参数	符号	最小值	典型值	最大值	单位
单位间隔 <sup>1</sup>	UI	1		12.5	ns
数据通道LP Tx直流规格 <sup>2</sup>					
戴维宁输出					
高电平	V <sub>OH</sub>	1.1	1.2	1.3	V
低电平	V <sub>OL</sub>	-50	0	+50	mV
时钟通道LP Tx直流规格 <sup>2</sup>					
戴维宁输出					
高电平	V <sub>OH</sub>	1.1	1.2	1.3	V
低电平	V <sub>OL</sub>	-50	0	+50	mV
数据通道HS Tx信号要求					
高速差分电压摆幅	V <sub>1</sub>	140	200	270	mV p-p
差分电压失配				10	mV
单端输出高电压				360	mV
静态共模电压电平				150	200
时钟通道HS Tx信号要求					
高速差分电压摆幅	V <sub>2</sub>	140	200	270	mV p-p
差分电压失配				10	mV
单端输出高电压				360	mV
静态共模电压电平				150	200
HS Tx时钟至数据通道时序要求					
数据至时钟压摆		0.35 × UI		0.65 × UI	ns

<sup>1</sup> 通过设计保证。

<sup>2</sup> 这些测量在C<sub>LOAD</sub> = 50 pF下执行。

## 模拟规格

除非另有说明，所有参数均针对额定工作温度范围：AVDD = 1.71 V至1.89 V，DVDD = 1.71 V至1.89 V，PVDD = 1.71 V至1.89 V，MVDD = 1.71 V至1.89 V，CVDD = 1.71 V至1.89 V，DVDDIO = 3.14 V至3.46 V，TVDD = 3.14 V至3.46 V。

表4.

参数	测试条件/注释	最小值	典型值	最大值	单位
箝位电路					
外部箝位电容	设计需要		0.1		μF
大箝位					
源电流		0.32			mA
吸电流		0.32			mA
精箝位					
源电流		7			μA
吸电流	7			μA	



## 时序规格

除非另有说明，所有参数均针对额定工作温度范围：AVDD = 1.71 V至1.89 V，DVDD = 1.71 V至1.89 V，PVDD = 1.71 V至1.89 V，MVDD = 1.71 V至1.89 V，CVDD = 1.71 V至1.89 V，DVDDIO = 3.14 V至3.46 V，TVDD = 3.14 V至3.46 V。

表5.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
时钟和晶振						
标称频率 <sup>1</sup>				28.63636		MHz
频率稳定性 <sup>1</sup>					±50	ppm
输入LLC时钟频率范围 <sup>2,3</sup>		DVDDIO = 3.14 V至3.46 V	13.5		148.5	MHz
输出LLC时钟频率范围 <sup>2,3</sup>		DVDDIO = 3.14 V至3.46 V	13.5		148.5	MHz
SPI_SCLK频率 <sup>3</sup>				10		MHz
I2S_SCLK频率 <sup>3</sup>				12.288		MHz
I2S_MCLK频率 <sup>3</sup>				24.576		MHz
I <sup>2</sup> C端口						
SCLK频率					400	kHz
SCLK最短脉冲宽度(高电平)	t <sub>1</sub>		0.6			μs
SCLK最短脉冲宽度(低电平)	t <sub>2</sub>		1.3			μs
保持时间(起始条件)	t <sub>3</sub>		0.6			μs
建立时间(起始条件)	t <sub>4</sub>		0.6			μs
SDATA建立时间	t <sub>5</sub>		100			ns
SCLK和SDATA上升时间	t <sub>6</sub>				300	ns
SCLK和SDATA下降时间	t <sub>7</sub>				300	ns
建立时间(停止条件)	t <sub>8</sub>			0.6		μs
SPI端口						
从机模式						
$\overline{\text{SPI\_CS}}$ 下降沿到 SPI_SCLK有效沿	t <sub>9</sub>	SPI_SCLK有效沿(上升沿或下降沿) 取决于CPHA和CPOL的值	35			ns
SPI_SCLK有效沿到 $\overline{\text{SPI\_CS}}$ 上升沿	t <sub>10</sub>	SPI_SCLK有效沿(上升沿或下降沿) 取决于CPHA和CPOL的值	35			ns
$\overline{\text{SPI\_CS}}$ 脉冲宽度	t <sub>11</sub>		50			ns
SPI_SCLK高电平时间 <sup>3</sup>	t <sub>12</sub>		45		55	%占空比
SPI_SCLK低电平时间 <sup>3</sup>	t <sub>12</sub>		45		55	%占空比
SPI_MOSI建立时间	t <sub>13</sub>	SPI模式0、SPI模式3	0			ns
SPI_MOSI保持时间	t <sub>14</sub>	SPI模式0、SPI模式3	35			ns
SPI_SCLK下降沿到 SPI_MISO数据起始无效 <sup>3</sup>	t <sub>15</sub>	SPI模式0、SPI模式3			50	ns
SPI_SCLK下降沿到 SPI_MISO数据结束无效 <sup>3</sup>	t <sub>16</sub>	SPI模式0、SPI模式3			50	ns
SPI_MOSI建立时间	t <sub>17</sub>	SPI模式1、SPI模式2	0			ns
SPI_MOSI保持时间	t <sub>18</sub>	SPI模式1、SPI模式2	35			ns
SPI_SCLK上升沿到 SPI_MISO数据起始无效	t <sub>19</sub>	SPI模式1、SPI模式2			35	ns
SPI_SCLK上升沿到 SPI_MISO数据结束无效	t <sub>20</sub>	SPI模式1、SPI模式2			35	ns
RESET特性						
$\overline{\text{RESET}}$ 脉冲宽度 <sup>1</sup>			5			ms

# ADV7481

参数	符号	测试条件/注释	Min	Typ	Max	Unit
8位数字输入端口 <sup>2</sup>		DVDDIO = 3.14 V至3.46 V				
LLC高电平时间 <sup>3</sup>	t <sub>21</sub>		45		55	%占空比
LLC低电平时间 <sup>3</sup>			45		55	%占空比
SDR和DDR模式建立时间	t <sub>22</sub>	数据在上升沿锁存	1			ns
SDR和DDR模式保持时间	t <sub>23</sub>	数据在上升沿锁存	1			ns
DDR模式设置时间	t <sub>24</sub>	数据在下降沿锁存	1			ns
DDR模式保持时间	t <sub>25</sub>	数据在下降沿锁存	1			ns
8位数字输出端口 <sup>2</sup>		DVDDIO = 3.14 V至3.46 V				
LLC高电平时间	t <sub>26</sub>		40		60	%占空比
LLC低电平时间			40		60	%占空比
SDR模式设置时间 <sup>4,5</sup>	t <sub>36</sub>	P0到P7输出引脚, 数据在上升沿锁存	1.98			ns
SDR模式保持时间 <sup>4,5</sup>	t <sub>37</sub>	P0到P7输出引脚, 数据在上升沿锁存	2.50			ns
DDR模式设置时间 <sup>4,5</sup>	t <sub>27</sub>	P0到P7输出引脚, 数据在上升沿锁存	1.66			ns
SDR模式保持时间 <sup>4,5</sup>	t <sub>28</sub>	P0到P7输出引脚, 数据在上升沿锁存	3.52			ns
DDR模式设置时间 <sup>4,5</sup>	t <sub>29</sub>	P0到P7输出引脚, 数据在下降沿锁存	1.71			ns
SDR模式保持时间 <sup>4,5</sup>	t <sub>30</sub>	P0到P7输出引脚, 数据在下降沿锁存	3.17			ns
I <sup>2</sup> S端口, 主机模式						
I2S_SCLK高电平时间	t <sub>31</sub>		45		55	%占空比
I2S_SCLK低电平时间			45		55	%占空比
I2S_LRCLK数据转换时间	t <sub>32</sub>	有效数据结束到I2S_SCLK下降沿			10	ns
	t <sub>33</sub>	I2S_SCLK下降沿到有效数据开始			10	ns
I2S_SDATA数据转换时间	t <sub>34</sub>	有效数据结束到I2S_SCLK下降沿			5	ns
	t <sub>35</sub>	I2S_SCLK下降沿到有效数据开始			5	ns

<sup>1</sup> 设计需要。

<sup>2</sup> 仅当DVDDIO电源介于3.14 V与3.46 V之间时, 8位数字输入/输出端口才可用。

<sup>3</sup> 通过设计保证。

<sup>4</sup> 仅当LLC\_DLL\_PHASE[4:0](IO映射, 寄存器0x0C[4:0])设为00000时, 这些规格才适用。

<sup>5</sup> 通过实验室特性保证。

时序图

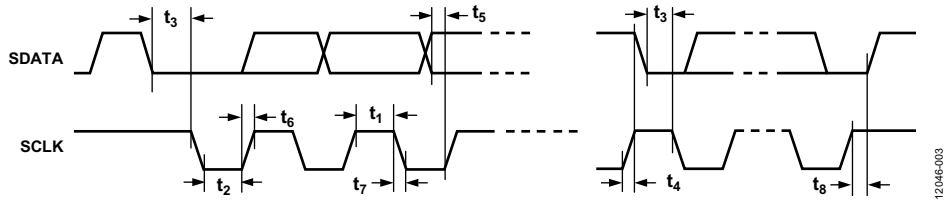


图3. I²C时序

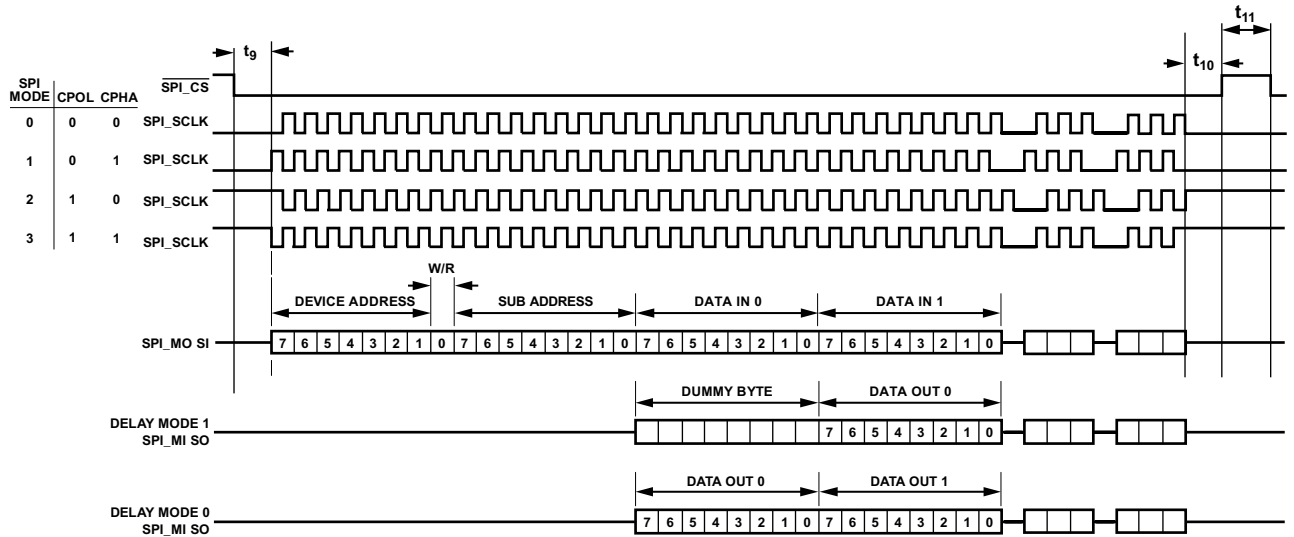


图4. SPI从机时序详图

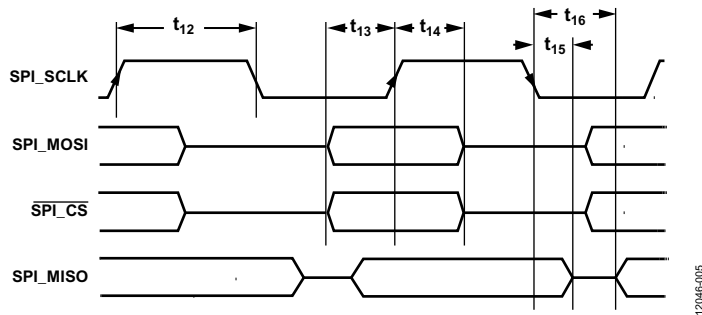


图5. SPI从机模式时序(SPI模式0和SPI模式3)

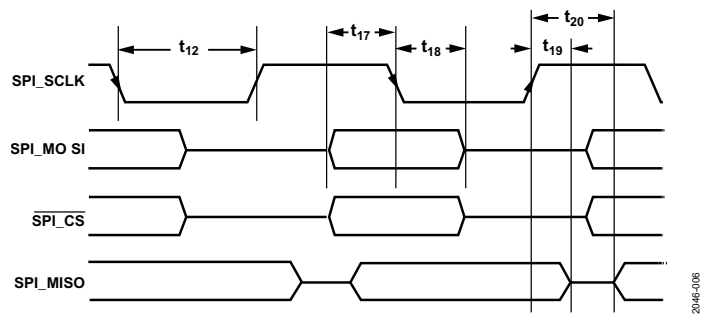


图6. SPI从机模式时序(SPI模式1和SPI模式2)

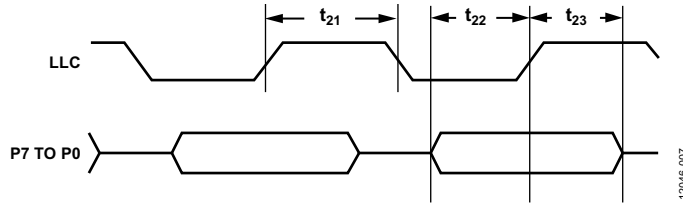


图7. 8位数字像素视频输入，SDR视频数据时序

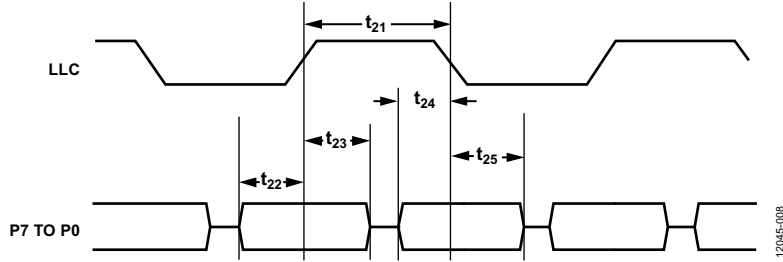


图8. 8位数字像素视频输入，DDR视频数据时序

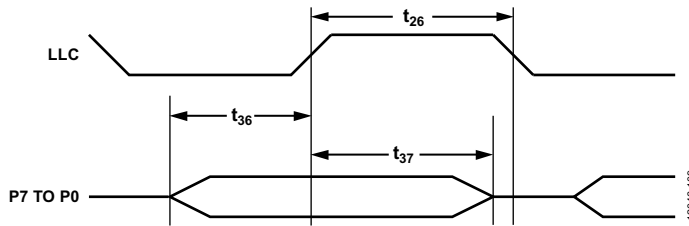


图9. 8位数字像素视频输出，SDR视频数据时序

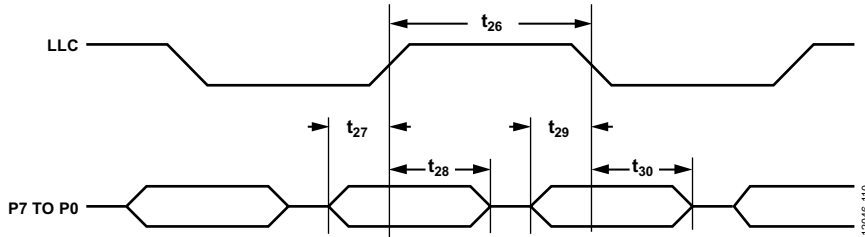


图10. 8位数字像素视频输出，DDR视频数据时序

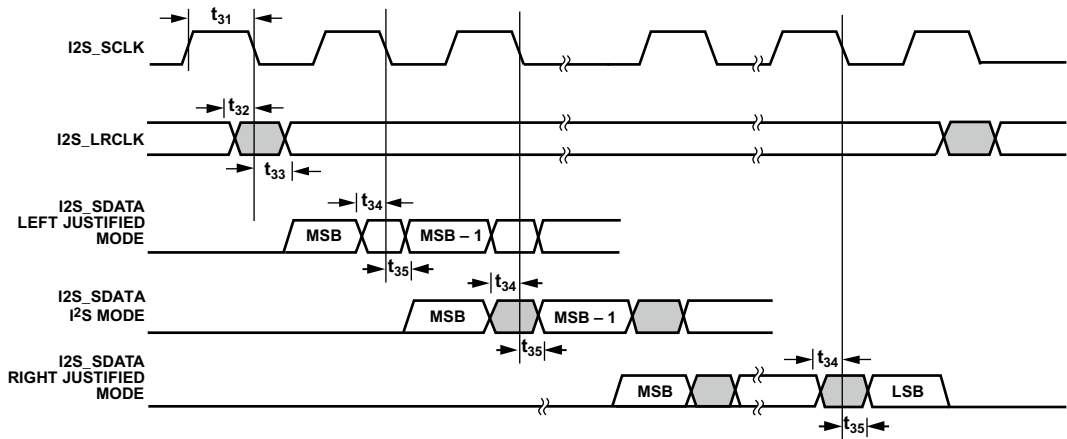


图11. I2S时序

## 绝对最大额定值

表6.

参数	额定值
TVDD、DVDDIO至GND	4 V
AVDD, PVDD, MVDD, DVDD, CVDD至GND	2.2 V
CVDD至DVDD	-0.3 V至+0.3 V
MVDD至DVDD	-0.3 V至+0.3 V
PVDD至DVDD	-0.3 V至+0.3 V
AVDD至DVDD	-0.3 V至+0.3 V
数字输入电压至GND	GND - 0.3 V至DVDDIO + 0.3 V
数字输出电压至GND	GND - 0.3 V至DVDDIO + 0.3 V
模拟输入至GND	-0.3 V至AVDD + 0.3 V
XTALN和XTALP至GND	-0.3 V至PVDD + 0.3 V
HDMI/MHL数字输入电压至GND	-0.3 V至CVDD + 0.3 V
5 V容差输入电压至GND <sup>1,2</sup>	-0.3 V至+5.5 V
最大结温( $T_{JMAX}$ )	125°C
存储温度范围	-65°C至+150°C
红外回流焊(20秒)	260°C

<sup>1</sup> 下列输入为3.3 V输入电压，但均兼容5 V电压：DDC\_SCL/CD\_PULLUP、DDC\_SDA、HPD/CBUS、RX\_5V/VBUS、CD\_SENSE和CEC。

<sup>2</sup> 下列输入为1.8 V输入电压，但均兼容5 V电压：DIAG1、DIAG2、DIAG3和DIAG4。

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

## 热阻

为了降低使用ADV7481时的功耗，请关断器件所有不用的部分。

由于印刷电路板(PCB)金属存在差异，因此PCB导热率并不完全一致，不同PCB的 $\theta_{JA}$ 值可能不同。

最有效的测量解决方案是使用封装表面温度来估算芯片温度，这样可消除与 $\theta_{JA}$ 值相关的变化。

切勿超过125°C最大结温( $T_{Jmax}$ )。下式利用封装的实测表面温度计算结温( $T_J$ )，仅适用于待测器件(DUT)不使用散热器的情况：

$$T_J = T_s + (\Psi_{JT} \times W_{TOTAL})$$

其中：

$T_s$ 是封装表面温度(°C)。

$\Psi_{JT} = 0.81^\circ\text{C}/\text{W}$ (100引脚CSP\_BGA，基于JEDEC标准的2s2p测试板)。

$$W_{TOTAL} = (PVDD \times I_{PVDD}) + (TVDD \times I_{TVDD}) - P_{UpStream} + (CVDD \times I_{CVDD}) + (AVDD \times I_{AVDD}) + (DVDD \times I_{DVDD}) + (DVDDIO \times I_{DVDDIO}) + (MVDD \times I_{MVDD})$$

其中， $P_{UpStream}$ 是上游HDMI或MHL发送器消耗的TVDD功率量。 $P_{UpStream}$ 经估算可知，对于标称HDMI发送器，其数值约为110 mW。 $P_{UpStream}$ 经估算可知，对于标称MHL发送器，其数值约为42.82 mW。

## ESD警告



### ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

## 引脚配置和功能描述

	1	2	3	4	5	6	7	8	9	10	
A	GND	I2S_SDATA	GND	RX2P	RX1P	RX0P	RXCP	DDC_SCL/CD_PULLUP	VBUS_EN	GND	A
B	MVDD	I2S_SCLK	CVDD	RX2N	RX1N	RX0N	RXCN	DDC_SDA	HPD/CBUS	GND	B
C	CLKAN	CLKAP	I2S_LRCLK	I2S_MCLK	CD_SENSE	TVDD	CEC	RX_5V/VBUS	AIN7	AIN8	C
D	DA0N	DA0P	INTRQ3	DVDD	GND	GND	GND	DIAG4	AIN5	AIN6	D
E	DA1N	DA1P	INTRQ2	GND	GND	GND	AVDD	DIAG3	AIN3	AIN4	E
F	DA2N	DA2P	INTRQ1	GND	GND	GND	GND	VREFN	AIN1	AIN2	F
G	DA3N	DA3P	TEST	DVDD	GND	GND	GND	VREFP	DIAG1	DIAG2	G
H	DB0N	DB0P	DVDDIO	P1	P4	SPI_MOSI	SPI_CS	RESET	PVDD	GND	H
J	CLKBN	CLKBP	MVDD	P2	P5	P7	SPI_MISO	SCLK	XTALN	XTALP	J
K	GND	MVDD	P0	P3	P6	LLC	SPI_SCLK	SDATA	ALSB	GND	K
	1	2	3	4	5	6	7	8	9	10	

图12. 引脚配置

表7. 引脚功能描述

引脚编号	引脚名称	类型	说明
A1	GND	地	地。
A2	I2S_SDATA	输出	I2S音频输出。
A3	GND	地	地。
A4	RX2P	HDMI	HDMI数字输入通道2。
A5	RX1P	HDMI	HDMI数字输入通道1。
A6	RX0P	HDMI/MHL	HDMI数字输入通道0或MHL正输入。
A7	RXCP	HDMI	HDMI输入时钟。
A8	DDC_SCL/CD_PULLUP	HDMI/MHL	HDCP从机串行时钟或MHL电缆检测上拉电阻。
A9	VBUS_EN	MHL	使能控制信号，用于稳压器，提供5 V VBUS电源。
A10	GND	地	地。
B1	MVDD	电源	MIPI电源电压(1.8 V)。
B2	I2S_SCLK	输出	音频串行时钟。
B3	CVDD	电源	HDMI/MHL比较器电源电压(1.8 V)。这是HDMI/MHL敏感模拟电路的电源。此电源上的模块包括TMDS PLL和均衡器。
B4	RX2N	HDMI	HDMI数字输入通道2 (-)。
B5	RX1N	HDMI	HDMI数字输入通道1 (-)。
B6	RX0N	HDMI/MHL	HDMI数字输入通道0 (-)或MHL负输入。
B7	RXCN	HDMI	HDMI输入时钟(-)。
B8	DDC_SDA	HDMI	HDCP从机串行数据。
B9	HPD/CBUS	HDMI/MHL	HDMI热插拔置位或MHL CBUS。
B10	GND	地	地。

引脚编号	引脚名称	类型	说明
C1	CLKAN	输出	MIPI发送器A负输出时钟。
C2	CLKAP	输出	MIPI发送器A正输出时钟。
C3	I2S_LRCLK	输出	音频左/右时钟。
C4	I2S_MCLK	输出	音频主机时钟输出。
C5	CD_SENSE	MHL	MHL电缆检测感测输入。
C6	TVDD	电源	HDMI/MHL端子电源电压(3.3 V)。
C7	CEC	HDMI	CEC通道。
C8	RX_5V/VBUS	HDMI/MHL	HDMI 5 V检测或MHL VBUS。典型值为100 kΩ的接地下拉大电阻必须连接此引脚。
C9	AIN7	输入	模拟视频输入通道。
C10	AIN8	输入	模拟视频输入通道。
D1	DA0N	输出	MIPI发送器A负数据输出。
D2	DA0P	输出	MIPI发送器A正数据输出。
D3	INTRQ3	输出	中断请求输出。
D4	DVDD	电源	数字电源电压(1.8 V)。
D5	GND	地	地。
D6	GND	地	地。
D7	GND	地	地。
D8	DIAG4	输入	模拟视频诊断输入。此输入兼容5 V。
D9	AIN5	输入	模拟视频输入通道。
D10	AIN6	输入	模拟视频输入通道。
E1	DA1N	输出	MIPI发送器A负数据输出。
E2	DA1P	输出	MIPI发送器A正数据输出。
E3	INTRQ2	输出	中断请求输出。
E4	GND	地	地。
E5	GND	地	地。
E6	GND	地	地。
E7	AVDD	电源	模拟电源电压(1.8 V)。
E8	DIAG3	输入	模拟视频诊断输入。此输入兼容5 V。
E9	AIN3	输入	模拟视频输入通道。
E10	AIN4	输入	模拟视频输入通道。
F1	DA2N	输出	MIPI发送器A负数据输出。
F2	DA2P	输出	MIPI发送器A正数据输出。
F3	INTRQ1	输出	中断请求输出。
F4	GND	地	地。
F5	GND	地	地。
F6	GND	地	地。
F7	GND	地	地。
F8	VREFN	输出	内部基准电压输出。
F9	AIN1	输入	模拟视频输入通道。
F10	AIN2	输入	模拟视频输入通道。
G1	DA3N	输出	MIPI发送器A负数据输出。
G2	DA3P	输出	MIPI发送器A正数据输出。
G3	TEST	其他	不连接。该引脚必须保持断开。
G4	DVDD	电源	数字电源电压(1.8 V)。
G5	GND	地	地。
G6	GND	地	地。
G7	GND	地	地。
G8	VREFP	输出	内部基准电压输出。
G9	DIAG1	输入	模拟视频诊断输入。此输入兼容5 V。
G10	DIAG2	输入	模拟视频诊断输入。此输入兼容5 V。

# ADV7481

引脚编号	引脚名称	类型	说明
H1	DB0N	输出	MIPI发送器B负数据输出。
H2	DB0P	输出	MIPI发送器B正数据输出。
H3	DVDDIO	电源	数字输入/输出电源电压(3.3 V)。
H4	P1	输入/输出	视频像素输入/输出端口。
H5	P4	输入/输出	视频像素输入/输出端口。
H6	SPI_MOSI	输入	SPI从机数据输入。
H7	SPI_CS	输入	SPI从机片选输入。
H8	RESET	输入	系统复位输入，低电平有效。复位芯片需要最短5 ms的低电平复位脉冲。
H9	PVDD	电源	PLL电源电压(1.8 V)。
H10	GND	地	地。
J1	CLKBN	输出	MIPI发送器B负输出时钟。
J2	CLKBP	输出	MIPI发送器B正输出时钟。
J3	MVDD	电源	MIPI电源电压(1.8 V)。
J4	P2	输入/输出	视频像素输入/输出端口。
J5	P5	输入/输出	视频像素输入/输出端口。
J6	P7	输入/输出	视频像素输入/输出端口。
J7	SPI_MISO	输出	SPI从机数据输出。
J8	SCLK	输入	I <sup>2</sup> C端口串行时钟输入。
J9	XTALN	输出	晶体谐振器输出。此引脚必须连接28.63636 MHz晶振；如果使用外部1.8 V、28.63636 MHz时钟振荡器，则此引脚应保持不连接状态。晶振模式下，晶振必须为基频晶体。
J10	XTALP	输入	晶振输入或外部时钟输入。此引脚必须连接28.63636 MHz晶振；如果使用时钟振荡器，则此引脚应连接外部1.8 V、28.63636 MHz时钟振荡器。晶振模式下，晶振必须为基频晶体。
K1	GND	地	地。
K2	MVDD	电源	MIPI电源电压(1.8 V)。
K3	P0	输入/输出	视频像素输入/输出端口。
K4	P3	输入/输出	视频像素输入/输出端口。
K5	P6	输入/输出	视频像素输入/输出端口。
K6	LLC	输入/输出	行锁定时钟。像素数据的输入/输出时钟。
K7	SPI_SCLK	输入	SPI从机时钟输入。
K8	SDATA	输入/输出	I <sup>2</sup> C端口串行数据输入/输出。
K9	ALSB	输入	I <sup>2</sup> C主地址选择引脚。此引脚选择器件的I <sup>2</sup> C主地址(IO映射I <sup>2</sup> C地址)。ALSB设为逻辑0时，IO映射I <sup>2</sup> C写地址为0xE0；ALSB设为逻辑1时，IO映射I <sup>2</sup> C写地址为0xE2。
K10	GND	地	地。



## 电源建议

### 上电时序

上电期间，无论何时都应遵循绝对最大额定值(见表6)。

ADV7481上电时序如下所示：

1. 置位 $\overline{\text{RESET}}$ (拉低引脚)。
2. 3.3 V电源上电( $D_{\text{VDDIO}}$ 和 $T_{\text{VDD}}$ )。这些电源必须同时上电。
3. 1.8 V电源上电( $D_{\text{VDD}}$ 、 $C_{\text{VDD}}$ 、 $P_{\text{VDD}}$ 、 $M_{\text{VDD}}$ 和 $A_{\text{VDD}}$ )。这些电源必须同时上电。
4. 所有电源完全上电后5 ms， $\overline{\text{RESET}}$ 可解除置位(拉高)。
5. 待所有电源和 $\overline{\text{RESET}}$ 引脚都完成上电并稳定后，等待额外5 ms时间，然后与ADV7481进行I<sup>2</sup>C通信。

### 掉电时序

只要较高额定电源电压(比如 $D_{\text{VDDIO}}$ )不低于较低的额定电源电压(比如 $D_{\text{VDD}}$ )，并且满足绝对最大额定值规格，ADV7481电源就可以同时解除置位。

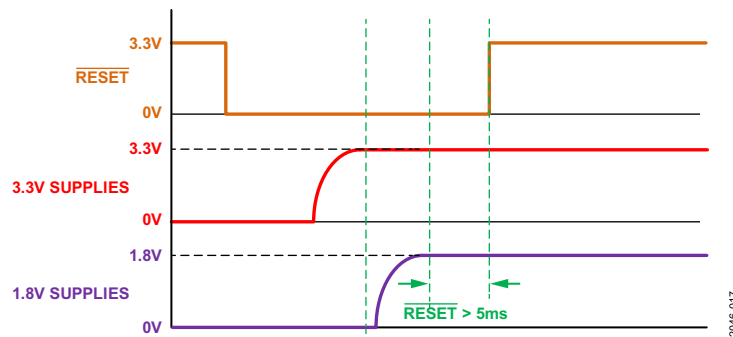


图13. 电源上电时序

## 工作原理

### 组合式HDMI/MHL接收器

ADV7481具有组合式HDMI/MHL接收器。该单个接收器端口同时支持HDMI和MHL电气信号。通过CD\_SENSE引脚进行电缆阻抗检测，可实现HDMI和MHL之间的自动检测。

ADV7481的MHL和HDMI接口能够按照HDCP 1.4协议的规定，对视频接收器进行身份验证，在接收器端解密编码数据，以及在传输期间更新身份验证信息。

通过片内512字节EDID RAM提供针对双通道扩展显示识别数据(EDID)的支持。EDID RAM必须在上电时编程。可将其配置为两个256字节EDID以执行双模运算(一个256字节EDID用于HDMI接收器，另一个256字节EDID用于MHL接收器)，也可配置为单个512字节EDID以执行单模运算。

ADV7481集成同步再生模块，用于数据使能(DE)信号的再生(基于显示视频格式的测量)和水平/垂直同步信号的滤波，以防止产生毛刺。

组合式HDMI/MHL接收器还支持TMDS减少误差编码和4位(TERC4)误差检测，用于检测遭破坏的HDMI或MHL数据包。

### MHL接收器

MHL接收器支持范围从480i到720p/1080i的视频格式，以及从VGA(640 × 480, 60 Hz)到XGA(1024 × 768, 60 Hz)的显示分辨率。

MHL接收器支持针对MHL数据信号的可编程均衡，能够补偿MHL布线固有的高频损耗，特别是当电缆较长且频率较高时。接收器能为最长2米的电缆提供均衡处理，实现鲁棒的接收性能。

MHL接收器包括下列引脚：

- RX0N和RX0P。MHL模式下，该差分对接收作为差分信号传送的数据，以及作为共模信号传送的时钟。
- HPD/CBUS。MHL模式下，该引脚用于CBUS通信。
- VBUS\_EN。该引脚为外部源提供使能信号；外部源向VBUS上的MHL源提供5 V电源电压。
- RX\_5V/VBUS。MHL模式下，此引脚作为输入使用，监控外部源提供的VBUS信号；该外部源由VBUS\_EN使能。
- CD\_SENSE。该引脚检测向HDMI/MHL接收器提供的信号是HDMI信号还是MHL信号。高电平表示MHL，低电平表示HDMI。

系统处理器发出的MSC命令可通过I<sup>2</sup>C总线或专用SPI总线处理。提供专用中断引脚(INTRQ3)，表示与CBUS有关的事件发生。

主MHL接收器特性包括：

- 支持高达75 MHz的像素时钟(24位模式)，允许支持高达720p/1080i的视频格式以及高达XGA的显示分辨率(RGB、YCbCr 4:4:4或YCbCr 4:2:2模式)。
- 集成式完全自适应均衡器支持最长2米电缆。
- 支持HDCP 1.4
- 内部储存HDCP密钥。
- 支持HDCP中继器，最高支持25密钥选择矢量(KSV)。
- 支持脉冲码调制(PCM)音频数据包。
- 支持高达48 kHz的8通道TDM输出数据速率。
- 支持中继器。
- 提供内部EDID RAM(单模512字节，双模256字节)。
- 支持64字节暂存寄存器。

### HDMI接收器

HDMI接收器支持范围从480i到1080p的视频格式，以及从VGA(640 × 480, 60 Hz)到UXGA(1600 × 1200, 60 Hz)的显示分辨率。

HDMI接收器支持针对HDMI数据信号的可编程均衡，能够补偿HDMI和DVI布线固有的高频损耗，特别是当电缆较长且频率较高时。接收器能为最长30米的电缆提供均衡处理，实现鲁棒的接收性能。

主HDMI接收器特性包括：

- TMDS时钟频率最大值：162.0 MHz(24 BPP UXGA)。
- 集成式完全自适应均衡器支持最长30米电缆。
- 支持HDCP 1.4。
- 内部储存HDCP密钥。
- 支持HDCP中继器，最高支持25密钥选择矢量(KSV)。
- 支持PCM音频数据包。
- 支持高达48 kHz的8通道TDM输出数据速率。
- 支持中继器。
- 提供内部EDID RAM(单模512字节，双模256字节)。
- 热插拔置位输出引脚(HPD/CBUS)。
- CEC控制器。

## 分量处理器

ADV7481集成任意至任意 $3 \times 3$  CSC矩阵。CSC模块位于CP部分前面的处理路径上。CSC支持YCbCr转RGB和RGB转YCbCr。利用色彩空间转换器可以实施色彩空间的许多其他标准。

CP特性包括：

- 支持HDMI/MHL接收器所支持的全部视频模式，包括：525i、625i、525p、625p、1080i、1080p，以及从VGA(640 × 480, 60 Hz)到UXGA(1600 × 1200, 60 Hz)的显示分辨率。
- 手动调整，包括增益(对比度)、失调(亮度)、色调和饱和度调整。
- 无视频输入时，自由输出模式提供稳定的时序。
- 用于HS/VS/DE时序的时序调节控制。

## 模拟前端

ADV7481 AFE包含一个高速、10位ADC，可在输入SDP之前将模拟视频信号数字化。AFE针对ADC使用差分通道，以确保混合信号应用具备高性能，同时使差分CVBS直接与ADV7481相连。

AFE最多可连接8个模拟输入。前端还包括一个8通道输入多路复用器，支持单端CVBS(最多8个)、伪差分或全差分CVBS(最多4个)、Y/C(最多4个)和YPbPr(最多2个)模拟输入的不同配置。

ADC前置电流钳位电路，确保视频信号始终在转换器的处理范围之内。每个模拟输入通道之前需要连接一个电阻分压器网络，确保输入信号保持在ADC范围内。图14显示单端输入的典型分压器网络，图15显示伪差分输入的典型分压器网络，图16显示全差分输入的典型分压器网络。在全差分CVBS输入模式下，选择图16所示的电阻分压器可提供高达4 V共模范围。ADV7481的数字精密钳位电路对视频信号执行精密钳位。

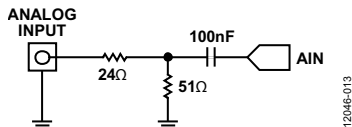


图14. 典型单端输入分压器网络

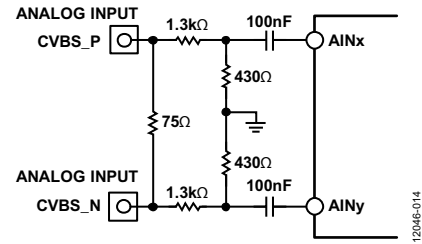


图15. 典型伪差分输入电阻分压器网络

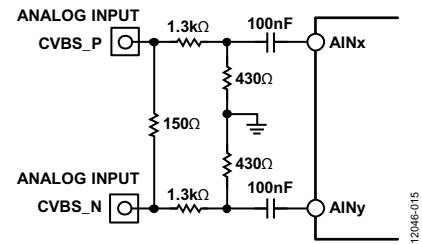


图16. 典型全差分输入电阻分压器网络

该ADC具有三种时钟速率，允许每通道4倍过采样，支持CVBS模式、Y/C模式和YPbPr模式。

ADV7481的全差分AFE固有小信号和大信号噪声抑制能力，可增强电磁干扰(EMI)保护性能，以及吸收接地反弹的能力。支持真差分 and 伪差分信号。

主AFE特性包括：

- 一个172 MHz、10位ADC，支持真8位视频解码。
- 8通道模拟输入多路复用器支持多个视频源连接，而无需外部多路复用器。
- 电流钳位控制环路可确保消除输入SDP的视频信号中的所有直流失调。
- 所有差分输入均提供诊断能力。
- 支持4 V共模输入范围。
- 支持高达1 V p-p的模拟输入信号。
- 支持单端、伪差分 and 全差分输入。

## 电池短路诊断

在差分模式下，ADV7481采用交流耦合电容提供针对STB事件的保护(见图15和图16)。输入网络电阻经调节，可降低STB事件期间的电流，从而保护电阻免受损坏。注意，输入网络电阻和交流耦合电容必须选择那些额定值保证能够耐受高压STB事件的产品。

ADV7481的四个诊断输入为所有差分输入提供诊断能力。ADV7481能在正复合或负复合输入端检测STB事件，并触发中断。75 Ω(伪差分)或150 Ω(全差分)并联端接电阻支持一个DIAGx引脚，可检测各输入端的STB事件，因为电阻上存在最小压降。

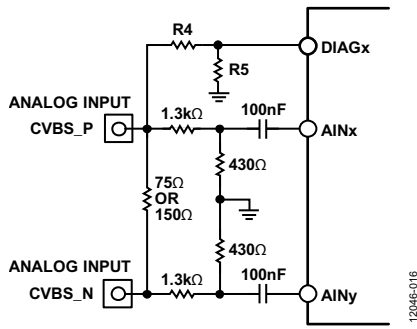


图17. 差分输入的诊断连接

电阻R4和R5对输入连接器上的电压进行分压处理，保护DIAGx引脚免受STB事件影响。DIAGx引脚电路将该电压与可编程基准电压进行比较，称为诊断限幅电平。超过诊断限幅电平时，会发生STB事件。

R4和R5经调节后支持使用低成本、小尺寸电阻，可耐受STB事件。

使用下列等式，为选定的诊断限幅电平找到STB电压。

$$V_{STB\_TRIGGER} = \frac{R5 + R4}{R5} \times DIAGNOSTIC\_SLICE\_LEVEL$$

其中：

$V_{STB\_TRIGGER}$ 是在ADV7481上触发STB中断所需的输入连接器最小电压。DIAGNOSTIC\_SLICE\_LEVEL是可编程基准电压。

例如，若诊断限幅电平设为1.125V，且R4=9.1kΩ、R5=1kΩ，则输入连接器触发STB中断所需的最小电压约为11.4V。

当DIAGx引脚电压超过诊断限幅电平电压时，触发硬件中断，并由其中一个中断引脚指示。回读寄存器指定发生STB事件的输入。

## 标清处理器

ADV7481可解码复合(单端和差分)、S视频和分量格式的许多基带视频信号。视频处理器支持的视频标准包括：

- PAL B、PAL D、PAL G、PAL H、PAL I、PAL M、PAL N、PAL Nc和PAL 60
- NTSC J、NTSC M和NTSC 4.43
- SECAM B、SECAM D、SECAM G、SECAM K和SECAM L

ADV7481可自动检测视频标准，并进行相应处理。

ADV7481具有一个5线式自适应2D梳状滤波器，可在解码复合视频信号时提供出色的色度和亮度分离。

这种自适应滤波器根据视频标准和信号质量自动调整处理模式，无需用户干预。ADV7481还提供视频用户控制，如亮度、对比度、饱和度和色调。

ADV7481采用自适应数字线路长度跟踪(ADLLT™)专利算法实现，可跟踪VCR等视频源的视频线路长度变化。ADLLT使ADV7481能够跟踪和解码质量不佳的视频源，如VCR以及调谐器输出、VCD播放器和便携式摄像机的高噪声源等。ADV7481集成色度瞬态改善(CTI)处理器，能够提高色度转换的边沿速率，从而锐化垂直转换。

ADV7481的ACE可提供更佳的视觉细节，其算法会自动调整对比度水平，增强图像细节。ACE可根据图片内容增加图像对比度。通常，这样可让亮区变得更亮，暗区变得更暗。然而，ADV7481 ACE功能还能够在不明显影响图像亮区的情况下提高暗区的对比度。该特性在汽车应用中特别有用，因为在这类应用中，分辨阴影区域的物体很重要。

向下扰动将ADV7481的输出从8位转换为6位，方便进行标准LCD面板设计。

SDP可处理各种VBI数据服务，如字幕信息(CCAP)、宽屏幕信令(WSS)和版权生成管理系统(CGMS)。

ADV7481完全兼容Rovi® (Macrovision®)；检测电路可识别并向用户汇报I型、II型和III型保护级。该解码器还能够稳定地支持所有Macrovision信号输入。

## 8位数字输入/输出端口

ADV7481具有8位数字双向端口。同时支持下列格式的输入与输出端口：

- 8位交错式4:2:2 SDR输入/输出，带嵌入式时序码
- 8位交错式4:2:2 DDR输入/输出，带嵌入式时序码

支持的最大输入和输出视频分辨率为720p/1080i(SDR与DDR模式)。

8位数字输入端口上接收的视频可路由至四通道MIPI CSI-2发送器。8位数字输出端口上的输出视频可从SD内核或CP内核路由。

## 音频处理

ADV7481集成音频处理器，可处理HDMI/MHL接收器从MHL或HDMI流中提取的音频信息。它内置一个静音控制器，能检测多种可能导致音频输出中出现外来音频噪声的条件。一旦检测到这些条件，就可以向下调节双通道线性PCM音频信号至静音状态，防止发出咔嚓声或爆音。

音频通过灵活的单个串行数字音频输出端口输出，支持FS兼容型左对齐和右对齐音频输出模式(仅主机模式下)。另外还支持TDM，允许多达8条音频通道以及高达48 kHz采样速率通过单个串行数字音频接口进行发送。

## MIPI CSI-2发送器

ADV7481集成两个MIPI CSI-2发送器：一个四通道发送器(发送器A)和一个单通道发送器(发送器B)。

四通道发送器包含四个差分数据通道(DA0N、DA0P、DA1N、DA1P、DA2N、DA2P、DA3N和DA3P)，以及一个差分时钟通道(CLKAN和CLKAP)。它支持4/2/1条数据通道多路复用选项，可用来发送HDMI/MHL接收器(通过CP处理)、8位数字输入端口或AFE(通过SDP处理)上接收到的视频。

四通道MIPI发送器(发送器A)的主要特性有：

- 支持8位和10位YCbCr 4:2:2视频模式。
- 支持24位RGB 4:4:4 (RGB888)、18位RGB 4:4:4 (RGB666)和16位RGB 4:4:4 (RGB565)视频模式。
- 支持范围从480i到1080p的视频格式，以及范围从VGA到UXGA的显示分辨率(可供选择的多路复用选项、视频模式和视频格式有一定限制)。
- 支持数据通道和时钟通道重映射，为PCB布局提供方便。

单通道发送器由单个差分数据通道(DB0N和DB0P)以及差分时钟通道(CLKBN和CLKBP)组成。它发送AFE上接收的视频(通过SDP处理)。

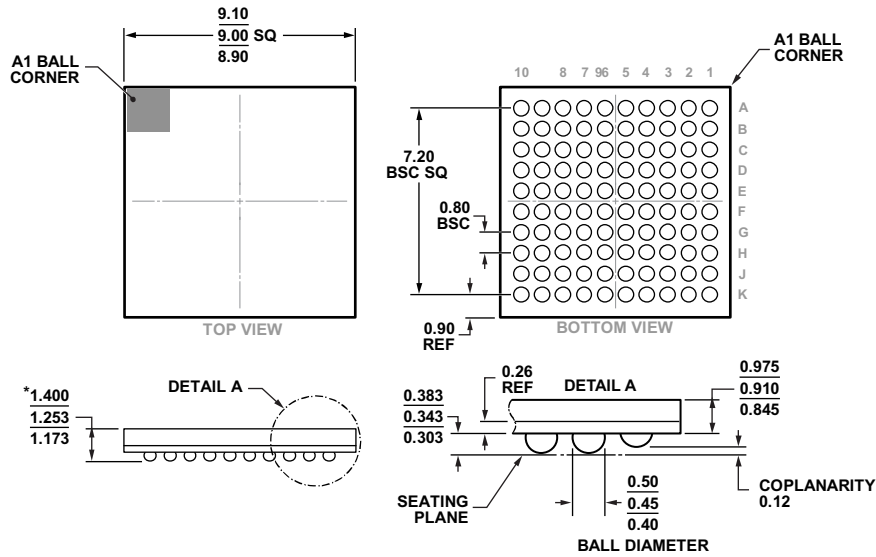
单通道MIPI发送器(发送器B)的主要特性有：

- 支持8位YCbCr 4:2:2视频模式。
- 支持480i和576i视频格式。

## 中断

ADV7481具有三个中断请求引脚。INTRQ1和INTRQ2可根据各种HDMI/MHL接收器(视频和音频相关)、SDP和CP等相关可选事件编程触发中断。INTRQ3专用于MHL CBUS相关事件。

## 外形尺寸



\*COMPLIANT TO JEDEC STANDARDS MO-275-DDAB-1  
WITH THE EXCEPTION TO PACKAGE HEIGHT

08-14-2013-A

图18. 100引脚CSP\_BGA封装  
(BC-100-4)  
尺寸单位: mm

## 订购指南

型号 <sup>1, 2, 3</sup>	温度范围	封装描述	封装选项
ADV7481WBBCZ	-40°C至+85°C	100引脚 CSP_BGA封装	BC-100-4
ADV7481WBBCZ-RL	-40°C至+85°C	100引脚 CSP_BGA封装	BC-100-4

<sup>1</sup> Z = 符合RoHS标准的器件。

<sup>2</sup> W = 通过汽车应用认证。

<sup>3</sup> 此器件利用内部HDCP密钥进行编程。要购买任何带有内部HDCP密钥的器件，客户必须具有HDCP采用者身份(授权要求请咨询Digital Protection, LLC)。

## 汽车应用产品

ADV7481W生产工艺受到严格控制，以满足汽车应用的质量和可靠性要求。请注意，车用型号的技术规格可能不同于商用型号；因此，设计人员应仔细阅读本数据手册的技术规格部分。只有显示为汽车应用级的产品才能用于汽车应用。欲了解特定产品的订购信息并获得这些型号的汽车可靠性报告，请联系当地ADI客户代表。

I<sup>2</sup>C指最初由Philips Semiconductors(现为NXP Semiconductors)开发的一种通信协议。