

产品特性

7个高性能模数转换器(ADC)

信噪比(SNR): 101 dB

动态范围: 10,000:1

宽输入范围: $\pm 1\text{ V}$, 0.707 V rms (满量程)

差分输入

最大通道温度漂移: $\pm 25\text{ ppm}/^\circ\text{C}$ (包括ADC、内部VREF和PGA漂移),

支持集成外部标准元件的0.2类电表

电能质量测量

线路频率: 各相测量一次

过零检测、过零超时

相位角度测量

支持电流互感器(CT)和罗氏线圈(di/dt)传感器

针对电流传感器的多段相位/增益补偿

用于罗氏线圈的数字积分器

灵活的波形缓冲器

能够对波形重采样以确保每个周波正好提供64点, 方便外部谐波分析

事件可触发波形存储

简化数据采集, 方便符合IEC 6100-4-7标准的谐波分析实施

高级计量特性集

总有功功率、无功功率(VAR)、视在功率(VA)、瓦时、乏时和伏安时、基波无功功率和乏时

各相电流和电压有效值 (xIRMS、xVRMS)

支持有功电能标准: IEC 62053-21、IEC 62053-22; EN50470-3;

OIML R46、ANSI C12.20

支持无功电能标准: IEC 62053-23、IEC 62053-4

高速通信端口

10 MHz串行外设接口(SPI)

应用范围

三相电表

电力质量监控

保护器件

概述

ADE9078¹是一款功能完全集成的高精度电能计量器件。支持电流互感器(CT)和罗氏线圈传感器接口, ADE9078支持用户开发3相计量平台, 可实现1级和0.2级高性能电表。

¹ 受美国专利5,952,849号、6,873,065号、7,075,329号、6,262,600号、7,489,526、7,558,080号保护。其他专利正在申请中。

Rev. 0

[Document Feedback](#)

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2016 Analog Devices, Inc. All rights reserved.
[Technical Support](#) www.analog.com

ADI中文版数据手册是英文版数据手册的译文, 敬请谅解翻译中可能存在的语言组织或翻译错误, ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性, 请参考ADI提供的最新英文版数据手册。

功能框图

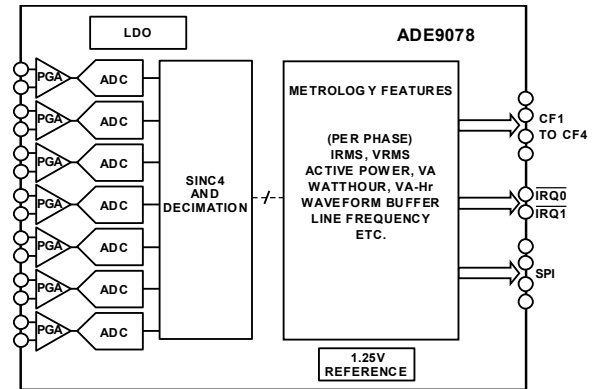


图1.

ADE9078集成7个高性能ADC和1个灵活的DSP内核。集成的高端基准电压源确保在整个温度范围内实现低漂移, 同时每通道总漂移低于 $\pm 25\text{ ppm}/^\circ\text{C}$ (最大值), 且每通道包含可编程增益放大器(PGA)和ADC。

ADE9078提供灵活的波形缓冲器, 它以固定数据速率或基于线路频率而变化的采样速率存储样本, 从而确保每个周波正好提供64点。根据IEC 61000-4-7, 通过这两个选项可在外部处理器中轻松实现符合IEC 61000-4-7标准的谐波分析。

提供两种功率模式以便实现窃电检测: PSM2使用低功耗比较器将电流通道和阈值作比较, 并通过IRQ0和IRQ1输出是否超出设定阈值; 在窃电期间, PSM1可对电流和电压有效值 (xVRMS和xIRMS)、有功功率和视在功率进行快速测量。

ADE9078支持高级和高精度的电能测量, 实现一个平台涵盖各种高端多功能电能表应用, 具有出色的模拟性能。

目录

产品特性	1	逆相序检测	55
应用范围	1	快速入门	56
概述	1	应用信息	57
功能框图	1	非Blondel兼容电表	58
修订历史	3	ADE9078应用于4线Y形配置	58
技术规格	4	ADE9078应用于3线三角形配置	59
时序特性	7	ADE9078应用于非BLONDEL兼容4线Y形配置	60
绝对最大额定值	9	ADE9078应用于非BLONDEL兼容4线三角形配置	60
热阻	9	配置类型小结	61
ESD警告	9	访问片内数据	62
引脚配置和功能描述	10	SPI协议概述	62
典型性能参数	12	SPI写操作	63
总电能线性度与电源和温度的关系	12	SPI读操作	63
带五次谐波的基波电能线性度与电源		SPI突发读操作	63
和温度的关系	13	SPI协议CRC	64
总电能误差与频率的关系	14	其他通信验证寄存器	64
有效值线性度与温度的关系和有效值误差		配置寄存器CRC	65
与频率的关系	15	配置锁定	65
电能线性度可重复性	16	波形缓冲器	66
积分器开启时的总电能和有效值线性度	17	固定数据速率波形	67
积分器开启时的总电能误差与频率的关系	18	固定数据速率波形填充和基于触发的模式	68
测试电路	19	再采样波形	70
术语	20	配置波形缓冲器	70
工作原理	22	通过SPI突发读取波形缓冲器中的采样数据	71
ADC	22	中断/事件	74
晶振/外部时钟	24	中断 ($\overline{\text{IRQ0}}$ 和 $\overline{\text{IRQ1}}$)	74
电源管理	25	EVENT	74
测量 (正常模式)	27	其他寄存器中的状态位	74
测量(PSM1)	45	故障排除	75
测量(PSM2)	54	SPI不工作	75
主要特性	55	从PSM2或PSM3转入PSM0时	
灵活的波形缓冲器和重采样	55	PSM2_CFG寄存器值丢失	75
多点相位/增益校准	55	寄存器信息	76
瞬时电流之和的有效值测量	55	寄存器详解	88
窃电模式	55	外形尺寸	107
功率因数	55	订购指南	107
过零超时检测	55		
线路周期测量	55		
角度测量	55		

修订历史

2016年8月—修订版0：初始版

技术规格

$V_{DD} = 2.7\text{ V}$ 至 3.63 V , $GND = AGND = DGND = 0\text{ V}$, 片内基准电压源, $CLKIN = 12.288\text{ MHz}$ 晶振(XTAL), 最小值和最大值规格对应 T_{MIN} 至 $T_{MAX} = -40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$, 典型值规格对应 $T_A = 25^{\circ}\text{C}$ (典型值)。

表1.¹

参数	最小值	典型值	最大值	单位	测试条件/注释
精度					测量误差 (每相)
总有功电能		0.1		%	5000:1的动态范围, 累计10秒; 仅增益补偿
总无功功率		0.2		%	10,000:1的动态范围, 累计20秒; 仅增益补偿
总视在电能		0.1		%	5000:1的动态范围, 累计10秒; 仅增益补偿
基波无功		0.2		%	10,000:1的动态范围, 累计20秒; 仅增益补偿
IRMS、VRMS		0.1		%	1000:1的动态范围, 累计2秒
有功功率, VAR		0.5		%	5000:1的动态范围, 累计10秒
功率因数(PF)		0.1		%	5000:1的动态范围, 累计2秒
每线路周期64点重采样数据		0.2		%	10,000:1的动态范围, 累计20秒
		0.1		%	在1000:1的动态范围内
		0.5		%	在5000:1的动态范围内
		0.2		%	5000:1的动态范围, 累计1秒
		± 0.001		%	在5000:1的动态范围内
		0.1		%	执行FFT以接收幅度响应; 此误差是基波幅度的最差情况误差, 由再采样算法失真引起; 输入信号是电压通道上的50 Hz基波和电流通道上的带九次谐波的半量程或满量程基波。
		0.3		%	执行FFT以接收幅度响应; 此误差是九次谐波的幅度误差, 由再采样算法失真引起; 输入信号是电流通道上的带九次谐波的半量程或满量程50 Hz基波。
		-72		dB	最高杂散的幅度; 输入信号是电流通道上的半量程或满量程50 Hz基波和九次谐波。
		3		%	执行FFT以接收幅度响应; 此误差是31次谐波的幅度误差, 由再采样算法失真引起; 输入信号是电流通道上的半量程或满量程50 Hz基波和31次谐波。
		-38		dB	最高杂散的幅度; 输入信号是电流通道上的半量程或满量程50 Hz基波和31次谐波。
线路周期测量		0.001		Hz	分辨率 (50 Hz时)
电流至电流、电压至电压和电压至电流角度测量		0.036		度	分辨率 (50 Hz时); 电压和电流为满量程的1/10
PSM1 IRMS		0.2		%	进入PSM1模式后40 ms时实现的精度, 600:1

参数	最小值	典型值	最大值	单位	测试条件/注释
PSM1有功功率		0.2		%	进入PSM1模式后40 ms时实现的精度, 600:1
PSM2峰值电流检测		5		%	进入PSM2模式后120 ms时实现的电流检测阈值精度, 660:1
ADC					
PGA增益设置(GAIN)		1、2或4		V/V	参见ADC部分
差分输入电压范围 ($V_{xP} - V_{xN}$ 、 $I_{xP} - I_{xN}$)	-1/GAIN		+1/GAIN	V	PGA增益设置表示为GAIN 0.707 V rms; $V_{REF} = 1.25$ V时, 此电压对应5300万个码
模拟输入引脚 (V_{xP} 、 V_{xN} 、 I_{xP} 和 I_{xN})上的最大工作电压	-0.6		0.6	V	引脚上的电压相对于地($GND = AGND = DGND = REFGND$), $V_{REF} = 1.25$ V
信噪比(SNR) ² PGA = 1		101		dB	V_{IN} = 满量程/增益; 参见“术语”部分 4 kSPS sinc4 + 无限脉冲响应(IIR)低通滤波器(LPF)输出
		97		dB	16 kSPS sinc4输出
PGA = 4		97		dB	4 kSPS sinc4 + IIR LPF输出
		94		dB	16 kSPS sinc4输出
总谐波失真(THD) ² PGA = 1		-106		dB	参见“术语”部分 4 kSPS sinc4 + IIR LPF输出
		-106		dB	16 kSPS sinc4输出
PGA = 4		-115		dB	4 kSPS sinc4 + IIR LPF输出
		-112		dB	16 kSPS sinc4输出
信纳比(SINAD) ² PGA = 1		100		dB	参见“术语”部分 4 kSPS sinc4 + IIR LPF输出
		96		dB	16 kSPS sinc4输出
PGA = 4		96		dB	4 kSPS sinc4 + IIR LPF输出
		93		dB	16 kSPS sinc4输出
无杂散动态范围(SFDR) ² PGA = 1		110		dB	参见“术语”部分 4 kSPS sinc4 + IIR LPF输出
输出通带(-0.1 dB) Sinc4输出		0.672		kHz	参见“术语”部分 16 kSPS sinc4输出
Sinc4 + IIR LPF输出		0.672		kHz	4 kSPS输出
输出带宽(-3 dB) ² Sinc4输出		3.6325		kHz	参见“术语”部分 16 kSPS sinc4输出
Sinc4 + IIR LPF输出		1.6		kHz	4 kSPS输出
串扰 ² 交流电源抑制比(AC PSRR) ²		-120		dB	参见“术语”部分, 50 Hz和60 Hz时
交流共模抑制比(AC CMRR) ²		-120		dB	参见“术语”部分, 50 Hz和60 Hz时
		-115		dB	100 Hz和120 Hz时
增益误差		±0.3	±1	%	参见“术语”部分
增益漂移 ²		±3		ppm/°C	参见“术语”部分
失调		±0.36	±3.8	mV	参见“术语”部分
失调漂移 ²		0	±6	μV/°C	参见“术语”部分

参数	最小值	典型值	最大值	单位	测试条件/注释
通道漂移 (PGA、ADC、内部基准电压源)		±7	±25	ppm/°C	PGA = 1, 内部V _{REF}
差分输入阻抗(DC)	330 160 80	±7	±25	ppm/°C	PGA = 2, 内部V _{REF}
		±7	±25	ppm/°C	PGA = 4, 内部V _{REF}
				kΩ	参见“术语”部分, PGA = 1
				kΩ	PGA = 2
			kΩ	PGA = 4	
内部基准电压源 基准电压源 温度系数 ²		1.250 ±5	±20	V ppm/°C	标称1.25 V ±1 mV T _A = 25°C, REF引脚 T _A = -40°C至+85°C
外部基准电压源 外部基准输入电压(REF)		1.2, 1.25		V	REFGND必须接GND、AGND和DGND; 优先使用1.25 V外部基准电压源; 本数据手册中提到的满量程值对应于1.25 V基准电压源
平均基准电流		120		μA/V	
晶振					CLKIN = 12.288 MHz ± 30 ppm (参见“晶振/外部时钟”部分)
输入时钟频率	12.165	12.288	12.411	MHz	
CLKIN和CLKOUT的内部电容		4		pF	
CLKIN和CLKOUT之间的内部反馈电阻		2.5		MΩ	
跨导(g _m)		9		mA/V	
外部时钟输入 输入时钟频率	12.165	12.288	12.411	MHz	3.3 V兼容
占空比 ²	45:55	50:50	55:45	%	
CLKIN逻辑输入 输入电压					V _{DD} = 2.7 V至3.63 V V _{DD} = 2.7 V至3.63 V
高电平, V _{INH}	1.2			V	
低电平, V _{INL}			0.5	V	
逻辑输入 PM0、PM1、 $\overline{\text{RESET}}$ 、MOSI、SCLK和 $\overline{\text{SS}}$ 输入电压					V _{DD} = 2.7 V至3.63 V V _{DD} = 2.7 V至3.63 V V _{IN} = 0 V
高电平, V _{INH}	2.4			V	
低电平, V _{INL}			0.8	V	
输入电流, I _{IN}			15	μA	
内部电容, C _{IN}			10	pF	
逻辑输出 MISO、 $\overline{\text{IRQ0}}$ 和 $\overline{\text{IRQ1}}$ 输出电压					V _{DD} = 2.97 V至3.63 V
高电平, V _{OH}	2.4			V	I _{SOURCE} = 4 mA
低电平, V _{OL}			0.8	V	I _{SINK} = 4 mA
内部电容, C _{IN}			10	pF	
CF1、CF2、CF3和CF4 输出电压					V _{DD} = 2.97 V至3.63 V
高电平, V _{OH}	2.4			V	I _{SOURCE} = 8 mA
低电平, V _{OL}			0.8	V	I _{SINK} = 8 mA
内部电容, C _{IN}			10	pF	

参数	最小值	典型值	最大值	单位	测试条件/注释
逻辑输出 MISO、 $\overline{\text{IRQ0}}$ 和 $\overline{\text{IRQ1}}$ 输出电压 高电平, V_{OH} 低电平, V_{OL} CF1、CF2、CF3和CF4 输出电压 高电平, V_{OH} 低电平, V_{OL}	2.4		0.8	V V V V	$V_{DD} = 2.7\text{ V}$ $I_{SOURCE} = 1\text{ mA}$ $I_{SINK} = 4\text{ mA}$ $V_{DD} = 2.7\text{ V}$ $I_{SOURCE} = 3\text{ mA}$ $I_{SINK} = 8\text{ mA}$
低压差稳压器(LDO) AVDD DVDD		1.9 1.7		V V	参见“上电时序”部分
电源 VDD 电源电流(VDD) 省电模式0 (PSM0) 省电模式1 (PSM1) 省电模式2 (PSM2) 省电模式3 (PSM3)	2.7	3.3	3.63	V mA mA mA mA mA mA mA μA nA	额定工作 $V_{DD} = 3.63\text{ V}$ 正常模式, 7个ADC使能 正常模式, 7个ADC使能, 总无功功率计算禁用 正常模式, 7个ADC使能, 波形缓冲器使能 正常模式, 6个ADC使能 30 ms内快速有效值、有功功率和总无功功率测量, 用于窃电检测 电流和阈值相比较, $AVDD = 0\text{ V}$, $DVDD = 0\text{ V}$ 空闲, $AVDD = 0\text{ V}$, $DVDD = 0\text{ V}$

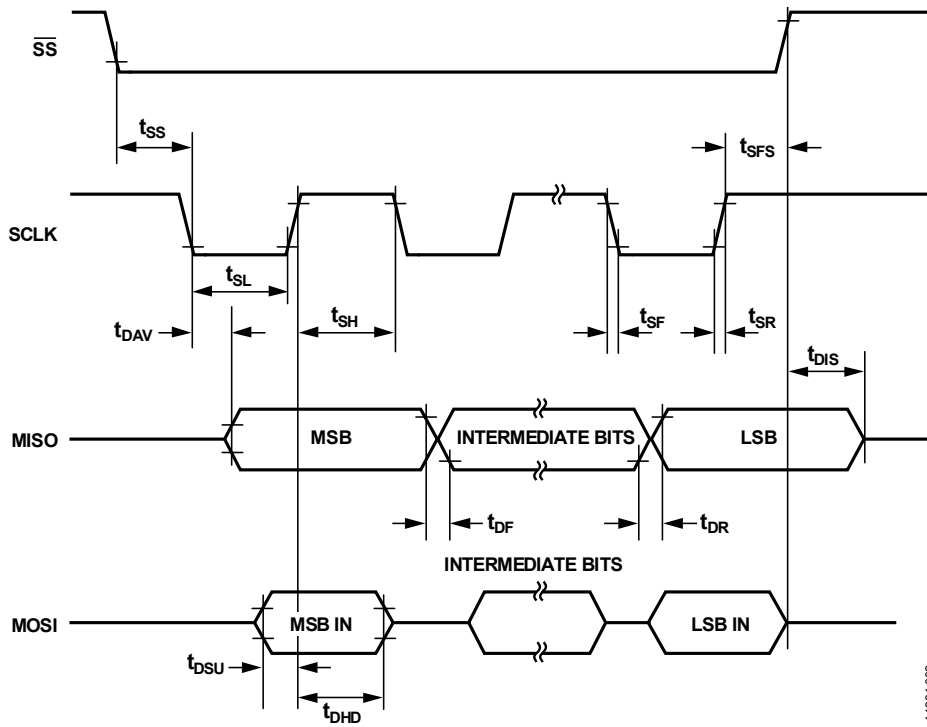
¹ 在整篇数据手册中, 多功能引脚 (如CF3/ZX) 由整个引脚名称或引脚的单个功能表示 (例如CF3即表示仅与此功能相关)。

² 在器件特性测试期间进行的测试。

时序特性

表2.

参数	符号	最小值	典型值	最大值	单位
SS至SCLK边沿	t_{SS}	10			ns
SCLK频率				10	MHz
SCLK低电平脉冲宽度	t_{SL}	40			ns
SCLK高电平脉冲宽度	t_{SH}	40			ns
SCLK边沿之后数据输出有效时间	t_{DAV}			40	ns
SCLK边沿之前数据输入建立时间	t_{DSU}	10			ns
SCLK边沿之后数据输入保持时间	t_{DHD}	10			ns
数据输出下降时间	t_{DF}			10	ns
数据输出上升时间	t_{DR}			10	ns
SCLK下降时间	t_{SF}			10	ns
SCLK上升时间	t_{SR}			10	ns
$\overline{\text{SS}}$ 上升沿之后MISO禁用时间	t_{DIS}			100	ns
SCLK沿之后SS高电平时间	t_{SFS}	0			ns



14331-012

图2. SPI接口时序

绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表3.

参数	额定值
VDD至GND	-0.3 V至+3.96 V
模拟输入电压至GND、IAP、IAN、IBP、IBN、ICP、ICN、VAP、VAN VBP、VBN、VCP、VCN	-1.9 V至+2 V
基准输入电压至REFGND	-0.3 V至+2 V
数字输入电压至GND	-0.3 V至 $V_{DD} + 0.3 \text{ V}$
数字输出电压至GND	-0.3 V至 $V_{DD} + 0.3 \text{ V}$
工作温度	
工业范围	-40°C至+85°C
存储温度范围	-65°C至+150°C
引脚温度（焊接，10秒） ¹	260°C
ESD	
人体模型 ²	4 kV
机器模型 ³	200 V
场感应充电器件模型(FICDM) ⁴	1.25 kV

¹ ADI公司建议RoHS兼容器件焊接使用的回流焊温度曲线应符合JEDEC J-STD-020D.1。欲了解该标准的最新版本，请咨询JEDEC。

² 适用标准：ANSI/ESDA/JEDEC JS-001-2014。

³ 适用标准：JESD22-A115-A（JEDEC ESD机器模型标准）。

⁴ 适用标准JESD22-C101F（JEDEC的ESD FICDM标准）。

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

热阻

热性能与印刷电路板(PCB)设计和工作环境直接相关。

必须慎重对待PCB散热设计。

表4. 热阻

封装类型	θ_{JA}	θ_{JC}	单位
CP-40-7 ¹	27.14	3.13	$^\circ\text{C}/\text{W}$

¹ 测试条件1：结至空气测量使用带4 × 4标准过孔的2S2P JEDEC测试板。结至壳测量使用带4 × 4标准过孔的1S0P JEDEC测试板。参见JEDEC标准JESD51-2。

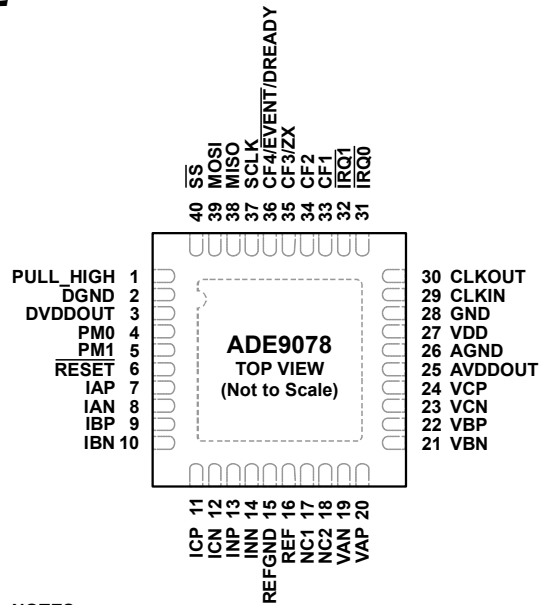
ESD警告



ESD（静电放电）敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES

1. IT IS RECOMMENDED TO TIE THE NC1 AND NC2 PINS TO GROUND.
2. EXPOSED PAD. CREATE A SIMILAR PAD ON THE PRINTED CIRCUIT BOARD (PCB) UNDER THE EXPOSED PAD. SOLDER THE EXPOSED PAD TO THE PAD ON THE PCB TO CONFER MECHANICAL STRENGTH TO THE PACKAGE AND CONNECT ALL GROUNDS (GND, AGND, DGND, AND REFGND) TOGETHER AT THIS POINT.

14331-003

图3. 引脚配置

表5. 引脚功能描述

引脚编号	引脚名称	描述
1	PULL_HIGH	拉高。此引脚连接至VDD。
2	DGND	数字地。此引脚为ADE9078的数字电路提供接地基准。由于ADE9078中的数字回路电流很小，将此引脚连接到整个系统的模拟地层是可以接受的。将所有接地（GND、AGND、DGND和REFGND）连接到同一点。
3	DVDDOUT	数字低压差稳压器(LDO)的1.8 V输出。用一个0.1 μF陶瓷电容和一个4.7 μF陶瓷电容并联将此引脚去耦。
4	PM0	功耗模式引脚0。PM0与PM1一起定义功耗模式。正常工作时，PM0和PM1必须接地（参见“功耗模式”部分）。
5	PM1	功耗模式引脚1。PM1与PM0一起定义功耗模式。正常工作时，PM0和PM1必须接地（参见“功耗模式”部分）。
6	RESET	复位输入，低电平有效。要触发硬件复位，此引脚必须保持低电平至少1 μs。
7, 8	IAP, IAN	模拟输入通道IA。IAP（正）和IAN（负）输入为全差分电压输入，最大差分电平为±1 V。此通道还有一个内部PGA（增益为1、2或4）。
9, 10	IBP, IBN	模拟输入通道IB。IBP（正）和IBN（负）输入为全差分电压输入，最大差分电平为±1 V。此通道还有一个内部PGA（增益为1、2或4）。
11, 12	ICP, ICN	模拟输入通道IC。ICP（正）和ICN（负）输入为全差分电压输入，最大差分电平为±1 V。此通道还有一个内部PGA（增益为1、2或4）。
13, 14	INP, INN	模拟输入通道IN。INP（正）和INN（负）输入为全差分电压输入，最大差分电平为±1 V。此通道还有一个内部PGA（增益为1、2或4）。
15	REFGND	接地基准点，内部基准电压。将所有接地（GND、AGND、DGND和REFGND）连接到同一点。
16	REF	基准电压源。通过REF引脚可以使用片内基准电压。片内基准电压的标称值为1.25 V。也可以在此引脚上连接1.2 V至1.25 V的外部基准电压源。任一情况下，都要用一个0.1 μF电容和一个4.7 μF陶瓷电容并联来将REF去耦到REFGND。复位后，使能片内基准电压源。要将内部基准电压用于外部电路，需要一个缓冲器。本数据手册中提到的满量程值对应于1.25 V基准电压源。
17	NC1	不连接。建议将此引脚接地。
18	NC2	不连接。建议将此引脚接地。

引脚编号	引脚名称	描述
19, 20	VAN, VAP	模拟输入通道VA。VAP（正）和VAN（负）输入为全差分电压输入，最大差分电平为 ± 1 V。此通道还有一个内部PGA（增益为1、2或4）。
21, 22	VBN, VBP	模拟输入通道VB。VBP（正）和VBN（负）输入为全差分电压输入，最大差分电平为 ± 1 V。此通道还有一个内部PGA（增益为1、2或4）。
23, 24	VCN, VCP	模拟输入通道VC。VCP（正）和VCN（负）输入为全差分电压输入，最大差分电平为 ± 1 V。此通道还有一个内部PGA（增益为1、2或4）。
25	AVDDOUT	模拟低压差稳压器(LDO)的1.9 V输出。用一个0.1 μ F陶瓷电容和一个4.7 μ F陶瓷电容并联将AVDDOUT去耦。不要将外部有源电路连接至此引脚。
26	AGND	模拟地基准。将所有接地（GND、AGND、DGND和REFGND）连接到同一点。
27	VDD	电源电压。VDD引脚提供电源电压。用一个0.1 μ F电容和一个10 μ F陶瓷电容并联将VDD去耦到GND。
28	GND	电源接地基准。将所有接地（GND、AGND、DGND和REFGND）连接到同一点。
29	CLKIN	晶振/时钟输入。将一个晶振跨接到CLKIN和CLKOUT来提供时钟源。有关选择合适晶振的详细信息，参见“晶振选择”部分。或者，可以通过此逻辑输入提供外部时钟。
30	CLKOUT	晶振输出。将一个晶振跨接到CLKIN和CLKOUT来提供时钟源。利用CLKOUT驱动外部电路时，应连接外部缓冲器。使用CLKIN上的外部时钟时，CLKOUT保持不连接状态。
31	IRQ0	中断请求输出。此引脚为低电平有效逻辑输出。有关可触发中断的事件信息，参见“中断/事件”部分。
32	IRQ1	中断请求输出。此引脚为低电平有效逻辑输出。有关可触发中断的事件信息，参见“中断/事件”部分。
33	CF1	校准频率(CF)逻辑输出1。CF1、CF2和CF3和CF4输出根据CFMODE寄存器中的CFxSEL位来提供功率信息。可在正常工作和校准时使用这些输出。通过写入CFxDEN寄存器，可以按比例调整满量程输出频率（参见“数字频率转换—CFx输出”部分）。
34	CF2	CF逻辑输出2。此引脚指示CF2。
35	CF3/ZX	CF逻辑输出3/过零。此引脚指示CF3或过零。
36	CF4/EVENT /DREADY	CF逻辑输出4/事件引脚/数据就绪。此引脚指示CF4、事件或新数据已就绪。
37	SCLK	SPI端口的串行时钟输入。所有串行数据传输均与此时钟同步（参见“访问片内数据”部分）。SCLK引脚具有施密特触发输入，可以与光隔离器输出等具有较慢转换时间的时钟源配合使用。
38	MISO	SPI端口的数据输出。
39	MOSI	SPI端口的数据输入。
40	SS EP	SPI端口的从机选择。 裸露焊盘。应在裸露焊盘下方的印刷电路板(PCB)上创建一个相似的焊盘，然后将裸露焊盘焊接到PCB上的焊盘，以将其机械强度赋予封装；所有接地（GND、AGND、DGND和REFGND）都应连接到此点。

典型性能参数

总电能线性度与电源和温度的关系

正弦电压的幅度为满量程的50%且频率为50 Hz；正弦电流的幅度在满量程的100%到满量程的0.005%或0.02%的范围内变化，频率为50 Hz；积分器关闭。

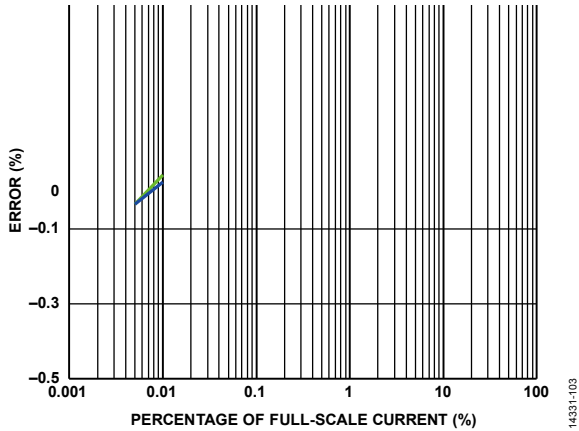


图4. 整个温度范围内的总有功电能误差 (以读数百分比形式表示, PF = 1)

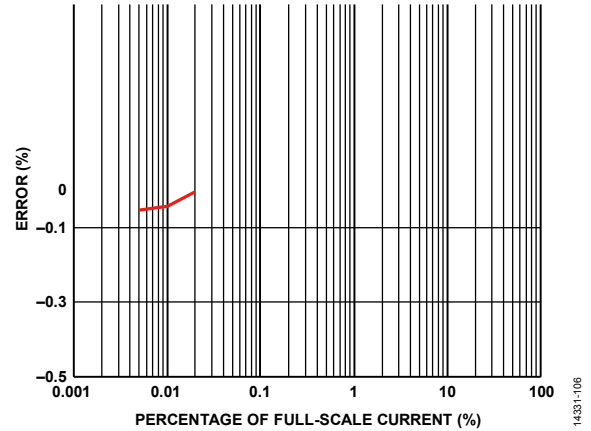


图7. 整个电源电压范围内的总有功电能误差 (以读数百分比形式表示, PF = 1, TA = 25°C)

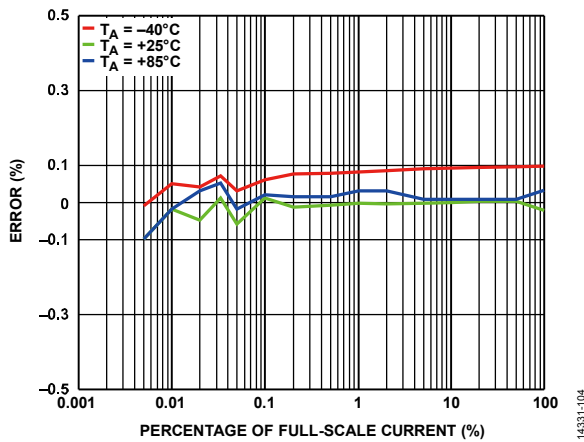


图5. 整个温度范围内的总无功电能误差 (以读数百分比形式表示, PF = 0)

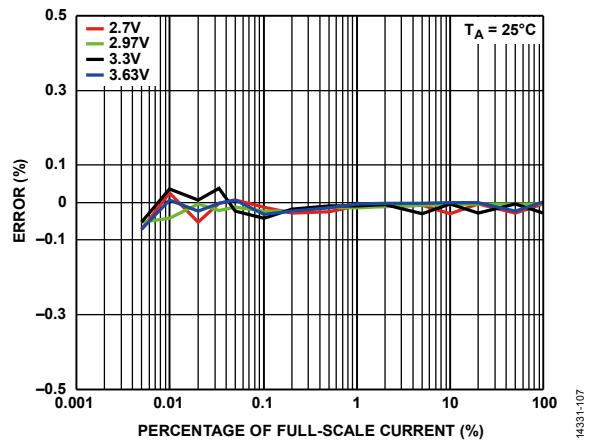


图8. 整个电源电压范围内的总无功电能误差 (以读数百分比形式表示, PF = 0, TA = 25°C)

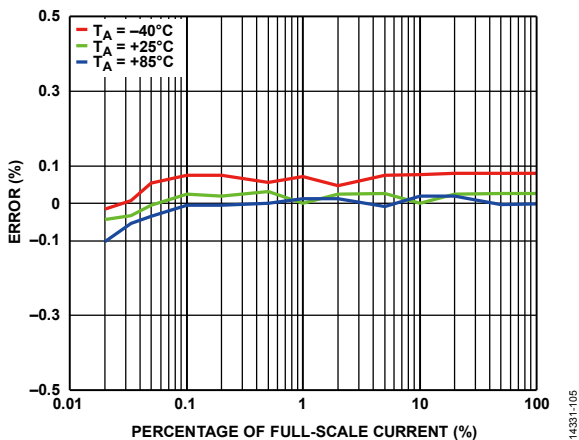


图6. 整个温度范围内的总视在电能误差 (以读数百分比形式表示, PF = 1)

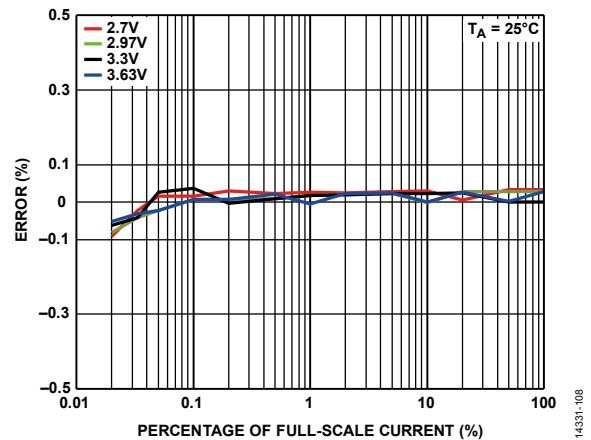


图9. 整个电源电压范围内的总视在电能误差 (以读数百分比形式表示, PF = 1, TA = 25°C)

带五次谐波的基波电能线性度与电源和温度的关系

基波电压成分与五次谐波同相；电流的50 Hz成分的幅度在满量程的100%到满量程的0.005%的范围内变化，五次谐波的幅度恒为基波的40%；积分器关闭。

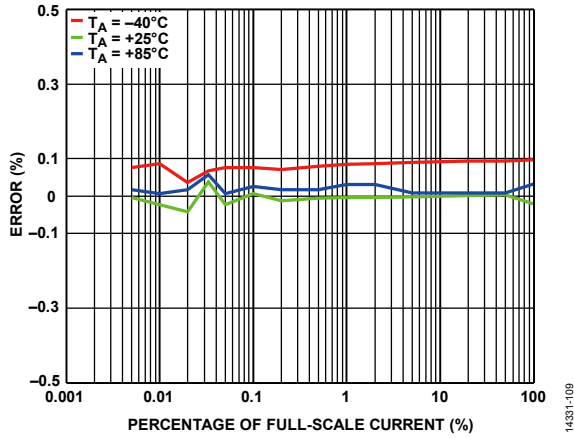


图10. 整个温度范围内的基波无功电能误差
(以读数百分比形式表示, $PF = 0$)

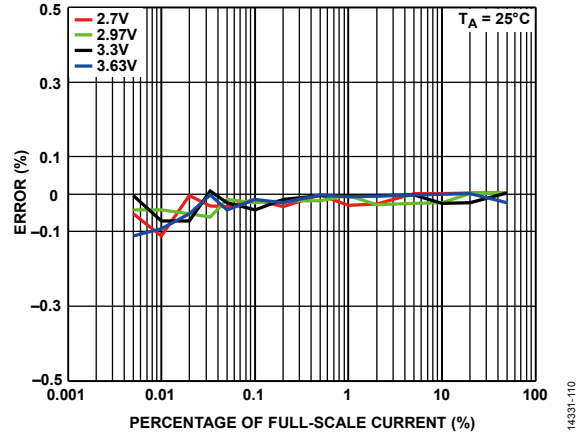


图11. 整个电源电压范围内的基波无功电能误差
(以读数百分比形式表示, $PF = 0$, $T_A = 25^\circ\text{C}$)

总电能误差与频率的关系

正弦电压的幅度恒为满量程的50%；正弦电流的幅度恒为满量程的10%；频率在45 Hz至65 Hz范围内变化；积分器关闭。

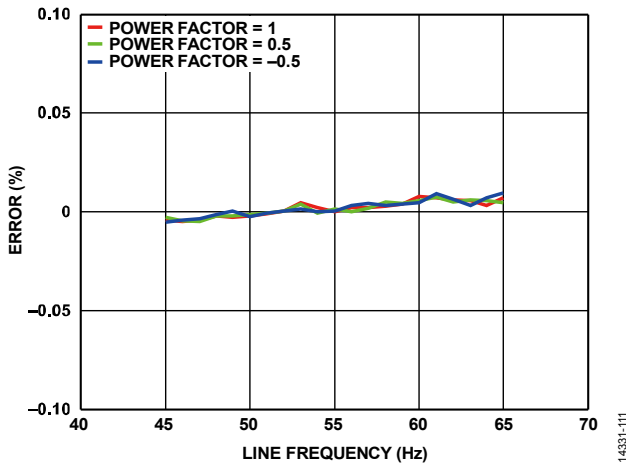


图12. 总有功电能误差与线路频率的关系
(以读数百分比形式表示, PF = -0.5、+0.5和+1)

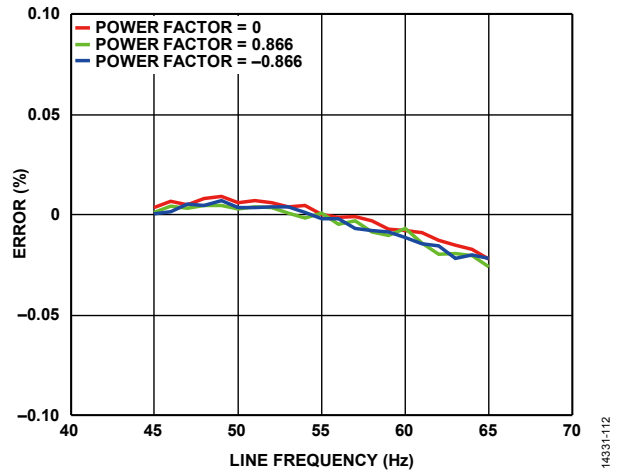


图13. 总无功电能误差与线路频率的关系
(以读数百分比形式表示, PF = -0.866、0和+0.866)

有效值线性度与温度的关系和有效值误差与频率的关系

正弦电流和电压的幅度均在满量程的100%到满量程的0.02%的范围内变化，使用50 Hz的频率；频率在45 Hz至65 Hz范围内变化；正弦电流的幅度为满量程的10%，电压幅度为满量程的50%；积分器关闭。

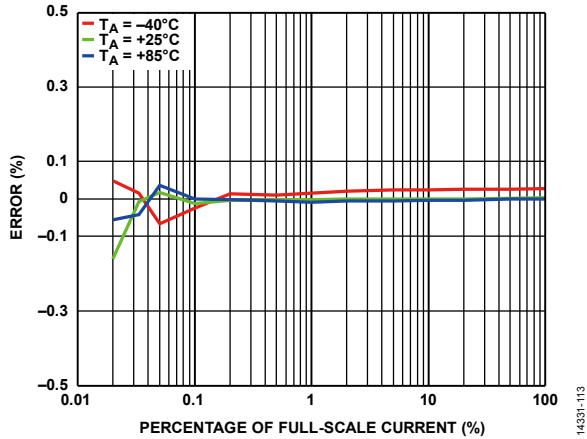


图14. 整个温度范围内的电流有效值误差
(以读数百分比形式表示)

14331-113

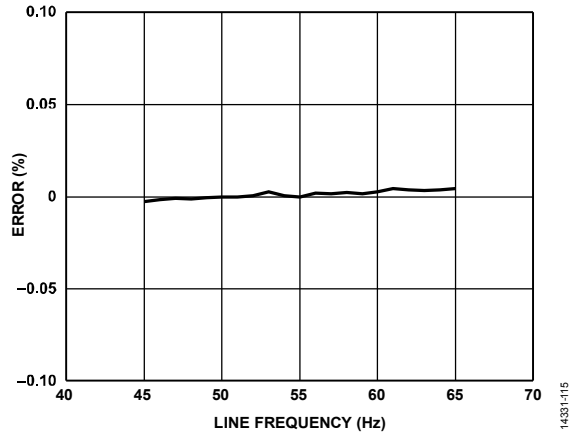


图16. 电流有效值误差与线路频率的关系
(以读数百分比形式表示)

14331-115

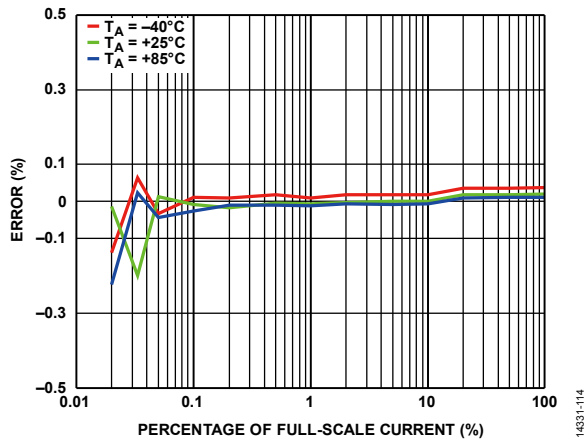


图15. 整个温度范围内的电压有效值误差
(以读数百分比形式表示)

14331-114

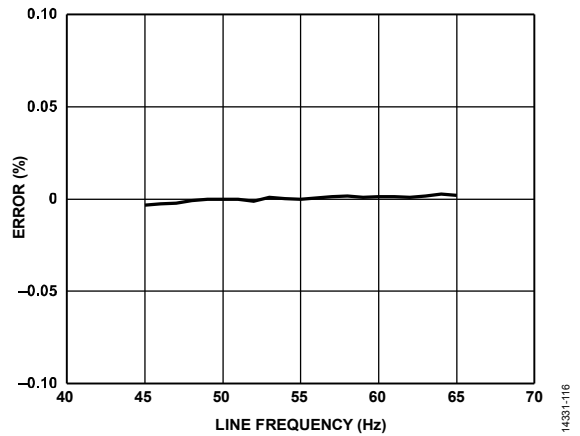


图17. 电压有效值误差与线路频率的关系
(以读数百分比形式表示)

14331-116

电能线性度可重复性

正弦电压的幅度为满量程的50%且频率为50 Hz；正弦电流的幅度在满量程的100%到满量程的0.005%的范围内变化，频率为50 Hz。对于图20，除基波成分外，电压包含五次谐波，其幅度恒为基波的40%；电流包含五次谐波，其幅度恒为基波的40%。积分器关闭。在25°C时重复测量30次。

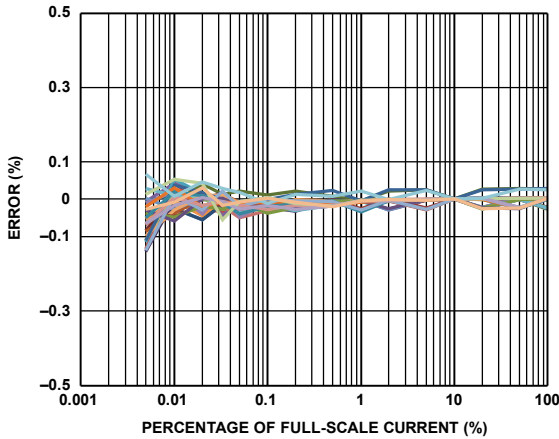


图18. 总有功电能误差 (以读数百分比形式表示, PF = 1, 满量程电流的0.01%时标准差 $\sigma = 0.03\%$)

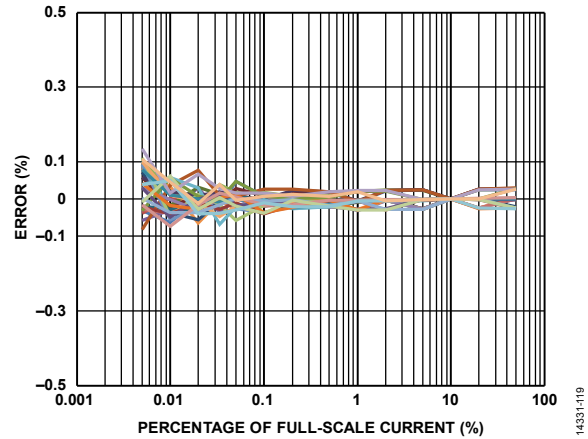


图20. 基波无功电能误差 (以读数百分比形式表示, PF = 0, 满量程电流的0.01%时标准差 $\sigma = 0.04\%$)

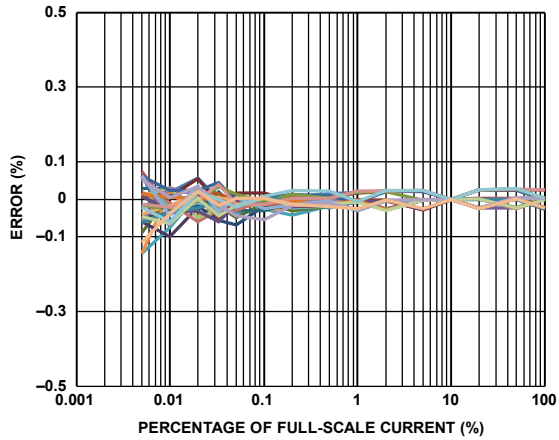


图19. 总无功电能误差 (以读数百分比形式表示, PF = 0, 满量程电流的0.01%时标准差 $\sigma = 0.04\%$)

14331-117

14331-119

14331-118

积分器开启时的总电能和有效值线性度

正弦电压的幅度为满量程的50%且频率为50 Hz；电流通道增益设置为4；正弦电流的幅度在满量程的100%到满量程的0.05%或0.1%的范围内变化，频率为50 Hz；增益为4时的满量程 = (增益为1时的满量程) / 4，高通转折频率为4.97 Hz。

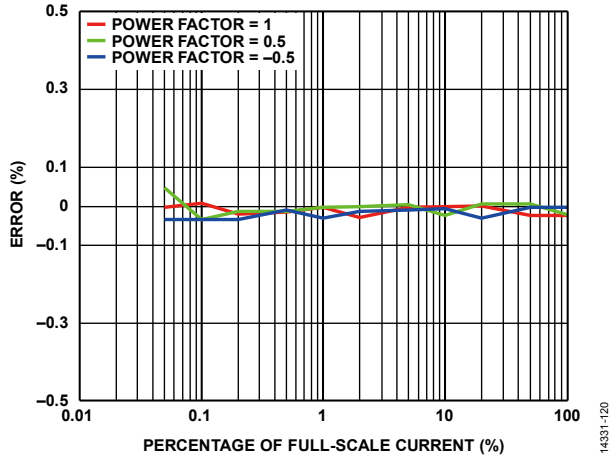


图21. 总有功电能误差，增益为4，积分器开启

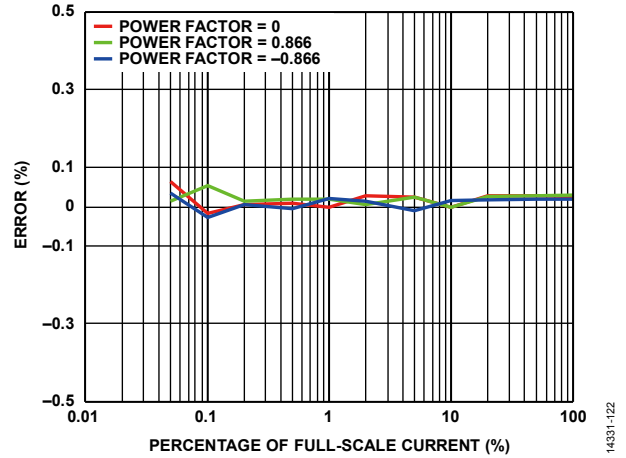


图23. 总视在电能误差，增益为4，积分器开启

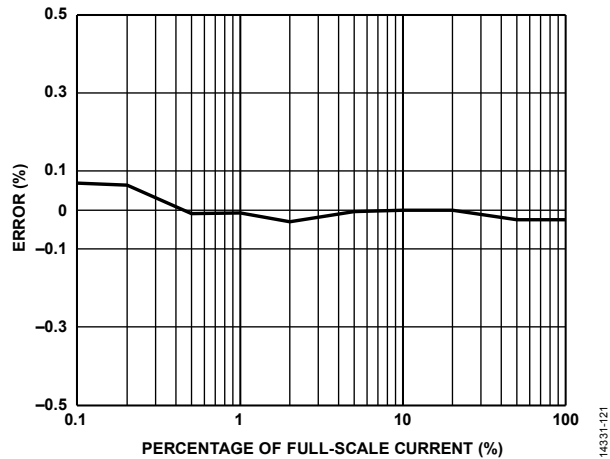


图22. 总无功电能误差，增益为4，积分器开启

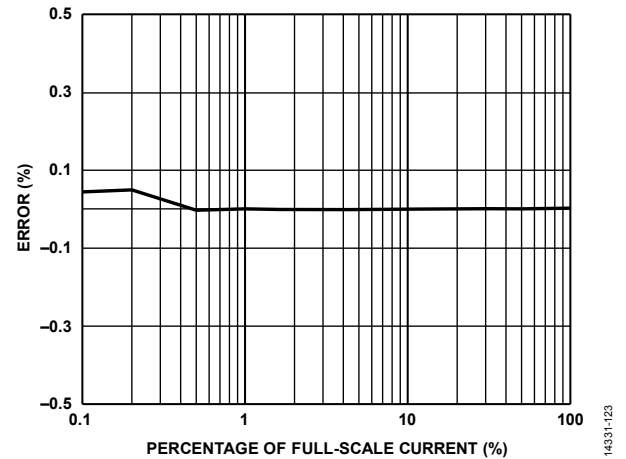


图24. 总电流有效值误差，增益为4，积分器开启

积分器开启时的总电能误差与频率的关系

正弦电压的幅度恒为满量程的50%；电流通道增益设置为4；正弦电流的幅度恒为满量程的10%；频率在45 Hz到65 Hz的范围内变化，高通转折频率为4.97 Hz。

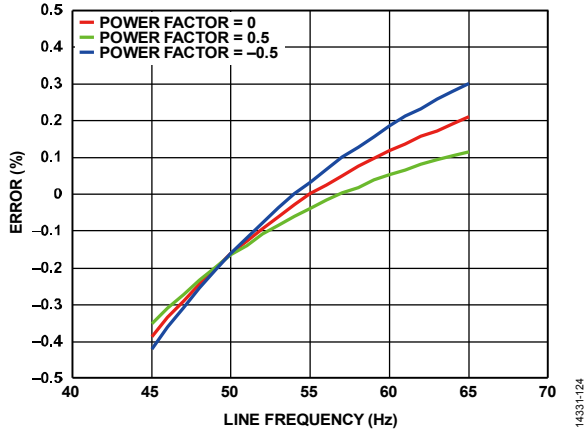


图25. 总有功电能误差与线路频率的关系
(以读数百分比形式表示，增益为4，积分器开启)

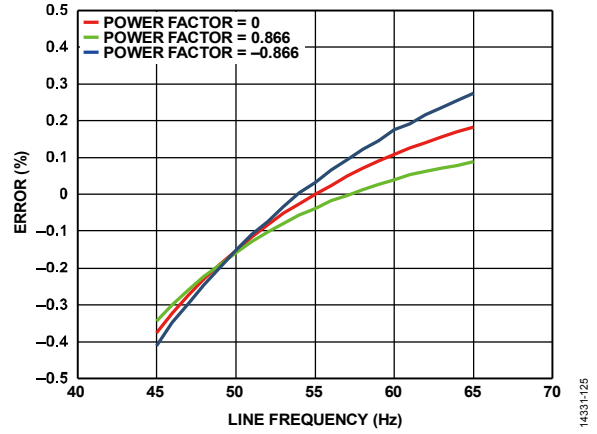


图26. 总无功电能误差与线路频率的关系
(以读数百分比形式表示，增益为4，积分器开启)

测试电路

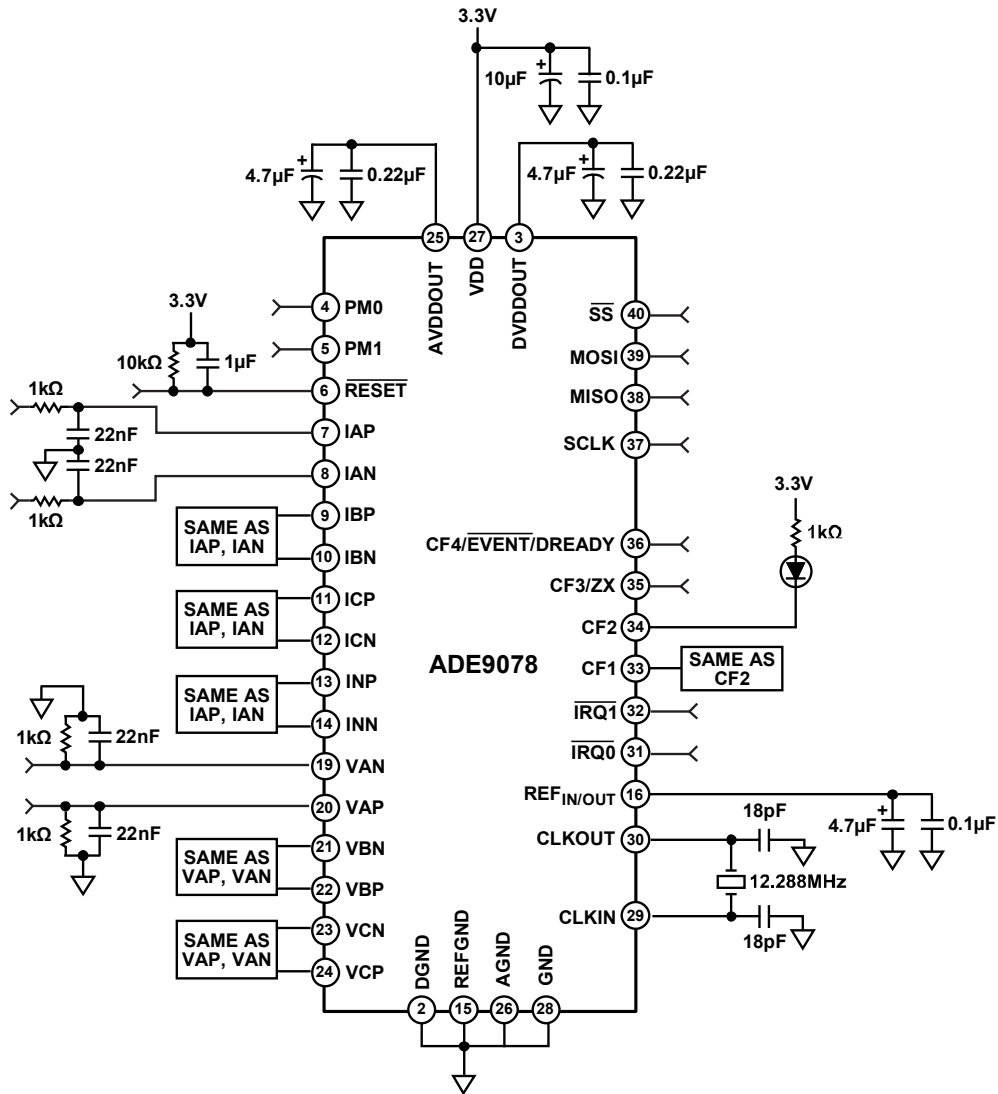


图27. 测试电路

14331-127

术语

模拟输入引脚V_{xP}、V_{xN}、I_{xP}和I_{xN}上的差分输入电压范围和最大工作电压

差分输入范围描述I_{xP}和I_{xN}引脚之间或V_{xP}和V_{xN}引脚之间的最大差值。表1给出的最大工作电压描述各引脚上可以存在的最大电压，包括共模电压。图28显示了xP和xM之间的最大输入，在使用带中心抽头负载电阻的电流互感器的应用中可以看到这种情况。图29显示了施加伪差分输入时xP和xN之间的最大输入电压范围，这是检测线路电压时的常见情况。

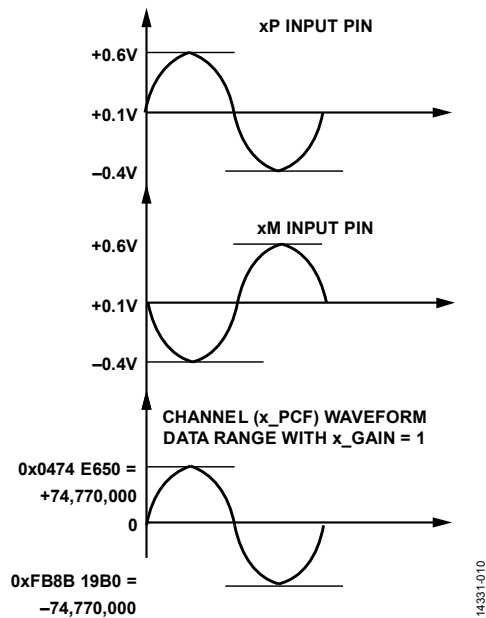


图28. 采用差分反相输入的最大输入信号，共模电压 = 0.1 V，增益 = 1

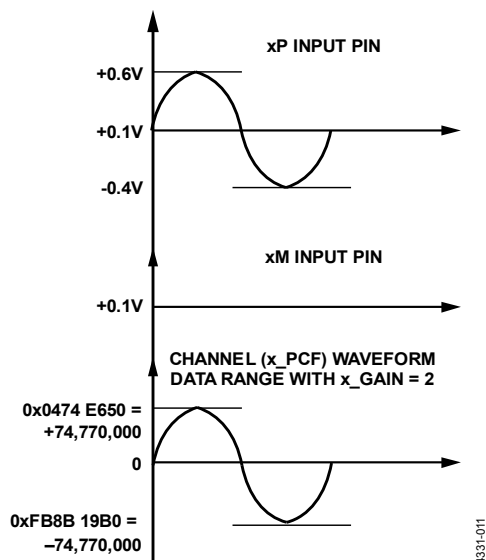


图29. 采用伪差分输入的最大输入信号，共模电压 = 0.1 V，增益 = 2 (x_GAIN = 2)

通道间串扰

串扰的测量方法是将一个通道接地，并将一个满量程50 Hz或60 Hz信号施加于其它所有通道。串扰等于接地ADC输出值与ADC满量程输出值之比。ADC输出采集时间为100秒。串扰用dB表示。

差分输入阻抗(DC)

差分输入阻抗指I_{xP}和I_{xN}引脚对之间或V_{xP}和V_{xN}引脚对之间的阻抗。它随PGA增益选择而变，如表1所示。

ADC失调

ADC失调是两个输入端连接到GND时测得的平均ADC输出码与输入为零时的理想ADC输出码之间的差值。单位为μV。

ADC失调温漂

ADC失调温漂是指失调随温度的变化。在-40°C、+25°C和+85°C时测量。失调温漂通过下式计算：

$$\text{漂移} = \max \left(\left| \frac{\text{失调}(-40^\circ\text{C}) - \text{失调}(25^\circ\text{C})}{(-40^\circ\text{C} - 25^\circ\text{C})} \right|, \left| \frac{\text{失调}(85^\circ\text{C}) - \text{失调}(25^\circ\text{C})}{(85^\circ\text{C} - 25^\circ\text{C})} \right| \right)$$

失调温漂用μV/°C表示。

增益误差

ADC的增益误差指实测ADC输出码（减去失调）和理想输出码之间的差值（使用1.2 V的外部基准电压，参见“基准电压源”部分）。该偏差表示为理想码的百分比。它代表一个通道的总增益误差。

增益温漂

此温度系数包括ADC增益的温度变化（使用1.2 V的外部基准电压）。它代表一个电流或电压通道的总温度系数。使用1.2 V的外部基准电压，在-40°C、+25°C和+85°C时测量ADC增益，然后通过下式计算温度系数：

$$\text{漂移} = \max \left(\left| \frac{\text{增益}(-40^\circ\text{C}) - \text{增益}(25^\circ\text{C})}{\text{增益}(25^\circ\text{C}) \times (-40^\circ\text{C} - 25^\circ\text{C})} \right|, \left| \frac{\text{增益}(85^\circ\text{C}) - \text{增益}(25^\circ\text{C})}{\text{增益}(25^\circ\text{C}) \times (85^\circ\text{C} - 25^\circ\text{C})} \right| \right)$$

增益温漂用ppm/°C表示。

交流电源抑制(PSRR)

交流PSRR衡量测量误差占读数的百分比，测量条件是直流电源为 V_{NOM} 且用交流调制，输入接地。对于交流PSRR测量，先用标称电源(3.3 V)采集20秒的样本，然后将一个交流信号(330 mV峰值、50 Hz)附加于电源，采集第二个样本集。PSRR表示为 $PSRR = 20 \log_{10}(V_2/V_1)$ 。

信噪比(SNR)

SNR是通过输入50 Hz信号并采集2秒的样本来计算。对于最高至表1所示带宽(即-3 dB ADC输出带宽)的各频率，计算其幅度。为了确定SNR，将50 Hz信号与来自所有其他频率的功率之和(扣除其谐波的功率)相比较。SNR值用分贝(dB)表示。

信纳比(SINAD)

SINAD是通过输入50 Hz信号并采集2秒的样本来计算。对于最高至表1所示带宽(即-3 dB ADC输出带宽)的各频率，计算其幅度。为了确定SINAD，将50 Hz信号与来自所有其他频率的功率之和相比较。SINAD值用分贝(dB)表示。

总谐波失真(THD)

THD是通过输入50 Hz信号并采集2秒以上的样本来计算。对于最高至表1所示带宽(即-3 dB ADC输出带宽)的各频率，计算其幅度。为了确定THD，对最高至带宽的50 Hz谐波的幅度求和方根。THD值用分贝(dB)表示。

无杂散动态范围(SFDR)

SFDR是通过输入50 Hz信号并采集2秒以上的样本来计算。对于最高至表1所示带宽(即-3 dB ADC输出带宽)的各频率，计算其幅度。为了确定SFDR，记录非50 Hz谐波的最大信号的幅度。SFDR值用分贝(dB)表示。

ADC输出通带

ADC输出通带是0.1 dB范围内的带宽，来自sinc4和sinc4 + IIR LPF的数字滤波。

ADC输出带宽

ADC输出带宽是-3 dB范围内的带宽，来自sinc4和sinc4 + IIR LPF的数字滤波。

工作原理

ADE9078集成7个高性能ADC和1个灵活的DSP内核。集成的高端基准电压源确保整个通道（包括PGA和ADC）在整个温度范围内实现低温漂，总漂移低于 ± 25 ppm/ $^{\circ}\text{C}$ （最大值）。

ADE9078是一款高度精确的完全集成式电能计量器件。通过与CT和罗氏线圈传感器接口，ADE9078支持用户开发3相计量平台，可实现1级和0.2级高性能电表。更多信息参见“测量（正常模式）”部分。

提供两种功率模式以便实现窃电检测：PSM2使用低功耗比较器将电流通道和阈值作比较，并通过IRQ0和IRQ1输出是否超出设定阈值；在窃电期间，PSM1可对电流和电压有效值（xVRMS和xIRMS）、有功功率和VAR进行快速测量。有关如何使用这些模式的更多信息，参见“测量(PSM1)”部分和“测量(PSM2)”部分。

ADC

概述

ADE9078内置7个独立但同步采样的二阶 Σ - Δ ADC。各ADC皆为24位，支持全差分 and 伪差分输入，输入可以高于和低于地。ADE9078还内置一个低噪声、低漂移带隙基准电压源。如果使用外部基准电压源，应将CONFIG1寄存器的EXT_REF位设置为1。各ADC包含一个可编程增益放大器，提供1、2或4的增益设置。ADC采用专有扰动技术来防止低输入电平时的空闲音，扩展精度范围。

模拟输入配置

器件无内部缓冲。ADE9078的阻抗取决于所选的可编程增益（参见“技术规格”表）。

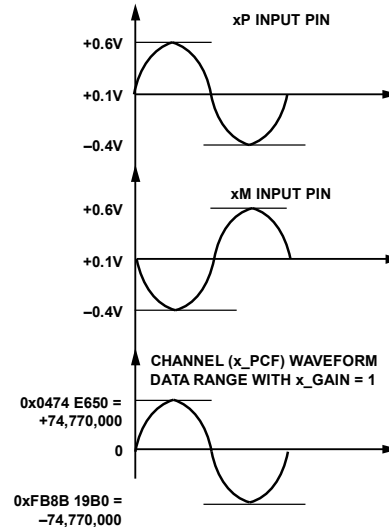
全差分输入

IAP、IAN、IBP、IBN、ICP、ICN、VAP、VAN、VBP、VBN、VCP、VCN引脚上的输入信号不得超过0.6 V（相对于模拟接地基准AGND）。ADC的差分满量程输入范围为 ± 1 V峰值(0.707 V rms)，ADC引脚的最大允许共模电压不得超过 ± 0.1 V。

图30和图31显示了电能计量应用的两类常见输入信号。图30显示了采用差分反相信号时允许的最大输入。带中心抽头负载电阻的电流互感器产生差分反相信号。图31显示了采用伪差分信号的最大输入信号，与通过电阻分压器或罗氏线圈电流传感器检测交流电压时获得的结果相似。

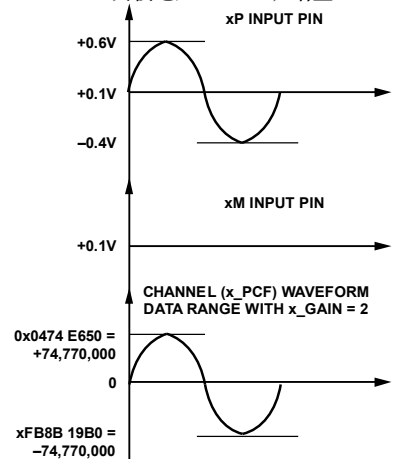
增益为1时，输入信号必须满足以下条件：

- $|IAP、IAN、IBP、IBN、ICP、ICN、VAP、VAN、VBP、VBN、VCP、VCN| \leq 0.6$ V峰值（相对于AGND）
- $|IxP - IxN| \leq 1$ V峰值， $|VxP - VxN| \leq 1$ V峰值



NOTES
1. x_PCF IS THE INSTANTANEOUS WAVEFORM OBTAINED AFTER GAIN AND PHASE COMPENSATION.

图30. 采用差分反相输入的最大输入信号，共模电压 = 0.1 V，增益 = 1



NOTES
1. x_PCF IS THE INSTANTANEOUS WAVEFORM OBTAINED AFTER GAIN AND PHASE COMPENSATION.

图31. 采用伪差分输入的最大输入信号，共模电压 = 0.1 V，增益 = 2

各ADC包含一个可编程增益放大器，提供1、2或4的增益设置。输入为 ± 1 V时，ADC产生满量程输出码。增益为1时，此满量程输入对应于0.707 V rms的差分反相输入，如图30所示。增益为2时，输入为0.353 V rms时产生满量程输出码，如图31所示。增益为4时，输入信号为0.1765 V rms时产生满量程输出码。注意，如本部分所述及表1所示，xP和xN引脚上的电压必须在 ± 0.6 V范围内。

写入PGA_GAIN寄存器的x_GAIN位可配置各通道的增益。

与电流和电压传感器接口

图32和图34显示了连接电流互感器和罗氏线圈电流传感器的典型电路。图33显示了用来测量交流电压的典型接口电路。

抗混叠滤波器转折频率选定为7 kHz左右，以便充分衰减接近调制器时钟频率的带外信号。电压通道也使用相同的RC滤波器转折频率，以免电流和电压信号之间产生相位误差。注意，罗氏线圈（即di/dt传感器）输入网络有一个二阶抗混叠滤波器。与罗氏线圈一起使用的积分器具有-20 dB/十倍频程的衰减和大约-90°的相移。与di/dt传感器结合使用时，所产生的幅度和相位响应在目标频段上具有平坦增益。不过，di/dt传感器具有20 dB/十倍频程的增益，并会产生相当多的高频噪声。为了避免ADC采样时目标频段再次出现噪声混叠，需要至少二阶的抗混叠滤波器。推荐抗混叠滤波器参见图34。

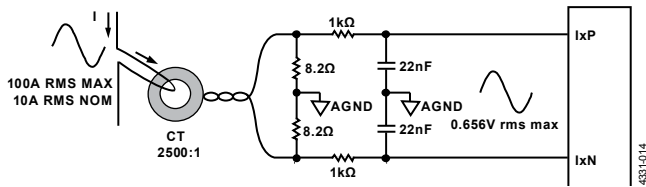


图32. 电流互感器电流传感器应用电路

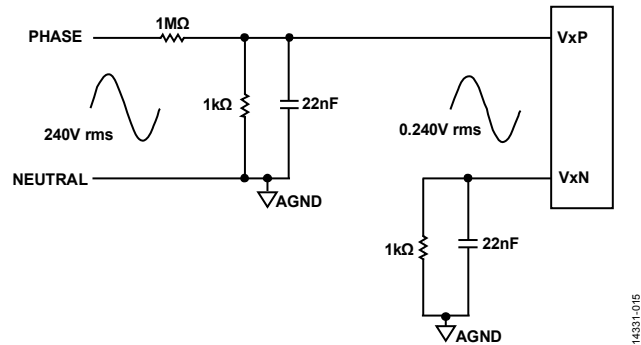


图33. 通过电阻分压器检测电压的应用电路

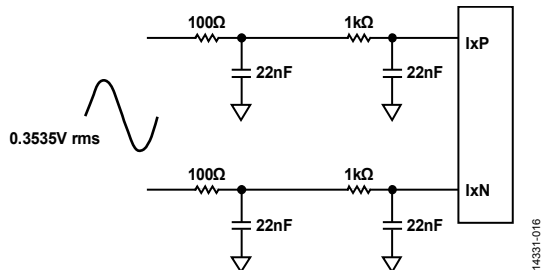


图34. 罗氏线圈电流传感器应用电路

内部RF抑制滤波器

根据IEC 61000-4-3，电能计量应用要求电表能够抑制80 MHz到10 GHz的30 V/m外部射频场。ADE9078内置抗混叠滤波器以改善测试性能，而从外部对这些信号进行滤波是很困难的。内部二阶低通滤波器的转折频率为10 MHz。注意，要衰减7 kHz以上的频率，必须使用外部抗混叠滤波器，如“与电流和电压传感器接口”部分所述。

工作模式

各ADC有两种工作模式：正常模式和禁用模式。

正常模式下，ADC开启并连续采样。使用CHNL_DIS寄存器可禁用各ADC。

ADE9078提供四种功耗模式（参见“功耗模式”部分）。在PSM0功耗模式下，所有ADC开启。在PSM1功耗模式下，除零线电流ADC之外的所有其他ADC开启。在PSM2和PSM3模式下，所有ADC禁用，无法开启。

表6. PSMx功耗模式下的ADC操作

PSMx功耗模式	ADC工作模式
PSM0	正常（开启）
PSM1	IA、IB、IC、VA、VB、VC：正常（开启） IN：禁用（始终关闭）
PSM2	禁用（始终关闭）
PSM3	禁用（始终关闭）

输出数据速率和格式

转换完成时，STATUS0寄存器的DREADY位设置为1。如果CONFIG1寄存器的CF4_CFG位等于11，则CF4/EVENT/DREADY引脚用作DREADY，其变为高电平表示7个新的ADC结果已就绪。注意，DREADY更新速率取决于WFB_CFG寄存器的WF_SRC位选择的数据。

对于ADE9078，调制器采样速率(MODCLK)是固定值1.024 MHz (CLKIN/12 = 12.288 MHz/12)。sinc4滤波器的输出数据速率为16 kHz (SINC_ODR = MODCLK/64)，而低通滤波器/抽取级级的输出速率比sinc4滤波器输出速率(SINC_ODR)慢四倍。图35所示为数字滤波，采集1.024 MHz ADC样本之后，以16 kHz或4 kHz的抽取速率产生波形信息。

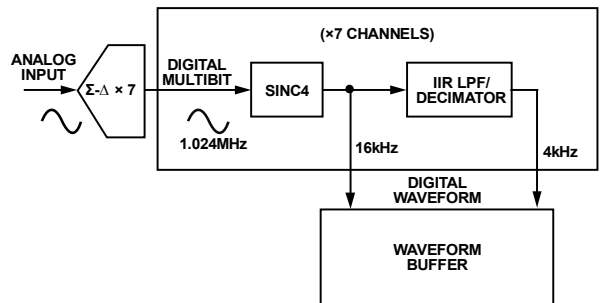


图35. ADC级之后的数据路径

表7总结了各种不同的输出数据速率。

表7. 输出数据速率

参数	数据速率
CLKIN频率	12.288 MHz
ADC调制器时钟, MODCLK	1.024 MHz
Sinc4, SINC_ODR	16 kHz
低通滤波器	4 kHz
带宽 (通带)	0.672 kHz

波形缓冲器中的ADC数据左移4位并进行符号扩展后, 作为32位数据存储, 如图36所示。



图36. 波形缓冲器中存储的ADC数据格式, x_SINC_DAT 和 x_LPF_DAT 寄存器

当输入为1 V峰值时, sinc4滤波器的预期输出码为4,190,000d (十进制), 对应的波形缓冲器值为67,110,000d。当输入为1 V峰值时, 抽取滤波器的预期输出码为4,660,000d, 对应的波形缓冲器值为74,520,000d (更多信息参见“波形缓冲器”部分)。

基准电压源

ADE9078内置一个1.25 V基准电压源。该基准电压的温漂典型值为±5 ppm/°C, 最大值为±20 ppm/°C。外部基准电压可连接在REF和REFGND引脚之间。使用外部基准电压时, 应将CONFIG1寄存器的EXT_REF位设置为1, 这会禁用内部基准电压缓冲器。

晶振/外部时钟

ADE9078内置一个晶体振荡驱动电路。另外, 也可在ADE9078的CLKIN引脚施加一个数字时钟信号。

使用晶振作为ADE9078的时钟源时, 应连接晶振以及容值为CL1和CL2的陶瓷电容, 如图37所示。不宜将外部反馈电阻与晶振并联。

将数字时钟信号施加于CLKIN引脚时, CLKOUT引脚提供反相输出。内部不会对此输出进行缓冲, 它不能直接驱动任何其他外部器件。注意, CLKOUT仅在PSM0和PSM1工作模式下可用。

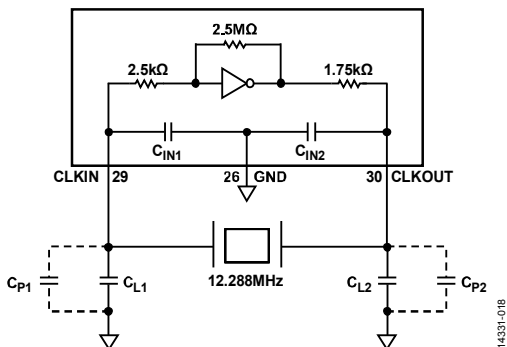


图37. 晶振应用电路

晶振选择

表1给出了ADE9078晶振电路的跨导 g_m 。建议 g_m 比计算的晶振 $g_{mCRITICAL}$ 大三到五倍。

根据晶振数据手册提供的信息, 通过下式计算晶振的

$g_{mCRITICAL}$:

$$g_{mCRITICAL} = 4 \times ESR_{MAX} \times 1000 \times (2\pi \times f_{CLK(Hz)})^2 \times (C_0 + C_L)^2$$

其中:

$g_{mCRITICAL}$ 为启动晶振所需的最小增益, 单位为mA/V。

ESR_{MAX} 为最大等效串联电阻(ESR), 单位为 Ω 。

$f_{CLK(Hz)}$ 为12.288 MHz, 用Hz表示为 12.288×10^6 。

C_0 为最大分流电容, 单位为F。

C_L 为总负载电容, 单位为F。

晶振的ESR和负载电容越小, 则其 $g_{mCRITICAL}$ 越低, 因而更容易驱动。

ADE9078 评估板使用 Abracon 制造的晶振 (ABLS-12.288MHZ-L4Q-T), 其最大ESR为50 Ω , 负载电容为18 pF, 最大分流电容为7 pF, 故 $g_{mCRITICAL}$ 为0.75 mA/V, 如下所示:

$$g_{mCRITICAL} = 4 \times ESR_{MAX} \times 1000 \times (2\pi \times f_{CLK(Hz)})^2 \times (C_0 + C_L)^2$$

$$g_{mCRITICAL} = 4 \times 50 \times 1000 \times (2\pi \times 12.288 \times 10^6)^2 \times (7 \times 10^{-12} + 18 \times 10^{-12})^2 = 0.75 \text{ mA/V}$$

表1给出的ADE9078晶振电路的增益 g_m 大于 $5 \times g_{mCRITICAL}$, 因此有足够的裕量来启动此晶振。

负载电容计算

晶振制造商规定了晶振的总负载电容 C_L 。图37中的电容说明如下:

- C_{P1} 和 C_{P2} 为时钟引脚上的寄生电容, 由PCB走线形成。
- C_{IN1} 和 C_{IN2} 分别为CLKIN和CLKOUT引脚的内部电容。
- C_{L1} 和 C_{L2} 是为达到适当的晶振总 C_L 而选择的负载电容。

引脚内部电容 C_{IN1} 和 C_{IN2} 各为4 pF, 如表1所示。为了获得 C_{P1} 和 C_{P2} 的值, 测量PCB各时钟引脚CLKIN和CLKOUT相对于AGND引脚的电容值。如果测量是在将IC焊接到PCB之后进行, 应扣除时钟引脚的内部电容4 pF, 以确定晶振各引脚的实际寄生电容值。

为了选择合适的陶瓷电容值，请通过下式计算 C_{L1} 和 C_{L2} ：

$$C_L = ((C_{L1} + C_{P1} + C_{IN1}) \times (C_{L2} + C_{P2} + C_{IN2})) / (C_{L1} + C_{P1} + C_{IN1} + C_{L2} + C_{P2} + C_{IN2}) \quad (1)$$

选择适当的 C_{L1} 和 C_{L2} ，使得各时钟引脚的总电容等于：

$$C_{L1} + C_{P1} + C_{IN1} = C_{L2} + C_{P2} + C_{IN2} \quad (2)$$

利用等式1和2可计算 C_{L1} 和 C_{L2} 的值。

负载电容计算示例

如果选择负载电容规格为12 pF的晶振，并且PCB走线的实测寄生电容为 $C_{P1} = C_{P2} = 2$ pF，则等式1说明：

$$C_L = ((C_{L1} + C_{P1} + C_{IN1}) \times (C_{L2} + C_{P2} + C_{IN2})) / (C_{L1} + C_{P1} + C_{IN1} + C_{L2} + C_{P2} + C_{IN2})$$

$$12 \text{ pF} = ((C_{L1} + 2 \text{ pF} + 4 \text{ pF}) \times (C_{L2} + 2 \text{ pF} + 4 \text{ pF})) / (C_{L1} + 2 \text{ pF} + 4 \text{ pF} + C_{L2} + 2 \text{ pF} + 4 \text{ pF})$$

假设 $C_{L1} = C_{L2}$ ，为了满足等式2，

$$12 \text{ pF} = ((C_{L1} + 6 \text{ pF}) \times (C_{L1} + 6 \text{ pF})) / (C_{L1} + 6 \text{ pF} + C_{L1} + 6 \text{ pF})$$

$$12 \text{ pF} = ((C_{L1} + 6 \text{ pF}) \times (C_{L1} + 6 \text{ pF})) / (2 \times (C_{L1} + 6 \text{ pF}))$$

$$12 \text{ pF} = (C_{L1} + 6 \text{ pF}) / 2$$

因此， $C_{L1} = C_{L2} = 18$ pF。

基于本示例， C_{L1} 和 C_{L2} 选择18 pF陶瓷电容。用户必须在整个温度范围内细致考察多个器件，验证所用的元件值是否合适。

电源管理

功耗模式

ADE9078提供四种工作模式：PSM0、PSM1、PSM2和PSM3。PM1和PM0引脚控制器件进入何种功耗模式。器件会连续检查这些引脚以确定进入何种工作模式。表8列出了各种功耗模式对应的PMx引脚配置。

多数应用使用PSM0（正常模式）。如果用户希望将ADE9078置于低功耗复位状态，应使用PSM3。

PSM1和PSM2结合PSM3，支持某些地区要求的低功耗窃电检测和测量。利用这些工作模式，用户可以在保持最低功耗的同时检查是否发生窃电—因为在窃电情况下，通常有电池为ADE9078供电。

电流峰值检测模式PSM2检查输入电流是否高于用户设定的阈值。窃电测量模式PSM1允许用户对IRMS、VRMS、有功功率和VAR等关键参数进行快速测量，其功耗低于PSM0。

在应用中，主机微控制器产生一个占空比，把ADE9078置于PSM2模式，等待所需的时间以接收表8所示的结果，然后返回PSM3。此周期每分钟继续一次，直至窃电检查周期结束，这在某些应用中可能长达7天。如果在PSM2下检测到窃电情况，则器件进入PSM1以测量关键参数。经过测量所需的时间之后，主机微控制器通过SPI接口读取结果，并改变PM1和PM0引脚以使器件返回PSM3。此周期每分钟继续一次，直至窃电检查周期结束，这在某些应用中可能长达7天。图38显示了PSM2和PSM1模式下可用的功能。

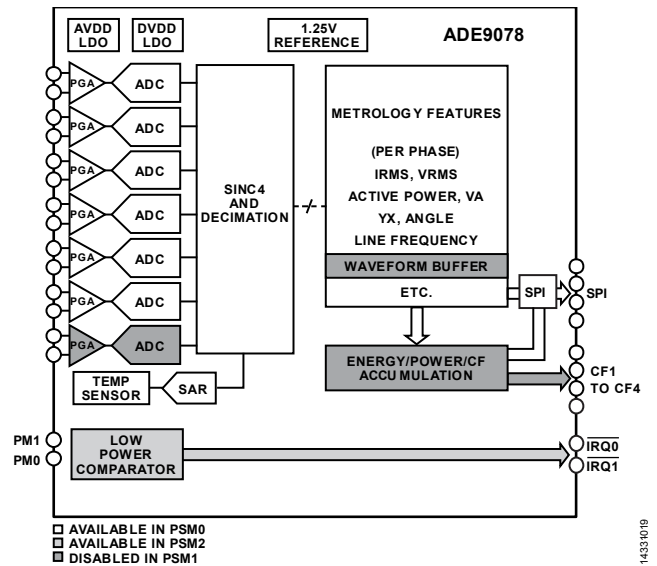


图38. PSM1和PSM2模式下可用的功能

如表8所示，PSM2模式下SPI不可用。为了检查电流输入是否高于用户配置的窃电阈值，请检查IRQ0和IRQ1引脚（更多信息参见“测量(PSM2)”部分）。

PSM2和PSM3期间会保留一个寄存器的内容：PSM2_CFG，如表8所示。注意，如果进入PSM0或PSM1，PSM2_CFG会变为默认值，再次进入PSM2之前必须重新写入该寄存器（有关PSM0、PSM1和PSM2模式下的功能的详细信息，参见“测量(正常模式)”部分、“测量(PSM1)”部分和“测量(PSM2)”部分）。

表8. 功耗模式 (PSM0、PSM1、PSM2和PSM3)

PSMx 功耗模式	描述	PM1 引脚	PM0 引脚	功耗	可用功能	SPI 可用	切换功耗模式时 保留的寄存器
PSM0	正常模式	0	0	10 mA	所有功能。	是	不适用
PSM1	窃电测量 模式	0	1	9 mA	有功和无功功率、IRMS、VRMS，全部利用PSM1 计算方法计算。ZX、周期和角度测量可用。零线 电流通道、波形缓冲器和电能/功率/CF累计禁用。	是	不适用
PSM2	峰值电流 检测模式	1	0	115 μ A	峰值电流检测。	否	PSM2_CFG
PSM3	空闲	1	1	50 nA	无。	否	PSM2_CFG

上电时序

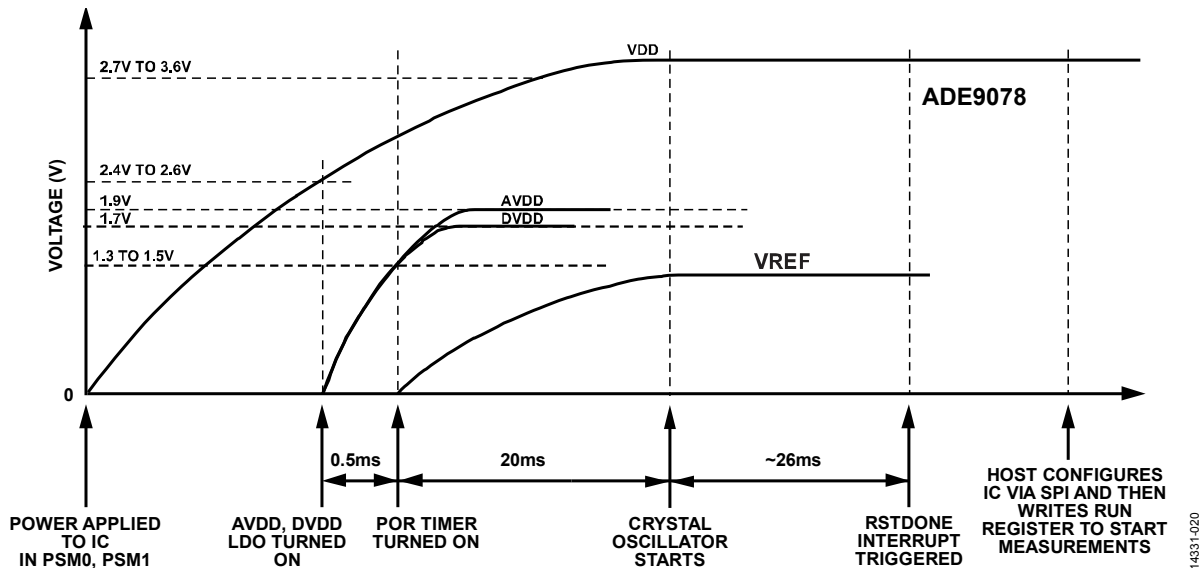


图39. PSM0和PSM1的上电时序

将电源施加于ADE9078的VDD引脚之后，器件检查PM0和PM1引脚的状态以确定电源模式（更多信息参见“功耗模式”部分）。若为PSM1或PSM0（PM1、PM0 = 00或01）且RESET引脚为高电平，则在VDD达到2.4 V或2.6 V之后，AVDD和DVDD LDO开启。若RESET引脚为低电平，则AVDD和DVDD LDO不开启。注意，箝位器会将AVDD和DVDD LDO的充电电流限制在每个LDO大约17 mA。电源必须能够处理大约40 mA的充电电流。

当AVDD和DVDD均高于1.3 V到1.5 V且VDD高于2.4 V到2.6 V时，会启动一个20 ms定时器，以使电源有更多时间来达到其标称电位（VDD介于2.7 V到3.6 V，AVDD为1.9 V，DVDD为1.7 V）。此定时器超时后，晶振启动。

大约26 ms后触发RSTDONE中断，以使IRQ1引脚变为低电平，并将STATUS1寄存器中的RSTDONE位设置为1。此RSTDONE中断告知用户ADE9078已完成上电序列。然后，用户便可通过SPI配置IC（“快速入门”部分列出了需配置的重要寄存器）。配置器件之后，写入run寄存器以启动DSP

开始测量。注意，地址0x000到0x0FF的寄存器和地址0x400到0x5FF的寄存器在关断期间会恢复到默认值。run寄存器值从0x0000变为0x0001之后的500 μ s内，地址0x200到0x3FF的寄存器清零。还应注意，波形缓冲器（地址0x800到0xFFF）在复位之后不会清零。

在PSM2和PSM3模式下，AVDD和DVDD LDO不开启，RSTDONE中断不发生，SPI端口不可用（关于这些模式的更多信息，参见“功耗模式”部分）。

掉电检测

上电复位(POR)电路监控VDD、AVDD和DVDD电源。如果AVDD或DVDD降至1.3 V到1.5 V的阈值以下，或VDD降至2.4 V到2.6 V的阈值以下，IC就会处于复位状态。如果上电序列再次开始，ADE9078会等到AVDD和DVDD高于1.3 V至1.5 V且VDD高于2.4 V至2.6 V之后启动20 ms POR定时器。如果引脚IRQ1发生RSTDONE中断，则表明ADE9078可通过SPI再次初始化。

复位

如果RESET引脚变为低电平且持续1 μs，AVDD和DVDD LDO就会关闭。上电序列从AVDD和DVDD LDO开启的地方恢复（详情参见“上电序列”部分）。写入CONFIG1寄存器的SWRST位会启动软件复位，它会复位数字逻辑，完成时间约为60 μs。

对于需要将ADE9078置于低功耗模式的应用，推荐使用PSM3。这种模式下，ADE9078消耗大约2 μA电流，远低于ADE9078 RESET引脚保持低电平时的100 μA功耗（PSM3模式的准确功耗参见表1）。

切换到PSM2或PSM3

连续监控PM1和PM0引脚的状态。如果功耗模式从PSM0或PSM1变为PSM2或PSM3（PM1、PM0 = 10或11）并持续1 μs，AVDD和DVDD LDO会关闭。当功耗模式回到PSM0或PSM1时，上电序列从AVDD和DVDD LDO开启的地方恢复（详情参见“上电序列”部分）。

测量（正常模式）

ADE9078提供每相总IRMS和VRMS，以及总有功功率、VAR、VA和基波VAR功率。瞬时低通滤波功率可累计到功率或电能寄存器中，通过脉冲输出CF1至CF4提供。

此外还提供电能质量信息，如过零检测、线路周期和角度测量等。

波形缓冲器存储直接来自ADC的样本、计算的重采样数据或处理过的电流和电压样本。

在正常工作模式PSM0下会提供上述测量结果。在PSM1和PSM2下会提供一组精简的功能（关于这些工作模式的更多信息，参见“功耗模式”部分）。

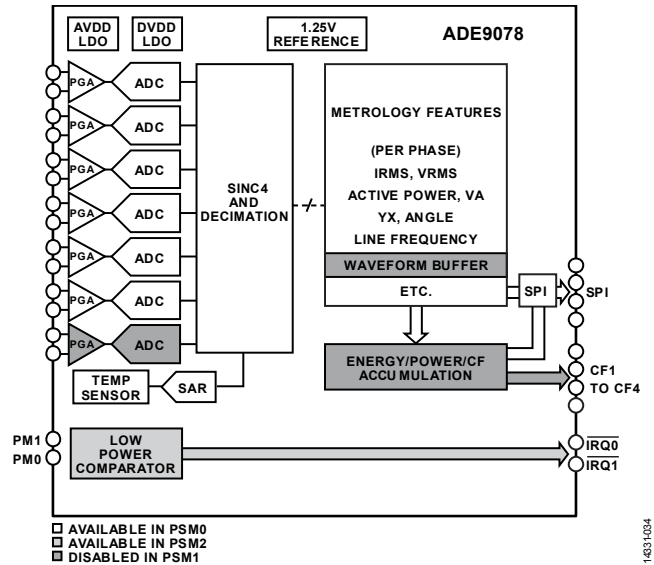


图40. 各工作模式下的可用特性

电流通道

IA、IB和IC的电流通道数据路径如图41所示。电流通道ADC波形可以在sinc4输出端以16 kSPS的速率进行采样并存储在xI_SINC_DAT寄存器中，或由IIR低通滤波器以4 kSPS的速率进一步抽取并存储在xI_LPF_DAT寄存器中。应用增益和相位补偿，产生更新速率为4 kSPS的xI_PCF瞬时电流波形。xI_PCF波形用于总有功功率、VAR、IRMS、VA和基波VAR计算。xI_PCF值也在电流峰值检测电路中监控。瞬时电流之和的有效值测量利用AI_PCF、BI_PCF和CL_PCF电流通道波形计算零线电流，或计算净矢量电流和，其中包括零线电流测量结果NI_PCF（更多信息参见“零线电流有效值，瞬时电流之和的有效值”部分）。最后，角度测量指示电流通道过零与同一相上电压通道过零或其他相上电流通道过零的时间差，并以512 kSPS的速率更新，存储在ANGLx_x寄存器中。

零线电流通道IN提供零线电流和的有效值，并用在瞬时电流有效值测量中，如图42所示。有关这些计算的更多信息，参见“零线电流有效值，瞬时电流之和的有效值”部分。通道IN提供增益校准(NIGAIN)和相位校准(NPHCAL)。通道IN的数字积分器通过设置CONFIG0寄存器的ININTEN位来使能。注意，通道IN零线电流调制器在PSM1模式下关闭。

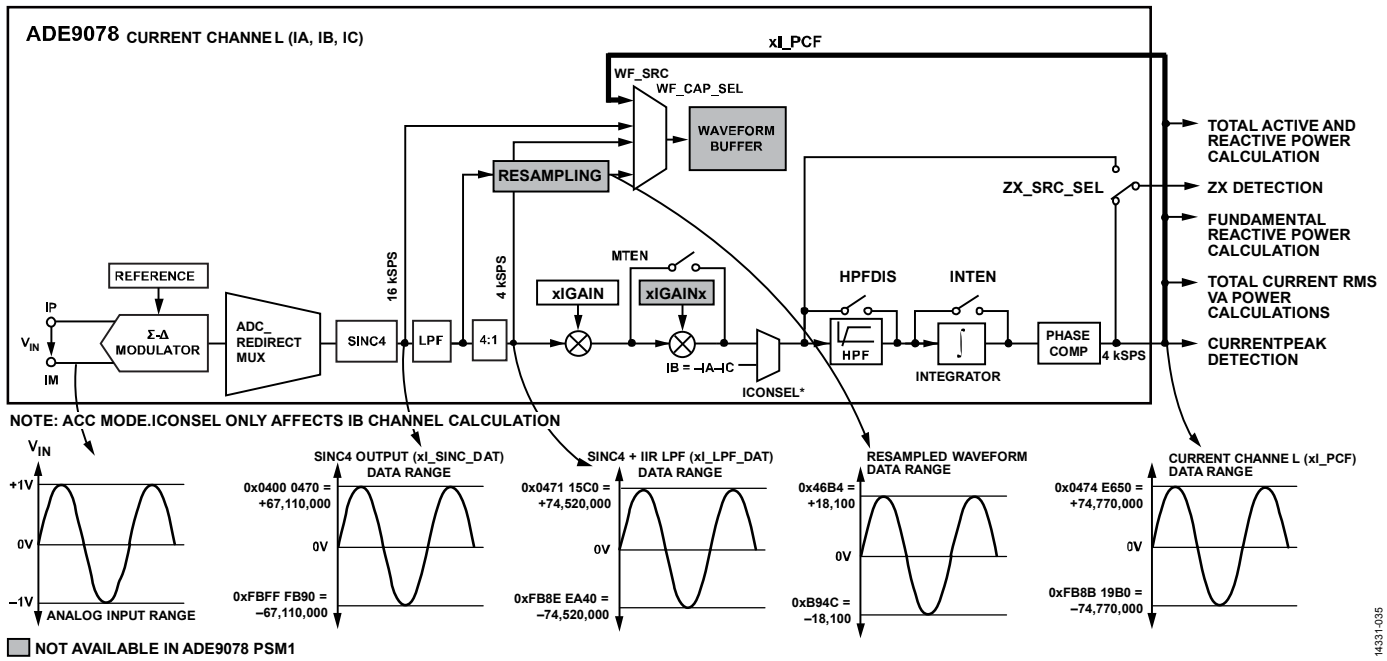


图41. 电流通道数据路径

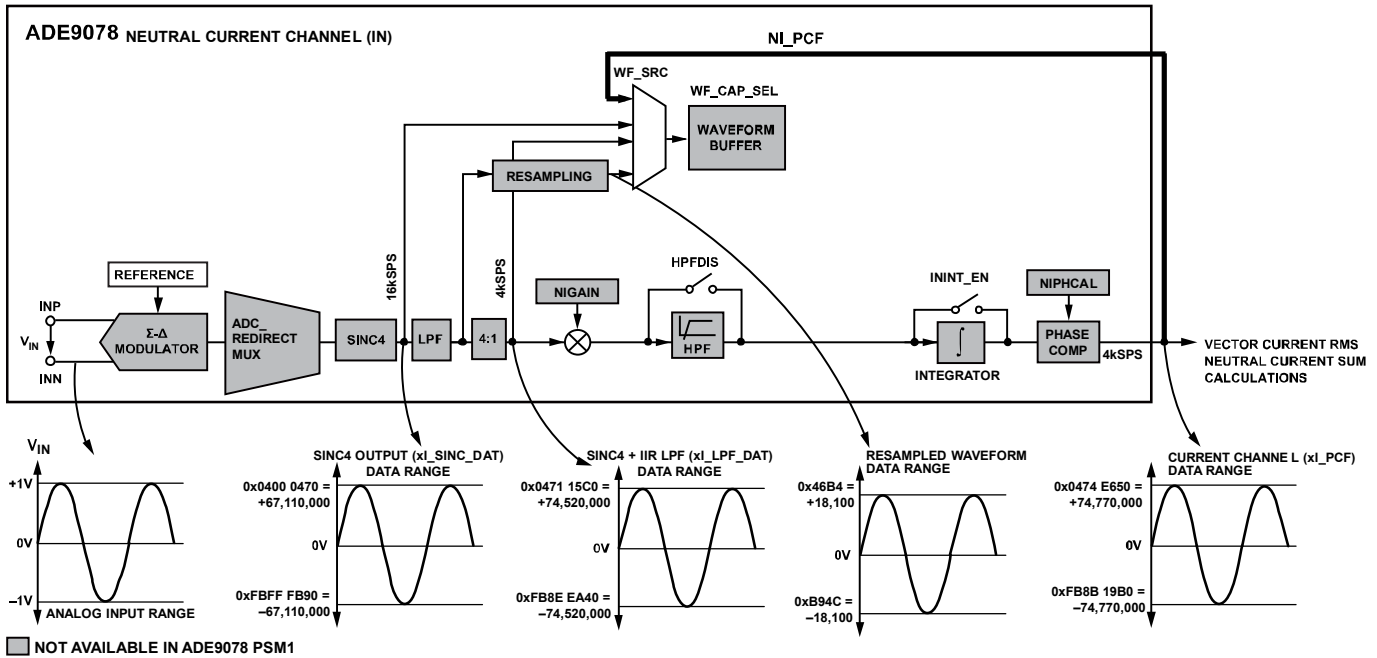


图42. 零线电流通道数据路径

电流通道测量更新速率

表9列出了保存电流通道测量结果的寄存器及测量更新速率。

表9. 电流通道测量更新速率

寄存器名称	描述	更新速率 (kSPS)
AI_SINC_DAT	IA sinc4滤波器输出	16
BI_SINC_DAT	IB sinc4滤波器输出	16
CI_SINC_DAT	IC sinc4滤波器输出	16
NI_SINC_DAT	IN sinc4滤波器输出	16
AI_LPF_DAT	IA sinc4 + IIR低通滤波器输出和抽取	4
BI_LPF_DAT	IB sinc4 + IIR低通滤波器输出和抽取	4
CI_LPF_DAT	IC sinc4 + IIR低通滤波器输出和抽取	4
NI_LPF_DAT	IN sinc4 + IIR低通滤波器输出和抽取	4
AI_PCF	IA瞬时电流	4
BI_PCF	IB瞬时电流	4
CI_PCF	IC瞬时电流	4
NI_PCF	IN瞬时电流	4
AIRMS	IA基于滤波的总有效值	4
BIRMS	IB基于滤波的总有效值	4
CIRMS	IC基于滤波的总有效值	4
NIRMS	IN基于滤波的总有效值	4
ISUMRMS	瞬时电流之和的滤波有效值 (AI_PCF + BI_PCF + CI_PCF ± NI_PCF) (参见“零线电流有效值, 瞬时电流之和的有效值”部分)	4
IPEAK	峰值电流通道样本 (参见“峰值检测”部分)	4
ANGLx_x	电压至电流或电流至电流相位角度 (参见“角度测量”部分)	CLKIN/24 = 512

ADC_REDIRECT多路复用器

ADE9078提供一个多路复用器, 允许任意ADC输出重定向到任何数字处理数据路径。

默认情况下, 每个调制器映射到对应的数据路径。例如, IAP和IAN引脚进入IA调制器, 映射到IA数字处理数据路径。写入ADC_REDIRECT寄存器可改变ADC到数字通道的映射。

重定向可用来简化PCB布局, 根据ADE9078在PCB上的位置(上方或下方), 可将IA ADC输出重定向到IC数字数据路径, 将IC ADC输出重定向到IA数字数据路径。为实现此配置, 写入ADC_REDIRECT寄存器的IA_DIN = 010且IC_DIN = 000。

或者写入ADC_REDIRECT寄存器的VB_DIN = 100且VC_DIN = 100, 使VA电压通道输出可以用于所有三个数据路径。

零线电流通道不提供过零输出或角度测量。为了校准零线电流NI_PCF信号的相位, 将零线电流ADC输出导向B相数字电流通道, 并写入IA_DIN = 111以检查其角度如何与A相对应。

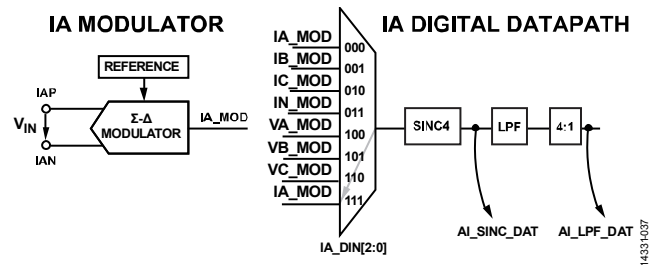


图43. ADC_REDIRECT调制器至数字数据路径复用

电流通道增益xIGAIN

电能计量系统中存在许多增益误差源。电流传感器(包括电流互感器负载电阻)可能有一些误差。ADE9078器件本身存在器件间增益误差, 基准电压可能有一定的偏差(器件规格参见表1)。

ADE9078提供了电流增益校准寄存器, 使得每个计量器件具有相同的电流通道调整比例。电流通道增益随xIGAIN而变化, 如下式所示:

$$\text{电流通道增益} = \left(1 + \frac{xIGAIN}{2^{27}}\right) \times HPF_GAIN$$

使用以下等式计算给定电流通道增益的xIGAIN值:

$$xIGAIN = \text{round}((\text{电流通道增益} - 1) \times 2^{27})$$

其中, round()为舍入到最接近整数的函数。

电流通道增益既可为正, 也可为负。

例如, 要将电流通道增益提高10%到1.1,

$$xIGAIN = \text{round}((1.1 - 1) \times 2^{27}) = 13,421,773 = 0x00CC\ CCDD$$

要使增益降低10%至0.9:

$$xIGAIN = \text{round}((0.9 - 1) \times 2^{27}) = -13,421,773 = 0xFF33\ 3333$$

也可以利用电流通道增益寄存器更改电流通道的符号,这对逆向安装电流传感器的应用可能有用。为了补偿这种情况,使用电流通道增益 = -1。

$$xIGAIN = \text{round}((-1 - 1) \times 2^{27}) = -268,435,456 = 0xF0000000$$

如果使用多点增益和相位特性,建议将xIGAIN用于主要校正,并在电表的标称电流时执行校正(更多信息参见“多点增益和相位校准”部分)。

注意,对于给定增益,

$$|\text{电流通道增益} \times \text{电压通道增益} \times \text{功率增益}| \leq 3.75$$

利用ICONSEL计算IB

写入ACCMODE寄存器的ICONSEL位以计算 $I_B = -I_A - I_C$ 。此设置有助于节省某些3线三角形配置中的电流互感器成本。更多信息参见“ADE9078应用于3线三角形配置”部分。

高通滤波器

高通滤波器用来消除直流失调,以实现精确的有效值和电能测量。

ADE9078电流和电压通道上的高通滤波器默认使能。将CONFIG0寄存器的DISHPF位设置为1,可以禁用高通滤波器。

为实现技术规格表1所列的计量性能,建议让高通滤波器保持使能状态。

某些应用可能要求提高高通滤波器转折频率,例如使用罗氏线圈电流传感器时,为了改善性能而需要这样做。

高通滤波器转折频率可通过CONFIG2寄存器的HPF_CRN位来选择。

表10. 50 Hz输入信号下的HPF转折增益

HPF_CRN	f _{-3 dB} (Hz)	HPF_G AIN	直流步进的1%建立时间 (秒)	直流步进的0.1%建立时间 (秒)
0	38.7	0.80	0.0178	0.0268
1	19.6	0.94	0.0363	0.0544
2	9.90	0.99	0.0731	0.1097
3	4.97	1.00	0.1468	0.2202
4	2.49	1.00	0.2942	0.4412
5	1.25	1.00	0.5889	0.8833
6 (默认)	0.625	1.00	1.1784	1.7675
7	0.313	1.00	2.3573	3.5359

数字积分器

通过数字积分器可以方便地连接di/dt电流传感器(也称为罗氏线圈)。在整个频率范围内,di/dt传感器输出以20 dB/十倍频程的比例提高。为了补偿输出的提高,数字积分器以大约-90°的相移施加-20 dB/十倍频程的增益。

当ADC采样时,需要一个二阶抗混叠滤波器来避免噪声混叠回目标频段。

为了使能IA、IB和IC上的数字积分器,须将CONFIG0寄存器的INTEN位设置为1。为了使能零线电流IN通道上的数字积分器,须将CONFIG0寄存器的ININTEN位设置为1。

图44至图47显示了DICOEFF为推荐值0xFFFFE000时ADE9078数字积分器的幅度和相位响应。

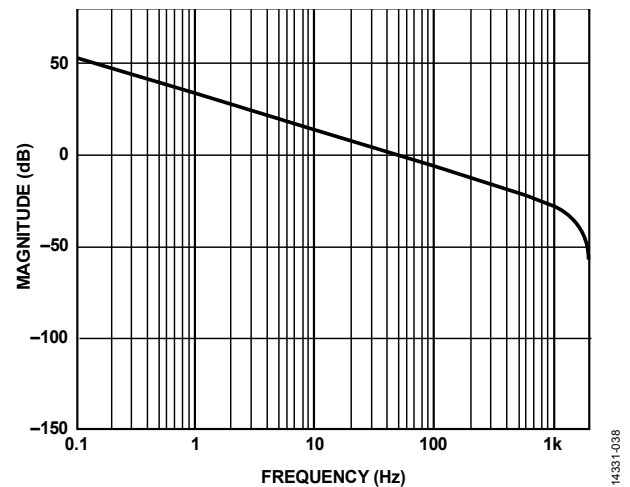


图44. 数字积分器幅度响应, DICOEFF = 0xFFFFE000

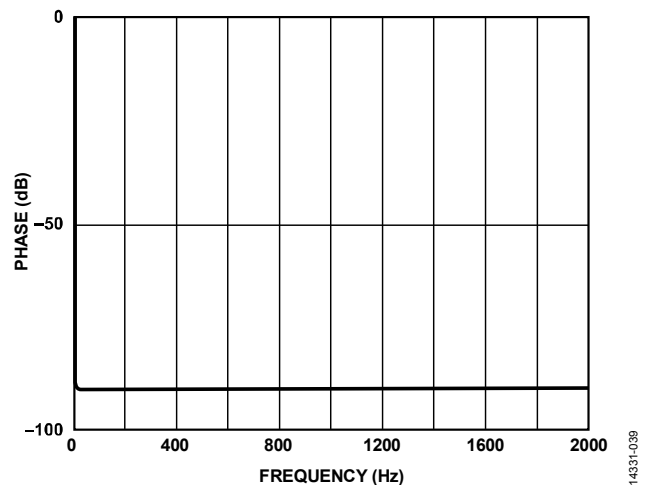


图45. 数字积分器相位响应, DICOEFF = 0xFFFFE000

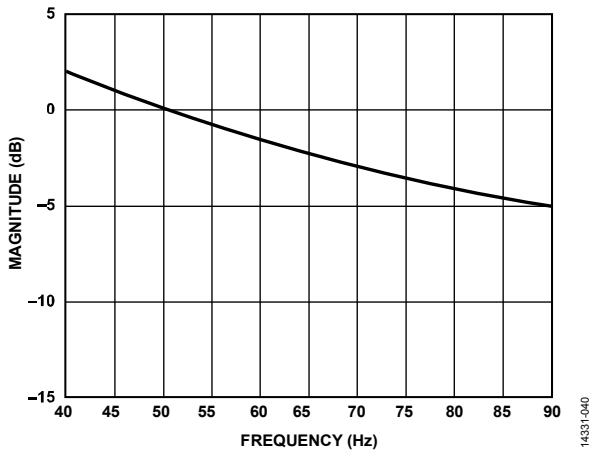


图46. 数字积分器幅度响应, 40 Hz至90 Hz, DICOEFF = 0xFFFE000

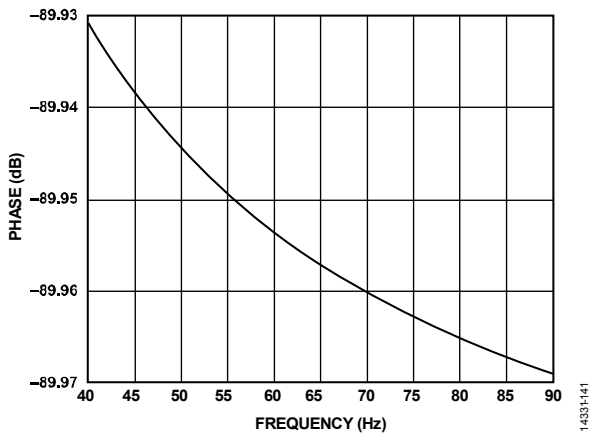


图47. 数字积分器相位响应, 40 Hz至90 Hz, DICOEFF = 0xFFFE000

推荐DICOEFF值为0xFFFE000。

相位补偿

ADE9078相位补偿利用数字滤波器实现±0.001°的相位调整。这种高分辨率可改善低功率因数情况下的总有功电能和无功电能性能。

50 Hz时的相位校准范围是-15°至+4.5°。

为了实现该相位补偿, 电压通道延迟一个4 kSPS样本, 50 Hz时为4.5°。

$$\text{电压通道延迟} = \left(\frac{f_{LINE}}{f_{DSP}} \times 360^\circ \right)$$

$$\text{电压通道延迟} = \left(\frac{50}{4000} \times 360^\circ \right) = 4.5^\circ$$

然后, 根据写入xPHCALx寄存器的值, 数字滤波器使电流通道产生延迟。这种相位校正取决于xPHCALx寄存器的值。经过电压和电流的组合延迟之后, 输入电流和电压之间的相位校正如下式所示。在下式中, 正的相位校正正值校正电流滞

后于电压的情况, 负的相位校正正值校正电流比电压超前的情况 (例如电流互感器就会发生这种情况):

$$\text{相位校正 (度)} = \arctan \left(\frac{-\sin \omega}{xPHCALx \times 2^{-27} + \cos \omega} \right) -$$

$$\arctan \left(\frac{-xPHCALx \times 2^{-27} \times \sin \omega}{1 + xPHCALx \times 2^{-27} \times \cos \omega} \right)$$

其中, $\omega = 2\pi \times f_{LINE}/f_{DSP}$ 。

根据下式, 利用所需的相位校正来计算xPHCALx寄存器值:

$$xPHALx = \left(\frac{\sin(\varphi - \omega) + \sin \omega}{\sin(2\omega - \varphi)} \right) \times 2^{27}$$

例如, 若 $f_{LINE} = 50$ Hz, $f_{DSP} = 4$ kHz, 电流比电压超前0.1°, 则相位校正为-0.1°。写入xPHCALx = 0xFFE9 7889可校正此相位差。

$$\omega = 2\pi \times 50/4000 = 0.07854$$

$$xPHALx = \left(\frac{\sin(\text{RADIANS}(-0.1) - 0.07854) + \sin(0.07854)}{\sin(2 \times 0.07854 - \text{RADIANS}(-0.1))} \right) \times$$

$$2^{27} = -1,476,471 = 0xFFE9 7889$$

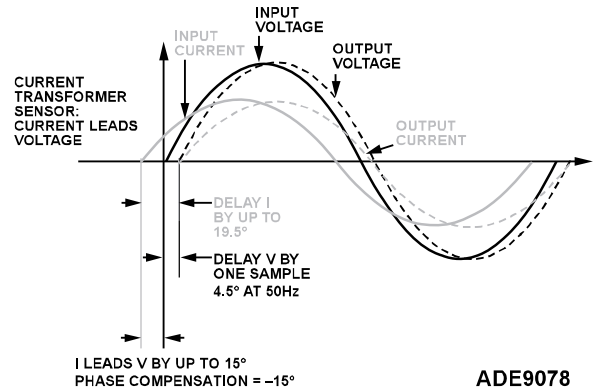


图48. 电流互感器的相位补偿示例, 其中电流比电压超前

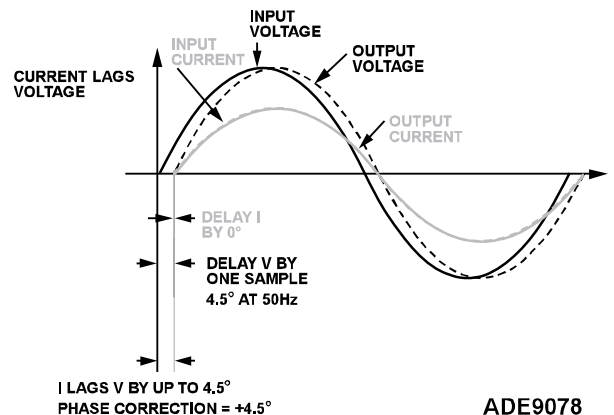


图49. 相位补偿示例, 其中电流比电压滞后

利用“相位补偿”部分中的等式可以得知，在60 Hz时，电压通道延迟为5.4°，如下所示：

$$\text{电压通道延迟 (度)} = \left(\frac{60}{4000} \times 360^\circ \right) = 5.4^\circ$$

根据此计算可知，60 Hz时的相位校准范围是-15°至+5.4°。

注意，此相位补偿等效于时间上的延迟或超前。随着线路频率改变，施加的相位补偿也会依据相位校正等式而改变。

多点增益和相位校准

ADE9078允许电流通道增益和相位补偿随着xIRMS中计算的输入电流有效值变化而变化，这对校正电流互感器传感器的非线性很有用，可实现非常高的电表精度，例如在0.2类电表表中。

多点增益和相位

无论xIRMS输入信号电平是多少，都会应用电流通道增益xIGAIN。此增益用于补偿电流通道的标称增益误差，包括电流互感器和负载电阻。如果使能多点增益和相位补偿，则会基于xIRMS值应用一个额外的电流增益值，以补偿电流互感器在输入信号幅度范围内的增益偏移。电流通道数据路径如图51所示。

如果使能多点增益和相位补偿，即CONFIG0寄存器的MTEN = 1，则会基于xIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数xIGAIN0至xIGAIN4，如图50所示。

如果使能多点增益和相位补偿，应用的电流通道相位补偿也会随着xIRMS输入信号电平变化而变化。

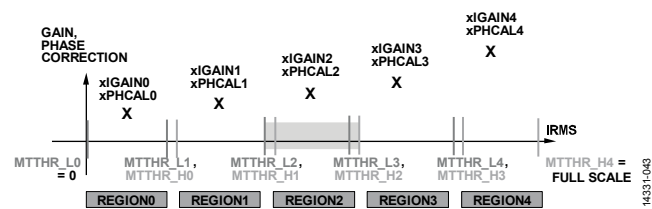


图50. 多点增益和相位校准

MTTHR_Lx和MTTHR_Hx寄存器设置应用各组校正的区间，允许迟滞。

根据以下规则来判断应当应用哪些系数：

```

If xIRMS > MTTHR_H[current_region]
If current_region ≤ 3
    Current_region++;
Else If xIRMS < MTTHR_L[current_region]
    If current_region ≥ 1
        current_region--;
xIGAIN = xIGAIN[current_region];
xPHCAL = xPHCAL[current_region];
xMTREGION = current_region;

```

例如，若AIRMS高于MTTHR_H2，则增益和相位校正分别设置为AIGAIN3和APHCAL3。然后，若AIRMS低于MTTHR_L3，则增益和相位校正分别设置为AIGAIN2和APHCAL2。

为确保正常工作，寄存器的值必须逐渐提高，使得MTTHR_L0 < MTTHR_L1 < MTTHR_H0 < MTTHR_L2 < MTTHR_H1 < MTTHR_L3 < MTTHR_H2 < MTTHR_L4 < MTTHR_H3 < MTTHR_H4。

下面的示例配置使用两个区间，区间0适用于0 A到20 A，区间1适用于22 A到满量程：

- MTTHR_L0 = 0
- MTTHR_L1 = 0x95 9AC1（对于此电表为20 A）
- MTTHR_H0 = 0xA4 90A2（对于此电表为22 A）
- MTTHR_L2 = 0x7FFFFFFE（最大正阈值 - 1）
- MTTHR_H1 = 0x7FFFFFFF（最大正阈值）

xMTREGION寄存器指示各相的电流区间，以及应用哪些xIGAINx和xPHCALx系数。

多点相位和增益校准默认禁用。要使能，须将CONFIG0寄存器的MTEN位设置为1。

单点增益和相位

当多点增益和相位校准禁用时，允许单点增益和相位校准。

这种情况下应用xIGAIN寄存器。不会基于xIRMS幅度而应用其他电流通道增益。

当多点增益和相位校准禁用时，无论xIRMS值是多少，都会应用xPHCAL0相位补偿。

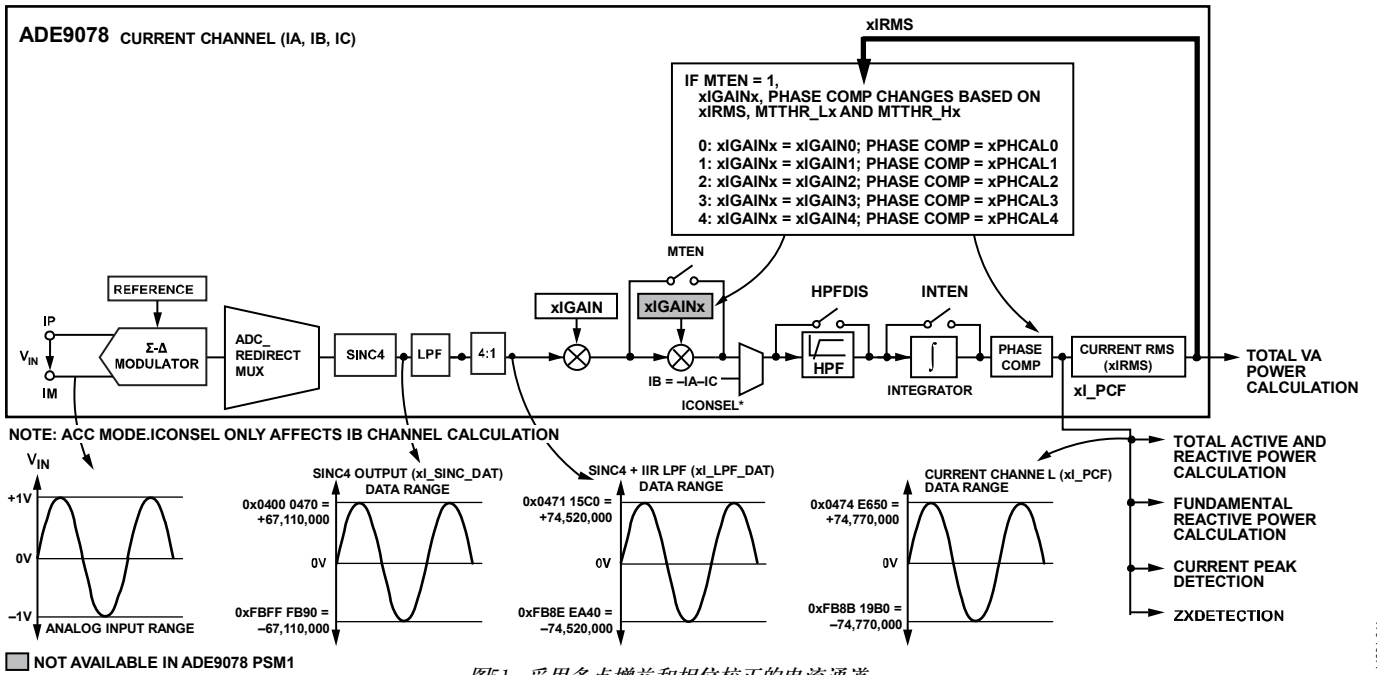


图51. 采用多点增益和相位校正的电流通道

14331-044

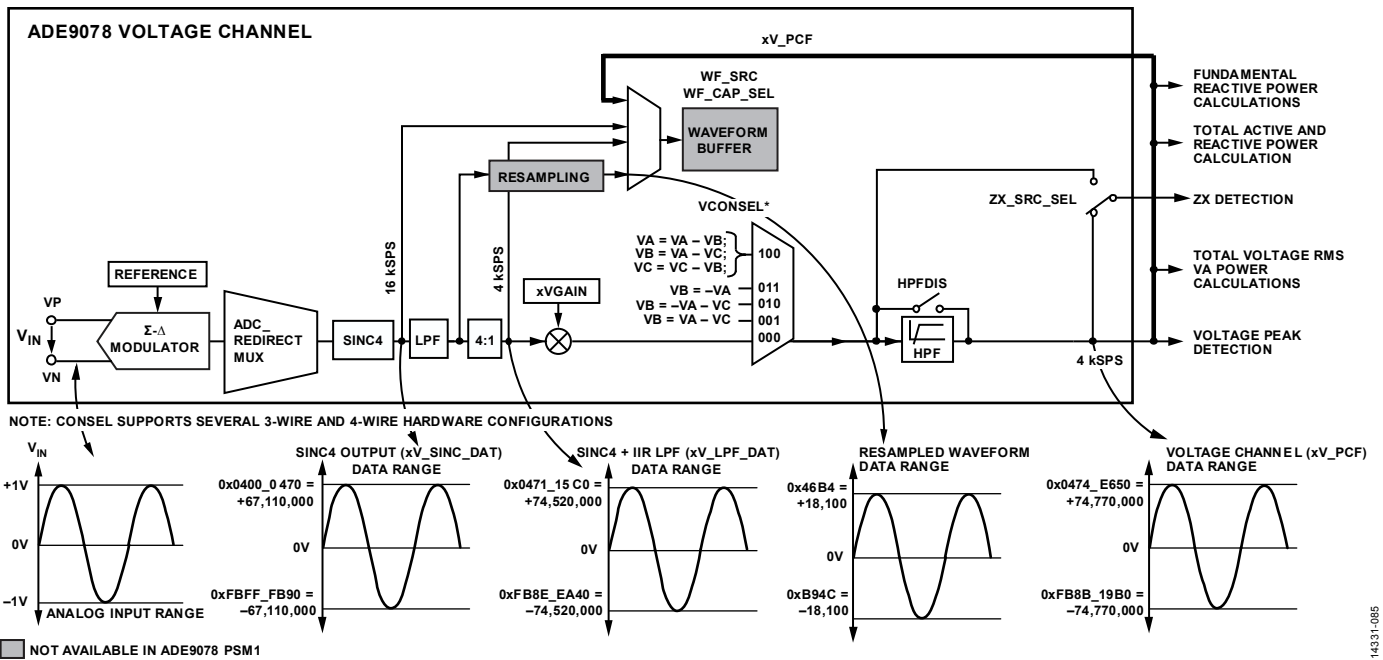


图52. 电压通道数据路径

14331-085

表11. 电压通道测量更新速率

寄存器名称	描述	更新速率
AV_SINC_DAT	VA sinc4滤波器输出	16 kSPS
BV_SINC_DAT	VB sinc4滤波器输出	16 kSPS
CV_SINC_DAT	VC sinc4滤波器输出	16 kSPS
AV_LPF_DAT	VA sinc4 + IIR低通滤波器和抽取器输出	$f_{DSP} = 4$ kSPS
BV_LPF_DAT	VB sinc4 + IIR低通滤波器和抽取器输出	$f_{DSP} = 4$ kSPS
CV_LPF_DAT	VC sinc4 + IIR低通滤波器和抽取器输出	$f_{DSP} = 4$ kSPS
AV_PCF	VA瞬时电流	$f_{DSP} = 4$ kSPS
BV_PCF	VB瞬时电流	$f_{DSP} = 4$ kSPS
CV_PCF	VC瞬时电流	$f_{DSP} = 4$ kSPS
AVRMS	VA基于滤波的总有效值	$f_{DSP} = 4$ kSPS
BVRMS	VB基于滤波的总有效值	$f_{DSP} = 4$ kSPS
CVRMS	VC基于滤波的总有效值	$f_{DSP} = 4$ kSPS
VPEAK	峰值电流通道样本 (参见“峰值检测”部分)	$f_{DSP} = 4$ kSPS
APERIOD	VA线路周期测量	$f_{DSP} = 4$ kSPS
BPERIOD	VB线路周期测量	$f_{DSP} = 4$ kSPS
CPERIOD	VC线路周期测量	$f_{DSP} = 4$ kSPS
COM_PERIOD	对来自VA、VB、VC的合并信号的线路周期测量 (参见“合并电压过零”部分)	$f_{DSP} = 4$ kSPS
ANGLx_x	电压至电流或电流至电流相位角度 (参见“角度测量”部分)	$CLKIN/24 = 512$ kSPS

电压通道

电压通道数据路径如图52所示。电压通道ADC波形可以在sinc4输出端以16 kSPS的速率进行采样并存储在xV_SINC_DAT寄存器中,或由IIR低通滤波器以 $f_{DSP} = 4$ kSPS的速率进一步抽取并存储在xV_LPF_DAT寄存器中。应用增益和相位补偿,产生更新速率 $f_{DSP} = 4$ kSPS的xV_PCF瞬时电流波形。xV_PCF波形用于总有功功率、VAR、IRMS、VA和基波VAR计算。xV_PCF值也在电压峰值检测电路中监控。最后,角度测量指示电压通道过零与同一相上电流通道过零或其他相上电压通道过零的时间差,并以 $CLKIN/24 = 512$ kSPS的速率更新,存储在ANGLx_x寄存器中。线路周期测量xPERIOD指示线路周期,如“线路周期计算”部分所述。

电压通道测量

表11列出了保存电压通道测量结果的寄存器及测量更新速率。

电压通道增益

利用xVGAIN寄存器校准各相的电压通道。xVGAIN寄存器具有与xIGAIN寄存器相同的调整比例。

$$\text{电压通道增益} = \left(1 + \frac{xIGAIN}{2^{27}}\right) \times HPF_GAIN$$

参见“电流通道增益xIGAIN”部分以了解有关增益调整比例的更多信息,以及它如何受高通滤波器转折频率(HPF_CRN)选择影响。

注意,对于给定增益,

$$|\text{电流通道增益} \times \text{电压通道增益} \times \text{功率增益}| \leq 3.75$$

电能测量概述

图53显示了AL_PCF和AV_PCF如何计算每相有效值和功率,以及算得的有效值和功率如何累计到AWATTHR和AWATT_ACC寄存器中并通过CFx脉冲输出。

每相电能测量更新速率

瞬时功率测量(包括xWATT、xVAR、xVA、xFVAR)以 $f_{DSP} = 4$ kSPS的速率更新。

这些测量累计到xWATT_ACC寄存器中的功率测量结果中,后者以用户定义的500 μ s到2 s间隔更新,具体间隔时间取决于PWR_TIME寄存器的选择。

电能测量默认以4 kSPS的速率更新,满量程时最多可存储211 s的累计数据。也可以将这些寄存器设置为其他累计模式,其在达到用户规定的线路周期或样本数量之后更新。

功率因数测量每隔 $4096/4$ kSPS = 1.024 s更新一次。

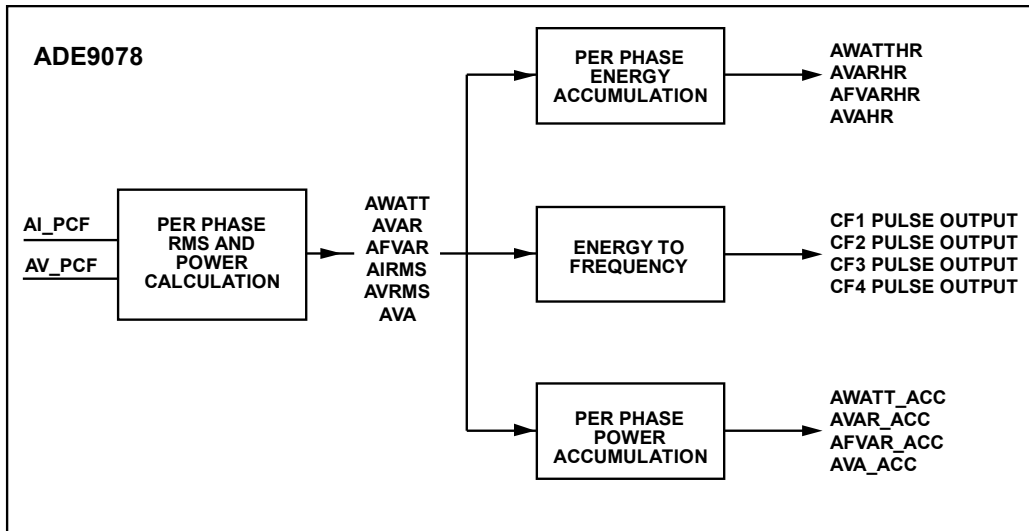


图53. 根据*xI_PCF*和*xV_PCF*波形计算每相功率和电能

表12. 有功功率相关的寄存器更新速率

寄存器名称	描述	更新速率
AWATT	A相低通滤波的总有功功率	4 kSPS
BWATT	B相低通滤波的总有功功率	4 kSPS
CWATT	C相低通滤波的总有功功率	4 kSPS
AWATT_ACC	A相累计总有功功率	PWR_TIME 4 kSPS采样之后, 从500 μs到2.048 s
BWATT_ACC	B相累计总有功功率	PWR_TIME 4 kSPS采样之后, 从500 μs到2.048 s
CWATT_ACC	C相累计总有功功率	PWR_TIME 4 kSPS采样之后, 从500 μs到2.048 s
AWATTTHR	A相累计总有功电能	根据EP_CFG和EP_TIME中的设置; 保存最多211 s的电能 (满量程)
BWATTTHR	B相累计总有功电能	根据EP_CFG和EP_TIME中的设置; 保存最多211 s的电能 (满量程)
CWATTTHR	C相累计总有功电能	根据EP_CFG和EP_TIME中的设置; 保存最多211 s的电能 (满量程)
APF	A相功率因数 (参见“功率因数”部分)	每1.024 s
BPF	B相功率因数 (参见“功率因数”部分)	每1.024 s
CPF	C相功率因数 (参见“功率因数”部分)	每1.024 s

基于功率和基于滤波的有效值测量算法

基于滤波的总有效值

ADE9078提供电流和电压有效值测量，其计算过程如图54所示：输入信号平方，低通滤波，然后求结果的平方根。

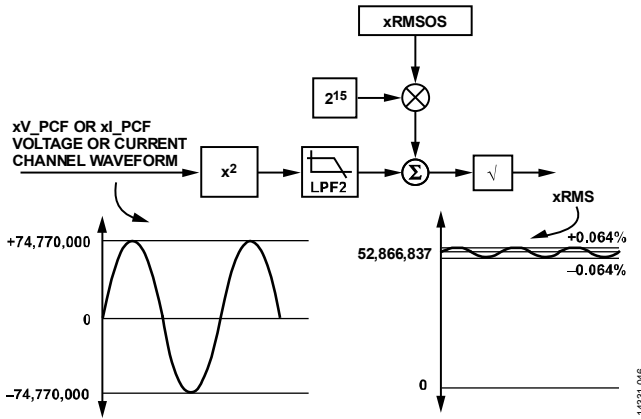


图54. 基于滤波的有效值

低通滤波器LPF2提取有效值，将50 Hz或60 Hz基波的谐波衰减至少64 dB，使得在满量程时计算的有效值偏差非常小（误差为±0.064%）。注意，输入信号变小时，由于测量中的噪声增加，有效值读数偏差会增大。

基于滤波器的有效值测量的典型误差为0.5%（5000:1动态范围）或0.1%（1000:1动态范围）。参阅表1中的技术规格以了解此测量会有什么样的性能。

注意，当xP和xN输入短接在一起时，xRMS寄存器的读数不是0。

如表1所示，基于滤波器的有效值具有1.6 kHz的带宽。

有效值计算（每通道一个，分别是AIRMS、BIRMS、CIRMS、NIRMS、AVRMS、BVRMS和CVRMS）每4 kSPS更新一次。ISUMRMS计算使用相同方法计算ISUMRMS，其中 $I_{SUM} = I_A + I_B + I_C \pm I_N$ ，更新速率同样是4 kSPS（更多信息参见“零线电流有效值，瞬时电流之和的有效值”部分）。

满量程时的xRMS值为52,866,837d。表13显示了50 Hz信号的有效值建立到满量程99%的时间。

表13. 有效值建立时间

配置	有效值建立时间, S = 99% (秒)
积分器开启, HPF开启, LPF2开启	1.09
积分器关闭, HPF开启, LPF2开启	0.96

输入信号较小（低于1000:1）时，为获得高性能，建议利用xRMSOS寄存器校准此测量的失调。失调必须在要求良好性能的最小输入信号下校准—请勿用零输入信号校准此测量。

下式指出了xRMSOS寄存器值如何更改xRMS寄存器中的结果：

$$xRMS = \sqrt{xRMS0^2 + 2^{15} \times xRMSOS}$$

其中，xRMS0是失调校准前的初始xRMS寄存器值。

1000:1时，预期xRMS0 = 52,866,837/1000 = 52,866.837。然后，xRMSOS寄存器的一位使xRMS改变(52,867.147 - 52,866.837)/52,866.837 = 0.0006%。

$$xRMS = \sqrt{\left(\frac{52,866,837}{1000}\right)^2 + 2^{15} \times 1} = 52,867.147$$

零线电流有效值，瞬时电流之和的有效值

ADE9078根据INP和INN引脚中的零线电流传感器输入计算零线电流有效值，并将结果存储在NIRMS寄存器中。NIRMSOS寄存器支持对此测量进行失调校准。调整比例与其他xRMS和xRMSOS寄存器相同（更多信息参见“基于滤波器的总有效值”部分）。

ADE9078还计算 $I_{SUM} = I_A + I_B + I_C \pm I_N$ 的有效值并将结果存储在ISUMRMS中。ISUMRMSOS寄存器支持对此测量进行失调校准。调整比例与其他xRMS和xRMSOS寄存器相同（更多信息参见“基于滤波器的总有效值”部分）。

如果不使用零线电流传感器，应向CONFIG0寄存器的ISUM_CFG位写入0，然后ISUMRMS近似计算来自IA、IB和IC之和的零线电流。

如果实测零线电流NI_PCF背离AI_PCF + BI_PCF + CI_PCF电流通道波形之和，系统中可能出现故障。

为了确定实测零线电流与实测通道A、通道B、通道C电流的差距有多大，应根据零线电流相对于其他电流通道波形的方向，将ISUM_CFG[1:0]设置为01或10。

表14. Isum配置选项

ISUM_CFG[1:0]	Isum计算
00, 11	$I_{SUM} = AI_PCF + BI_PCF + CI_PCF$
01	$I_{SUM} = AI_PCF + BI_PCF + CI_PCF + NI_PCF$
10	$I_{SUM} = AI_PCF + BI_PCF + CI_PCF - NI_PCF$

ISUMRMS具有与xRMS相同的调整比例。注意，如果AI_PCF、BI_PCF和CI_PCF全都处在满量程且彼此同相，ISUM_CFG = 00或11，则ISUMRMS = 3 × 52,866,837d = 158,600,511d。如果AI_PCF、BI_PCF、CI_PCF和NI_PCF全都处在满量程且彼此同相，ISUM_CFG = 01，则ISUMRMS = 4 × 52,866,837d = 211,467,348d。

要接收关于ISUMRMS是否超过阈值的指示，请配置ISUMLVL。STATUS0寄存器的MISMATCH位及相关中断指示ISUMRMS和ISUMLVL的关系是否有变。

根据下式计算所需的ISUMLVL值：

$$ISUMLVL = \left(\frac{xIRMS_FULL_SCALE}{X} \right)$$

其中：

$xIRMS_FULL_SCALE$ 为满量程输入时的标称 $xIRMS$ 值，即52,866,837。

X 为指示MISMATCH错误而需要的电流水平。例如，设置ISUMLVL以通知满量程时瞬时电流之和的有效值大于10,000:1，则 $X = 10,000$ 。

总有功功率

总有功功率通常用于计费目的。它包括基波和谐波的功率。

图55说明了如何计算A相上经过低通滤波的总有功功率。首先，AI_PCF和AV_PCF波形相乘。然后，结果经过低通滤波，除非DISAPLPF = 1。最后，应用APGAIN以执行增益校正，并应用AWATTOS值以校正有功功率失调。

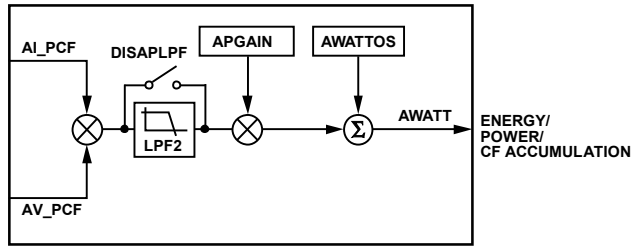


图55. 总有功功率(AWATT)计算

图56显示了I/V输入信号、瞬时有功功率和低通滤波有功功率之间的关系，假设I和V处于满量程，仅基波存在，且功率因数为1。

在图56中，如果DISAPLPF = 1，则AWATT反映瞬时有功功率；如果它为0，则AWATT反映低通滤波有功功率，假设APGAIN = 0且AWATTOS = 0。

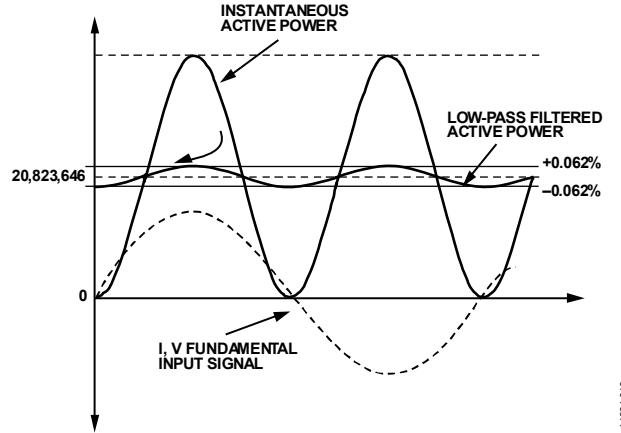


图56. 瞬时有功功率和低通滤波有功功率（功率系数为1）

低通滤波器LPF2提取总有功功率，将50 Hz或60 Hz基波的谐波衰减64 dB，使得在满量程时低通滤波有功功率的偏差非常小(±0.062%)。

由此得到的AWATT信号的更新速率为4 kSPS，带宽为1.6 kHz，如表1所示。

B相和C相用来计算BWATT和CWATT的数据路径与AWATT相似，并具有相应的增益和相位系数BPGAIN、BWATTOS和CPGAIN、CWATTOS。

$xPGAIN$ 寄存器具有与 $xIGAIN$ 寄存器相同的调整比例（参见“电流通道增益 $xIGAIN$ ”部分中的等式）。

注意，对于给定增益，

$$| \text{电流通道增益} \times \text{电压通道增益} \times \text{功率增益} | \leq 3.75$$

$xWATTOS$ 具有与 $xWATT$ 相同的调整比例。通过下式可了解 $xWATTOS$ 如何影响 $xWATT$ 值：

$$xWATTOS = \left(\frac{1}{\frac{xWATT_FULL_SCALE}{X}} \right)$$

其中：

$xWATT_FULL_SCALE$ 为满量程输入时的标称 $xWATT$ 值，即20,823,646。注意， $xVAR$ 和 VA 具有相同的调整比例，因此所有三个失调可以使用同一等式。 X 为要校准的最小功率水平。例如，满量程时要校准10,000的电能， $X = 10,000$ 。

$$xWATTOS = \left(\frac{1}{\frac{20,823,646}{10,000}} \right) = 0.05\%$$

然后，xWATTOS寄存器中的每一位可以校正0.05%的误差（10,000:1时）。注意在多数应用中，小输入情况下的总有功率性能对xWATTOS为零的情况是足够的。

表15显示了50 Hz信号的总有功率的建立时间。

表15. 总有功率建立时间

配置	总有功率建立时间（秒）	
	FS = 99%	FS = 99.90%
积分器开启，HPF开启，LPF2开启	0.85	1.2
积分器关闭，HPF开启，LPF2开启	0.85	1.2
积分器关闭，HPF开启，LPF2关闭	0.06	0.66

总无功功率

总无功功率包括基波和谐波的无功功率。在基波和所有谐波上，电流通道AI_PCF偏移90°。然后，此信号与电压波形AV_PCF相乘。接着对其结果进行低通滤波，除非DISRPLPF = 1。最后，应用APGAIN以执行增益校正，并应用AVAROS值以校正VAR失调。注意在多数应用中，小输入情况下的总无功功率性能对AVAROS为零的情况是足够的。

图57所示为无功功率的计算方法。

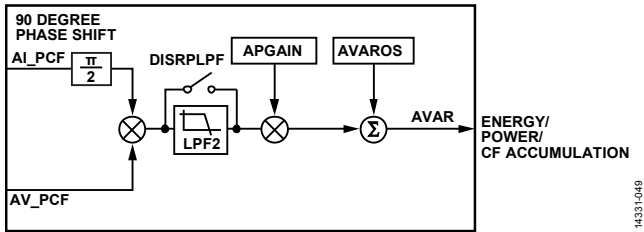


图57. 总无功功率(AVAR)计算

功率因数为0时的总无功功率具有与功率因数为1时的总有功率相似的纹波（参见图56）。

由此得到的AVAR信号的更新速率为4 kSPS，带宽为1.6 kHz，如表1所示。

B相和C相用来计算BVAR和CVAR的数据路径与AVAR相似，并具有相应的增益和相位系数BPGAIN、BVAROS和CPGAIN、CVAROS。

XVAROS具有与xVAR相同的调整比例（参见“总有功率”部分以了解如何计算此寄存器值）。

设置VAR_DIS寄存器可禁用总无功功率。注意，要更改VAR_DIS设置，必须先将run寄存器设置为0，完成更改后再将其设置为1。

表16显示了50 Hz信号的总无功功率的建立时间。

表16. 总无功功率建立时间

配置	总无功功率建立时间（秒）	
	FS = 99%	FS = 99.90%
积分器开启，HPF开启，LPF2开启	0.85	1.19
积分器关闭，HPF开启，LPF2开启	0.85	1.19
积分器关闭，HPF开启，LPF2关闭	0.02	0.07

总视在功率

将电流有效值xIRMS乘以对应的电压有效值xVRMS，然后应用增益校正APGAIN，即产生视在功率。结果存储于AVA寄存器内。注意，总视在功率计算的失调是通过校准AIRMS和AVRMS测量（使用AIRMSOS和AVRMSOS寄存器）来校正的（有关有效值计算的更多信息，参见“基于滤波器的总有效值”部分）。

由此得到的AVA信号的更新速率为4 kSPS，带宽为1.6 kHz，如表1所示。

B相和C相用来计算BVA和CVA的数据路径与AVA相似，并具有相应的增益系数BPGAIN和CPGAIN。

某些应用中，如果在电压通道输入上检测到窃电，则需要累计视在电能（假定电压处在标称电平）。ADE9078提供了一个寄存器(VNOM)，可以将它设置为对应240 V有效值的值。如果设置了CONFIG0寄存器的VNOMx_EN位，则在计算xVA时，VNOM与xIRMS相乘。

表17显示了50 Hz信号的总视在功率的建立时间。

表17. 总视在功率建立时间

配置	总视在功率建立时间，FS = 99%（秒）
积分器开启，HPF开启，LPF2开启	1.09
积分器关闭，HPF开启，LPF2关闭	0.96

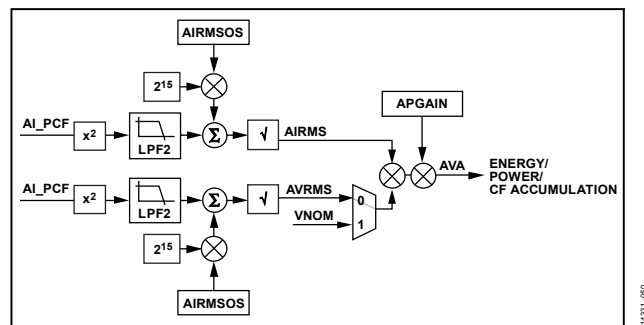


图58. 总视在功率(AVA)计算

基波无功功率

ADE9078采用专有算法来计算基波无功功率,该算法需要初始电网频率和电压通道中测得的标称电压。ACCMODE寄存器中的SELFREQ位选择系统是50 Hz还是60 Hz。若是50 Hz系统,请将SELFREQ位清0;若是60 Hz系统,请将SELFREQ位置1。必须先选择SELFREQ,再向run寄存器写入1。

VLEVEL寄存器指示电压通道标称值。根据下式计算VLEVEL:

$$VLEVEL = X \times 1,144,084$$

其中, X为标称输入信号相对于满量程的动态范围。

建议设置适当的电压通道输入,使得标称电压(例如240 V rms)对应于ADE9078模拟输入信号范围的一半。ADE9078支持±1 V峰值、0.707 V rms输入,因此建议将电压通道输入调整到0.353 V rms。然后,对于240 V的标称输入,输入信号为满量程的一半, X等于2。将2,288,168d写入VLEVEL寄存器以配置此特性。

$$VLEVEL = 2 \times 1,144,084 = 2,288,168$$

配置SELFREQ和VLEVEL参数之后, ADE9078以±5 Hz的精度跟踪SELFREQ选择的50 Hz或60 Hz基波线路频率。如果应用需要比±5 Hz更大的频率范围,须监测线路周期(xPERIOD)并相应地更改SELFREQ选择。注意,要更改SELFREQ设置,必须先将run寄存器设置为0,完成更改后再将其设置为1。

基波电流信号偏移90°后与基波电压信号相乘。然后应用APGAIN寄存器中的增益,以及AFVAROS寄存器中的失调校正。

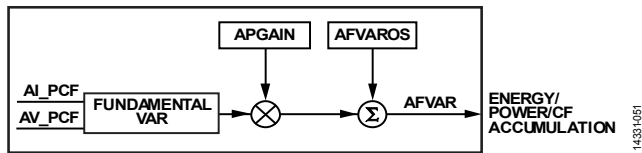


图59. 基波无功功率AFVAR

功率因数为0时的基波无功功率具有与功率因数为1时的总有功率相似的纹波(参见图56)。

xFVAROS具有与xFVAR相同的调整比例(参见“总有功率”部分以了解如何计算此寄存器值)。

表18显示了50 Hz信号的基波无功功率的建立时间。

表18. 基波无功功率建立时间

配置	基波无功功率建立时间(秒)	
	FS = 99%	FS = 99.90%
积分器开启, HPF开启, LPF2开启	0.86	1.11
积分器关闭, HPF开启, LPF2开启	0.86	1.11

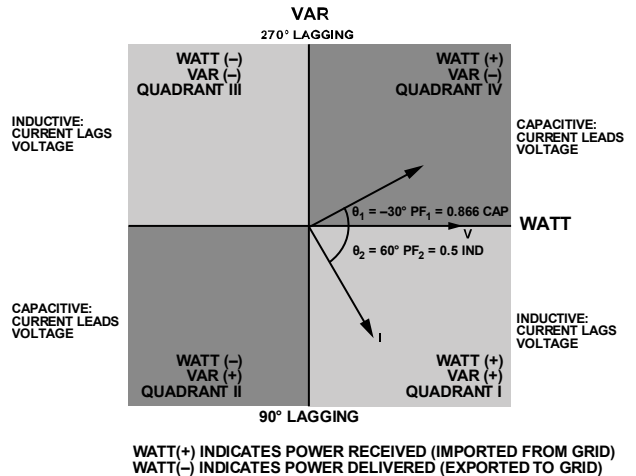
功率因数

总有功率和总视在功率累计1.024秒,然后根据下式计算各相的功率因数:

$$APF = \frac{\text{累计1.024秒的AWATT}}{\text{累计1.024秒的AVA}}$$

APF计算的符号取决于AWATT符号。

要计算电能处于哪一象限,可检查该相位的总或基波无功电能的符号以及xPF或xWATT值的符号,如图60所示。功率因数为容性的象限用深灰色表示,功率因数为感性的象限用浅灰色表示。注意,多数应用的功率瓦数是从电网接收(导入)的,因此有功功率和VAR处于第一和第四象限。



WATT(+) INDICATES POWER RECEIVED (IMPORTED FROM GRID)
WATT(-) INDICATES POWER DELIVERED (EXPORTED TO GRID)

图60. 容性和感性负载的有功功率和VAR符号

功率因数结果用5.27格式存储。最高功率因数数值是0x07FF FFFF,对应于功率因数1。功率因数-1存储为0xF800 0000。利用下式可从xPF寄存器值确定功率因数:

$$\text{功率因数} = APF \times 2^{-27}$$

电能累计

图61显示了AWATT如何累计到AWATTHR和AWATT_ACC寄存器中。应用空载阈值并检查电能符号以确定是否将AWATT样本累计到内部电能累加器中。内部电能累加器要么增加到AWATTHR寄存器中，要么锁存，取决于EGY_LD_ACCUM设置和EGYRDY速率（更多信息参见“重载或累计用户电能寄存器”）。AWATT值直接累计到内部功率累加器中，并以PWRRDY速率锁存在AWATT_ACC中。设置EP_CFG寄存器中的EGY_PWR_EN位以运行电能和功率累加器。

带符号电能累计模式

总有功电能累计模式

某些应用只需要对正的总有功电能计费。ADE9078 ACCMODE寄存器的WATTACC位就是针对这种需求而提供的。要设置总有功电能累计和对应的CF脉冲输出仅对正电能有效，须将10写入WATTACC。

如果WATTACC = 0, 则电能累计是带符号的。AWATTHR_HI寄存器的MSB指示电能是正还是负。

其他累计模式包括：绝对累计模式，此时WATTACC = 01, 累计AWATT的绝对值；以及仅负值累计模式，此时WATTACC = 11, 仅累计负有功电能。

无功电能累计模式

在某些应用中, 由于无功电能受感性和容性负载影响而在正值和负值之间频繁变化, 需要对无功电能的绝对值计费。ADE9078 ACCMODE寄存器的VARACC位就是针对这种需求而提供的。要设置总和基波无功电能寄存器及对应的CF脉冲输出出来累计无功电能的绝对值, 须将01写入VARACC。

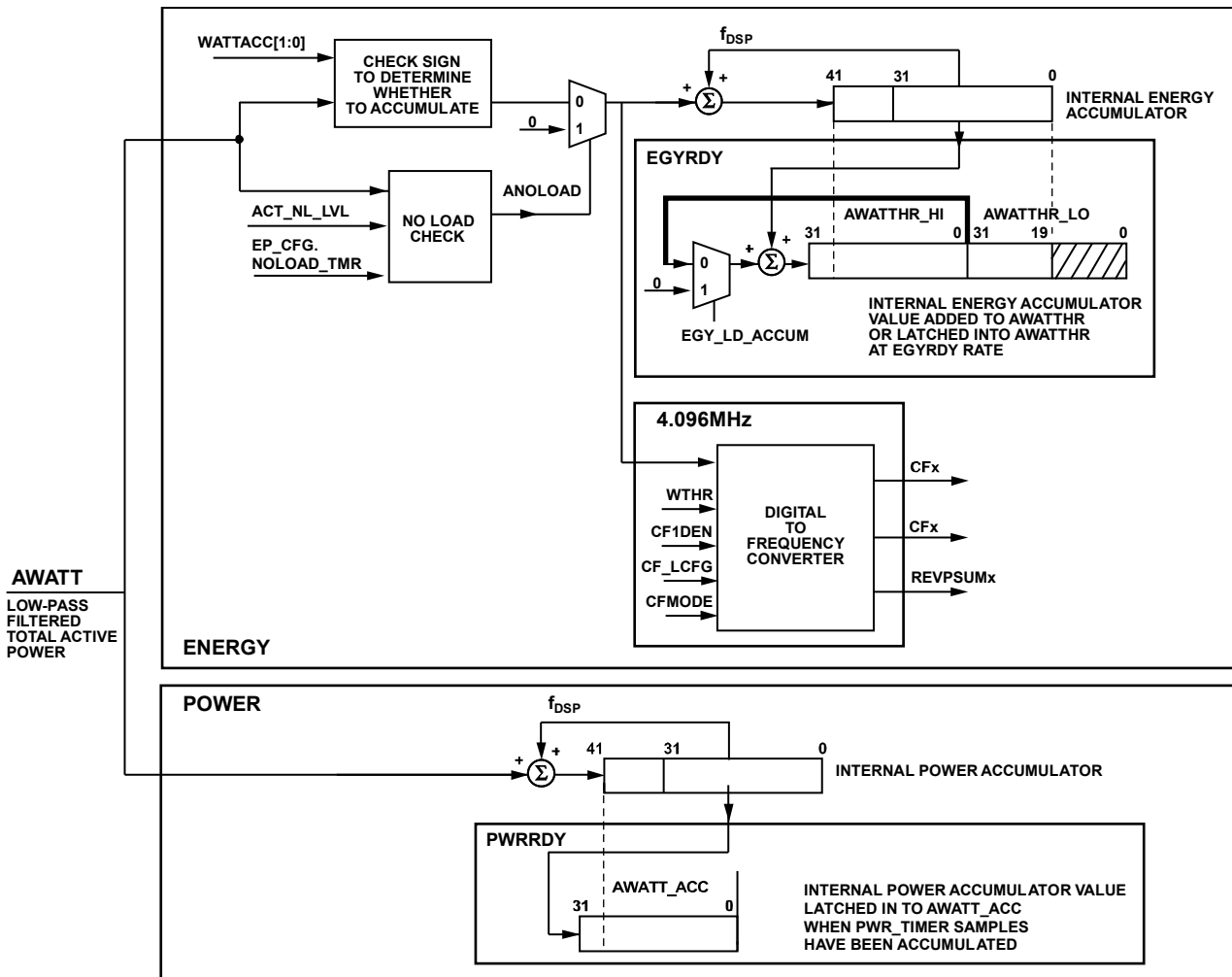


图61. AWATT累计到电能和功率中，使用空载阈值和带符号累计模式

如果VARACC = 0，则总和基波无功电能累计是带符号的。AVARHR_HI寄存器的MSB指示电能是正还是负。

其他累计模式包括：仅正值累计模式，此时VARACC = 10；以及仅负值累计模式，此时仅累计负无功电能，VARACC = 11。

空载检测

当输入电流低于给定的电表启动电流时，空载检测可防止噪声引起电能累计。

为了确定是否存在空载情况，ADE9078评估用户定义期间的累计电能是否低于用户定义的阈值。空载检测基于相位和电能来进行。

EP_CFG寄存器中的NOLOAD_TMR位决定空载情况评估所需的样本数，其范围是64到4096（64/4 kSPS = 16 ms至1.024 s）；表19说明了NOLOAD_TMR位的取值及意义。空载检测默认使能，最短时间为64/4 kSPS = 16 ms。当EP_CFG寄存器的NOLOAD_TMR[2:0]位 = 111b 时，空载检测禁用。

表19. 空载情况评估时间

NOLOAD_TMR	评估空载情况的样本数	评估空载情况的时间 (ms)
0	64	16
1	128	32
2	256	64
3	512	128
4	1024	256
5	2048	512
6	4096	1024
7	空载禁用	空载禁用

用户定义的空载阈值写入ACT_NL_LVL、REACT_NL_LVL和APP_NL_LVL寄存器中。ACT_NL_LVL寄存器设置总有功电能的空载阈值。相应地，REACT_NL_LVL寄存器设置总和基波无功电能的空载阈值，而APP_NL_LVL设置总视在电能的空载阈值。

空载阈值根据下式计算：

$$xNL_LVL = \left(\frac{xWATT_FULL_SCALE \times 64}{X} \right)$$

其中：

xWATT_FULL_SCALE为满量程输入时的标称xWATT值，即20,823,646。注意，xVAR和VA具有相同的调整比例，因此所有三个阈值可以使用相同的值。

X为所需的空载输入功率水平。例如，要设置空载阈值以使满量程时低于50,000的电能归零，则X = 50,000。

因此，对于50,000:1空载阈值水平，xNL_LVL为0x6804。

$$xNL_LVL = \left(\frac{20,823,646 \times 64}{50,000} \right) = 26,654 = 0x681E$$

当某相空载时，每隔f_{DSP} = 4 kSPS，零电能便累计到电能寄存器和CF中。

注意，x_ACC寄存器不受空载检测影响。即使在空载时，xWATT、xVAR和xVA寄存器中计算的功率也会每隔f_{DSP} = 4 kSPS累计到对应的x_ACC寄存器中。

空载指示

PHNOLOAD寄存器指示各相电能是否处于空载。例如，PHNOLOAD寄存器的位2至位0分别指示A相总视在电能、无功电能和有功电能是否同相。如果某位置1，则说明该相电能处于空载—如果其为0，则说明该相不是空载。

当某相电能的空载状态发生改变时（进入或退出空载），用户可使能中断发生。每类电能都有一个中断使能位。设置STATUS1寄存器的RFNOLOAD、VANLOAD、RNLOAD和ANLOAD位，当一相或多相的基波VAR、总VA、总VAR和总有功功率的空载状态改变时，IRQ1就会产生中断。

还有一个选项用来在EVENT引脚上指示空载状态（更多信息参见“中断/事件”部分）。

图62显示了低通滤波有功功率值升高到用户配置的空载阈值以上，然后又降至其下时发生的事情。同样的原理也适用于所有电能值（总和基波VAR、总VA）和对应的REACT_NL_LVL和APP_NL_LVL空载阈值。

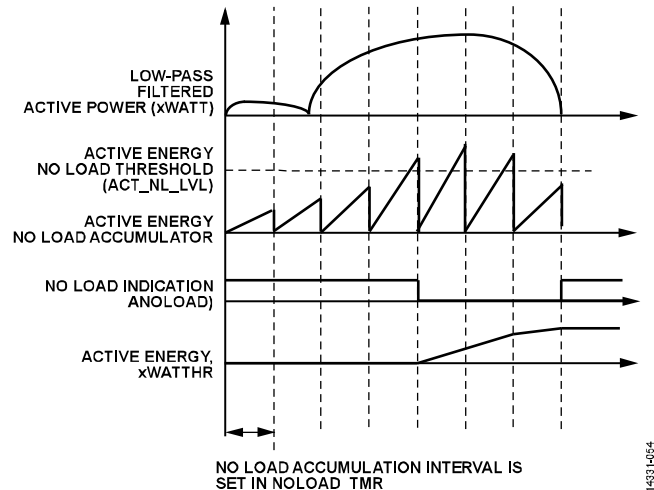


图62. 空载检测和指示

电能累计详解

内部电能寄存器溢出速率

每相的每种电能累计有42位内部带符号电能累加器，如图61所示。这些累加器以 $f_{DSP} = 4$ kSPS的速率更新。在满量程输入下且所有数字增益和失调系数为零时，内部累加器溢出的时间可利用下式计算。

$$\text{内部电能累加器最长时间 (秒)} = \left(\frac{2^{41}}{AWATT_AT_FULL_SCALE \times f_{DSP}} \right)$$

其中， $AWATT_AT_FULL_SCALE$ 指满量程输入下的标称 $AWATT$ 值。

例如， $MTEN = 0$ ，采用单点增益补偿， $AIGAIN$ 、 $AVGAIN$ 、 $APGAIN$ 和 $AWATTOS$ 全都等于零，A相总有功电能的数字增益为1。因此，内部累加器中累计的A相总有功电能将在26.4秒后溢出，标称满量程 $AWATT$ 值为20,823,646。

$$\text{内部电能累加器最长时间 (秒)} = \left(\frac{2^{41}}{20,823,646 \times 4000} \right) = 26.4 \text{ 秒}$$

用户电能寄存器更新速率，EGYRDY

如图61所示，内部电能累加器锁存到用户可访问的电能寄存器中，或以 $EGYRDY$ 速率增加到用户可访问的寄存器中。图63进一步说明了 $EGYRDY$ 更新速率是如何产生的。

根据 EP_CFG 寄存器中 EGY_TMR_MODE 位的设置， $EGYRDY$ 更新发生在 $EGY_TIME + 1$ 个 f_{DSP} 样本或 $EGY_TIME + 1$ 个半线路周期之后。

如果 $EGY_TMR_MODE = 0$ ，则选择基于样本的累计，如下所示：

$$\text{内部电能累加器时间 (秒)} = \left(\frac{EGY_TIME + 1}{f_{DSP}} \right)$$

$EGY_TIME[12:0]$ 寄存器允许累计最多 $(8191 + 1) = 8192$ 个样本，相当于 $8192/4000 = 2.048$ 秒（若 $EGY_TMR_MODE = 0$ ）。

$$\text{内部电能累加器时间 (秒)} = \left(\frac{8191 + 1}{4000} \right) = 2.048 \text{ 秒}$$

如果 $EGY_TMR_MODE = 1$ ，则选择基于半线路周期的累计，如下所示

$$\text{内部电能累加器时间 (秒)} = \left(\frac{EGY_TIME + 1}{ZX_RATE} \right)$$

线路频率为50 Hz且过零中断速率为100 Hz时，若 EGY_TIME 等于 $0x1FFF$ (8191d)，则最长累计时间为81.92秒。

$$\text{内部电能累加器时间 (秒)} = \left(\frac{8191 + 1}{100} \right) = 81.92$$

如果 $EGY_TMR_MODE = 1$ ，则 ZX_LP_SEL 寄存器的 ZX_SEL 位选择要监控的过零源，如图63所示。

注意在满量程输入下，内部电能寄存器的溢出时间是26.4秒，因此当 $EGY_TMR_MODE = 1$ 时，必须将 EGY_TIME 设置为低于2640d的值以防止溢出。

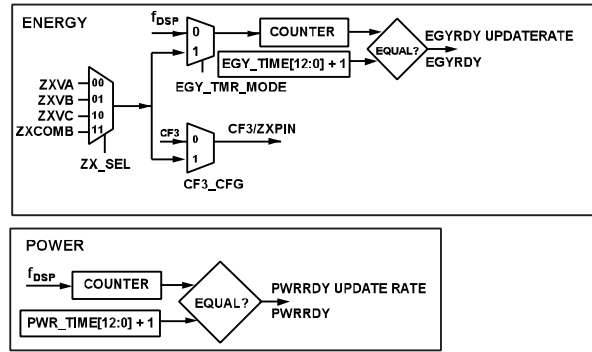


图63. EGYRDY和PWRRDY更新速率

重载或累计用户电能寄存器

当 $EGYRDY$ 事件发生时，内部电能累计值要么直接载入 $xWATTHR$ 寄存器，要么增加到现有累计值，取决于 EP_CFG 寄存器的 EGY_LD_ACCUM 位的状态。

如果 $EGY_LD_ACCUM = 0$ ，内部电能寄存器增加到用户可访问电能寄存器。如果 $EGY_LD_ACCUM = 1$ ，内部电能寄存器覆写用户可访问电能寄存器。

最后，内部电能累加器复位并再次从零开始计数。

用户电能寄存器溢出速率

每相的每种电能累计有45位带符号的用户可访问电能累加器。这些累加器以 $EGYRDY$ 决定的速率更新，如“用户电能寄存器更新速率 $EGYRDY$ ”部分所述。下面的等式说明了在满量程输入下且所有数字增益和失调系数为零时，如何计算用户可访问累加器的溢出时间。对于本例，假设电能寄存器以 $f_{DSP} = 4$ kSPS样本的速率更新。

$$\text{用户电能累加器最长时间 (秒)} = \left(\frac{2^{44}}{AWATT_AT_FULL_SCALE \times f_{DSP}} \right)$$

其中， $AWATT_AT_FULL_SCALE$ 指满量程输入下的标称 $AWATT$ 值。

例如，MTEN = 0，采用单点增益补偿，AIGAIN、AVGAIN、APGAIN和AWATTOS全都等于0，A相总有功电能的数字增益为1。这样，用户可访问累加器中累计的A相总有功电能将在211秒后溢出，标称满量程AWATT值为20,823,646。

用户电能累加器最长时间 (秒) =

$$\left(\frac{2^{44}}{20,823,646 \times 4000} \right) = 211 \text{ sec}$$

访问用户电能寄存器

每个45位用户可访问的带符号电能累加器分为两个寄存器：一个寄存器包含32个MSB，即xHR_HI；另一个寄存器包含13个LSB，即xHR_LO，如图64所示。

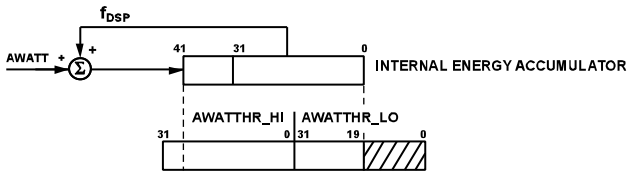


图64. 内部电能寄存器至AWATTHR_HI和AWATTHR_LO

预期用户电能累计值可根据下式基于平均AWATT值来计算：

$$\text{用户电能累计值} = \text{AWATT} \times (\text{EGY_TIME} + 1)$$

AWATTHR_HI包含32个MSB，可通过将下式结果向下舍入到最接近的整数来计算：

$$\text{AWATTHR_HI} = \text{ROUNDDOWN}(\text{用户电能累计值} \times 2^{-13})$$

其中，ROUNDDOWN()为向下舍入到最接近整数的函数。

最后，AWATTHR_LO根据之前的两个值来计算，如下所示：

$$\text{AWATTHR_LO} = (\text{用户电能累计值} - \text{AWATT_EGY_USER_HI} \times 2^{13}) \times 2^{19}$$

例如，若累计了AWATT的4000个样本，采用满量程输入，则AWATTHR_HI的预期值为0x009B 25F4，AWATTHR_LO的预期值为0xE600 0000。

$$\begin{aligned} \text{用户电能累计值} &= 20,823,646 \times (3999 + 1) = \\ &83,294,584,000 \end{aligned}$$

$$\begin{aligned} \text{AWATTHR_HI} &= \text{ROUNDDOWN}(83,294,584,000 \times 2^{-13}) = \\ &10,167,795 = 0x009B 25F3 \end{aligned}$$

$$\begin{aligned} \text{AWATTHR_LO} &= (83,294,584,000 - 10,167,795 \times 2^{13}) \times 2^{19} = \\ &3,858,759,680 = 0xE600 0000 \end{aligned}$$

为了确定消耗的瓦时数，利用xIGAIN、xVGAIN和xPGAIN寄存器校准电表。这样，xWATTHR_HI × 瓦时/LSB = 瓦时。瓦时/LSB常数对所有电表都相同。

读取用户电能寄存器并复位

如果EP_CFG寄存器的RD_RST_EN位置1，则当读取用户可访问电能寄存器时，其内容会复位。

例如，读取AWATTHR_HI之后，AWATTHR_HI寄存器值变为0。AWATTHR_LO寄存器内容则不变。

不建议读取xHR_LO寄存器之后复位。

用户电能寄存器使用模式

电能累计有以下三种主要使用模式：

- 读取电能寄存器并复位
- 累计规定线路周期数的电能
- 累计规定样本数的电能

要读取电能寄存器并复位，请使用如下设置：

- 配置寄存器设置如下：
 - EGY_LD_ACCUM = 0
 - EGY_TMR_MODE = 0
 - RD_RST_EN = 1
 - EGY_PWR_EN = 1
 - EGY_TIME = 1
- 对于输出，仅读取 xHR_HI 寄存器，其分辨率对大多数应用是足够的。xHR_LO 寄存器会持续累计，无需用户读取。
- 将读取 xHR_HI 的最长时间间隔设置为 211 秒，防止其在满量程输入情况下溢出。

要累计规定线路周期数的电能，请使用如下设置：

- 配置寄存器设置如下：
 - EGY_LD_ACCUM = 1
 - EGY_TMR_MODE = 1
 - RD_RST_EN = 0
 - EGY_PWR_EN = 1
 - EGY_TIME 设置为所需的半线路周期数
- 对于输出，xHR_HI 寄存器的分辨率对大多数应用是足够的。为了保持与 CF 脉冲输出完全同步，还必须读取 xHR_LO，因为每个 EGYRDY 周期它都会清 0。
- 将读取xHR_HI的最长时间间隔设置为26.4秒，防止其在满量程输入情况下溢出。

要累计规定样本数的电能，请使用如下设置：

- 配置寄存器设置如下：
 - EGY_LD_ACCUM = 1
 - EGY_TMR_MODE = 0
 - RD_RST_EN = 0
 - EGY_PWR_EN = 1
 - EGY_TIME设置为所需的样本数
- 对于输出，xHR_HI寄存器的分辨率对大多数应用是足够的。为了保持与CF脉冲输出完全同步，还必须读取xHR_LO，因为每个EGYRDY周期它都会清0。
- 将读取xHR_HI的最长时间间隔设置为26.4秒，防止其在满量程输入情况下溢出。

数字频率转换—CFx输出

许多电表需要一个与累计电能成比例的脉冲输出，每kWh电表常数一个给定脉冲。

ADE9078通过CF1至CF4输出引脚提供四个与电能累计值成比例的脉冲输出。CFx脉冲生成的框图如图65所示。

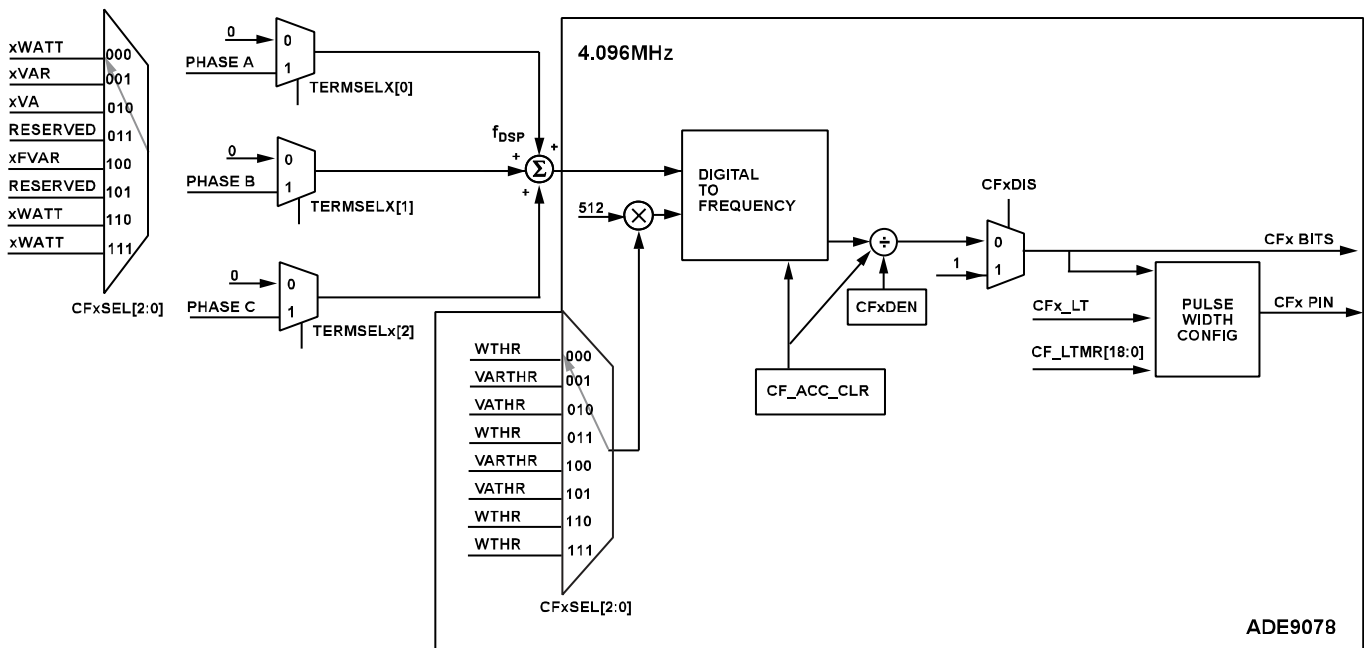


图65. CFx的数字频率转换

表20. CFx低电平有效脉冲宽度和占空比（基于CFx_LT和CF_LTMR）

CFx_LT	低频时的低电平有效脉冲宽度(ms)	高频且CFxDEN为偶数时的低电平有效脉冲宽度	高频且CFxDEN为奇数时的低电平有效脉冲宽度	进入空载时的行为
0	80	50%	$(1 + 1/CFxDEN) \times 50\%$	若CFx为低电平，则完成当前脉冲，然后返回高电平。
1	$CF_LTMR \times 6/CLKIN \times 1000$	50%	$(1 + 1/CFxDEN) \times 50\%$	若CFx为低电平，CFx将保持低电平，直至空载状态结束。

电能和相位选择

CFMODE寄存器的CFxSEL[2:0]位选择通过CFx引脚输出哪类电能，包括总有功功率、VAR、VA或基波VAR。COMPmode寄存器的TERMSELx位选择CFx输出包括哪些相位的电能。

例如，若CF1SEL = 000且TERMSEL1 = 111，则CF1指示A相、B相和C相的总有功功率输出。

要同时校准A相、B相和C相总有功功率累计值，将CF1用于总AWATT，CF2用于总BWATT，CF3用于总CWATT，配置TERMSEL1 = 010，TERMSEL2 = 100。

配置最大CF脉冲输出频率

xTHR寄存器决定数字频率转换器的最大输出速率。建议写入xTHR = 0x0010 0000。生成CFxDEN脉冲之后，发送CFx脉冲。CFxDEN的范围是2到65,535。xTHR、CFxDEN和AWATT值之间的关系如下式所示：

$$CF(\text{Hz}) = \left(\frac{f_{D\text{TOF}} \times AWATT}{xTHR \times 512 \times CFxDEN} \right)$$

其中：

$f_{D\text{TOF}}$ 为4.096 MHz。

AWATT为满量程时的值，20,823,646。

xTHR为0x0010 0000。

CFxDEN为2。

推荐的最大CF脉冲输出频率为79.4 kHz。

$$\text{最大CF}(\text{Hz}) = \left(\frac{4.096 \times 10^6 \times 20,823,646}{0x0010\ 0000 \times 512 \times 2} \right) = 79.4\ \text{kHz}$$

使用xTHR和CFxDEN的上电复位值，在满量程输入下，默认CFx脉冲输出为：

$$\text{最大CF}(\text{Hz}) = \left(\frac{4.096 \times 10^6 \times 20,823,646}{0x0000\ \text{FFFF} \times 512 \times 0x\text{FFFF}} \right) = 38.8\ \text{Hz}$$

配置CF脉冲宽度

脉冲宽度由CF_LCFG寄存器的CFx_LT位和CF_LTMR寄存器值决定。

当CFx_LT = 0时，对于低于 $1/(2 \times 80\ \text{ms}) = 6.25\ \text{Hz}$ 的频率，低电平有效脉冲宽度设置为80 ms。对于更高的频率，若CFxDEN为偶数，则占空比为50%；若CFxDEN为奇数，则占空比为 $(1 + 1/CFxDEN) \times 50\%$ 。

如果CFx_LT设置为1，则CF低电平有效脉冲宽度为 $CF_LTMR \times 6/CLKIN$ 。CF_LTMR最大值为327,680 = 0x0005 0000，相应的脉冲宽度为 $327,680/(6/CLKIN) = 80\ \text{ms}$ 。CF_LTMR必须大于0。

CFx脉冲符号

某些应用必须分别记录正电能和负电能使用情况。为了支持这种操作，PHSIGN寄存器的SUMxSIGN位指示进入最后CFx脉冲的电能之和是正值还是负值。如果进入CFx脉冲的电能之和是正值，则SUMxSIGN = 0，否则等于1。

此外，STATUS0寄存器和EVENT_STATUS寄存器中的REVPSUMx位指示CFx极性是否改变了符号。例如，若最后一个CF2脉冲为正无功电能，下一CF2脉冲为负无功电能，则STATUS0寄存器和EVENT_STATUS寄存器中的REVPSUM2位置1，可使得该特性以在IRQ0上产生中断。

清除CFx累加器

用户可能想要清除部分CFx累计值，例如在上电和初始化过程中。要清除数字频率转换器和CFDEN计数器中的累计值，须向CONFIG1寄存器的CF_ACC_CLR位写入1。CF_ACC_CLR位自动清零。

禁用CFx脉冲输出和CFx中断

要禁用CFx脉冲输出并使CFx输出保持高电平，须向CFMODE寄存器的CFxDIS位写入1。如果CFMODE寄存器的CFxDIS位置1，当新CFx脉冲就绪时，STATUS0寄存器的CFx位不会置1。注意，指示CFx脉冲正负情况的REVPSUMx位不受CFxDIS设置影响。

测量(PSM1)

概述

可以通过断开电压输入或零线来窃电。切断电表的电压输入之后，某些地区要求持续数天监控电流输入，以检查是否存在窃电情况。PSM1和PSM2工作模式结合PSM3，支持以低功耗检查此类窃电并计费。

PSM1支持快速测量IRMS、VRMS、有功功率和VAR，但功能要少于PSM0。

要利用PSM1进行测量，须将PM1和PM0引脚分别变为0和1以选择PSM1工作模式。然后，写入xIGAIN、xVGAIN和xPGAIN寄存器以配置该IC。写入run寄存器以启动测量。要实现额定精度，PSM1模式应保持表8所示的时间，然后通过SPI端口读取测量结果（详细信息参见“PSM1启动流程”部分）。

读取PSM1结果之后，将PM1和PM0引脚分别变为1和1，以进入PSM3模式并保持一分钟。然后，将PM1和PM0引脚分别变为1和0以进入PSM1模式，再次进行测量并重复上述过程。

IRMS、VRMS和有功功率VAR

PSM1模式采用的计算方法与PSM0不同。这些测量计算20 ms。表1给出了设置run寄存器后40.5 ms实现的预期精度。图66显示了ADE9078 PSM1的电流通道数据路径。

要校准这些测量，须先写入xIGAIN、xVGAIN和xPGAIN寄存器，再写入run寄存器以启动校准。注意，此测量每10 ms更新一次。有一个使能MASK0中的RMSRDY中断的选项，其可指示此结果是否就绪。该中断每10 ms发生一次；因此，需要多次中断以达到额定精度所要求的40 ms时间。

注意，这些PSM1 IRMS、VRMS、有功功率和VAR测量是总带宽测量—即在表1给出的整个测量带宽内进行测量。

从PSM2和PSM3进入PSM1的启动流程

要从PSM2和PSM3进入PSM1，请遵循以下步骤：

1. 等待IRQ1引脚变为低电平，说明发生RSTDONE中断。
2. 通过SPI配置xIGAIN、xVGAIN和xPGAIN寄存器以校准测量。

3. 写入run = 1。
4. 等待40.5 ms，然后读取xIRMS、xVRMS、xWATT和xVAR寄存器中的结果。
5. 或者使能MASK0中的RMSRDY中断以指示此结果是否就绪。该中断每10 ms发生一次；因此，需要多次中断以达到额定精度所要求的40 ms时间。

从PSM0进入PSM1的启动流程

要从PSM0进入PSM1，请遵循以下步骤：

1. 如果电压骤降，主机微控制器会将PM1和PM0引脚分别变为0和1，以变更到PSM1测量模式。
2. xIGAIN、xVGAIN和xPGAIN寄存器中配置的值仍然有效。
3. 等待40.5 ms，然后读取xIRMS、xVRMS、xWATT和xVAR寄存器中的结果。
4. 或者使能MASK0中的RMSRDY中断以指示此结果是否就绪。该中断每10 ms发生一次；因此，需要多次中断以达到额定精度所要求的40 ms时间。

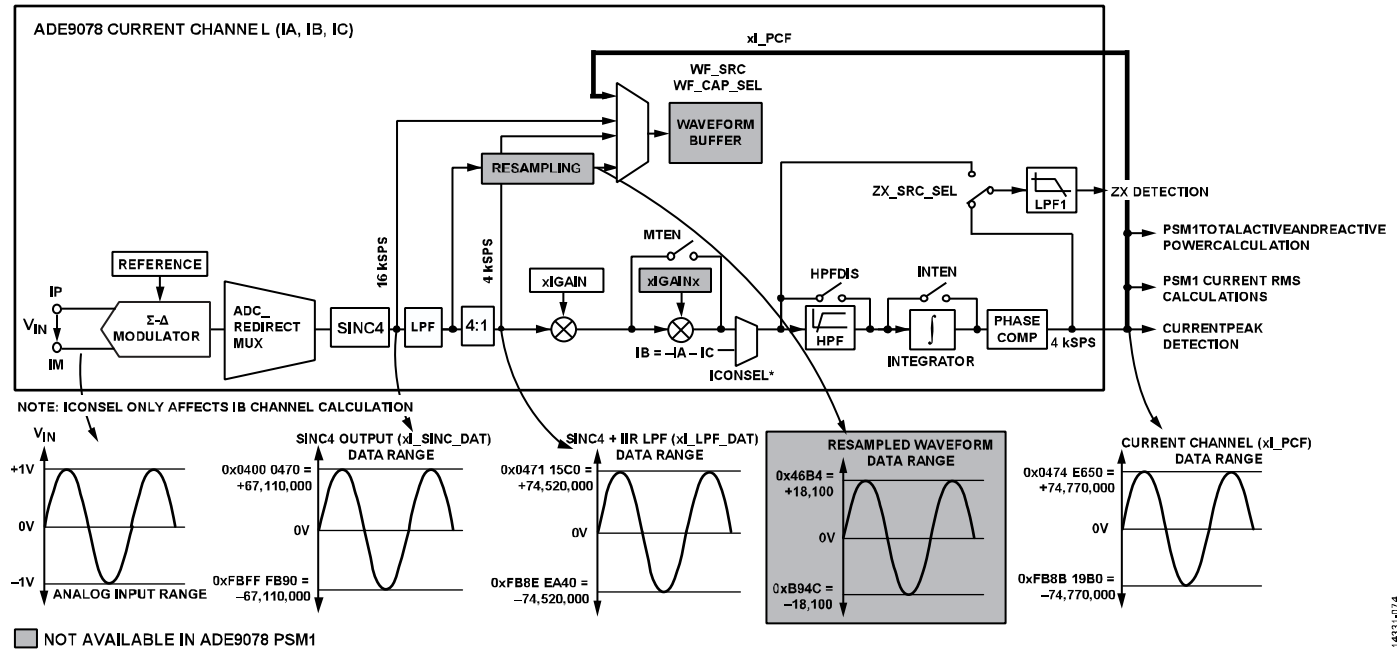


图66. 电流通道PSM1数据路径

功率累计

图61显示了AWATT_ACC寄存器中如何累计AWATT低通滤波有功功率样本以提供准确的有功功率值。A相总有功功率累计值的符号在REVAPA位中监视，可使命中断以指示功率符号改变。每相的每种功率都有相应的x_ACC累计，STATUS0寄存器中的REVx状态位指示功率符号是否改变。

功率累计详解

图61显示了AWATT值如何累计到内部功率累加器中，然后以PWRRDY的速率锁存到xWATT_ACC寄存器中。

累计(PWR_TIME + 1) 4 kSPS样本之后，PWRRDY置1。功率累计时间可根据下式计算：

$$\text{内部功率累计时间 (秒)} = \left(\frac{\text{PWR_TIME} + 1}{4000} \right)$$

PWR_TIME[12:0]寄存器允许累计最多(8191 + 1) = 8192个样本，相当于8192/4000 = 2.048秒。

$$\text{内部功率累计时间 (秒)} = \left(\frac{8191 + 1}{4000} \right) = 2.048 \text{ sec}$$

内部功率累加器的溢出速率与内部电能累加器相同（参见“内部电能寄存器溢出速率”部分）。

访问用户功率寄存器

用户可访问的带符号功率累加器是一个32位寄存器，包含内部功率累加器x_ACC的32个MSB，如图67所示。

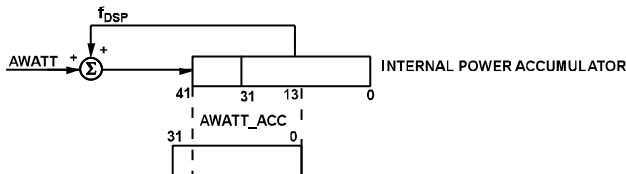


图67. 内部功率寄存器至AWATT_ACC

预期AWATT_ACC根据下式基于平均AWATT值来计算：

$$\text{内部功率累计值} = \text{AWATT} \times (\text{PWR_TIME} + 1)$$

因此，AWATT_ACC包含32个MSB，可通过将下式结果向下舍入到最接近的整数来计算：

$$\text{AWATT_ACC} = \text{ROUNDDOWN}(\text{用户功率累计值} \times 2^{-13})$$

其中，ROUNDDOWN()为向下舍入到最接近整数的函数。

例如，若累计了AWATT的4000个样本，采用满量程输入，则AWATT_ACC的预期值为0x009B 0003。

$$\begin{aligned} \text{用户功率累计值} &= 20,823,646 \times (3999 + 1) = \\ &83,294,584,000 \end{aligned}$$

$$\begin{aligned} \text{AWATT_ACC} &= \text{ROUNDDOWN}(83,294,584,000 \times 2^{-13}) = \\ &10,167,795 = 0x009B 25F3 \end{aligned}$$

注意，W/LSB随PWR_TIME累计时间而变。

功率符号检测

STATUS0寄存器中的REVRPC、REVRPB、REVRPA、REVAPC、REVAPB和REVAPA位用于监视任何相位上的有功或无功功率符号发生了改变。

PWR_SIGN_SEL位用于选择功率符号改变是依据总电能还是基波电能。要跟踪总有功功率，应设置REVAPx功率符号状态位PWR_SIGN_SEL = 0。要通过REVRPx位跟踪基波VAR，应写入PWR_SIGN_SEL = 1。

PHSIGN寄存器中的CVARSIGN、CWSIGN、BVARSIGN、BWSIGN、AVARSIGN和AWSIGN位指示PWR_SIGN_SEL位选择的总或基波VAR是正值还是负值。

功率符号与xWATT_ACC、xVAR_ACC、xFVAR_ACC寄存器同时更新，且与这些寄存器的符号一致。注意，功率寄存器和符号在PWR_TIME寄存器配置的4 kSPS样本数（500 μs至2.048 s）消逝之后更新。REVxPx位指示的功率符号同时更新（更多信息参见“功率累计详解”部分）。

ADE9078允许用户将总有功功率和VAR累计到不同的正和负寄存器中：PWATT_ACC和NWATT_ACC、PVAR_ACC和NVAR_ACC。此累计是通过每4 kSPS评估低通滤波有功功率AWATT来进行。如果AWATT为正，则将其增加到PWATT_ACC累计中。如果AWATT为负，则将其绝对值增加到NWATT_ACC累计中。经过PWR_TIME中设置的功率更新间隔之后，从0开始新的累计。所有三相的正/负总有功功率和总VAR都增加到正/负有功功率和VAR累计中。

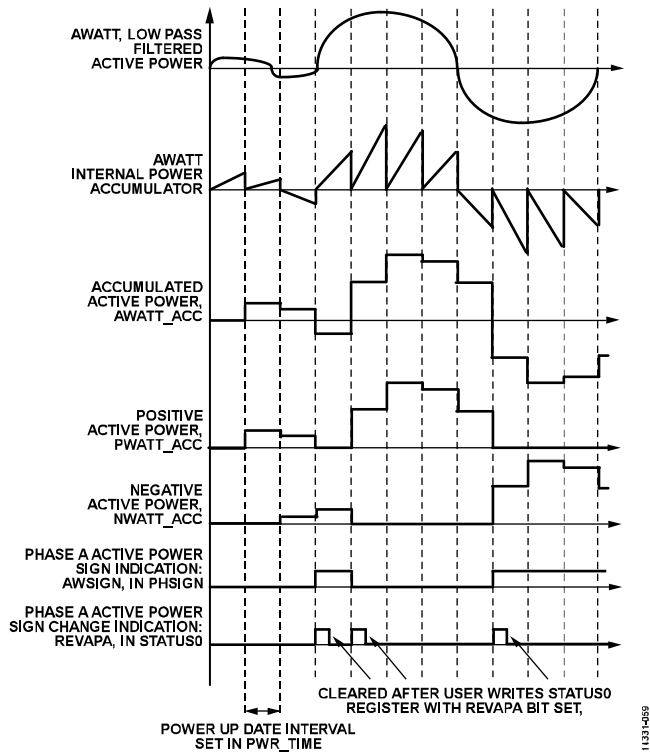
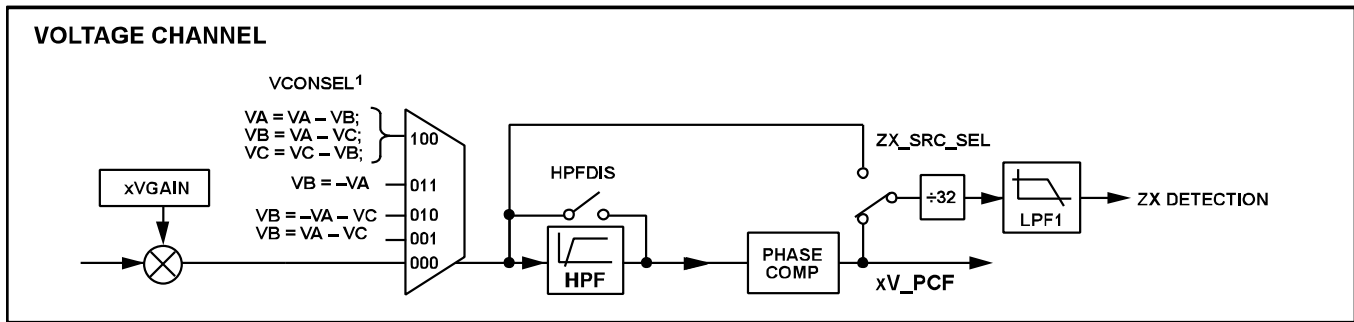


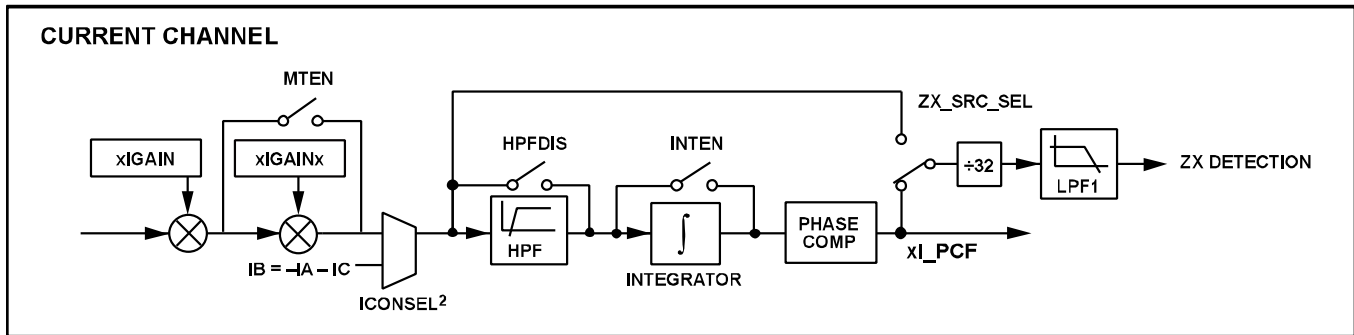
图68. 功率累计和功率符号

过零检测

ADE9078对VA、VB、VC、IA、IB和IC输入信号提供过零检测功能。零线电流通道IN不包含过零检测电路。图69显示了过零检测之前的电流和电压通道数据路径。过零电路为再采样、线路周期、角度测量和使用线路周期累计模式的电能累计提供时机。xV_PCF和xI_PCF是由DSP处理的电压和电流通道波形，可以4 kSPS数据速率存储在波形缓冲器中（更多信息参见“波形缓冲器”部分）。



¹VCONSEL SUPPORTS SEVERAL 3-WIRE AND 4-WIRE HARDWARE CONFIGURATIONS



²ICONSEL ONLY AFFECTS IB CHANNEL CALCULATION

图69. 过零检测之前的电压和电流通道信号链

CONFIG0寄存器的ZX_SRC_SEL设置进入过零检测电路的数据是在高通滤波器、积分器和相位补偿之前还是之后。默认使用相位补偿之后的数据。注意，高通滤波器的建立时间如表10所示。因此，对于快速响应，建议设置ZX_SRC_SEL以寻找高通滤波器之前的过零。如果设置HPFDIS = 1以禁用高通滤波器，或者如果ZX_SRC_SEL = 1，应注意输入上的直流失调可能引起负到正和正到负过零与正到负到负到正过零之间的时间改变，表明ZX检测无50%占空比。

电流和电压信号经过低通滤波以消除谐波。低通滤波器LPF1的转折频率为85 Hz，等式如下：

$$H(z) = \frac{2^{-3}}{1 - (1 - 3)z^{-1}}$$

低通滤波器建立时间为51个样本，51/4 kSPS = 12.75 ms。

图70显示了检测到的过零信号与输入之间的延迟。注意，对于50 Hz输入信号，输入信号过零与ZX过零指示之间存在4.3 ms延迟。负到正转换和正到负转换均会产生过零。

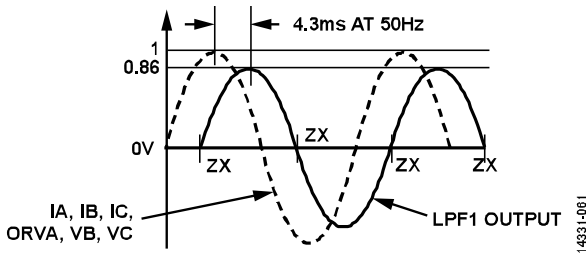


图70. 电压和电流通道上的过零检测

为了防止噪声影响，如果LPF1输出电压的绝对值小于阈值ZXTHRSH，则不会产生电压通道过零事件（ZXVA、ZXVB和ZXVC）。电流通道过零检测输出（ZXIA、ZXIB和ZXIC）对所有输入信号电平有效。

根据下式计算电压通道过零阈值ZXTHRSH：

$$ZXTHRSH = \frac{(V_PCF \text{ at Full Scale}) \times (LPF1 \text{ Attenuation})}{X \times 32 \times 2^8}$$

其中：

$V_PCF \text{ at Full Scale}$ 为±74,680,000d。

$LPF1 \text{ Attenuation}$ 为0.86（50 Hz时）或0.81（60 Hz时），表示LPF1滤波器的增益衰减。

X 为动态范围，必须阻挡低于它的电压通道过零。

例如，假设满量程输入对应440 V rms，为防止比满量程低100倍的信号（小于4.4 V rms的信号）产生电压通道过零输出，须将ZXTHRSH设置为78d。

$$ZXTHRSH = \frac{(74,680,000) \times (0.86)}{100 \times 32 \times 2^8} = 78d$$

此外，在产生过零信号之后，为防止误报，必须经过1 ms后才能输出下一过零信号。

合并电压过零

A相、B相和C相电压通道信号合并以产生一个过零信号ZX_COMB，即使有一相或多相退出，它仍然是稳定的。

对于图71所示的信号链，过零检测的输入为(VA + VB - VC)/2。如“应用信息”部分所述，ADE9078支持不同的三相配置。VCONSEL位指示这种选择。如果VCONSEL不等于0，则合并过零电路中的VB分量设置为0。

采样同样的预防措施来防止噪声在此输出上产生过零中断。如“过零检测”部分所述，低于ZXTHRSH阈值的信号不产生ZXCOMB输出，两次产生ZXCOMB之间至少应间隔1 ms。

过零输出速率

7个过零检测电路监视IA、IB、IC、VA、VB、VC和合并后的(VA + VB - VC)/2信号。过零检测电路有两种输出速率：4 kSPS和512 kSPS。4 kSPS过零信号用于计算线路周期，发送到STATUS1寄存器的ZXx位，并受过零超时、相序错误检测、再采样和电能累计功能的监视。512 kSPS信号用于角度测量，并通过CF3/ZX引脚输出（若CONFIG1寄存器的CF3_CFG位等于1）。

表21显示了各功能使用何种过零边沿（负到正和正到负），以及由于输入信号低于用户配置的ZXTHRSH而导致过零信号被阻挡时会发生什么。

发生负到正转换时，CF3/ZX输出引脚从低电平变为高电平；发生正到负转换时，该引脚从高电平变为低电平。ZX_LP_SEL寄存器中的ZX_SEL位选择用于线路周期电能累计和ZX输出引脚的过零输出。

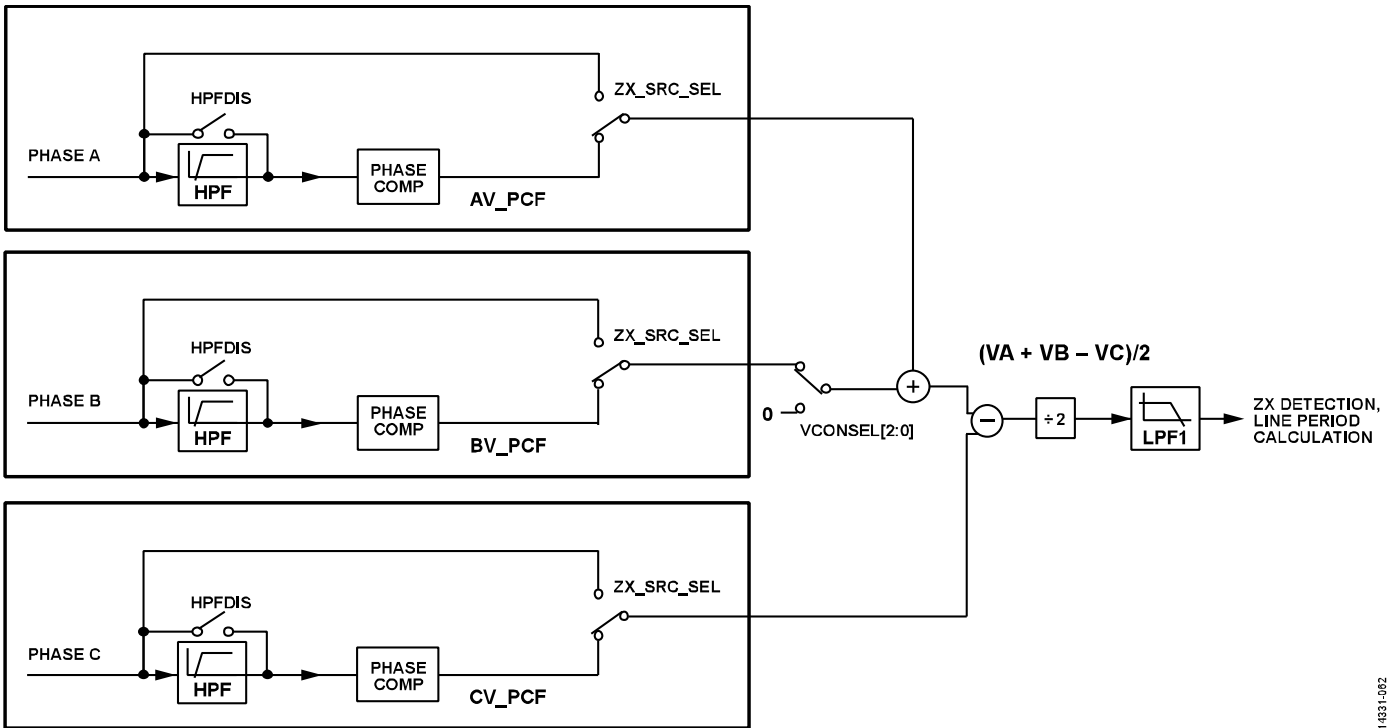


图71. 合并过零检测

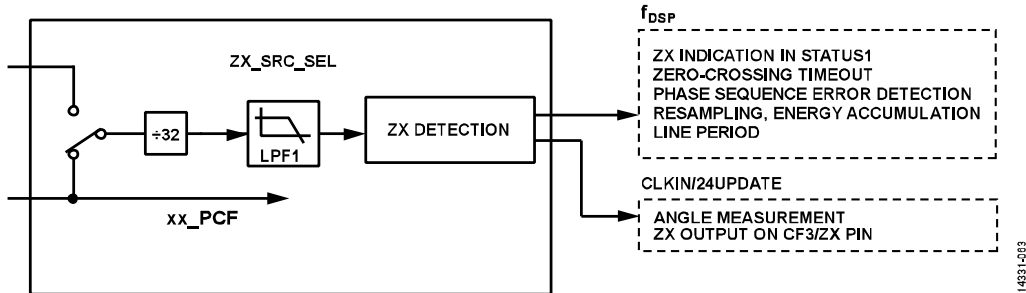


图72. 过零输出速率

表21. 过零用于其他功能

使用过零的功能	使用ZX转换	对应的STATUS1位	选择哪个相位用于测量	ZX未发生的影响
STATUS1 寄存器中的ZX指示	负到正和正到负	ZXIA、ZXIB、ZXIC、ZXVA、ZXVB、ZXVC和ZXCOMB	不适用	STATUS1中锁存ZXx位。如其清0, 不会再置1。ZXx中断不发生。
过零超时	负到正和正到负	ZXTOVA、ZXTOVB和ZXTOVC	不适用	过零超时由STATUS1寄存器中的ZXTOVx位指示, 可使能中断发生。
相序错误检测	取决于VCONSEL设置	SEQERR	不适用	如果一到两个ZX事件缺失, 则会产生SEQERR。如果所有ZX事件缺失, SEQERR位不会置1。
电能累计	负到正和正到负	不适用	ZX_SEL选择用于线路周期电能累计和ZX输出引脚的过零输出	线路周期累计不更新。
线路周期测量	负到正	不适用	每相一次线路周期测量 (APERIOD、BPERIOD、CPERIOD、COMPERIOD)	对于50 Hz网络, 如果SELFREQ = 0, 则强制设为默认值0x00500000; 对于60 Hz网络, 如果SELFREQ = 1, 则强制设为默认值0x0042AAAB。

使用过零的功能	使用ZX转换	对应的STATUS1位	选择哪个相位用于测量	ZX未发生的影响
再采样	无	不适用	LP_SEL选择用作再采样计算基础的相位电压线路周期	用于再采样的线路周期如果因为未检测到过零或计算结果在40 Hz到70 Hz范围之外而无效，将强制采用默认线路周期0x00500000（若SELFREQ = 0，对于50 Hz电网）或0x0042AAAB（若SELFREQ = 1，对于60 Hz电网）。 寄存器不更新，保持最后的值。 ZX输出保持当前状态，高电平或低电平。
角度测量 CF3/ZX引脚上的ZX输出	负到正 负到正和正到负	不适用 不适用	不适用 ZX_SEL选择用于线路周期电能累计和ZX输出引脚的过零输出	

过零超时

过零超时特性通知用户经过用户配置的时间之后未产生过零事件。如果经过ZXTOOUT/4 kSPS时钟之后未收到过零事件，STATUS1寄存器中的对应ZXTOx位就会置1。例如，若ZXTOOUT等于4000，且A相上在4000/4 kSPS = 1秒内未收到过零事件，则STATUS1寄存器的ZXTOA位置1。能够写入ZXTOOUT寄存器的最大值是0xFFFF/4000 = 16.38秒。

线路周期计算

ADE9078按照如下方法测量线路周期：获得经过LPF1低通滤波的值（如“过零检测”部分所述），然后使用负到正过零附近的两个值（POS1和POS2）通过线性插值计算确切的过零点。利用此信息可精确计算线路周期，线路周期存储在xPERIOD寄存器中。

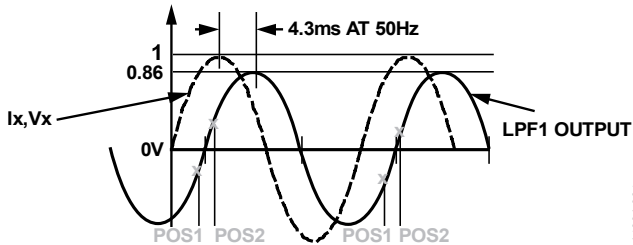


图73. 使用过零检测和线性插值的线路周期计算

线路周期 t_L 可依据下式从xPERIOD寄存器计算得出：

$$t_L = \frac{xPERIOD + 1}{4000 \times 2^{16}} \text{ (sec)}$$

同样，线路频率可利用下式从xPERIOD寄存器计算得出：

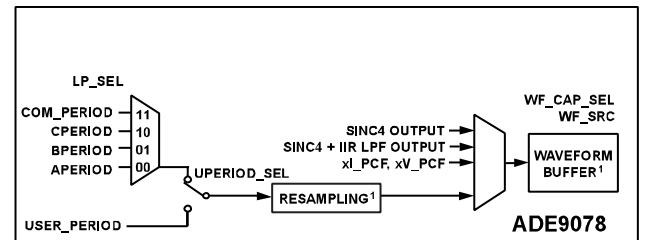
$$f_L = \frac{4000 \times 2^{16}}{xPERIOD + 1} \text{ (Hz)}$$

采用50 Hz输入时，xPERIOD寄存器为0x0050 0000 = 5242880d，
采用60 Hz输入时，其为0x0042 AAAA = 4369066d。

如果算出的周期值在40 Hz到70 Hz范围之外，或者未检测到该相的负到正过零，则根据ACCMODE寄存器SELFREQ位的设置，强制xPERIOD寄存器使用对应于50 Hz或60 Hz的值。对于50 Hz网络，SELFREQ = 0，xPERIOD寄存器强制变为0x0050 0000。如果SELFREQ = 1，表示60 Hz网络，则xPERIOD寄存器强制变为0x0042 AAAA。

按照“合并电压过零”部分所述，对A相、B相、C相和合并电压信号计算线路周期，并将其分别存储在APERIOD、BPERIOD、CPERIOD和COM_PERIOD寄存器中。

利用ZX_LP_SEL寄存器的LP_SEL位，选择相电压线路周期作为再采样计算的基础，或利用CONFIG2寄存器的UPERIOD_SEL位，选择USER_PERIOD中写入的用户配置值，如图74所示。



¹NOT AVAILABLE IN ADE9078 PSM1.

图74. 用于再采样的线路周期选择

如果用户使用其他算法来确定线路频率，或者在再采样时希望总是假定某一线路频率，那么用户周期选择会有帮助。USER_PERIOD[31:0]具有与xPERIOD寄存器相同的调整比例。向USER_PERIOD[31:0]写入0x00500000（对于50 Hz）或0x0042AAAB（对于60 Hz）。

角度测量

ADE9078测量各相过零的时间差。通过这种测量可确定系统是否适当地平衡，或者是否存在安装错误。可以检查相位角是否与“应用信息”部分的相量图中的相位角一致。

负到正过零之间的时间利用 $CLKIN/24 = 12.288/12 = 512$ kHz 时钟测量。A相和B相过零之间的时间存储在 ANGL_VA_VB 寄存器中。ANGLx_x2x 寄存器的分辨率为 $(1/512000)/20 \text{ ms} \times 360^\circ = 0.03515625^\circ$ (50 Hz 时)。

B相和C相过零之间的时间存储在 ANGL_VB_VC 寄存器中，A相和C相过零之间的时间存储在 ANGL_VA_VC 寄存器中，如图75所示。

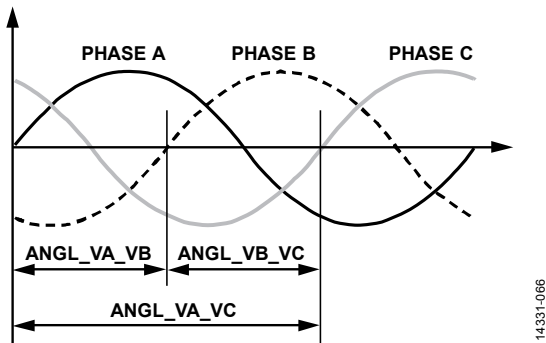


图75. 电压至电压相位角

对于 50 Hz 线路周期，角度可根据下式来计算：

$$\text{角度 (度)} = \text{ANGL_VA_VB} \times 0.03515625/\text{LSB}$$

对于 4 线 Y 形配置，预期 ANGL_VA_VB 和 ANGL_VB_VC 为 $120^\circ/0.03515625 = 3413d$ 。注意，从 A 相电压到 C 相电压的预期 ANGL_VA_VC 为 $240^\circ/0.03515625 = 6826d$ ，对应于 C 相和 A 相之间的 120° 角。

电流到电流过零也会予以测量。该测量与上述电压到电压相位角测量类似，但用作基准的是电流通道过零。A 相和 B 相过零之间的时间存储在 ANGL_IA_IB 寄存器中。B 相和 C 相过零之间的时间存储在 ANGL_IB_IC 寄存器中，A 相和 C 相过零之间的时间存储在 ANGL_IA_IC 寄存器中。

电压到电流相位角也会予以测量。利用这些测量结果确定基波的功率因数。ANGL_VA_IA 反映 A 相电压和电流之间的相位角，如图 76 所示。ANGL_VB_IB 保存 B 相电压到电流相位角，ANGL_VC_IC 保存 C 相电压到电流相位角。

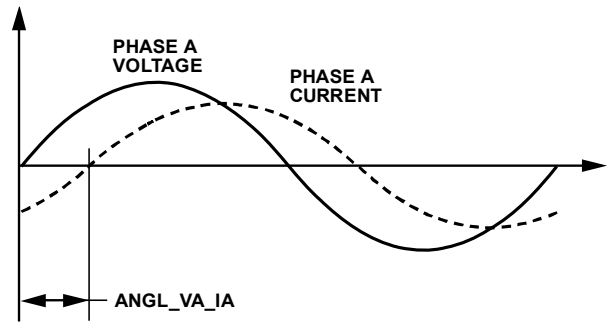


图76. 电压至电流相位角

注意，如果电压通道的幅度低于用户配置的可过零阈值，则不会产生该相的可过零输出。这种情况下，对应的 ANGLx_x2x 测量不会更新—最后一个值仍在寄存器中。电流通道没有这些阈值。当输入信号电平较低时，电流通道上可能产生杂散过零事件，由此导致的 ANGLx_I2I 和 ANGLx_V2I 读数无意义。

相序错误检测

4线Y形和4线三角形

对于 4 线 Y 形和 4 线三角形电表，正常相序如图 77 所示。

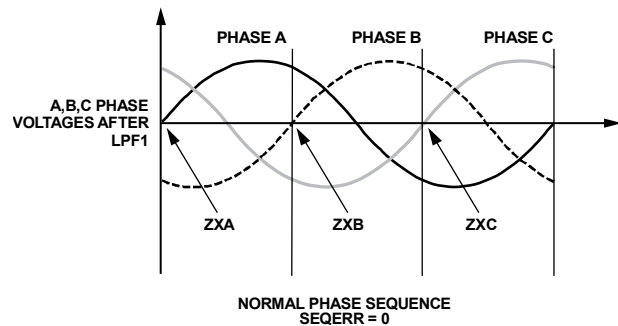


图77.4 线Y形和4线三角形正常相序

对于 4 线 Y 形或 4 线三角形系统，VCONSEL = 000、010 或 011，如“应用信息”部分所述。这些 4 线系统监视 ZXVA、ZXVB 和 ZXVC 上的负到正转换，以确定是否存在相序错误，如图 79 所示。要检测相序错误，须在 SEQ_CYC 寄存器中设置要观测多少序列。建议将 SEQ_CYC 设置为 1。

图78显示了线路或安装错误引起的4线Y形或4线三角形相序错误。

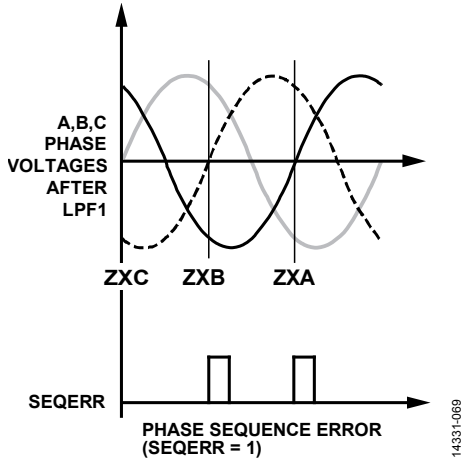


图78.4 线Y形和4线三角形相序错误 (线路错误)

图79显示, 在一个具有正常相序的系统中, 如果某一相电压降至ZXTHRSH值以下, 就会产生相序错误。

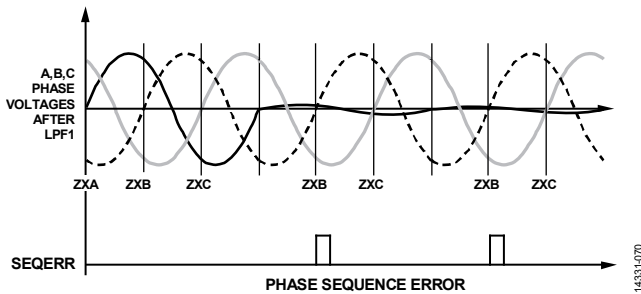


图79. 相电压降至ZXTHRSH以下引起的4线Y形、4线三角形相序错误(SEQ_CYC = 1)

3线三角形

对于3线三角形系统, VCONSEL = 001或100, 如“应用信息”部分所述。3线三角形系统监视ZXVC和ZXVA正到负(ZXx_POS)及负到正(ZXx_NEG)转换以检测相序错误。图80显示了VCONSEL = 001时3线三角形的正常相序。

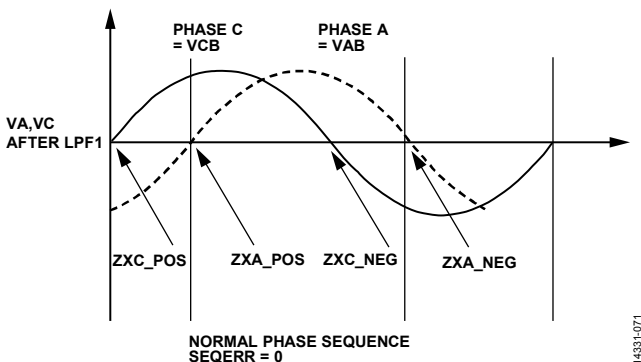


图80.3 线三角形正常相序

写入SEQ_CYC以指示产生SEQ_ERR中断之前必须观测到多少连续的错误转换。建议将SEQ_CYC设置为1。图81显示3线三角形系统安装错误导致检测到相序错误。

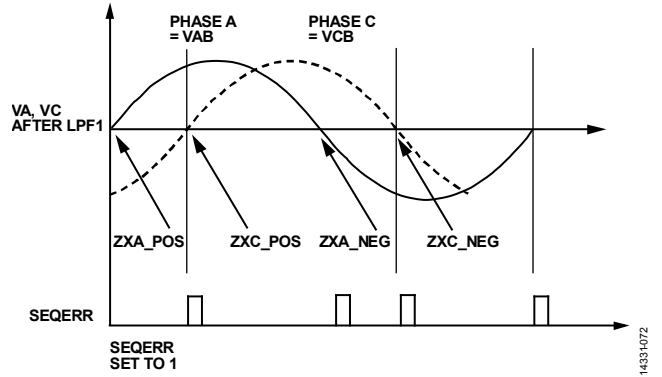


图81.3 线三角形相序错误 (线路错误)

图82显示, 在一个具有正常相序的系统中, 如果某一相电压降至ZXTHRSH值以下, 就会产生相序错误。

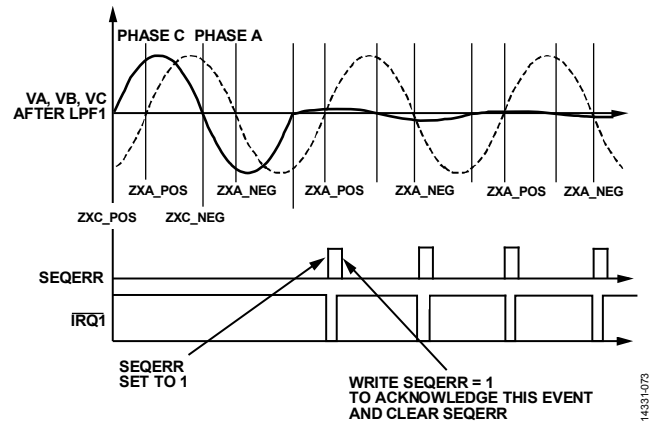


图82. 相电压降至ZXTHRSH以下引起的3线三角形相序错误(SEQ_CYC = 1)

峰值检测

ADE9078记录电流和电压通道上测得的来自xI_PCF和xV_PCF波形的峰值。CONFIG3寄存器的PEAKSEL位用于选择要监视的相位。将PEAKSEL的位2置1可监视C相; 将PEAKSEL的位1置1可监视B相; 将PEAKSEL的位0置1可监视A相。设置PEAKSEL = 111b可监视所有三相。

IPEAK寄存器将峰值电流值存储在IPEAKVAL的位[23:0]中, 指示哪些相电流达到了IPPHASE位中的值。IPEAKVAL等于xI_PCF/2⁵。

IPPHASE的位2指示C相具有峰值; IPPHASE的位1指示B相具有峰值; IPPHASE的位0指示A相具有峰值。

同样，VPEAK将峰值电压值存储在VPEAKVAL的位[23:0]中。VPEAKVAL等于 $xV_PCF/2^5$ 。

VPPHASE的位2指示C相具有峰值电压值；VPPHASE的位1指示B相具有峰值电压值；VPPHASE的位0指示A相具有峰值电压值。

用户读取IPEAK寄存器之后，其值会复位。读取VPEAK也是如此。

测量(PSM2)

概述

可以通过断开电压输入或零线来窃电。切断电表的电压输入之后，某些地区要求持续数天监控电流输入，以检查是否存在窃电情况。PSM1和PSM2工作模式结合PSM3，支持以低功耗检查此类窃电并计费。

要使用此特性，首先应写入PSM2_CFG寄存器以配置要与输入电流进行比较的电流阈值，以及在PSM0或PSM1工作模式下执行多长时间检测。然后，将PM1和PM0引脚分别变为1和0以选择PSM2作模式。要实现额定精度，PSM2式应保持表8所示的时间，然后检查IRQ0和IRQ1引脚以了解是否发生窃电。

如果未检测到窃电，则将PM1和PM0引脚分别变为1和1，以进入PSM3模式并保持一分钟。然后，将PM1和PM0引脚分别变为1和0以进入PSM2式，检查有无窃电并重复上述过程。

低功耗比较器

在PSM2工作模式下，ADE9078进入低功耗状态，仅低功耗比较器有效。1.8 V LDO、ADC、DSP和晶振关闭。

这种模式下，输入电流（IA、IB、IC）与PSM2_CFG寄存器中设置的用户选定电平进行比较。IRQ0和IRQ1引脚指示是否有电流超出阈值。检测时间由用户决定，在PSM2_CFG寄存器的LPLINE位中设置。测量时间为 $(LPLINE + 4)/50$ 秒。如果在一个电流通道上至少获得 $LPLINE + 1$ 个峰值，则ADE9078指示检测到窃电情况。LPLINE的最大允许值是0x0A。

例如，若LPLINE = 2，给定通道要指示窃电事件需要6周期的测量时间和3个峰值。

电流比较值在PSM2_CFG寄存器的PKDET_LVL位中设置，如表22所示。

表22. PSM2电流峰值检测阈值

PKDET_LVL	阈值电平
0	144:1
1	271:1
2	377:1
3	498:1
4	578:1
5	660:1
6	764:1
7	845:1
8	970:1
9	1100:1
10	1196:1
11	1312:1
12	1371:1
13	1464:1
14	1559:1
15	1629:1

设置测量时间且经过 $(LPLINE + 4)/50$ 秒之后， $\overline{IRQ0}$ 和 $\overline{IRQ1}$ 引脚指示是否发生窃电。如果 $\overline{IRQ0}$ 为低电平，则所有电流的峰值数都少于 $LPLINE + 1$ ，故未检测到窃电。如果 $\overline{IRQ1}$ 为低电平，则至少一个电流的峰值数高于 $LPLINE + 1$ ，故检测到窃电。

检测到窃电之后，将PM1和PM0引脚分别变为0和1以切换到PSM1模式，快速测量主要参数：IRMS、VRMS、有功功率、VAR、VA及其他（更多信息参见“测量(PSM1)”部分）。

主要特性

灵活的波形缓冲器和重采样

灵活的集成波形缓冲器以固定数据速率或基于线路频率而变化的采样速率存储样本，从而确保每个线路周期有64点。根据IEC 61000-4-7, 通过这两个选项可在外部处理器中轻松实现谐波分析。固定数据速率采样可以选择数据速率：4 kSPS或16 kSPS（更多信息参见“波形缓冲器”部分）。

多点相位/增益校准

使用电流互感器时，为提供更准确的测量结果，ADE9078提供了多点增益和相位校准选项。如选中，用户可以对CT操作的最多五个区间进行独特的增益和相位校准。使用电流有效值(IRMS)选择电流工作区间，并确定应用何种增益和相位校准（更多信息参见“多点增益和相位校准”部分）。

瞬时电流之和的有效值测量

ADE9078提供瞬时电流之和的有效值测量。如果零线电流传感器不可用，使用此测量可估算零线电流有效值。如果使用零线电流传感器，瞬时电流之和的有效值可以包括 $IA + IB + IC \pm IN$ 。理想情况下， $IA + IB + IC \pm IN = 0$ 。瞬时电流之和的有效值与用户配置的阈值进行比较。如果它大于该阈值，则会产生不匹配中断。此不匹配指示可以帮助检测地电流或窃电，避免安全风险（更多信息参见“零线电流有效值，瞬时电流之和的有效值”部分）。

窃电模式

提供两种功率模式以便实现窃电检测：PSM2使用低功耗比较器将电流通道和阈值作比较，并指示该值是否超过IRQ0和IRQ1输出；在窃电期间，PSM1可对电流和电压有效值、有功功率和VAR进行快速测量。PM0和PM1引脚控制电源模式的选择：PSM0（正常模式）、PSM1（窃电测量模式）、PSM2（窃电检测模式）或PSM3（空闲）。用户应用管理PM0和PM1引脚，使ADE9078在所需的时间内处于PSM1或PSM2模式以执行测量或检测。然后，用户应用改变PM0和PM1引脚以使ADE9078处于PSM3模式（空闲模式），直到循环必须再次开始—通常是每分钟一次（更多信息参见“功耗模式”部分）。

功率因数

计算每相的功率因数(PF)，并以用户配置的更新速率更新，最长时间是1秒。PF等于总有功功率除以总视在功率。利用无功功率寄存器中的符号确定象限（更多信息参见“功率因数”部分）。

过零超时检测

每相电压都有过零超时检测，用来指示相电压是否在用户配置的时间内处于低电平。如果此事件发生，则会产生中断（更多信息参见“过零超时”部分）。

线路周期测量

ADE9078提供分辨率为0.001 Hz的高精度线路周期测量。无论某一相或多相是否存在，都可以测量所有三相的线路周期以及反映线路周期的合并信号（更多信息参见“线路周期计算”部分）。

角度测量

电压到电压、电压到电流和电流到电流角度可以同步测量，50 Hz时的分辨率为0.036°。利用这些测量可计算基波功率因数以及检查系统平衡（更多信息参见“角度测量”部分）。

逆相序检测

监视电压通道过零以指示3相4线（Y形）和3线（三角形）连接中是否发生相序错误（更多信息参见“相序错误检测”部分）。

快速入门

使用ADE9078 IC时，有几个重要步骤需要注意。

对于大多数应用，确保PM1和PM0引脚为低电平以进入正常测量模式(PSM0)。

推荐使用以下初始化序列：

1. 等待RSTDONE中断，由 $\overline{\text{IRQ1}}$ 引脚变为低电平指示。
2. 通过SPI配置xIGAIN、xVGAIN和xPGAIN寄存器以校准测量。
3. 如需其他校准值，例如为了改善输入信号电平较低时的有效值性能，应写入这些寄存器。
4. 如果使用CFx脉冲输出，请配置CFxDEN和xTHR寄存器。
5. 通过SELFREQ位配置预期基波频率（50 Hz或60 Hz电网），并写入VLEVEL = 0x117514。
6. 如果使用罗氏线圈传感器，须写入CONFIG0寄存器的INTEN位以使能IA、IB和IC通道上的数字积分器。为了使能零线电流IN通道上的数字积分器，须将ININTEN位设置为1。此外，写入DICOEF = 0xFFFFE000以配置数字积分器。如果使用电流互感器，CONFIG0寄存器的INTEN和ININTEN位必须等于0。
7. 如果待测配置不是4线Y形，请参见表24以确定如何配置ACCMODE寄存器中的ICONSEL和VCONSEL。
8. 写入1到run寄存器。
9. 写入1到EP_CFG寄存器。

ADE9078 IC采样电容因器件而异（参见表1）。为此，需要进行增益校准以便能够精确测量所连负载。如果使用电流互感器，则须进行相位校准以消除相位误差的器件间偏差，从而精确测量不同功率因数下的负载。

利用下例确定ADE9078 IC是否能正确测量输入电压信号。

本例中，一个1 M Ω 和1 k Ω 电阻分压器网络测量A相电压和零线之间的电压。如果输入信号为240 V rms，则 ADE9078 IC输入端的预期电压为 $240 \text{ V rms} \times 1000 / (1000 + 1,000,000) = 0.2397 \text{ V rms}$ 。ADE9078 ADC满量程输入为 $\pm 1 \text{ V}$ ，即0.707 V rms。因此， $0.2397 \text{ V rms} / 0.707 \text{ V rms} = 33.9\%$ 的满量程。建议将标称电压输入调整到满量程的 $\frac{1}{2}$ 左右，以便为过压事件留有余量。如“基于滤波器的总有效值”部分所述，满量程电压有效值寄存器输出读数为52,866,837d。因此，对于该33.9%的满量程输入，预期VRMS寄存器读数为17,921,858。注意，xVRMS寄存器实际读数会因外部器件增益误差和ADE9078 IC器件间增益误差而有所不同。假设施加240 V rms负载时的读数为18,000,000d。因此，每240 V rms有18,000,000个输出码，意味着每伏有75,000个输出码。将xVRMS寄存器读数除以75,000便可确定电压（单位为伏特）。

$$\text{伏特值} = xVRMS / 75,000$$

类似方法还可以确定ADE9078 IC是否能正确测量输入功率。

例如，如果施加同样的240 V rms信号，负载为10 A，则施加的功率为 $240 \text{ V} \times 10 \text{ A} = 2.4 \text{ kW}$ 。假设10 A负载连接到电流互感器，其副边匝数比为1000:1，电流为10 mA。假设使用中心抽头负载电阻，使得总负载电阻为10 Ω 。因此， $10 \text{ mA} \times 10 \Omega$ 产生0.1 V rms信号。ADE9078 IC的满量程输入为 $\pm 1 \text{ V}$ 或0.707 V rms，这意味着10 A输入为 $0.1 \text{ V rms} / 0.707 \text{ V rms} = 14.1\%$ 的满量程。

对于有功功率测量，使用 $240 \text{ V} \times 10 \text{ A}$ 负载，ADE9078 IC测得电压为满量程的33.9%，电流为满量程的14.1%，因此功率为 $33.9\% \times 14.1\% = 4.8\%$ 的满量程输出功率。如“总有功功率”部分所述，对于满量程输入，xWATT寄存器读数为20,823,646。因此，对于这里施加的负载，寄存器预期读数为 $4.8\% \times 20,823,646 = 999,535$ 。假设施加240 V rms、10 A负载时的读数为1,000,000d。因此，每2.4 kW有1,000,000个输出码，意味着每kW有416,667个输出码。读取xWATT寄存器并除以416,667以确定功率（单位为瓦）。

$$\text{瓦数} = xWATT / 416,667$$

应用信息

三相系统的电压和电流波形由以下公式定义：

$$V_A(t) = \sqrt{2} \sin(\omega t)$$

$$V_B(t) = \sqrt{2} \sin(\omega t - 120^\circ)$$

$$V_C(t) = \sqrt{2} \sin(\omega t + 120^\circ)$$

$$I_A(t) = \sqrt{2} \sin(\omega t - \theta)$$

$$I_B(t) = \sqrt{2} \sin(\omega t - \theta - 120^\circ)$$

$$I_C(t) = \sqrt{2} \sin(\omega t - \theta + 120^\circ)$$

为了了解这些信号之间的关系，按照惯例利用滞后相位角绘制相量图。图83所示为一个常见三相电表配置，4线Y形，使用 V_A 、 V_B 和 V_C 。B相比A相滞后 120° ，C相比A相滞后 240° 。所示电流的功率因数为1， $PF = 1$ ， I_A 、 I_B 和 I_C 表达式中的 $\theta = 0$ ，电流与电压同相。

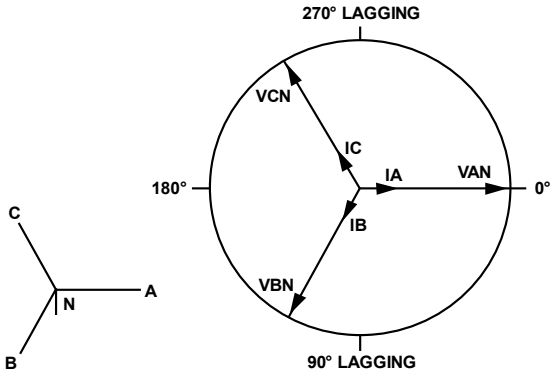


图83.4 线Y形配置矢量图

图84至图87显示了常见计量配置：3线三角形、4线三角形和3线住宅及电网。[ADE9078](#)也可以测量多个单相电路。

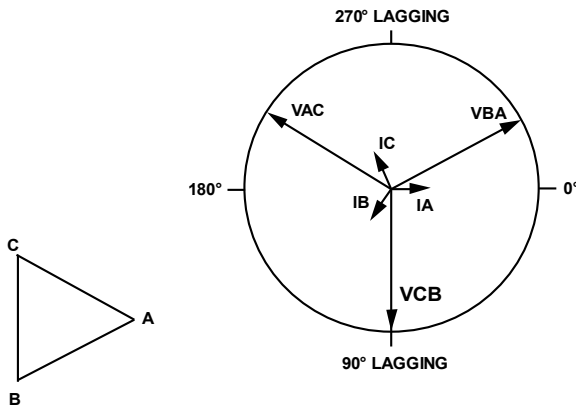


图84.3 线三角形配置矢量图

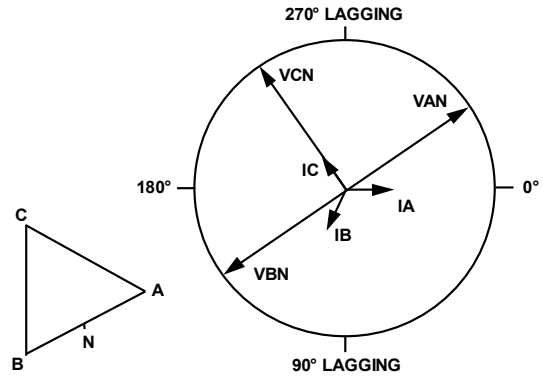


图85.4 线三角形配置矢量图

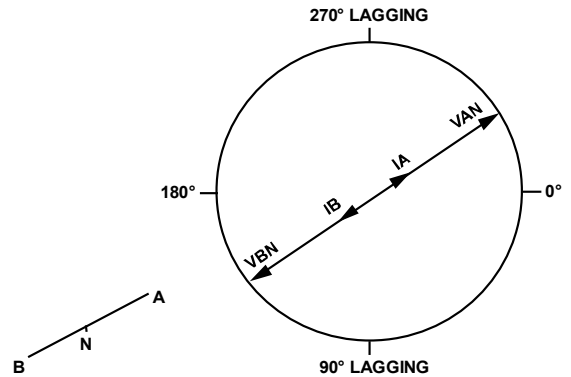


图86.3 线住宅单相配置矢量图

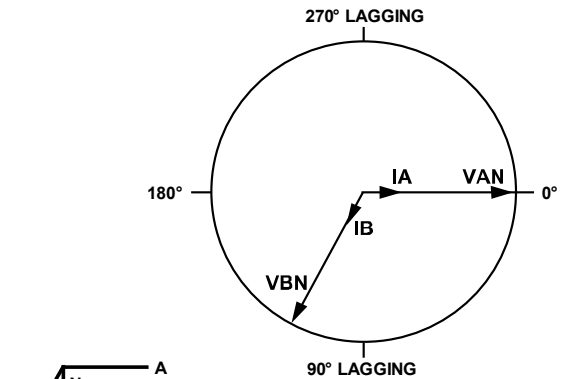


图87.3 线电网电表矢量图

相量图显示电压和电流的时间关系。图88显示4线Y形电压的时间相序，对应于上一部分中提供的图83相量图和 V_A 、 V_B 、 V_C 等式。

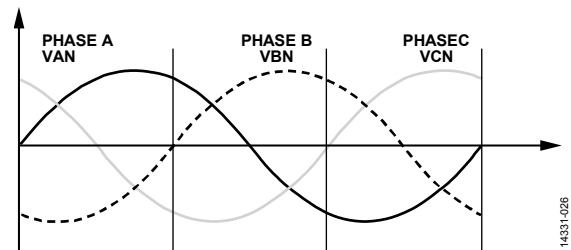


图88.4 线Y形，电压在时间上的相序

非Blondel兼容电表

根据Blondel定理，一块电表中必须有 $n - 1$ 个测量元件，其中 n 为电力系统的线数。因此，Blondel兼容4线Y形或4线三角形配置可测量三个电压和三个电流。在3线三角形配置中，至少必须测量两个电压和两个电流才是Blondel兼容的。

IEC电表形式都是Blondel兼容的。ANSI有些电表形式不是Blondel兼容的，也就是其元件数少于 $n - 1$ 个；在4线Y形或4线三角形配置中，测量两个电压和三个电流。ADE9078提供了一些措施来支持非Blondel兼容电表形式。利用ACCMODE寄存器的VCONSEL位选择 V_B 使用何种基于 V_A 和 V_C 信号的计算。

表23. 非Blondel兼容电表形式

配置类型	非Blondel兼容ANSI电表形式	VCONSEL	V_B 计算
4线Y形、2个电压、3个电流	6S、7S、14S、29S、36S、46S、76S	010	$V_B = -V_A - V_C$
4线三角形、2个电压、3个电流	8S、15S、24S	011	$V_B = -V_A$

ADE9078应用于4线Y形配置

测量4线Y形配置时，为获得最高性能，须将零线接地，如图89所示。对于此配置，VCONSEL = 000。

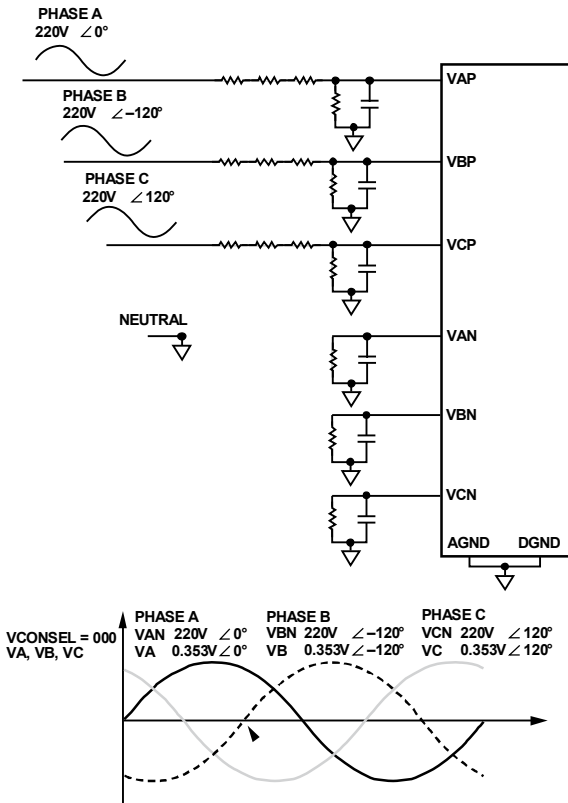


图89.4 线Y形，零线接地

或者可以在零线上使用串联阻抗，如图90所示，这在使用隔离电源的场合是有利的。注意，如果相电压不平衡，这种配置的性能会很糟糕。欲了解更多信息，请参阅应用笔记AN-1334。对于此配置，VCONSEL = 000。

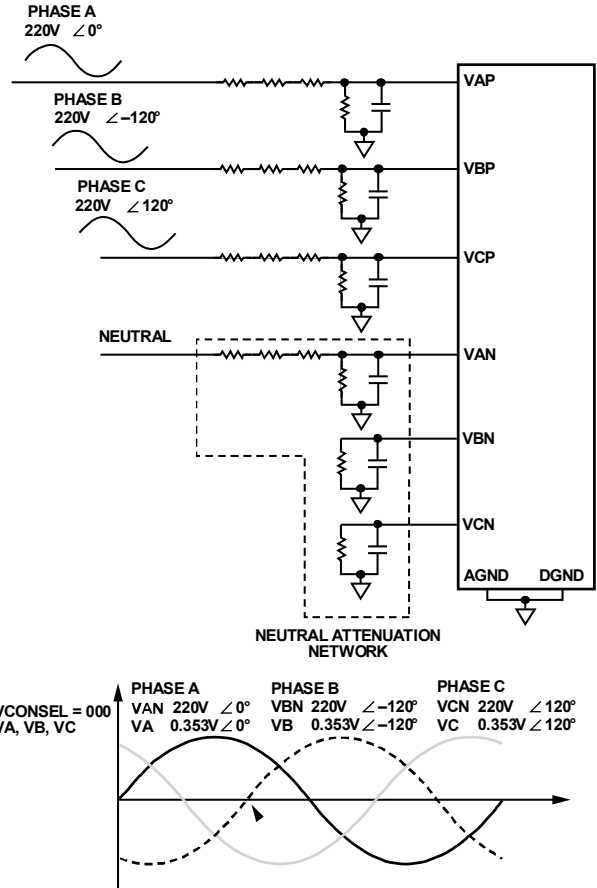


图90.4 线Y形，零线上有串联阻抗

根据预期ABC相序执行相序错误检测（更多信息参见“相序错误检测”部分）。

为计算系统总功耗（有功、无功和视在），须将A相、B相和C相的累计贡献相加。

ADE9078应用于3线三角形配置

测量3线三角形配置时，为获得最高性能，须将B相接地，如图91所示。对于此配置，须向ACCMODE寄存器的VCONSEL写入001。然后， $V_B = V_A - V_C$ ，ADE9078计算BVRMS寄存器中的VAC电位。为了根据 I_A 和 I_C 测量结果计算流过 I_B 的电流，设置ACCMODE寄存器的ICONSEL = 1，使得 $I_B = -I_A - I_C$ 。

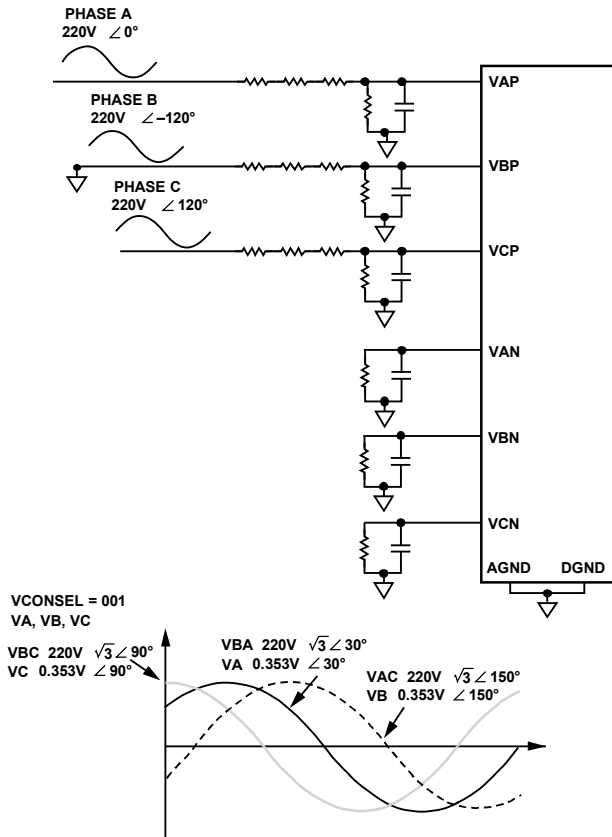


图91.3 线三角形，B相接地

注意，对于该3线三角形、B相接地配置，ADE9078 IC内部的AV_PCF、BV_PCF和CV_PCF波形的相量图（如图92所示）相比于图84所示的配置图有所偏移。

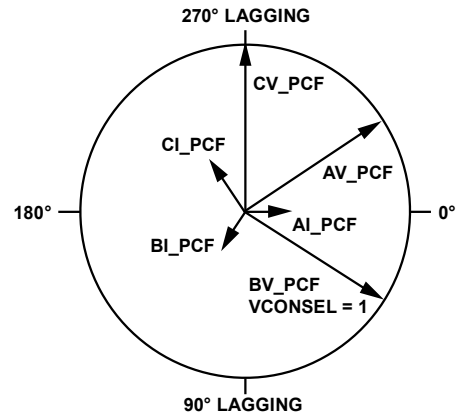


图92. IC内部的xV_PCF和IxL_PCF波形的相量图
(3线三角形，B相接地，VCONSEL = 001)

为将同一PCB用于4线Y形和3线三角形电路，另一方案是将B相连接到电表的零线端子，图89或图90所用的电路保持不变。注意，如需获得VAC有效值（在BVRMS寄存器中计算），并且对3线三角形配置使用正确的相序检测方法，必须将ACCMODE寄存器的VCONSEL位设置为001。为了根据 I_A 和 I_C 测量结果计算流过 I_B 的电流，设置ACCMODE寄存器的ICONSEL = 1，使得 $I_B = -I_A - I_C$ 。

另外，可以在B相上使用串联阻抗，如图93所示。这种配置对使用隔离电源的场合是有利的，但如果相电压不平衡，其性能会很糟糕。对此配置使用VCONSEL = 100，使得 $V_A = V_A - V_B$ ； $V_B = V_A - V_C$ ；和 $V_C = V_C - V_B$ 。为了根据 I_A 和 I_C 测量结果计算流过 I_B 的电流，设置ICONSEL = 1，使得 $I_B = -I_A - I_C$ 。

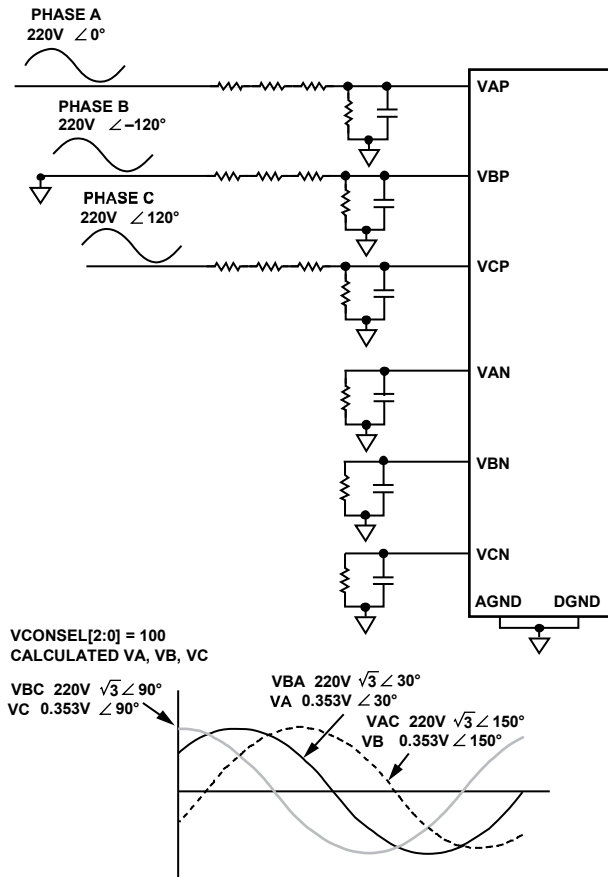


图93.3 线三角形, B相上有串联阻抗, VCONSEL = 100

对于3线三角形、B相上有串联阻抗、VCONSEL = 100的配置, ADE9078内部计算的 V_A 、 V_B 和 V_C 波形如图93所示(时域), 与图92所示的相量图对应。

根据 V_C 波形比 V_A 超前这一预期执行相序错误检测(更多信息参见“相序错误检测”部分)。

在Blondel兼容3线三角形电表中, 只有系统总功耗是有意义的, 个别相位功耗无意义, 因为线路电流要乘以线间电压。为计算系统总功耗(有功、无功和视在), 须将A相和C相的贡献相加。

ADE9078应用于非BLONDEL兼容4线Y形配置

要将ADE9078用于非Blondel兼容4线Y形配置, 如ANSI电表形式6S、7S、14S、29S、36S、46S、76S等, 须测量A相和C相电压, 并计算B相电压, $V_B = V_A - V_C$ 。测量所有三相电流。对于此配置, 写入VCONSEL = 010并按照图94所示进行连接。

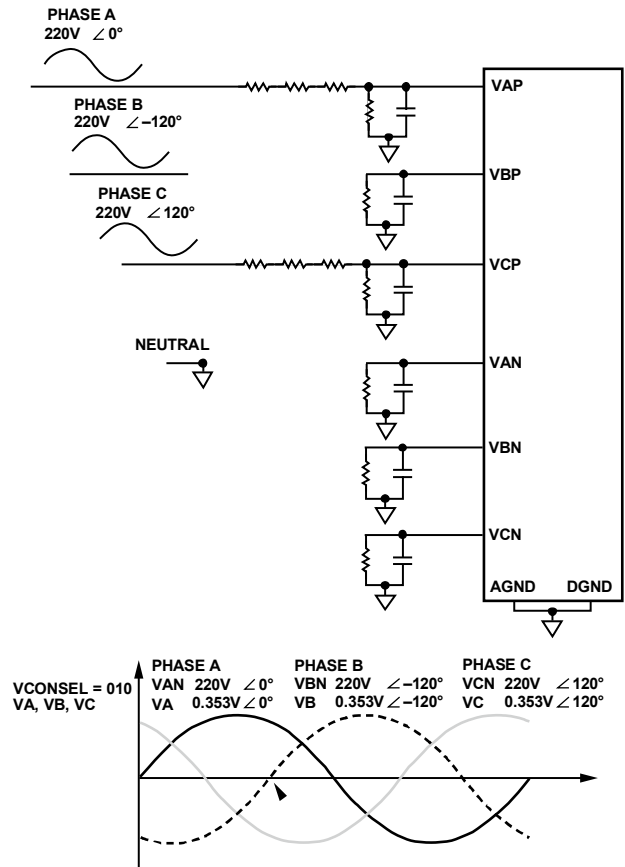


图94. 非Blondel兼容4线Y形

相量图依照图83。根据预期ABC相序执行相序错误检测(更多信息参见“相序错误检测”部分)。

为计算总功率(有功、无功和视在), 须将A相、B相和C相的贡献相加。

ADE9078应用于非BLONDEL兼容4线三角形配置

要将ADE9078用于非Blondel兼容4线三角形配置, 如ANSI电表形式8S、15S和24S等, 须测量A相和C相电压, 并计算B相电压, $V_B = -V_A$ 。测量所有三相电流。对于此配置, 向ACCMODE寄存器的VCONSEL写入011并按照图95所示进行连接。

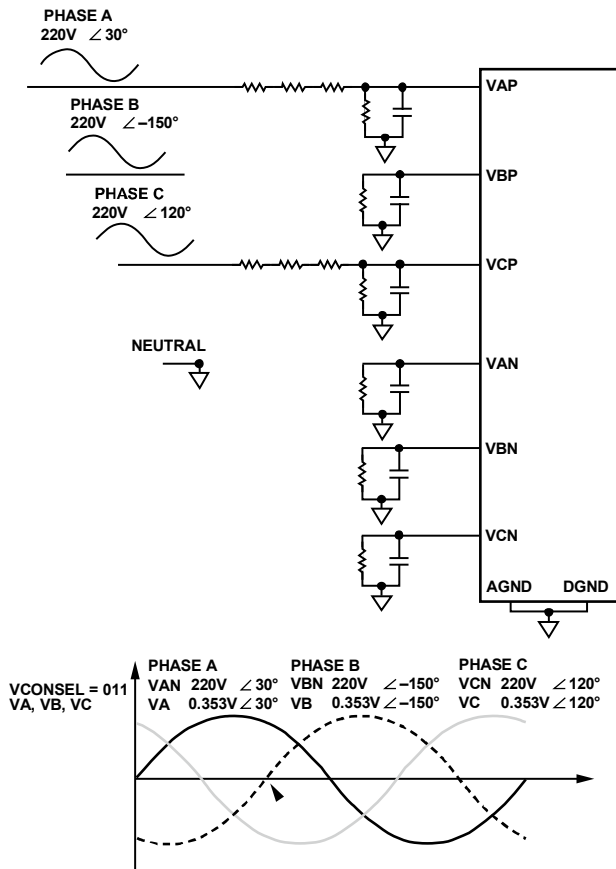


图95. 非Blondel兼容4线三角形

相量图参见图85。根据预期ABC相序执行相序错误检测（更多信息参见“相序错误检测”部分）。

为计算总功率（有功、无功和视在），须将A相、B相和C相的贡献相加。

配置类型小结

总而言之，ADE9078可以用在许多不同的配置中来测量4线Y形、4线三角形和3线三角形安装。表24总结了每种配置使用何种VCONSEL和ICONSEL设置。

表24. 配置类型及VCONSEL/ICONSEL设置小结

配置类型	接地基准	参考图	所需电压传感器数量	VCONSEL设置	所需电流传感器数量	ICONSEL设置
4线Y形	零线	图89	3	000	3	0
	隔离式	图90	3	000	3	0
3线三角形	B相	图91; 图89, B相连接零线	2	001 ($V_B = V_A - V_C$)	2	0: I_B 具有电流传感器 1: $I_B = -I_A - I_C$
	隔离式	图90, B相连接零线	2	001 ($V_B = V_A - V_C$)	2	0: I_B 具有电流传感器 1: $I_B = -I_A - I_C$
	隔离式	图93	2	100 ($V_A = V_A - V_B; V_B = V_A - V_C; V_C = V_C - V_B$)	2	0: I_B 具有电流传感器 1: $I_B = -I_A - I_C$
4线三角形	零线	图89 (注意VA和VB相量图依照图85)	3	000	3	0
4线Y形, 非Blondel兼容	零线	图94	2	010 ($V_B = V_A - V_C$)	3	0
4线三角形, 非Blondel兼容	零线	图95	2	011 ($V_B = -V_A$)	2	0: I_B 具有电流传感器 1: $I_B = -I_A - I_C$
3线单相	零线	不适用	1 或 2	000	1至2	0
3线电网	零线	不适用	2	000	2	0
多个单相电路	零线	不适用	3	000	3	0

访问片内数据

SPI协议概述

ADE9078有一个SPI兼容接口，其由四个引脚组成：SCLK、MOSI、MISO和SS。ADE9078始终是SPI从机—不会发起SPI通信。该SPI接口兼容16位和32位读/写操作。有关各寄存器长度的信息，参见“寄存器信息”部分。

图96显示了ADE9078 SPI接口与包含SPI接口的主机之间的连接。

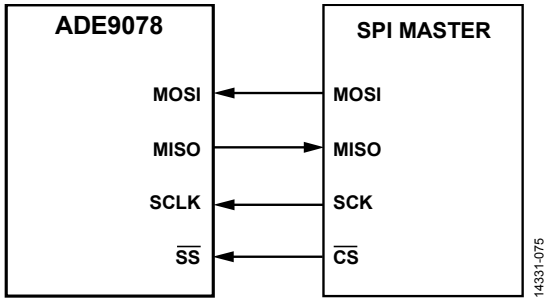


图96. 连接ADE9078从机SPI端口和主机SPI器件

SS引脚为芯片选择输入。它启动与ADE9078的SPI通信。

ADE9078 SPI协议包括三个部分：首先发送一个16位命令，其指示是执行读操作还是写操作，以及访问哪个寄存器。然后写入16位或32位数据（如果是SPI写操作），或从寄存器读取数据（如果是SPI读操作）。最后，如果是SPI读操作，则对寄存器数据进行循环冗余检查(CRC)，除非地址在支持突发读取的区域，这种情况下会读取下一寄存器的数据（更多信息参见“SPI突发读操作”部分）。

在整个SPI处理期间，SS输入必须保持低电平。在数据传输操作期间拉高SS会中止传输。使SS逻辑输入回到低电平即可开始新的传输。不建议将SS接地，因为SS上的高到低转换会启动ADE9078 SPI处理。

数据在SCLK的下降沿从MOSI逻辑输入端移入器件，而器件在SCLK的上升沿对输入数据进行采样。数据在SCLK的下降沿从MISO逻辑输出端移出ADE9078，而主机必须在SCLK的上升沿对数据进行采样。数据字的MSB优先移入和移出。

MISO内置100 kΩ的弱上拉电阻，这使得MISO引脚的默认状态为高电平。需要时，SPI总线可以被多个器件共用，包括多个ADE9078器件。

ADE9078兼容以下微控制器SPI端口时钟极性和相位设置：CPOL = 0且CPHA = 0（通常是模式0）或CPOL = 1且CPHA = 1（通常是模式3）。

注意，MOSI引脚的默认状态取决于主机SPI器件。在图97、图98和图100中，假设它为高电平（逻辑1）。

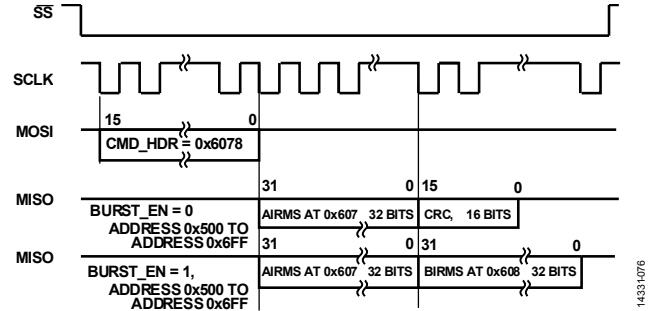


图97. SPI读操作协议示例—接下来是CRC或下一数据

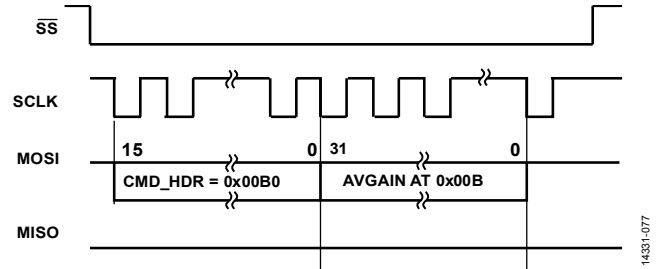


图98. SPI写操作协议示例

此接口支持的最大串行时钟频率为10 MHz。

SPI读/写操作从一个16位命令(CMD_HDR)开始，其包含如下信息：

- CMD_HDR位[15:4]是命令标头的12个MSB，包含要读取或写入的寄存器地址（ADDR位[11:0]）。
- CMD_HDR位3指定当前操作是读还是写。读取时此位置1，写入时此位置0。
- CMD_HDR位[2:0]是内部芯片时序所需要的，可以是全1或全0。注意在LAST_CMD寄存器中，这些位的读出结果为000。

图99显示了命令标头包含的信息。

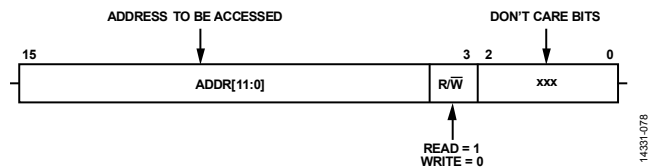


图99. 命令标头，CMD_HDR位[15:0]

SPI写操作

当SS引脚变为低电平，并且ADE9078收到一个16位命令标头(CMD_HDR)，其中CMD_HDR位3 = 0，ADE9078使用SPI接口的写操作即启动。

命令标头之后是要写入的16位或32位数据，MSB优先。

输出数据的最后一位之后，主机拉低SS线以释放SPI总线。建议让SCLK线在空闲时处于高电平。

SPI读操作

当SS引脚变为低电平，并且ADE9078收到一个16位命令标头(CMD_HDR)，其中CMD_HDR位3 = 1，ADE9078使用SPI接口的读操作即启动。

命令标头之后是从寄存器读出的16位或32位数据，MSB优先。

在以下情况下会附加寄存器数据的CRC：

- BURST_EN = 0且地址在0x000到0x6FF范围内。
- BURST_EN = 0，地址在波形缓冲器的地址0x800到地址0xFFF范围内，BURST_CHAN = 1111b。

ADE9078提供了SPI突发读取功能—如果满足下列条件，可以不发送CRC，而是从下一地址发送后续数据（更多信息参见“SPI突发读操作”部分）：

- BURST_EN = 1且地址在0x500到0x516、0x600到0x63C或0x680到0x6BC范围内。
- 地址在0x800到0xFFF范围内且BURST_CHAN不等于1111b。

如果不是上述任一情况，并且发送了额外时钟，则重新发送原读取数据。

表25总结了从CMD_HDR寻址的寄存器读出数据之后发送什么数据—它取决于所访问的地址和BURST_EN选择。

表25. SPI读操作中寻址数据之后输出的数据

地址	BURST_EN = 0	BURST_EN = 1
0x000至0x4FF	CRC	重新发送同样的数据
0x500至0x6FF	CRC	下一地址
0x800至0xFFF (波形缓冲器)	如果BURST_CHAN = 1111，则CRC； 否则，下一地址	如果BURST_CHAN = 1111，则重新发送同样的数据； 否则，下一地址

如果应用不需要此信息，可以将SS线拉高，然后输出CRC。

输出数据最后一位或CRC之后，主机必须拉高SS线以释放SPI总线。然后，ADE9078停止驱动MISO，使能100 kΩ弱上拉电阻。建议让SCLK线在空闲时处于高电平。

图100举例说明了当BURST_EN = 0和1时，读取AVGAIN寄存器（地址0x00B）会发生什么。

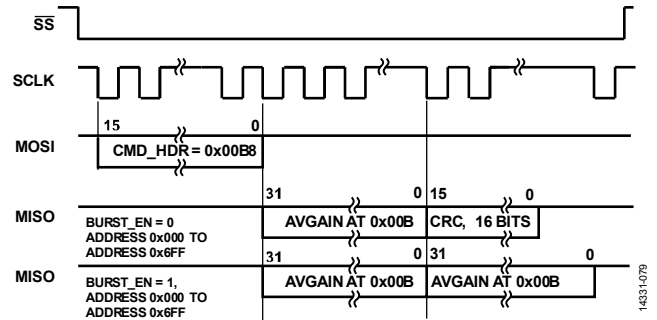


图100. SPI读操作协议示例，后续数据为CRC或重复初始数据

SPI突发读操作

发送一个CMD_HDR之后，SPI突发读操作允许读取多个寄存器。输出寄存器数据之后，ADE9078自动递增地址并从下一寄存器地址输出数据。

SPI突发读操作适用于地址范围在0x500到0x6FF的寄存器以及波形缓冲器的地址0x800到0xFFF。SPI突发读操作不适用于其他寄存器地址。对于表25中写入了下一地址的选项，会发生SPI突发读操作。

要能使地址0x500到地址0x6FF的寄存器的突发读取功能，须将CONFIG1寄存器的BURST_EN位设置为1。

波形缓冲器突发读取功能默认使能，由WFB_CFG寄存器中的BURST_CHAN管理。如果这些位设置为1111b，则禁用波形缓冲器的突发读取功能。有关波形缓冲器内容突发读取操作的更多信息，参见“通过SPI突发读取波形缓冲器样本”部分。

当SS引脚变为低电平，并且ADE9078收到一个16位命令标头(CMD_HDR)，其中CMD_HDR位3 = 1（满足表25中写入下一地址的条件），ADE9078使用SPI接口的突发读操作即启动。

然后，ADE9078发送命令所寻址的寄存器数据。收到第一寄存器值的最后一位之后，ADE9078自动递增地址并从下一寄存器地址输出数据。此过程持续进行，直至主机将SS线设置为高电平。如果起始地址在0x500到0x516范围以内，并且SPI超出地址0x516，则地址将自动递增至地址0x5FF，然后绕回到初始地址。如果初始地址在0x600至0x63C或0x680至0x6BC范围以内，并且SPI超出地址0x63C或0x6BC，则它绕回到初始地址。注意，在突发读操作期间，有效SPI突发读取地址范围内的某些保留寄存器会读出0。

主机将SS线设置为高电平之后，ADE9078停止驱动MISO，并且使能100 kΩ弱上拉电阻。建议让SCLK线在空闲时处于高电平。图97给出了一个SPI突发读操作示例(BURST_EN = 1)。其他示例参见“通过SPI突发读取波形缓冲器样本”部分。

SPI协议CRC

ADE9078 SPI端口计算其MOSI引脚送出数据的16位循环冗余校验值(CRC-16)，以便能够检查主机接收数据的完整性。在最后一个寄存器读取期间，MOSI引脚送出数据的CRC通过16位寄存器CRC_SPI提供，可将其附加到SPI读取数据作为SPI处理的一部分。

对于表25中写入CRC的情况，CRC_SPI寄存器值附加到从CMD_HDR寻址寄存器读出的16/32位数据（更多信息参见“SPI读操作”部分）。

CRC结果总是可以从CRC_SPI寄存器直接读取。

CRC校验不是SPI写操作寄存器协议的一部分。为确保SPI写操作的数据完整性，应回读寄存器以验证写入ADE9078的值是否正确。

CRC算法

ADE9078实现的CRC算法是基于CRC-16 CCITT算法。将MISO输出的数据引入一个基于线性反馈移位寄存器(LFSR)的发生器，一次一个字节，MSB优先且无位反转，如图101和图102所示。16位结果写入CRC_SPI寄存器中。

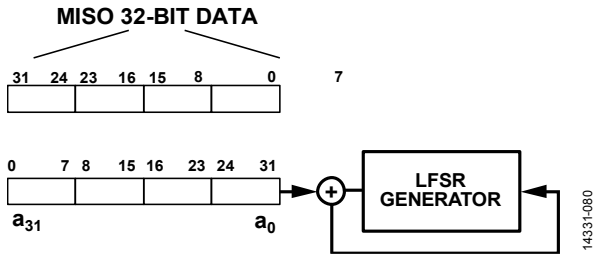


图101. 32位SPI数据的CRC计算

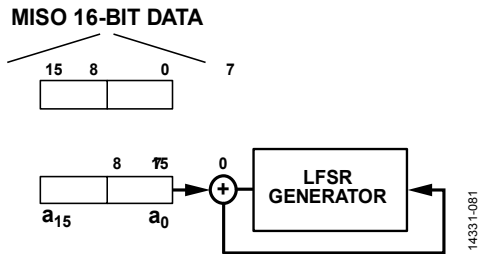


图102. 16位SPI数据的CRC计算

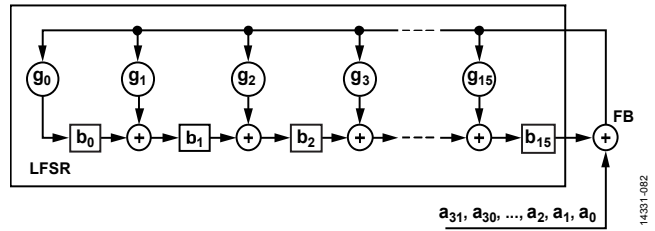


图103. 用于CRC_SPI计算的LFSR发生器

图103显示了LFSR的工作原理。MISO 32位数据构成LFSR使用的[a₃₁, a₃₀, ..., a₀]位。位a₀是进入LFSR的第一个MISO 32位数据的位31，而进入LFSR的最后一个数据的位a₃₁则对应MISO传输的位0。控制LFSR的公式如下：

b_i(0) = 1为CRC构成位的初始状态，其中i = 0、1、2、...、15。位b₀为LSB，位b₁₅为MSB。

g_i为CRC-16 CCITT算法所定义的生成多项式的系数（其中i = 0、1、2、...、15），如下所示：

$$G(x) = x^{16} + x^{12} + x^5 + 1 \tag{1}$$

$$g_0 = g_5 = g_{12} = 1 \tag{2}$$

所有其它g_i系数等于0。

$$FB(j) = a_{j-1} \text{ XOR } b_{15}(j-1) \tag{3}$$

$$b_0(j) = FB(j) \text{ AND } g_0 \tag{4}$$

$$b_i(j) = FB(j) \text{ AND } g_i \text{ XOR } b_{i-1}(j-1), i = 1, 2, 3, \dots, 15 \tag{5}$$

公式3、公式4和公式5必须对j = 1、2、...、32重复。写入CRC_SPI寄存器的值包含位b_i(32)，i = 0、1、...、15。

16位数据遵循类似的过程（有关LFSR中各位顺序的信息，参见图102）。

其他通信验证寄存器

ADE9078包括三个用于验证SPI操作的寄存器。LAST_CMD（地址0x04AE）、LAST_DATA_16（地址0x4AC）和LAST_DATA_32（地址0x423）寄存器记录收到的CMD_HDR和最后读取/发送的数据。LAST_DATA_16寄存器包含最后一个16位处理期间读取或写入的最后数据，而LAST_DATA_32包含最后一个32位处理期间读取或写入的数据。

LAST_CMD寄存器在收到CMD_HDR之后更新。注意，LAST_CMD最后三个LSB的读出结果始终为000。还应注意，如果收到读取LAST_CMD、LAST_DATA_16或LAST_DATA_32寄存器的命令，则这三个寄存器不会更新。

在SPI读操作期间，LAST_DATA_16和LAST_DATA_32在收到CMD_HDR之后的两个主时钟周期内更新。

注意，在SPI突发读操作之后，LAST_DATA_16和LAST_DATA_32寄存器不会更新—这些寄存器是表25中写入下一地址的情况。

写操作期间，LAST_DATA_16和LAST_DATA_32要等到所有16位或32位写入数据都收到之后才更新。注意，在写入寄存器操作时，寻址的寄存器要等到所有16位或32位都收到之后才写入，这取决于寄存器的长度。

注意，读取LAST_CMD、LAST_DATA_16和LAST_DATA_32寄存器之后，其值保持不变。

配置寄存器CRC

ADE9078的配置寄存器CRC特性可监视某些外部和内部寄存器值。它还可以包括通过CRC_OPTEN寄存器选择的12个寄存器。详情参见表32中的CRC_OPTEN寄存器。

此特性作为后台任务运行—计算配置寄存器CRC需要10.8 ms。结果存储在CRC_RSLT寄存器中。如果任一受监视的寄存器值改变，CRC_RSLT寄存器也会改变，STATUS1寄存器的CRC_CHG位置1，还可以进行配置以在IRQ1上产生中断。

配置ADE9078并写入所需的寄存器（如xIGAIN或xVGAIN）以校准测量之后，便可写入CRC_FORCE寄存器的FORCE_CRC_UPDATE位以启动配置寄存器CRC计算。计算完成时，STATUS1寄存器的CRC_DONE位置1。

用于计算配置寄存器CRC的方法也是基于CRC-16 CCITT算法。各寄存器的最高权重字节最先引入LFSR，无位反转（更多信息参见“CRC算法”部分）。

寄存器的计算顺序如表26所示，最低字节最先引入。注意，32位寄存器有4个字节引入LFSR，16位寄存器有2个字节引入LFSR。

注意，某些内部寄存器的默认值可能因器件而不同，故而配置寄存器的默认CRC可能因器件而不同。

表26. 配置寄存器CRC中包括的寄存器顺序

寄存器地址	寄存器长度（位）
0x01至0x18	32
0x21至0x38	32
0x41至0x58	32
0x60至0x73	32
0x409	32
0x40F	32
0x420至0x422	32
0x424	32
0x470至0x475	32
0x480至0x481	16
0x490至0x497	16
0x499	16
0x4AF至0x4B2	16
0x425	32
0x4B8至0x4B9	16
0x47D	32
0x478至0x479	32
0x4EF	16
0x4BA	16
0x47E	32
0x00	32
0x20	32
0x40	32
0x4B6	16
0x4BF	16
0x4B5	16

配置锁定

配置锁定特性用于防止更改ADE9078配置。要使能此特性，向WR_LOCK寄存器写入0x3C64。要禁用此特性，写入0x4AD1。

为确定此特性是否有效，须读取WR_LOCK寄存器，结果为1说明保护已使能，结果为0说明保护已禁用。

使能此特性之后，它会禁止写入地址0x000至0x0FF和地址0x400至0x4FF。

波形缓冲器

ADE9078有一个波形缓冲器，其包括从地址0x800到0xFFF的2048个32位存储器地址。此存储器可用来自sinc4或sinc4 + IIR LPF的样本填充，或用经过数字信号处理器处理的电流和电压样本填充。

再采样波形使得外部处理器很容易执行谐波分析,处理器可以直接在FFT中使用16位、每线路周期64点的样本，而不必执行任何选窗函数。

波形缓冲器中的数据可以来自信号链中的四个位置，分别是：

- Sinc4 输出、xI_SINC_DAT、xV_SINC_DAT：16 kSPS
- Sinc4 + IIR LPF 输出、xI_LPF_DAT、xV_LPF_DAT：4 kSPS
- DSP 处理的电流和电压通道波形 (xI_PCF、xV_PCF)：4 kSPS
- 再采样波形，每线路周期 64 点，由 DSP 处理：数据速率随线路周期而变

图104和图105显示电流和电压通道数据路径，指出了哪些波形可以存储在波形缓冲器中。

波形缓冲器的填充和访问取决于缓冲器中填充的是哪类数据。具有固定数据速率（16 kSPS或4 kSPS）的波形称为固定数据速率波形。下面几节说明再采样波形和固定数据速率波形分别可以使用何种模式/访问。

波形缓冲器样本可利用SPI突发读取功能访问，仅使用一个SPI命令标头便可读取多个样本（参见“通过SPI突发读取波形缓冲器样本”部分）。

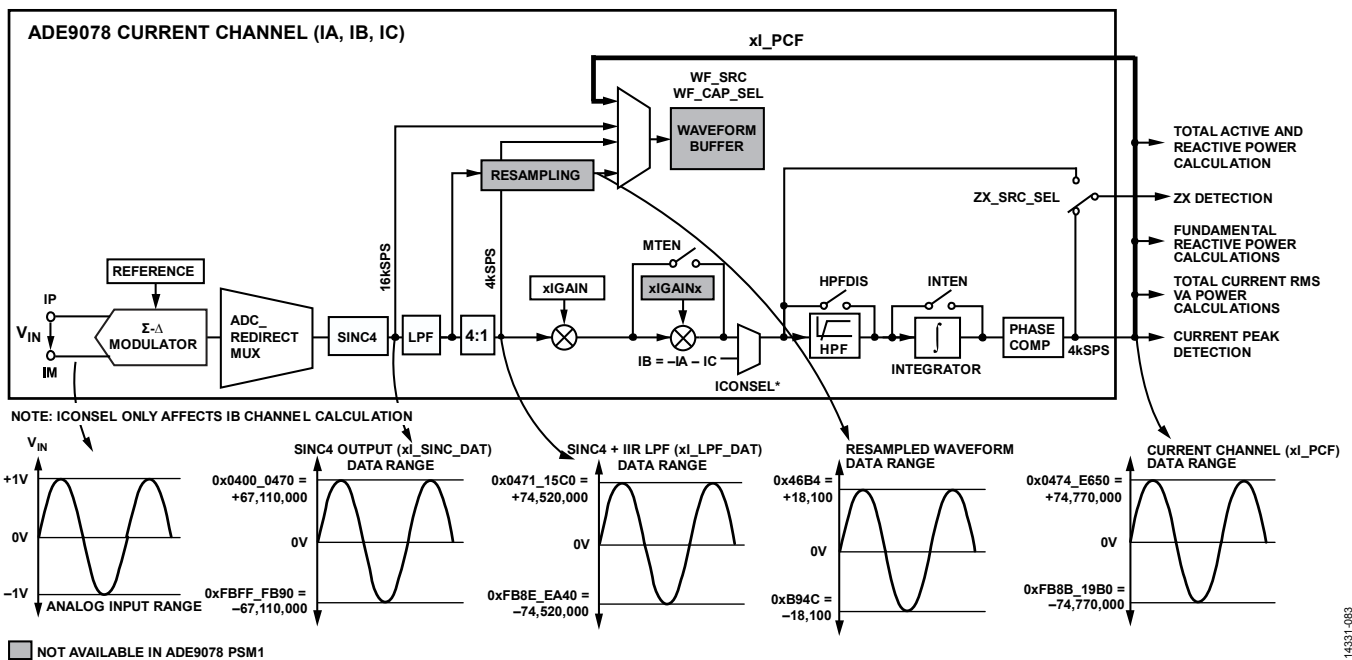


图104. 电流通道的数据路径

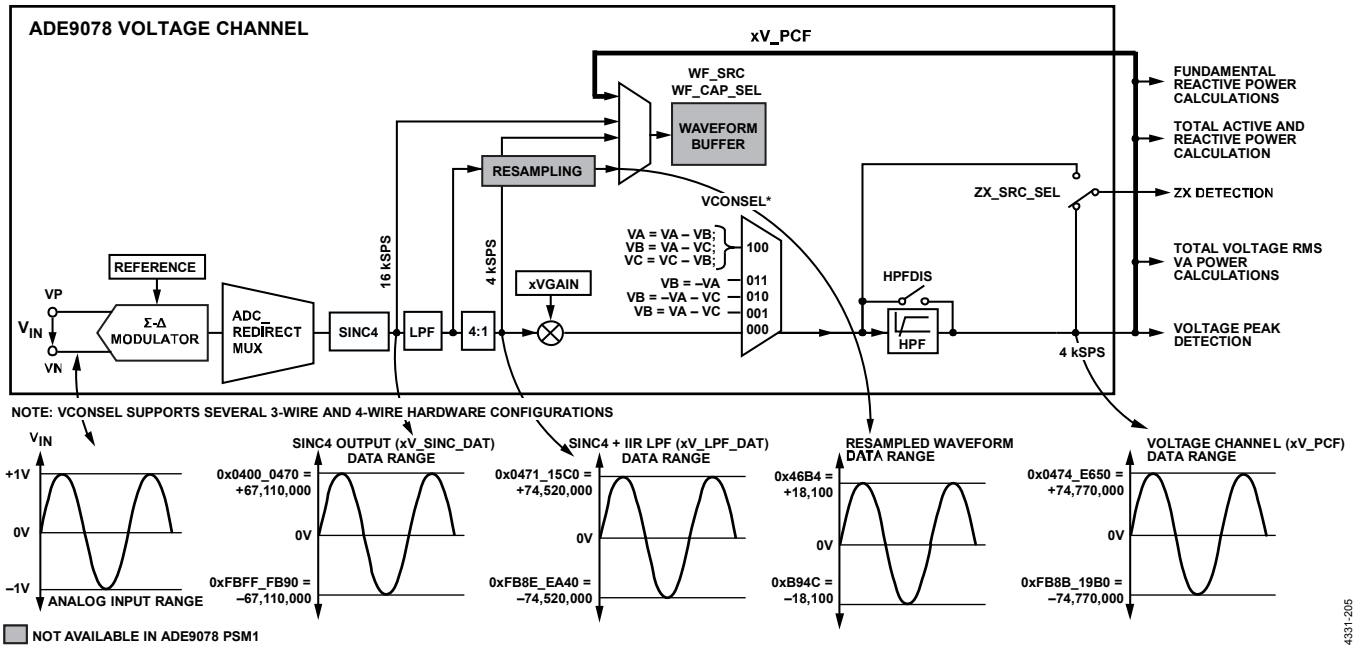


图105. 电压通道数据路径

固定数据速率波形

来自信号链的固定数据速率波形可以存储在波形缓冲器中，其来源如表27所示。

表27. 固定数据速率波形源

源	WF_SRC	数据速率 (kSPS)	32位数据格式
Sinc4输出	0	16	依据图106
Sinc4 + IIR LPF输出	2	4	依据图106
DSP处理的波形 (xI_PCF、xV_PCF)	3	4	5.27格式

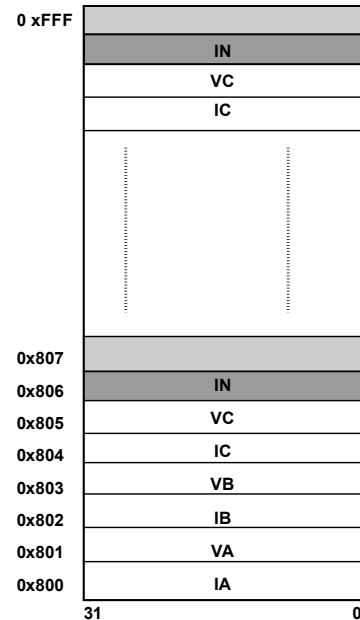
通过左移4位和符号扩展，24位sinc4和sinc4 + IIR LPF数据以32位形式存储在波形缓冲器中。



图106. 波形缓冲器中存储的ADC数据格式，x_SINC_DAT和x_LPF_DAT寄存器

表27列出了各种固定数据速率波形源的WF_SRC选择。各固定数据速率样本为32位，但不同来源的数据格式存在差异，如表27所示。使能波形缓冲器后，来自所有7个通道的数据都存储在缓冲器中。一个样本集包括每个通道的一个样本，总共7个样本，这些样本是同时采样而获得。

图107说明了固定数据速率样本如何存储到缓冲器中。在存储器中，每一样本集与相邻样本集之间均通过备用单元隔开，备用单元中不包含任何样本数据，如图107所示。这样，缓冲器中的每第八个32位存储器位置便是保留的备用单元。如果将WFB_CFG寄存器中的WF_IN_EN位设置为0以禁用第七个通道，则IN样本位置也被视作备用单元。



IN, IF WFB_CFG.WF_IN_EN = 1
SPARE CELL, IF WFB_CFG.WF_IN_EN = 0
SPARE CELL

图107. 固定数据速率波形样本存储

缓冲器可存储256 (2048/8)个样本集。在ADE9078中, sinc4以16 kSPS速率输出, 因此缓冲器可以包含 $(256/16,000) = 16$ ms的sinc4滤波输出数据。sinc4 + IIR LPF样本及DSP处理的xI_PCF和xV_PCF波形样本以4 kHz速率填充, 因此缓冲器可以包含64 ms (256/4000)的此类数据。

用于固定数据速率样本时, 波形缓冲器划分为16页, 从页0到页15。每页包含128个32位存储器位置。图108显示了这一安排。

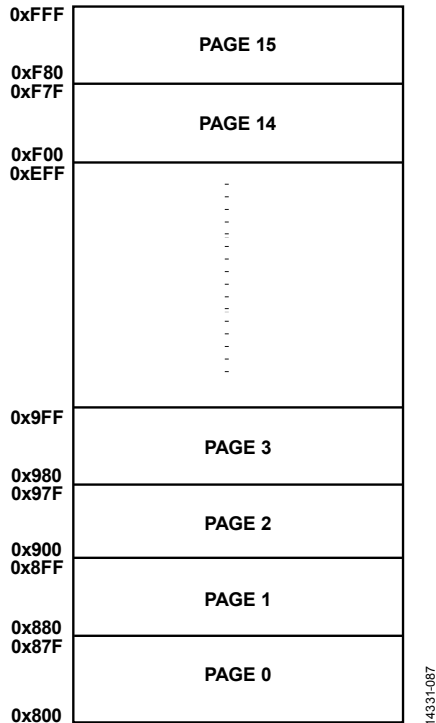


图108. 波形缓冲器页面安排—仅适用于固定数据速率样本

波形缓冲器填充指示—固定数据速率样本

WFB_PG_IRQEN寄存器允许用户监视特定页面是否填满, 每页对应一位。例如, 若WFB_PG_IRQEN的位0和位3置1, 则写入地址0x87F后(表示页0已满)和写入地址0x9FF后(表示页3已满), 用户会收到指示。当WFB_PG_IRQEN寄存器使能的页面填满时, STATUS0寄存器的PAGE_FULL位会置1。当STATUS0寄存器的PAGE_FULL位置1时, 用户可以使能IRQ0上产生中断。

当用固定数据速率样本填充时, WFB_TRG_STAT寄存器的WFB_LAST_PAGE位指示哪一页最后填满。

固定数据速率波形填充和基于触发的模式

用于固定数据速率样本时, 波形缓冲器提供如下填充模式:

- 缓冲器填满时停止
- 连续填充

ADE9078允许选择事件来触发波形缓冲器捕获样本, 并且有一个选项可在事件期间存储波形缓冲器当前地址, 以便用户能使该事件与波形样本同步。当连续填充缓冲器时, 可将以下波形缓冲器操作与一个事件相关联:

- 触发时停止填充
- 以触发为中心捕获
- 保存事件地址并继续填充

缓冲器填满时停止模式

当WFB_CFG寄存器中的WF_CAP_SEL = 1且WF_MODE = 0时, 缓冲器填满时停止模式使能。设置WFB_CFG寄存器的WF_CAP_EN = 1即可开始从地址0x800填充缓冲器。

写入页15的地址0xFFF之后, 填充操作停止。要接收缓冲器填满指示, 须在开始捕获之前将WFB_PG_IRQEN寄存器的位15置1。这样, 当缓冲器填满时, STATUS0寄存器的PAGE_FULL位就会置1。当PAGE_FULL状态变更时, 还可以使能IRQ0上产生中断。

要执行下一填充操作, 须将WFB_CFG寄存器的WF_CAP_EN位清0以禁用波形缓冲器, 然后将该位置1以再次启用波形缓冲器。

连续填充模式

当WFB_CFG寄存器的WF_CAP_SEL = 1且WF_MODE等于1、2或3时, 连续填充模式使能。写入WFB_CFG寄存器的WF_CAP_EN = 1即可开始从地址0x800填充缓冲器。

这种模式下会连续填充波形缓冲器。整个缓冲器填充到地址0xFFF之后, 填充继续以循环方式从0x800开始。

这种模式下, 必须利用WFB_PG_IRQEN寄存器并结合STATUS0寄存器的PAGE_FULL位和WFB_TRG_STAT寄存器的WFB_LAST_PAGE位来监视缓冲器的填充状态, 如“波形缓冲器填充指示—固定数据速率样本”部分所述。如果从缓冲器读出数据的速度不够快, 数据会被覆写。

要重启填充操作, 须将WFB_CFG寄存器的WF_CAP_EN位清0以禁用波形缓冲器, 然后将该位置1以再次启用波形缓冲器。

建议先读取WFB_LAST_PAGE寄存器, 再将WF_CAP_EN清0以停止波形缓冲器捕获样本, 以便知道包含最新有效数据的页面是哪一页。

基于触发事件停止填充波形缓冲器的连续填充模式有两种变化: 触发时停止填充和以触发为中心捕获。当WF_MODE = 1或2时可选择这些模式(更多信息参见“触发时停止填充”和“以触发为中心捕获”部分)。

触发时停止填充

当WF_CAP_SEL = 1且WF_MODE = 1时,选择触发时停止填充模式。建议使用此模式来分析引致目标事件的ADC样本。

这种模式下会连续填充波形缓冲器。整个缓冲器填充到地址0xFFF之后,填充继续以循环方式从0x800开始。表28所列的事件被归类为触发事件。收到使能的触发事件时, ADE9078停止填充波形缓冲器。

可在WFB_TRG_CFG寄存器中将表28所列的事件使能为波形缓冲器触发事件。

表28. WFB_TRG_CFG寄存器中的波形缓冲器触发事件

位	位名称	注释
10	TRIG_FORCE	此位置1可触发事件以停止波形缓冲器填充
9	ZXCOMB	VA、VB、VC合并信号的ZX
8	ZXVC	C相电压ZX事件
7	ZXVB	B相电压ZX事件
6	ZXVA	A相电压ZX事件
5	ZXIC	C相电流ZX事件
4	ZXIB	B相电流ZX事件
3	ZXIA	A相电流ZX事件
[2:0]	保留	保留

WFB_TRG_CFG寄存器位[10:3]中的触发事件对应于ADE9078中的中断事件,但TRIG_FORCE位除外。这种模式下,用户可将WFB_TRG_CFG寄存器的TRIG_FORCE位(位10)置1来停止填充波形缓冲器。

当WFB_TRG_CFG中配置的某个事件发生时,STATUS0寄存器中的WFB_TRIG位会置1。此位可配置用来在IRQ0引脚上产生中断。

缓冲器填充停止后,STATUS0寄存器中的WFB_TRG_IRQ位置1。WFB_TRG_IRQ也可配置用来在IRQ0引脚上产生中断。此时,最后一个样本集的IN波形的地址存储在WFB_TRG_STAT寄存器的WFB_TRIG_ADDR位中。由于事件发生后填充停止,任何地址大于WFB_TRIG_ADDR寄存器的样本集所含的数据都是旧数据。

为了确保在事件发生之前捕获足够多的样本来填满缓冲器,请执行如下步骤:

1. 设置WF_CAP_SEL = 1且WF_MODE = 1来选择触发时停止捕获模式。
2. 写入WFB_TRG_CFG = 0以禁用所有触发事件。
3. 仅设置WFB_PG_IRQEN寄存器中的位15并使能STATUS0寄存器中的PAGE_FULL位,使得在最后一页填满时IRQ0上产生中断,确保缓冲器填满一次。也可以读取LAST_PAGE寄存器而不使用中断。
4. 写入WF_CAP_EN = 1以启动捕获。

5. 等待缓冲器填满,指标是发生PAGE_FULL中断或LAST_PAGE = 15。
6. 然后在WFB_TRG_CFG寄存器中使能所需的波形缓冲器事件,并设置STATUS0寄存器中的WFB_TRIG_IRQ位以在事件发生且波形缓冲器停止填充时产生中断。
7. 当WFB_TRIG_IRQ发生时,读取WFB_TRIG_ADDR以查看触发事件的地址,它在事件发生后的一个或两个样本内,且是最后填充的地址。

将WFB_CFG寄存器中的WF_CAP_EN位清0以禁用波形缓冲器时,波形缓冲器值会被保留,但WFB_LAST_PAGE和WFB_TRIG_ADDR会复位。写入WF_CAP_EN = 0之前,应读取WFB_LAST_PAGE和WFB_TRIG_ADDR位。

表28所列的触发事件必须在写入WFB_TRG_CFG寄存器以启用波形缓冲器之前使能或禁用。

在触发时停止填充模式下,要执行下一填充操作,须将WFB_CFG寄存器的WF_CAP_EN位清0以禁用波形缓冲器,然后将该位置1以再次启用波形缓冲器。注意,如将WFB_TRG_CFG寄存器中的TRIG_FORCE位置1以强行触发,则在启动下一次捕获之前(写入WF_CAP_EN = 1之前),必须将该位清0。

以触发为中心捕获

当WF_CAP_SEL = 1且WF_MODE = 2时,以触发为中心捕获模式使能。该模式与触发时停止类似,区别在于触发事件发生后,波形缓冲器不会停止填充。即使发生触发事件,缓冲器也会继续填充到下一1024个32位存储器位置,然后才停止。建议使用此模式来分析事件前后的样本。有关触发事件的更多信息,参见“触发时停止填充”部分。

注意在中心触发模式下,当使能的触发事件发生时,STATUS0寄存器的WFB_TRIG位置1;当1024个附加存储器位置填满且波形缓冲器停止填充时,STATUS0寄存器的WFB_TRG_IRQ位置1。这两个状态位均可配置用来在IRQ0引脚上产生中断。利用WFB_TRIG_ADDR计算最后填充的地址,如下所示:

$$\text{最后填充地址} = \text{WFB_TRIG_ADDR} - 1024$$

其中, $\text{WFB_TRIG_ADDR} + 1024 > 0xFFF$ 。

$$\text{最后填充地址} = \text{WFB_TRIG_ADDR} + 1024$$

其中, $\text{WFB_TRIG_ADDR} + 1024 \leq 0xFFF$ 。

为了确保在事件发生之前捕获足够多的样本来填满缓冲器，请执行如下步骤：

1. 设置 WF_CAP_SEL = 1 且 WF_MODE = 2 来选择以触发为中心捕获模式。
2. 写入 WFB_TRG_CFG = 0 以禁用所有触发事件。
3. 仅设置WFB_PG_IRQEN寄存器中的位7并使能STATUS0寄存器中的PAGE_FULL位，使得在页7填满时IRQ0上产生中断，确保缓冲器至少填充一半。也可以读取WFB_LAST_PAGE寄存器而不使用中断。
4. 写入WF_CAP_EN = 1以启动捕获。
5. 等待缓冲器填充，指标是发生PAGE_FULL中断或WFB_LAST_PAGE = 15。
6. 在WFB_TRG_CFG寄存器中使能所需的波形缓冲器事件，并设置STATUS0寄存器中的WFB_TRIG_IRQ位以在事件发生且波形缓冲器停止填充时产生中断。
7. 当WFB_TRIG_IRQ发生时，读取WFB_TRIG_ADDR寄存器以获取触发事件的地址，它在事件发生后的一个或两个样本内。最后填充的地址是1024个样本之后。

保存事件地址并继续填充

要在触发事件发生时记录波形缓冲器地址，同时仍在填充缓冲器，须选择WF_MODE = 3以支持继续填充。当WFB_TRG_CFG寄存器中使能的触发事件发生时，STATUS0寄存器的WFB_TRIG位置1。WFB_TRIG可配置用来在IRQ0引脚上产生中断。读取WFB_TRIG_STAT寄存器的WFB_TRIG_ADDR位，获取该事件对应的波形缓冲器地址。仅存储第一个使能的触发地址，后续触发事件会被忽略。

再采样波形

使能再采样后，会计算来自所有7个通道的数据并将其存储在缓冲器中。一个样本集包括每个通道的一个样本，总共7个样本，这些样本是同时采样而获得。每个再采样波形样本为16位。

图109说明了再采样波形如何存储到缓冲器中。在存储器中，每一样本集与相邻样本集之间均通过备用单元隔开，如图109所示。这些备用单元不包含任何样本数据。每第四个连续32位存储器位置结束时有一个16位备用单元。如果禁用了零线电流通道的，则存储IN样本的16位位置也会充当备用单元。

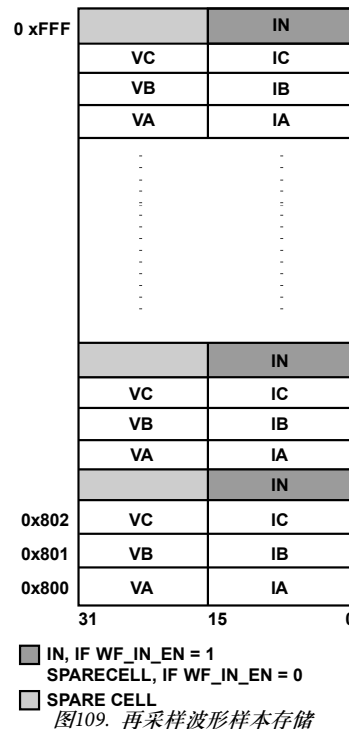


图109. 再采样波形样本存储

波形缓冲器包含2048个32位存储器位置，在连贯填充模式下可以容纳512个(2048/4)样本集。在ADE9078中，缓冲器用每线路周期64点填充，这意味着在任一时刻，缓冲器可以保存相当于8个线路周期的数据。对于50 Hz线路频率，缓冲器可以包含相当于160 ms的再采样数据。

首先，要禁用波形缓冲器，须将WF_CAP_EN位清0。然后，将WFB_CFG寄存器的WF_CAP_SEL位清0，以选择将再采样数据存储在波形缓冲器中。最后，将WF_CAP_EN位置1以启动再采样过程。波形缓冲器从第一个地址位置（地址0x800）开始填充。当波形缓冲器填满时，STATUS0寄存器的COH_WFB_FULL位变为1，可以使能IRQ0上产生中断。注意，此位是再采样波形唯一可用的状态位。

填充缓冲器所需的时间取决于线路频率。即使将WFB_CFG寄存器中的WF_CAP_EN位清0以禁用波形缓冲器时，也会保留波形缓冲器值。

要接收新的再采样数据集，须将WFB_CFG寄存器的WF_CAP_EN位复位至0以禁用波形缓冲器，然后将该位置1以再次启用波形缓冲器。

配置波形缓冲器

必须在WFB_CFG寄存器中配置波形源、捕获类型（固定数据速率或再采样）及填充模式（连续、一次或基于触发）。为此，首先应写入WF_CAP_EN = 0以禁用波形缓冲器。然后，写入WFB_CFG寄存器的WF_SRC、WF_CAP_SEL和WF_MODE位。

当WF_CAP_EN位置1时，WFB_CFG寄存器的WF_CAP_SEL和WF_MODE位所选择的模式就会启动。

例如，若WF_CAP_SEL = 0，则会将再采样波形存储在缓冲器中。若WF_CAP_SEL = 1，则将固定数据速率样本存储在缓冲器中，WF_MODE位指示缓冲器是连续填充还是仅填充一次，以及触发事件是否影响缓冲器填充。所有这些位都必须在写入WFB_CFG寄存器的WF_CAP_EN位之前配置好。

当将WF_CAP_EN位清0以禁用波形缓冲器时，波形缓冲器数据仍然有效，但WFB_LAST_ADDR和WFB_TRIG_ADDR寄存器会复位。

要启动新的波形捕获，须写入WF_CAP_EN = 0以禁用波形缓冲器。然后写入WFB_CFG寄存器，根据需要配置WF_CAP_SEL和WF_MODE位。最后设置WFB_CFG寄存器的WF_CAP_EN位以启动捕获。在WF_CAP_EN位为1时，请勿更改WF_CAP_SEL或WF_MODE位。

通过SPI突发读取波形缓冲器中的采样数据

波形缓冲器内容可利用SPI突发读取模式读取。在SPI突发读取模式下，只发送一个SPI命令标头便可读取许多数据样本。

为了更容易地利用SPI突发读取功能读出所需的数据，用户可以通过WFB_CFG寄存器的BURST_CHAN位指定需要从波形缓冲器读出哪些通道的数据，如表29所示。

表29. 波形缓冲器突发读操作

BURST_CHAN	突发读取的通道
0000 (默认)	所有通道
0001	IA和VA
0010	IB和VB
0011	IC和VC
1000	IA
1001	VA
1010	IB
1011	VB
1100	IC
1101	VC
1110	IN (若WFB_CFG寄存器的WF_IN_EN = 1)
1111	单地址读取 (SPI突发模式禁用)

固定数据速率样本和再采样数据可以使用同样的BURST_CHAN选项。

读出的波形缓冲器样本取决于BURST_CHAN的选择，以及存储的数据是固定数据速率数据还是再采样数据。

如果BURST_CHAN不等于1111，且将固定数据速率数据存储于波形缓冲器中 (WF_CAP_SEL = 1时)，则屏蔽地址的三个LSB以确定读出哪个样本集。

如果BURST_CHAN不等于1111，且将再采样数据存储于波形缓冲器中 (WF_CAP_SEL = 0时)，则屏蔽地址的两个LSB以确定读出哪个样本集。

如果BURST_CHAN = 1111，则读出CMD_HDR中写入的地址。

表30总结了这些情况。

表30. 读取波形缓冲器时的SPI地址解读

捕获类型	样本 (集) 地址	
	BURST_CHAN ≠ 1111	BURST_CHAN = 1111
固定数据速率样本 (WF_CAP_SEL = 1)	ADDR, 位[11:3]	ADDR, 位[11:0]
再采样数据 (WF_CAP_SEL = 0)	ADDR, 位[11:2]	ADDR, 位[11:0]

示例1: 固定数据速率数据, 7个通道样本

本例中，WFB_CFG寄存器中的WFB_CAP_SEL = 1、WF_IN_EN = 1且BURST_CHAN = 0000，这表明波形缓冲器中存储的是固定数据速率数据，用户希望读出所有7个通道的样本。发送命令读取地址0x801，这可以解释为读取从地址0x800开始的样本集。前32个SPI时钟周期返回来自地址0x800的IA，接着返回来自地址0x801的VA，以此类推，直至返回来自地址0x806的IN。然后，样本集自动递增，下一数据是来自地址0x808的IA，接着是VA。该示例如图110所示。

示例2: 再采样数据, C相 (I和V样本)

本例中，WFB_CFG寄存器中的WFB_CAP_SEL = 0且BURST_CHAN = 0011，这表明波形缓冲器中存储的是再采样数据，用户希望读出IC和VC样本。发送命令读取地址0x801，这可以解释为读取从地址0x800开始的样本集。前16个SPI时钟周期返回来自地址0x802的IC波形，接着返回来自地址0x802的VC。然后，样本集自动递增，下一数据是来自地址0x806的IC，接着是来自同一地址的VC。然后读出来自地址0x80A的IC和来自地址0x80A的VC。该示例如图111所示。

示例3：固定数据速率数据，单地址读取模式

本例中，WFB_CFG寄存器中的WFB_CAP_SEL = 1且BURST_CHAN = 1111，这表明波形缓冲器中存储的是固定数据速率数据，用户希望读出单一地址。发送命令读取地址0x801，这可以解释为对地址0x801的读操作。前32个SPI时钟周期返回来自地址0x801的VA波形，接着是CRC（若BURST_EN = 0）。若BURST_EN = 1，则重复来自地址0x801的VA波形数据。该示例如图112所示。

示例4：再采样数据，单地址读取模式

本例中，WFB_CFG寄存器中的WFB_CAP_SEL = 0且BURST_CHAN = 1111，这表明波形缓冲器中存储的是再采样数据，用户希望读出单一地址。发送命令读取地址0x801，这可以解释为对地址0x801的读操作。前16个SPI时钟周期返回来自地址0x801的VA波形，接着是来自地址0x801的IA波形，最后是CRC（若BURST_EN = 0）。若BURST_EN = 1，则重复来自地址0x801的VA和IA波形数据。该示例如图113所示。

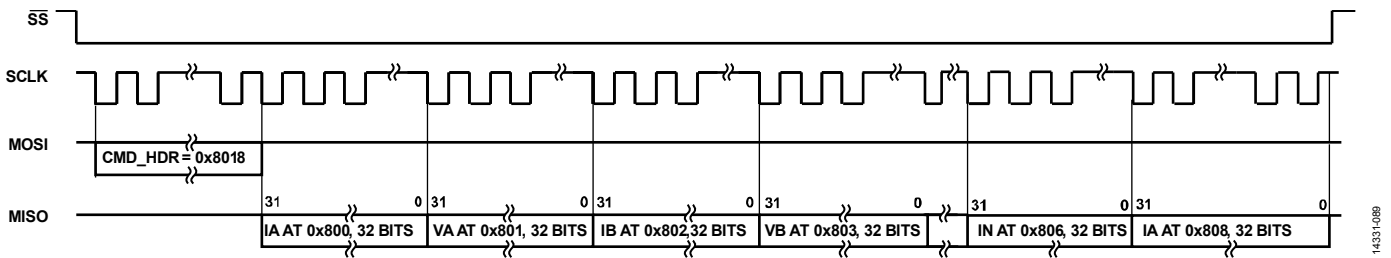


图110. 波形缓冲器SPI突发读取固定数据速率样本，BURST_CHAN = 0000，读出所有通道（MOSI引脚的默认状态取决于主机SPI器件；假定它为高电平（逻辑1））

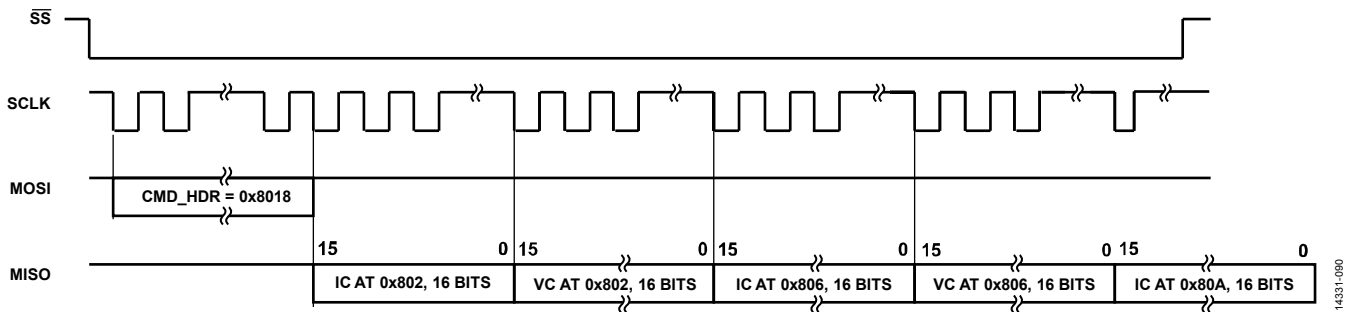


图111. 波形缓冲器SPI突发读取再采样数据，BURST_CHAN = 0011，读出IC和VC数据

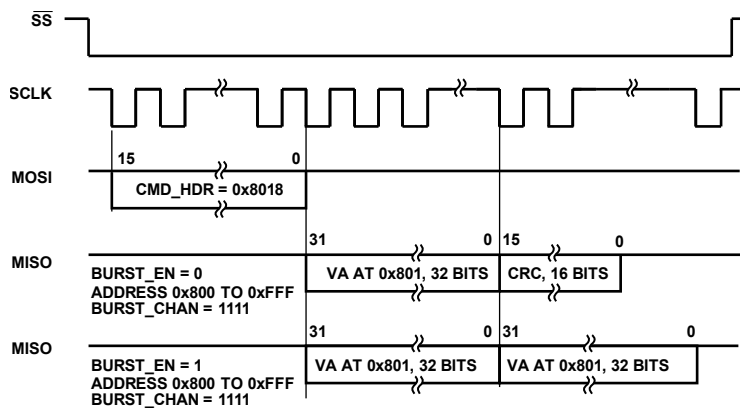
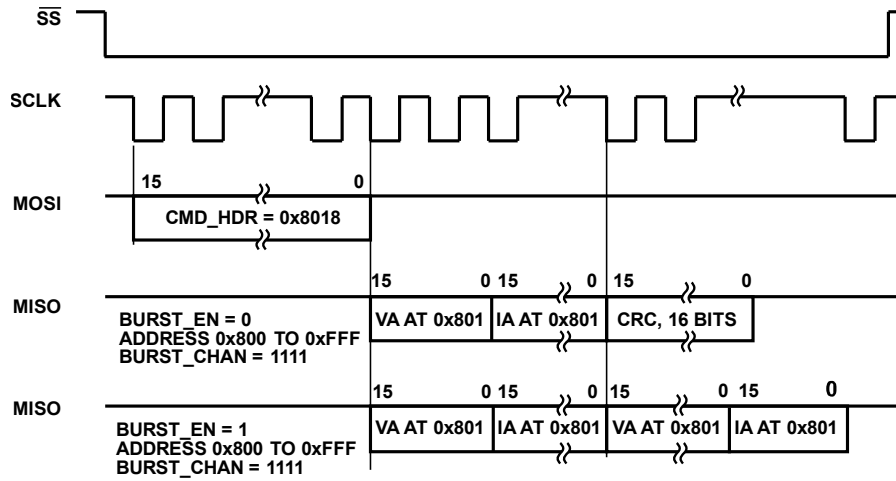


图112. 波形缓冲器SPI单地址读取固定速率数据，BURST_CHAN = 1111



14331-092

图113. 波形缓冲器SPI单地址读取再采样数据, BURST_CHAN = 1111

读取波形缓冲器时的SPI CRC

读取固定数据速率样本(WF_CAP_SEL = 1)时, 会计算从波形缓冲器读出的数据的CRC, 其存储在CRC_SPI寄存器中, 波形缓冲器突发读操作完成后可将其回读出来。

读取单地址的波形缓冲器数据时, 会计算CRC_SPI并将其附加到32位数据之后, 如图112所示。

注意, 从波形缓冲器读出再采样数据(WF_CAP_SEL = 0)时, CRC_RSLT寄存器不会更新。建议再次读取波形缓冲器以检查SPI读取数据的完整性。

读取波形缓冲器时的SPI最后数据寄存器

如果BURST_CHAN = 1111, 则在读取波形缓冲器的一个样本之后, LAST_DATA_32寄存器会更新。

注意, 如果BURST_CHAN不等于1111, 则读取波形缓冲器样本时不会更新LAST_DATA_32寄存器。

中断/事件

ADE9078有三个引脚($\overline{\text{IRQ0}}$ 、 $\overline{\text{IRQ1}}$ 和CF4/ $\overline{\text{EVENT/DREADY}}$)可以用作主机处理器的中断。当发生已使能的中断时， $\overline{\text{IRQ0}}$ 和 $\overline{\text{IRQ1}}$ 引脚变为低电平并且保持该状态，直至事件获得应答，也就是将STATUS0和STATUS1寄存器中的对应状态位分别置1。EVENT功能（其与CF4/ $\overline{\text{EVENT/DREADY}}$ 引脚上的CF4和DREADY选项复用）跟踪已使能信号的状态，随着这些内部信号变为低电平和高电平。EVENT功能对外部测量事件持续时间（如空载）特别有用。

中断（ $\overline{\text{IRQ0}}$ 和 $\overline{\text{IRQ1}}$ ）

$\overline{\text{IRQ0}}$ 和 $\overline{\text{IRQ1}}$ 引脚分别由32位中断屏蔽寄存器MASK0和MASK1进行管理。任何能够产生中断的事件，在MASK0或MASK1寄存器及STATUS0或STATUS1寄存器中都有相应的位。

要使能一个中断，须将MASK0或MASK1寄存器中的相应位置1。要禁用一个中断，须将MASK0或MASK1寄存器中的相应位清0。

STATUS0和STATUS1寄存器指示一个能够产生中断的事件是否已发生。如果MASK0或MASK1寄存器中的相应位置1，则对应的 $\overline{\text{IRQ0}}$ 或 $\overline{\text{IRQ1}}$ 引脚上产生中断，该引脚变为低电平。

为确定中断源，须读取相应的STATUS0或STATUS1寄存器，找出哪些使能的位置1。为应答事件并将STATUSx寄存器中的位清0，须写入STATUSx寄存器，将相关位位置1。然后，对应的 $\overline{\text{IRQ0}}$ 或 $\overline{\text{IRQ1}}$ 引脚变为高电平。

例如，若A相电压输入发生过零事件且MASK1寄存器中的ZXVA位置1，则 $\overline{\text{IRQ1}}$ 引脚变为低电平，指示一个使能的事件已发生。为应答该事件，向STATUS1寄存器的ZXVA位写入1，然后 $\overline{\text{IRQ1}}$ 变为高电平。无论MASK1寄存器中的ZXVA位是否使能，STATUS1寄存器中的ZXVA位都会置1。

有些中断是无法屏蔽的，意味着即使MASKx寄存器中的相应位为0，也会产生这些中断。无法屏蔽的中断包括RSTDONE和ERROR0。

有一个选项可将所有中断合并到单一中断引脚 $\overline{\text{IRQ1}}$ 上，而不必使用两个引脚 $\overline{\text{IRQ0}}$ 和 $\overline{\text{IRQ1}}$ 。要激活此选项，须将CONFIG1寄存器的 $\overline{\text{IRQ0_ON_IRQ1}}$ 位置1。当 $\overline{\text{IRQ0_ON_IRQ1}} = 1$ 时， $\overline{\text{IRQ1}}$ 指示 $\overline{\text{IRQ0}}$ 和 $\overline{\text{IRQ1}}$ 事件， $\overline{\text{IRQ0}}$ 指示 $\overline{\text{IRQ0}}$ 事件。

EVENT

EVENT功能与CF4/ $\overline{\text{EVENT/DREADY}}$ 引脚上的CF4和DREADY功能复用。要使能此引脚的EVENT输出功能，须设置CONFIG1寄存器的CF4_CFG = 10。

EVENT_MASK寄存器管理哪些信号并入EVENT引脚。所有这些事件都是可以屏蔽的，并且默认禁用。

要使能事件，须将EVENT_MASK寄存器中的相应屏蔽位置1。只要有一个已使能事件发生，EVENT引脚就会变为低电平，并且保持该状态直至所有已使能信号都变为高电平。然后，EVENT引脚变为高电平。EVENT输出的逻辑电平仅取决于已使能的事件，用户无法予以更改。注意，不会锁存产生EVENT信号的状态源—如果选择一个事件源，EVENT引脚会跟踪该源的状态。

其他寄存器中的状态位

有几个中断是与其他状态寄存器配合使用的。

空载

MASK1寄存器中的RFNOLOAD、VANLOAD和ANLOAD为配合PHNOLOAD寄存器中的附加状态位使用。

MASK0寄存器中的以下位与PHSIGN寄存器中的状态位配合使用：REVAPx、REVRPx和REVPSUMx

有关STATUSx寄存器中的相应位置1时的更多信息，参见表32。

故障排除

SPI不工作

检查PMx引脚，确保PM0和PM1设置为正确的功耗模式（参见“功耗模式”选项）。

从PSM2或PSM3转入PSM0时PSM2_CFG寄存器值丢失

等待回复。进入PSM0或PSM1之后必须重新写入PSM2_CFG（参见“功耗模式”部分）。

寄存器信息

表31. 寄存器汇总

地址	名称	描述	长度 (位)	复位	访问类型
0x000	AIGAIN	A相电流增益调整。	32	0x00000000	R/W
0x001	AIGAIN0	A相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于AIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数AIGAIN0至AIGAIN4。	32	0x00000000	R/W
0x002	AIGAIN1	A相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于AIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数AIGAIN0至AIGAIN4。	32	0x00000000	R/W
0x003	AIGAIN2	A相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于AIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数AIGAIN0至AIGAIN4。	32	0x00000000	R/W
0x004	AIGAIN3	A相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于AIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数AIGAIN0至AIGAIN4。	32	0x00000000	R/W
0x005	AIGAIN4	A相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于AIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数AIGAIN0至AIGAIN4。	32	0x00000000	R/W
0x006	APHCAL0	A相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用APHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于AIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用APHCAL0至APHCAL4值。	32	0x00000000	R/W
0x007	APHCAL1	A相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用APHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于AIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用APHCAL0至APHCAL4值。	32	0x00000000	R/W
0x008	APHCAL2	A相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用APHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于AIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用APHCAL0至APHCAL4值。	32	0x00000000	R/W
0x009	APHCAL3	A相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用APHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于AIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用APHCAL0至APHCAL4值。	32	0x00000000	R/W

地址	名称	描述	长度 (位)	复位	访问类型
0x00A	APHCAL4	A相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用APHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于AIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用APHCAL0至APHCAL4值。	32	0x00000000	R/W
0x00B	AVGAIN	A相电压增益调整。	32	0x00000000	R/W
0x00C	AIRMSOS	A相电流有效值失调, 用于基于滤波器的AIRMS计算。	32	0x00000000	R/W
0x00D	AVRMSOS	A相电压有效值失调, 用于基于滤波器的AVRMS计算。	32	0x00000000	R/W
0x00E	APGAIN	A相功率增益调整, 用于AWATT、AVA、AVAR和AFVAR计算。	32	0x00000000	R/W
0x00F	AWATTOS	A相总有功功率失调校正, 用于AWATT计算。	32	0x00000000	R/W
0x010	AVAROS	A相总无功功率失调校正, 用于AVAR计算。	32	0x00000000	R/W
0x012	AFVAROS	A相基波无功功率失调校正, 用于AFVAR计算。	32	0x00000000	R/W
0x020	BIGAIN	B相电流增益调整。	32	0x00000000	R/W
0x021	BIGAIN0	B相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于BIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数BIGAIN0至BIGAIN4。	32	0x00000000	R/W
0x022	BIGAIN1	B相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于BIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数BIGAIN0至BIGAIN4。	32	0x00000000	R/W
0x023	BIGAIN2	B相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于BIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数BIGAIN0至BIGAIN4。	32	0x00000000	R/W
0x024	BIGAIN3	B相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于BIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数BIGAIN0至BIGAIN4。	32	0x00000000	R/W
0x025	BIGAIN4	B相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于BIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数BIGAIN0至BIGAIN4。	32	0x00000000	R/W
0x026	BPHCAL0	B相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用BPHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于BIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用BPHCAL0至BPHCAL4值。	32	0x00000000	R/W
0x027	BPHCAL1	B相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用BPHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于BIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用BPHCAL0至BPHCAL4值。	32	0x00000000	R/W
0x028	BPHCAL2	B相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用BPHCAL0相位补偿。如果	32	0x00000000	R/W

地址	名称	描述	长度 (位)	复位	访问类型
		使能多点相位和增益校正, 即MTEN = 1, 则会基于BIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用BPHCAL0至BPHCAL4值。			
0x029	BPHCAL3	B相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用BPHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于BIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用BPHCAL0至BPHCAL4值。	32	0x00000000	R/W
0x02A	BPHCAL4	B相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用BPHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于BIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用BPHCAL0至BPHCAL4值。	32	0x00000000	R/W
0x02B	BVGAIN	B相电压增益调整。	32	0x00000000	R/W
0x02C	BIRMSOS	B相电流有效值失调, 用于BIRMS计算。	32	0x00000000	R/W
0x02D	BVRMSOS	B相电压有效值失调, 用于BVRMS计算。	32	0x00000000	R/W
0x02E	BPGAIN	B相功率增益调整, 用于BWATT、BVA、BVAR和BFVAR计算。	32	0x00000000	R/W
0x02F	BWATTOS	B相总有功功率失调校正, 用于BWATT计算。	32	0x00000000	R/W
0x030	BVAROS	B相总无功功率失调校正, 用于BVAR计算。	32	0x00000000	R/W
0x032	BFVAROS	B相基波无功功率失调校正, 用于BFVAR计算。	32	0x00000000	R/W
0x040	CIGAIN	C相电流增益调整。	32	0x00000000	R/W
0x041	CIGAIN0	C相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于CIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数CIGAIN0至CIGAIN4。	32	0x00000000	R/W
0x042	CIGAIN1	C相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于CIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数CIGAIN0至CIGAIN4。	32	0x00000000	R/W
0x043	CIGAIN2	C相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于CIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数CIGAIN0至CIGAIN4。	32	0x00000000	R/W
0x044	CIGAIN3	C相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于CIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数CIGAIN0至CIGAIN4。	32	0x00000000	R/W
0x045	CIGAIN4	C相多点增益校正系数。如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则会基于CIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用一个额外的增益系数CIGAIN0至CIGAIN4。	32	0x00000000	R/W

地址	名称	描述	长度 (位)	复位	访问类型
0x046	CPHCAL0	C相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用CPHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于CIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用CPHCAL0至CPHCAL4值。	32	0x00000000	R/W
0x047	CPHCAL1	C相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用CPHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于CIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用CPHCAL0至CPHCAL4值。	32	0x00000000	R/W
0x048	CPHCAL2	C相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用CPHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于CIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用CPHCAL0至CPHCAL4值。	32	0x00000000	R/W
0x049	CPHCAL3	C相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用CPHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于CIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用CPHCAL0至CPHCAL4值。	32	0x00000000	R/W
0x04A	CPHCAL4	C相多点相位校正系数。如果禁用多点相位和增益校准, 即CONFIG0寄存器的MTEN = 0, 则应用CPHCAL0相位补偿。如果使能多点相位和增益校正, 即MTEN = 1, 则会基于CIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而应用CPHCAL0至CPHCAL4值。	32	0x00000000	R/W
0x04B	CVGAIN	C相电压增益调整。	32	0x00000000	R/W
0x04C	CIRMSOS	C相电流有效值失调, 用于CIRMS计算。	32	0x00000000	R/W
0x04D	CVRMSOS	C相电压有效值失调, 用于CVRMS计算。	32	0x00000000	R/W
0x04E	CPGAIN	C相功率增益调整, 用于CWATT、CVA、CVAR和CFVAR计算。	32	0x00000000	R/W
0x04F	CWATTOS	C相总有功功率失调校正, 用于CWATT计算。	32	0x00000000	R/W
0x050	CVAROS	C相总无功功率失调校正, 用于CVAR计算。	32	0x00000000	R/W
0x052	CFVAROS	C相基波无功功率失调校正, 用于CFVAR计算。	32	0x00000000	R/W
0x060	CONFIG0	配置寄存器0。	32	0x00000000	R/W
0x061	MTTHR_L0	多点相位/增益阈值。如果CONFIG0寄存器的MTEN = 1, 则MTTHR_Lx和MTTHR_Hx寄存器设置应用各组校正的范围, 允许迟滞。更多信息参见“多点增益和相位校准”部分。	32	0x00000000	R/W
0x062	MTTHR_L1	多点相位/增益阈值--更多信息参见MTTHR_L0。	32	0x00000000	R/W
0x063	MTTHR_L2	多点相位/增益阈值--更多信息参见MTTHR_L0。	32	0x00000000	R/W
0x064	MTTHR_L3	多点相位/增益阈值--更多信息参见MTTHR_L0。	32	0x00000000	R/W
0x065	MTTHR_L4	多点相位/增益阈值--更多信息参见MTTHR_L0。	32	0x00000000	R/W
0x066	MTTHR_H0	多点相位/增益阈值--更多信息参见MTTHR_L0。	32	0x00000000	R/W
0x067	MTTHR_H1	多点相位/增益阈值--更多信息参见MTTHR_L0。	32	0x00000000	R/W
0x068	MTTHR_H2	多点相位/增益阈值--更多信息参见MTTHR_L0。	32	0x00000000	R/W

地址	名称	描述	长度 (位)	复位	访问类型
0x069	MTTHR_H3	多点相位/增益阈值--更多信息参见MTTHR_LO。	32	0x00000000	R/W
0x06A	MTTHR_H4	多点相位/增益阈值--更多信息参见MTTHR_LO。	32	0x00000000	R/W
0x06B	NIRMSOS	零线电流有效值失调, 用于NIRMS计算。	32	0x00000000	R/W
0x06C	ISUMRMSOS	基于IA + IB + IC ± IN之和的ISUMRMS计算的失调校正。	32	0x00000000	R/W
0x06D	NIGAIN	零线电流增益调整。	32	0x00000000	R/W
0x06E	NPHCAL	零线电流相位补偿。	32	0x00000000	R/W
0x071	VNOM	用于计算视在功率xVA的标称相电压有效值 (当CONFIG0寄存器的VNOMx_EN位置1时)。	32	0x00000000	R/W
0x072	DICOEFF	数字积分器算法中使用的值。如果积分器开启, 并且CONFIG0寄存器中的INTEN或ININTEN等于1, 建议将此值设置为0xFFFFE000。	32	0x00000000	R/W
0x073	ISUMLVL	与ISUMRMS进行比较的阈值。配置此寄存器接收STATUS0中的MISMATCH指示 (如果ISUMRMS超过此阈值)。	32	0x00000000	R/W
0x20A	AI_PCF	DSP处理的A相瞬时电流通道波形, 4 kSPS速率。	32	0x00000000	R
0x20B	AV_PCF	DSP处理的A相瞬时电压通道波形, 4 kSPS速率。	32	0x00000000	R
0x20C	AIRMS	A相基于滤波器的电流有效值, 以4 kSPS速率更新。	32	0x00000000	R
0x20D	AVRMS	A相基于滤波器的电压有效值, 以4 kSPS速率更新。	32	0x00000000	R
0x210	AWATT	A相低通滤波的总有功功率, 以4 kSPS速率更新。	32	0x00000000	R
0x211	AVAR	A相低通滤波的总无功功率, 以4 kSPS速率更新。	32	0x00000000	R
0x212	AVA	A相总视在功率, 以4 kSPS速率更新。	32	0x00000000	R
0x214	AFVAR	A相基波无功功率, 以4 kSPS速率更新。	32	0x00000000	R
0x216	APF	A相功率因数, 以1.024 s间隔更新。	32	0x00000000	R
0x21D	AMTREGION	如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则这些位指示当前使用哪个AIGAINx和APHCALx。	32	0x0000000F	R
0x22A	BI_PCF	DSP处理的B相瞬时电流通道波形, 4 kSPS速率。	32	0x00000000	R
0x22B	BV_PCF	DSP处理的B相瞬时电压通道波形, 4 kSPS速率。	32	0x00000000	R
0x22C	BIRMS	B相基于滤波器的电流有效值, 以4 kSPS速率更新。	32	0x00000000	R
0x22D	BVRMS	B相基于滤波器的电压有效值, 以4 kSPS速率更新。	32	0x00000000	R
0x230	BWATT	B相低通滤波的总有功功率, 以4 kSPS速率更新。	32	0x00000000	R
0x231	BVAR	B相低通滤波的总无功功率, 以4 kSPS速率更新。	32	0x00000000	R
0x232	BVA	B相总视在功率, 以4 kSPS速率更新。	32	0x00000000	R
0x234	BFVAR	B相基波无功功率, 以4 kSPS速率更新。	32	0x00000000	R
0x236	BPF	B相功率因数, 以1.024 s间隔更新。	32	0x00000000	R
0x23D	BMTREGION	如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则这些位指示当前使用哪个BIGAINx和BPHCALx。	32	0x0000000F	R
0x24A	CI_PCF	DSP处理的C相瞬时电流通道波形, 4 kSPS速率。	32	0x00000000	R
0x24B	CV_PCF	DSP处理的C相瞬时电压通道波形, 4 kSPS速率。	32	0x00000000	R
0x24C	CIRMS	C相基于滤波器的电流有效值, 以4 kSPS速率更新。	32	0x00000000	R

地址	名称	描述	长度 (位)	复位	访问类型
0x24D	CVRMS	C相基于滤波器的电压有效值, 以4 kSPS速率更新。	32	0x00000000	R
0x250	CWATT	C相低通滤波的总有功功率, 以4 kSPS速率更新。	32	0x00000000	R
0x251	CVAR	C相低通滤波的总无功功率, 以4 kSPS速率更新。	32	0x00000000	R
0x252	CVA	C相总视在功率, 以4 kSPS速率更新。	32	0x00000000	R
0x254	CFVAR	C相基波无功功率, 以4 kSPS速率更新。	32	0x00000000	R
0x256	CPF	C相功率因数, 以1.024 s间隔更新。	32	0x00000000	R
0x25D	CMTREGION	如果使能多点增益和相位补偿, 即CONFIG0寄存器的MTEN = 1, 则这些位指示当前使用哪个CIGAINx和CPHCALx。	32	0x0000000F	R
0x265	NI_PCF	DSP处理的零线瞬时电流通道波形, 4 kSPS速率。	32	0x00000000	R
0x266	NIRMS	零线电流基于滤波器的有效值。	32	0x00000000	R
0x269	ISUMRMS	基于IA + IB + IC ± IN之和的滤波有效值。	32	0x00000000	R
0x26A	VERSION2	用户写入run = 1以启动测量之后, 此寄存器指示计量算法的版本。	32	0x0000000C	R
0x2E5	AWATT_ACC	A相累计总有功功率, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x2E6	AWATTHR_LO	A相累计总有功电能, LSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x2E7	AWATTHR_HI	A相累计总有功电能, MSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x2EF	AVAR_ACC	A相累计总无功功率, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x2F0	AVARHR_LO	A相累计总无功电能, LSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x2F1	AVARHR_HI	A相累计总无功电能, MSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x2F9	AVA_ACC	A相累计总视在功率, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x2FA	AVAHR_LO	A相累计总视在电能, LSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x2FB	AVAHR_HI	A相累计总视在电能, MSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x30D	AFVAR_ACC	A相累计基波无功功率, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x30E	AFVARHR_LO	A相累计基波无功电能, LSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x30F	AFVARHR_HI	A相累计基波无功电能, MSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x321	BWATT_ACC	B相累计总有功功率, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x322	BWATTHR_LO	B相累计总有功电能, LSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x323	BWATTHR_HI	B相累计总有功电能, MSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x32B	BVAR_ACC	B相累计总无功功率, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x32C	BVARHR_LO	B相累计总无功电能, LSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R

地址	名称	描述	长度 (位)	复位	访问类型
0x32D	BVARHR_HI	B相累计总无功电能, MSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x335	BVA_ACC	B相累计总视在功率, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x336	BVAHR_LO	B相累计总视在电能, LSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x337	BVAHR_HI	B相累计总视在电能, MSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x349	BFVAR_ACC	B相累计基波无功功率, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x34A	BFVARHR_LO	B相累计基波无功电能, LSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x34B	BFVARHR_HI	B相累计基波无功电能, MSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x35D	CWATT_ACC	C相累计总有功功率, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x35E	CWATTHR_LO	C相累计总有功电能, LSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x35F	CWATTHR_HI	C相累计总有功电能, MSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x367	CVAR_ACC	C相累计总无功功率, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x368	CVARHR_LO	C相累计总无功电能, LSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x369	CVARHR_HI	C相累计总无功电能, MSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x371	CVA_ACC	C相累计总视在功率, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x372	CVAHR_LO	C相累计总视在电能, LSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x373	CVAHR_HI	C相累计总视在电能, MSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x385	CFVAR_ACC	C相累计基波无功功率, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x386	CFVARHR_LO	C相累计基波无功电能, LSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x387	CFVARHR_HI	C相累计基波无功电能, MSB。根据EP_CFG和EGY_TIME寄存器中的设置更新。	32	0x00000000	R
0x397	PWATT_ACC	累计正总有功功率, MSB, 来自AWATT、BWATT和CWATT寄存器, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x39B	NWATT_ACC	累计负总有功功率, MSB, 来自AWATT、BWATT和CWATT寄存器, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x39F	PVAR_ACC	累计正总无功功率, MSB, 来自AVAR、BVAR和CVAR寄存器, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x3A3	NVAR_ACC	累计负总无功功率, MSB, 来自AVAR、BVAR和CVAR寄存器, 经过PWR_TIME 4 kSPS样本之后更新。	32	0x00000000	R
0x400	IPEAK	电流峰值寄存器。	32	0x00000000	R

地址	名称	描述	长度 (位)	复位	访问类型
0x401	VPEAK	电压峰值寄存器。	32	0x00000000	R
0x402	STATUS0	状态寄存器0。	32	0x00000000	R/W
0x403	STATUS1	状态寄存器1。	32	0x00000000	R/W
0x404	EVENT_STATUS	事件状态寄存器。	32	0x00000000	R
0x405	MASK0	中断使能寄存器0。	32	0x00000000	R/W
0x406	MASK1	中断使能寄存器1。	32	0x00000000	R/W
0x407	EVENT_MASK	事件使能寄存器。	32	0x00000000	R/W
0x40E	USER_PERIOD	用户配置的线路周期值，用于再采样（当CONFIG2寄存器的UPERIOD_SEL位置1时）。	32	0x00500000	R/W
0x40F	VLEVEL	基波无功功率算法中使用的寄存器。	32	0x00045D45	R/W
0x418	APERIOD	A相电压上的线路周期。	32	0x00A00000	R
0x419	BPERIOD	B相电压上的线路周期。	32	0x00A00000	R
0x41A	CPERIOD	C相电压上的线路周期。	32	0x00A00000	R
0x41B	COM_PERIOD	A相、B相和C相电压合并信号的线路周期测量。	32	0x00A00000	R
0x41C	ACT_NL_LVL	总有功功率数据路径中的空载阈值。	32	0x0000FFFF	R/W
0x41D	REACT_NL_LVL	总/基波无功功率数据路径中的空载阈值。	32	0x0000FFFF	R/W
0x41E	APP_NL_LVL	总视在功率数据路径中的空载阈值。	32	0x0000FFFF	R/W
0x41F	PHNOLOAD	相位空载寄存器。	32	0x00000000	R
0x420	WTHR	针对CF校准脉冲输出，设置用于总有功功率的数字频率转换器的最大输出速率。建议写入WTHR = 0x0010 0000。	32	0x0000FFFF	R/W
0x421	VARTHR	针对CF校准脉冲输出，设置用于总/基波无功功率的数字频率转换器的最大输出速率。建议写入VARTHR = 0x0010 0000。	32	0x0000FFFF	R/W
0x422	VATHR	针对CF校准脉冲输出，设置用于总视在功率的数字频率转换器的最大输出速率。建议写入VATHR = 0x0010 0000。	32	0x0000FFFF	R/W
0x423	LAST_DATA_32	此寄存器保存SPI端口上最后一次32位处理期间读取或写入的数据。	32	0x00000000	R
0x424	ADC_REDIRECT	此寄存器允许任意ADC输出重定向到任何数字数据路径。	32	0x001FFFFFFF	R/W
0x425	CF_LCFG	CF校准脉冲宽度配置寄存器。	32	0x00000000	R/W
0x472	PART_ID	此寄存器用于识别IC。如果ADE9000_ID位为0，则IC为ADE9078。	32	0x00000000	R
0x480	RUN	向此寄存器写入1即启动测量。	16	0x0000	R/W
0x481	CONFIG1	配置寄存器1。	16	0x0000	R/W
0x482	ANGL_VA_VB	A相和B相电压正到负过零之间的时间。	16	0x0000	R
0x483	ANGL_VB_VC	B相和C相电压正到负过零之间的时间。	16	0x0000	R
0x484	ANGL_VA_VC	A相和C相电压正到负过零之间的时间。	16	0x0000	R
0x485	ANGL_VA_IA	A相电压和电流正到负过零之间的时间。	16	0x0000	R
0x486	ANGL_VB_IB	B相电压和电流正到负过零之间的时间。	16	0x0000	R
0x487	ANGL_VC_IC	C相电压和电流正到负过零之间的时间。	16	0x0000	R

地址	名称	描述	长度 (位)	复位	访问类型
0x488	ANGL_IA_IB	A相和B相电流正到负过零之间的时间。	16	0x0000	R
0x489	ANGL_IB_IC	B相和C相电流正到负过零之间的时间。	16	0x0000	R
0x48A	ANGL_IA_IC	A相和C相电流正到负过零之间的时间。	16	0x0000	R
0x490	CFMODE	CFx配置寄存器。	16	0x0000	R/W
0x491	COMPmode	计算模式寄存器。	16	0x0000	R/W
0x492	ACCMODE	累计模式寄存器。	16	0x0000	R/W
0x493	CONFIG3	配置寄存器3。	16	0x0000	R/W
0x494	CF1DEN	CF1分母寄存器。	16	0xFFFF	R/W
0x495	CF2DEN	CF2分母寄存器。	16	0xFFFF	R/W
0x496	CF3DEN	CF3分母寄存器。	16	0xFFFF	R/W
0x497	CF4DEN	CF4分母寄存器。	16	0xFFFF	R/W
0x498	ZXTOUT	过零超时配置寄存器。	16	0xFFFF	R/W
0x499	ZXTHRS	电压通道过零阈值寄存器。	16	0x0009	R/W
0x49A	ZX_LP_SEL	此寄存器选择哪一过零和哪一线路周期测量用于其他计算。	16	0x001E	R/W
0x49C	SEQ_CYC	用于相序检测的线路周期数。建议将此寄存器设置为1。	16	0x00FF	R/W
0x49D	PHSIGN	功率符号寄存器。	16	0x0000	R
0x4A0	WFB_CFG	波形缓冲器配置寄存器。	16	0x0000	R/W
0x4A1	WFB_PG_IRQEN	此寄存器使能在特定页面的波形缓冲器填满之后发生中断。	16	0x0000	R/W
0x4A2	WFB_TRG_CFG	此寄存器使能事件触发波形缓冲器捕获样本。	16	0x0000	R/W
0x4A3	WFB_TRG_STAT	此寄存器指示波形缓冲器中填充的最后一页以及触发事件的位置。	16	0x0000	R/W
0x4A4	CONFIG5	配置寄存器5。	16	0x0063	R/W
0x4A8	CRC_RSLT	此寄存器保存配置寄存器的CRC。	16	0x0000	R
0x4A9	CRC_SPI	此寄存器保存最后一个SPI寄存器读操作期间通过MOSI引脚送出的数据的16位CRC。	16	0x0000	R
0x4AC	LAST_DATA_16	此寄存器保存SPI端口上最后一次16位处理期间读取或写入的数据。	16	0x0000	R
0x4AE	LAST_CMD	此寄存器保存SPI端口上最后一次处理的地址和读/写操作请求(CMD_HDR)。	16	0x0000	R
0x4AF	CONFIG2	配置寄存器2。	16	0x0C00	R/W
0x4B0	EP_CFG	电能和功率累计配置。	16	0x0000	R/W
0x4B1	PWR_TIME	功率更新时间配置。	16	0x00FF	R/W
0x4B2	EGY_TIME	电能累计更新时间配置。	16	0x00FF	R/W
0x4B4	CRC_FORCE	此寄存器强迫更新配置寄存器的CRC。	16	0x0000	R/W
0x4B5	CRC_OPTEN	此寄存器选择配置寄存器CRC功能包括哪些寄存器。	16	0x0000	R/W
0x4B8	PSM2_CFG	此寄存器配置低功耗PSM2工作模式的设置。PSM2和PSM3模式下会保留此寄存器值，但进入PSM0或PSM1后会恢复其默认值。	16	0x001F	R/W

地址	名称	描述	长度 (位)	复位	访问类型
0x4B9	PGA_GAIN	此寄存器配置各ADC的PGA增益。	16	0x0000	R/W
0x4BA	CHNL_DIS	此寄存器可禁用各ADC。	16	0x0000	R/W
0x4BF	WR_LOCK	此寄存器用于使能配置锁定功能。	16	0x0000	R/W
0x4E0	VAR_DIS	使能/禁用总无功功率计算。	16	0x0000	R/W
0x4F0	RESERVED1	此寄存器保留。	16	0x0000	R
0x4FE	VERSION	ADE9078 IC的版本。	16	0x0040	R
0x500	AI_SINC_DAT	sinc4输出的电流通道A ADC波形, 16 kSPS速率。	32	0x00000000	R
0x501	AV_SINC_DAT	sinc4输出的电压通道A ADC波形, 16 kSPS速率。	32	0x00000000	R
0x502	BI_SINC_DAT	sinc4输出的电流通道B ADC波形, 16 kSPS速率。	32	0x00000000	R
0x503	BV_SINC_DAT	sinc4输出的电压通道B ADC波形, 16 kSPS速率。	32	0x00000000	R
0x504	CI_SINC_DAT	sinc4输出的电流通道C ADC波形, 16 kSPS速率。	32	0x00000000	R
0x505	CV_SINC_DAT	sinc4输出的电压通道C ADC波形, 16 kSPS速率。	32	0x00000000	R
0x506	NI_SINC_DAT	sinc4输出的零线电流通道ADC波形, 16 kSPS速率。	32	0x00000000	R
0x510	AI_LPF_DAT	sinc4 + IIR LPF和抽取器输出的电流通道A ADC波形, 4 kSPS速率。	32	0x00000000	R
0x511	AV_LPF_DAT	sinc4 + IIR LPF输出的电压通道A ADC波形, 4 kSPS速率。	32	0x00000000	R
0x512	BI_LPF_DAT	sinc4 + IIR LPF输出的电流通道B ADC波形, 4 kSPS速率。	32	0x00000000	R
0x513	BV_LPF_DAT	sinc4 + IIR LPF输出的电压通道B ADC波形, 4 kSPS速率。	32	0x00000000	R
0x514	CI_LPF_DAT	sinc4 + IIR LPF输出的电流通道C ADC波形, 4 kSPS速率。	32	0x00000000	R
0x515	CV_LPF_DAT	sinc4 + IIR LPF输出的电压通道C ADC波形, 4 kSPS速率。	32	0x00000000	R
0x516	NI_LPF_DAT	sinc4 + IIR LPF输出的零线电流通道ADC波形, 4 kSPS速率。	32	0x00000000	R
0x600	AV_PCF_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的AV_PCF。	32	0x00000000	R/W
0x601	BV_PCF_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的BV_PCF。	32	0x00000000	R/W
0x602	CV_PCF_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的CV_PCF。	32	0x00000000	R/W
0x603	NI_PCF_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的NI_PCF。	32	0x00000000	R/W
0x604	AI_PCF_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的AI_PCF。	32	0x00000000	R/W
0x605	BI_PCF_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的BI_PCF。	32	0x00000000	R/W
0x606	CI_PCF_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的CI_PCF。	32	0x00000000	R/W
0x607	AIRMS_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的AIRMS。	32	0x00000000	R/W
0x608	BIRMS_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的BIRMS。	32	0x00000000	R/W
0x609	CIRMS_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的CIRMS。	32	0x00000000	R/W
0x60A	AVRMS_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的	32	0x00000000	R/W

地址	名称	描述	长度 (位)	复位	访问类型
		AVRMS。			
0x60B	BVRMS_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的BVRMS。	32	0x00000000	R/W
0x60C	CVRMS_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的CVRMS。	32	0x00000000	R/W
0x60D	NIRMS_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的NIRMS。	32	0x00000000	R/W
0x60E	AWATT_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的AWATT。	32	0x00000000	R/W
0x60F	BWATT_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的BWATT。	32	0x00000000	R/W
0x610	CWATT_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的CWATT。	32	0x00000000	R/W
0x611	AVA_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的AVA。	32	0x00000000	R/W
0x612	BVA_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的BVA。	32	0x00000000	R/W
0x613	CVA_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的CVA。	32	0x00000000	R/W
0x614	AVAR_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的AVAR。	32	0x00000000	R/W
0x615	BVAR_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的BVAR。	32	0x00000000	R/W
0x616	CVAR_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的CVAR。	32	0x00000000	R/W
0x617	AFVAR_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的AFVAR。	32	0x00000000	R/W
0x618	BFVAR_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的BFVAR。	32	0x00000000	R/W
0x619	CFVAR_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的CFVAR。	32	0x00000000	R/W
0x61A	APF_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的APF。	32	0x00000000	R/W
0x61B	BPF_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的BPF。	32	0x00000000	R/W
0x61C	CPF_1	SPI突发读操作可用。寄存器按功能组织。参见表31中的CPF。	32	0x00000000	R/W
0x680	AV_PCF_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的AV_PCF。	32	0x00000000	R/W
0x681	AI_PCF_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的AI_PCF。	32	0x00000000	R/W
0x682	AIRMS_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的AIRMS。	32	0x00000000	R/W
0x683	AVRMS_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的AVRMS。	32	0x00000000	R/W
0x684	AWATT_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的AWATT。	32	0x00000000	R/W
0x685	AVA_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的AVA。	32	0x00000000	R/W
0x686	AVAR_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的AVAR。	32	0x00000000	R/W
0x687	AFVAR_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的	32	0x00000000	R/W

地址	名称	描述	长度 (位)	复位	访问类型
		AFVAR。			
0x688	APF_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的APF。	32	0x00000000	R/W
0x693	BV_PCF_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的BV_PCF。	32	0x00000000	R/W
0x694	BI_PCF_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的BI_PCF。	32	0x00000000	R/W
0x695	BIRMS_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的BIRMS。	32	0x00000000	R/W
0x696	BVRMS_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的BVRMS。	32	0x00000000	R/W
0x697	BWATT_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的BWATT。	32	0x00000000	R/W
0x698	BVA_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的BVA。	32	0x00000000	R/W
0x699	BVAR_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的BVAR。	32	0x00000000	R/W
0x69A	BFVAR_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的BFVAR。	32	0x00000000	R/W
0x69B	BPF_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的BPF。	32	0x00000000	R/W
0x6A6	CV_PCF_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的CV_PCF。	32	0x00000000	R/W
0x6A7	CI_PCF_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的CI_PCF。	32	0x00000000	R/W
0x6A8	CIRMS_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的CIRMS。	32	0x00000000	R/W
0x6A9	CVRMS_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的CVRMS。	32	0x00000000	R/W
0x6AA	CWATT_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的CWATT。	32	0x00000000	R/W
0x6AB	CVA_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的CVA。	32	0x00000000	R/W
0x6AC	CVAR_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的CVAR。	32	0x00000000	R/W
0x6AD	CFVAR_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的CFVAR。	32	0x00000000	R/W
0x6AE	CPF_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的CPF。	32	0x00000000	R/W
0x6B9	NI_PCF_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的NI_PCF。	32	0x00000000	R/W
0x6BA	NIRMS_2	SPI突发读操作可用。寄存器按相位组织。参见表31中的NIRMS。	32	0x00000000	R/W

寄存器详解

表32. 寄存器详解

地址	名称	位	位名称	设置	描述	复位	访问类型
0x060	CONFIG0	[31:14]	保留		保留。	0x0	R
		13	DISRPLPF		此位置1时，禁用总无功功率数据路径中的低通滤波器。	0x0	R/W
		12	DISAPLPF		此位置1时，禁用总有功功率数据路径中的低通滤波器。	0x0	R/W
		11	ININTEN		此位置1时，使能零线电流通道中的积分器。	0x0	R/W
		10	VNOMC_EN		此位置1时，利用标称相电压有效值VNOM计算C相总视在功率CVA。	0x0	R/W
		9	VNOMB_EN		此位置1时，利用标称相电压有效值VNOM计算B相总视在功率BVA。	0x0	R/W
		8	VNOMA_EN		此位置1时，利用标称相电压有效值VNOM计算A相总视在功率AVA。	0x0	R/W
		7	保留		保留。	0x0	R
		6	ZX_SRC_SEL		此位选择进入过零检测电路的数据是在高通滤波器、积分器和相位补偿之前还是之后。 0 高通滤波器、积分器和相位补偿之后。 1 高通滤波器、积分器和相位补偿之前。	0x0	R/W
		5	INTEN		此位置1时，使能相电流通道中的积分器。零线电流通道积分器由CONFIG0寄存器的ININTEN位管理。	0x0	R/W
		4	MTEN		此位置1时，使能多点相位和增益补偿。如果使能，则会基于xIRMS电流有效值幅度以及MTTHR_Lx和MTTHR_Hx寄存器值而对电流通道应用额外增益系数xIGAIN0至xIGAIN4。	0x0	R/W
		3	HPFDIS		此位置1时，禁用所有电压和电流通道中的高通滤波器。	0x0	R/W
		2	保留		保留。	0x0	R
		[1:0]	ISUM_CFG		ISUM计算配置。 00 ISUM = AI_PCF + BI_PCF + CI_PCF (近似计算零线电流有效值)。 01 ISUM = AI_PCF + BI_PCF + CI_PCF + NI_PCF (确定零线电流和相电流之间的不匹配)。 10 ISUM = AI_PCF + BI_PCF + CI_PCF - NI_PCF (确定零线电流和相电流之间的不匹配)。 11 ISUM = AI_PCF + BI_PCF + CI_PCF (近似计算零线电流有效值)。	0x0	R/W

地址	名称	位	位名称	设置	描述	复位	访问类型
0x21D	AMTREGION	[31:4]	保留		保留。	0x0	R
		[3:0]	AREGION	0000 0001 0010 0011 0100 1111	如果使能多点增益和相位补偿，即CONFIG0寄存器的MTEN = 1，则这些位指示当前使用哪个AIGAINx和APHCALx。 AIGAIN0、APHCAL0。 AIGAIN1、APHCAL1。 AIGAIN2、APHCAL2。 AIGAIN3、APHCAL3。 AIGAIN4、APHCAL4。 此特性禁用，因为CONFIG0寄存器中的MTEN = 0。	0xF	R
0x23D	BMTREGION	[31:4]	保留		保留。	0x0	R
		[3:0]	BREGION	0000 0001 0010 0011 0100 1111	如果使能多点增益和相位补偿，即CONFIG0寄存器的MTEN = 1，则这些位指示当前使用哪个BIGAINx和BPHCALx。 BIGAIN0、BPHCAL0。 BIGAIN1、BPHCAL1。 BIGAIN2、BPHCAL2。 BIGAIN3、BPHCAL3。 BIGAIN4、BPHCAL4。 此特性禁用，因为CONFIG0寄存器中的MTEN = 0。	0xF	R
0x25D	CMTREGION	[31:4]	保留		保留。	0x0	R
		[3:0]	CREGION	0000 0001 0010 0011 0100 1111	如果使能多点增益和相位补偿，即CONFIG0寄存器的MTEN = 1，则这些位指示当前使用哪个CIGAINx和CPHCALx。 CIGAIN0、CPHCAL0。 CIGAIN1、CPHCAL1。 CIGAIN2、CPHCAL2。 CIGAIN3、CPHCAL3。 CIGAIN4、CPHCAL4。 此特性禁用，因为CONFIG0寄存器中的MTEN = 0。	0xF	R
0x400	IPEAK	[31:27]	保留		保留。	0x0	R
		[26:24]	IPPHASE		这些位指示哪些相产生IPEAKVAL值。注意，CONFIG3寄存器的PEAKSEL[2:0]位确定在哪个电流通道上监视峰值。IPPHASE位0置1时，A相电流产生IPEAKVAL位[23:0]值。类似地，IPPHASE位1指示B相电流产生峰值，IPPHASE位2指示C相电流产生峰值。	0x0	R
		[23:0]	IPEAKVAL		IPEAK寄存器存储峰值电流的绝对值。IPEAK等于xl_PCF/25。	0x0	R
0x401	VPEAK	[31:27]	保留		保留。	0x0	R
		[26:24]	VPPHASE		这些位指示哪些相产生VPEAKVAL值。注意，CONFIG3寄存器的PEAKSEL[2:0]位确定	0x0	R

地址	名称	位	位名称	设置	描述	复位	访问类型
					在哪些电压通道上监视峰值。VPPHASE[0]为1时，A相电压产生VPEAKVAL[23:0]值。类似地，VPPHASE[1]指示B相电压产生峰值，VPPHASE[2]指示C相电压产生峰值。		
		[23:0]	VPEAKVAL		VPEAK寄存器存储峰值电压的绝对值。VPEAK等于xV_PCF/25。	0x0	R
0x402	STATUS0	[31:25]	保留		保留。	0x0	R
		24	MISMTCH		此位置1时，指示ISUMRMS和ISUMLVL之间的关系发生改变。	0x0	R/W1
		23	COH_WFB_FULL		当再采样数据（设置WFB_CFG寄存器的WF_CAP_SEL = 0来选择）填满波形缓冲器时，此位置1。	0x0	R/W1
		22	WFB_TRIG		当WFB_TRIG_CFG中配置的事件之一发生时，此位置1。	0x0	R/W1
		21	PF_RDY		此位置1时，指示功率因数测量已更新，其每1.024秒更新一次。	0x0	R/W1
		[20:19]	保留		保留。	0x0	R
		18	PWRRDY		经过PWR_TIME 4 kSPS样本之后，当xWATT_ACC、xVA_ACC、xVAR_ACC、xFVAR_ACC寄存器中的功率值完成更新时，此位置1。	0x0	R/W1
		17	PAGE_FULL		当固定数据速率样本（设置WFB_CFG寄存器的WF_CAP_SEL = 0来选择）填满WFB_PG_IRQEN寄存器中使能的页面时，此位置1。	0x0	R/W1
		16	WFB_TRIG_IRQ		当WFB_TRIG_CFG中配置的事件发生导致波形缓冲器停止填充时，此位置1。这只适用于固定数据速率样本（WFB_CFG寄存器的WF_CAP_SEL = 0）。	0x0	R/W1
		15	DREADY		当新波形样本就绪时，此位置1。更新速率取决于WFB_CFG寄存器的WF_SRC位选择的数据。	0x0	R/W1
		14	CF4		当CF4引脚从高电平变为低电平状态而发出CF4脉冲时，此位置1。	0x0	R/W1
		13	CF3		当CF3引脚从高电平变为低电平状态而发出CF3脉冲时，此位置1。	0x0	R/W1
		12	CF2		当CF2引脚从高电平变为低电平状态而发出CF2脉冲时，此位置1。	0x0	R/W1
		11	CF1		当CF1引脚从高电平变为低电平状态而发出CF1脉冲时，此位置1。	0x0	R/W1
		10	REVPSUM4		此位指示CF4极性符号是否改变。例如，若最后一个CF4脉冲为正无功电能，下一CF4脉冲为负无功电能，则REVPSUM4位置1。当CF4引脚从高电平变为低电平而发出CF4脉冲时，此位更新。	0x0	R/W1
		9	REVPSUM3		此位指示CF3极性符号是否改变。参见REVPSUM4。	0x0	R/W1

地址	名称	位	位名称	设置	描述	复位	访问类型
		8	REVPSUM2		此位指示CF2极性符号是否改变。参见REVPSUM4。	0x0	R/W1
		7	REVPSUM1		此位指示CF1极性符号是否改变。参见REVPSUM4。	0x0	R/W1
		6	REVRPC		此位指示C相总或基波无功功率符号是否改变。EP_CFG寄存器中的PWR_SIGN_SEL位选择监视总无功功率还是基波无功功率。经过PWR_TIME 4 kSPS样本之后，当xVAR_ACC和xFVAR_ACC寄存器中的功率值完成更新时，此位更新。	0x0	R/W1
		5	REVRPB		此位指示B相总或基波无功功率符号是否改变。参见REVRPC。	0x0	R/W1
		4	REVRPA		此位指示A相总或基波无功功率符号是否改变。参见REVRPC。	0x0	R/W1
		3	REVAPC		此位指示C相总有功功率符号是否改变。经过PWR_TIME 4 kSPS样本之后，当xWATT_ACC和xWATT_ACC寄存器中的功率值完成更新时，此位更新。	0x0	R/W1
		2	REVAPB		此位指示B相总有功功率符号是否改变。参见REVAPC。	0x0	R/W1
		1	REVAPA		此位指示A相总有功功率符号是否改变。参见REVAPC。	0x0	R/W1
		0	EGYRDY		经过EGY_TIME 4 kSPS样本或线路周期（取决于EP_CFG寄存器的EGY_TMR_MODE位）之后，当xWATTHR、xVAHR、xVARHR、xFVARHR寄存器中的功率值完成更新时，此位置1。	0x0	R/W1
		0x403	STATUS1	31	ERROR3		此位指示发生错误并产生一个无法屏蔽的中断。执行软件或硬件复位以清除此错误。
30	ERROR2				此位指示检测到并校正了一个错误。无需任何操作。	0x0	R/W1
29	ERROR1				此位指示发生错误并产生一个无法屏蔽的中断。执行软件或硬件复位以清除此错误。	0x0	R
28	ERROR0				此位指示发生错误并产生一个无法屏蔽的中断。执行软件或硬件复位以清除此错误。	0x0	R
27	CRC_DONE				写入CRC_FORCE寄存器的FORCE_CRC_UPDATE位以启动配置寄存器CRC计算之后，当计算完成时，此位置1。	0x0	R/W1
26	CRC_CHG				如果受配置寄存器CRC监控的任何寄存器的值改变，此位置1。CRC_RSLT寄存器保存新的配置寄存器CRC值。	0x0	R/W1
[25:19]	保留				保留。	0x0	R

地址	名称	位	位名称	设置	描述	复位	访问类型
		18	SEQERR		此位置1时，指示相电压过零发生相序错误。	0x0	R/W1
		17	保留		保留。	0x0	R
		16	RSTDONE		复位之后，或从PSM2或PSM3工作模式变为PSM0或PSM1模式之后，当IC完成上电序列时，此位置1。此位指示用户可以通过SPI端口配置该IC。	0x0	R/W1
		15	ZXIC		此位置1时，表示在C相电流上检测到了过零事件。	0x0	R/W1
		14	ZXIB		此位置1时，表示在B相电流上检测到了过零事件。	0x0	R/W1
		13	ZXIA		此位置1时，表示在A相电流上检测到了过零事件。	0x0	R/W1
		12	ZXCOMB		此位置1时，表示在VA、VB和VC的合并信号上检测到了过零事件。	0x0	R/W1
		11	ZXVC		此位置1时，表示在C相电压通道上检测到了过零事件。	0x0	R/W1
		10	ZXVB		此位置1时，表示在B相电压通道上检测到了过零事件。	0x0	R/W1
		9	ZXVA		此位置1时，表示在A相电压通道上检测到了过零事件。	0x0	R/W1
		8	ZXTOVC		此位置1时，表示C相发生过零超时。这意味着C相电压上的过零事件缺失。	0x0	R/W1
		7	ZXTOVB		此位置1时，表示B相发生过零超时。这意味着B相电压上的过零事件缺失。	0x0	R/W1
		6	ZXTOVA		此位置1时，表示A相发生过零超时。这意味着A相电压上的过零事件缺失。	0x0	R/W1
		5	保留		保留。	0x0	R
		4	RFNOLOAD		当一相或多相基波无功电能进入或退出空载状况时，此位置1。相位由PHNOLOAD寄存器指示。	0x0	R/W1
		3	保留		保留。	0x0	R
		2	VANLOAD		当一相或多相总视在电能进入或退出空载状况时，此位置1。相位由PHNOLOAD寄存器指示。	0x0	R/W1
		1	RNLOAD		当一相或多相总无功电能进入或退出空载状况时，此位置1。相位由PHNOLOAD寄存器指示。	0x0	R/W1
		0	ANLOAD		当一相或多相总有功电能进入或退出空载状况时，此位置1。相位由PHNOLOAD寄存器指示。	0x0	R/W1
0x404	EVENT_STAT US	[31:17]	保留		保留。	0x0	R
		16	DREADY		当新波形样本就绪时，此位从1变为0。更新速率取决于WFB_CFG寄存器的WF_SRC位选择的数据。	0x0	R

地址	名称	位	位名称	设置	描述	复位	访问类型
		15	保留		保留。	0x0	R
		14	RFNOLOAD		当所有相位的基波无功电能累计退出空载时，此位置1。当一相或多相的基波无功电能累计进入空载时，此位变为0。	0x0	R
		13	保留		保留。	0x0	R
		12	VANLOAD		当所有相位的总视在电能累计退出空载时，此位置1。当一相或多相的总视在电能累计进入空载时，此位变为0。	0x0	R
		11	RNLOAD		当所有相位的总无功电能累计退出空载时，此位置1。当一相或多相的总无功电能累计进入空载时，此位变为0。	0x0	R
		10	ANLOAD		当所有相位的总有功电能累计退出空载时，此位置1。当一相或多相的总有功电能累计进入空载时，此位变为0。	0x0	R
		9	REVPSUM4		此位指示最后CF4脉冲的符号。0表示脉冲来自负电能，1表示电能为正。当CF4引脚从高电平变为低电平而发出CF4脉冲时，此位更新。	0x0	R
		8	REVPSUM3		此位指示最后CF3脉冲的符号。0表示脉冲来自负电能，1表示电能为正。当CF3引脚从高电平变为低电平而发出CF3脉冲时，此位更新。	0x0	R
		7	REVPSUM2		此位指示最后CF2脉冲的符号。0表示脉冲来自负电能，1表示电能为正。当CF2引脚从高电平变为低电平而发出CF2脉冲时，此位更新。	0x0	R
		6	REVPSUM1		此位指示最后CF1脉冲的符号。0表示脉冲来自负电能，1表示电能为正。当CF1引脚从高电平变为低电平而发出CF1脉冲时，此位更新。	0x0	R
		[5:0]	保留		保留。	0x0	R
0x405	MASK0	[31:25]	保留		保留。	0x0	R
		24	MISMATCH		此位置1时，若ISUMRMS和ISUMLVL之间的关系发生改变，则使能中断。	0x0	R/W
		23	COH_WFB_FULL		此位置1时，若再采样数据（设置WFB_CFG寄存器的WF_CAP_SEL = 0来选择）填满波形缓冲器，则使能中断。	0x0	R/W
		22	WFB_TRIG		此位置1时，若WFB_TRIG_CFG中配置的事件之一发生，则使能中断。	0x0	R/W
		21	PF_RDY		此位置1时，若功率因数测量已更新（每1.024秒更新一次），则使能中断。	0x0	R/W
		[20:19]	保留		保留。	0x0	R
		18	PWRRDY		此位置1时，若经过PWR_TIME 4 kSPS样本之后，xWATT_ACC、xVA_ACC、xVAR_ACC、xFVAR_ACC寄存器中的功率值完成更新，则使能中断。	0x0	R/W

地址	名称	位	位名称	设置	描述	复位	访问类型
		17	PAGE_FULL		此位置1时, 若WFB_PG_IRQEN中使能的页面已填满, 则使能中断。	0x0	R/W
		16	WFB_TRIG_IRQ		此位置1时, 若WFB_TRIG_CFG中配置的事件发生导致波形缓冲器停止填充, 则使能中断。	0x0	R/W
		15	DREADY		此位置1时, 若新波形样本就绪, 则使能中断。更新速率取决于WFB_CFG寄存器的WF_SRC位选择的数据。	0x0	R/W
		14	CF4		此位置1时, 若CF4引脚从高电平变为低电平状态而发出CF4脉冲, 则使能中断。	0x0	R/W
		13	CF3		此位置1时, 若CF3引脚从高电平变为低电平状态而发出CF3脉冲, 则使能中断。	0x0	R/W
		12	CF2		此位置1时, 若CF2引脚从高电平变为低电平状态而发出CF2脉冲, 则使能中断。	0x0	R/W
		11	CF1		此位置1时, 若CF1引脚从高电平变为低电平状态而发出CF1脉冲, 则使能中断。	0x0	R/W
		10	REVPSUM4		此位置1时, 若CF4极性符号改变, 则使能中断。	0x0	R/W
		9	REVPSUM3		此位置1时, 若CF3极性符号改变, 则使能中断。	0x0	R/W
		8	REVPSUM2		此位置1时, 若CF2极性符号改变, 则使能中断。	0x0	R/W
		7	REVPSUM1		此位置1时, 若CF1极性符号改变, 则使能中断。	0x0	R/W
		6	REVRPC		此位置1时, 若C相总或基波无功功率符号改变, 则使能中断。	0x0	R/W
		5	REVRPB		此位置1时, 若C相总或基波无功功率符号改变, 则使能中断。	0x0	R/W
		4	REVRPA		此位置1时, 若A相总或基波无功功率符号改变, 则使能中断。	0x0	R/W
		3	REVAPC		此位置1时, 若C相总有功功率符号改变, 则使能中断。	0x0	R/W
		2	REVAPB		此位置1时, 若B相总有功功率符号改变, 则使能中断。	0x0	R/W
		1	REVAPA		此位置1时, 若A相总有功功率符号改变, 则使能中断。	0x0	R/W
		0	EGYRDY		此位置1时, 若经过EGY_TIME 4 kSPS样本或线路周期 (取决于EP_CFG寄存器的EGY_TMR_MODE位) 之后, xWATTHR、xVAHR、xVARHR、xFVARHR寄存器中的功率值完成更新, 则使能中断。	0x0	R/W
0x406	MASK1	31	ERROR3		此位置1时, 若发生ERROR3, 则使能中断。执行软件复位或硬件复位以清除此错误。	0x0	R/W
		30	ERROR2		此位置1时, 若发生ERROR2, 则使能中断。	0x0	R/W

地址	名称	位	位名称	设置	描述	复位	访问类型
		29	ERROR1		无法屏蔽此中断。执行软件复位或硬件复位以清除此错误。	0x0	R/W
		28	ERROR0		无法屏蔽此中断。执行软件复位或硬件复位以清除此错误。	0x0	R/W
		27	CRC_DONE		此位置1时，写入CRC_FORCE寄存器的FORCE_CRC_UPDATE位以启动配置寄存器CRC计算之后，当计算完成时，使能中断。	0x0	R/W
		26	CRC_CHG		此位置1时，若受配置寄存器CRC监控的任何寄存器的值改变，则使能中断。CRC_RSLT寄存器保存新的配置寄存器CRC值。	0x0	R/W
		[25:19]	保留		保留。	0x0	R
		18	SEQERR		此位置1时，若相电压过零发生相序错误，则设置中断。	0x0	R/W
		[17:16]	保留		保留。	0x0	R
		15	ZXIC		此位置1时，若在C相电流通道上检测到过零事件，则设置中断。	0x0	R/W
		14	ZXIB		此位置1时，若在B相电流通道上检测到过零事件，则设置中断。	0x0	R/W
		13	ZXIA		此位置1时，若在A相电流通道上检测到过零事件，则设置中断。	0x0	R/W
		12	ZXCOMB		此位置1时，若在VA、VB和VC的合并信号上检测到过零事件，则设置中断。	0x0	R/W
		11	ZXVC		此位置1时，若在C相电压通道上检测到过零事件，则设置中断。	0x0	R/W
		10	ZXVB		此位置1时，若在B相电压通道上检测到过零事件，则设置中断。	0x0	R/W
		9	ZXVA		此位置1时，若在A相电压通道上检测到过零事件，则设置中断。	0x0	R/W
		8	ZXTOVC		此位置1时，若C相发生过零超时，则设置中断。这意味着C相电压上的过零事件缺失。	0x0	R/W
		7	ZXTOVB		此位置1时，若B相发生过零超时，则设置中断。这意味着B相电压上的过零事件缺失。	0x0	R/W
		6	ZXTOVA		此位置1时，若A相发生过零超时，则设置中断。这意味着A相电压上的过零事件缺失。	0x0	R/W
		5	保留		保留。	0x0	R
		4	RFNOLOAD		此位置1时，若一相或多相总无功电能进入或退出空载状况，则设置中断。	0x0	R/W
		3	保留		保留。	0x0	R
		2	VANLOAD		此位置1时，若一相或多相总视在电能进入或退出空载状况，则设置中断。	0x0	R/W
		1	RNLOAD		此位置1时，若一相或多相总无功电能进入或退出空载状况，则设置中断。	0x0	R/W
		0	ANLOAD		此位置1时，若一相或多相总有功电能进入或退出空载状况，则设置中断。	0x0	R/W

地址	名称	位	位名称	设置	描述	复位	访问类型
0x407	EVENT_MASK	[31:17]	保留		保留。	0x0	R
		16	DREADY		此位置1时，若新波形样本就绪，则使能EVENT引脚变为低电平。更新速率取决于WFB_CFG寄存器的WF_SRC位选择的数据。	0x0	R/W
		15	保留		保留。	0x0	R
		14	RFNOLOAD		此位置1时，若一相或多相的基波无功电能累计进入空载，则使能EVENT引脚变为低电平。	0x0	R/W
		13	保留		保留。	0x0	R
		12	VANLOAD		此位置1时，若一相或多相的总视在电能累计进入空载，则使能EVENT引脚变为低电平。	0x0	R/W
		11	RNLOAD		此位置1时，若一相或多相的总无功电能累计进入空载，则使能EVENT引脚变为低电平。	0x0	R/W
		10	ANLOAD		此位置1时，若一相或多相的总有功电能累计进入空载，则使能EVENT引脚变为低电平。	0x0	R/W
		9	REVPSUM4		此位置1时，若最后CF4脉冲来自负电能，则使能EVENT引脚变为低电平。当CF4引脚从高电平变为低电平而发出CF4脉冲时，此位更新。	0x0	R/W
		8	REVPSUM3		此位置1时，若最后CF3脉冲来自负电能，则使能EVENT引脚变为低电平。当CF3引脚从高电平变为低电平而发出CF3脉冲时，此位更新。	0x0	R/W
		7	REVPSUM2		此位置1时，若最后CF2脉冲来自负电能，则使能EVENT引脚变为低电平。当CF2引脚从高电平变为低电平而发出CF2脉冲时，此位更新。	0x0	R/W
		6	REVPSUM1		此位置1时，若最后CF1脉冲来自负电能，则使能EVENT引脚变为低电平。当CF1引脚从高电平变为低电平而发出CF1脉冲时，此位更新。	0x0	R/W
		[5:0]	保留		保留。	0x0	R
0x40F	VLEVEL	[31:24]	保留		保留。	0x0	R
		[23:0]	VLEVEL_VAL		基波无功功率算法中使用的寄存器。	0x45 D45	R/W
0x41F	PHNOLOAD	[31:17]	保留		保留。	0x0	R
		16	CFVARNL		若C相基波无功电能处于空载状态，则此位置1。	0x0	R
		15	保留		保留。	0x0	R
		14	CVANL		若C相总视在电能处于空载状态，则此位置1。	0x0	R
		13	CVARNL		若B相总无功电能处于空载状态，则此位置1。	0x0	R

地址	名称	位	位名称	设置	描述	复位	访问类型
		12	CWATTNL		若C相总有功电能处于空载状态，则此位置1。	0x0	R
		11	保留		保留。	0x0	R
		10	BFVARNL		若B相基波无功电能处于空载状态，则此位置1。	0x0	R
		9	保留		保留。	0x0	R
		8	BVANL		若B相总视在电能处于空载状态，则此位置1。	0x0	R
		7	BVARNL		若B相总无功电能处于空载状态，则此位置1。	0x0	R
		6	BWATTNL		若B相总有功电能处于空载状态，则此位置1。	0x0	R
		5	保留		保留。	0x0	R
		4	AFVARNL		若A相基波无功电能处于空载状态，则此位置1。	0x0	R
		3	保留		保留。	0x0	R
		2	AVANL		若A相总视在电能处于空载状态，则此位置1。	0x0	R
		1	AVARNL		若A相总无功电能处于空载状态，则此位置1。	0x0	R
		0	AWATTNL		若A相总有功电能处于空载状态，则此位置1。	0x0	R
0x424	ADC_REDIR CT	[31:21]	保留		保留。	0x0	R
		[20:18]	VC_DIN	000 001 010 011 100 101 110 111	电压C通道数据可从以下来源选择： IA ADC数据。 IB ADC数据。 IC ADC数据。 IN ADC数据。 VA ADC数据。 VB ADC数据。 VC ADC数据。 VC ADC数据。	0x7	R/W
		[17:15]	VB_DIN	111	VB通道数据可选自所有通道。000b至110b的位描述与VC_DIN一致。当该值等于111b时： VB ADC数据。	0x7	R/W
		[14:12]	VA_DIN	111	VA通道数据可选自所有通道。000b至110b的位描述与VC_DIN一致。当该值等于111b时： VA ADC数据。	0x7	R/W
		[11:9]	IN_DIN	111	IN通道数据可选自所有通道。000b至110b的位描述与VC_DIN一致。当该值等于111b时： IN ADC数据。	0x7	R/W

地址	名称	位	位名称	设置	描述	复位	访问类型
		[8:6]	IC_DIN	111	IC通道数据可选自所有通道。000b至110b的位描述与VC_DIN一致。当该值等于111b时： IC ADC数据。	0x7	R/W
		[5:3]	IB_DIN	111	IB通道数据可选自所有通道。000b至110b的位描述与VC_DIN一致。当该值等于111b时： IB ADC数据。	0x7	R/W
		[2:0]	IA_DIN	111	IA通道数据可选自所有通道。000b至110b的位描述与VC_DIN一致。当该值等于111b时： IA ADC数据。	0x7	R/W
0x425	CF_LCFG	[31:23]	保留		保留。	0x0	R
		22	CF4_LT		若此位置1，则CF4脉冲宽度由CF_LTMR寄存器值决定。若此位为0，则对于低于6.25 Hz的频率，低电平有效脉冲宽度设置为80 ms。	0x0	R/W
		21	CF3_LT		若此位置1，则CF3脉冲宽度由CF_LTMR寄存器值决定。若此位为0，则对于低于6.25 Hz的频率，低电平有效脉冲宽度设置为80 ms。	0x0	R/W
		20	CF2_LT		若此位置1，则CF2脉冲宽度由CF_LTMR寄存器值决定。若此位为0，则对于低于6.25 Hz的频率，低电平有效脉冲宽度设置为80 ms。	0x0	R/W
		19	CF1_LT		若此位置1，则CF1脉冲宽度由CF_LTMR寄存器值决定。若此位为0，则对于低于6.25 Hz的频率，低电平有效脉冲宽度设置为80 ms。	0x0	R/W
		[18:0]	CF_LTMR		若CF_LCFG寄存器的CFx_LT位置1，则此值决定CFx脉冲的低电平有效脉冲宽度。	0x0	R/W
0x472	PART_ID	[31:22]	保留		保留。	0x0	R
		21	AD73370_ID		此位置1时，表示器件为AD73370 IC。	0x0	R
		20	ADE9000_ID		此位置1时，表示器件为ADE9000 IC。	0x0	R
		[19:17]	保留		保留。	0x0	R
		16	ADE9004_ID		此位置1时，表示器件为ADE9004 IC。	0x0	R
		[15:0]	保留		保留。	0x0	R
0x481	CONFIG1	15	EXT_REF		若使用外部基准电压源，须将此位置1。	0x0	R/W
		[14:13]	保留		保留。	0x0	R
		12	IRQ0_ON_IRQ1		此位置1时，所有中断合并到单一中断引脚IRQ1上，而不必使用两个引脚IRQ0和IRQ1。注意在这种模式下，IRQ0引脚仍会指示使能的IRQ0事件，IRQ1则同时指示IRQ1和IRQ0事件。	0x0	R/W
		11	BURST_EN		此位置1时，使能地址0x500到地址0x6FF的寄存器的突发读取功能。注意，此位会禁止CRC附加到SPI寄存器读取结果中。	0x0	R/W
		10	保留		保留。	0x0	R

地址	名称	位	位名称	设置	描述	复位	访问类型
		[9:8]	PWR_SETTLE		这些位配置基于功率和滤波器的有效值测量的建立时间，经过此时间后开始功率、电能和CF累计。 0: 64 ms。 1: 128 ms。 2: 256 ms。 3: 0 ms。	0x0	R/W
		[7:6]	保留		保留。	0x0	R
		5	CF_ACC_CLR		此位置1会清除数字频率转换器和CFDEN计数器中的累计值。注意，此位自动清0。	0x0	W
		4	保留		保留。	0x0	R
		[3:2]	CF4_CFG	00 01 10 11	这些位选择CF4引脚输出何种功能。 CF4，来自数字频率转换器。 CF4，来自数字频率转换器。 EVENT。 DREADY。	0x0	R/W
		1	CF3_CFG	0 1	此位选择CF3引脚输出何种功能。 CF3，来自数字频率转换器。 ZX_LP_SEL寄存器的ZX_SEL位选择的过零输出。	0x0	R/W
		0	SWRST		此位置1会启动软件复位。注意，此位自动清0。	0x0	W1
0x490	CFMODE	15	CF4DIS		CF4输出禁用。此位置1会禁用CF4输出并拉高该引脚。注意：若此位置1，当数字频率转换器中累计CF脉冲时，STATUS0寄存器的CFx位不会置1。	0x0	R/W
		14	CF3DIS		CF3输出禁用--参见CF4DIS。	0x0	R/W
		13	CF2DIS		CF2输出禁用--参见CF4DIS。	0x0	R/W
		12	CF1DIS		CF1输出禁用--参见CF4DIS。	0x0	R/W
		[11:9]	CF4SEL	000 001 010 100 110 111	CF4 引脚上的电能输出类型。配置COMPmode寄存器的TERMSSEL4以选择包括哪些相位。 总有功功率。 总无功功率。 总视在功率。 基波无功功率。 总有功功率。 总有功功率。	0x0	R/W
		[8:6]	CF3SEL		选择CF3 引脚上的电能输出类型--参见CF4SEL。	0x0	R/W
		[5:3]	CF2SEL		选择CF2 引脚上的电能输出类型--参见CF4SEL。	0x0	R/W

地址	名称	位	位名称	设置	描述	复位	访问类型
		[2:0]	CF1SEL		选择CF1引脚上的电能输出类型--参见CF4SEL。	0x0	R/W
0x491	COMPMODE	[15:12]	保留		保留。	0x0	R
		[11:9]	TERMSEL4		CF4脉冲输出中包括的相位。设置TERMSEL4[2]为1时，CF4脉冲输出包括C相。类似地，设置TERMSEL4[1]为1可包括B相，设置TERMSEL4[0]为1可包括A相。	0x0	R/W
		[8:6]	TERMSEL3		CF3脉冲输出中包括的相位--参见TERMSEL4。	0x0	R/W
		[5:3]	TERMSEL2		CF2脉冲输出中包括的相位--参见TERMSEL4。	0x0	R/W
		[2:0]	TERMSEL1		CF1脉冲输出中包括的相位--参见TERMSEL4。	0x0	R/W
0x492	ACCMODE	[15:9]	保留		保留。	0x0	R
		8	SELFREQ	0 1	此位用于配置IC以支持50 Hz或60 Hz系统。此设置用在基波无功功率测量中；如果过零不存在，它还用于设置再采样计算所用的默认线路周期。 0 50 Hz。 1 60 Hz。	0x0	R/W
		7	ICONSEL		此位置1时，根据IA和IC测量结果计算流经IB的电流。若此位置1，则 $I_B = -I_A - I_C$ 。	0x0	R/W
		[6:4]	VCONSEL	000 001 010 011 100	三线 and 四线硬件配置选择。 4线Y形。 3线三角形。VB' = VA - VC。 4线Y形，非Blondel兼容。VB' = -VA - VC。 4线三角形，非Blondel兼容。VB' = -VA。 3线三角形。VA' = VA - VB; VB' = VA - VC; VC' = VC - VB。	0x0	R/W
		[3:2]	VARACC	00 01 10 11	电能寄存器和CFx脉冲的总/基波无功功率累计模式。 00 带符号累计模式。 01 绝对值累计模式。 10 正累计模式。 11 负累计模式。	0x0	R/W
		[1:0]	WATTACC		电能寄存器和CFx脉冲的总/基波有功功率累计模式--参见VARACC。	0x0	R/W
0x493	CONFIG3	[15:5]	保留		保留。	0x0	R
		[4:2]	PEAKSEL		这些位用于选择监视哪一（些）相位上的峰值电压和电流。向PEAKSEL[0]写入1可使能A相峰值检测。类似地，PEAKSEL[1]用于使能B相峰值检测，PEAKSEL[2]用于使能C相峰值检测。	0x0	R/W

地址	名称	位	位名称	设置	描述	复位	访问类型
0x49A	ZX_LP_SEL	[1:0]	保留		保留。	0x0	R
		[15:5]	保留		保留。	0x0	R
		[4:3]	LP_SEL		选择再采样所用的线路周期测量。 00 APERIOD, 线路周期测量来自A相电压。 01 BPERIOD, 线路周期测量来自B相电压。 10 CPERIOD, 线路周期测量来自C相电压。 11 COM_PERIOD, 线路周期测量来自VA、VB和VC的合并信号。	0x3	R/W
		[2:1]	ZX_SEL		选择过零信号, 可以将其路由到CF3/ZX输出引脚, 它用于线路周期电能累计。 00 ZXVA, A相电压过零信号。 01 ZXVB, B相电压过零信号。 10 ZXVC, C相电压过零信号。 11 ZXCOMB, VA、VB和VC的合并信号的过零。	0x3	R/W
		0	保留		保留。	0x0	R
0x49D	PHSIGN	[15:10]	保留		保留。	0x0	R
		9	SUM4SIGN		CF4数据路径中包括的功率之和的符号。此位为0时, CF4电能为正; 此位为1时, CF4电能为负。	0x0	R
		8	SUM3SIGN		CF3数据路径中包括的功率之和的符号。此位为0时, CF3电能为正; 此位为1时, CF3电能为负。	0x0	R
		7	SUM2SIGN		CF2数据路径中包括的功率之和的符号。此位为0时, CF2电能为正; 此位为1时, CF2电能为负。	0x0	R
		6	SUM1SIGN		CF1数据路径中包括的功率之和的符号。此位为0时, CF1电能为正; 此位为1时, CF1电能为负。	0x0	R
		5	CVARSIGN		C相无功功率符号位。EP_CFG寄存器的PWR_SIGN_SEL位选择此功能监视的是总无功功率还是基波无功功率。	0x0	R
		4	CWSIGN		C相有功功率符号位。	0x0	R
		3	BVARSIGN		B相无功功率符号位。EP_CFG寄存器的PWR_SIGN_SEL位选择此功能监视的是总无功功率还是基波无功功率。	0x0	R
		2	BWSIGN		B相有功功率符号位。	0x0	R
		1	AVARSIGN		A相无功功率符号位。EP_CFG寄存器的PWR_SIGN_SEL位选择此功能监视的是总无功功率还是基波无功功率。	0x0	R
		0	AWSIGN		A相有功功率符号位。	0x0	R
		0x4A0	WFB_CFG	[15:13]	保留		保留。
12	WF_IN_EN				此设置决定是否通过SPI从波形缓冲器读出IN波形样本。	0x0	R/W

地址	名称	位	位名称	设置	描述	复位	访问类型
				0	不通过SPI从波形缓冲器读出IN波形样本。		
				1	通过SPI从波形缓冲器读出IN波形样本。		
		[11:10]	保留		保留。	0x0	R
		[9:8]	WF_SRC	00	波形缓冲器源和DREADY、数据就绪更新速率、选择。 Sinc4输出，16 kSPS速率。	0x0	R/W
				01	保留。		
				10	Sinc4 + IIR LPF输出，4 kSPS速率。		
				11	DSP处理的电流和电压通道波形样本 (xI_PCF、xV_PCF)，4 kSPS速率。		
		[7:6]	WF_MODE	00	固定数据速率波形填充和基于触发的模式。 波形缓冲器填满时停止。	0x0	R/W
				01	连续填充—仅当发生已使能的触发事件时停止。		
				10	连续填充—以使能的触发事件为中心捕获。		
				11	连续填充—保存已使能触发事件的事件地址。		
		5	WF_CAP_SEL	0	此位选择是用再采样数据还是用固定数据速率数据填充波形缓冲器。 再采样数据。	0x0	R/W
				1	固定数据速率数据。		
		4	WF_CAP_EN	0	此位置1时，启动波形捕获。 禁用波形捕获。波形缓冲器内容保持不变。	0x0	R/W
				1	当此位从0变为1时，根据WF_CAP_SEL选择的捕获类型和WF_SRC位，启动波形捕获。		
		[3:0]	BURST_CHAN	0000	选择通过SPI从波形缓冲器读出何种数据。 所有通道。	0x0	R/W
				0001	IA和VA。		
				0010	IB和VB。		
				0011	IC和VC。		
				1000	IA。		
				1001	VA。		
				1010	IB。		
				1011	VB。		
				1100	IC。		
				1101	VC。		
				1110	IN (若WFB_CFG寄存器的WF_IN_EN = 1)。		
				1111	单地址读取 (SPI突发读取模式禁用)。		

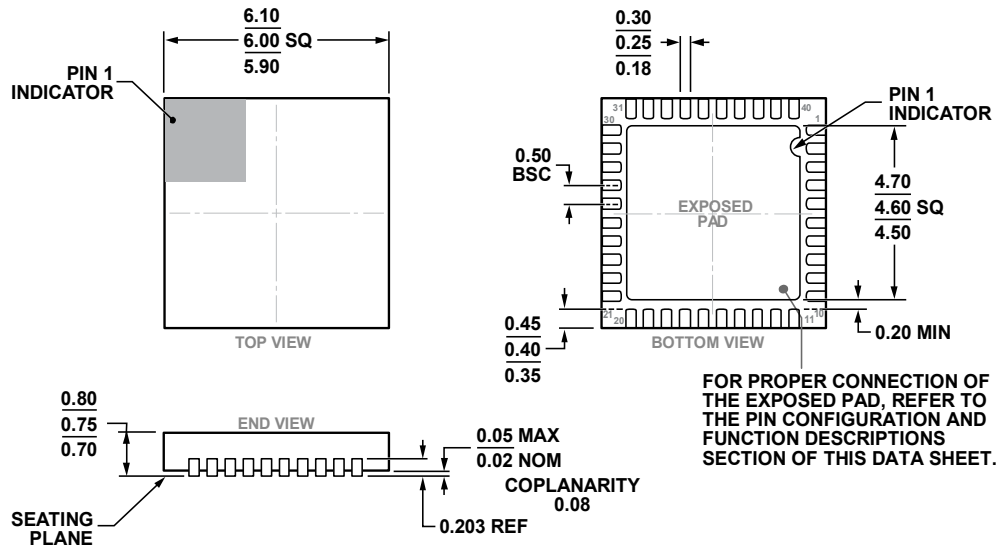
地址	名称	位	位名称	设置	描述	复位	访问类型
0x4A2	WFB_TRG_CFG	[15:11]	保留		保留。	0x0	R
		10	TRIG_FORCE		此位置1可触发事件以停止波形缓冲器填充。	0x0	R/W
		9	ZXCOMB		VA、VB和VC的合并信号的过零。	0x0	R/W
			ZXVC		C相电压过零。	0x0	R/W
		7	ZXVB		B相电压过零。	0x0	R/W
		6	ZXVA		A相电压过零。	0x0	R/W
		5	ZXIC		C相电流过零。	0x0	R/W
		4	ZXIB		B相电流过零。	0x0	R/W
		3	ZXIA		A相电流过零。	0x0	R/W
			[2:0]	保留		保留。	0x0
0x4A3	WFB_TRG_STAT	[15:12]	WFB_LAST_PAGE		当用固定数据速率样本填充波形缓冲器时，这些位指示哪一页最后填满。	0x0	R/W
		11	保留		保留。	0x0	R
		[10:0]	WFB_TRIG_ADDR		这些位保存触发事件发生后送入波形缓冲器的最后样本的地址，它在实际触发事件发生后的一个或两个样本内。	0x0	R
0x4AF	CONFIG2	[15:13]	保留		保留。	0x0	R
		12	UPERIOD_SEL		此位置1时，再采样计算使用USER_PERIOD中的用户配置线路周期。若此位为0，则使用ZX_LP_SEL寄存器的LP_SEL[1:0]位选择的相电压线路周期。	0x0	R/W
		[11:9]	HPF_CRN		CONFIG0寄存器的HPFDIS位为0时使能的高通滤波器转折频率(f3dB)。	0x6	R/W
				000	38.695 Hz。		
				001	19.6375 Hz。		
				010	9.895 Hz。		
				011	4.9675 Hz。		
100	2.49 Hz。						
101	1.2475 Hz。						
110	0.625 Hz。						
111	0.3125 Hz。						
	[8:0]	保留		保留。	0x0	R	
0x4B0	EP_CFG	[15:13]	NOLOAD_TMR		此寄存器配置需要多少4 kSPS样本来评估空载状况。	0x0	R/W
				000	64。		
				001	128。		
				010	256。		
				011	512。		
				100	1024。		
101	2048。						

地址	名称	位	位名称	设置	描述	复位	访问类型
				110	4096。		
				111	禁用空载阈值。		
		[12:8]	保留		保留。	0x0	R
		7	PWR_SIGN_SEL	0 1	选择REVRP _x 位是否采用总或基波无功功率的符号。 总无功功率。 基波无功功率。	0x0	R/W
		6	保留		保留。	0x0	R
		5	RD_RST_EN		此位置1时, 使能电能寄存器读取并复位特性。若此位置1, 当读取xWATTHR、xVAHR、xVARHR和xFVARHR寄存器之一时, 它会复位并从0开始累计电能。	0x0	R/W
		4	EGY_LD_ACCUM		若此位为0, 则内部电能寄存器增加到用户可访问电能寄存器。若此位为1, 当EGYRDY事件发生时, 内部电能寄存器覆写用户可访问电能寄存器。	0x0	R/W
		[3:2]	保留		保留。	0x0	R
		1	EGY_TMR_MODE	0 1	此位决定电能累计是基于4 kSPS样本数还是基于EGY_TIME寄存器配置的过零事件。 基于4 kSPS样本累计电能。 基于ZX_LP_SEL寄存器的ZX_SEL位选择的过零事件累计电能。	0x0	R/W
		0	EGY_PWR_EN		此位置1且run位也置1时, 使能电能和功率累加器。	0x0	R/W
0x4B4	CRC_FORCE	[15:1]	保留		保留。	0x0	R
		0	FORCE_CRC_UPD ATE		写入此位会强制配置寄存器CRC计算开始。计算完成时, STATUS1寄存器的CRC_DONE位置1。	0x0	R/W
0x4B5	CRC_OPTEN	15	CRC_WFB_TRG_CFG_EN		此位置1时, 配置寄存器CRC计算包括WFB_TRG_CFG寄存器。	0x0	R/W
		14	CRC_WFB_PG_IRQEN		此位置1时, 配置寄存器CRC计算包括WFB_PG_IRQEN寄存器。	0x0	R/W
		13	CRC_WFB_CFG_EN		此位置1时, 配置寄存器CRC计算包括WFB_CFG寄存器。	0x0	R/W
		12	CRC_SEQ_CYC_EN		此位置1时, 配置寄存器CRC计算包括SEQ_CYC寄存器。	0x0	R/W
		11	CRC_ZXLPSEL_EN		此位置1时, 配置寄存器CRC计算包括ZX_LP_SEL寄存器。	0x0	R/W
		10	CRC_ZXTOUT_EN		此位置1时, 配置寄存器CRC计算包括CRC_ZXTOUT_EN寄存器。	0x0	R/W
		9	CRC_APP_NL_LVL_EN		此位置1时, 配置寄存器CRC计算包括APP_NL_LVL寄存器。	0x0	R/W
		8	CRC_REACT_NL_LVL_EN		此位置1时, 配置寄存器CRC计算包括REACT_NL_LVL寄存器。	0x0	R/W

地址	名称	位	位名称	设置	描述	复位	访问类型
		7	CRC_ACT_NL_LVL_EN		此位置1时，配置寄存器CRC计算包括ACT_NL_LVL寄存器。	0x0	R/W
		[6:3]	保留		保留。	0x0	R
		2	CRC_EVENT_MASK_EN		此位置1时，配置寄存器CRC计算包括EVENT_MASK寄存器。	0x0	R/W
		1	CRC_MASK1_EN		此位置1时，配置寄存器CRC计算包括MASK1寄存器。	0x0	R/W
		0	CRC_MASK0_EN		此位置1时，配置寄存器CRC计算包括MASK0寄存器。	0x0	R/W
0x4B8	PSM2_CFG	[15:9]	保留		保留。	0x0	R
		[8:5]	PKDET_LVL		这些位配置PSM2低功耗比较器峰值电流检测电平，表示为相对于满量程的输入信号电平。PSM2和PSM3模式下会保留此寄存器值。如果进入PSM0模式，则它恢复默认值。 0000 100:1。 0001 200:1。 0010 300:1。 0011 400:1。 0100 500:1。 0101 600:1。 0110 700:1。 0111 800:1。 1000 900:1。 1001 1000:1。 1010 1100:1。 1011 1200:1。 1100 1300:1。 1101 1400:1。 1110 1500:1。 1111 1600:1。	0x0	R/W
		[4:0]	LPLINE		此寄存器决定PSM2工作模式下用来检测低功耗比较器峰值电流的时间。注意，在PSM2和PSM3工作模式下会保留此寄存器的值，但进入PSM0或PSM1后，它会复位到默认值。	0x1F	R/W
0x4B9	PGA_GAIN	[15:14]	保留		保留。	0x0	R
		[13:12]	VC_GAIN		电压通道C ADC的PGA增益。 00 增益 = 1。 01 增益 = 2。 10 增益 = 4。 11 增益 = 4。	0x0	R/W

地址	名称	位	位名称	设置	描述	复位	访问类型
		[11:10]	VB_GAIN		电压通道 B ADC 的 PGA 增益。参见 VC_GAIN。	0x0	R/W
		[9:8]	VA_GAIN		电压通道 A ADC 的 PGA 增益。参见 VC_GAIN。	0x0	R/W
		[7:6]	IN_GAIN		零线电流通道 ADC 的 PGA 增益。参见 VC_GAIN。	0x0	R/W
		[5:4]	IC_GAIN		电流通道 C ADC 的 PGA 增益。参见 VC_GAIN。	0x0	R/W
		[3:2]	IB_GAIN		电压通道 B ADC 的 PGA 增益。参见 VC_GAIN。	0x0	R/W
		[1:0]	IA_GAIN		电流通道 A ADC 的 PGA 增益。参见 VC_GAIN。	0x0	R/W
0x4BA	CHNL_DIS	[15:7]	保留		保留。	0x0	R
		6	VC_DISADC		此位置1时，禁用该ADC。	0x0	R/W
		5	VB_DISADC		此位置1时，禁用该ADC。	0x0	R/W
		4	VA_DISADC		此位置1时，禁用该ADC。	0x0	R/W
		3	IN_DISADC		此位置1时，禁用该ADC。	0x0	R/W
		2	IC_DISADC		此位置1时，禁用该ADC。	0x0	R/W
		1	IB_DISADC		此位置1时，禁用该ADC。	0x0	R/W
		0	IA_DISADC		此位置1时，禁用该ADC。	0x0	R/W
0x4E0	VAR_DIS	[15:1]	保留		保留。	0x0	R
		0	VARDIS		此位置1时，禁用总VAR计算。此位必须在写入run位之前置1，器件才能正常工作。	0x0	R/W

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-220-WJJD-5

图114.40 40引脚引线框芯片级封装[LFCSP]
6 mm × 6 mm 本体、0.75 mm 封装高度
(CP-40-7)
图示尺寸单位: mm

订购指南

型号 ¹	温度范围	封装描述	封装选项
ADE9078ACPZ	-40°C至+85°C	40引脚引线框芯片级封装[LFCSP]	CP-40-7
ADE9078ACPZ-RL	-40°C至+85°C	40引脚引线框芯片级封装[LFCSP], 13"卷带和卷盘	CP-40-7
EVAL-ADE9078EBZ		评估板	

¹ Z = 符合RoHS标准的器件。