

特性
6通道电流输出DAC
14位分辨率
可编程输出电流范围
通道0: 0 mA至300 mA, -60 mA至+300 mA, -60 mA至0 mA
通道1: 0 mA至140 mA, 0 mA至250 mA
通道2: 0 mA至55 mA, 0 mA至150 mA
通道3、通道4、通道5: 0 mA至45 mA, 0 mA至100 mA
所有拉电流输出范围都能缩减最多0.5倍
片内基准电压: 1.25 V
集成精密基准电阻
SPI接口
复位功能
输出电流监控
顺从电压监控
芯片温度监控
集成热关断
49引脚、4 mm × 4 mm WLCSP封装
工作温度范围: -40°C至+105°C
应用
光电控制
LED驱动器可编程电流源
电流模式偏置
概述

AD5770R是一款适用于光电控制应用的6通道、14位分辨率、低噪声、可编程电流输出数模转换器(DAC)。该器件具有1.25 V片内基准电压源、用于生成基准电流的2.5 kΩ精密电阻、芯片温度及输出监控功能、故障警报和复位功能。

AD5770R具有五个14位分辨率的拉电流DAC通道和一个14位分辨率的拉电流和灌电流DAC通道。

通道0可配置为支持最大60 mA的灌电流和最大300 mA的拉电流。通道1至通道5具有多个可通过寄存器设置的可编程拉电流输出范围。

为了优化能效比和热功耗，每个DAC可在0.8 V至AVDD - 0.4 V的宽电源轨范围内工作。

AD5770R采用2.9 V至5.5 V AVDD电源供电，额定温度范围为-40°C至+105°C。

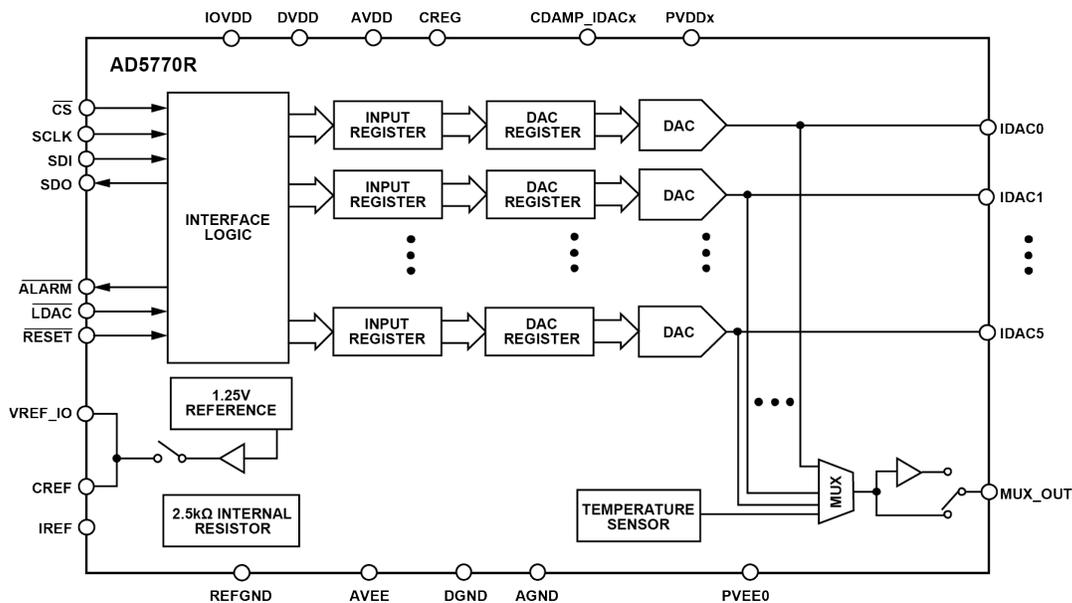
功能框图


图1.

Rev. 0

[Document Feedback](#)

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.

Tel: 781.329.4700

©2019 Analog Devices, Inc. All rights reserved.

[Technical Support](#)
www.analog.com/cn

目录

特性	1	加载DAC	28
应用	1	输入页屏蔽寄存器	28
概述	1	DAC页屏蔽寄存器	28
功能框图	1	输出级	28
修订历史	2	输出滤波器	30
技术规格	3	输出电流调整	30
交流工作特性	6	ALARM	30
时序规格	7	应用信息	33
时序图	8	微处理器接口	33
绝对最大额定值	9	AD5770R与SPI接口	33
ESD警告	9	散热考虑	33
引脚配置和功能描述	10	合并通道以提高电流范围	33
典型性能参数	12	布局布线指南	33
术语	24	寄存器汇总	35
工作原理	25	SPI配置寄存器	35
数模转换器	25	AD5770R配置寄存器	35
精密基准电流产生	25	寄存器详述	38
诊断监控	25	外形尺寸	59
串行接口	26	订购指南	59
复位功能	28		

修订历史

2019年2月—修订版0：初始版

技术规格

除非另有说明，AVDD = DVDD = 2.9 V至5.5 V，PVDD = 0.8 V至AVDD - 0.4 V，AVEE = -3.0 V至0 V， $2.5 \text{ V} \leq \text{PVDD} - \text{AVEE} \leq 5.5 \text{ V}$ ，IOVDD = 1.65 V至5.5 V， $\text{AVEE} \leq \text{PVEE0} \leq 0 \text{ V}$ ， $\text{AVDD} - \text{PVEE0} \leq 5.5 \text{ V}$ ，VREF = 1.25 V（外部基准电压源），环境温度(T_A) = -40°C至+105°C。

表1.

参数 ¹	最小值	典型值	最大值	单位	测试条件/注释
静态性能，外部 R_{SET} ²					VREF = 1.25 V（外部基准电压源），假设理想2.5 k Ω 外部 R_{SET} 电阻，所有通道和所有输出电流范围
分辨率	14			位	
相对精度(INL)	-6.5		+6.5	LSB	
差分非线性(DNL)	-1		+1	LSB	$T_A = -20^\circ\text{C}$ 至+105°C，保证单调性
总非调整误差	-1		+1.2	LSB	保证单调性
总非调整误差	-1.3		+1.3	%满量程范围(FSR)	
零电平误差			+600	μA	DAC寄存器载入全0
零电平误差漂移		500		nA/°C	通道0、通道1
		300		nA/°C	通道2
		170		nA/°C	通道3、通道4、通道5
失调误差	-600		+600	μA	
失调误差漂移		1		$\mu\text{A}/^\circ\text{C}$	通道0、通道1
		0.5		$\mu\text{A}/^\circ\text{C}$	通道2、通道3、通道4、通道5
满量程误差	-1.3		+1.3	% FSR	DAC寄存器载入全1
满量程误差漂移		20		ppm/°C	通道0、通道1
		50		ppm/°C	通道2、通道3、通道4、通道5
增益误差	-1.3		+1.3	% FSR	
增益温度系数		30		ppm/°C	通道0、通道1
		80		ppm/°C	通道2、通道3、通道4、通道5
直流串扰		2		LSB	$T_A = 25^\circ\text{C}$ ，单一相邻通道上的输出电流发生满量程变化所引起的电流变化
直流电源电压抑制比(PSRR)		17		$\mu\text{A}/\text{V}$	$T_A = 25^\circ\text{C}$ ，DAC寄存器载入中间量程
静态性能，内部 R_{SET}					VREF = 1.25 V（内部基准电压源），所有通道和所有输出电流范围
分辨率	14			位	
相对精度(INL)	-6.5		+6.5	LSB	
差分非线性(DNL)	-1		+1	LSB	$T_A = -20^\circ\text{C}$ 至+105°C，保证单调性
总非调整误差	-1		+1.2	LSB	保证单调性
总非调整误差(TUE)	-1.3		+1.3	% FSR	
零电平误差			+600	μA	DAC寄存器载入全0
零电平误差漂移		500		nA/°C	通道0、通道1
		300		nA/°C	通道2
		170		nA/°C	通道3、通道4、通道5
失调误差	-600		+600	μA	
失调误差漂移		1		$\mu\text{A}/^\circ\text{C}$	通道0、通道1
		0.5		$\mu\text{A}/^\circ\text{C}$	通道2、通道3、通道4、通道5
满量程误差	-1.3		+1.3	% FSR	DAC寄存器载入全1
满量程误差漂移		20		ppm/°C	通道0、通道1
		50		ppm/°C	通道2、通道3、通道4、通道5
增益误差	-1.3		+1.3	% FSR	
增益温度系数		30		ppm/°C	通道0、通道1
		80		ppm/°C	通道2、通道3、通道4、通道5

参数 ¹	最小值	典型值	最大值	单位	测试条件/注释
直流串扰		2		LSB	T _A = 25°C, 单一通道上的输出功率发生200 mW变化所引起
直流电源抑制比(DC PSRR)		17		μA/V	T _A = 25°C, DAC寄存器载入中间量程
输出特性					
输出电流范围					
通道0	-60		0	mA	
	-60		+300	mA	
	0		300	mA	
通道1	0		140	mA	
	0		250	mA	
通道2	0		55	mA	
	0		150	mA	
通道3、通道4、通道5	0		45	mA	
	0		100	mA	
输出顺从电压 ³					
通道0	0		PVDD0 – 0.45	V	当拉电流在0 mA至300 mA范围内时, DAC寄存器载入满量程
	PVEE0 + 0.5				当灌电流在-60 mA至0 mA和-60 mA至+300 mA范围内时, DAC寄存器载入零电平
通道1	0		PVDD1 – 0.275	V	当配置为低裕量的140 mA范围时, DAC寄存器载入满量程
	0		PVDD1 – 0.45	V	当配置为250 mA范围或低噪声的140 mA范围时, DAC寄存器载入满量程
通道2、通道3、通道4、通道5	0		PVDDx – 0.275	V	所有输出范围, DAC寄存器载入满量程
直流输出阻抗		600		kΩ	T _A = 25°C
基准电压输入					
基准输入阻抗		60		GΩ	T _A = 25°C, 1.25 V外部基准电压源选项
		115		kΩ	T _A = 25°C, 2.5 V外部基准电压源选项
基准输入范围		1.25		V	额定性能, 1.25 V外部基准电压源选项
		2.5		V	2.5 V外部基准电压源选项
基准电压输出					
输出电压	1.245	1.25	1.255	V	T _A = 25°C, 基准电压输出开启
基准源温度系数		15		ppm/°C	内部R _{SET} 电阻
输出阻抗		0.01		Ω	
输出电流负载能力		±5		mA	
最大容性负载		10		μF	
负载调整率(拉)		250		μV/mA	
负载调整率(灌)		250		μV/mA	
输出电压噪声		920		nV rms	T _A = 25°C, 0.1 Hz至10 Hz
输出电压噪声频谱密度		70		nV/√Hz	T _A = 25°C, 1 kHz
		70		nV/√Hz	T _A = 25°C, 10 kHz
线性调整率		35		μV/V	T _A = 25°C, AVDD变化所引起
集成多路复用器					
缓冲器输出电流		±8		mA	
缓冲器输出阻抗		0.5		Ω	
缓冲器失调		0.3		mV	
缓冲器最大容性负载		100		pF	

参数 ¹	最小值	典型值	最大值	单位	测试条件/注释
逻辑输入					CS、SCLK、SDI、LDAC、RESET
输入电流	-3.5		+3.5	μA	每引脚
输入电压					
输入低电压(V _{INL})			0.3 × IOVDD	V	
输入高电压(V _{INH})	0.7 × IOVDD			V	
引脚电容		4.5		pF	每引脚
逻辑输出					
SDO引脚					
输出低电压(V _{OL})			0.4	V	
输出高电压(V _{OH})	IOVDD - 0.4			V	
浮空态输出电容		4		pF	
ALARM引脚					
输出低电压(V _{OL})			0.4	V	开漏使能 ⁴ , 10 kΩ上拉电阻接IOVDD
输出高电压(V _{OH})	IOVDD - 0.4			V	开漏使能 ⁴ , 10 kΩ上拉电阻接IOVDD
温度测量二极管					
二极管输出电压		700		mV	T _A = 25°C, 内部偏置电流
		880		mV	T _A = 25°C, 100 μA外部偏置电流
		1.04		V	T _A = 25°C, 200 μA外部偏置电流
温度系数		-1.8		mV/°C	内部偏置电流
		-1.3		mV/°C	100 μA外部偏置电流
		-0.9		mV/°C	200 μA外部偏置电流
外部偏置电流 ⁵	100		200	μA	外部提供温度二极管偏置电流
热警报					
过热警告温度		125		°C	结温, 警告标志激活
过热关断温度		150		°C	结温, 热关断
过热警告迟滞		4		°C	
过热关断迟滞		20		°C	
电源要求					
模拟电源电压					
AVDD	2.9		5.5	V	AVDD必须等于DVDD
AVEE	-3.0		0	V	
PVDD0至PVDD5	0.8		AVDD - 0.4	V	2.5 V ≤ PVDD - AVEE ≤ 5.5 V
PVEE0	AVEE		0	V	AVDD - PVEE0 ≤ 5.5 V
模拟电源电流					
AVDD电源电流		32		mA	选择内部基准电压选项
AVEE电源电流		30		μA	所有IDACx输出禁用
PVDD0至PVDD5电源电流		125		μA	
数字电源电压					
DVDD	2.9		5.5	V	AVDD必须等于DVDD
IOVDD	1.65		5.5	V	

参数 ¹	最小值	典型值	最大值	单位	测试条件/注释
数字电源电流					
DVDD电源电流		1.1		mA	
IODVDD电源电流		200		nA	
功耗		110		mW	所有输出为0 A, 标称电源

¹ 参见“术语”部分。

² 有关内部和外部RSET电阻的更多信息, 参见“精密R_{SET}电阻”部分。

³ 当拉电流时, 输出顺从电压为IDACx引脚的最大电压, 输出电流在实测满量程范围的0.1%范围内。当通道0灌电流时, 输出顺从电压为IDAC0引脚的最小电压, 输出电流在实测零电平电流的0.1%范围内。

⁴ 低电平有效ALARM引脚可配置为开漏。参见ALARM部分。

⁵ 内部温度检测二极管可以通过内部或外部电流进行偏置。参见“内部芯片温度监控”部分。

交流工作特性

除非另有说明, AVDD = DVDD = 2.9 V至5.5 V, PVDD = 0.8 V至AVDD - 0.4 V, AVEE = -3.0 V至0 V, 2.5 V ≤ PVDD - AVEE ≤ 5.5 V, IOVDD = 1.65 V至5.5 V, AVEE ≤ PVEE0 ≤ 0 V, AVDD - PVEE0 ≤ 5.5 V, VREF = 1.25 V (外部基准电压源), T_A = 25°C。

表2.

参数 ¹	最小值	典型值	最大值	单位	测试条件/注释 ²
动态性能					
输出电流建立时间		13		μs	零电平至满量程阶跃建立到±4 LSB, 0 mA至300 mA范围
		10		μs	零电平至满量程阶跃建立到±4 LSB, 0 mA至45 mA范围, 通道3、通道4和通道5
压摆率		50		mA/μs	通道0, 0 mA至300 mA范围
		10		mA/μs	通道3、通道4、通道5, 0 mA至45 mA范围
数模转换毛刺脉冲		0.057		nA-sec	主进位1 LSB变化
多路复用器开关毛刺		14		pA-sec	切换监控通道
数字馈通		0.03		nA-sec	
数字串扰		0.03		nA-sec	
DAC间串扰		0.8		nA-sec	受扰通道4, 通道0上发生300 mA阶跃变化所引起
输出噪声谱密度(NSD)		35		nA/√Hz	通道0, 0 mA至300 mA范围, 1 kHz时, DAC寄存器载入中间量程
		18		nA/√Hz	通道1, 0 mA至140 mA低噪声范围, 1 kHz时, DAC寄存器载入中间量程
		19		nA/√Hz	通道2, 0 mA至150 mA范围, 1 kHz时, DAC寄存器载入中间量程
		13		nA/√Hz	通道3、通道4、通道5, 0 mA至100 mA范围, 1 kHz时, DAC寄存器载入中间量程
		16		nA/√Hz	通道0, 0 mA至300 mA范围, 10 kHz时, DAC寄存器载入中间量程
		9		nA/√Hz	通道1, 0 mA至140 mA低噪声范围, 10 kHz时, DAC寄存器载入中间量程
		9		nA/√Hz	通道2, 0 mA至150 mA范围, 10 kHz时, DAC寄存器载入中间量程
		6		nA/√Hz	通道3、通道4、通道5, 0 mA至100 mA范围, 10 kHz时, DAC寄存器载入中间量程

参数 ¹	最小值	典型值	最大值	单位	测试条件/注释 ²
输出噪声		900		nA rms	0.1 Hz至10 Hz, 通道0, 0 mA至300 mA范围, DAC寄存器载入满量程
		180		nA rms	0.1 Hz至10 Hz, 通道1, 0 mA至140 mA低噪声范围, DAC寄存器载入满量程
		400		nA rms	0.1 Hz至10 Hz, 通道2, 0 mA至150 mA范围, DAC寄存器载入满量程
		300		nA rms	0.1 Hz至10 Hz, 通道3、通道4、通道5, 0 mA至100 mA范围, DAC寄存器载入满量程
PVDDx AC PSRR		-98		dB	100 Hz
		-87		dB	1 kHz
		-67		dB	10 kHz
		-23		dB	1000 kHz
		-8		dB	3000 kHz

¹ 参见“术语”部分。

² 温度范围为-40°C至+105°C, 典型值为25°C。

时序规格

表3.

参数	1.65 V ≤ IOVDD ≤ 5.5 V	单位	测试条件/注释
t ₁	50	ns (最小值)	SCLK周期时间, 写操作。
	100	ns (最小值)	SCLK周期时间, 读操作。
t ₂	20	ns (最小值)	SCLK高电平时间。
t ₃	20	ns (最小值)	SCLK低电平时间。
t ₄	25	ns (最小值)	CS到SCLK上升沿建立时间。
t ₅	10	ns (最小值)	数据建立时间。
t ₆	10	ns (最小值)	数据保持时间。
t ₇	0	ns (最小值)	SCLK上升沿到CS下降沿。LDAC空闲高电平模式。
t ₇ ¹	250	ns (最小值)	SCLK上升沿到CS下降沿。LDAC空闲低电平模式。
t ₈	30	ns (最小值)	CS高电平时间。
t ₉	40	ns (最小值)	CS上升沿到SCLK上升沿。
t ₁₀	5	ns (最小值)	SCLK上升沿到CS下降沿。
t ₁₁	90	ns (最大值)	SCLK下降沿到SDO数据有效时间。
t ₁₂	40	ns (最小值)	CS上升沿到SDO禁用。
t ₁₃	100	ns (最小值)	LDAC低电平脉冲宽度。
t ₁₄	10	ns (最小值)	LDAC下降沿到CS上升沿。
t ₁₅	100	ns (最小值)	SCLK上升沿到LDAC下降沿。
t ₁₆	10	ns (最小值)	RESET低电平最小脉冲宽度。
t ₁₇	100	ns (最大值)	RESET脉冲启动时间。

¹ t₇ ≥ 250 ns仅适用于第一个SCLK上升沿到CS上升沿 (在LDAC_(IDLE,LOW)下降沿之后)。t₇ ≥ 0 ns适用于所有其他SCLK上升沿到CS上升沿。参见图3。

表4. LDAC空闲低电平时序

参数	1.65 V ≤ IOVDD ≤ 5.5 V	单位	测试条件/注释
t ₁	250	ns (最小值)	SCLK上升沿到CS下降沿。在LDAC空闲低电平下降沿之后, 第一个SCLK上升沿到CS上升沿。
t ₂	0	ns (最小值)	SCLK上升沿到CS下降沿。
t ₃	10	ns (最小值)	LDAC下降沿到CS上升沿。

时序图

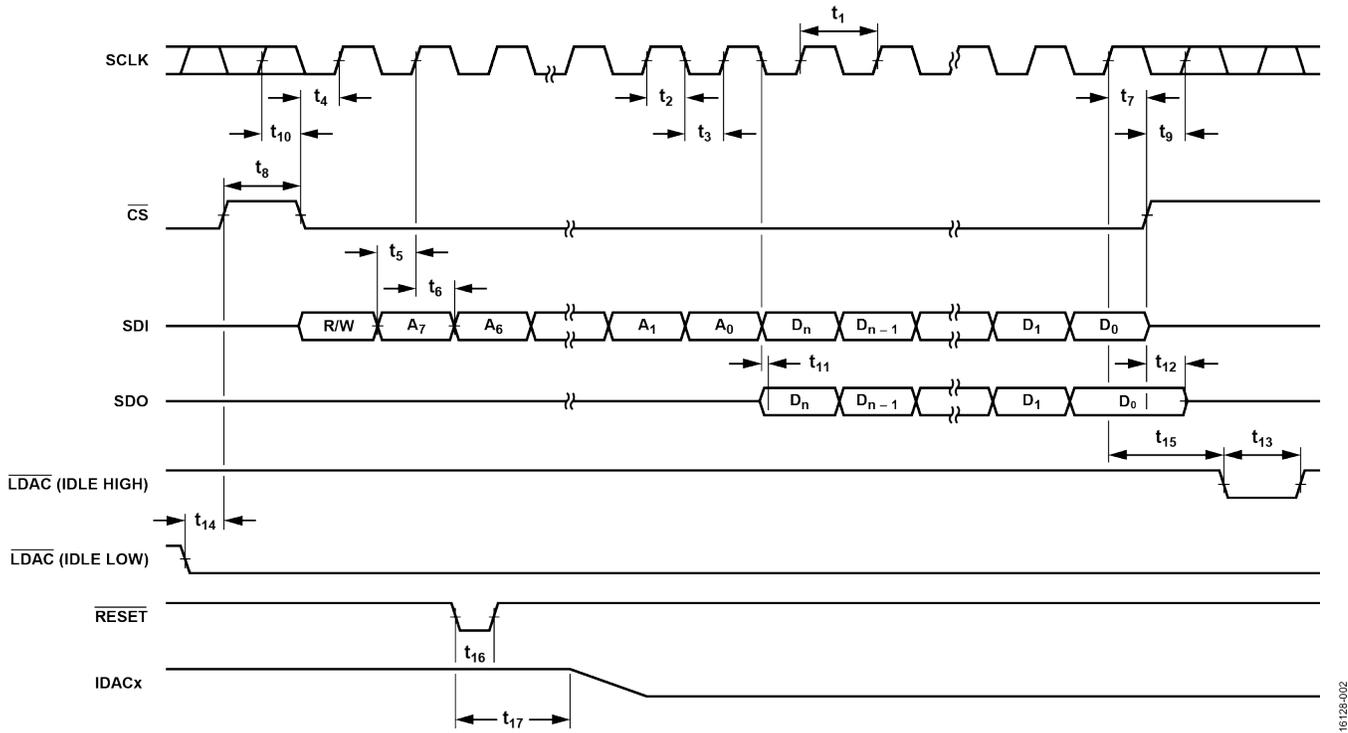


图2. 时序图 (未按比例)

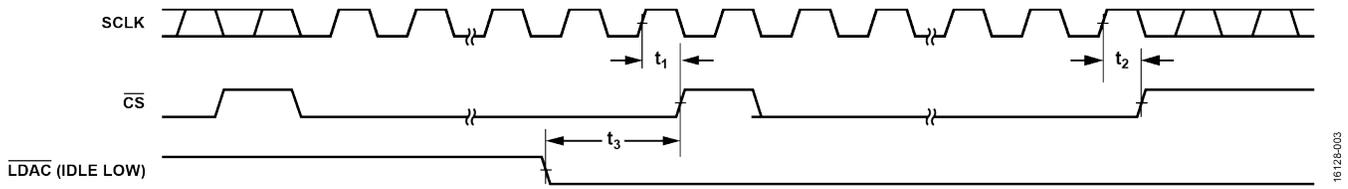


图3 .LDAC空闲低电平时序图

绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表5.

参数	额定值
AVDD至DVDD	-0.3 V至+0.3 V
AVDD至AGND	-0.3 V至+6.5 V
AVDD至PVDDx	-0.3 V至+6.5 V
AVDD至AVEE	-0.3 V至+10 V
AVEE至AGND	+0.3 V至-3.5 V
PVEE0至AGND	+0.3 V至-3.5 V
AVEE至PVEE0	-3.0 V至+0.3 V
PVDDx至AGND	-0.3 V至+6.5 V
PVDDx至AVEE	-0.3 V至+8.5 V
AVDD至PVEE0	-0.3 V至+6.5 V
VREF_IO至AGND	-0.3 V至AVDD + 0.3 V
IDAC0至PVEE0	-0.3 V至+6.5 V
IDAC1-IDAC5至AGND	-0.3 V至PVDDx + 0.3 V
DVDD至DGND	-0.3 V至+6.5 V
IOVDD至DGND	-0.3 V至+6.5 V
REFGND至AGND	-0.3 V至+0.3 V
AGND至DGND	-0.3 V至+0.3 V
数字输入至DGND ¹	-0.3 V至IOVDD + 0.3 V
数字输出至DGND ²	-0.3 V至IOVDD + 0.3 V
工作温度范围	-40°C至+105°C
存储温度范围	-65°C至+150°C
最大结温， T_{JMAX}	150°C
功耗	$(T_{JMAX} - T_A)/\theta_{JA}$
引脚温度，回流焊	260°C，依据JEDEC J-STD-020

¹ 数字输入包括SCLK、SDI、RESET和LDAC。

² 数字输出包括SDO和ALARM。

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

热阻

热性能与印刷电路板(PCB)设计和工作环境直接相关。必须慎重对待PCB散热设计。

θ_{JA} 是自然对流下的结至环境热阻，在1立方英尺的密封外罩中测量。

表6. 热阻

封装类型	θ_{JA}	单位
CB-49-5	30 ¹	°C/W

¹ 热阻仿真值基于JEDEC 2S2P带16个热过孔的热测试板。参见JEDEC JESD51。

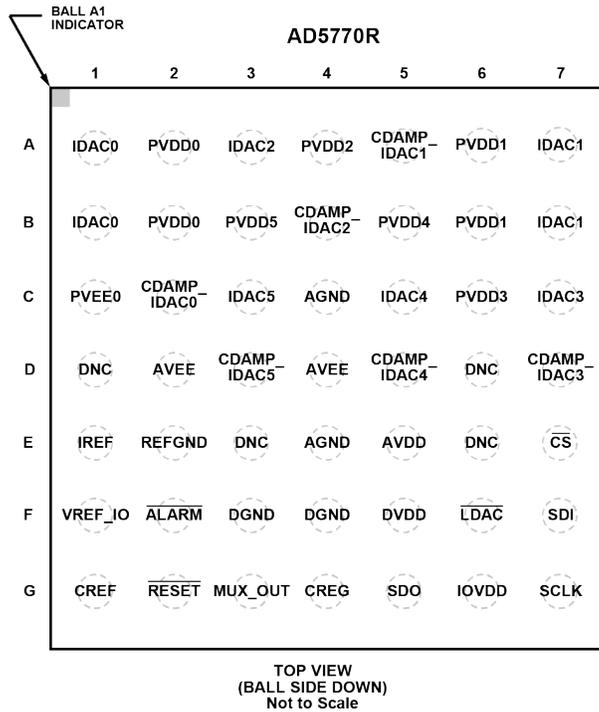
ESD警告



ESD（静电放电）敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES
1. DNC = DO NOT CONNECT. DO NOT CONNECT TO THESE PINS.

16128-004

图4. 引脚配置

表7. 引脚功能描述

引脚编号	引脚名称	类型 ¹	描述
A1, B1	IDAC0	AO	此引脚提供通道0的输出电流。通道0灌电流最大值为60 mA，拉电流最大值为300 mA。
A2, B2	PVDD0	S	IDAC0的电源。
A3	IDAC2	AO	此引脚提供通道2的输出电流。通道2拉电流最大值为150 mA。
A4	PVDD2	S	IDAC2的电源。
A5	CDAMP_IDAC1	AI	IDAC1的阻尼电容。在此引脚和PVDD1电源之间连接一个10 nF电容。
A6, B6	PVDD1	S	IDAC1的电源。
A7, B7	IDAC1	AO	此引脚提供通道1的输出电流。通道1拉电流最大值为250 mA。
B3	PVDD5	S	IDAC5的电源。
B4	CDAMP_IDAC2	AI	IDAC2的阻尼电容。在此引脚和PVDD2电源之间连接一个10 nF电容。
B5	PVDD4	S	IDAC4的电源。
C1	PVEE0	S	IDAC0灌电流的电源回路。当吸收通道0上的此电流时，最多60 mA流出PVEE0。
C2	CDAMP_IDAC0	AI	IDAC0的阻尼电容。在此引脚和PVDD0电源之间连接一个10 nF电容。
C3	IDAC5	AO	此引脚提供通道5的输出电流。通道5拉电流最大值为100 mA。
C4, E4	AGND	S	模拟电源地引脚。
C5	IDAC4	AO	此引脚提供通道4的输出电流。通道4拉电流最大值为100 mA。
C6	PVDD3	S	IDAC3的电源。
C7	IDAC3	AO	此引脚提供通道3的输出电流。通道3拉电流最大值为100 mA。
D1, D6, E3, E6	DNC	DNC	不连接。请勿连接该引脚。
D2, D4	AVEE	S	负电源。AVEE必须在-3 V到0 V之间。此引脚提供低端电压以偏置某些模拟电路模块。
D3	CDAMP_IDAC5	AI	IDAC5的阻尼电容。在此引脚和PVDD5电源之间连接一个10 nF电容。

引脚编号	引脚名称	类型 ¹	描述
D5	CDAMP_IDAC4	AI	IDAC4的阻尼电容。在此引脚和PVDD4电源之间连接一个10 nF电容。
D7	CDAMP_IDAC3	AI	IDAC3的阻尼电容。在此引脚和PVDD3电源之间连接一个10 nF电容。
E1	IREF	AI/O	用于产生基准电流的外部电阻引脚（可选）。使用外部R _{SET} 电阻时，通过低温漂2.5 kΩ外部电阻将此引脚直接连到REFGND。
E2	REFGND	S	基准电压源接地引脚。通过低阻抗路径将此引脚连接到AGND。如果使用外部电阻，则必须将R _{SET} 电阻的低端连接到REFGND，然后连接到AGND。
E5	AVDD	S	模拟电源。AVDD必须在2.9 V到5.5 V之间。此引脚为器件的模拟电路模块供电。此引脚的电位必须与DVDD相同。
E7	$\overline{\text{CS}}$	DI	低电平有效控制输入。 $\overline{\text{CS}}$ 用于在SPI处理期间使能数据帧传输。当 $\overline{\text{CS}}$ 处于低电平时，数据在SCLK上升沿传输。
F1	VREF_IO	AI/O	基准电压输入/输出。内部基准电压源使能时，此引脚可提供缓冲1.25 V基准电压。内部基准电压源禁用时，必须将外部基准电压源施加到此引脚。外部基准电压必须为1.25 V或2.5 V。
F2	$\overline{\text{ALARM}}$	DO	低电平有效输出。当 $\overline{\text{ALARM}}$ 变为低电平时，提醒用户注意状态寄存器的变化。要使此引脚变为无效，用户必须读取状态寄存器。
F3, F4	DGND	S	数字电源地。
F5	DVDD	S	数字电源。DVDD必须在2.9 V到5.5 V之间。此引脚为器件的数字内核和内部振荡器模块供电。此引脚的电位必须与AVDD相同。
F6	$\overline{\text{LDAC}}$	DI	逻辑输入。发送脉冲使该引脚变为低电平后，当输入寄存器有新数据时，可以更新任意或全部DAC寄存器，使得任意或全部DAC输出可以同步更新。也可以将该引脚接低电平。
F7	SDI	DI	串行数据输入。待写入器件的数据通过此输入提供，并在SCLK的上升沿逐个输入寄存器。
G1	CREF	AI/O	基准电压源的滤波电容。建议在CREF引脚与AGND之间连接一个0.1 μF电容，以实现AD5770R的额定性能。
G2	$\overline{\text{RESET}}$	DI	低电平有效复位输入。正常工作时，将该引脚接高电平。将此引脚置为低电平会将AD5770R复位为默认配置。
G3	MUX_OUT	AI/O	模拟输出。外部模数转换器(ADC)读取此引脚上的电压以进行诊断。将外部激励电流用于温度检测二极管，并将电流驱动到该引脚上。
G4	CREG	AI/O	内部稳压器的滤波电容。建议在CREG引脚与AGND之间连接一个1 μF电容，以实现AD5770R的额定性能。
G5	SDO	DO	串行数据输出。回读操作通过此输出引脚提供数据，作为串行数据流。数据在SCLK下降沿逐个输出，而且在SCLK上升沿有效。
G6	IOVDD	S	逻辑电源。IOVDD必须在1.65 V到5.5 V之间。此引脚为器件的串行接口电路模块供电。
G7	SCLK	DI	串行时钟输入。数据在串行时钟输入的上升沿读入输入移位寄存器。写入AD5770R时，数据能够以最高20 MHz的速率传输。从AD5770R执行读操作时，该引脚的最大速度为10 MHz。

¹ AO为模拟输出，S为电源，AI为模拟输入，DNC为不连接，AI/O为模拟输入和输出，DI为数字输入，DO为数字输出。

典型性能参数

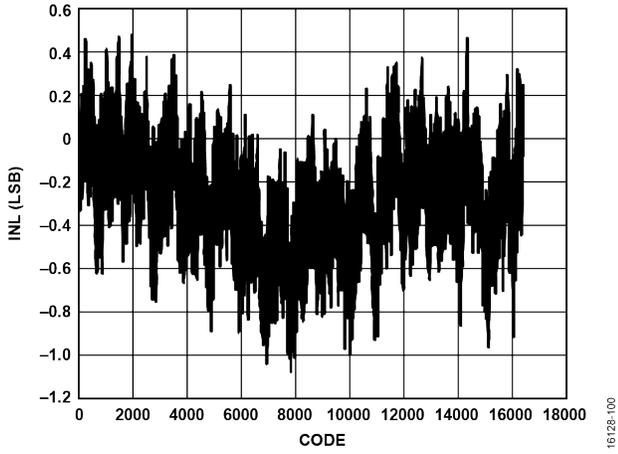


图5. INL误差与DAC码的关系 (通道0, 0 mA至300 mA范围)

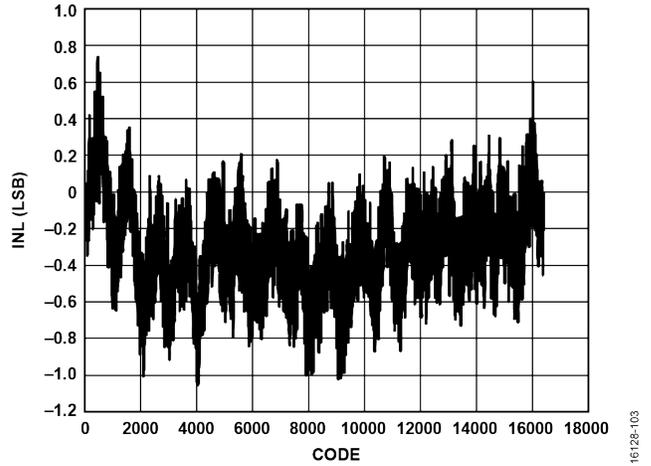


图8. INL误差与DAC码的关系 (通道3, 0 mA至100 mA范围)

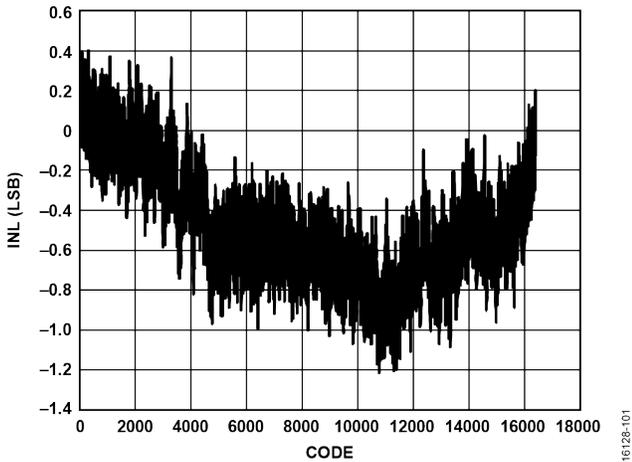


图6. INL误差与DAC码的关系 (通道1, 0 mA至250 mA范围)

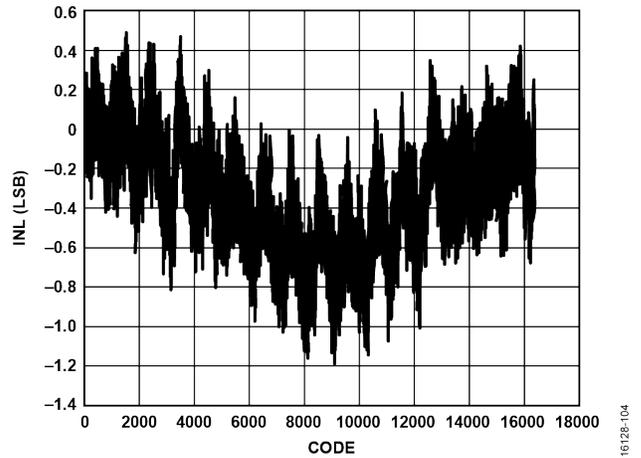


图9. INL误差与DAC码的关系 (通道4, 0 mA至100 mA范围)

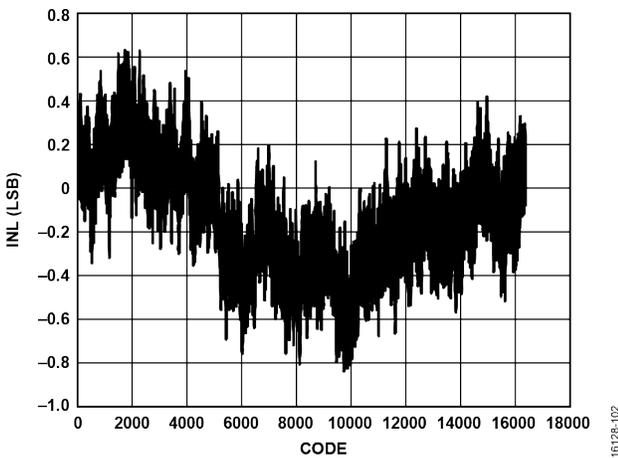


图7. INL误差与DAC码的关系 (通道2, 0 mA至150 mA范围)

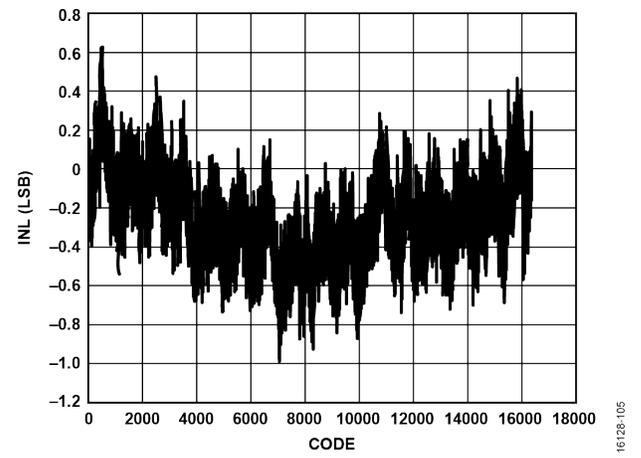


图10. INL误差与DAC码的关系 (通道5, 0 mA至100 mA范围)

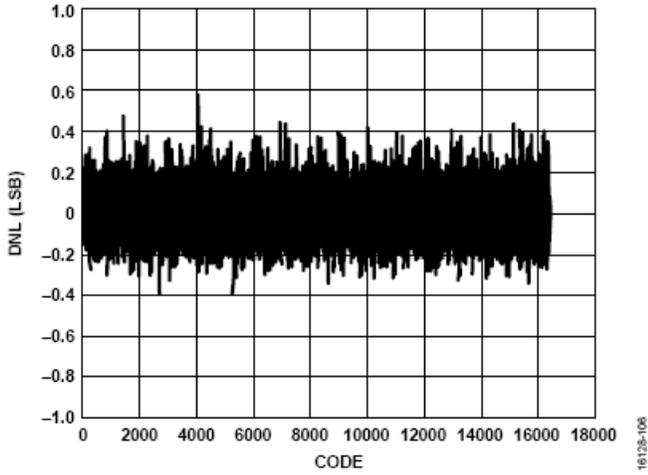


图11. DNL误差与DAC码的关系 (通道0, 0 mA至300 mA范围)

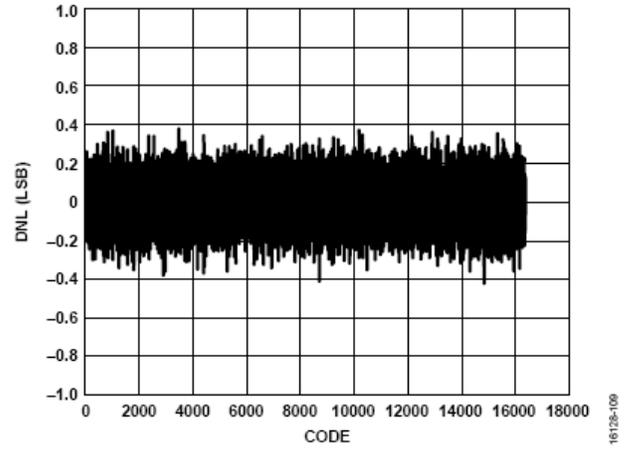


图14. DNL误差与DAC码的关系 (通道3, 0 mA至100 mA范围)

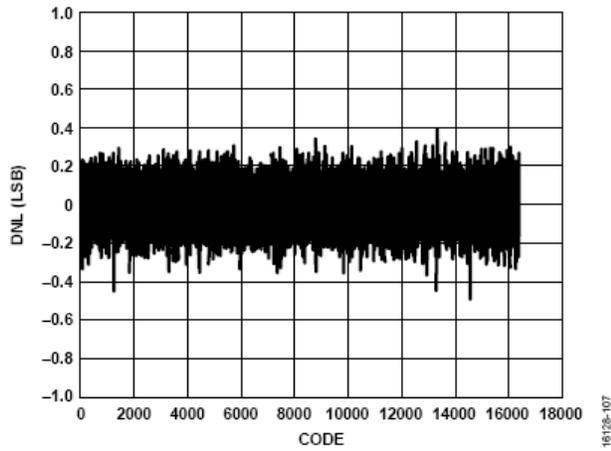


图12. DNL误差与DAC码的关系 (通道1, 0 mA至250 mA范围)

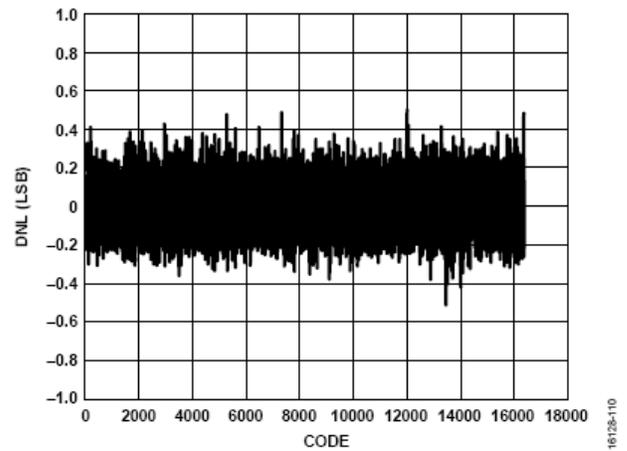


图15. DNL误差与DAC码的关系 (通道4, 0 mA至100 mA范围)

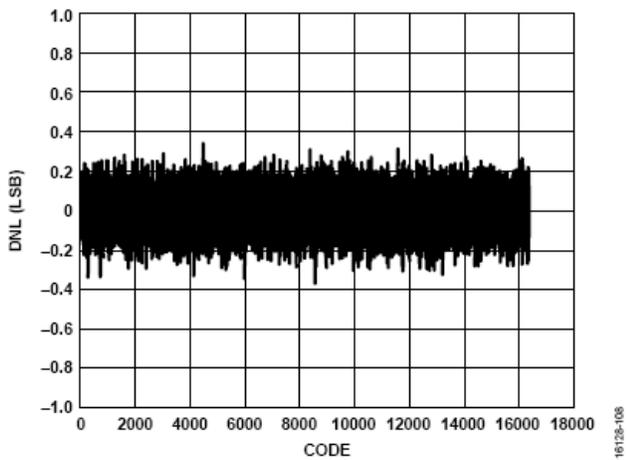


图13. DNL误差与DAC码的关系 (通道2, 0 mA至150 mA范围)

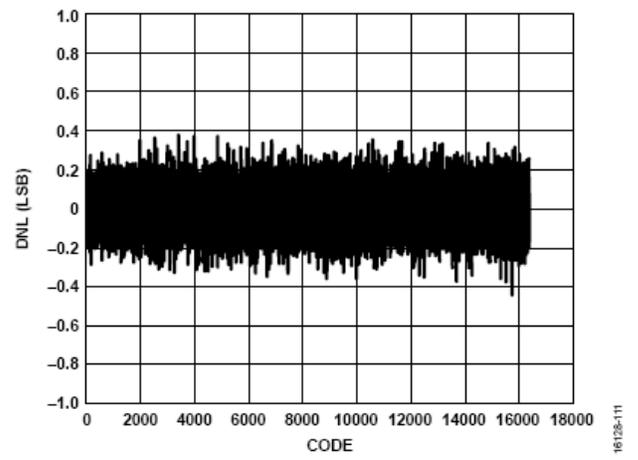


图16. DNL误差与DAC码的关系 (通道5, 0 mA至100 mA范围)

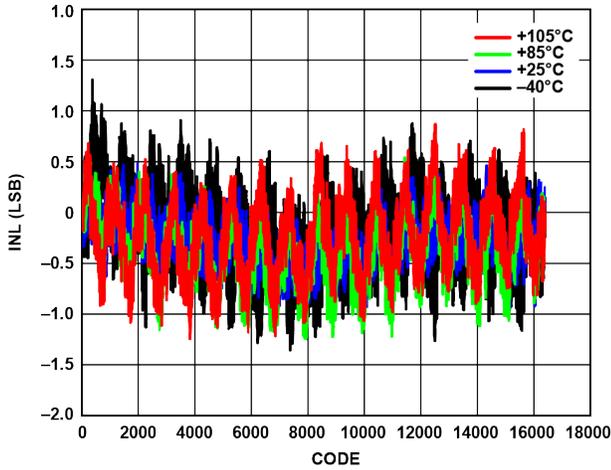


图17. 不同温度下INL误差与DAC码的关系
(通道0, 0 mA至300 mA范围)

16128-112

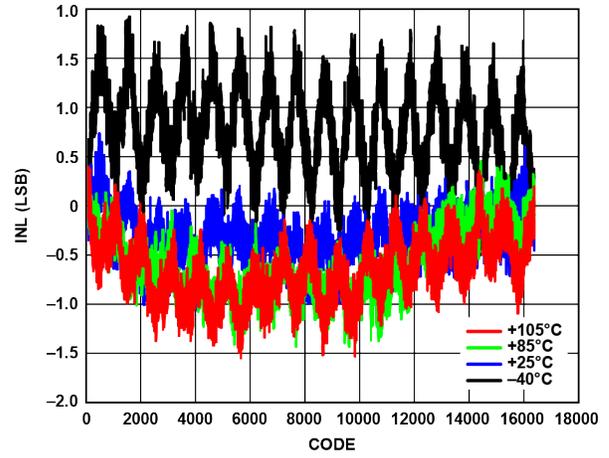


图20. 不同温度下INL误差与DAC码的关系
(通道3, 0 mA至100 mA范围)

16128-115

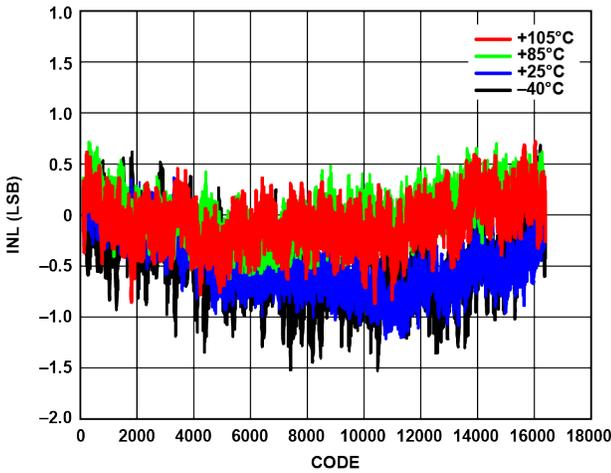


图18. 不同温度下INL误差与DAC码的关系
(通道1, 0 mA至250 mA范围)

16128-113

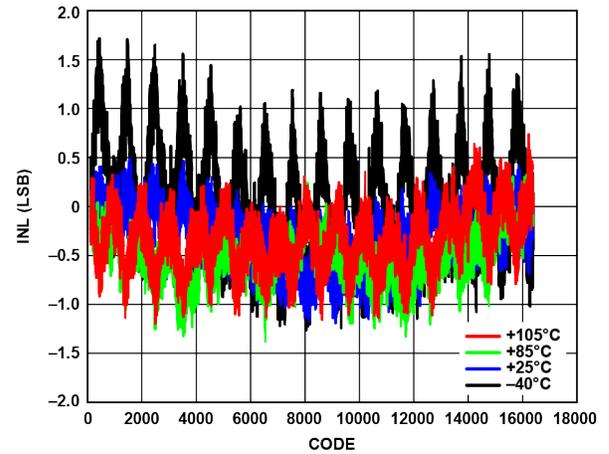


图21. 不同温度下INL误差与DAC码的关系
(通道4, 0 mA至100 mA范围)

16128-116

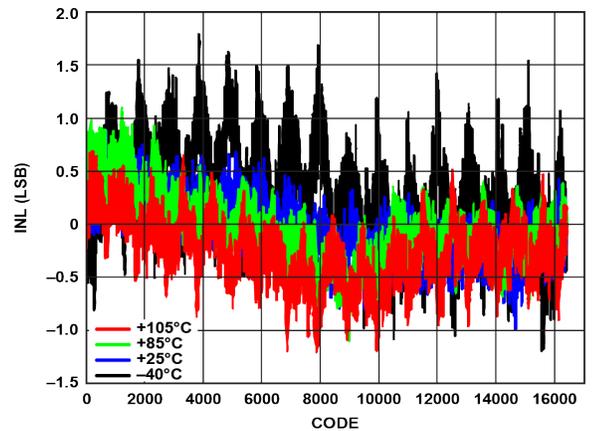


图19. 不同温度下INL误差与DAC码的关系
(通道2, 0 mA至150 mA范围)

16128-114

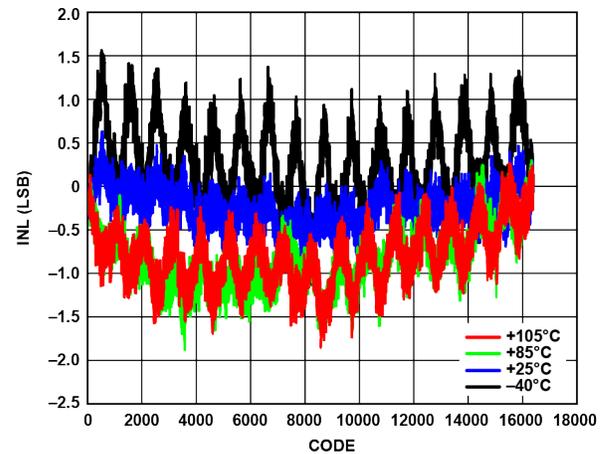


图22. 不同温度下INL误差与DAC码的关系
(通道5, 0 mA至100 mA范围)

16128-117

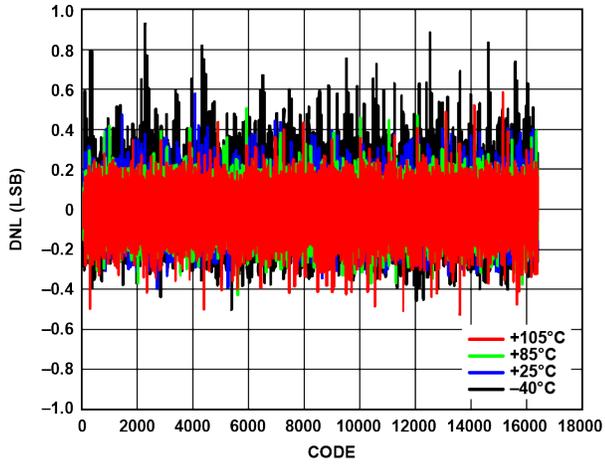


图23. 不同温度下DNL误差与DAC码的关系
(通道0, 0 mA至300 mA范围)

16128-118

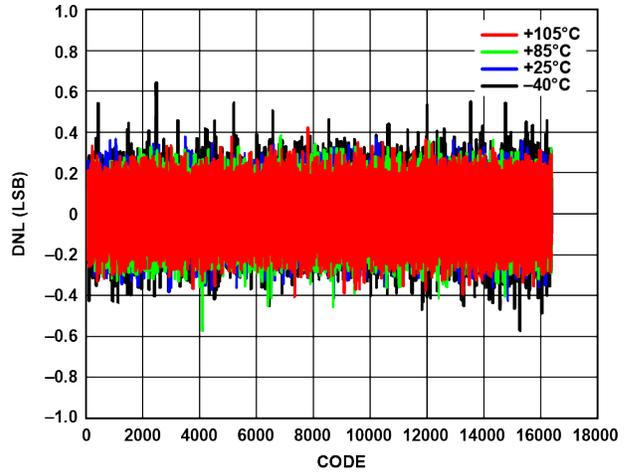


图26. 不同温度下DNL误差与DAC码的关系
(通道3, 0 mA至100 mA范围)

16128-121

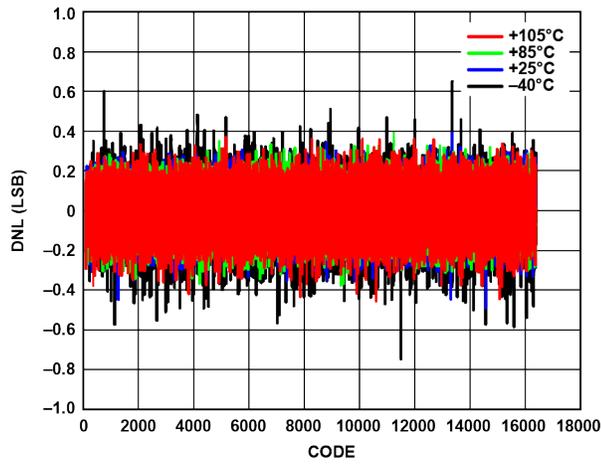


图24. 不同温度下DNL误差与DAC码的关系
(通道1, 0 mA至250 mA范围)

16128-119

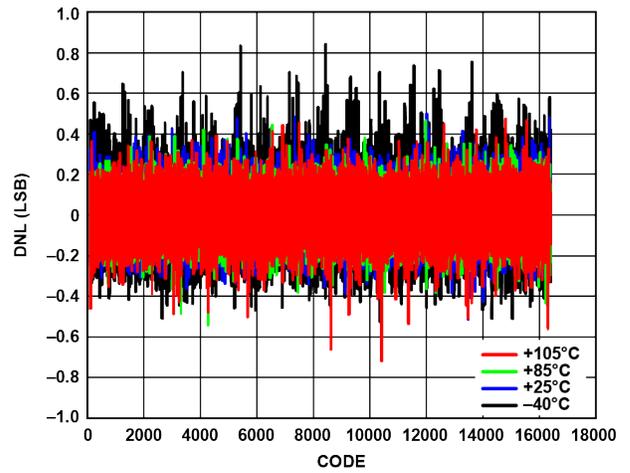


图27. 不同温度下DNL误差与DAC码的关系
(通道4, 0 mA至100 mA范围)

16128-122

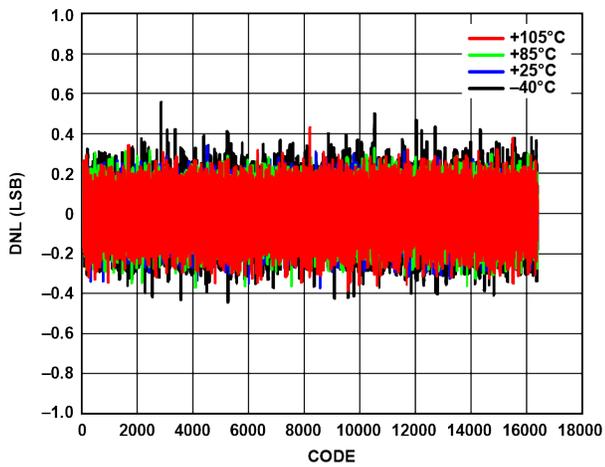


图25. 不同温度下DNL误差与DAC码的关系
(通道2, 0 mA至150 mA范围)

16128-120

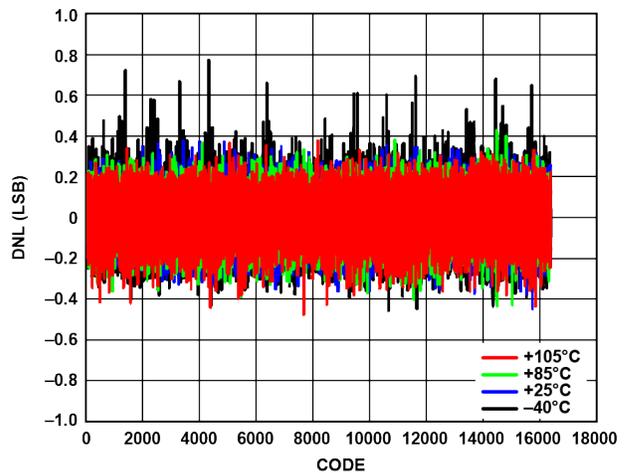
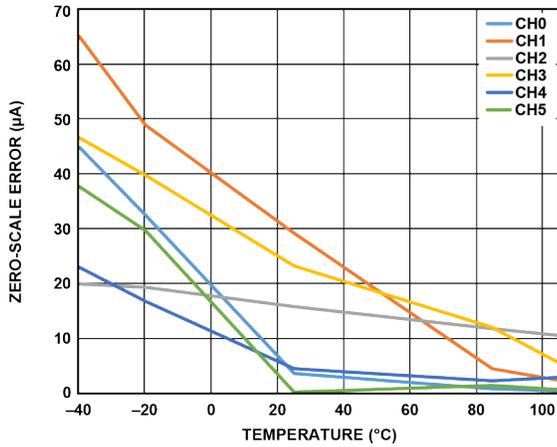


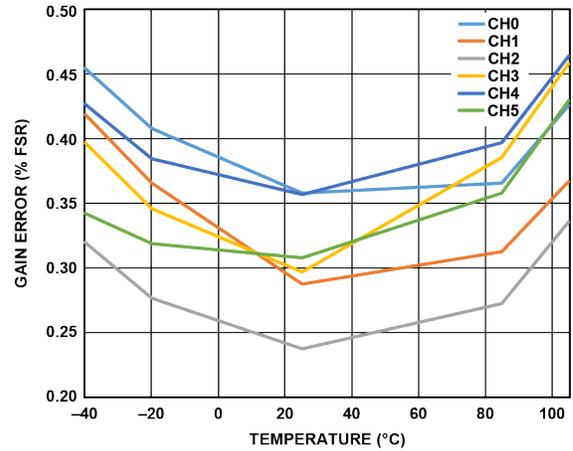
图28. 不同温度下DNL误差与DAC码的关系
(通道5, 0 mA至100 mA范围)

16128-123



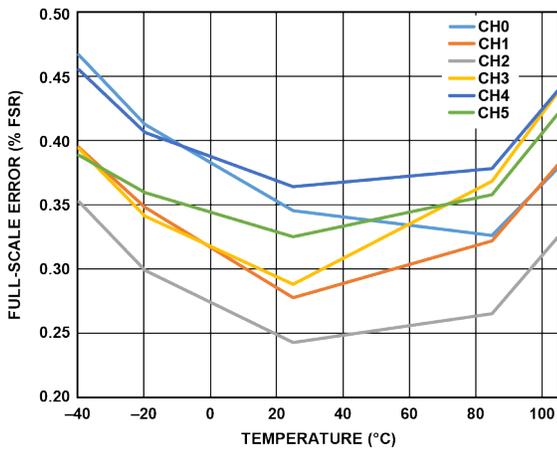
16128-124

图29. 零电平误差与温度的关系



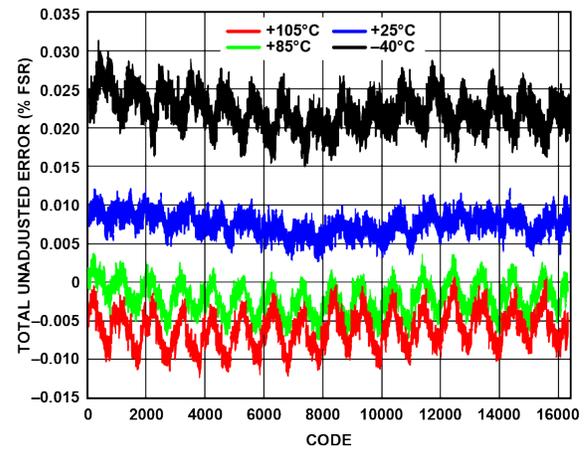
16128-127

图32. 增益误差与温度的关系



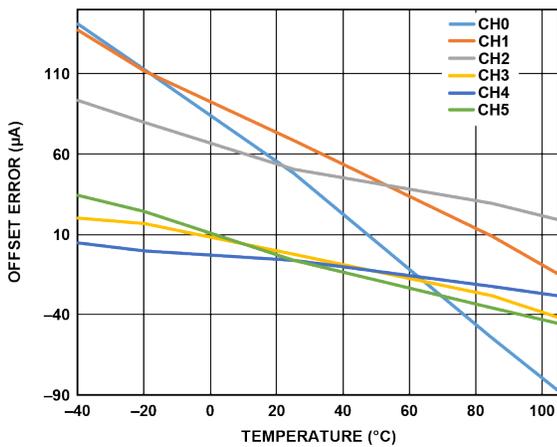
16128-125

图30. 满量程误差与温度的关系



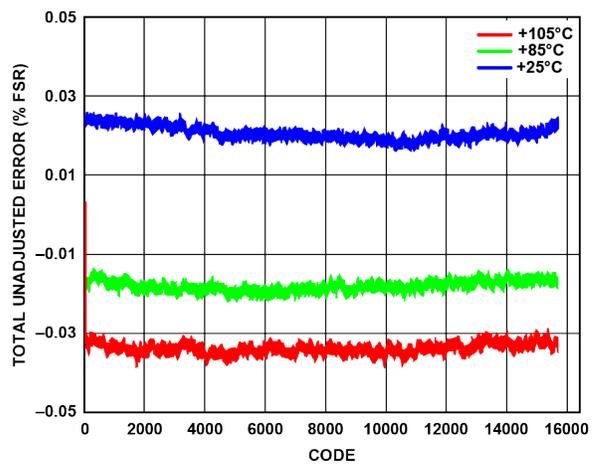
16128-148

图33. 不同温度下总非调整误差与DAC码的关系 (通道0, 0 mA至300 mA范围)



16128-126

图31. 失调误差与温度的关系



16128-149

图34. 不同温度下总非调整误差与DAC码的关系 (通道1, 0 mA至250 mA范围)

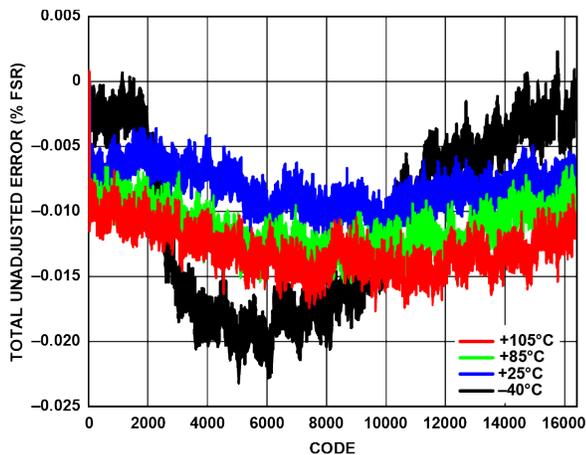


图35. 不同温度下总非调整误差与DAC码的关系
(通道2, 0 mA至150 mA范围)

16128-150

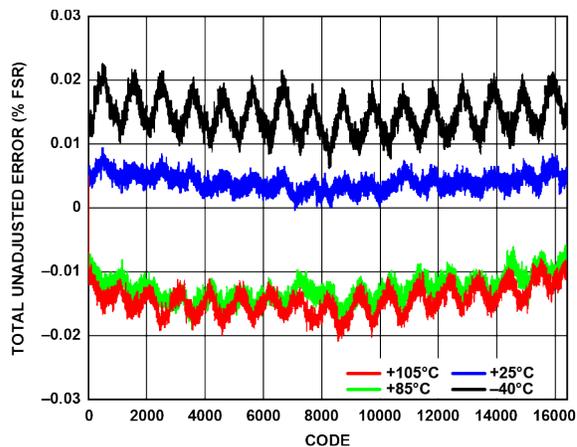


图38. 不同温度下总非调整误差与DAC码的关系
(通道5, 0 mA至100 mA范围)

16128-153

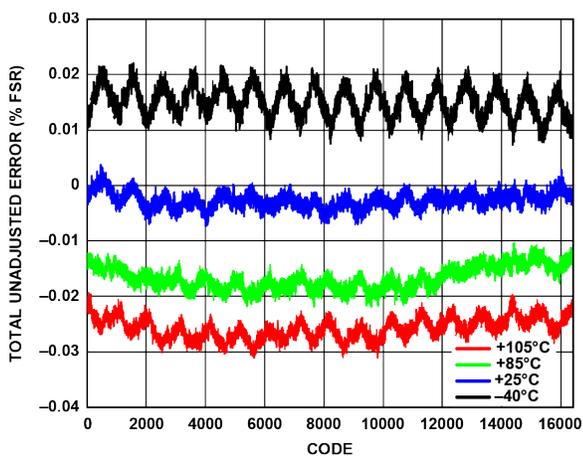


图36. 不同温度下总非调整误差与DAC码的关系
(通道3, 0 mA至100 mA范围)

16128-151

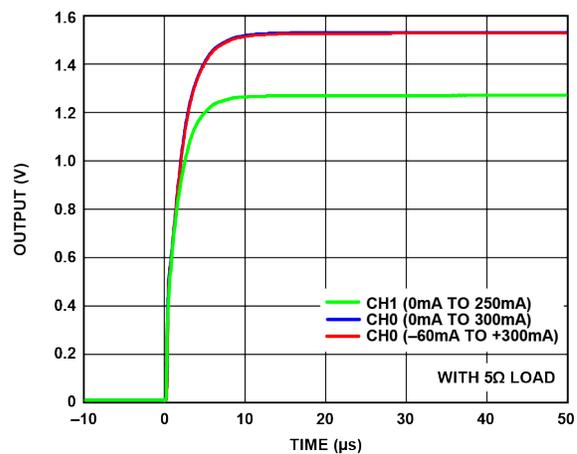


图39. 满量程建立时间 (上升阶跃)

16128-178

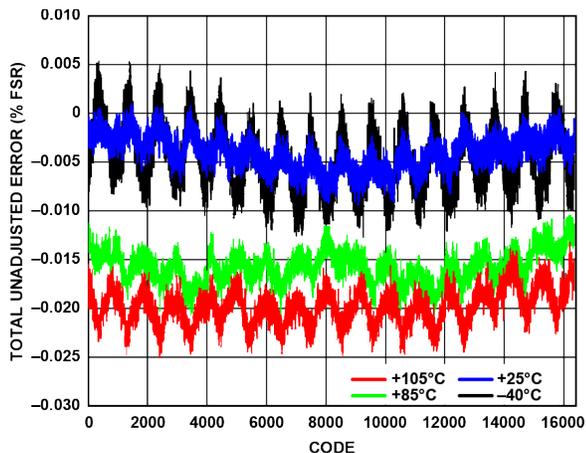


图37. 不同温度下总非调整误差与DAC码的关系
(通道4, 0 mA至100 mA范围)

16128-152

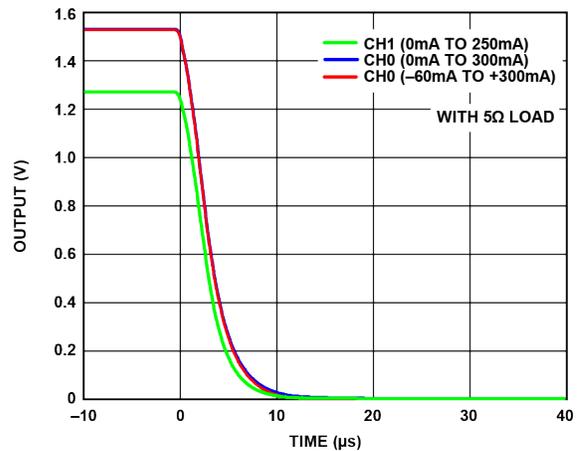


图40. 满量程建立时间 (下降阶跃)

16128-179

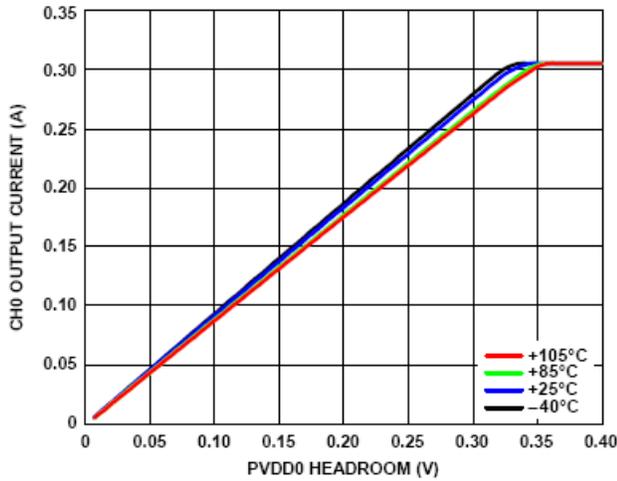


图41. 不同温度下CH0输出电流与PVDD0上裕量的关系

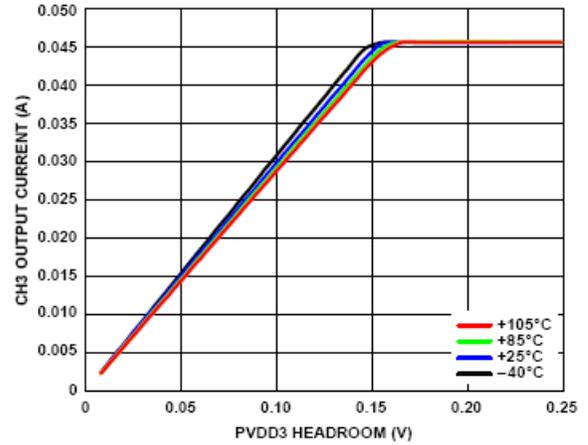


图44. 不同温度下CH3输出电流与PVDD3上裕量的关系

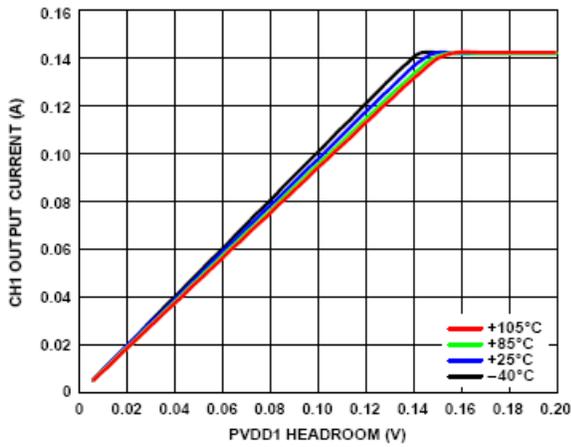


图42. 不同温度下CH1输出电流与PVDD1上裕量的关系

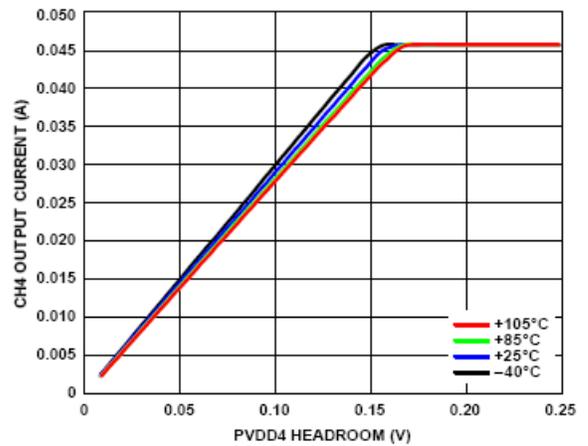


图45. 不同温度下CH4输出电流与PVDD4上裕量的关系

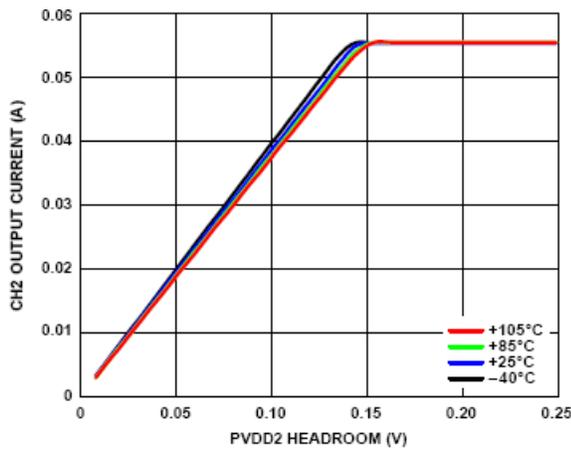


图43. 不同温度下CH2输出电流与PVDD2上裕量的关系

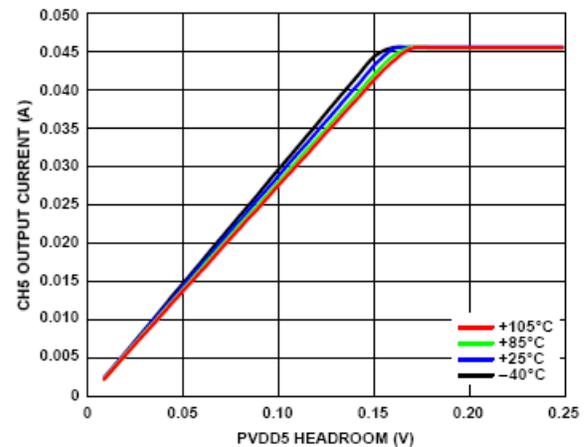


图46. 不同温度下CH5输出电流与PVDD5上裕量的关系

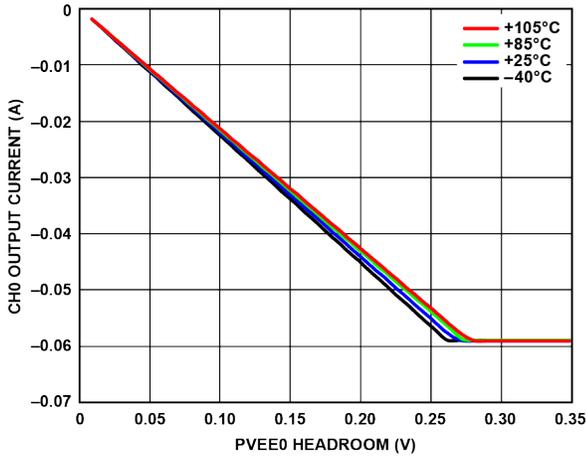


图47. 不同温度下CH0输出电流与PVEE0下裕量的关系

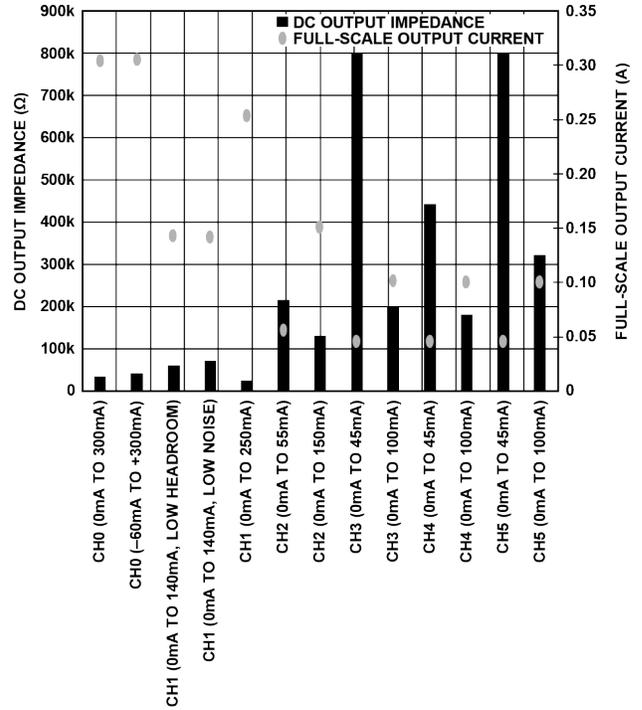


图49. 直流输出阻抗与满量程输出电流的关系 (所有范围)

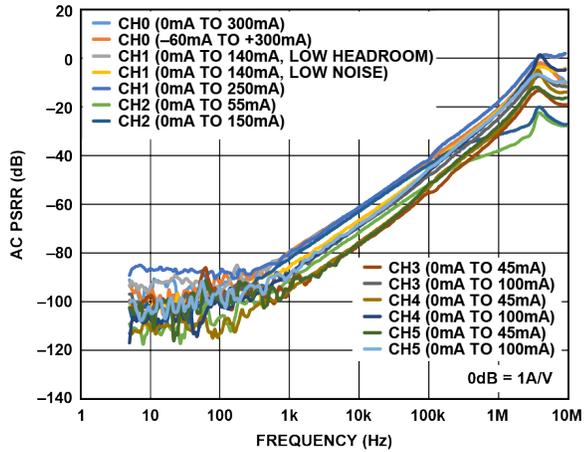


图48. 交流PSRR与频率的关系 (所有范围)

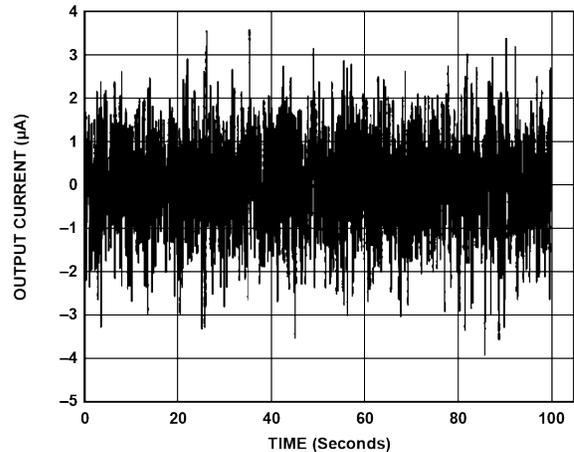


图50. 峰峰值噪声, 0.1 Hz至10 Hz带宽 (CH0 0 mA至300 mA范围)

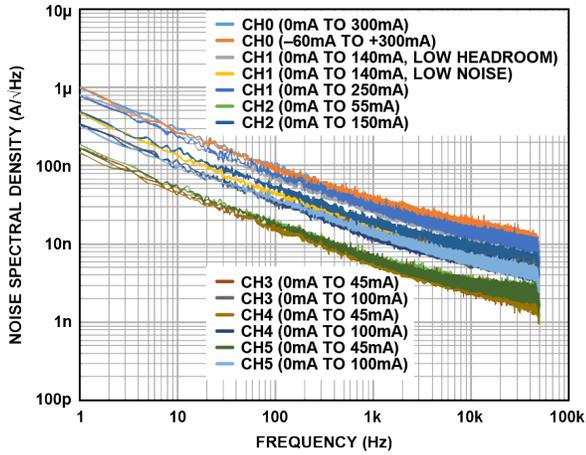


图51. 输出NSD与频率的关系 (所有范围)

16128-192

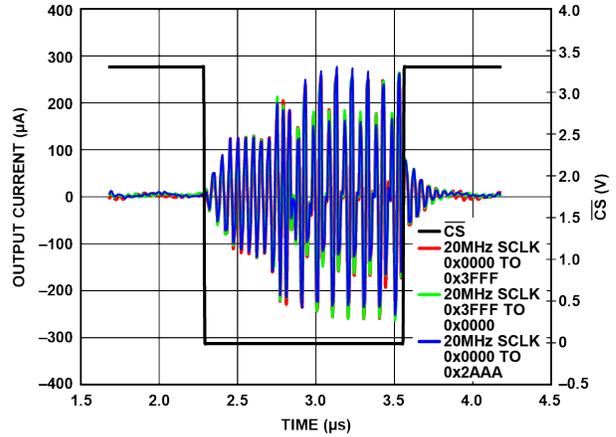


图54. 数字串扰

16128-195

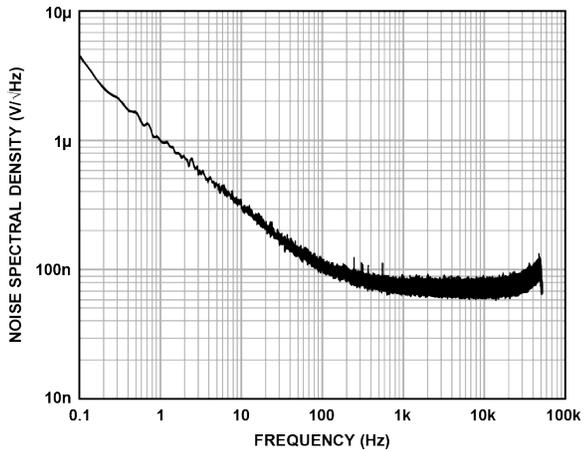


图52. VREF_IO输出NSD与频率的关系

16128-193

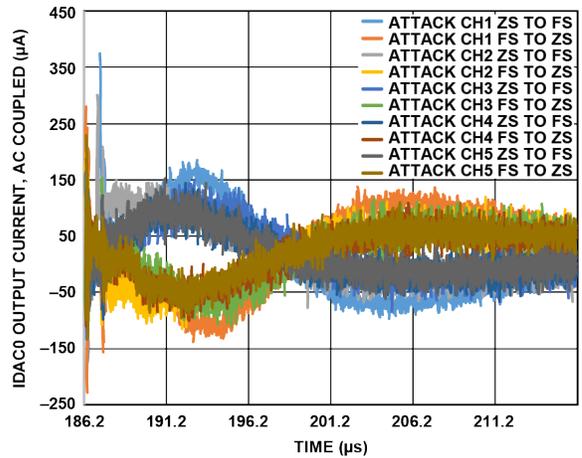


图55. DAC间串扰 (受扰通道0)

16128-196

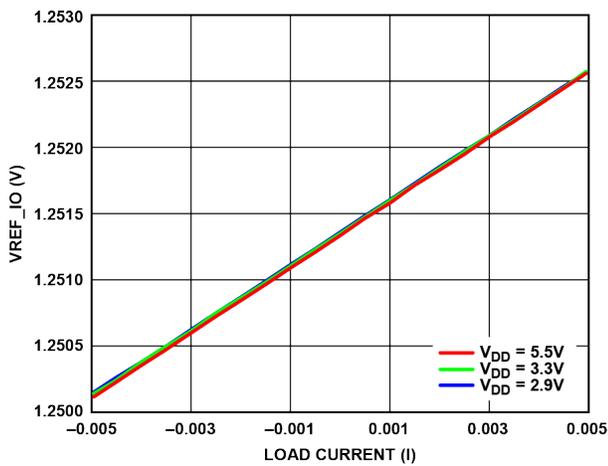


图53. VREF_IO电压与负载电流的关系

16128-194

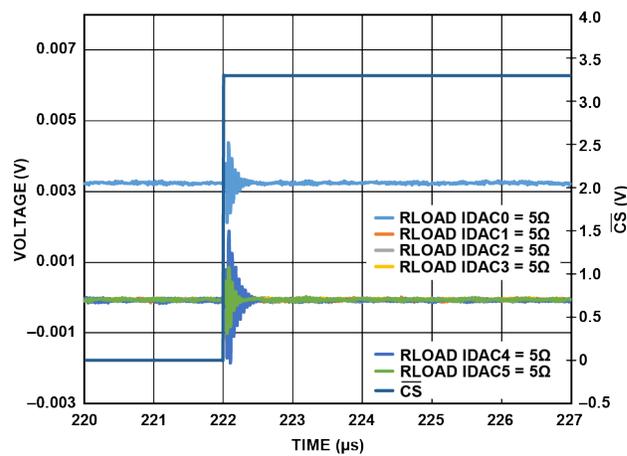


图56. 模拟串扰

16128-197

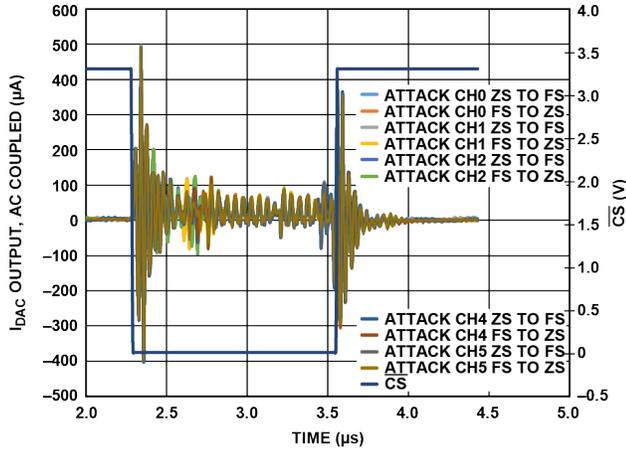


图57. 数字串扰

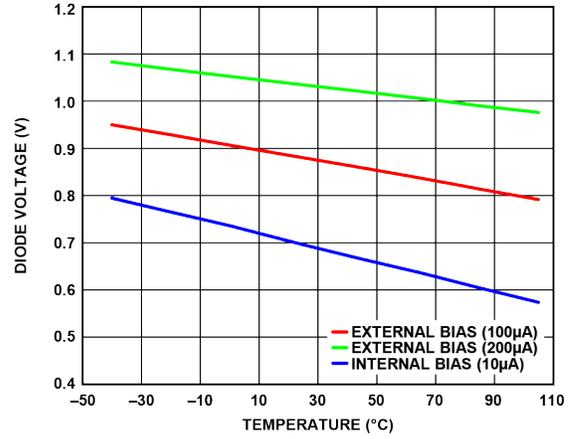


图60. 二极管电压与温度的关系

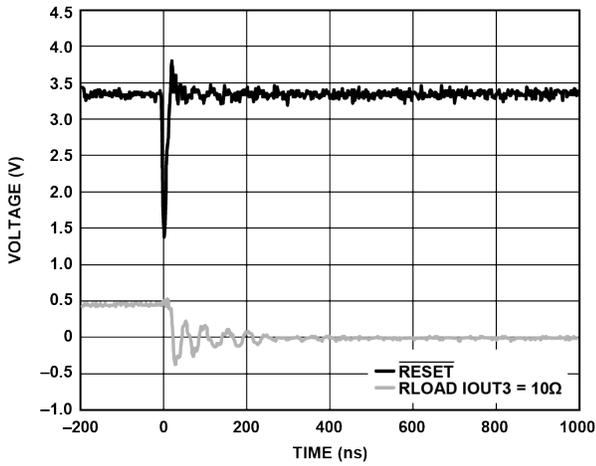


图58. 复位毛刺

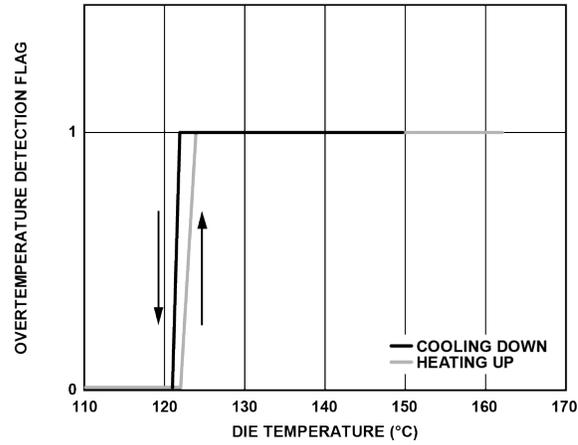


图61. 过热警告

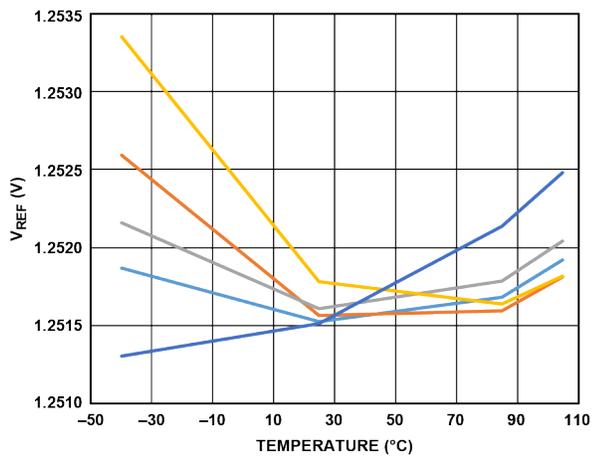


图59. 五个AD5770R器件的V_{REF}与温度的关系

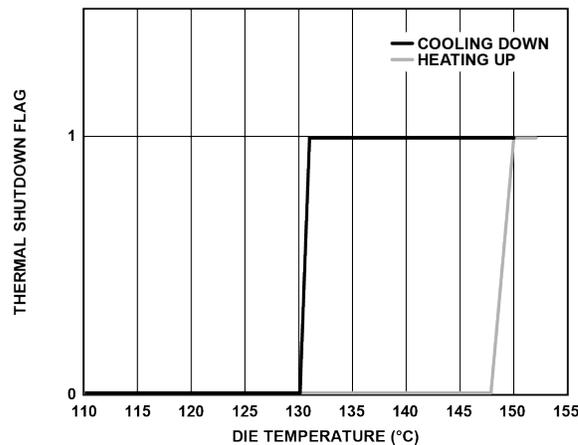


图62. 过热关断

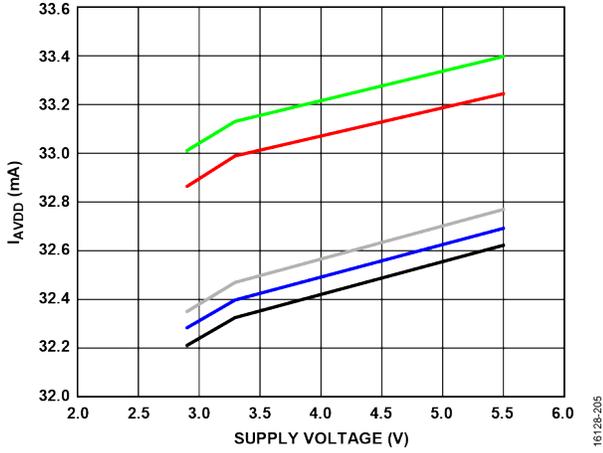


图63. 五个AD5770R器件的AVDD电源电流(IAVDD)与电源电压的关系

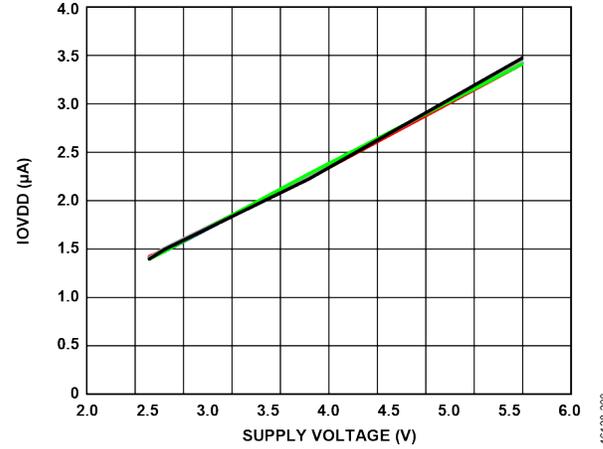


图66. 五个AD5770R器件的IOVDD电源电流与IOVDD电源电压的关系

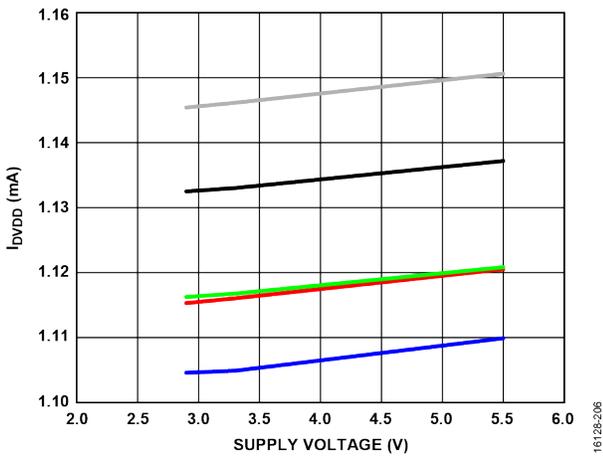


图64. 五个AD5770R器件的DVDD电源电流(IDVDD)与电源电压的关系

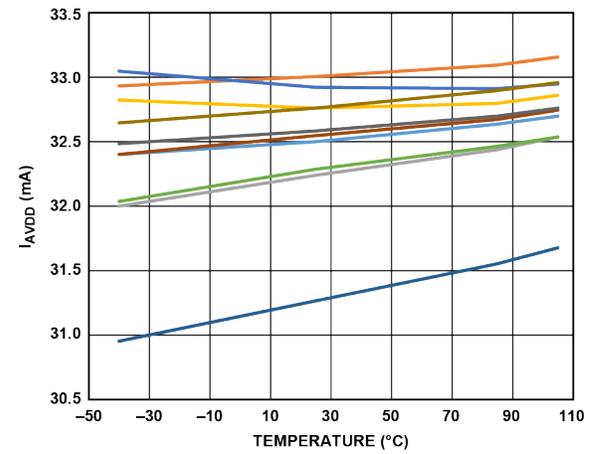


图67. 十个AD5770R器件的IAVDD与温度的关系

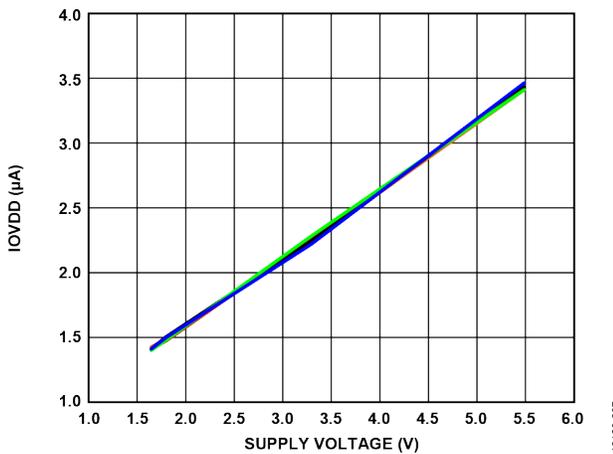


图65. 五个AD5770R器件的IOVDD电源电流与IOVDD电源电压的关系

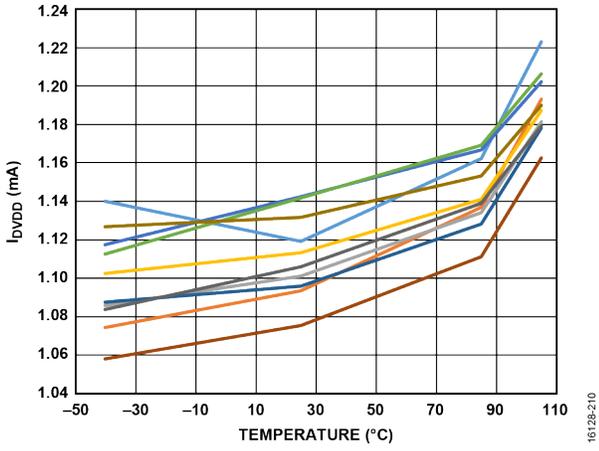


图68. 十个AD5770R器件的IDVDD与温度的关系

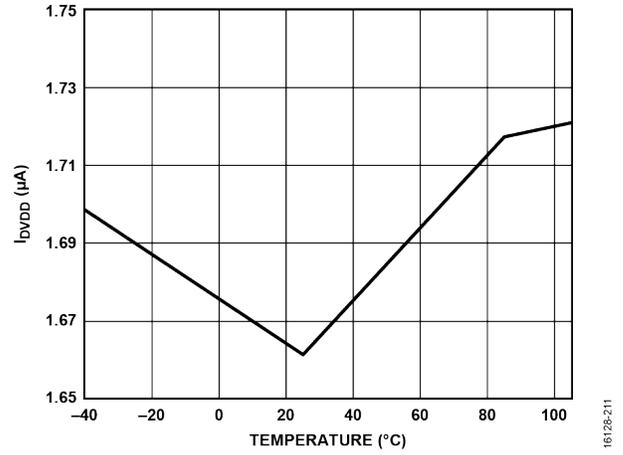


图69. IDVDD与温度的关系

术语

TUE

总非调整误差衡量包括所有误差在内的总输出误差，即INL误差、失调误差、增量误差以及在电源电压、温度和时间范围内的输出漂移，TUE用%FSR表示。

相对精度或积分非线性(INL)

相对精度或积分非线性(INL)是指DAC输出与通过DAC端点的传递函数直线之间的最大偏差，单位为LSB。图5至图10显示了典型INL误差与DAC码的关系曲线图。

差分非线性(DNL)

差分非线性是指任意两个相邻编码之间所测得变化值与理想的1LSB变化值之间的差异。最大 ± 1 LSB的额定微分非线性可确保单调性。本DAC通过设计保证单调性。图11至图16显示了典型DNL误差与DAC码的关系曲线图。

零电平误差

零电平误差衡量将零电平码(0x0000)载入DAC寄存器时的输出误差。零点误差用 μA 表示。

零电平误差温度系数

零点误差漂移衡量零代码误差随温度的变化，用 $\text{nA}/^\circ\text{C}$ 表示。

增益误差

增益误差衡量DAC的满量程误差，是指DAC传递特性的斜率与理想值之间的偏差，用%FSR表示。

增益误差温度系数

增益温度系数用来衡量增益误差随温度的变化，用 $\text{ppm FSR}/^\circ\text{C}$ 表示。

失调误差

失调误差是指传递函数线性区内 I_{OUTX} （实际）和 I_{OUTX} （理想）之间的差值，用 μA 表示。失调误差可以为正，也可为负。

失调误差漂移

失调误差漂移衡量失调误差随温度的变化，用 $\mu\text{A}/^\circ\text{C}$ 表示。

直流电源电压抑制比(PSRR)

PSRR表示电源电压变化对DAC输出的影响大小，PSRR指DAC满量程输出条件下 I_{OUTX} 变化量与AVDD变化量之比，用 $\mu\text{A}/\text{V}$ 表示。

输出建立时间

输出建立时间是指对于一个零电平到满量程输入变化，DAC输出建立为指定电平所需的时间。该时间从LDAC下降沿开始测量。

数模转换毛刺脉冲

数模转换毛刺脉冲是DAC寄存器中的输入编码变化时注入到模拟输出的脉冲。数模转换毛刺脉冲通常规定为毛刺的面积，用 $\text{nA}\cdot\text{sec}$ 表示，在数字输入码于主进位跃迁中改变1LSB（对于AD5770R为0x1FFF至0x2000）时进行测量。

数字馈通

数字馈通衡量从DAC的数字输入注入到DAC的模拟输出的脉冲，但在DAC输出未更新时进行测量。单位为 $\text{nA}\cdot\text{sec}$ ，测量数据总线上发生满量程编码变化时的情况，即全0至全1，反之亦然。

直流串扰

直流串扰是一个DAC输出电平因响应另一个DAC输出变化而发生的直流变化。测量时，一个DAC发生满量程输出变化，同时对另一个以中间电平输出的DAC进行测量。用 $\text{nA}\cdot\text{sec}$ 表示。

数字串扰

数字串扰是指一个输出为中间电平的DAC，其输出因响应另一个DAC的输入寄存器的满量程编码变化（全0至全1或相反）而引起的毛刺脉冲，该值在独立模式下进行测量，用 $\text{nA}\cdot\text{sec}$ 表示。

DAC间串扰

DAC间串扰是指一个DAC的输出因响应另一个DAC的数字编码变化和后续的模拟输出变化，而引起的毛刺脉冲，其测量方法是使用写入和更新命令让一个通道发生满量程编码变化（全0到全1，或相反），同时监控处于中间电平的另一个通道的输出。毛刺的能量用 $\text{nA}\cdot\text{sec}$ 表示。

输出噪声谱密度

输出噪声谱密度衡量内部产生的随机噪声。随机噪声表示为频谱密度($\text{nA}/\sqrt{\text{Hz}}$)。测量方法是将DAC加载到中间电平，然后测量输出端噪声，单位为 $\text{nA}/\sqrt{\text{Hz}}$ 。

多路复用器开关毛刺

当改变监控多路复用器以监控不同通道时，多路复用器开关毛刺衡量注入DAC模拟输出的脉冲。

交流电源抑制比(AC PSRR)

交流电源抑制比衡量输出电流对DAC电源交流变化的抑制能力。AC PSRR在电源电压的给定幅度和频率变化下测量，用分贝(dB)表示。

工作原理

数模转换器

AD5770R是一款6通道、14位、串行输入、电流输出DAC，能够提供多个低噪声输出电流范围，并具有高能效比。各DAC(共六个)采用分段电流导引架构，目的是在更改数字码时实现低毛刺性能。

精密基准电流产生

AD5770R需要500 μ A精密基准电流以用于所有四个DAC内核，该电流由1.25 V基准电压源和2.5 k Ω 精密 R_{SET} 电阻产生。AD5770R集成了内部1.25 V基准电压源和2.5 k Ω 内部精密 R_{SET} 电阻以实现此功能。AD5770R还可以使用外部基准电压源和外部精密 R_{SET} 电阻来产生基准电流。应确保基准电压源和精密 R_{SET} 电阻具有低噪声、高精度和低温度漂移，以便最大限度地降低整体IDACx增益误差和增益误差漂移。表1列出了AD5770R的性能规格，包括使用内部基准电压源和内部 R_{SET} 电阻，以及使用外部1.25 V基准电压源和外部精密 R_{SET} 电阻两种情况。

基准电压源

AD5770R可以使用外部基准电压源来产生精密基准电流。外部基准电压可以是1.25 V或2.5 V，通过写入基准电压源寄存器中的REFERENCE_VOLTAGE_SEL位进行配置。当用户选择2.5 V外部基准电压源选项时，内部分压器会将其衰减以提供所需的1.25 V电压。

器件上电时选择外部2.5 V基准电压源选项。

AD5770R集成一个低噪声片内15 ppm/ $^{\circ}$ C、1.25 V基准电压源，其可用作电压基准。片内基准电压源默认关断，当基准电压源寄存器中的REFERENCE_VOLTAGE_SEL位选择内部基准电压源时使能。

缓冲的1.25 V内部基准电压可通过VREF_IO引脚提供，用作系统基准电压。

无论使用何种基准电压源方案，建议在CREF引脚和AGND之间放置一个100 nF电容以实现额定性能。基准电压源配置的示意图如图70所示。

当选择内部1.25 V基准电压源并通过VREF_IO引脚提供时，开关SWA1和开关SWA2闭合，开关SWA3连接到开关SWA2。

当选择内部1.25 V基准电压源但不通过VREF_IO引脚提供时，开关SWA1断开，开关SWA2闭合，开关SWA3连接到开关SWA2。

当选择外部1.25 V基准电压源选项时，开关SWA1闭合，开关SWA2断开，开关SWA3连接到开关SWA2。

当选择外部2.5 V选项时，开关SWA1和开关SWA2断开，开关SWA3连接到图70所示的电阻分压器。

精密 R_{SET} 电阻

AD5770R集成片内2.5 k Ω (10 ppm/ $^{\circ}$ C、0.1%) 精密 R_{SET} 电阻，其可用于产生基准电流。如果需要，可以使用外部精密 R_{SET} 电阻来产生基准电流。用户通过写入基准电压源寄存器中的REFERENCE_RESISTOR_SEL位来选择内部或外部基准电阻。AD5770R上电时选择内部精密 R_{SET} 电阻。

使用外部电阻时，AD5770R集成了故障保护电路。如果选择外部电阻选项，并且外部电阻低于要求的最小值，AD5770R会自动从外部电阻切换为内部电阻。通过改变开关SWB1来配置基准电阻的示意图如图70所示。

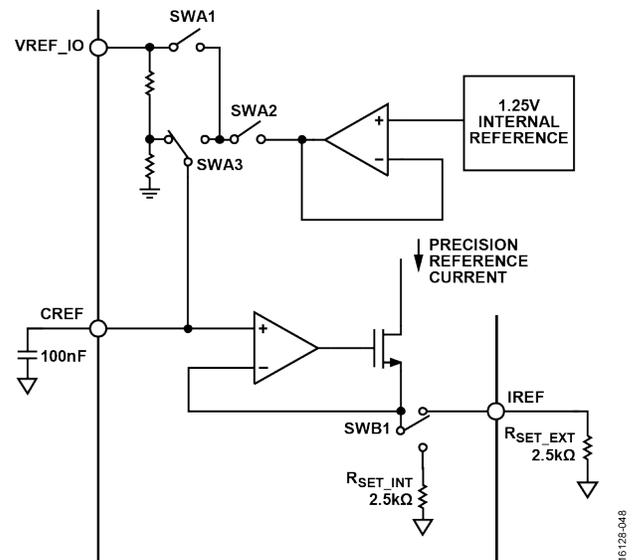


图70. AD5770R基准电压源选项

诊断监控

AD5770R诊断功能允许用户监控器件的输出顺从电压、输出电流和内部芯片温度。输出顺从电压（代表输出电流和内部芯片温度的电压）在片内复用，通过MUX_OUT引脚提供，可利用外部ADC进行测量。

上电时诊断监控禁用，写入MONITOR_SETUP寄存器中的MON_FUNCTION位可启用诊断监控。

AD5770R在多路复用器输出上集成了电压缓冲器，用以简化系统设计。上电时，多路复用器缓冲器禁用且被旁路。多路复用器缓冲器通过设置MONITOR_SETUP寄存器中的MUX_BUFFER位来使能。

顺从电压监控

当MONITOR_SETUP寄存器中的MON_FUNCTION位设置为选择输出电压监控时，选定DAC通道的输出顺从电压将被复用到MUX_OUT引脚上。使用MONITOR_SETUP寄存器中的MON_CH位选择要监控的IDACx通道。

输出电流监控

当MONITOR_SETUP寄存器中的MON_FUNCTION位选择输出电流监控时，代表选定DAC通道的输出电流的电压将被复用到MUX_OUT引脚上。输出电流只能在拉电流模式下监控。使用MONITOR_SETUP寄存器中的MON_CH位选择要监控的IDACx通道。

输出电流计算如下：

$$I_{SOURCE} = \frac{I_{FULLSCALE} \times (V_{MUX} - V_{OS})}{400 \text{ mV}} \quad (1)$$

其中：

I_{SOURCE} 为输出拉电流。

$I_{FULLSCALE}$ 为满量程输出电流。

V_{MUX} 为MUX_OUT引脚上的实测电压。

V_{OS} 为监控器失调电压，标称值为28 mV。

未校准情况下，电流监控功能的精度为满量程输出范围的10%以内。为了提高电流监控功能的精度，应通过测量零电平时MUX_OUT引脚的电压来校准 V_{OS} 。为校准400 mV项，应测量满量程时MUX_OUT引脚的电压。

对于通道1上的0 mA至140 mA低裕量模式， $I_{FULLSCALE}$ 使用250 mA的值。

内部芯片温度监控

在MONITOR_SETUP寄存器中选择温度监控时，代表内部芯片温度的电压将被复用到MUX_OUT引脚上。为了监控内部芯片温度，须通过芯片上的一个精密电流驱动二极管，并将二极管两端的电压复用到MUX_OUT引脚上。将MONITOR_SETUP寄存器中的IB_EXT_EN位设置为高电平时，温度监控功能选择使用外部偏置电流。必须将外部偏置电流驱动到MUX_OUT引脚中。使用外部偏置电流进行温度监控时，必须旁路多路复用器缓冲器。

将IB_EXT_EN位设置为低电平以使用内部偏置电流时，内部芯片温度计算如下：

$$T = \frac{700 \text{ mV} - V_D}{1.8 \text{ mV}} + 25 \quad (2)$$

其中：

T 为芯片温度(°C)。

V_D 为二极管电压。

将IB_EXT_EN位设置为高电平且使用100 μ A的外部偏置电流时，内部芯片温度计算如下：

$$T = \frac{880 \text{ mV} - V_D}{1.3 \text{ mV}} + 25 \quad (3)$$

将IB_EXT_EN位设置为高电平且使用200 μ A的外部偏置电流时，芯片温度计算如下：

$$T = \frac{1.04 \text{ V} - V_D}{0.9 \text{ mV}} + 25 \quad (4)$$

串行接口

AD5770R 4线 (\overline{CS} 、SCLK、SDI和SDO) 接口与SPI、QSPI、MICROWIRE接口标准以及大多数数字信号处理器(DSP)兼容。

对于读和写SPI处理，数据必须在SCLK的上升沿有效(SCLK时钟极性 = 0, SCLK时钟相位 = 0)。对于所有SPI处理，数据都是按MSB优先方式移位。与器件的通信分为两个不同的操作阶段。第一阶段是指令阶段，用于启动设备的某些操作。第二阶段是数据阶段，要么将数据传送到器件进行处理，要么响应指令阶段而从器件接收数据。图71显示了SPI处理各阶段。

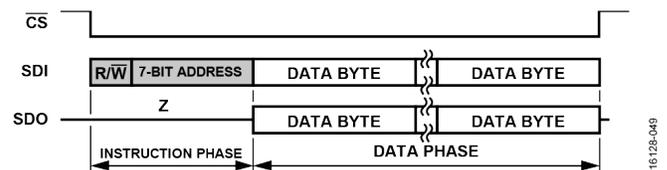


图71. SPI处理各阶段

指令阶段

指令阶段紧跟在启动SPI处理的 \overline{CS} 下降沿之后。指令阶段包括一个读/写位(R/W)，后跟一个寄存器地址字。设置 $\overline{R/W}$ 为高电平时，选择读取指令。设置 $\overline{R/W}$ 为低电平时，选择写入指令。地址字为7位长。在指令阶段发送的寄存器地址用作开始写入或读取的起始地址。有关寄存器和相关地址的完整列表，请参见表12和表13。

数据阶段

指令阶段之后就是数据阶段。当向器件发送写入指令时，数据被写入选定的寄存器位置。当向器件发送读取指令时，存储在选定寄存器位置的数据通过SDO引脚移出。

SPI 帧同步

\overline{CS} 引脚用于在 SPI 处理期间使能数据帧传输。 \overline{CS} 下降沿启动 SPI 处理。在 SPI 处理期间将 \overline{CS} 置为无效会终止部分或全部数据传输。如果在指令阶段完成之前将 \overline{CS} 置为无效（返回高电平），处理将中止，AD5770R 返回就绪状态。如果在写入第一个数据字之前将 \overline{CS} 置为无效，处理将中止，AD5770R 返回就绪状态。如果在写入一个或多个数据字后将 \overline{CS} 置为无效，已完成的数据字将被写入或读取，但任何部分写入的数据字都会被中止。

流模式

在数据阶段， \overline{CS} 引脚可以保持低电平，从而移位多个数据字节，这样可以减少与数据传输相关的开销。这种工作模式称为流模式。当处于流模式时，指令阶段发送的寄存器地址在处理完每个数据字节后会递增或递减。INTERFACE_CONFIG_A 寄存器中的 ADDR_ASCENSION_MSB 位和 ADDR_ASCENSION_LSB 位选择地址递增还是递减。流传输数据的默认操作是递减地址。图 72 显示了流模式 SPI 写处理，其中仅使用单个指令字节来访问六个输入寄存器。处理完每个数据字节后，寄存器地址自动递减。图 73 显示了流模式 SPI 读处理，其中使用递减地址访问六个 DAC 寄存器。

单指令模式

设置 INTERFACE_CONFIG_B 寄存器中的单指令位时，流模式禁用，AD5770R 置于单指令模式。在单指令模式下，内部 SPI 状态机在数据阶段后复位，就好像 \overline{CS} 被置为无效一样，并等待

下一条指令。单指令模式强制每个数据阶段都有一个新的指令阶段在先，不管 SPI 主机有没有将 \overline{CS} 线路置为无效。单指令模式允许用户在单个同步帧中访问一个或多个寄存器，而不必在每个数据字节后将 \overline{CS} 线路置为无效。该位的默认值为零，因而默认使能流模式。

图 74 显示了单指令模式下的 SPI 处理，其中发生了以下事件序列：

1. 设置通道 1 的输出范围。
2. 使能通道 1 的输出。
3. 写入通道 1 DAC 寄存器。
4. 读取状态寄存器。

多字节寄存器

如果写入多字节寄存器，为使写操作有效， \overline{CS} 必须在整个处理期间保持低电平。使用的地址必须是最高有效字节的地址。INTERFACE_CONFIG_A 寄存器中的 ADDR_ASCENSION_MSB 位和 ADDR_ASCENSION_LSB 位必须清零。这适用于在单指令模式和流模式下读取或写入任何多字节寄存器的情况。图 75 显示了多字节寄存器访问。AD5770R 包含 14 个多字节寄存器，如下所示：

- 6 个输入寄存器。
- 6 个 DAC 寄存器。
- 1 个输入页屏蔽寄存器。
- 1 个 DAC 页屏蔽寄存器。

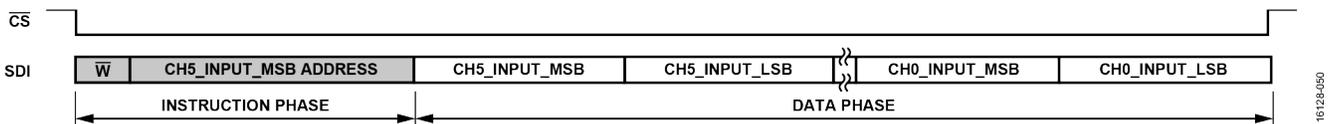


图 72. 递减地址的流模式 SPI 写处理

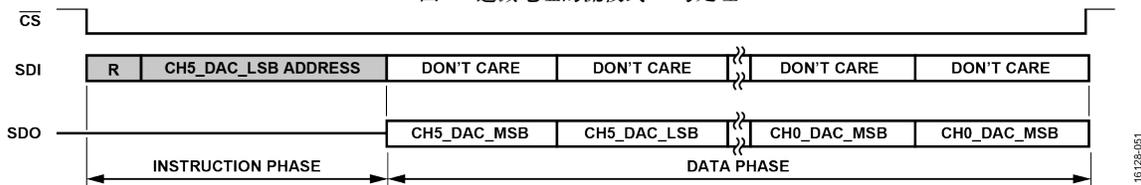


图 73. 递减地址的流模式 SPI 读处理

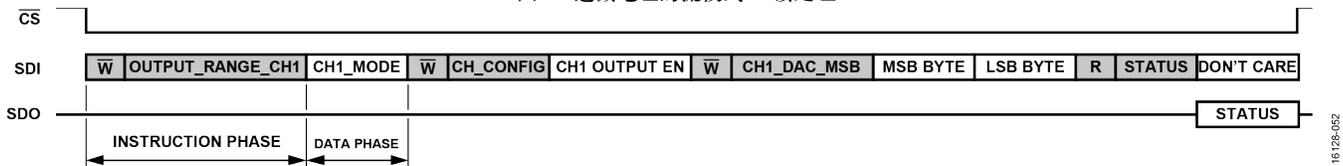


图 74. 单指令模式下的 SPI 处理

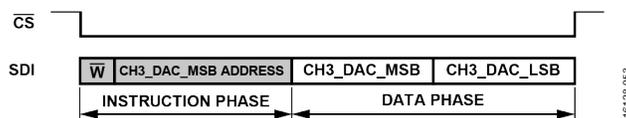


图75. 多字节寄存器写入

复位功能

AD5770R有一个异步 $\overline{\text{RESET}}$ 引脚。正常工作时， $\overline{\text{RESET}}$ 接高电平。将 $\overline{\text{RESET}}$ 引脚置为逻辑低电平至少10 ns，会将所有寄存器复位为默认值。复位功能最长需要100 ns。在此期间不得将数据写入器件。

AD5770R具有软件复位功能，其与 $\overline{\text{RESET}}$ 引脚功能相同，但不会复位INTERFACE_CONFIG_A寄存器。设置INTERFACE_CONFIG_A寄存器中的SW_RESET_MSB和SW_RESET_LSB位即可激活复位功能。在软件复位期间，SW_RESET_MSB和SW_RESET_LSB位会自动清零。

当状态寄存器中的TEMP_WARNING位为高电平时，不得执行复位功能。确保器件从内部存储器中读取正确的调整值。

加载DAC

AD5770R DAC包含用于DAC码的双缓冲寄存器。可以将一个或多个通道的数据写入输入寄存器，而无需更改DAC输出。发送到器件的加载DAC命令将输入寄存器内容传输到DAC寄存器，更新DAC输出。

硬件LDAC引脚

AD5770R有一个低电平有效LDAC引脚，它能使DAC输出同步更新。当LDAC保持高电平时，DAC码可以写入DAC的输入寄存器而不会影响输出。当LDAC变为低电平时，输入寄存器的内容传输到相应通道的DAC寄存器，输出更新。LDAC空闲高电平行为如图2所示。

开始新的SPI处理之前，如果LDAC引脚保持低电平到 $\overline{\text{CS}}$ 的最后一个上升沿之后，并且输入寄存器内容被修改，则DAC输出更新发生在写入DAC输入寄存器的LSB时。LDAC空闲低电平行为如图2和图3所示。

将HW_LDAC寄存器中的相应HW_LDAC_MASK_CHx位配置为高电平，可以屏蔽任何或所有通道的LDAC引脚功能，这在仅需要选择若干通道进行同步更新的情况下非常有用。

软件LDAC

通过写入SW_LDAC寄存器，可以将数据从任何或所有输入寄存器传输到相应的DAC寄存器，这在仅需要选择若干通道进行同步更新的情况下非常有用。

设置任何通道的SW_LDAC寄存器会将输入寄存器内容更新到选定通道的DAC寄存器。软件LDAC操作后，SW_LDAC寄存器的内容清零为0x00。

输入页屏蔽寄存器

写入输入页屏蔽寄存器后，载入该寄存器的数字码将被复制到CH_SELECT寄存器选择的任何通道的输入寄存器中。

DAC页屏蔽寄存器

写入DAC页屏蔽寄存器后，载入该寄存器的DAC码将被复制到CH_SELECT寄存器选择的任何通道的DAC寄存器中。

输出级

AD5770R的六个通道均具有可编程电流输出级，用以设置所需的输出电流。

通道0灌电流发生器

要在通道0上灌电流，须将CHANNEL_CONFIG寄存器中的CH0_SINK_EN位设置为1来使能灌电流发生器。上电时，灌电流发生器使能。

输出关断

上电时，每个通道的输出都处于关断模式。当DAC输出处于关断模式时，输出电流设置为0 mA。但是，每个IDACx通道的偏置电路仍保持上电状态，只有输出关断。每个寄存器的关断位位于CHANNEL_CONFIG寄存器中。当切换DAC通道的输出模式时，须关断该通道的输出级以防止输出出现毛刺。

通道0

AD5770R通道0灌电流最大值为60 mA，拉电流最大值为300 mA。该通道有三种不同的工作模式。OUTPUT_RANGE_CH0寄存器中的CH0_MODE位配置不同的模式。通道0的配置选项如表8所示。

上电时，通道0默认设置为0 mA至300 mA范围。

通道0有一种-60 mA至0 mA的仅灌电流模式。在此模式下，DAC的零电平输出为-60 mA，满量程输出为0 mA。要安全进入该模式而不产生输出毛刺，必须先将CHANNEL_CONFIG寄存器中的CH0_SHUTDOWN_B设置为高电平来关断输出。

通道0还有一种拉/灌电流模式，其中DAC的零电平输出为-60 mA，满量程输出为+300 mA。为减少通道0的输出毛刺，必须先配置CH0_MODE，然后让输出退出关断状态。

通道1

通道1可设置为0 mA至140 mA或0 mA至250 mA的拉电流。通道1的满量程输出范围须通过写入OUTPUT_RANGE_CH1寄存器的CH1_MODE位来设置。除了0 mA至250 mA范围，通道1还有两个0 mA至140 mA范围；可以设置该通道以优化噪声和PSRR，或减少裕量。通道1的配置选项如表8所示。

通道2

通道2可设置为0 mA至55 mA或0 mA至150 mA的拉电流。通道2的满量程输出范围须通过写入OUTPUT_RANGE_CH2寄存器的CH2_MODE位来设置。表8列出了通道2的配置选项。

通道3至通道5

AD5770R的通道3、通道4和通道5可设置为0 mA至45 mA或0 mA至100 mA的拉电流。通道3、通道4和通道5的满量程输出范围须通过写入OUTPUT_RANGE_CH3、OUTPUT_RANGE_CH4和OUTPUT_RANGE_CH5寄存器的CH3_MODE、CH4_MODE和CH5_MODE位来设置。通道3、通道4和通道5的配置选项如表8所示。

表8. 输出范围模式寄存器设置

通道	模式位名称	模式	零电平输出(mA)	满量程输出(mA) ¹	最小裕量(mV)	注释
通道0	CH0_MODE	0x0	0	300	450	低裕量 低噪声和PSRR
		0x1	-60	0	0 ²	
		0x2	-60	300	450 ²	
通道1	CH1_MODE	0x1	0	140	275	
		0x2	0	140	450	
		0x3	0	250	450	
通道2	CH2_MODE	0x0	0	55	275	
		0x1	0	150	275	
通道3	CH3_MODE	0x0	0	45	275	
		0x1	0	100	275	
通道4	CH4_MODE	0x0	0	45	275	
		0x1	0	100	275	
通道5	CH5_MODE	0x0	0	45	275	
		0x1	0	100	275	

¹ 输出电流调整特性禁用。更多信息参见“输出电流调整”部分。

² 灌电流时，PVEE0电源需要提供500 mV的下裕量。

输出滤波器

AD5770R每个通道的输出级都有一个用户可编程的可变电阻用于滤波。输出滤波器电阻与连接到CDAMP_IDACx引脚的10 nF外部电容一起形成一个低通RC滤波器。载入OUTPUT_FILTER_CH0x寄存器的值配置可变电阻的值。表9显示了每种电阻设置的截止频率。

表9. IDACx滤波器带宽控制设置

OUTPUT_FILTER_CHx设置	电阻值	截止频率
0x0	60 Ω	262 kHz
0x5	5.6 kΩ	2.8 kHz
0x6	11.2 kΩ	1.4 kHz
0x7	22.2 kΩ	715 Hz
0x8	44.4 kΩ	357 Hz
0x9	104 kΩ	153 Hz

输出电流调整

在仅拉电流模式下，AD5770R每个通道的满量程输出电流可以调整，幅度最多可达标称满量程电流的½，并且保持14位单调性。

通过写入OUTPUT_RANGE_CHx寄存器的CHx_OUTPUT_SCALING位，可以调整任何通道的满量程输出电流。载入CHx_OUTPUT_SCALING位的值决定满量程电流的调整因子。IDACx通道调整后的满量程电流计算如下，

$$I_{Adj} = I_{NOM} \times \left(1 - \frac{x}{128}\right) \quad (5)$$

其中：

I_{Adj} 为调整后的满量程输出电流。

I_{NOM} 为标称满量程输出电流。

x 为载入输出调整寄存器的数字码， $0 \leq x \leq 63$ 。

有关使用调整功能可实现的输出电流范围列表，请参见表10。

ALARM

AD5770R提供多种故障报警，这些报警信号通过ALARM引脚和状态寄存器发出。设置ALARM_CONFIG寄存器中的OPEN_DRAIN_EN位可将低电平有效ALARM引脚配置为开漏输出，从而允许多个器件一起连接到一个上拉电阻，实现全局故障检测。上电时，ALARM引脚的开漏模式禁用。

后台CRC故障

AD5770R定期对片内寄存器的状态执行后台循环冗余校验(CRC)，以确保存储器位无损坏。万一后台CRC失败，ALARM引脚将会激活，状态寄存器中的BACKGROUND_CRC_STATUS位设置为高电平。读取状态寄存器会将ALARM引脚置为无效。清除BACKGROUND_CRC_STATUS位需要硬件或软件复位。设置ALARM_CONFIG寄存器的BACKGROUND_CRC_ALARM_MASK位，可以将ALARM引脚设置为忽略后台CRC故障。

过温警告和关断

为防止器件在运行期间因温度过高而受损，AD5770R具有过温警告报警和过温关断报警。

当内部芯片温度达到约125°C时，ALARM引脚激活，状态寄存器中的TEMP_WARNING位设置为高电平。用户必须读取状态寄存器才能将ALARM引脚置为无效。

当内部芯片温度达到约145°C时，ALARM引脚激活（如果尚未激活），并且状态寄存器中的OVER_TEMP位设置为1。用户必须读取状态寄存器才能将ALARM引脚置为无效。

如果ALARM_CONFIG寄存器中的THERMAL_SHUTDOWN_EN位设置为高电平，器件将关断输出级以防止温度过高，并且输出将保持关断状态，直至用户启动器件的软件或硬件复位。

当器件温度回到约120°C以下时，状态寄存器中的TEMP_WARNING和OVER_TEMP标志清零。为确保从内部存储器正常下载数据，当状态寄存器中的TEMP_WARNING位为高电平时，不得执行复位功能。

设置ALARM_CONFIG寄存器的OVER_TEMP_ALARM_MASK和TEMP_WARNING_ALARM_MASK位，可以将ALARM引脚设置为忽略过温故障和过温警告。

负顺从电压

当灌电流时，AD5770R的IDAC0引脚上的顺从电压可能为负值。AD5770R具有负顺从电压报警功能，用以保护连接到MUX_OUT引脚的外部单极性ADC。

当IDAC0上的电压为负时，如果用户使能了通道0的电压监控，则会发生以下事件序列：

1. ALARM引脚激活。
2. MUX_OUT引脚禁用。
3. 设置状态寄存器中的NEGATIVE_CHANNEL0位。

要使ALARM引脚变为无效，必须读取状态寄存器。

用户使能通道0的电压监控后，如果IDAC0上的电压变为负值，则会发生以下事件序列：

1. ALARM引脚激活。
2. MUX_OUT引脚设置为与PVDD0相同的电压。
3. 设置状态寄存器中的NEGATIVE_CHANNEL0位。

要使ALARM引脚变为无效，必须读取状态寄存器。

设置ALARM_CONFIG寄存器的NEGATIVE_CHANNEL0_ALARM_MASK位，可以将ALARM引脚设置为忽略负顺从电压警告。

IREF故障

当选择外部R_{SET}电阻选项时，必须注意的是，此外部R_{SET}电阻的值不能导致基准电流过高而损坏器件。AD5770R集成一个内部保护电路，可在基准电流过高时保护器件。

当保护电路检测到基准电流过高时，就会发生以下事件：

1. 该电路切换到内部R_{SET}电阻。
2. ALARM引脚激活。
4. 设置状态寄存器中的IREF_FAULT位。

要使ALARM引脚变为无效，用户随后必须读取状态寄存器。设置ALARM_CONFIG寄存器的IREF_FAULT_ALARM_MASK位，可以将ALARM引脚设置为忽略IREF故障。

表10. 所有调整代码值对应的满量程输出电流

调整代码	通道0, 0 mA至300 mA范围	通道1, 0 mA至140 mA范围	通道1, 0 mA至250 mA范围	通道2, 0 mA至55 mA范围	通道2, 0 mA至150 mA范围	通道3至通道5, 0 mA至45 mA范围	通道3至通道5, 0 mA至100 mA范围
0 (默认)	300	140	250	55	150	45	100
1	298	139	248	55	149	45	99
2	295	138	246	54	148	44	98
3	293	137	244	54	146	44	98
4	291	136	242	53	145	44	97
5	288	135	240	53	144	43	96
6	286	133	238	52	143	43	95
7	284	132	236	52	142	43	95
8	281	131	234	52	141	42	94
9	279	130	232	51	139	42	93
10	277	129	230	51	138	41	92
11	274	128	229	50	137	41	91
12	272	127	227	50	136	41	91
13	270	126	225	49	135	40	90
14	267	125	223	49	134	40	89
15	265	124	221	49	132	40	88
16	263	123	219	48	131	39	88
17	260	121	217	48	130	39	87
18	258	120	215	47	129	39	86
19	255	119	213	47	128	38	85
20	253	118	211	46	127	38	84
21	251	117	209	46	125	38	84
22	248	116	207	46	124	37	83
23	246	115	205	45	123	37	82
24	244	114	203	45	122	37	81
25	241	113	201	44	121	36	80
26	239	112	199	44	120	36	80
27	237	110	197	43	118	36	79
28	234	109	195	43	117	35	78
29	232	108	193	43	116	35	77
30	230	107	191	42	115	34	77
31	227	106	189	42	114	34	76
32	225	105	188	41	113	34	75

调整代码	通道0, 0 mA至300 mA范围	通道1, 0 mA至140 mA范围	通道1, 0 mA至250 mA范围	通道2, 0 mA至55 mA范围	通道2, 0 mA至150 mA范围	通道3至通道5, 0 mA至45 mA范围	通道3至通道5, 0 mA至100 mA范围
33	223	104	186	41	111	33	74
34	220	103	184	40	110	33	73
35	218	102	182	40	109	33	73
36	216	101	180	40	108	32	72
37	213	100	178	39	107	32	71
38	211	98	176	39	105	32	70
39	209	97	174	38	104	31	70
40	206	96	172	38	103	31	69
41	204	95	170	37	102	31	68
42	202	94	168	37	101	30	67
43	199	93	166	37	100	30	66
44	197	92	164	36	98	30	66
45	195	91	162	36	97	29	65
46	192	90	160	35	96	29	64
47	190	89	158	35	95	28	63
48	188	88	156	34	94	28	63
49	185	86	154	34	93	28	62
50	183	85	152	34	91	27	61
51	180	84	150	33	90	27	60
52	178	83	148	33	89	27	59
53	176	82	146	32	88	26	59
54	173	81	145	32	87	26	58
55	171	80	143	31	86	26	57
56	169	79	141	31	84	25	56
57	166	78	139	31	83	25	55
58	164	77	137	30	82	25	55
59	162	75	135	30	81	24	54
60	159	74	133	29	80	24	53
61	157	73	131	29	79	24	52
62	155	72	129	28	77	23	52
63	152	71	127	28	76	23	51

应用信息

微处理器接口

AD5770R的微处理器接口是通过串行总线实现的，使用与DSP和微控制器兼容的标准协议。通信通道需要一个由时钟信号、数据输入信号、数据输出信号和同步信号组成的四线串行接口。

AD5770R与SPI接口

AD5770R的SPI接口设计旨在轻松连接到业界标准DSP和微控制器。图76显示了AD5770R连接到ADuCM320。ADuCM320有一个集成SPI端口，可以直接连接到AD5770R的SPI引脚。

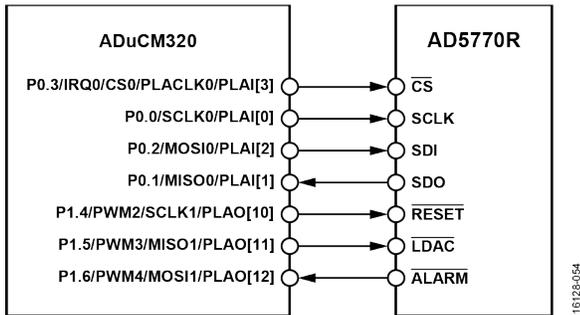


图76. ADuCM320 SPI接口

散热考虑

AD5770R的最大结温为150°C（见表5）。为了确保器件在整个使用寿命期间以额定性能可靠地运行，必须注意AD5770R不能在会导致结温超过150°C的条件下工作。结温受AD5770R功耗和环境温度直接影响。

表1列出了AD5770R各通道的输出电流范围和最大电源电压。因此，了解功耗对封装和封装对结温的影响非常重要。AD5770R采用49引脚、4 mm × 4 mm晶圆级芯片规模封装(WLCSP)。热阻 θ_{JA} 参见表6。

表11给出了某些条件下允许的最大功耗和最大环境温度的示例。

合并通道以提高电流范围

IDAC0可提供的最大拉电流为300 mA。将两个通道直接连在一起可以提高拉电流能力。图77显示了IDAC1与IDAC2合并并可产生400 mA的满量程输出电流。当合并通道时，必须注意以下事项：

- 输出顺从电压保持在表1规定的范围内。
- 输出电压保持在表5规定的绝对最大额定值范围内。

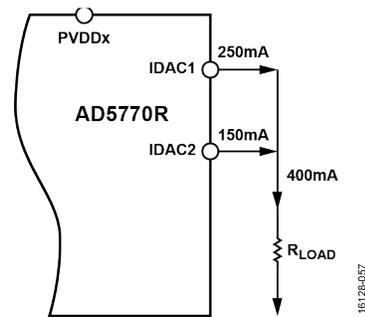


图77. 通道求和以提高电流范围

布局布线指南

精心考虑电源和接地回路布局有助于确保达到额定性能。设计要安装AD5770R的PCB，使AD5770R位于模拟平面。

AD5770R必须采用足够大的10 μ F电源旁路电容，其与每个电源上的0.1 μ F电容并联，并且尽可能靠近封装（最好是正对着该器件）。10 μ F电容应为钽珠型电容。0.1 μ F电容必须具有低等效串联电阻(ESR)和低等效串联电感(ESI)。普通陶瓷电容在高频时会提供低阻抗接地路径，以便处理内部逻辑开关所引起的瞬态电流。

确保电源走线尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。通过数字地将时钟及其它快速开关数字信号屏蔽起来，使之不影响电路板的其它器件。尽可能避免数字信号与模拟信号交叠。当电路板相反两侧的走线相交时，应确保这些走线彼此垂直，以减小电路板的馈通效应。最佳电路板布局技术是微带线技术，其中电路板的元件侧专用于接地层，信号走线则布设在焊接侧。但是，这种技术对于双层电路板未必可行。

AD5770R可能消耗大量功率，因此建议提供一些散热功能以便轻松散热。

对于WLCSP封装，热量通过焊球传输到PCB板。 θ_{JA} 热阻取决于电路板构造。增加铜层有利于更有效地散热。

如果使用外部 R_{SET} 电阻，则必须将 R_{SET} 电阻的低端连接到REFGND，然后连接到AGND。确保将 R_{SET} 连接到IREF引脚的走线尽可能宽，以降低走线的电阻和温度系数。

表11. 49引脚WLCSP封装的散热考虑

参数	描述
最大功耗	AD5770R在105°C环境温度下工作时的最大容许功耗(P_{DISS}), $\frac{T_{JMAX} - T_A}{\theta_{JA}} = \frac{150 - 105}{30} = 1.5 \text{ W}$
最高环境温度	AD5770R功耗为1.985 W时允许的最高环境温度: $T_{JMAX} - P_{DISS} \times \theta_{JA} = 150 - (1.985 \times 30) = 90.45^\circ\text{C}$ <p>功耗计算示例: AVDD = DVDD = IOVDD = 3.3 V, PVDDx = 2.9 V AVEE = PVEE0 = 0 V, $R_{LOAD} = 5 \Omega$ (每通道), AD5770R静态功耗 = 110 mW IDAC0 = 300 mA, 功耗 = 420 mW IDAC1 = 250 mA, 功耗 = 412.5 mW IDAC2 = 150 mA, 功耗 = 322.5 mW IDAC3、IDAC4、IDAC5 = 100 mA, 功耗 = 720 mW 总功耗 = 110 mW + 1.875 W = 1.985 W</p>

寄存器汇总

SPI配置寄存器

表12. AD5770R SPI配置寄存器汇总

寄存器	名称	位	位7	位6	位5	位4	位3	位2	位1	位0	复位	R/W	
0x00	INTERFACE_CONFIG_A	[7:0]	SW_RESET_MSB	保留	ADDR_ASCENSION_MSB	SDO_ACTIVE_MSB	SDO_ACTIVE_LSB	ADDR_ASCENSION_LSB	保留	SW_RESET_LSB	0x18	R/W	
0x01	INTERFACE_CONFIG_B	[7:0]	SINGLE_INST	保留			SHORT_INSTRUCTION	保留			0x08	R/W	
0x03	CHIP_TYPE	[7:0]	保留				CHIP_TYPE				0x08	R	
0x04	PRODUCT_ID_L	[7:0]	PRODUCT_ID[7:0]								0x04	R	
0x05	PRODUCT_ID_H	[7:0]	PRODUCT_ID[15:8]								0x40	R	
0x06	CHIP_GRADE	[7:0]	GRADE				DEVICE_REVISION				0x00	R	
0x0A	SCRATCH_PAD	[7:0]	VALUE								0x00	R/W	
0x0B	SPI_REVISION	[7:0]	VERSION								0x82	R	
0x0C	VENDOR_L	[7:0]	VID[7:0]								0x56	R	
0x0D	VENDOR_H	[7:0]	VID[15:8]								0x04	R	
0x0E	STREAM_MODE	[7:0]	LENGTH								0x00	R/W	
0x10	INTERFACE_CONFIG_C	[7:0]	保留	STRICT_REGISTER_ACCESS	保留						0x20	R	
0x11	INTERFACE_STATUS_A	[7:0]	INTERFACE_NOT_READY	保留								0x00	R

AD5770R配置寄存器

表13. AD5770R配置寄存器汇总

寄存器	名称	位	位7	位6	位5	位4	位3	位2	位1	位0	复位	R/W
0x14	CHANNEL_CONFIG	[7:0]	CH0_SINK_EN	保留	CH5_SHUTDOWN_B	CH4_SHUTDOWN_B	CH3_SHUTDOWN_B	CH2_SHUTDOWN_B	CH1_SHUTDOWN_B	CH0_SHUTDOWN_B	0x80	R/W
0x15	OUTPUT_RANGE_CH0	[7:0]	CH0_OUTPUT_SCALING						CH0_MODE		0x00	R/W
0x16	OUTPUT_RANGE_CH1	[7:0]	CH1_OUTPUT_SCALING						CH1_MODE		0x02	R/W
0x17	OUTPUT_RANGE_CH2	[7:0]	CH2_OUTPUT_SCALING						保留	CH2_MODE	0x00	R/W
0x18	OUTPUT_RANGE_CH3	[7:0]	CH3_OUTPUT_SCALING						保留	CH3_MODE	0x00	R/W
0x19	OUTPUT_RANGE_CH4	[7:0]	CH4_OUTPUT_SCALING						保留	CH4_MODE	0x00	R/W
0x1A	OUTPUT_RANGE_CH5	[7:0]	CH5_OUTPUT_SCALING						保留	CH5_MODE	0x00	R/W
0x1B	REFERENCE	[7:0]	保留					REFERENCE_RESISTOR_SEL	REFERENCE_VOLTAGE_SEL		0x00	R/W
0x1C	ALARM_CONFIG	[7:0]	BACKGROUND_CRC_ALARM_MASK	IREF_FAULT_ALARM_MASK	NEGATIVE_CHANNEL_ALARM_MASK	OVER_TEMP_ALARM_MASK	TEMP_WARNING_ALARM_MASK	BACKGROUND_CRC_EN	THERMAL_SHUTDOWN_EN	OPEN_DRAIN_EN	0x06	R/W
0x1D	OUTPUT_FILTER_CH0	[7:0]	保留				OUTPUT_FILTER_RESISTOR0				0x00	R/W
0x1E	OUTPUT_FILTER_CH1	[7:0]	保留				OUTPUT_FILTER_RESISTOR1				0x00	R/W
0x1F	OUTPUT_FILTER_CH2	[7:0]	保留				OUTPUT_FILTER_RESISTOR2				0x00	R/W
0x20	OUTPUT_FILTER_CH3	[7:0]	保留				OUTPUT_FILTER_RESISTOR3				0x00	R/W

寄存器	名称	位	位7	位6	位5	位4	位3	位2	位1	位0	复位	R/W	
0x21	OUTPUT_FILTER_CH4	[7:0]	保留				OUTPUT_FILTER_RESISTOR4				0x00	R/W	
0x22	OUTPUT_FILTER_CH5	[7:0]	保留				OUTPUT_FILTER_RESISTORS5				0x00	R/W	
0x23	MONITOR_SETUP	[7:0]	MON_FUNCTION		MUX_BUFFER	IB_EXT_EN	MON_CH				0x00	R/W	
0x24	STATUS	[7:0]	BACKGROUND_CRC_STATUS	保留			IREF_FAULT	NEGATIVE_CHANNEL0	OVER_TEMP	TEMP_WARNING	0x00	R	
0x25	HW_LDAC	[7:0]	保留		HW_LDAC_MASK_CH5	HW_LDAC_MASK_CH4	HW_LDAC_MASK_CH3	HW_LDAC_MASK_CH2	HW_LDAC_MASK_CH1	HW_LDAC_MASK_CH0	0x00	R/W	
0x26	CH0_DAC_LSB	[7:0]	DAC_DATA0[5:0]						保留			0x00	R/W
0x27	CH0_DAC_MSB	[7:0]	DAC_DATA0[13:6]									0x00	R/W
0x28	CH1_DAC_LSB	[7:0]	DAC_DATA1[5:0]						保留			0x00	R/W
0x29	CH1_DAC_MSB	[7:0]	DAC_DATA1[13:6]									0x00	R/W
0x2A	CH2_DAC_LSB	[7:0]	DAC_DATA2[5:0]						保留			0x00	R/W
0x2B	CH2_DAC_MSB	[7:0]	DAC_DATA2[13:6]									0x00	R/W
0x2C	CH3_DAC_LSB	[7:0]	DAC_DATA3[5:0]						保留			0x00	R/W
0x2D	CH3_DAC_MSB	[7:0]	DAC_DATA3[13:6]									0x00	R/W
0x2E	CH4_DAC_LSB	[7:0]	DAC_DATA4[5:0]						保留			0x00	R/W
0x2F	CH4_DAC_MSB	[7:0]	DAC_DATA4[13:6]									0x00	R/W
0x30	CH5_DAC_LSB	[7:0]	DAC_DATA5[5:0]						保留			0x00	R/W
0x31	CH5_DAC_MSB	[7:0]	DAC_DATA5[13:6]									0x00	R/W
0x32	DAC_PAGE_MASK_LSB	[7:0]	DAC_PAGE_MASK[5:0]						保留			0x00	R/W
0x33	DAC_PAGE_MASK_MSB	[7:0]	DAC_PAGE_MASK[13:6]									0x00	R/W
0x34	CH_SELECT	[7:0]	保留		SEL_CH5	SEL_CH4	SEL_CH3	SEL_CH2	SEL_CH1	SEL_CH0	0x00	R/W	
0x35	INPUT_PAGE_MASK_LSB	[7:0]	INPUT_PAGE_MASK[5:0]						保留			0x00	R/W
0x36	INPUT_PAGE_MASK_MSB	[7:0]	INPUT_PAGE_MASK[13:6]									0x00	R/W
0x37	SW_LDAC	[7:0]	保留		SW_LDAC_CH5	SW_LDAC_CH4	SW_LDAC_CH3	SW_LDAC_CH2	SW_LDAC_CH1	SW_LDAC_CH0	0x00	W	
0x38	CH0_INPUT_LSB	[7:0]	INPUT_DATA0[5:0]						保留			0x00	R/W
0x39	CH0_INPUT_MSB	[7:0]	INPUT_DATA0[13:6]									0x00	R/W
0x3A	CH1_INPUT_LSB	[7:0]	INPUT_DATA1[5:0]						保留			0x00	R/W
0x3B	CH1_INPUT_MSB	[7:0]	INPUT_DATA1[13:6]									0x00	R/W
0x3C	CH2_INPUT_LSB	[7:0]	INPUT_DATA2[5:0]						保留			0x00	R/W
0x3D	CH2_INPUT_MSB	[7:0]	INPUT_DATA2[13:6]									0x00	R/W
0x3E	CH3_INPUT_LSB	[7:0]	INPUT_DATA3[5:0]						保留			0x00	R/W
0x3F	CH3_INPUT_MSB	[7:0]	INPUT_DATA3[13:6]									0x00	R/W
0x40	CH4_INPUT_LSB	[7:0]	INPUT_DATA4[5:0]						保留			0x00	R/W

寄存器	名称	位	位7	位6	位5	位4	位3	位2	位1	位0	复位	R/W	
0x41	CH4_INPUT_MSB	[7:0]	INPUT_DATA4[13:6]									0x00	R/W
0x42	CH5_INPUT_LSB	[7:0]	INPUT_DATA5[5:0]						保留			0x00	R/W
0x43	CH5_INPUT_MSB	[7:0]	INPUT_DATA5[13:6]									0x00	R/W
0x44	RESERVED	[7:0]	RESERVED0			RESERVED1						0x3F	R

寄存器详述

地址：0x00；复位：0x18；名称：INTERFACE_CONFIG_A

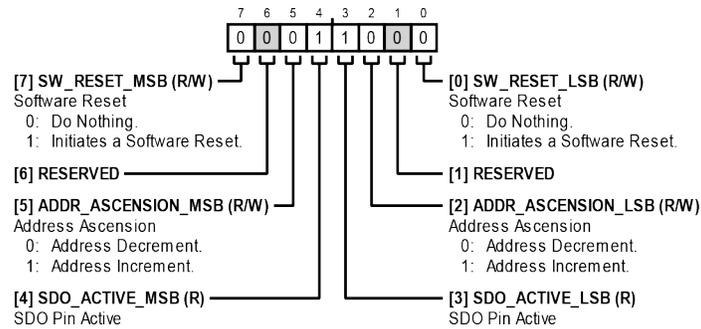


表14. INTERFACE_CONFIG_A的位功能描述

位	位名称	描述	复位	访问类型
7	SW_RESET_MSB	软件复位。在单个SPI写操作中设置两个软件复位位会执行器件软件复位，将除INTERFACE_CONFIG_A之外的所有其他寄存器恢复为默认上电状态。 0: 无操作。 1: 启动软复位。	0x0	R/W
6	保留	保留。	0x0	R
5	ADDR_ASCENSION_MSB	地址上升。置1时，该位使得流地址递增；否则产生递减地址。该位必须是ADDR_ASCENSION_LSB的镜像。 0: 地址递减。 1: 地址递增。	0x0	R/W
4	SDO_ACTIVE_MSB	SDO引脚有效。SDO引脚使能。该位始终置1。	0x1	R
3	SDO_ACTIVE_LSB	SDO引脚有效。SDO引脚使能。该位始终置1。	0x1	R
2	ADDR_ASCENSION_LSB	地址上升。置1时，该位使得流地址递增；否则产生递减地址。该位必须是ADDR_ASCENSION_MSB的镜像。 0: 地址递减。 1: 地址递增。	0x0	R/W
1	保留	保留。	0x0	R
0	SW_RESET_LSB	软件复位。在单个SPI写操作中设置两个软件复位位会执行器件软件复位，将除INTERFACE_CONFIG_A之外的所有其他寄存器恢复为默认上电状态。 0: 无操作。 1: 启动软复位。	0x0	R/W

地址：0x01；复位：0x08；名称：INTERFACE_CONFIG_B

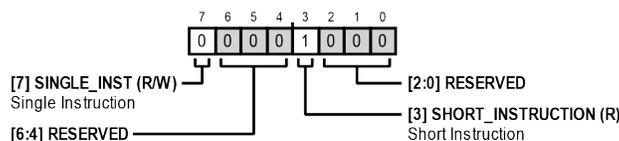


表15. INTERFACE_CONFIG_B的位功能描述

位	位名称	描述	复位	访问类型
7	SINGLE_INST	单指令。此位置1时，禁用流模式，每次SPI处理必须指定要访问的寄存器地址。 0: 流模式使能。 1: 流模式禁用。	0x0	R/W
[6:4]	保留	保留。	0x0	R
3	SHORT_INSTRUCTION	短指令。该位置1时，地址字必须是7位长。	0x01	R

位	位名称	描述	复位	访问类型
[2:0]	保留	保留。	0x0	R

地址：0x03；复位：0x08；名称：CHIP_TYPE

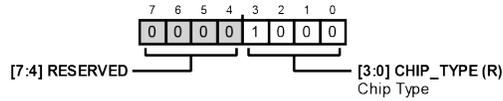


表16. CHIP_TYPE的位功能描述

位	位名称	描述	复位	访问类型
[7:4]	保留	保留。	0x0	R
[3:0]	CHIP_TYPE	芯片类型。精密DAC芯片类型 = 0x08。	0x8	R

地址：0x04；复位：0x04；名称：PRODUCT_ID_L

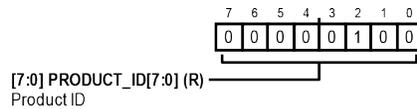


表17. PRODUCT_ID_L的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	PRODUCT_ID[7:0]	产品ID。AD5770R产品ID = 0x4004。	0x4	R

地址：0x05；复位：0x40；名称：PRODUCT_ID_H

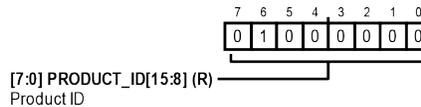


表18. PRODUCT_ID_H的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	PRODUCT_ID[15:8]	产品ID。AD5770R产品ID = 0x4004。	0x40	R

地址：0x06；复位：0x00；名称：CHIP_GRADE

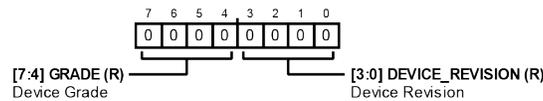


表19. CHIP_GRADE的位功能描述

位	位名称	描述	复位	访问类型
[7:4]	Grade	器件等级	0x0	R
[3:0]	DEVICE_REVISION	器件版本	0x0	R

地址：0x0A；复位：0x00；名称：SCRATCH_PAD

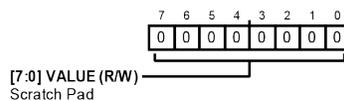


表20. SCRATCH_PAD的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	Value	暂存区。使用此寄存器测试与器件的通信。	0x0	R/W

地址：0x0B；复位：0x82；名称：SPI_REVISION

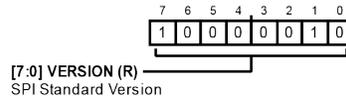


表21. SPI_REVISION的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	Version	SPI标准版本。使用ADI公司SPI标准。	0x82	R

地址：0x0C；复位：0x56；名称：VENDOR_L

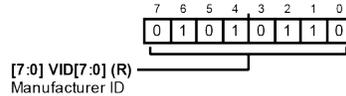


表22. VENDOR_L的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	VID[7:0]	制造商ID。ADI公司ID = 0x0456。	0x56	R

地址：0x0D；复位：0x04；名称：VENDOR_H

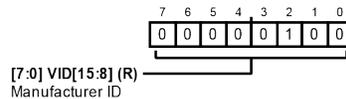


表23. VENDOR_H的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	VID[15:8]	制造商ID。ADI公司ID = 0x0456。	0x4	R

地址：0x0E；复位：0x00；名称：STREAM_MODE

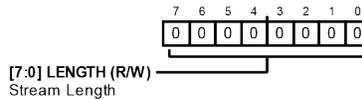


表24. STREAM_MODE的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	LENGTH	流长度。当流传输多个数据字节时，这些位设置要递增/递减的寄存器地址的长度，完成之后回到第一个寄存器地址。在流模式下，当该寄存器的内容被清除时，寄存器地址递增/递减，直至地址空间结束，然后循环到最后/第一个地址并继续递增/递减。	0x0	R/W

地址：0x10；复位：0x20；名称：INTERFACE_CONFIG_C

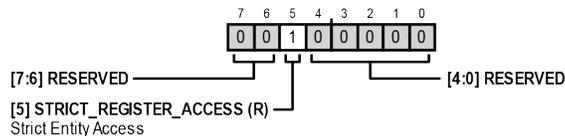


表25. INTERFACE_CONFIG_C的位功能描述

位	位名称	描述	复位	访问类型
[7:6]	保留	保留。	0x0	R
5	STRICT_REGISTER_ACCESS	严格寄存器访问。此位置1时，必须在单次SPI处理中写入所有多字节寄存器。使用的地址必须是最高有效字节的地址（地址上升关闭时），或是最低有效字节的地址（地址上升开启时）。	0x1	R
[4:0]	保留	保留。	0x0	R

地址：0x11；复位：0x00；名称：INTERFACE_STATUS_A

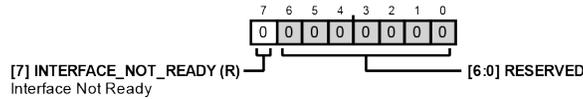


表26. INTERFACE_STATUS_A的位功能描述

位	位名称	描述	复位	访问类型
7	INTERFACE_NOT_READY	接口未就绪。此位置1时，器件尚未准备好接收SPI总线上的数据。	0x0	R
[6:0]	保留	保留。	0x0	R

地址：0x14；复位：0x80；名称：CHANNEL_CONFIG

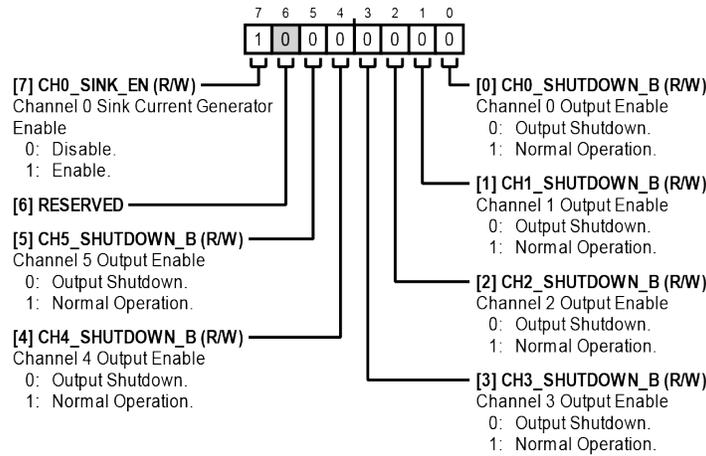


表27. CHANNEL_CONFIG的位功能描述

位	位名称	描述	复位	访问类型
7	CH0_SINK_EN	通道0灌电流发生器使能。该位置1时，使能通道0灌电流。 0：禁用。 1：使能。	0x1	R/W
6	保留	保留。	0x0	R
5	CH5_SHUTDOWN_B	通道5输出使能。当置位时，该低电平有效使能位关断IDAC5的输出。 0：输出关断。 1：正常工作。	0x0	R/W
4	CH4_SHUTDOWN_B	通道4输出使能。当置位时，该低电平有效使能位关断IDAC4的输出。 0：输出关断。 1：正常工作。	0x0	R/W
3	CH3_SHUTDOWN_B	通道3输出使能。当置位时，该低电平有效使能位关断IDAC3的输出。 0：输出关断。 1：正常工作。	0x0	R/W
2	CH2_SHUTDOWN_B	通道2输出使能。当置位时，该低电平有效使能位关断IDAC2的输出。 0：输出关断。 1：正常工作。	0x0	R/W
1	CH1_SHUTDOWN_B	通道1输出使能。当置位时，该低电平有效使能位关断IDAC1的输出。 0：输出关断。 1：正常工作。	0x0	R/W
0	CH0_SHUTDOWN_B	通道0输出使能。当置位时，该低电平有效使能位关断IDAC0的输出。	0x0	R/W

位	位名称	描述	复位	访问类型
		0: 输出关断。 1: 正常工作。		

地址: 0x15; 复位: 0x00; 名称: OUTPUT_RANGE_CH0

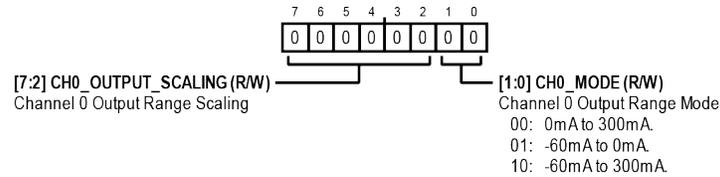


表28. OUTPUT_RANGE_CH0的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	CH0_OUTPUT_SCALING	通道0输出范围调整。这些位设置通道0的输出范围调整因子。输出调整只能在拉电流模式下使用。	0x0	R/W
[1:0]	CH0_MODE	通道0输出范围模式。这些位选择通道0的输出范围模式。 00: 0 mA至300 mA。 01: -60 mA至0 mA。 10: -60 mA至+300 mA。	0x0	R/W

地址: 0x16; 复位: 0x02; 名称: OUTPUT_RANGE_CH1

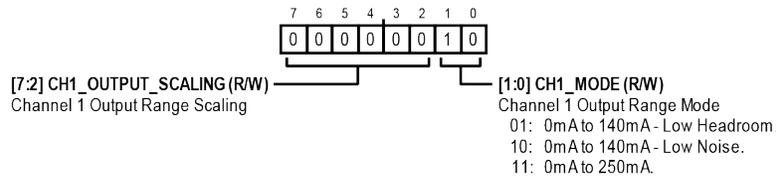


表29. OUTPUT_RANGE_CH1的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	CH1_OUTPUT_SCALING	通道1输出范围调整。这些位设置通道1的输出范围调整因子。	0x0	R/W
[1:0]	CH1_MODE	通道1输出范围模式。这些位选择通道1的输出范围模式。 01: 0 mA至140 mA低裕量。 10: 0 mA至140 mA低噪声。 11: 0 mA至250 mA。	0x2	R/W

地址: 0x17; 复位: 0x00; 名称: OUTPUT_RANGE_CH2

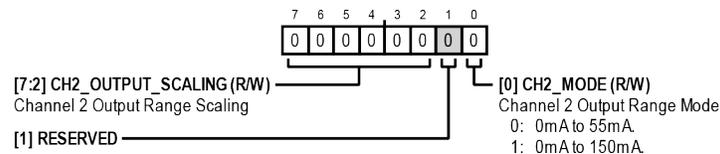


表30. OUTPUT_RANGE_CH2的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	CH2_OUTPUT_SCALING	通道2输出范围调整。这些位设置通道2的输出范围调整因子。	0x0	R/W
1	保留	保留。	0x0	R
0	CH2_MODE	通道2输出范围模式。此位选择通道2的输出范围模式。 0: 0 mA至55 mA。 1: 0 mA至150 mA。	0x0	R/W

地址: 0x18; 复位: 0x00; 名称: OUTPUT_RANGE_CH3

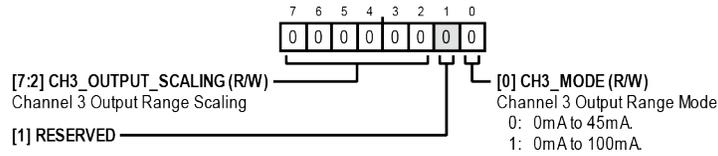


表31. OUTPUT_RANGE_CH3的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	CH3_OUTPUT_SCALING	通道3输出范围调整。这些位设置通道3的输出范围调整因子。	0x0	R/W
1	保留	保留。	0x0	R
0	CH3_MODE	通道3输出范围模式。此位选择通道3的输出范围模式。 0: 0 mA至45 mA。 1: 0 mA至100 mA。	0x0	R/W

地址: 0x19; 复位: 0x00; 名称: OUTPUT_RANGE_CH4

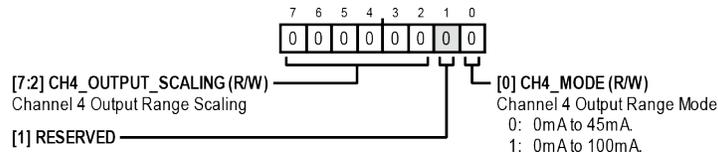


表32. OUTPUT_RANGE_CH4的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	CH4_OUTPUT_SCALING	通道4输出范围调整。这些位设置通道4的输出范围调整因子。	0x0	R/W
1	保留	保留。	0x0	R
0	CH4_MODE	通道4输出范围模式。此位选择通道4的输出范围模式。 0: 0 mA至45 mA。 1: 0 mA至100 mA。	0x0	R/W

地址: 0x1A; 复位: 0x00; 名称: OUTPUT_RANGE_CH5

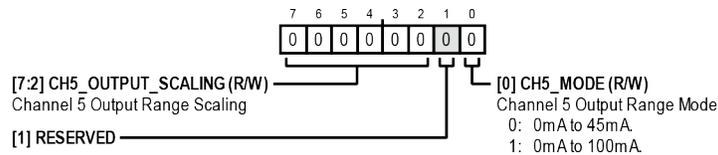


表33. OUTPUT_RANGE_CH5的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	CH5_OUTPUT_SCALING	通道5输出范围调整。这些位设置通道5的输出范围调整因子。	0x0	R/W
1	保留	保留。	0x0	R
0	CH5_MODE	通道5输出范围模式。此位选择通道5的输出范围模式。 0: 0 mA至45 mA。 1: 0 mA至100 mA。	0x0	R/W

地址：0x1B；复位：0x00；名称：REFERENCE

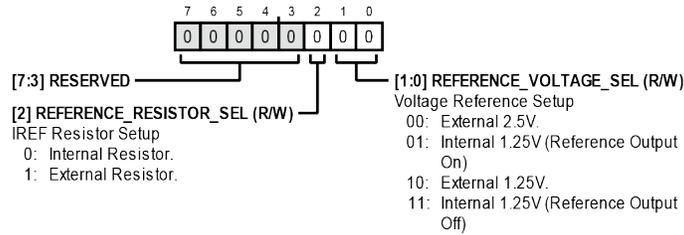


表34. REFERENCE的位功能描述

位	位名称	描述	复位	访问类型
[7:3]	保留	保留。	0x0	R
2	REFERENCE_RESISTOR_SEL	IREF电阻设置。此位选择是使用内部电阻还是外部电阻来产生基准电流。 0：内部电阻。 1：外部电阻。	0x0	R/W
[1:0]	REFERENCE_VOLTAGE_SEL	基准电压源设置。这些位选择用于产生基准电流的基准电压源方案。 00：外部2.5 V。 01：内部1.25 V（基准电压输出开启）。 10：外部1.25 V。 11：内部1.25 V（基准电压输出关闭）。	0x0	R/W

地址：0x1C；复位：0x06；名称：ALARM_CONFIG

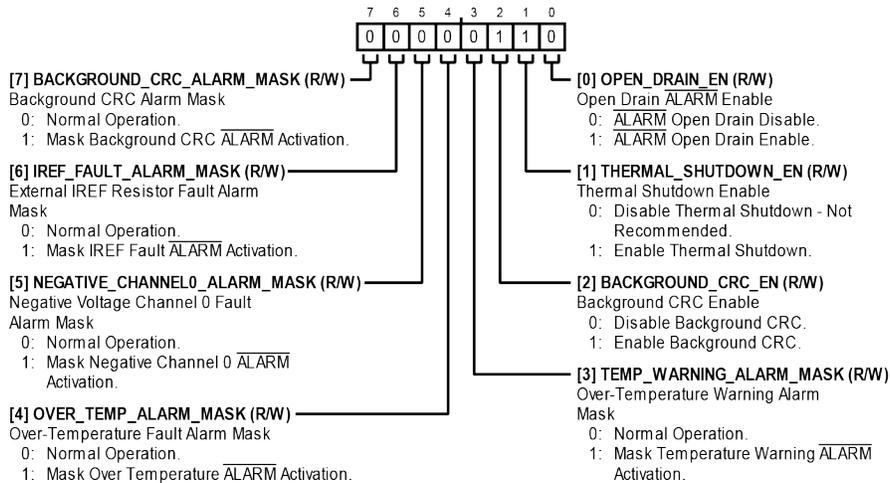


表35. ALARM_CONFIG的位功能描述

位	位名称	描述	复位	访问类型
7	BACKGROUND_CRC_ALARM_MASK	后台CRC警报屏蔽。当该位置1时，ALARM引脚不会因后台CRC错误而激活。 0：正常工作。 1：屏蔽后台CRCALARM激活。	0x0	R/W
6	IREF_FAULT_ALARM_MASK	外部IREF电阻故障警报屏蔽。当该位置1时，ALARM引脚不会因外部基准电流产生电阻故障而激活。 0：正常工作。 1：屏蔽IREF故障ALARM激活。	0x0	R/W

位	位名称	描述	复位	访问类型
5	NEGATIVE_CHANNEL0_ALARM_MASK	负电压通道0故障警报屏蔽。当该位置1时，ALARM引脚不会在负电压复用到MUX_OUT引脚时（由于监控通道0）激活。 0：正常工作。 1：屏蔽负通道0ALARM激活。	0x0	R/W
4	OVER_TEMP_ALARM_MASK	过温故障警报屏蔽。当该位置1时，ALARM引脚不会因过温故障发生而激活。 0：正常工作。 1：屏蔽过温ALARM激活。	0x0	R/W
3	TEMP_WARNING_ALARM_MASK	过温警告警报屏蔽。当该位置1时，ALARM引脚不会因过温警告发生而激活。 0：正常工作。 1：屏蔽温度警告ALARM激活。	0x0	R/W
2	BACKGROUND_CRC_EN	后台CRC使能。当该位置1时，器件会周期性计算存储器映射内容的CRC。 0：禁用后台CRC。 1：使能后台CRC。	0x1	R/W
1	THERMAL_SHUTDOWN_EN	热关断使能。当该位置1时，AD5770R会在发生过温故障时进入热关断状态。 0：禁用热关断（不推荐）。 1：使能热关断。	0x1	R/W
0	OPEN_DRAIN_EN	开漏ALARM使能。当该位置1时，ALARM引脚配置为开漏输出。 0：ALARM开漏禁用。 1：ALARM开漏使能。	0x0	R/W

地址：0x1D；复位：0x00；名称：OUTPUT_FILTER_CH0

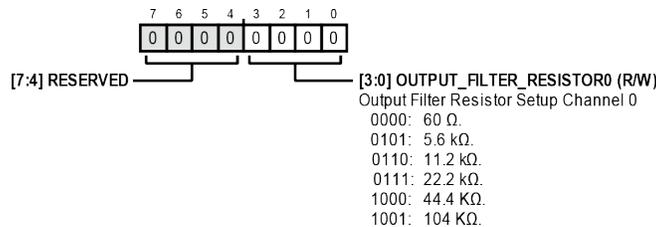


表36. OUTPUT_FILTER_CH0的位功能描述

位	位名称	描述	复位	访问类型
[7:4]	保留	保留。	0x0	R
[3:0]	OUTPUT_FILTER_RESISTOR0	输出滤波器电阻设置通道0。这些位选择通道0上的输出滤波器所用的内部可变电阻。输出滤波器电阻与连接到CDAMP_IDACO引脚的外部电容一起形成一个电阻电容滤波器。 0000: 60 Ω. 0101: 5.6 kΩ. 0110: 11.2 kΩ. 0111: 22.2 kΩ. 1000: 44.4 kΩ. 1001: 104 kΩ.	0x0	R/W

地址：0x1E；复位：0x00；名称：OUTPUT_FILTER_CH1

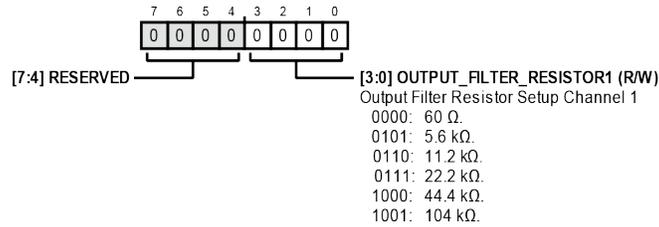


表37. OUTPUT_FILTER_CH1的位功能描述

位	位名称	描述	复位	访问类型
[7:4]	保留	保留。	0x0	R
[3:0]	OUTPUT_FILTER_RESISTOR1	输出滤波器电阻设置通道1。这些位选择通道1上的输出滤波器所用的内部可变电阻。输出滤波器电阻与连接到CDAMP_IDAC1引脚的外部电容一起形成一个电阻电容滤波器。 0000: 60 Ω。 0101: 5.6 kΩ。 0110: 11.2 kΩ。 0111: 22.2 kΩ。 1000: 44.4 kΩ。 1001: 104 kΩ。	0x0	R/W

地址：0x1F；复位：0x00；名称：OUTPUT_FILTER_CH2

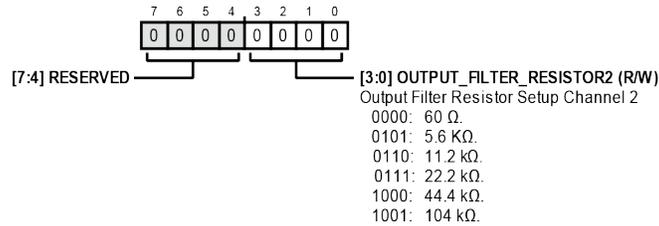


表38. OUTPUT_FILTER_CH2的位功能描述

位	位名称	描述	复位	访问类型
[7:4]	保留	保留。	0x0	R
[3:0]	OUTPUT_FILTER_RESISTOR2	输出滤波器电阻设置通道2。这些位选择通道2上的输出滤波器所用的内部可变电阻。输出滤波器电阻与连接到CDAMP_IDAC2引脚的外部电容一起形成一个电阻电容滤波器。 0000: 60 Ω。 0101: 5.6 kΩ。 0110: 11.2 kΩ。 0111: 22.2 kΩ。 1000: 44.4 kΩ。 1001: 104 kΩ。	0x0	R/W

地址：0x20；复位：0x00；名称：OUTPUT_FILTER_CH3

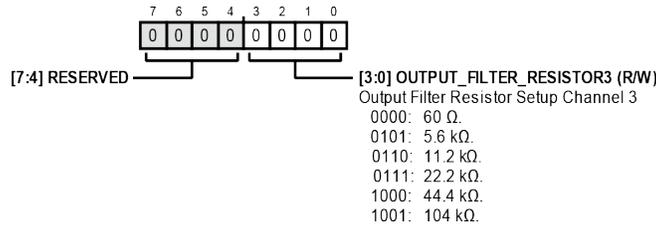


表39. OUTPUT_FILTER_CH3的位功能描述

位	位名称	描述	复位	访问类型
[7:4]	保留	保留。	0x0	R
[3:0]	OUTPUT_FILTER_RESISTOR3	输出滤波器电阻设置通道3。这些位选择通道3上的输出滤波器所用的内部可变电阻。输出滤波器电阻与连接到CDAMP_IDAC3引脚的外部电容一起形成一个电阻电容滤波器。 0000: 60 Ω。 0101: 5.6 kΩ。 0110: 11.2 kΩ。 0111: 22.2 kΩ。 1000: 44.4 kΩ。 1001: 104 kΩ。	0x0	R/W

地址：0x21；复位：0x00；名称：OUTPUT_FILTER_CH4

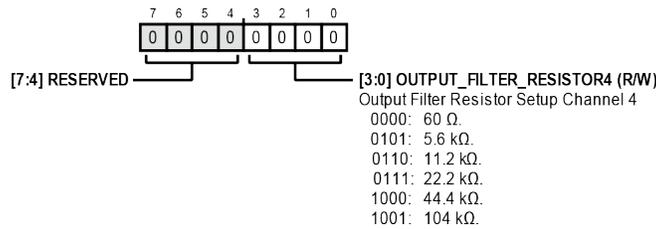


表40. OUTPUT_FILTER_CH4的位功能描述

位	位名称	描述	复位	访问类型
[7:4]	保留	保留。	0x0	R
[3:0]	OUTPUT_FILTER_RESISTOR4	输出滤波器电阻设置通道4。这些位选择通道4上的输出滤波器所用的内部可变电阻。输出滤波器电阻与连接到CDAMP_IDAC4引脚的外部电容一起形成一个电阻电容滤波器。 0000: 60 Ω。 0101: 5.6 kΩ。 0110: 11.2 kΩ。 0111: 22.2 kΩ。 1000: 44.4 kΩ。 1001: 104 kΩ。	0x0	R/W

地址：0x22；复位：0x00；名称：OUTPUT_FILTER_CH5

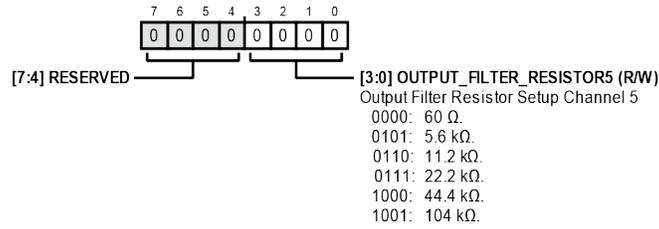


表41. OUTPUT_FILTER_CH5的位功能描述

位	位名称	描述	复位	访问类型
[7:4]	保留	保留。	0x0	R
[3:0]	OUTPUT_FILTER_RESISTOR5	输出滤波器电阻设置通道5。这些位选择通道5上的输出滤波器所用的内部可变电阻。输出滤波器电阻与连接到CDAMP_IDAC5引脚的外部电容一起形成一个电阻电容滤波器。 0000: 60 Ω。 0101: 5.6 kΩ。 0110: 11.2 kΩ。 0111: 22.2 kΩ。 1000: 44.4 kΩ。 1001: 104 kΩ。	0x0	R/W

地址：0x23；复位：0x00；名称：MONITOR_SETUP

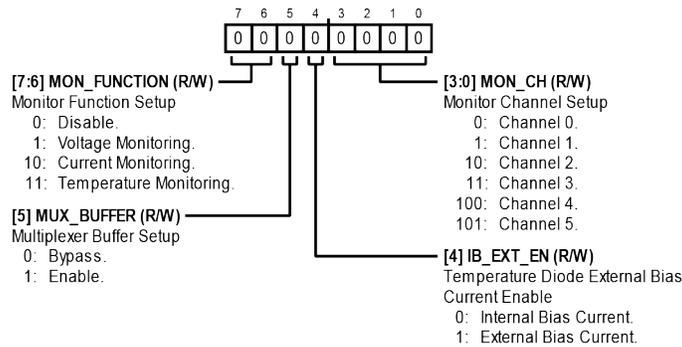


表42. MONITOR_SETUP的位功能描述

位	位名称	描述	复位	访问类型
[7:6]	MON_FUNCTION	监控功能设置。这些位配置片内诊断功能的选择。 0: 禁用。 1: 电压监控。 10: 电流监控。 11: 温度监控。	0x0	R/W
5	MUX_BUFFER	多路复用器缓冲器设置。当该位置1时，多路复用器缓冲器使能并用于缓冲多路复用器输出。此位清零会禁用缓冲器并将其旁路。 0: 旁路。 1: 使能。	0x0	R/W
4	IB_EXT_EN	温度二极管外部偏置电流使能。当该位置1时，用于温度监控二极管的内部偏置电流关闭。然后必须从外部提供该偏置电流。 0: 内部偏置电流。 1: 外部偏置电流。	0x0	R/W

位	位名称	描述	复位	访问类型
[3:0]	MON_CH	监控通道设置。当输出电压或输出电流诊断使能时，这些位选择要监控的通道。 0：通道0。 1：通道1。 10：通道2。 11：通道3。 100：通道4。 101：通道5。	0x0	R/W

地址：0x24；复位：0x00；名称：STATUS

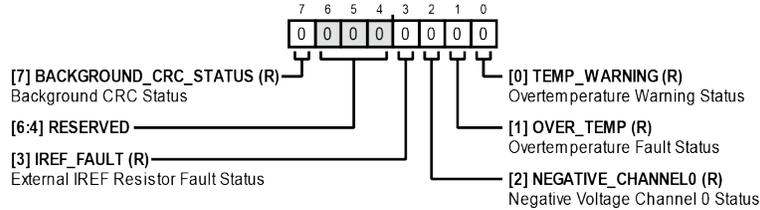


表43. STATUS的位功能描述

位	位名称	描述	复位	访问类型
7	BACKGROUND_CRC_STATUS	后台CRC状态。只读状态位。当该位为1时，表示存储器映射的后台CRC已经失败，存储器位可能意外翻转。 0：正常。 1：后台CRC错误激活。	0x0	R
[6:4]	保留	保留。	0x0	R
3	IREF_FAULT	外部IREF电阻故障状态。只读状态位。当该位置1时，表示检测到外部基准电流产生电阻有故障，并且已换用内部电阻以防止器件受损。 0：正常。 1：IREF故障激活。	0x0	R
2	NEGATIVE_CHANNEL0	负电压通道0状态。只读状态位。当该位置1时，表示检测到故障，原因是在监控通道0时负电压被复用到MUX_OUT引脚。 0：正常。 1：负通道0激活。	0x0	R
1	OVER_TEMP	过温故障状态。只读状态位。当该位置1时，表示检测到过温故障。当内部芯片温度达到约145°C时，即发生过温故障。必须向器件发出复位命令才能清除该位。 0：正常。 1：过温激活。	0x0	R
0	TEMP_WARNING	过温警告状态。只读状态位。当该位置1时，表示检测到过温警告。当内部芯片温度达到约125°C时，即发生过温警告。当内部芯片温度回到120°C以下时，该位自动清零。 0：正常。 1：温度警告激活。	0x0	R

地址：0x25；复位：0x00；名称：HW_LDAC

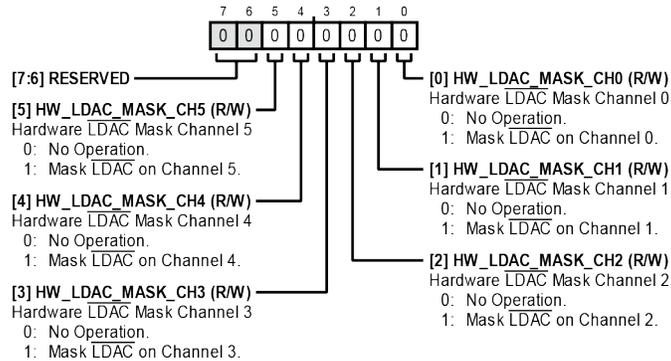


表44. HW_LDAC的位功能描述

位	位名称	描述	复位	访问类型
[7:6]	RESERVED	保留。	0x0	R
5	HW_LDAC_MASK_CH5	硬件LDAC屏蔽通道5。该位置1时，通道5忽略LDAC引脚上的活动。 0：无操作。 1：屏蔽通道5上的LDAC。	0x0	R/W
4	HW_LDAC_MASK_CH4	硬件LDAC屏蔽通道4。该位置1时，通道4忽略LDAC引脚上的活动。 0：无操作。 1：屏蔽通道4上的LDAC。	0x0	R/W
3	HW_LDAC_MASK_CH3	硬件LDAC屏蔽通道3。该位置1时，通道3忽略LDAC引脚上的活动。 0：无操作。 1：屏蔽通道3上的LDAC。	0x0	R/W
2	HW_LDAC_MASK_CH2	硬件LDAC屏蔽通道2。该位置1时，通道2忽略LDAC引脚上的活动。 0：无操作。 1：屏蔽通道2上的LDAC。	0x0	R/W
1	HW_LDAC_MASK_CH1	硬件LDAC屏蔽通道1。该位置1时，通道1忽略LDAC引脚上的活动。 0：无操作。 1：屏蔽通道1上的LDAC。	0x0	R/W
0	HW_LDAC_MASK_CH0	硬件LDAC屏蔽通道0。该位置1时，通道0忽略LDAC引脚上的活动。 0：无操作。 1：屏蔽通道0上的LDAC。	0x0	R/W

地址：0x26；复位：0x00；名称：CH0_DAC_LSB

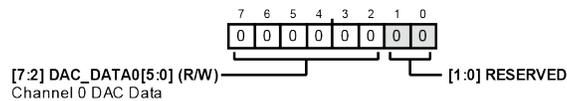


表45. CH0_DAC_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	DAC_DATA0[5:0]	通道0 DAC数据。这些位是载入IDAC0 DAC寄存器的DAC码。	0x0	R/W
[1:0]	RESERVED	保留。	0x0	R

地址：0x27；复位：0x00；名称：CH0_DAC_MSB

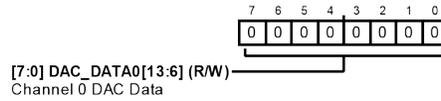


表46. CH0_DAC_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	DAC_DATA0[13:6]	通道0 DAC数据。这些位是载入IDAC0 DAC寄存器的DAC码。	0x0	R/W

地址：0x28；复位：0x00；名称：CH1_DAC_LSB

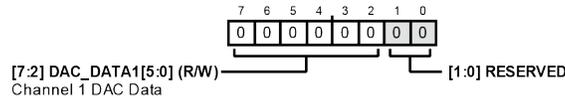


表47. CH1_DAC_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	DAC_DATA1[5:0]	通道1 DAC数据。这些位是载入IDAC1 DAC寄存器的DAC码。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x29；复位：0x00；名称：CH1_DAC_MSB

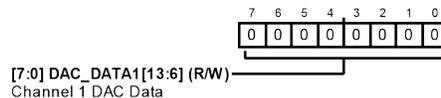


表48. CH1_DAC_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	DAC_DATA1[13:6]	通道1 DAC数据。这些位是载入IDAC1 DAC寄存器的DAC码。	0x0	R/W

地址：0x2A；复位：0x00；名称：CH2_DAC_LSB

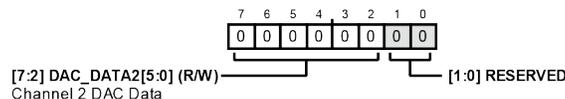


表49. CH2_DAC_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	DAC_DATA2[5:0]	通道2 DAC数据。这些位是载入IDAC2 DAC寄存器的DAC码。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x2B；复位：0x00；名称：CH2_DAC_MSB

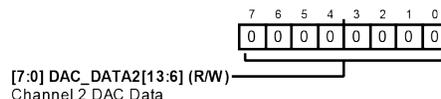


表50. CH2_DAC_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	DAC_DATA2[13:6]	通道2 DAC数据。这些位是载入IDAC2 DAC寄存器的DAC码。	0x0	R/W

地址：0x2C；复位：0x00；名称：CH3_DAC_LSB

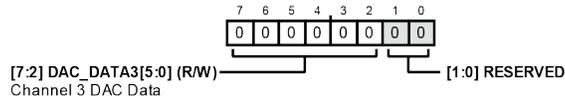


表51. CH3_DAC_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	DAC_DATA3[5:0]	通道3 DAC数据。这些位是载入IDAC3 DAC寄存器的DAC码。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x2D；复位：0x00；名称：CH3_DAC_MSB

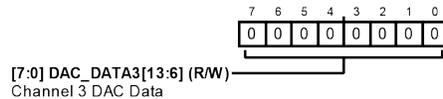


表52. CH3_DAC_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	DAC_DATA3[13:6]	通道3 DAC数据。这些位是载入IDAC3 DAC寄存器的DAC码。	0x0	R/W

地址：0x2E；复位：0x00；名称：CH4_DAC_LSB

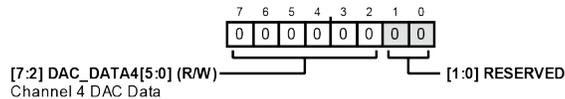


表53. CH4_DAC_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	DAC_DATA4[5:0]	通道4 DAC数据。这些位是载入IDAC4 DAC寄存器的DAC码。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x2F；复位：0x00；名称：CH4_DAC_MSB

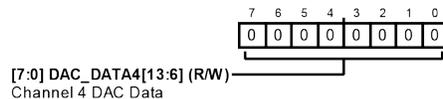


表54. CH4_DAC_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	DAC_DATA4[13:6]	通道4 DAC数据。这些位是载入IDAC4 DAC寄存器的DAC码。	0x0	R/W

地址：0x30；复位：0x00；名称：CH5_DAC_LSB

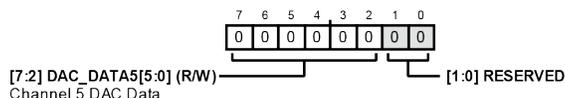


表55. CH5_DAC_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	DAC_DATA5[5:0]	通道5 DAC数据。这些位是载入IDAC5 DAC寄存器的DAC码。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x31；复位：0x00；名称：CH5_DAC_MSB

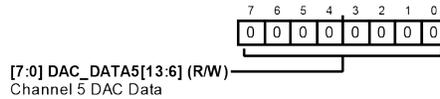


表56. CH5_DAC_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	DAC_DATA5[13:6]	通道5 DAC数据。这些位是载入IDAC5 DAC寄存器的DAC码。	0x0	R/W

地址：0x32；复位：0x00；名称：DAC_PAGE_MASK_LSB

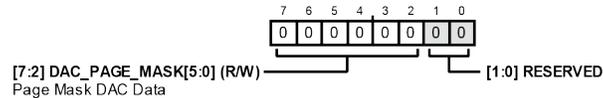


表57. DAC_PAGE_MASK_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	DAC_PAGE_MASK[5:0]	页屏蔽DAC数据。写入该寄存器后，载入该寄存器的DAC码将被复制到CH_SELECT寄存器选择的任何通道的DAC寄存器中。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x33；复位：0x00；名称：DAC_PAGE_MASK_MSB



表58. DAC_PAGE_MASK_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	DAC_PAGE_MASK[13:6]	页屏蔽DAC数据。写入该寄存器后，载入该寄存器的DAC码将被复制到CH_SELECT寄存器选择的任何通道的DAC寄存器中。	0x0	R/W

地址：0x34；复位：0x00；名称：CH_SELECT

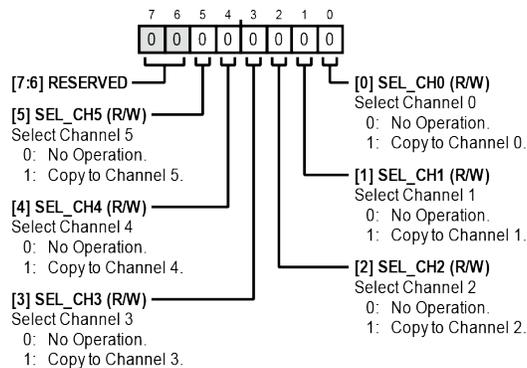


表59. CH_SELECT的位功能描述

位	位名称	描述	复位	访问类型
[7:6]	保留	保留。	0x0	R
5	SEL_CH5	选择通道5。当该位置1时，写入INPUT_PAGE_MASK寄存器的数据将被复制到INPUT_DATA5位，写入DAC_PAGE_MASK寄存器的数据将被复制到DAC_DATA5位。 0：无操作。 1：复制到通道5。	0x0	R/W

位	位名称	描述	复位	访问类型
4	SEL_CH4	选择通道4。当该位置1时，写入INPUT_PAGE_MASK寄存器的数据将被复制到INPUT_DATA4位，写入DAC_PAGE_MASK寄存器的数据将被复制到DAC_DATA4位。 0：无操作。 1：复制到通道4。	0x0	R/W
3	SEL_CH3	选择通道3。当该位置1时，写入INPUT_PAGE_MASK寄存器的数据将被复制到INPUT_DATA3位，写入DAC_PAGE_MASK寄存器的数据将被复制到DAC_DATA3位。 0：无操作。 1：复制到通道3。	0x0	R/W
2	SEL_CH2	选择通道2。当该位置1时，写入INPUT_PAGE_MASK寄存器的数据将被复制到INPUT_DATA2位，写入DAC_PAGE_MASK寄存器的数据将被复制到DAC_DATA2位。 0：无操作。 1：复制到通道2。	0x0	R/W
1	SEL_CH1	选择通道1。当该位置1时，写入INPUT_PAGE_MASK寄存器的数据将被复制到INPUT_DATA1位，写入DAC_PAGE_MASK寄存器的数据将被复制到DAC_DATA1位。 0：无操作。 1：复制到通道1。	0x0	R/W
0	SEL_CH0	选择通道0。当该位置1时，写入INPUT_PAGE_MASK寄存器的数据将被复制到INPUT_DATA0位，写入DAC_PAGE_MASK寄存器的数据将被复制到DAC_DATA0位。 0：无操作。 1：复制到通道0。	0x0	R/W

地址：0x35；复位：0x00；名称：INPUT_PAGE_MASK_LSB

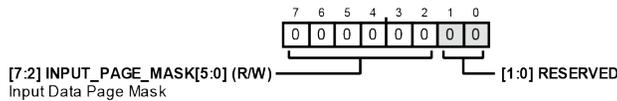


表60.INPUT_PAGE_MASK_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	INPUT_PAGE_MASK[5:0]	输入数据页屏蔽。写入该寄存器后，载入该寄存器的DAC码将被复制到CH_SELECT寄存器选择的任何通道的输入寄存器中。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x36；复位：0x00；名称：INPUT_PAGE_MASK_MSB

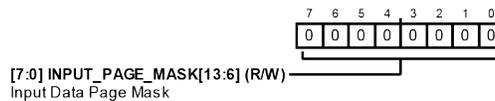


表61.INPUT_PAGE_MASK_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	INPUT_PAGE_MASK[13:6]	输入数据页屏蔽。写入该寄存器后，载入该寄存器的DAC码将被复制到CH_SELECT寄存器选择的任何通道的输入寄存器中。	0x0	R/W

地址：0x37；复位：0x00；名称：SW_LDAC

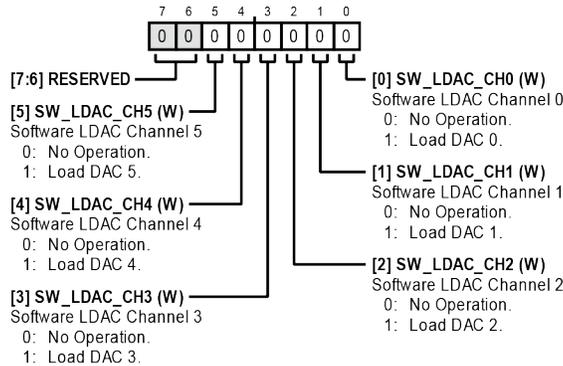


表62. SW_LDAC的位功能描述

位	位名称	描述	复位	访问类型
[7:6]	保留	保留。	0x0	R
5	SW_LDAC_CH5	软件LDAC通道5。设置此位可将INPUT_DATA5位的内容传输到DAC_DATA5位。写入SW_LDAC寄存器后，此位自动复位。 0：无操作。 1：加载DAC_DATA5。	0x0	W
4	SW_LDAC_CH4	软件LDAC通道4。设置此位可将INPUT_DATA4位的内容传输到DAC_DATA4位。写入SW_LDAC寄存器后，此位自动复位。 0：无操作。 1：加载DAC_DATA4。	0x0	W
3	SW_LDAC_CH3	软件LDAC通道3。设置此位可将INPUT_DATA3位的内容传输到DAC_DATA3位。写入SW_LDAC寄存器后，此位自动复位。 0：无操作。 1：加载DAC_DATA3。	0x0	W
2	SW_LDAC_CH2	软件LDAC通道2。设置此位可将INPUT_DATA2位的内容传输到DAC_DATA2位。写入SW_LDAC寄存器后，此位自动复位。 0：无操作。 1：加载DAC_DATA2。	0x0	W
1	SW_LDAC_CH1	软件LDAC通道1。设置此位可将INPUT_DATA1位的内容传输到DAC_DATA1位。写入SW_LDAC寄存器后，此位自动复位。 0：无操作。 1：加载DAC_DATA1。	0x0	W
0	SW_LDAC_CH0	软件LDAC通道0。设置此位可将INPUT_DATA0位的内容传输到DAC_DATA0位。写入SW_LDAC寄存器后，此位自动复位。 0：无操作。 1：加载DAC_DATA0。	0x0	W

地址：0x38；复位：0x00；名称：CH0_INPUT_LSB

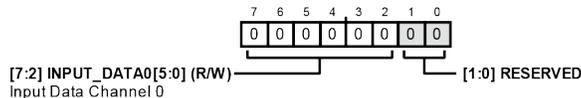


表63. CH0_INPUT_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	INPUT_DATA0[5:0]	输入数据通道0。这些位是载入IDAC0输入寄存器的DAC码。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x39；复位：0x00；名称：CH0_INPUT_MSB

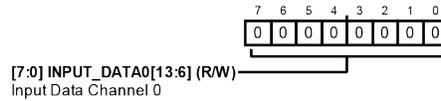


表64. CH0_INPUT_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	INPUT_DATA0[13:6]	输入数据通道0。这些位是载入IDAC0输入寄存器的DAC码。	0x0	R/W

地址：0x3A；复位：0x00；名称：CH1_INPUT_LSB

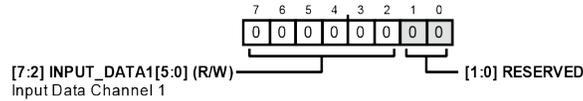


表65. CH1_INPUT_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	INPUT_DATA1[5:0]	输入数据通道1。这些位是载入IDAC1输入寄存器的DAC码。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x3B；复位：0x00；名称：CH1_INPUT_MSB

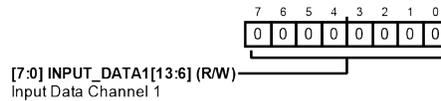


表66. CH1_INPUT_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	INPUT_DATA1[13:6]	输入数据通道1。这些位是载入IDAC1输入寄存器的DAC码。	0x0	R/W

地址：0x3C；复位：0x00；名称：CH2_INPUT_LSB

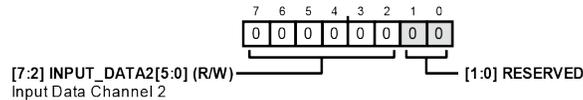


表67. CH2_INPUT_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	INPUT_DATA2[5:0]	输入数据通道2。这些位是载入IDAC2输入寄存器的DAC码。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x3D；复位：0x00；名称：CH2_INPUT_MSB

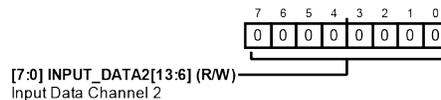


表68. CH2_INPUT_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	INPUT_DATA2[13:6]	输入数据通道2。这些位是载入IDAC2输入寄存器的DAC码。	0x0	R/W

地址：0x3E；复位：0x00；名称：CH3_INPUT_LSB

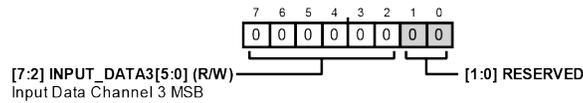


表69. CH3_INPUT_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	INPUT_DATA3[5:0]	输入数据通道3。这些位是载入IDAC3输入寄存器的DAC码。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x3F；复位：0x00；名称：CH3_INPUT_MSB

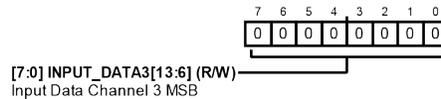


表70. CH3_INPUT_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	INPUT_DATA3[13:6]	输入数据通道3。这些位是载入IDAC3输入寄存器的DAC码。	0x0	R/W

地址：0x40；复位：0x00；名称：CH4_INPUT_LSB

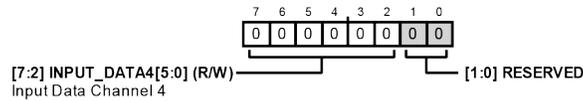


表71. CH4_INPUT_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	INPUT_DATA4[5:0]	输入数据通道4。这些位是载入IDAC4输入寄存器的DAC码。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x41；复位：0x00；名称：CH4_INPUT_MSB

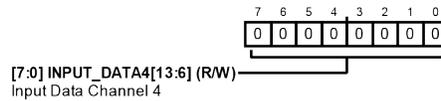


表72. CH4_INPUT_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	INPUT_DATA4[13:6]	输入数据通道4。这些位是载入IDAC4输入寄存器的DAC码。	0x0	R/W

地址：0x42；复位：0x00；名称：CH5_INPUT_LSB

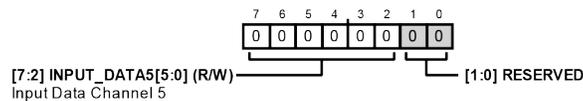


表73. CH5_INPUT_LSB的位功能描述

位	位名称	描述	复位	访问类型
[7:2]	INPUT_DATA5[5:0]	输入数据通道5。这些位是载入IDAC5输入寄存器的DAC码。	0x0	R/W
[1:0]	保留	保留。	0x0	R

地址：0x43；复位：0x00；名称：CH5_INPUT_MSB

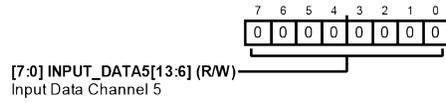


表74. CH5_INPUT_MSB的位功能描述

位	位名称	描述	复位	访问类型
[7:0]	INPUT_DATA5[13:6]	输入数据通道5。这些位是载入IDAC5输入寄存器的DAC码。	0x0	R/W

地址：0x44；复位：0x3F；名称：RESERVED

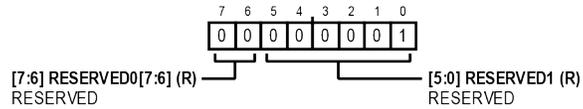


表75. RESERVED的位功能描述

位	位名称	描述	复位	访问类型
[7:6]	RESERVED0	保留	0x0	R
[0:5]	RESERVED1	保留	0x1	R

外形尺寸

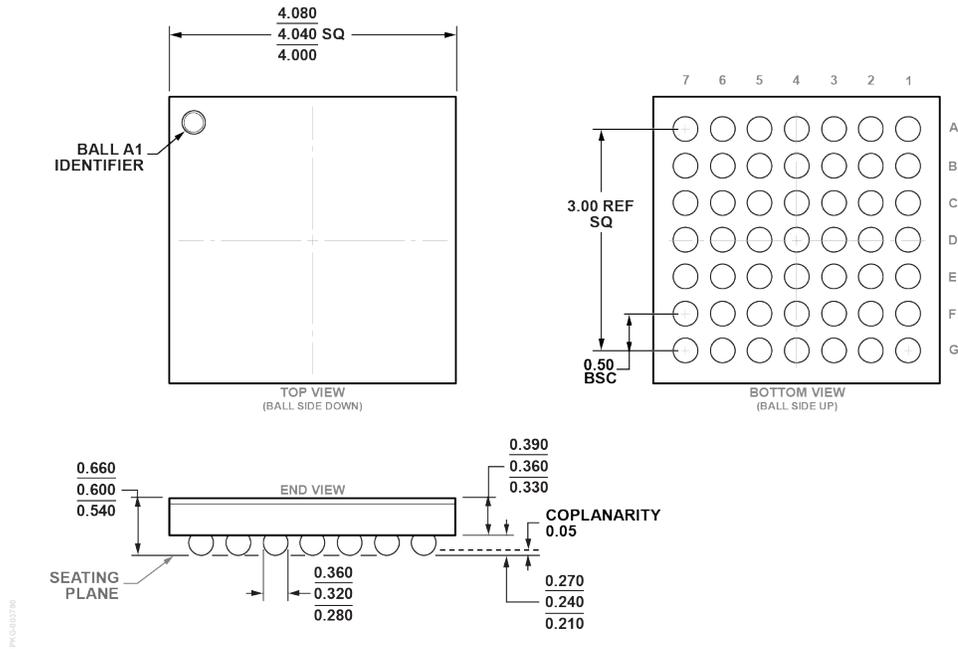


图78. 49引脚晶圆级芯片规模封装[WLCSP]
(CB-49-5)
尺寸单位: mm

订购指南

型号 ¹	温度范围	封装描述	封装选项
AD5770RBCBZ-RL7	-40°C至+105°C	49引脚晶圆级芯片规模封装[WLCSP]	CB-49-5
EVAL-AD5770RSDZ		评估板	

¹ Z= 符合RoHS标准的兼容器件。