

## 低频和高频电路接地

了解接地路径和信号路径，实现行之有效的设计电流沿着阻抗最小，  
而不仅是电阻最小的路径流动

作者：Paul Brokaw、Jeff Barrow

在大多数电子系统中，降噪是一个重要设计问题。与功耗限制、环境温度变化、尺寸限制以及速度和精度要求一样，必须处理好无所不在的噪声因素，才能使最终设计获得成功。这里，我们不考虑用于降低“外部噪声”（与信号一起到达系统）的技术，因为其存在一般不受设计工程师直接控制；外部噪声必须通过滤波、模拟信号处理和数字算法等手段在系统的运行设计中予以处理。

相比之下，防止“内部噪声”（电路或系统内部产生或耦合的噪声）扰乱信号则是设计工程师的直接责任。如果不在早期设计过程中予以充分考虑，噪声源可能会对最终性能产生不利影响，阻碍系统高分辨率优势的实现；其后果至少是需要重新设计和返工，耗费大量资金。已经有一些文章<sup>1,2,3,4,5</sup>探讨了涉及噪声与系统关系的一些设计因素。本文中，我们将讨论系统“接地”的原理图、拓扑结构和最终布局在降低内部噪声耦合方面的重要作用。

为了充分考虑噪声问题，我们需要从多个方面入手：器件的实际内部引脚连接与概念连接；推荐的接地参考信号原理图；以及布局对噪声产生和拾取的影响。根据噪声现象的带宽不同，这些主题可以在两种有重叠的频域下加以考虑；低频时的地噪声源、问题和解决方案与高频时不同。不过幸运的是，良好的接地做法一般适用于所用频带。

<sup>1</sup> “噪声和运算放大器电路”，D. H. Sheingold 和 L. R. Smith，《模拟对话》3-1 (1969)。

<sup>2</sup> “了解干扰型噪声”，Alan Rich，《模拟对话》16-3 (1982)。

<sup>3</sup> “屏蔽和防护”，Alan Rich，《模拟对话》17-1 (1983)。

<sup>4</sup> “高速电路的接地规则”，Don Brockman 和 Arnold Williams，《模拟对话》17-3 (1983)。

<sup>5</sup> “重温放大器噪声基础知识”，Al Ryan 和 Tim Scranton，《模拟对话》18-1 (1984)。

### 基本运算放大器互连

关于运算放大器的许多文章一般都将理想运算放大器描述为三端器件：拥有一对差分输入和一路输出（图 1）。但是，输出电压必须相对于某一参考点来测量，放大器的输出电流必须通过一条闭合回路返回放大器。理想差分运算放大器的无限大共模抑制断

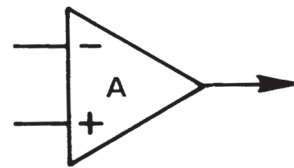


图 1. 常规“三端”运算放大器

绝了输入参考电位与输出参考电位的区别，而且高输入阻抗使得无法将输入端用作输出电流返回点，因此必须有第四端，有些人称之为“地”。

当然，多数 IC 运算放大器并没有“地”连接；一般认为第四端是双电源（也可能为其它放大器和系统元件供电）的公共连接。它不仅在低频时起到这种作用，而且只要电源连接实际上为放大器提供低（理想值为 0）阻抗，则在放大器带宽内的所有频率时，它都会起到这一作用。当此要求未得到满足时，电源端的阻抗就会影响信号路径，众多问题将随之而来，包括噪声、瞬态响应差和振荡等。

运算放大器必须输入完全差分信号，将此信号转换为单端输出，并以第四端作为参考。图 2 显示了几种颇受欢迎的基本运算放大器系列的实际信号流。放大器输出与负电源轨之间的大部分电压差会出现在积分器（用来控制开环频率响应）的补偿电容上。如果负电源电压突然改变，积分器放大器的输出将立即跟随其正输入。在典型闭环配置中，输入误差信号将尝试恢复输出，但恢复程度受限于积分器带宽。

这类放大器可能拥有出色的低频电源抑制性能，但高频负电源抑制却存在限制。由于导致输出恢复的是放大器的增益，因此，对于超过闭环带宽的信号，负电源抑制比接近零。结果是，高速高电平电路可以通过负电源线的公共阻抗与低电平电路交互。

建议的解决方案常常是“去耦”，在应用中既会存在一些错误的做法，也存在一些比较好的做法。可以用数厘米的导线将电源附近的去耦电容与运算放大器隔开，使它看起来像一个高 Q 电感。然后将电容的另一端连到称为“地”的地方。

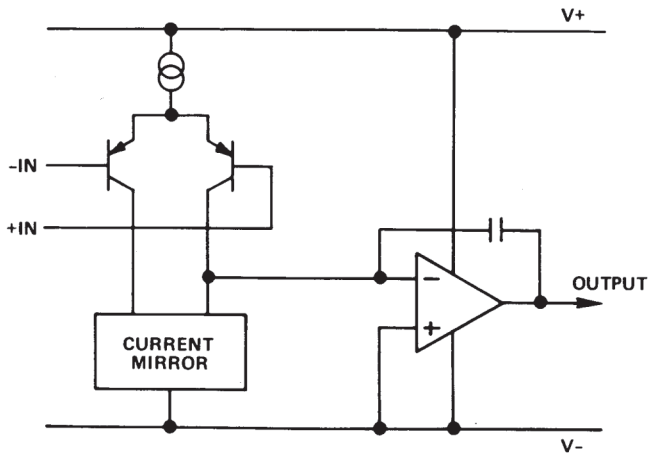


图 2. 简化的“真实”运算放大器

图 3\* 展示了如何连接去耦电容以降低负电源轨与接地总线之间的干扰。负载电流中的高频成分被限制在一个不含接地路径的路径中。在图 4 所示的更复杂例子中，放大器驱动的是流向虚地（第二放大器的输入端）的负载，实际负载电流不返回接地。相反，实际负载必须由第二放大器通过其正电源供电。将第一放大器的负电源去耦至第二放大器的正电源，将会闭合高速信号电流环路，而不影响接地路径或信号路径。

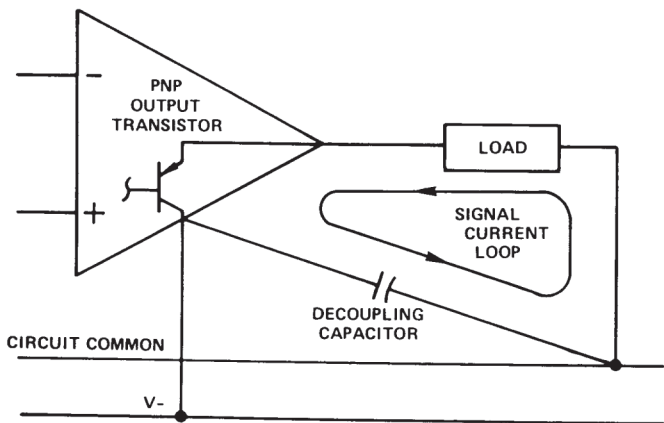


图 3. 针对接地负载对负电源去耦

让接地电流与低电平信号共用路径可能会导致问题。如图 5 所示，设计不当的接地可能会降低放大器驱动负载电阻的性能。负载电流由电源提供，并受放大器控制。如果 A 点和 B 点为电源“接地”连接，则在 A 点连接电源会使负载电流与输入信号共用一段线缆。

例如，15 厘米 22 号线会给负载电流带来约 8 mΩ 电阻。当负载为 2 kΩ 时，10 V 的输出摆幅会在标记为 ΔV 的点之间产生约 40 μV 的信号。该信号与同相输入串联，可能导致严重误差。对于增益为 8 百万的放大器，此 1/250,000 正反馈所导致的增益误差系数将比放大器开环增益本身的误差系数大 32 倍。此外，当闭环增益很大时（通常大于 250 V/mV），正反馈可能引起电路自锁或振荡。不过，将电源与 B 点相连可以免去公共反馈阻抗。

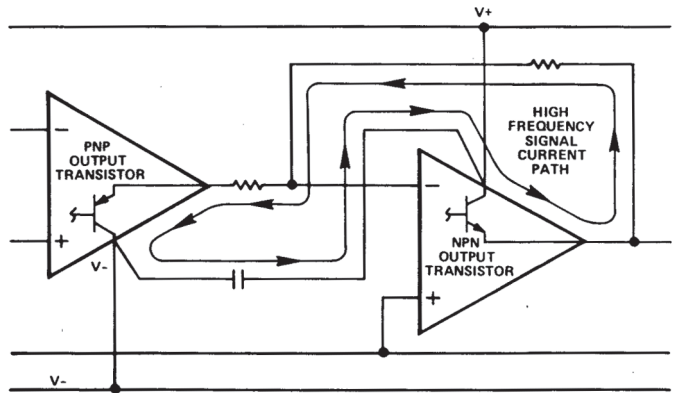


图 4. 针对“虚地”负载对负电源去耦

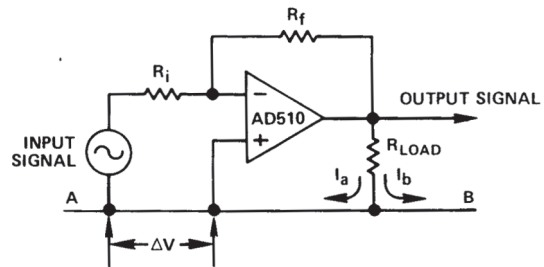


图 5. 正确选择电源连接有助于减轻问题

在真实系统中，问题更加复杂。输入信号源（图 5 中显示为浮点）也可能产生必须回到电源的电流。当电源回路位于 B 点时，R<sub>i</sub> 之外的其它负载中流动的任何电流都可能干扰此放大器的运行。当放大器级联时，图 6 显示了仍能驱动辅助负载而无需公共阻抗反馈耦合的方法。输出电流流经辅助负载，并通过电源公共地流回电源。旁路连接如图 4 所示，以便电源经由放大器提供输入和反馈电阻中的电流。流入信号公共地的只有放大器输入电流，其影响一般非常小，可以忽略不计。

\*许多插图都可以在 Paul Brokaw 撰写的免费应用笔记“IC 放大器用户指南：去耦、接地及其它一些要点”中找到。

了解实际负载和信号电流的路径非常重要。优化电路的关键是在接地等信号路径旁路这些电流。两点之间的电压（更准确地说是电位差）定义电流流向。

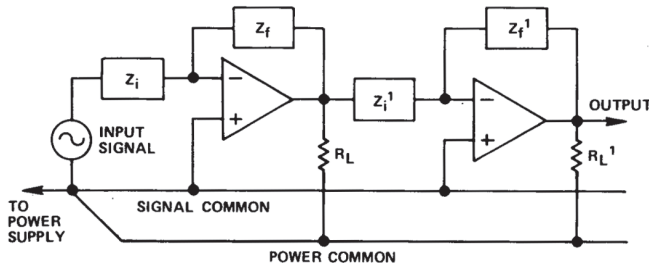


图 6. 减少公共阻抗耦合

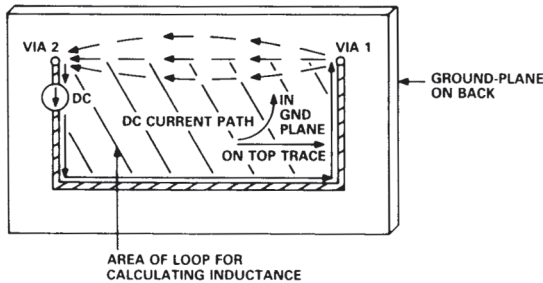


图 7. 电流源的原理图和布局，PC 板上布设U形走线，通过接地层返回。

### 针对高频工作的接地

一般提倡电源和信号电流最好通过“接地层”返回，而且该层还可为转换器、基准电压源和其它子电路提供参考节点。但是，即便广泛使用接地层也不能保证交流电路具有高质量接地参考。

图 7 所示为简单电路采用两层印刷电路板制造，顶层上有一个交直流电流源，其一端连到过孔 1，另一端通过一条 U 形铜走线连到过孔 2。两个过孔均穿过电路板并连到接地层。理想情况下，阻抗为 0，电流源上的电压为 0V。

这个简单的原理图远不能反映真实的情况，但了解电流如何在接地层中从过孔 1 流到过孔 2，将有助于我们看清实际问题所在，并找到消除高频布局接地噪声的方法。

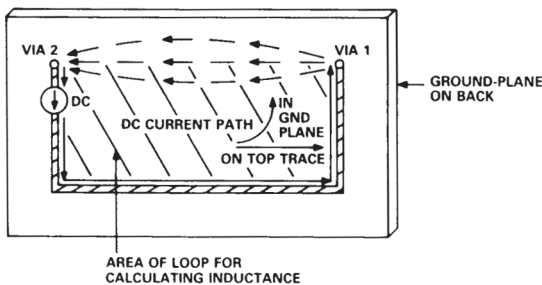


图 8. 图 7 的直流电流路径

直流电流按图 8 所示方式流动，正如所猜测的那样，选取电阻最小的路径从过孔 1 流到过孔 2。虽然会发生一些电流扩散，但基本上不会有电流实质性偏离这条路径。相比之下，交流电流则不是选取电阻最小的路径，而是选取阻抗最小的路径，后者又取决于电感。

电感与电流环路的面积成比例，二者之间的关系可以用图 9 所示的右手法则和磁场来说明。环路之内，沿着环路所有部分流动的电流所产生的磁场相互增强。环路之外，不同部分所产生的磁场相互削弱。因此，磁场原则上被限制在环路以内。环路越大则电感越大，这意味着：对于给定的电流水平，它储存的磁能 ( $Li^2$ ) 更多，阻抗更高（因为  $X_L = j\omega L$ ），因而将在给定频率产生更大电压。

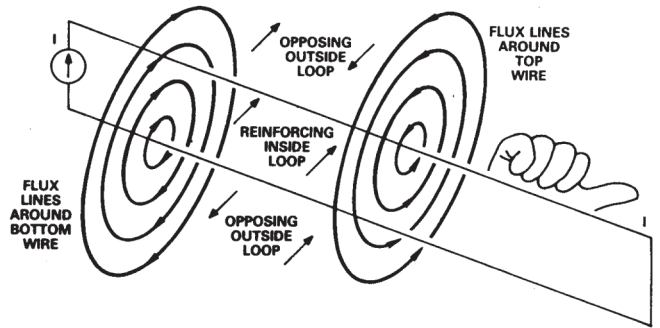


图 9. 磁力线和感性环路

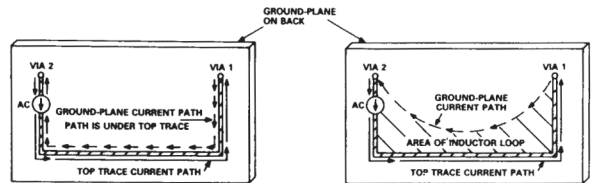


图 10. 接地层中不含（左图）和含（右图）电阻的交流电流路径  
在图中所示的简单例子中，面积最小的环路显然是由 U 形顶部走线与其正下方的接地层部分所形成的环路。图 8 显示了直流电流路径，图 10（左）则显示了大多数交流电流在接地层中选取的路径，它所围成的面积最小，位于 U 形顶部导线正下方。实际应用中，接地层电阻会导致低中频电流流向直接返回路径与顶部导线正下方之间的某处（右图）。不过，即使频率低至 1-2 MHz，返回路径也是接近顶部走线的下方。

避免布局问题。一旦了解电流在接地层中的返回路径，就可以找出并纠正常见布局问题。例如在图 11 中，路径 A 被认定是关键路径，应当保持最短，远离数字线路，并且不得有过孔。路径 B 不那么重要，但需要穿过路径 A。通常是切开路径 A 下面的接地层，然后经过两个过孔并在路径 A 下方布设路径 B。

但结果令人遗憾，两个信号的接地回路中均引入了电感，因为中断的接地层使两条环路的面积均变得更大。路径 A 传导高频信号，因此接地层的开口上将出现感应压降。对于典型的 ECL 或 TTL 信号，此压降可能大于数百毫伏，足以严重影响 12 位、10 MHz 转换器或 8 位、20-MHz 转换器的性能。简单的补救方法是在接地层的切口上添加一根导线，使环路面积保持较小。

电源干扰是另一个值得关注的问题。电源线的特性阻抗 ( $\sqrt{L/C}$ )。必须尽可能低。为使此比值较小，需要使接地层始终位于电源线下，以便降低电感并提高电容。有选择地将旁路电容放在关键位置上，可以进一步提高电容，如上文所述。如果只顾及到电容，例如将 0.1  $\mu\text{F}$  电容放在电源引脚上以降低其阻抗，则电感为 30 nH 的电源线在每次瞬变之后将具有大约 3 MHz 的阻尼振荡。

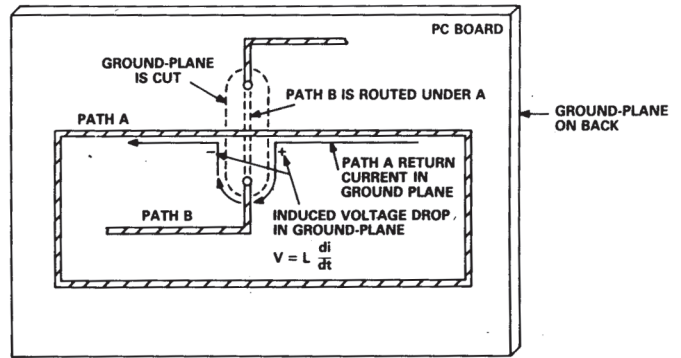


图 11. 路径交叉时的典型 PC 布局问题