

ADV7186中的手动调整

作者: Edwin Omoruyi

简介

视频类产品的消费者对能够进行视频信号处理的视频解码器有着巨大的需求。这有三个原因。第一个原因是这类解码器能产生完全不同于视频源输入分辨率的输出分辨率。第二个原因是信号能够以不改变输入视频分辨率的方式通过。需求量大的第三个原因是它可消除输出视频数据中的振铃或模糊现象。

“调整”是一种用来改变输入视频在输出端分辨率的技术。将低视频输入分辨率更改为高得多的视频输出分辨率称为向上调整。

向下调整表示将高视频输入分辨率改为较低输出视频分辨率的能力，以便满足面板(如LCD)等后端设备的要求而无需使用额外的存储器。

本应用笔记描述ADV7186中的自动与手动调整算法，重点

讨论手动调整。本应用笔记仅考虑标准输入视频格式。

调整是如何进行的?

ADV7186是一款视频解码器，集成视频信号处理能力，提供向上/向下调整输入视频分辨率的功能，同时消除视频数据的振铃和模糊现象。ADV7186采用ADI公司的调整器算法(Scaler Algorithm)，仅使用内部存储器即可在输出端提供质量极高的视频。

图1中的框图显示如何将输入视频调整到所需的输出分辨率。输入视频格式可以是NTSC或PAL，也可以将逐行视频输入至ADV7186的调整器模块。对于NTSC/PAL输入，去隔行模块可为调节器模块提供视频数据。对于逐行视频输入，不使用去隔行模块；视频数据路径经过调整器模块。

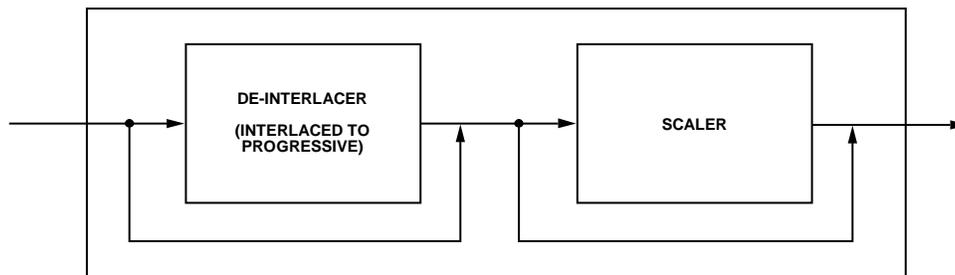


图1. ADV7186视频信号处理简化原理图

11771-001

目录

简介.....	1	调整配置类型.....	3
调整是如何进行的?	1	调整器模块错误.....	4
修订历史.....	2	结论.....	4
标准输入视频格式.....	3		

修订历史

2013年9月—修订版0：初始版

标准输入视频格式

表1列出了部分标准输入视频格式。寄存器VID_STD和寄存器PRIM_MODE均定义标准输入视频格式(VFE映射地址0x00(位[5:0])中的VID_STD(位[5:0])以及VFE映射地址0x01(位[3:0])中的PRIM_MODE(位[3:0]))。

表1. 标准输入视频格式

VID_STD	PRIM_MODE	标准输入	分辨率类型
0x01	0x00	0x01	CVBS (720 × 480i, 60 Hz)
0x0C	0x01	0x0C	480p (720 × 480p, 60 Hz)
0x0D	0x01	0x0D	576p (720 × 576p, 50 Hz)
0x13	0x01	0x13	720p (1280 × 720p, 60 Hz)
0x01	0x02	0x01	SVGA (800 × 600p, 60 Hz)
0x08	0x02	0x08	VGA (640 × 480p, 60 Hz)

调整配置类型

ADV7186提供两种调整配置：自动调整和手动调整。当需要不同的输出视频数据分辨率时(与输入视频数据分辨率完全不同)，两种配置都要用到调整器模块。

当所需的输出分辨率在ADV7186的内核中存在已定义OUTPUT_VID时，则输入视频数据分辨率在输出端自动调整为不同的视频数据分辨率。OUTPUT_VID是一个8位寄存器，数值以十六进制表示。写入OUTPUT_VID寄存器的十六进制值0xFF表示ADV7186内核的调整器模块未使用。它基本上是将输入视频数据分辨率传递给输出端；因此，未使用去隔行模块和调整器模块。

自动调整配置

当ADV7186内核中OUTPUT_VID存在已定义输出分辨率时，ADV7186的调整配置自动完成。ADV7186内核中存在表2所列的已定义输出分辨率。

由表2可知，将“输出分辨率”这一列的任意十六进制值输入OUTPUT_VID寄存器(VPP映射中的地址0x00)时，标准输入分辨率针对所需的输出分辨率作出相应调整。考虑CVBS输入的情况：输入为标准十六进制值0x01，而所需输出为WXGA(1366p × 768p, 60 Hz)分辨率。将十六进制值0x93(可在表2的第二列找到)输入OUTPUT_VID寄存器。

表2. 已定义的输出视频标准分辨率

OUTPUT_VID	输出分辨率	分辨率类型
0x00	0x93	WXGA (1366 × 768p, 60 Hz)
0x00	0x9E	WVGA (800 × 480p, 60 Hz)
0x00	0x0C	480p (720 × 480p, 60 Hz)
0x00	0x0D	576p (720 × 576p, 50 Hz)
0x00	0x13	720p (1280 × 720p, 60 Hz)
0x00	0x81	SVGA (800 × 600p, 60 Hz)
0x00	0x88	VGA (640 × 480p, 60 Hz)
0x00	0x8C	XGA (1024 × 768p, 60 Hz)

手动调整配置

当ADV7186内核中OUTPUT_VID寄存器不存在已定义输出分辨率时，则使用手动调整配置提供输入分辨率至输出分辨率所需的调整。使用后端设备的时序参数完成这一操作。时序参数可由适当的后端设备(比如LCD面板)数据手册确定。

时序参数

水平总行数(HTotal)
 水平有效行数(HActive)
 水平同步(HSYNC)
 水平后沿箝位(HBack Porch)
 水平前沿箝位(HFront Porch)
 水平消隐(HBlanking)
 有效视频结束(EAV)
 有效视频开始(SAV)
 垂直总行数(VTotal)
 垂直有效行数(VActive)
 垂直前沿箝位(VFront Porch)
 垂直消隐间隔(VBI)
 垂直后沿箝位(VBack Porch)
 垂直消隐(VBlanking)

手动调整配置示例

ADV7186提供数种寄存器控制，对其进行设置便可提供针对后端设备(比如面板)的手动时序调节。使用后端设备的时序参数完成这一操作。

图2显示输入VGA分辨率，用作ADV7186的标准输入；还显示了所需的输出分辨率WSVGA。WSVGA输出分辨率未在ADV7186内核中定义；因此，WSVGA面板的时序参数用于设置ADV7186的寄存器控制，以便将输入分辨率调整为所需的输出分辨率。手动调整要求对调整器模块的输出进行设置，并对输出时序进行相应设置。

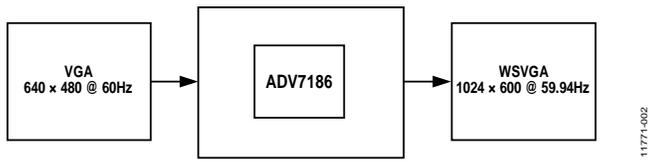


图2. VGA输入调整至WSVGA输出分辨率

设置ADV7186的寄存器位于VPP映射中。调整器输出寄存器位于地址0xCD至地址0xE4。

需设置的输出时序寄存器为寄存器地址0x70至寄存器地址0x8D，但不包括地址0x8A。I2C_OP_LINE_LENGTH(位[12:0])表示地址0x88和地址0x89，可在这些地址中设置水平总行数。OP_LCOUNT_MAX(位[11:0])表示地址0x86和地址0x87，可在这些地址中设置垂直总行数。注意I2C_OP_LINE_LENGTH(位[12:0])与OP_LINE_LENGTH(位[12:0])相同。

调整器模块错误

调整器模块可能会报告错误，因为无法进行输入分辨率至输出分辨率的调整。错误标志位于VSP映射内，地址为0xD0。错误清零标志位于地址0x96(位0)。如果手动调整可用，则切换位0便可清零错误标志寄存器。如果在切换后，四个调整器错误的一个置位，则表示手动调整不可用。

表3. WSVGA面板时序参数

时序参数	数值	VPP映射寄存器
像素时钟	50.4 MHz	—
水平频率	37.46 kHz	—
垂直频率	59.94 Hz	—
水平总行数 (HTotal)	1344	SCAL_LINE_LENGTH, 位[12:0], 0xE3和0xE4
水平有效行数 (HActive)	1024	OP_HRES, 位[11:0], 0x8B和0x8C
水平同步 (HSYNC)	136	SCAL_END_HS, 位[12:0], 0xCF和0xD0
水平后沿箝位 (HBP)	160	—
有效视频开始 (SAV)	HSYNC + HBP - 4	SCAL_START_SAV, 位[12:0], 0xD1和0xD2
水平前沿箝位 (HFP)	24	—
水平消隐 (HBlanking)	HTotal - HActive	—
有效视频结束 (EAV)	HActive + SAV + 4	SCAL_START_EAV, 位[12:0], 0xD3和0xD4
垂直总行数 (VTotal)	625	SCAL_LCOUNT_MAX, 位[11:0], 0xE1和0xE2
垂直有效行数 (VActive)	600	OP_VRES, 位[11:0], 0x8C和0x8D
垂直前沿钳位 (VFP)	1	—
垂直同步 (VSYNC)	3	SCAL_END_VS, 位[10:0], 0xD6和0xD7
垂直后沿箝位 (VBP)	21	—
垂直消隐 (VBlanking)	VTotal - VActive	SCAL_END_VBI, 位[11:0], 0xDC和0xDD
VBI	625	SCAL_START_VBI, 位[11:0], 0xDB和0xDC

结论

本应用笔记讨论ADV7186的自动和手动调整配置。

其中重点讨论了手动调整配置，该配置可在ADV7186内核无定义的输出视频分辨率时使用。为了完成手动调整，需要对用于后端设备的时序参数进行设置，或将其写入ADV7186的控制寄存器中。

VPP映射地址寄存器提供用于手动调整的控制寄存器。控制寄存器分别控制调整器模块组的输出以及输出时序寄存器组。清零错误标志位之后，调整器模块可能会报告错误，也可能不会。