

利用 ADI 公司产品进行电路设计  
放心运用这些配套产品迅速完成设计。  
欲获得更多信息和技术支持，请拨打 4006-100-006 或  
访问 [www.analog.com/zh/circuits](http://www.analog.com/zh/circuits)。

连接/参考器件	
AD7606	8 通道 DAS，内置 16 位、双极性、同步采样 ADC
AD7606-6	6 通道 DAS，内置 16 位、双极性、同步采样 ADC
AD7606-4	4 通道 DAS，内置 16 位、双极性、同步采样 ADC
ADR421	精密、低噪声 XFET® 基准电压源

## 基于 16 位 8 通道 DAS AD7606 的可扩展多通道同步采样数据采集系统(DAS)的布局考虑

### 电路功能与优势

在电力线路测量和保护系统中，需要对多相输配电网的大量电流和电压通道进行同步采样。这些应用中，通道数量从 6 个到 64 个以上不等。AD7606 8 通道数据采集系统(DAS)集成 16 位双极性同步采样 SAR ADC 和片内过压保护功能，可大大简化信号调理电路，并减少器件数量、电路板面积和测量保护板的成本。高集成度使得每个 AD7606 只需 9 个低值陶瓷去耦电容就能工作。

在测量和保护系统中，为了保持多相电力线网络的电流和电压通道之间的相位信息，必须具备同步采样能力。AD7606 具有宽动态范围，是捕获欠压/欠流和过压/过流状况的理想器件。输入电压范围可以通过引脚编程设置为 ±5 V 或 ±10 V。

此电路笔记详细介绍针对采用多个 AD7606 器件应用而推荐的印刷电路板(PCB)布局。该布局在通道间匹配和器件间匹配方面进行了优化，有助于简化高通道数系统的校准程序。当通道间匹配非常重要时，此电路可以使用 2.5 V 内部基准电压源 AD7606；而对于要求出色绝对精度的高通道数应用，此电路可以使用外部精密基准电压源 ADR421，它具有高精度（B 级：最大值 ±1 mV）、低漂移（B 级：最大值 3 ppm/°C）、低噪声（典型值 1.75 μV p-p，0.1 Hz 至 10 Hz）等特性。低噪声及出色的稳定性和精度特性使得 ADR421 非常适合高精度转换应用。这两个器件相结合，能够实现业界前所未有的集成度、通道密度和精度。

### 电路描述

AD7606 是一款集成式 8 通道数据采集系统，片内集成输入放大器、过压保护电路、二阶模拟抗混叠滤波器、模拟多路复用器、16 位 200 kSPS SAR ADC 和一个数字滤波器。图 1 所示电路包括两个 AD7606 器件，可以配置为使用 2.5 V 内部基准电压源或 2.5 V 外部基准电压源 ADR421。如果 REF SELECT 引脚接逻辑高电平，则选择内部基准电压源。如果 REF SELECT 引脚接逻辑低电平，则选择外部基准电压源。

电源要求如下： $AV_{CC} = 5 V$ ， $V_{DRIVE} = 2.3 V$  至  $5 V$ （取决于外部逻辑接口要求）。

本电路笔记描述一个评估板的布局和性能，其中内置两个 AD7606，构成一个 16 通道数据采集系统。欲浏览完整的 16 通道 DAS PCB 板文档，请访问：

[www.analog.com/CN0148\\_PCB\\_Documentation](http://www.analog.com/CN0148_PCB_Documentation)。

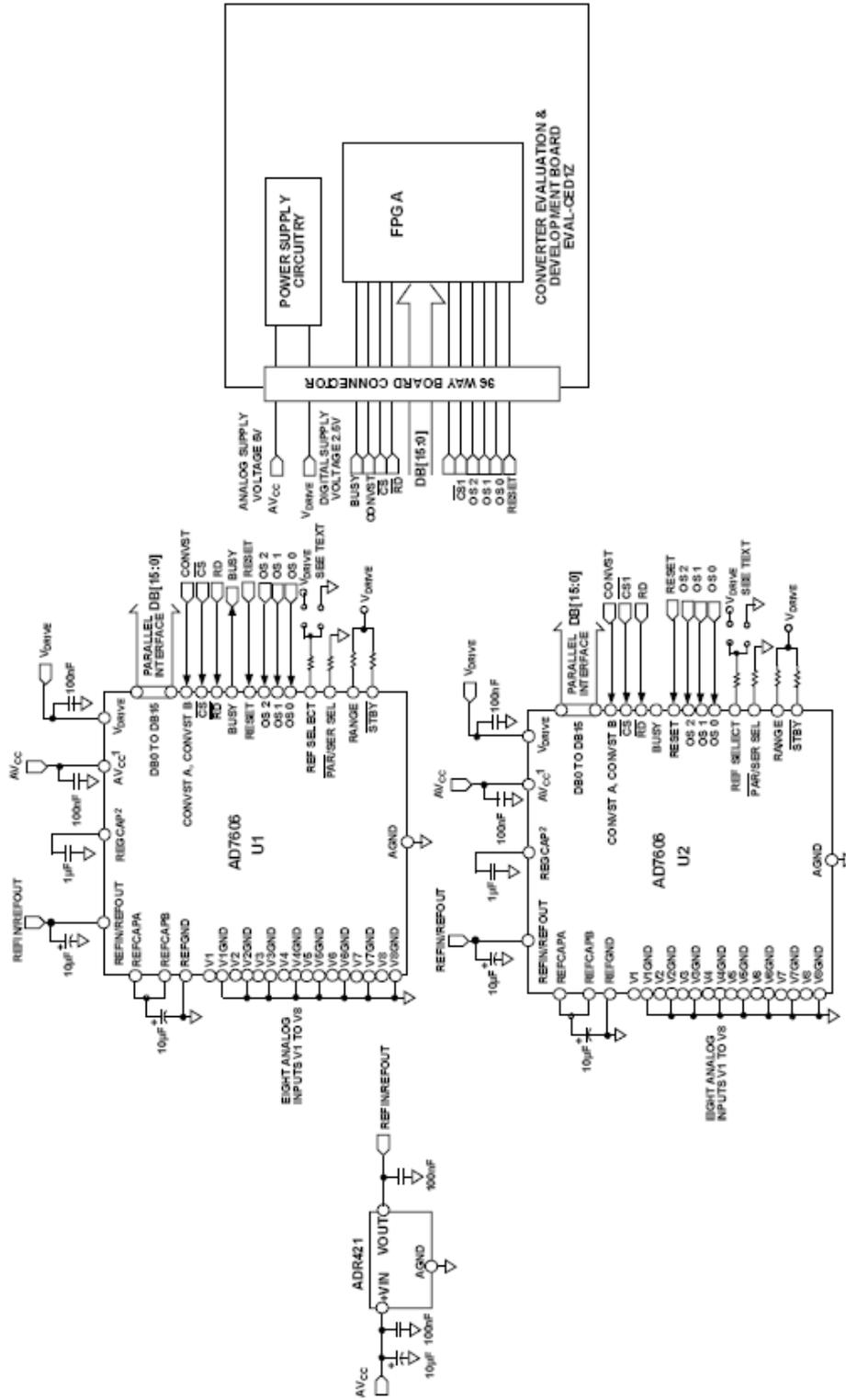
为实现良好的通道间匹配和器件间匹配，模拟输入通道和器件去耦的对称布局非常重要。所示数据支持利用图 1 所示 16 通道 ADC 实现的匹配性能。

### 16 通道 DAS 的双路 AD7606 板布局

在内置多个 AD7606 器件的系统中，为确保器件之间的性能匹配良好，这些器件必须采用对称布局。图 2 显示采用两个 AD7606 器件的布局。

#### Rev.0

“Circuits from the Lab” from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any “Circuit from the Lab”. (Continued on last page)



100-90602

10DECOUPLING SHOWN ON THE AVCC PIN APPLIES TO EACH AVCC PIN (PIN 1, PIN 27, PIN 35, PIN 49).  
 20DECOUPLING CAPACITOR CAN BE SHARED BETWEEN AVCC PINS 37 AND PIN 38.  
 30DECOUPLING SHOWN ON THE REFCAP PIN APPLIES TO EACH REFCAP PIN (PIN 36, PIN 39).

图1.采用两个AD7606 8 通道DAS的 16 通道、16 位数据采集系统  
 (原理示意图, 未显示所有连接。对于通道间和器件间匹配测试, 器件之间的具体连接参见正文)

$AV_{CC}$ 电压平面沿两个器件的右侧布设， $V_{DRIVE}$ 电源走线沿两个AD7606器件的左侧布设。基准电压芯片ADR421位于两个AD7606器件之间，基准电压走线向上布设到U2的引脚42，向下布设到U1的引脚42。使用实心接地层。这些对称布局原则适用于含有两个以上AD7606器件的系统。AD7606器件可以沿南北方向放置，基准电压位于器件的中间，基准电压走线则沿南北方向布设，类似于图2。

良好的去耦也很重要，以便降低AD7606的电源阻抗，及其电源尖峰幅度。去耦电容应靠近（理想情况是紧靠）这些引脚及其对应接地引脚放置。

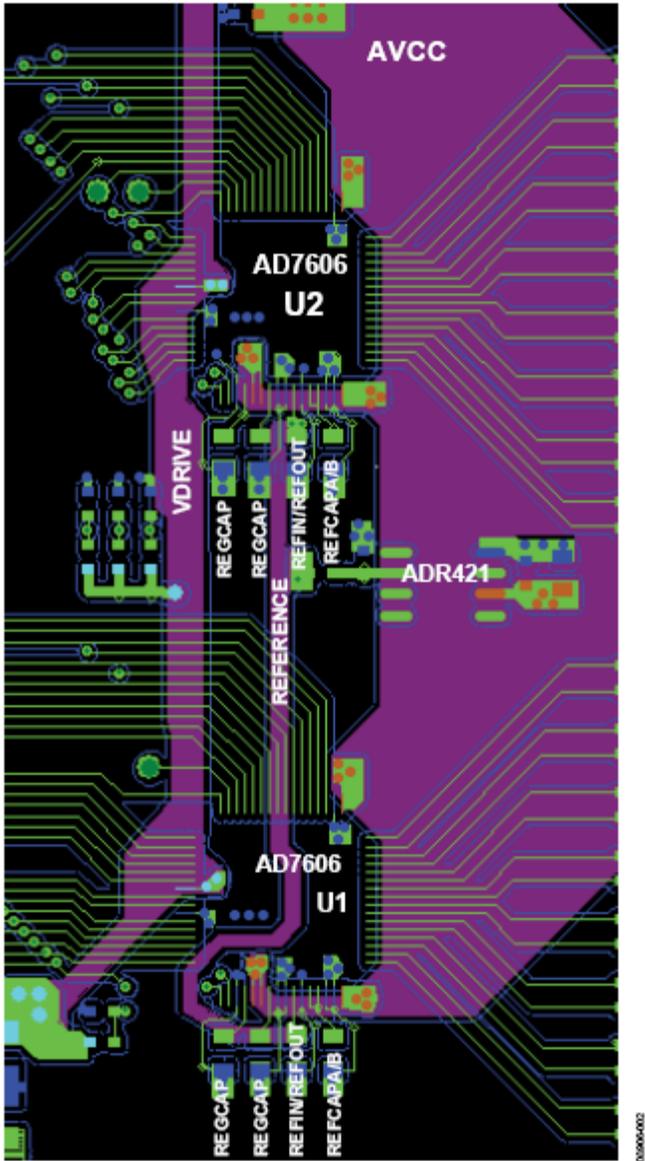


图2.采用两个AD7606的16通道DAS的PCB布局

REFIN/REFOUT引脚和REFCAPA、REFCAPB引脚的去耦电容是攸关性能的重要电容，应尽可能靠近相应的AD7606引脚。可能的话，应将这些电容放在电路板上与AD7606器件相同的一侧。图3显示AD7606电路板顶层的建议去耦配置。所示的四个陶瓷电容是REFIN/REFOUT引脚、REGCAP引脚、REFCAPA引脚和REFCAPB引脚的去耦电容。这些电容沿南北方向放置，以便尽可能靠近相应的引脚。

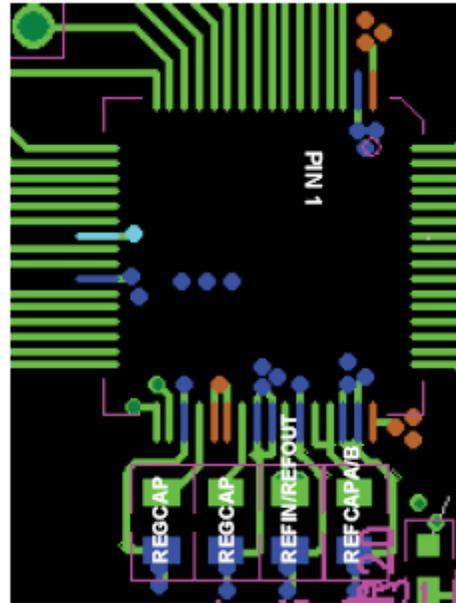


图3.顶层去耦，显示了两个REFCAPA引脚、REFIN/REFOUT引脚和REFCAPA/B引脚的去耦电容

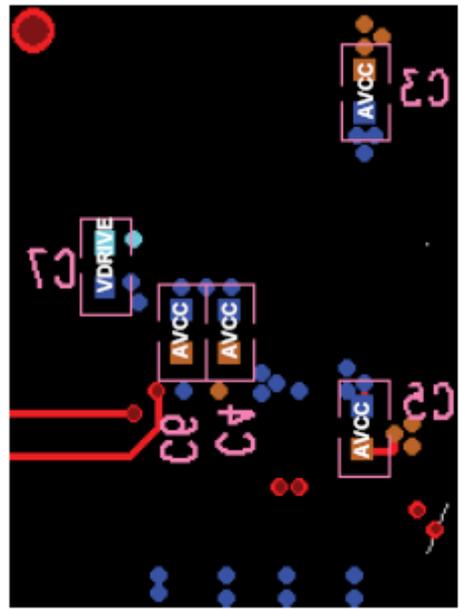


图4.底层去耦，显示了四个AVCC引脚和VDRIVE引脚的去耦电容

图 4 显示底层去耦配置，它用于四个 AVCC 引脚和 VDRIVE 引脚的去耦。使用多个过孔将引脚与其相应的去耦电容相连。AD7606 器件周围去耦电容的对称布局有利于器件间的性能匹配。多个过孔用来将电容焊盘和引脚焊盘接地及接到电压平面和基准电压走线。

**16 通道系统的通道间匹配**

在高通道数系统中，良好的通道间和器件间性能匹配可以大大简化校准程序。AD7606 器件、模拟输入通道和去耦电容的对称布局有助于多个器件之间的性能匹配。使用公共系统基准电压将能进一步增强系统的匹配性能。图 5 显示所有输入接地时，用于测量板上 16 个通道之间性能匹配的电路配置。还有最多 7 个码的分布直方图，各通道直方图的中心为码 0，如图 6 所示。

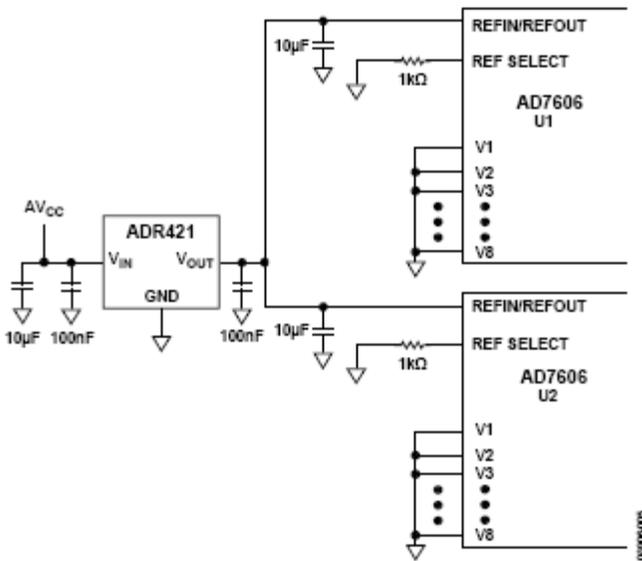


图 5. 用于测试 16 通道系统通道间匹配的电路示意图，该系统采用两个 AD7606 和外部基准电压源 ADR421，所有输入接地

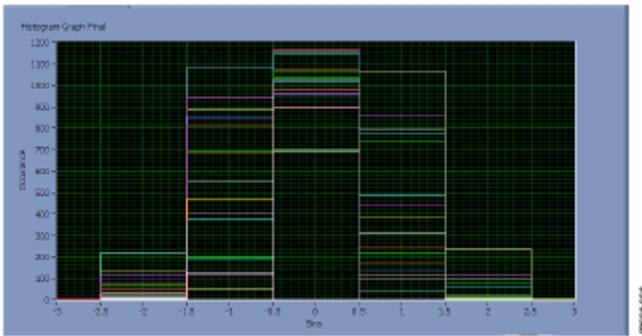


图 6. 图 5 所示电路的直方图，显示了使用外部基准电压源 ADR421 的 16 通道系统的通道间匹配性能

**AD7606 内部基准电压源用作系统基准电压源**

AD7606 内置一个 2.5 V 基准电压源，经过内部放大，它可以为 AD7606 ADC 提供约 4.5 V 的缓冲基准电压。在通道间和器件间匹配性能至关重要的高通道数应用中，可以用一个 AD7606 的内部基准电压源为另一个 AD7606 器件提供基准电压。在此配置中，U1 配置为在内部基准电压下工作，如图 7 所示。

AD7606 U2 器件可配置为在外部基准电压源模式下工作。U1 REF IN/REF OUT 引脚提供的 2.5 V 基准电压路由至 U2 的 REF IN/REF OUT 引脚。一个 10 μF 去耦电容位于 AD7606 器件的 REF IN/REF OUT 引脚。在 AD7606 U1 和 U2 上，REFCAPA 和 REFCAPB 引脚短接在一起，并通过一个 10 μF 陶瓷电容去耦至 GND。

两个 AD7606 器件均以 200 kSPS 的采样速率工作，一个 7.5 V 直流信号施加于 U1 的 V1 和 V2，如图 7 所示。码的直方图如图 8 所示。在同一器件的通道之间，平均输出码相差 1.2 个码。板上的所有 16 个通道以 200 kSPS 速率进行转换。

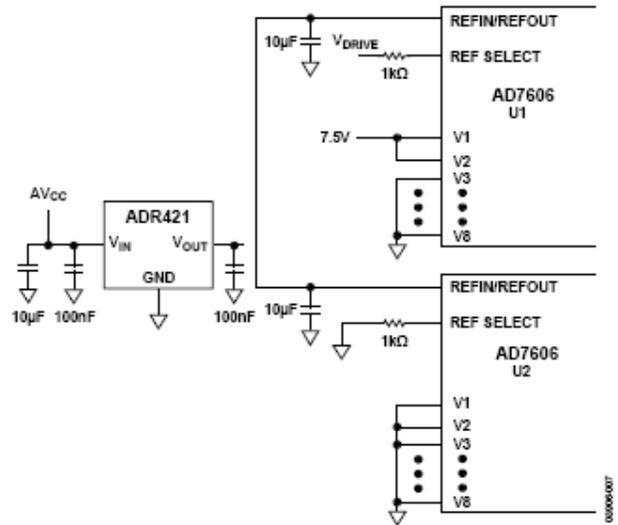


图 7. 用于测试一个 AD7606 通道间匹配的电路示意图，使用 U1 内部基准电压源

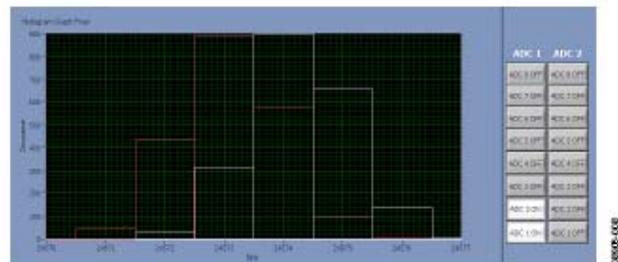


图 8. 图 7 所示电路的直方图

7.5 V信号施加于U1 的V1 和U2 的V1，板上的所有 16 个通道以 200 kSPS速率工作，如图 9 的配置电路示意图所示。码的直方图如图 10所示。在不同器件的V1 通道之间，平均输出码相差 1.4 个码。

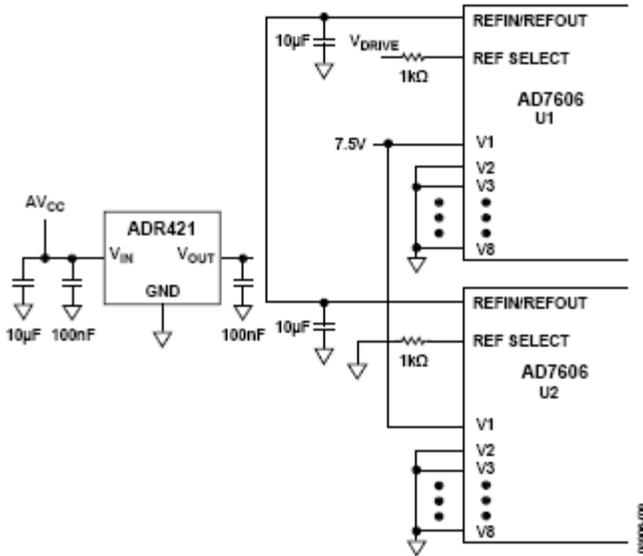


图9.用于测试两个AD7606 之间器件间匹配的电路示意图，U1 内部基准电压源用作系统基准电压源

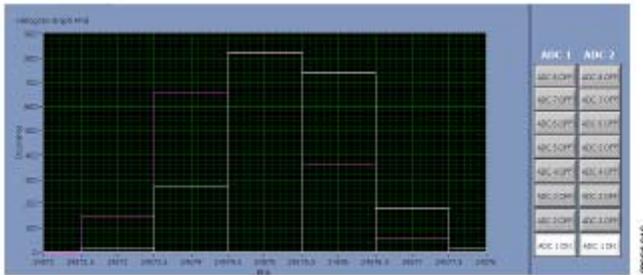


图10. 图9 所示电路的直方图

将一个 AD7606 的内部基准电压源用作系统基准电压源时，以上直方图显示，一个 AD7606 器件的通道之间以及多个器件的通道之间都具有非常好的匹配性能。

**绝对精度**

除了通道间匹配和器件间匹配外，如果 ADC 转换结果的绝对精度也非常重要，则应使用外部小容差、低漂移基准电压源作为系统基准电压源。在该电路中，ADR421 2.5 V 基准电压源用作系统基准电压源。

施加于 AD7606 器件的基准电压会影响 ADC 输出码：

$$Actual\ Ideal\ Code = \frac{V_{IN}}{10\ V} \times 2^{15} \times \frac{V_{REF}}{2.5\ V}$$

实际理想码的值会因温度而不同，具体取决于系统基准电压源的温度系数特性。在绝对精度非常重要的应用中，或者在希望避免通过复杂的温度校准程序实现绝对精度和通道匹配的应用中，应当使用 ADR421 等小容差、低漂移 2.5 V 基准电压源作为 AD7606 器件的系统基准电压源。

7.5 V 直流电压施加于U1 的输入（V1 和V2），如图 11 的电路所示，并使用外部基准电压源。U1 的两个通道的码直方图如图 12所示。两个通道的码直方图平均值相差 0.9 LSB。

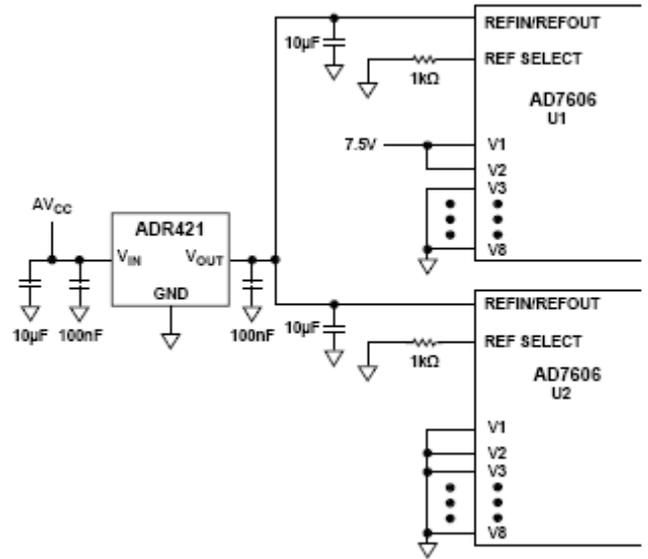


图11.用于测试一个AD7606 通道间匹配的电路示意图，使用外部基准电压源

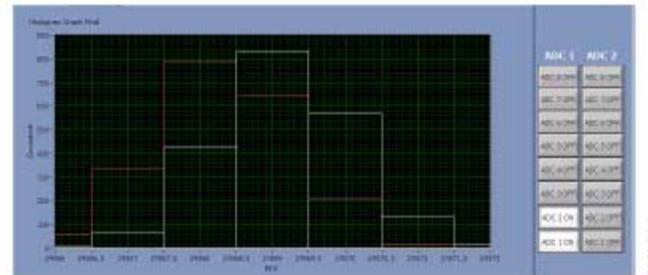


图12. 图11 所示电路的直方图

在用于测试器件间匹配的图 13所示电路中，7.5 V 直流信号施加于U1 和U2 AD7606 器件的V1 通道，并使用外部基准电压源。两个AD7606 器件的两个V1 通道的码直方图如图 14所示。板上的所有 16 个通道以 200 kSPS吞吐速率工作。U1 和U2 的V1 通道之间的码直方图平均值相差 0.6 LSB。

