

高速ADC/DACの集積化 ソリューションと その応用

アナログ・デバイセズ株式会社

フィールドアプリケーションエンジニア

峰野 太喜



AHEAD OF WHAT'S POSSIBLE™

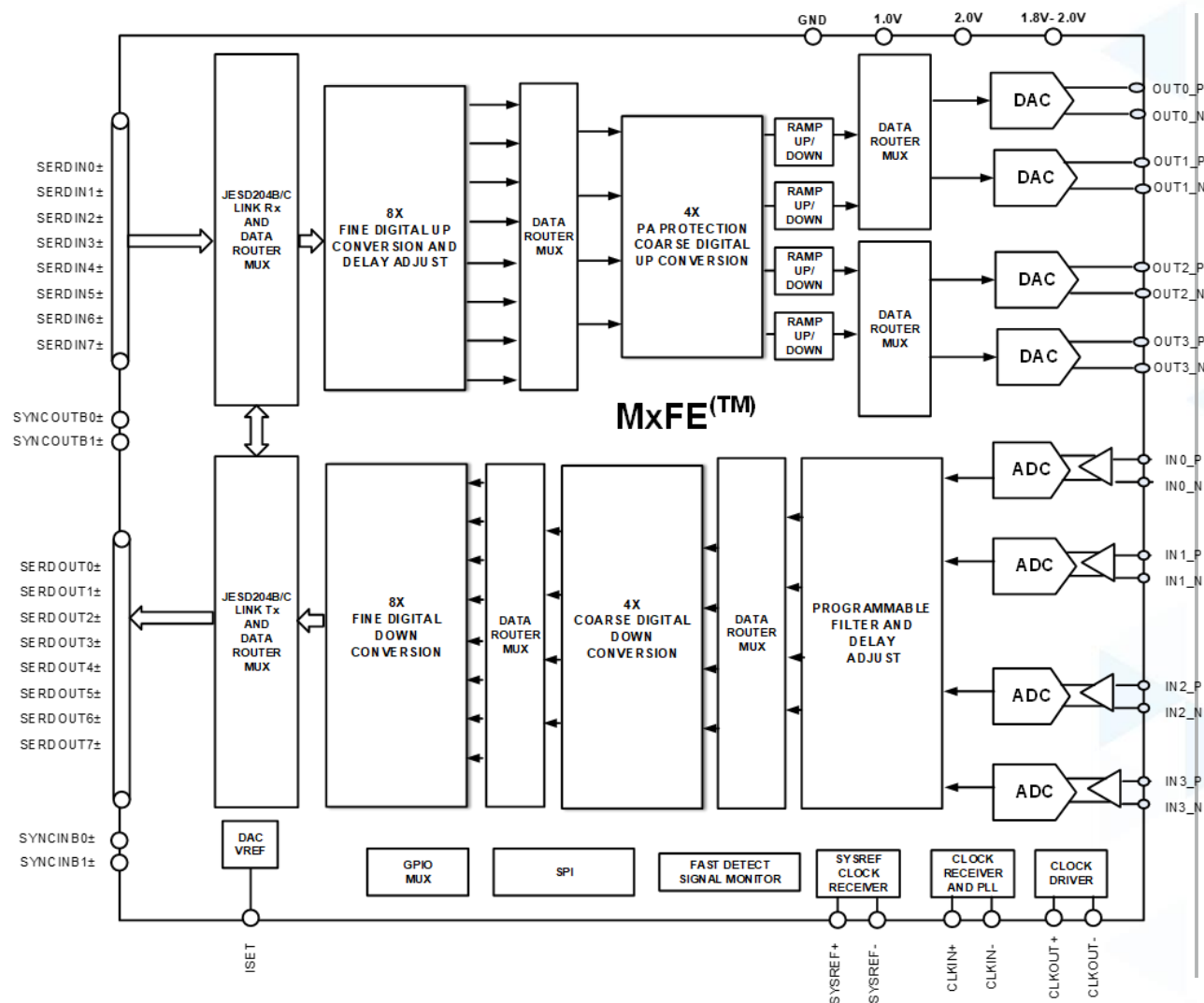
アナログ・デバイセズが提供する高速ADC/DACの集積化ソリューション MxFEシリーズと応用事例
についてご紹介いたします

▶ 内容

- 高速ADC/DACの集積化ソリューション MxFE の概要と応用事例
- 16T16R データ収集ボード QuadMxFEの概要
- QuadMxFEのデモンストレーション (協力: 株式会社アイダックス)

高速ADC/DACの集積化ソリューション MxFE の概要と応用事例

Mixed Signal Front End (MxFE)



AD9081: Quad 16-Bit 12 GSPS RFDAC and Quad 12-Bit 4 GSPS RFADC

▶ 高速、広帯域ADC/DACを4ch集積化

- 4x 16-bit DACs: 3 GSPS to 12 GSPS
- 4x 12-bit ADCs: 1.5 GSPS to 4 GSPS
- 最大7.5 GHz のRF信号を生成・サンプリング可能
- 最大信号帯域幅1.6 GHzBW (Quad, 12b mode)

▶ マルチバンド同時生成に対応する信号処理機能

- 8chのDDC/DUC (Digital Down/Up Converter)

▶ 受信信号電力モニター回路内蔵

▶ 受信側のタイミング微調整機能内蔵

▶ On-chip PLL内蔵、マルチチップ同期機能内蔵

▶ 15 mm × 15 mm 324-ball thermally-enhanced BGA

Family	PN	Tx		Rx		Data Path Bypassable (Full CVT BW)	Analog Loopback	DAC Fast Freq Hop	Customer Application Market	RF Bandwidth (-3 dB) Tx/Rx
Number of DACs and ADCs	(ECCN)	Max DAC Rate; RF BW	Max BW per Tx	Max ADC Rate	Max BW per Rx					
AD9081 AD9988 - 4D4A	AD9988-4D4AC (5A991.b)	12 GSPS	1.6 GHz at 12 bits; 1.2 GHz at 16 bits	4 GSPS	1.6 GHz at 12 bits	No	No	No	Coms—WLS TDD; cable mmWave 5G	Tx: 7.5 GHz Rx: 7.5 GHz
	AD9081-4D4AC (3A001.a.5.a.4)	12 GSPS	1.6 GHz at 12 bits; 1.2 GHz at 16 bits	4 GSPS	2 GHz at 12 bits	Yes	Yes	Yes	All markets	Tx: 7.5 GHz Rx: 7.5 GHz
	AD9081-4D4AB (3A001.a.5.a.4)	12 GSPS	600 MHz at 16 bits	4 GSPS	600 MHz at 12 bits	Yes	Yes	Yes	All markets	Tx: 7.5 GHz Rx: 7.5 GHz
AD9082 AD9986 - 4D2A	AD9986-4D2AC (5A991.b)	12 GSPS	1.2 GHz at 16 bits	6 GSPS	2.4 GHz at 12 bits	No	No	No	Coms—WLS FDD; cable 4T2O SB/DB	Tx: 7.5 GHz Rx: 7.5 GHz
	AD9082-4D2AC (3A001.a.5.a.4)	12 GSPS	1.2 GHz at 16 bits	6 GSPS	3 GHz at 12 bits	Yes	Yes	Yes	All markets	Tx: 7.5 GHz Rx: 7.5 GHz
AD9082 - 2D2A	AD9082-2D2AC (3A001.a.5.a.4)	12 GSPS	2.4 GHz at 16 bits	6 GSPS	3 GHz at 12 bits	Yes	Yes	Yes	All markets	Tx: 7.5 GHz Rx: 7.5 GHz

なぜ高速ADC/DACの集積化ソリューションが必要なのか

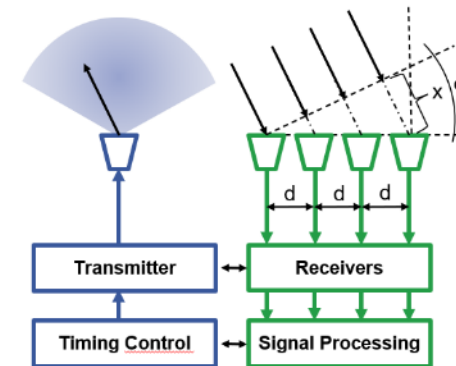
▶ 集積化による広帯域RFフロントエンドの高密度化を実現

- 5G FR2でのミリ波帯域のMassiveMIMO基地局の実現
- 宇宙航空用途でのPhased Array Radarを小型化・設計簡素化



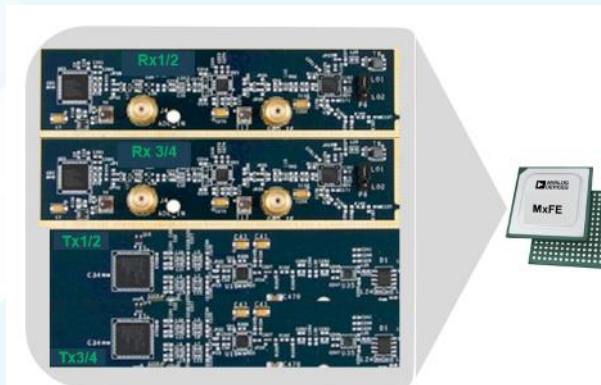
▶ チャンネル間の位相同期精度の実現可能

- Beamformingに欠かせない送受信系での位相精度の確保と可変性の担保



▶ フロントエンドの集積化によるハードウェア・ソフトウェア設計の統一化・省力化

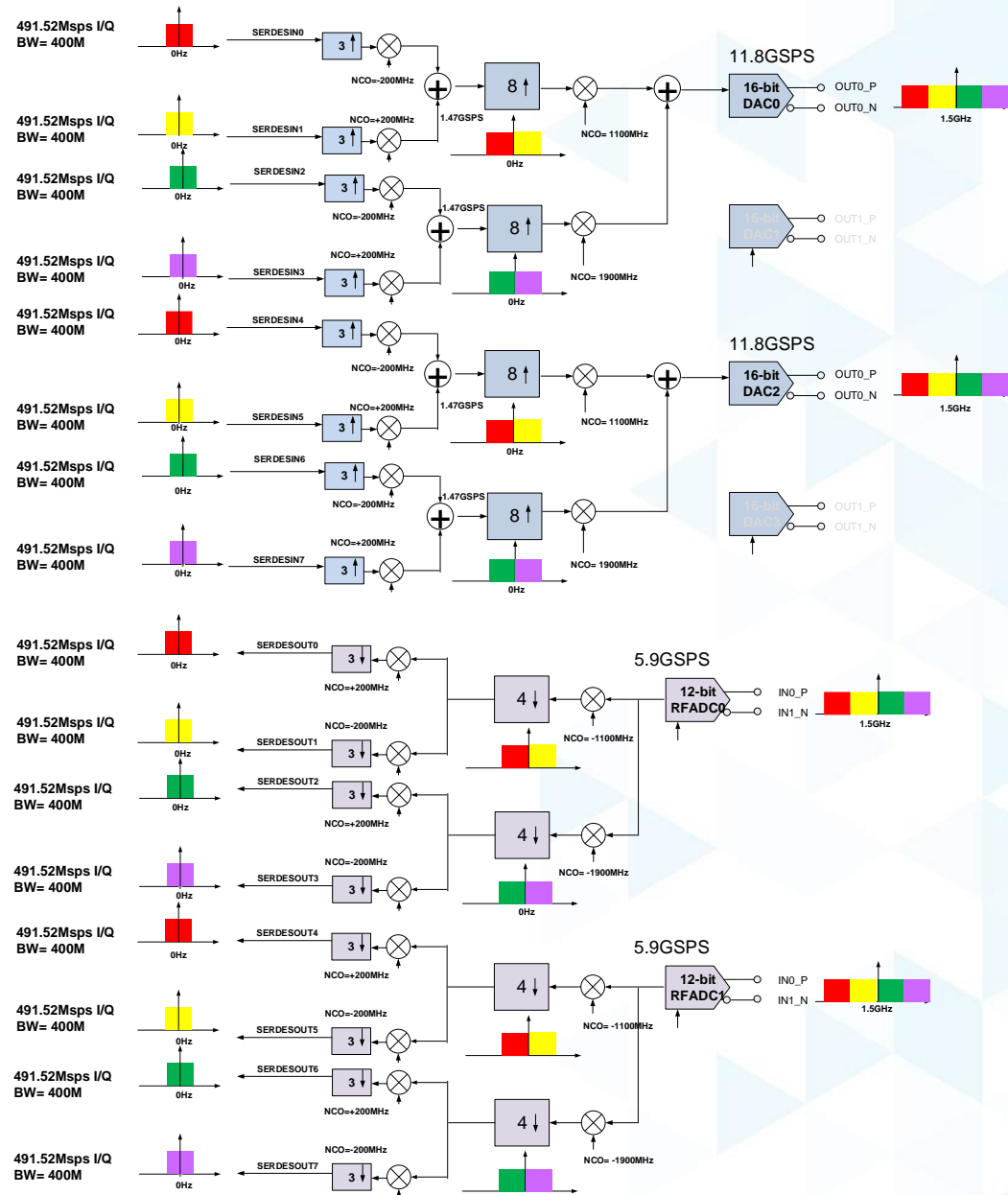
- ADC/DACの仕様の差異の解消
- 広帯域・高ダイナミックレンジ、高機能であるため様々なアプリケーションに対応できる
- ハードウェアだけでなくソフトウェア設計も統一化可能



MxFEの特長 (1) : 内蔵DDC/DUCの活用 (400MHz iBW/band x 4band x 2ch)

Digital Domain

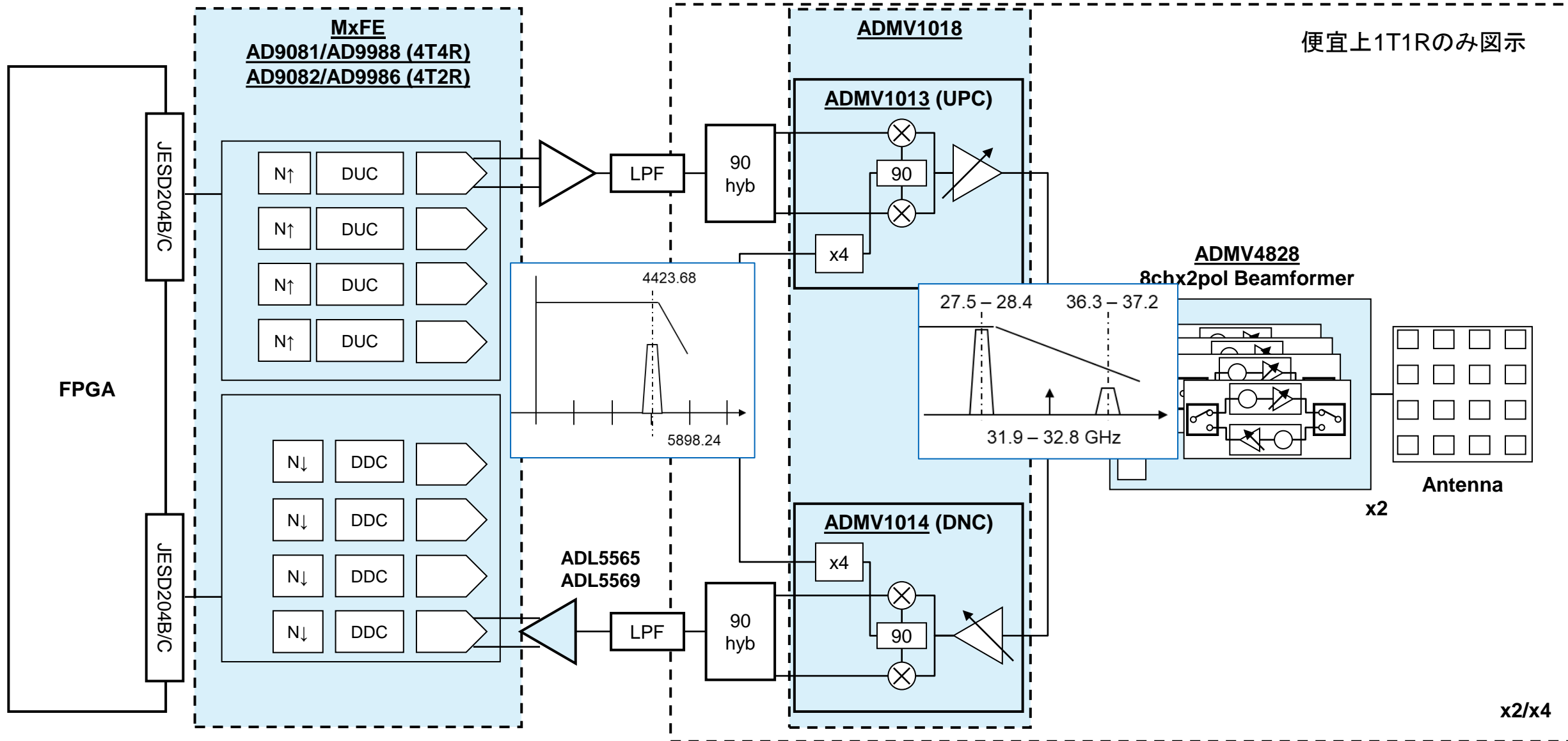
Analog Domain



内蔵DDC/DUCを用いることによりFPGAでの信号処理の負荷を軽減

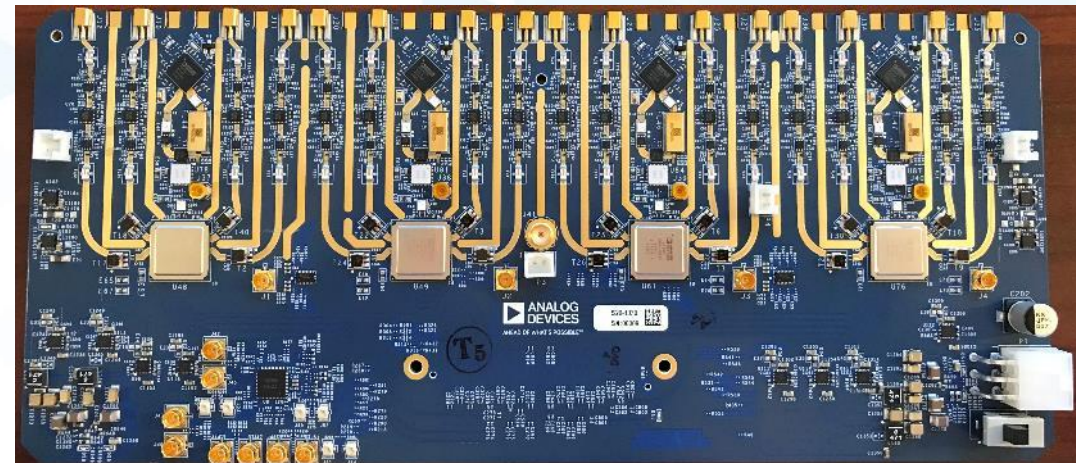
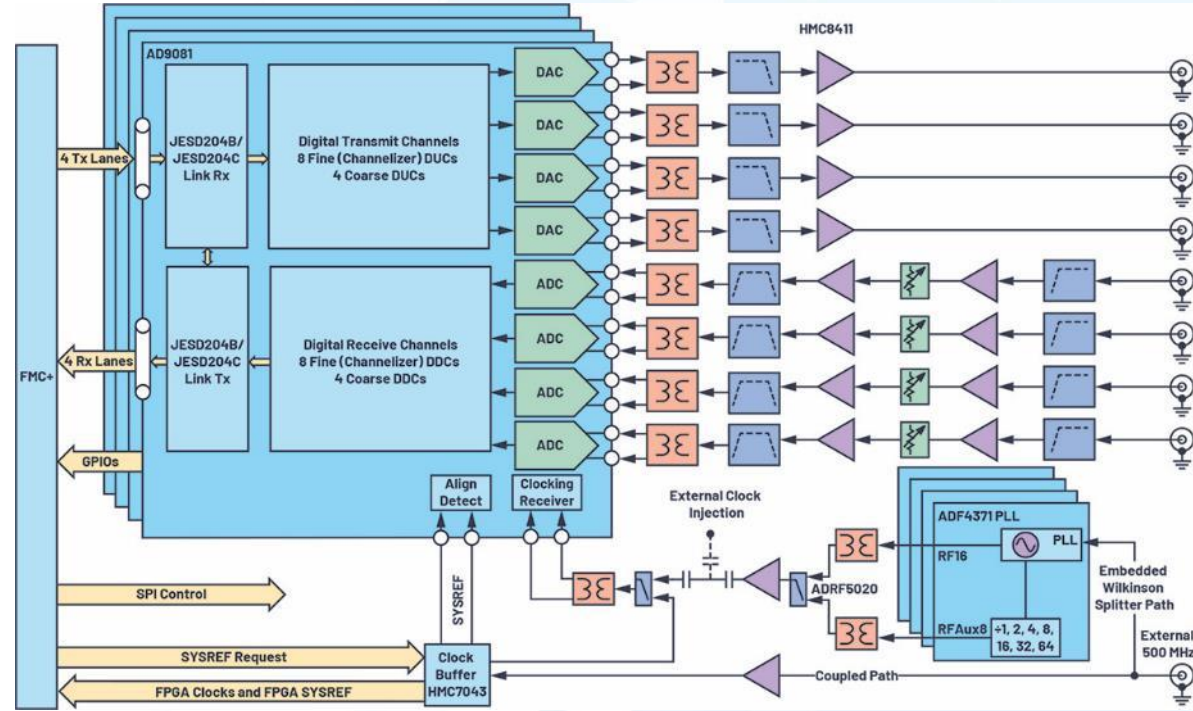
高速DACを用いて一度に1.6GHz iBWを生成することでフロントエンドのフィルタ要件も緩和可能

MxFEの特長 (2): High-IF ミリ波フロントエンド



16 Tx/16 Rx Direct Sampling Development Platform "Quad MxFE"

- ▶ 4x AD9081を搭載
- ▶ ADF4371 on-board PLLs/HMC7043
- ▶ FPGA Xilinx Virtex UltraScale+ VCU118 Eval boardに対応
- ▶ RF フロントエンド
 - LNA および BPFを搭載
- ▶ HDL リファレンスデザイン
- ▶ LibIIO/MATLABからの制御に対応



Part number	Tx Freq Range	Rx Freq Range
ADQUADMxFE1EBZ	0.1 – 4.0 GHz	2.7 – 3.7 GHz
ADQUADMxFE2EBZ	0.1 – 5.8 GHz	0.1 – 1.8 GHz
ADQUADMxFE3EBZ	0.1 – 5.8 GHz	3.1 – 5.8 GHz

QuadMxFEのデモンストレーション (協力：株式会社アイダックス)

1. 会社紹介

【2021新製品SDRボード】



TRX Wireless Test Set



2001年創立 データ収集装置 開発販売をスタート

SDRボード設計 => 無線研究向けカスタム装置の提供

2019年 Open Air Interfaceに参加

2020年 台湾SEMICOMM社SDR装置の輸入販売

パートナー企業

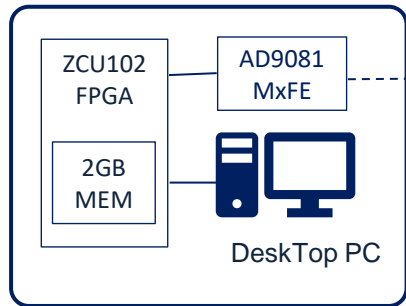


2. 課題：新潟大学 西森先生 B5G/6G Massive MIMO => 多チャンネル！

※ミリ波(28GHz,40GHz,66GHz)のMIMO研究：伝搬路解析に**多チャンネル**の要望
アイダックスがアンテナ、RFを除く、SDR部、信号処理プログラムを提供

無線研究向け
一品物の開発
費用、開発期間がネック

<端末4ch:UE>

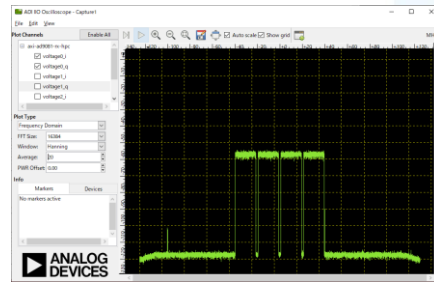


4ch, A/D, D/A, 245.76MSPS
= 245.76MHz x 16bits x I/Q x 4ch
= 4GB/sec Data Speed

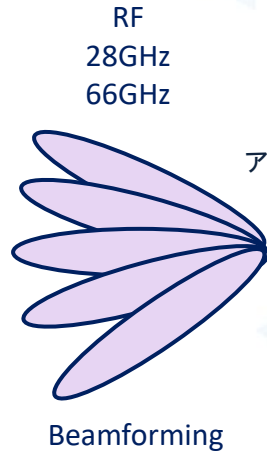
選定理由：
評価ボードと
評価ソフトが
充実している！

<端末4ch>
仕様)

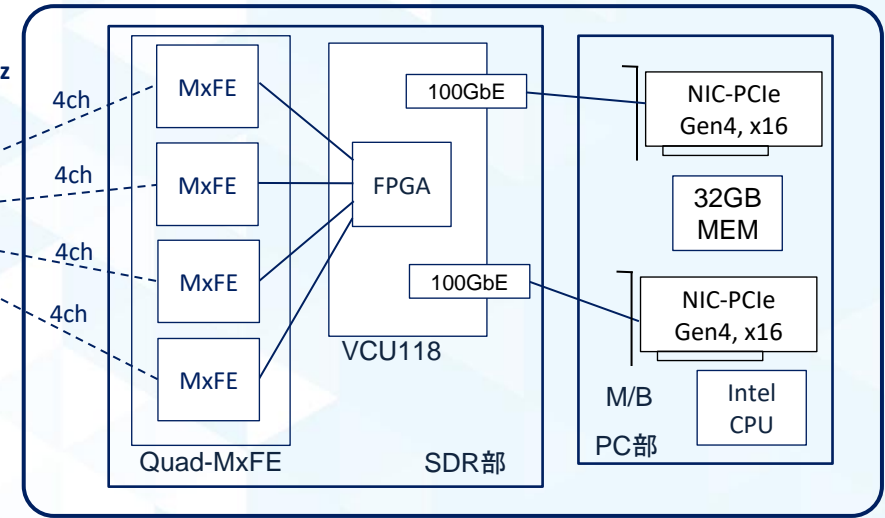
CH数： 4ch Tx/Rx
IF周波数： 5.5GHz
帯域： 400MHz帯域 Max.
サンプリング： 245.76MHz
記録時間： 3.0秒(12GBメモリFPGA)
DesktopPC： Intel i9-10K CPU



RadioVerse
IIOオシロスコープ
信号送信受信

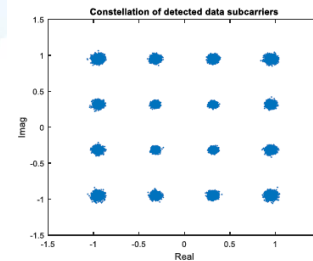


<基地局16ch:RU>



16ch, A/D, D/A, 245.76MSPS
= 245.76MHz x 16bits x I/Q x 16ch
= 16GB/sec Data Speed

MATLAB解析



基地局仕様)

CH数： 16ch Tx/Rx
IF周波数： 3.5GHzのみ
帯域： 400MHz帯域 Max.
サンプリング： 245.76MHz
記録時間： 0.25秒(4GBメモリFPGA)

3. 苦労話： 自社ボードを断念

【2021新製品SDRボード】



※ADRV9026は低消費電力で優れたチップ
このチップで試作は出来ていたが、、、

しかし、

1. 多チャンネルの同期が難しい恐れ。
2. IIOライブラリのサポートが無い
3. Zynqで実行するサーバープログラムのサンプル提供がされない。

そこで、

リスクを回避できる

Quad-MxFE評価ボードを選択して正解！

4. 試作早期立上げ：標準ケースに組込

※電源はACアダプタが付属。そのまま使う。
放熱を十分に検討する。

端末：

AD9081評価ボード： 4ch 4GSPS ADC
 4ch 12GSPS DAC

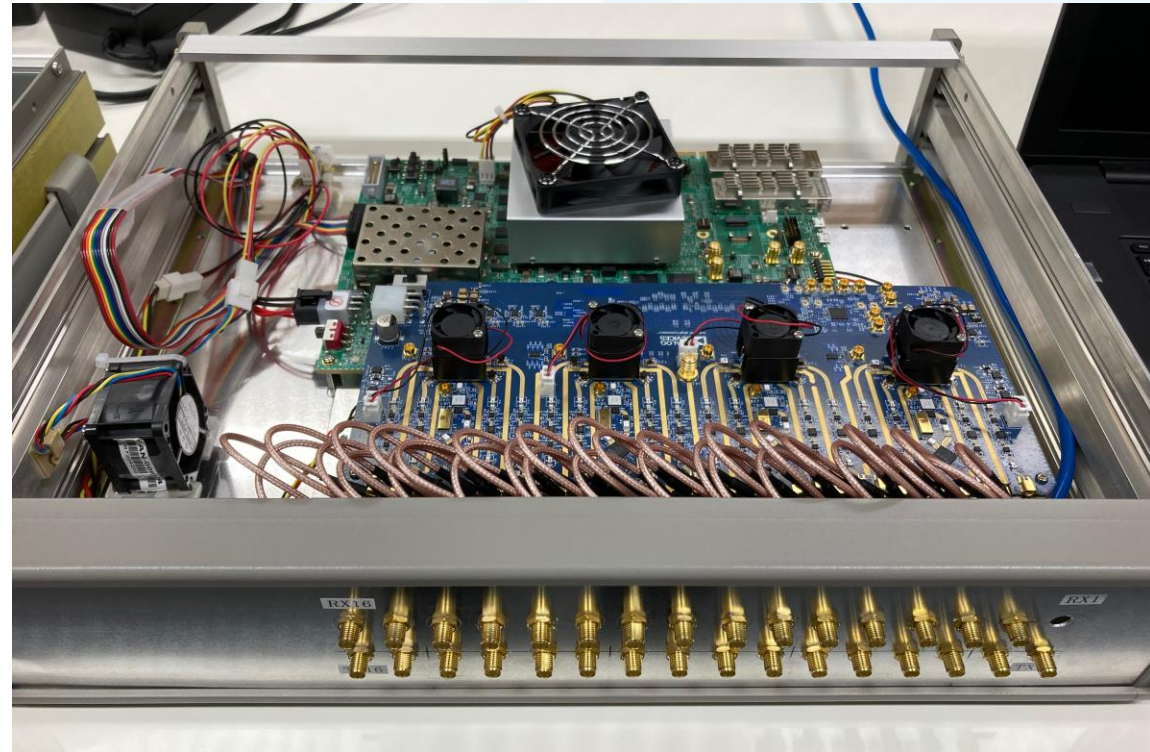
ZCU102評価ボード： Xilinx FPGA, Linux



基地局：

Quad-MxFE評価ボード： 16ch 4GSPS ADC
 16ch 12GSPS DAC

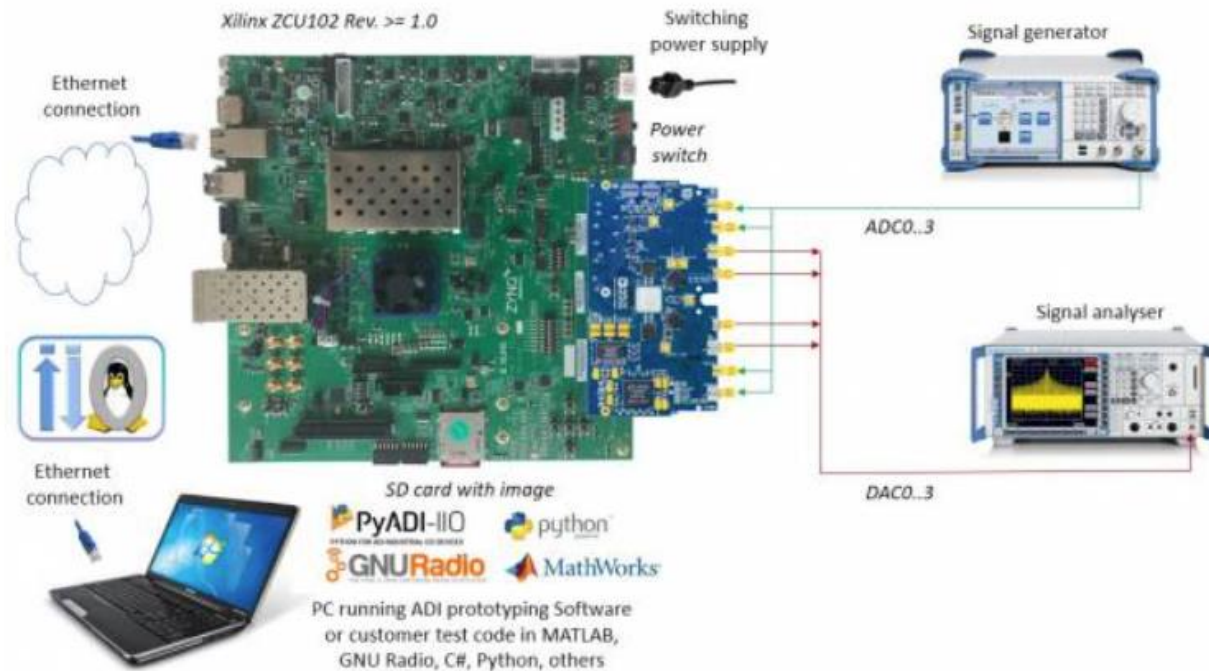
VCU118評価ボード： Xilinx FPGA, Linux



5. 試作早期立上げ：ソフトが用意されている

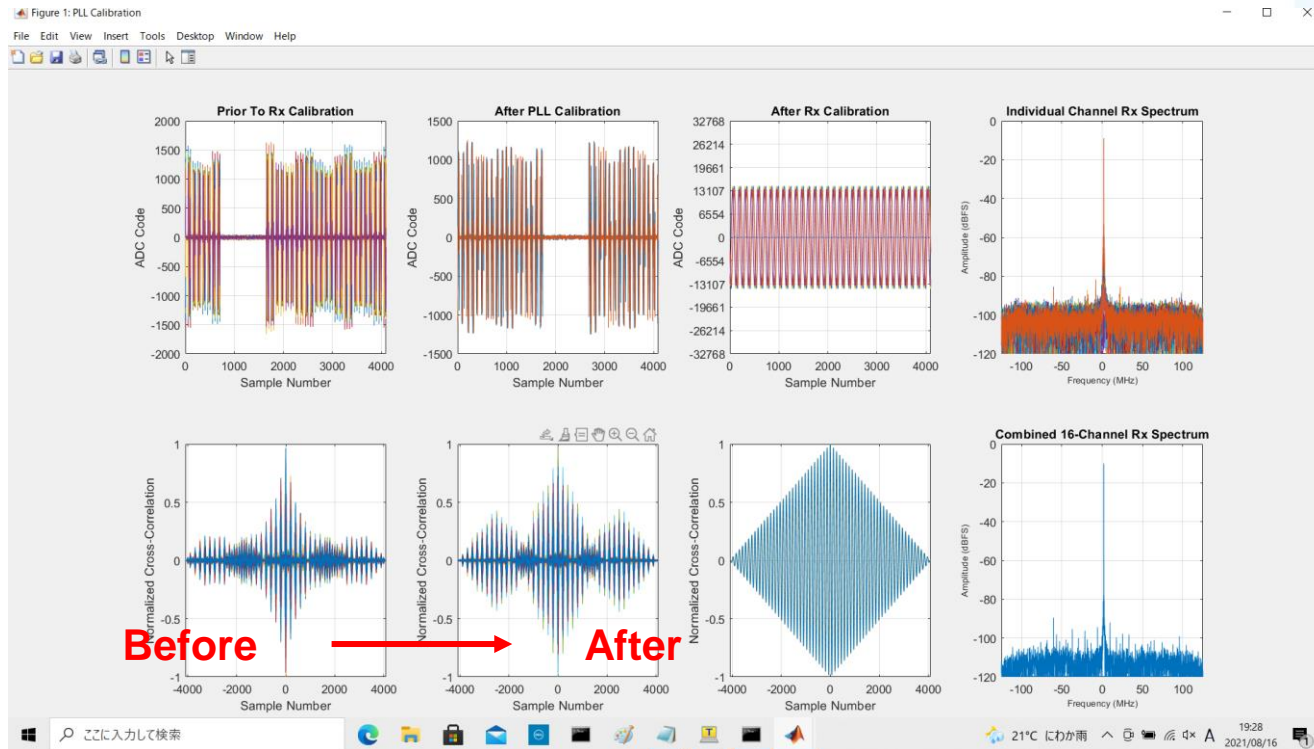
MATLABのサンプルコードがあり、
これでシステムを構築出来る！
(RF部を除く)

AD9081/AD9082 Zynq UltraScale+ MPSoC ZCU102 Quick Start Guide

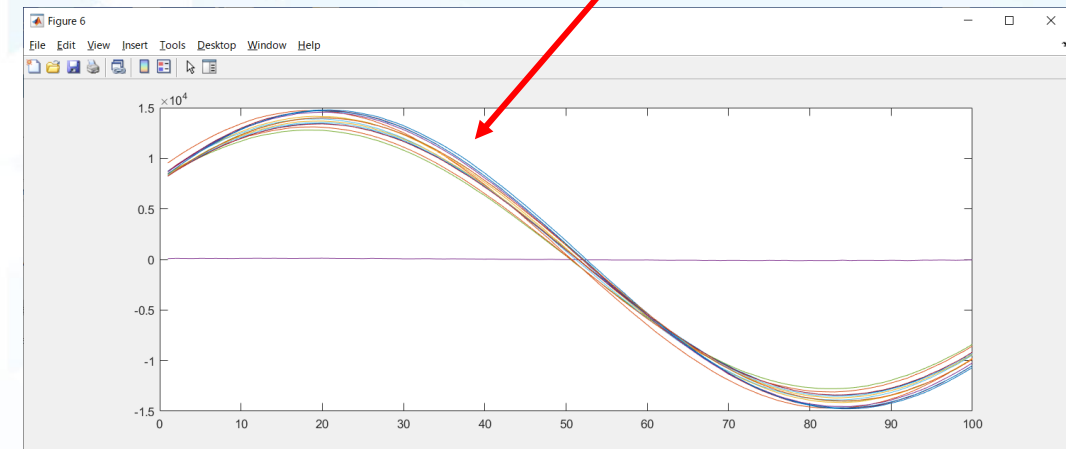


6. 試作早期立上げ：複雑な制御が用意されている！

MCS(Multi Chip Sync)で16chの信号の位相が一致する。4GSPS,16chが同期する！
MATLABのサンプルコードを実行するだけ、後はユーザープログラムに組み込む！



位相があっている！



実行後、保存されたデータを
コマンドラインからプロット
表示して確認する。

7. まとめ：評価ボードを使いこなせ！



失敗の道

アイデア実現のため
無いものは開発する
しかない！



多くの障害

- ・基板設計・製造の費用大
- ・開発期間の長期化
- ・RF回路、ロジック設計、プログラムの多くの設計者

現実の壁

超えられず



成功への近道

アイデアを実現
したいが...
立ちどころ
困難の壁



予算の壁

評価ボードが打破！



短期成果の壁



人材の壁

アイダックスが打破！

パートナーの技術力

プログラミングの壁

プロジェクト
開始

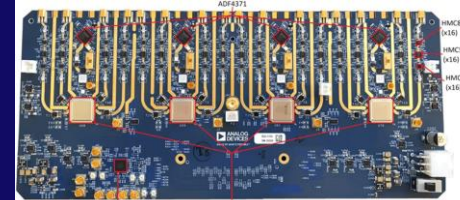
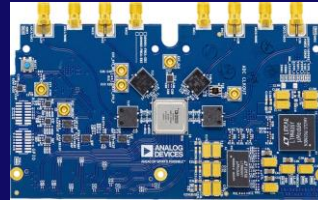
先端チップの評価ボードの採用

※先端の評価ボードはこれほど高性能になった！

4ch
4GSPS ADC
12GSPS DAC

Analog Devices 評価ボード

16ch
4GSPS ADC
12GSPS DAC



このような高性能な評価ボード！
ボード開発したら1年で済まない！
即座に成果が出る！
研究用途の一品物試作には最適！

PROJECT大成功！



PCDAQ: Data Acquisition System
iDAQS

ANALOG DEVICES
AHEAD OF WHAT'S POSSIBLE™
ALLIANCES

プログラムするには研究者では厳しい！
ボード開発出来るレベルの技術が必要！
アイダックスがサポートします。