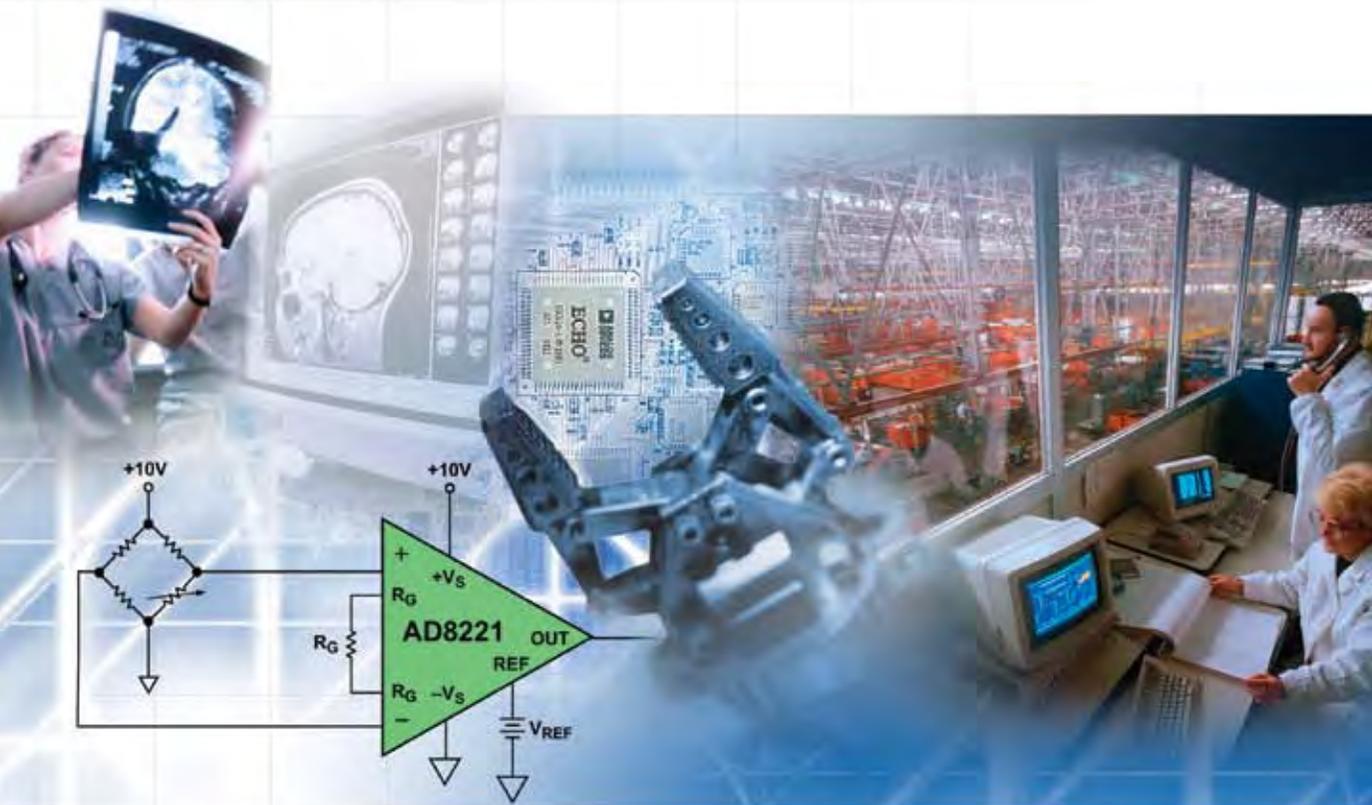




# 計装アンプの設計ガイド

第3版



# 計装アンプの設計ガイド

第3版

Charles Kitchin、Lew Counts 共著

全著作権を所有します。著作権所有者の許可なく本書またはその一部を転載することを禁じます。

アナログ・デバイセズは、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して一切の責任を負いません。

アナログ・デバイセズ社は、本書に記述した方法でアナログ・デバイセズの回路を相互に接続することが、既存または将来の特許権を侵害しないことを表明するものではありません。また、本書に記述した内容が、その内容に従って構築した機器を製造、使用、または販売する許可を与えることを意味するものでもありません。

仕様と価格は予告なく変更することがあります。

©2006 Analog Devices, Inc.

G02678j-0-3/08(B)

# 目次

<b>第1章 計装アンプの基礎</b> .....	1-1
はじめに.....	1-1
計装アンプとオペアンプの相違点.....	1-1
信号増幅と同相ノイズ除去.....	1-1
同相ノイズ除去：オペアンプと計装アンプの比較.....	1-3
ディファレンス・アンプ.....	1-5
計装アンプとディファレンス・アンプはどのようなところで使われるのか？.....	1-5
データ・アキュジション.....	1-5
医療用計装機器.....	1-6
監視と制御の電子機器.....	1-6
ソフトウェアでプログラム可能なアプリケーション.....	1-6
オーディオ・アプリケーション.....	1-6
高速信号調整.....	1-6
ビデオ・アプリケーション.....	1-6
パワー制御アプリケーション.....	1-6
計装アンプ：外観.....	1-6
高品質な計装アンプの特長となるその他の特性.....	1-7
高AC（およびDC）同相ノイズ除去.....	1-7
低オフセット電圧と低オフセット電圧ドリフト.....	1-7
マッチングされた高入力インピーダンス.....	1-8
低入力バイアスと低オフセット電流の誤差.....	1-8
低ノイズ.....	1-8
低い非直線性.....	1-8
容易なゲイン選択.....	1-8
十分な帯域幅.....	1-8
差動-シングルエンド変換.....	1-9
レール to レールの入出力振幅.....	1-9
電力対帯域幅、スルーレート、ノイズ特性.....	1-9
<b>第2章 計装アンプの内部</b> .....	2-1
計装アンプの機能を提供する簡単なオペアンプ減算器.....	2-1
簡単な減算器に入力バッファリングを施して性能を向上させる.....	2-1
3オペアンプ構成の計装アンプ.....	2-2
3オペアンプ構成の計装アンプの設計について.....	2-3
基本的な2オペアンプ構成の計装アンプ.....	2-4
2オペアンプ構成の計装アンプ：単電源動作の場合の同相設計について.....	2-5
<b>第3章 モノリシック計装アンプ</b> .....	3-1
オペアンプ構成の計装アンプに対する利点.....	3-1
計装アンプとディファレンス・アンプのいずれを使用すべきか？.....	3-1
モノリシック計装アンプ設計—その裏話.....	3-2
高性能計装アンプ.....	3-2
低価格の計装アンプ.....	3-5
ピン・プログラマブルで高精度のゲイン計装アンプ.....	3-6
オートゼロ機能付き計装アンプ.....	3-8
ゲイン固定（低ドリフト）計装アンプ.....	3-16
単電源動作に最適化したモノリシック計装アンプ.....	3-17
低消費電力、単電源計装アンプ.....	3-19
ゲインプログラマブル計装アンプ.....	3-20
<b>第4章 モノリシック・ディファレンス・アンプ</b> .....	4-1
ディファレンス（減算器）アンプ製品.....	4-1
AD8205ディファレンス・アンプ.....	4-3
ゲイン調整.....	4-6

高周波差動レシーバ/アンプ.....	4-9
<b>第5章 計装アンプの効果的な利用.....</b>	<b>5-1</b>
両電源動作.....	5-1
単電源動作.....	5-1
低電圧で単電源の計装アンプ回路での真のレール to レールデバイスの必要性.....	5-1
電源バイパス、デカップリング、および安定化の問題.....	5-1
入力グラウンド・リターン的重要性.....	5-2
単電源の計装アンプのACカップリング時に、十分な入出力振幅（「ヘッドルーム」）を提供.....	5-3
RCカップリング部品の選択とマッチング.....	5-3
計装アンプのリファレンス入力に適正な駆動.....	5-4
ケーブル終端.....	5-5
アナログ・デバイスサイズの計装アンプの入力保護の基本.....	5-5
ESDおよびDC過負荷からの入力の保護.....	5-5
外付け保護ダイオードの追加.....	5-8
ESDおよび過渡的な過負荷保護.....	5-9
DC精度に影響を与える設計上の課題.....	5-9
オフセット電圧ドリフトを最小限に抑える設計.....	5-9
ゲイン・ドリフトを最小限に抑える設計.....	5-9
実用的な解決策.....	5-11
RTIとRTOの誤差.....	5-11
計装アンプ回路のRFI整流誤差の低減.....	5-12
実用的なRFIフィルタの設計.....	5-12
RFI入力フィルタ部品値の選択手順.....	5-14
具体的な設計例.....	5-15
AD8555センサ・アンプ用のRFIフィルタ.....	5-17
オンチップでEMI/RFIフィルタを搭載した計装アンプ.....	5-17
X2Y®コンデンサ*を使用した同相フィルタ.....	5-19
<b>第6章 計装アンプとディファレンス・アンプのアプリケーション回路.....</b>	<b>6-1</b>
真の差動出力の計装アンプ回路.....	6-1
ディファレンス・アンプによる高電圧の測定.....	6-1
高精度の電流源.....	6-3
PIDループ用積分器.....	6-3
優れた高周波数CMRを備えた複合計装アンプ回路.....	6-3
AC励起を使用した歪みゲージ測定.....	6-5
AD628高精度ゲイン・ブロックのアプリケーション.....	6-6
ゲイン・ブロックICを使用する理由.....	6-6
単極ローパス・フィルタを備えた標準の差動入力ADCバッファ回路.....	6-6
出力スケール係数の変更.....	6-7
外付け抵抗を使用してAD628を0.1未満のゲインで動作.....	6-7
2極ローパス・フィルタリングを備えた差動入力回路.....	6-8
AD628を用いた高精度ゲイン・ブロックの構築.....	6-9
+10または-10の高精度ゲイン・ブロックとしてAD628を動作.....	6-9
+11の高精度ゲインでAD628を動作.....	6-10
+1の高精度ゲインでAD628を動作.....	6-11
フィードフォワードを使用した帯域幅ゲイン・ブロックの改善.....	6-11
電流トランスミッタによるグラウンド・ノイズの除去.....	6-12
高レベルADCのインターフェース.....	6-13
高速非反転加算アンプ.....	6-15
高電圧モニタ.....	6-16
高精度な48Vバス・モニタ.....	6-17
ローサイド・スイッチによるハイサイド電流の検出.....	6-18
ハイサイド・スイッチによるハイサイド電流の検出.....	6-19
モータ制御.....	6-19
ブリッジ・アプリケーション.....	6-19

従来型のブリッジ回路.....	6-19
単電源データ・アキュイジション・システム .....	6-20
低ドロップアウトのバイポーラ・ブリッジ・ドライバ.....	6-20
トランスデューサ・インターフェース・アプリケーション.....	6-21
心電図の信号調整.....	6-21
遠隔負荷の検出手法.....	6-24
高精度の電圧／電流コンバータ.....	6-24
電流センサ・インターフェース .....	6-24
出力バッファリング機能付きの低電力計装アンプ.....	6-25
4～20mA単電源レシーバ.....	6-26
単電源熱電対アンプ.....	6-26
特殊製品.....	6-26
<b>第7章 計装アンプ回路と最新ADCとのマッチング .....</b>	<b>7-1</b>
ADC要件の算出.....	7-1
アナログ・デバイス製計装アンプと一般的なADCとのマッチング.....	7-2
高速データ・アキュイジション .....	7-7
データ・アキュイジションのための高速計装アンプ回路.....	7-8
<b>付録A 計装アンプの仕様.....</b>	<b>A-1</b>
(A) 仕様(条件).....	A-3
(B) 同相ノイズ除去 .....	A-3
(C) AC同相ノイズ除去.....	A-3
(D) 電圧オフセット.....	A-3
(E) 入力バイアス電流とオフセット電流.....	A-4
(G) 静止電源電流 .....	A-4
(H) セトリング時間.....	A-5
(I) ゲイン .....	A-5
(J) ゲイン範囲.....	A-5
(K) ゲイン誤差.....	A-5
(L) 非直線性.....	A-6
(M) ゲインの温度特性 .....	A-6
(N) 単電源計装アンプのための重要な仕様.....	A-6
<b>付録B.....</b>	<b>B-1</b>
<b>索引.....</b>	<b>C-1</b>
<b>デバイスの索引.....</b>	<b>D-1</b>

## 参考文献／詳細資料

Brokaw, Paul 「An IC Amplifier Users' Guide to Decoupling, Grounding, and Making Things Go Right for a Change」アプリケーション・ノートAN-202、Rev. B、アナログ・デバイセズ、2000年

Jung, Walter 『IC Op Amp Cookbook』 第3版、Prentice-Hall PTR、1986年、1997年、ISBN: 0-13-889601-1。本書は<http://dogbert.abebooks.com>からも購入できます。

Jung, Walter 『Op Amp Applications Handbook』 Elsevier/Newnes、2006年

Jung, Walter 『Op Amp Applications』アナログ・デバイセズ、2002年。このセミナー・ノートは『Op Amp Applications Handbook』の初期のバージョンです。次のウェブサイトからダウンロードできます（無料）。[http://www.analog.com/library/analogdialogue/archives/39-05/op\\_amp\\_applications\\_handbook.html](http://www.analog.com/library/analogdialogue/archives/39-05/op_amp_applications_handbook.html)。

Kester, Walt 『The Data Conversion Handbook』 Elsevier/Newnes、2005年、ISBN: 0-7506-7841-0

Kester, Walt 『Mixed-Signal and DSP Design Techniques』 Elsevier/Newnes、2003年、ISBN: 0-7506-7611-6

Kester, Walt 『Practical Design Techniques for Sensor Signal Conditioning』アナログ・デバイセズ、1999年、セクション10、ISBN-0-916550-20-6。アナログ・デバイセズのウェブサイト[www.analog.com](http://www.analog.com)からダウンロードできます。

Moghimi, Reza 「Bridge-Type Sensor Measurements Are Enhanced by Auto-Zeroed Instrumentation Amplifiers with Digitally Programmable Gain and Offset」Analog Dialogue、2004年3月、<http://www.analog.com/library/analogdialogue/archives/38-05/AD8555.html>

Nash, Eamon 「Errors and Error Budget Analysis in Instrumentation Amplifier Applications」アプリケーション・ノートAN-539、アナログ・デバイセズ

Nash, Eamon 「A Practical Review of Common-Mode and Instrumentation Amplifiers」Sensors Magazine、1998年7月

Sheingold, Dan 編 『Transducer Interface Handbook』アナログ・デバイセズ、1980年、28～30ページ

Wurcer, Scott および Jung, Walter 「Instrumentation Amplifiers Solve Unusual Design Problems」アプリケーション・ノートAN-245、Applications Reference Manual、アナログ・デバイセズ

## 謝辞

本設計者向けガイドの作成にあたり、下記の皆様から多大なるご支援とご協力をいただきましたことを深く感謝いたします（敬称略）。アナログ・デバイセズのMoshe Gerstenhaber、Scott Wurcer、Stephen Lee、Bright Gao、Scott Pavlik、Henri Sino、Alasdair Alexander、Chau Tran、Andrew Tang、Tom Botker、Jim Bundock、Sam Weinstein、Chuck Whiting、Matt Duff、Eamon Nash、Walt Kester、Alain Guery、Chris Augusta、Claire Croke、Nicola O'Byrne、James Staley、Ben Doubts、Padraig Cooney、Leslie Vaughan、Edie Kramer、Lynne Hulme。さらに、X2Yの製品をRFI低減に应用するための詳細なアプリケーション情報をご提供いただきましたX2Y Technology社のDavid AnthonyとWeir Design Engineering社のSteven Weirに感謝いたします。

最後に、アナログ・デバイセズCommunications ServicesチームのJohn Galgay、Alex Wong、Terry Gildred、Kirsten Dickerson、Kelley Morettaをはじめとする皆様に感謝いたします。

本書に記載したすべての商標名または製品名は、それぞれの版権所有者の商標または登録商標です。

アナログ・デバイセズ社またはその二次ライセンスを受けた関連会社からライセンスの対象となるICコンポーネントを購入した場合、購入者にはこれらのコンポーネントをICシステムで使用するフィリップス社のICの特許権に基づくライセンスが許諾されます。ただし、フィリップス社が規定するIC規格仕様に準拠したシステムが必要です。

# 第1章

## 計装アンプの基礎

### はじめに

「計装アンプ」については、正しく理解されていない場合があります。計装アプリケーションで使用されるアンプがすべて計装アンプとは限りません。また、計装アンプのすべてが計装アプリケーションにのみ使用されるわけではありません。計装アンプは、モータ制御からデータ・アクイジション、車載機器にいたるまで、さまざまなアプリケーションで使用されています。この設計ガイドでは、計装アンプの基礎、動作原理、使用方法と用途について説明します。また、さまざまな種類の計装アンプについても取り上げています。

### 計装アンプとオペアンプの相違点

計装アンプは、差動入力とリファレンス端子の電圧を基準とした、シングルエンド出力を提供するクロズド・ループのゲイン・ブロックです。通常、2つの入力端子のインピーダンスは平衡状態にあり、一般には $10^9\Omega$ 以上の大きな値になります。入力バイアス電流も小さくする必要があり、通常 $1\sim 50\text{nA}$ です。オペアンプと同様、出力インピーダンスはきわめて低く、低周波数帯ではわずかに数ミリオームです。

反転入力と出力間に接続された外付け抵抗でクロズド・ループのゲインが決まるオペアンプとは異なり、計装アンプでは、信号入力端子からは絶縁された内蔵の掃選抵抗ネットワークを利用しています。2つの差動入力間に入力信号を加えた状態で内部的にゲインをプリセットするか、あるいは内蔵または外付けのゲイン抵抗を用いてユーザが（ピンを介して）設定します。このゲイン抵抗も信号入力端子から絶縁されています。

図1-1は、計装アンプの代表的なアプリケーションであるブリッジ・プリアンプ回路を示します。信号を検知すると、ブリッジの抵抗値が変化してブリッジの平衡が崩れ、ブリッジ両端の差動電圧に変化が生じます。ブリッジの信号出力はこの差動電圧であり、これが計装アンプの入力端子に直結されています。また、同時に一定のDC電圧も両方のラインに加えられることとなります。このDC電圧は通常等しく、両方の入力ラインに対して「同相（コモンモード）」になります。計装アンプは通常、その主要な機能として、同相DC電圧など、両方のラインに対して同相となる電圧をすべて除去すると同時に、差動信号電圧（2つのライン間の電圧差）を増幅します。

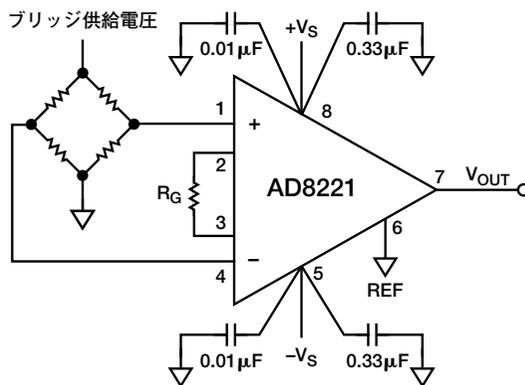


図 1-1. AD8221 のブリッジ回路

対照的に、標準オペアンプの増幅回路をこのアプリケーションで使用した場合、信号電圧とともに、DCやノイズなどのあらゆる同相電圧も増幅することになるため、信号はDCオフセットとノイズに埋もれたままになります。このため、最高性能のオペアンプであっても、微弱な信号を抽出する性能は計装アンプに比べてはるかに劣ります。図1-2は、オペアンプと計装アンプの入力特性の違いを対比して示しています。

### 信号増幅と同相ノイズ除去

計装アンプは、2つの入力信号の電圧差を増幅すると同時に、両方の入力に対して同相となるあらゆる信号を除去するデバイスです。このため計装アンプは、トランスデューサなどの信号源から微弱信号を抽出するというきわめて重要な機能を提供します。

同相ノイズ除去（CMR）とは、同相（両方の入力に対して同電位）の信号をいずれも相殺すると同時に、差動信号（両方の入力間で電位差のある信号）をすべて増幅する特性のことであり、計装アンプが備える最も重要な機能です。DC同相ノイズ除去とAC同相ノイズ除去の両方が計装アンプの重要な仕様になります。優れた品質を備えた最新の計装アンプであれば、DC同相電圧（すなわち両方の入力端のDC電圧）による誤差はいずれも $80\sim 120\text{dB}$ 低減できます。

ただし、ACのCMRが不十分であると、時間とともに変動する大きな誤差が生じます。多くの場合、これは周波数によって大幅に変化するため、計装アンプの出力端でこのような誤差を除去することは困難です。幸い最新のモノリシックICの計装アンプの多くは、ACとDCの優れた同相ノイズ除去を実現しています。

同相ゲイン ( $A_{CM}$ ) とは、同相入力電圧の変化に対する出力電圧の変化の比であり、同相ノイズ除去に関係します。同相ゲインは、両方の入力に対して同相となる電圧についての入力から出力への正味のゲイン (または減衰) です。たとえば、同相ゲインが 1/1000 の計装アンプの入力端に 10V の同相電圧が加えられると、10mV の出力変化が見られることになります。一方、差動 (ノーマル・モード) ゲイン ( $A_D$ ) は、2つの入力に差動的に印加される電圧 (つまり2つの入力間の電圧) についての入力と出力間のゲインです。同相ノイズ除去比 (CMRR) とは、同相ゲインに対する差動ゲイン  $A_D$  の比を指します。理想的な計装アンプでは、CMRR はゲインに比例して増大します。

同相ノイズ除去は通常、周波数および信号源の不均衡インピーダンス (たとえば「60Hz で、信号源は不平衡 1k $\Omega$ 」) を指定したときのフルレンジ同相電圧 (CMV) の変化に対して規定されます。

数学的には、同相ノイズ除去は、次式で表すことができます。

$$CMRR = A_D \left( \frac{V_{CM}}{V_{OUT}} \right)$$

ここで、

$A_D$  は、アンプの差動ゲイン、

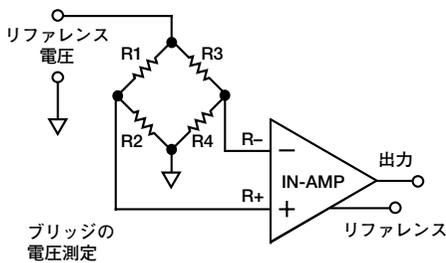
$V_{CM}$  は、アンプ入力端での同相電圧、

$V_{OUT}$  は、アンプに同相入力信号を加えたときに出力に現れる電圧です。

CMR という用語は、同相ノイズ除去比 (CMRR) の対数表現です。すなわち、 $CMR = 20 \log_{10} CMRR$  となります。

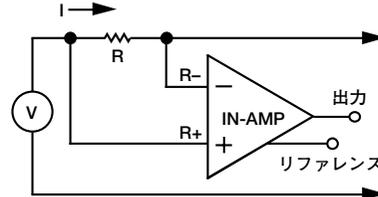
計装アンプが機能するには、マイクロボルトレベルの信号を増幅できると同時に、入力端での同相電圧を除去できる必要があります。特に重要なことは、計装アンプが、対象とする帯域幅の全体にわたって同相信号を除去できるということです。これを実現するためには、対象とする基本周波数とその高調波にわたってきわめて高い同相ノイズ除去が計装アンプに求められます。

入力抵抗はきわめて値が高く、良好にマッチングされているという特性があるため、計装アンプは低レベルの電圧と電流の測定に最適です。信号源に負荷を加える必要はありません。



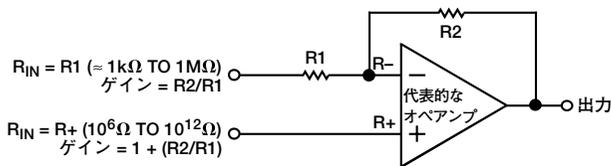
計装アンプの入力特性

インラインの電流測定



代表的な計装アンプの入力抵抗はきわめて高く、両方の入力に対して等しくなります。入力電流は低く、 $I_B \times R$  で生成される誤差電圧は無視できます。

$$R^- = R^+ = 10^9 \Omega \text{ TO } 10^{12} \Omega$$



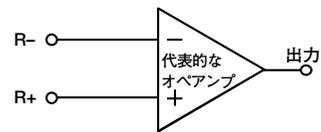
反転アンプとして動作する代表的なオペアンプの入力抵抗を示すモデル (入力信号源から見た場合)

$$R_{IN} = R1 \ (\approx 1k\Omega \text{ TO } 1M\Omega)$$

$$\text{ゲイン} = R2/R1$$

$$R_{IN} = R+ \ (10^6\Omega \text{ TO } 10^{12}\Omega)$$

$$\text{ゲイン} = 1 + (R2/R1)$$



代表的なオペアンプのオープン・ループ状態における入力抵抗を示すモデル

$$(R^-) = (R^+) = 10^6 \Omega \text{ TO } 10^{15} \Omega$$

オペアンプの入力特性

図 1-2. オペアンプと計装アンプの入力特性

DC出力のオフセットとして現れる、帯域外信号による誤差を低減する手法については、この設計ガイドのRFIの項を参照してください。

ユニティ・ゲインにおけるCMRの標準DC値は70～100dB以上であり、通常、ゲインが大きくなるほどCMRは向上します。減算器として接続されるオペアンプにも同相ノイズ除去の機能がありますが、十分なCMRRを確保するためには、良好にマッチングされた外付け抵抗を取り付ける必要があります。一方、モノリシックの計装アンプは、あらかじめトリミングを施した抵抗ネットワークがあるため、はるかに容易に利用できます。

### 同相ノイズ除去：オペアンプと計装アンプの比較

オペアンプ、計装アンプ、ディファレンス・アンプはすべて、同相ノイズ除去の機能を備えています。ただし、計装アンプとディファレンス・アンプは同相信号がアンプの出力端に現れないよう、これを除去する目的で設計されているのに対して、標準的な反転アンプまたは非反転アンプの構成で動作するオペアンプは、同相信号をそのまま出力まで通過させるだけの処理を行うため、通常は同相信号を除去しません。

図1-3aは、同相電圧に重畳している入力信号源にオペアンプを接続した例を示します。出力とサミング・ジャンクション間に外部から帰還を加えているため、「-」入力の電圧は「+」入力の電圧と強制的に等しくなります。したがって、理想的には、オペアンプの入力端子間の電圧はゼロ・ボルトになります。結果として、ゼロ・ボルト差動入力のおペアンプ出力端の電圧は必然的に $V_{CM}$ に等しくなります。

オペアンプは同相ノイズ除去を備えています。同相電圧は信号とともに出力に伝達されます。実際には、信号はオペアンプのクローズド・ループ・ゲインによって増幅されますが、同相電圧にはユニティ・ゲインだけが適用されます。このゲイン差によって、同相電圧は、信号電圧の割合で示される分だけ、低減されることとなります。ただし、同相電圧は依然として出力端に現れるため、アンプの有効な出力振幅は低減されます。多くの理由から、オペアンプの出力端に同相信号(DCまたはAC)が現れることはさわめて好ましくありません。

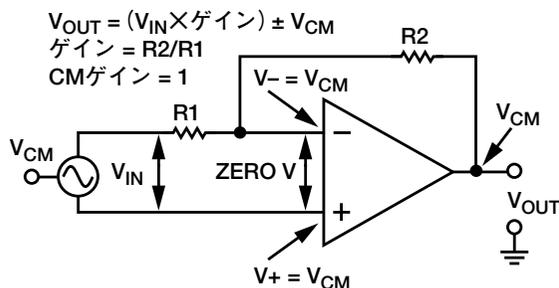


図 1-3a. オペアンプを使用する標準的な反転アンプまたは非反転アンプの回路では、信号電圧と同相電圧の両方がアンプの出力端に現れる。

図1-3bは、同じ条件下で動作する3オペアンプ構成の計装アンプを示します。オペアンプ回路とまったく同様に、計装アンプの入力バッファ・アンプはユニティ・ゲインで同相信号を通過させます。一方、信号は両方のバッファによって増幅されます。2つのバッファの出力信号は、計装アンプの減算器セクションに接続されます。ここで、差動信号は増幅され（通常、低ゲインまたはユニティ・ゲイン）、同時に同相信号は減衰されます（通常、10,000:1以上）。2つの回路を比較してみると、いずれも信号増幅（およびバッファリング）を行います。計装アンプは減算器セクションがあるため同相電圧を除去します。

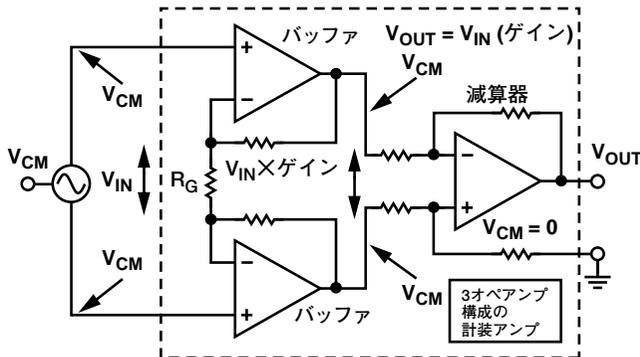


図1-3b. 前述のオペアンプ回路と同様、計装アンプ回路の入力バッファで信号電圧が増幅され、同相電圧にはユニティ・ゲインが適用される。ただし、その後の計装アンプの減算器セクションで同相電圧は除去される。

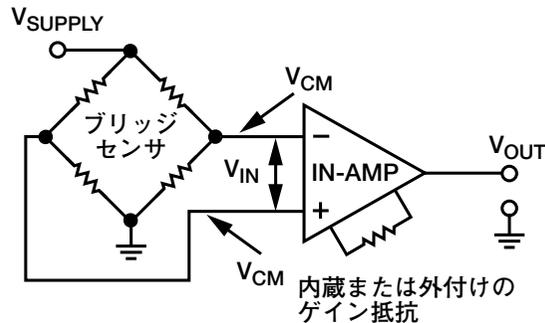


図1-3c. ブリッジ回路で計装アンプを使用。ここでは、DC 同相電圧が電源電圧の相当の割合を占めても十分に許容できる。

図1-3dは、バッテリー・バンクを構成する単体セルの電圧監視に使用されるディファレンス（減算）アンプを示しています。ここでは、同相DC電圧がアンプの供給電圧よりもはるかに大きな値となっても十分に許容できます。AD629などの一部のモノリシック・ディファレンス・アンプでは、±270Vもの大きな同相電圧でも動作できます。

## ディファレンス・アンプ

図1-4は、ディファレンス・アンプのブロック図です。このタイプのICは特殊用途の計装アンプであり、通常、減算アンプとその後段の出力バッファで構成されています（後段がゲイン段の場合もあります）。減算器で使われる4つの抵抗は通常、ICの内部にあり、高CMRが得られるよう良好にマッチングされています。

多くのディファレンス・アンプは、同相電圧と信号電圧が容易に供給電圧を超えるおそれのあるアプリケーションで使用できるように設計されています。このようなディファレンス・アンプは、一般にきわめて値の大きな入力抵抗を使用し、信号入力電圧と同相入力電圧の両方を減衰させます。

## 計装アンプとディファレンス・アンプはどのようにところで使われるのか？

### データ・アキュイジション

計装アンプの第一の用途は、ノイズの多い環境下で低レベル出力のトランスデューサの信号を増幅することです。圧力トランスデューサや温度トランスデューサの信号増幅には、一般に計装アンプが使用されます。また、一般的なブリッジ・アプリケーションとして、ロードセルを使用したひずみ計測や重量計測、測温抵抗体（RTD）を使用した温度計測などがあります。

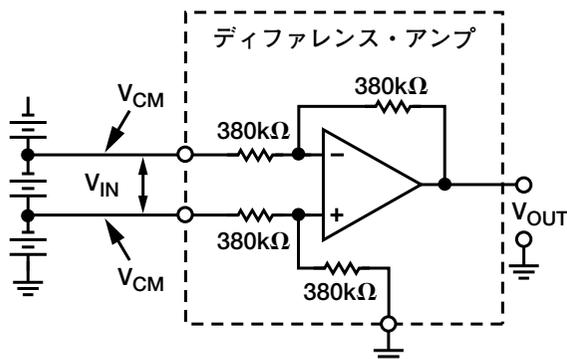


図1-3d. ディファレンス・アンプは、バッテリー・セルの計測など、DC（またはAC）の同相電圧が供給電圧を超えるおそれのあるアプリケーションで特に有用なアンプである。

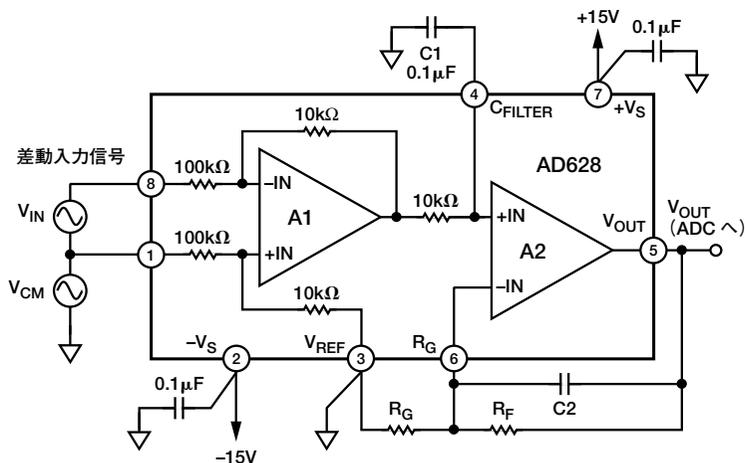


図1-4. ディファレンス・アンプ IC

## 医療用計装機器

計装アンプは、心電図 (EKG) や脳波 (EEG) の監視装置、血圧監視装置、除細動器などの医療機器に広く使用されています。

## 監視と制御の電子機器

差動アンプを使用すると、システムの電圧や電流を監視して、定格動作レベルを超えたときにアラーム・システムを作動させることができます。差動アンプには、大きな同相電圧を除去する能力があるため、これらのアプリケーションでよく使われます。

## ソフトウェアでプログラム可能なアプリケーション

ソフトウェアでプログラム可能な抵抗チップとともに計装アンプを使用することで、ハードウェア・システムをソフトウェアで制御できるようになります。

## オーディオ・アプリケーション

計装アンプは同相ノイズ除去性能が高いため、オーディオ・アプリケーション (マイクロフォン・プリアンプなど) で使用されることがあり、ノイズの多い環境下で微弱信号を抽出し、グラウンド・ループによるオフセットやノイズを最小限に抑えています。表 6-4 (6-26 ページ) 「アナログ・デバイスが提供する特殊用途向け製品」を参照してください。

## 高速信号調整

最新のビデオ・データ・アキュイジション・システムの速度と精度が向上したことにより、高帯域幅の計装アンプに対する需要が高まっており、特にオフセット補正と入力バッファリングが要求される、CCD 撮像装置の分野で顕著になっています。この分野では、CCD イメージのオフセット補正のために相関二重サンプリング手法がよく使用されます。2つのサンプル&ホールド・アンプが画素とリファレンスのレベルを監視し、そのアンプの信号を計装アンプに入力することで、DC 補正出力を供給します。

## ビデオ・アプリケーション

多くのビデオおよびケーブル RF システムで、高周波信号の増幅や信号処理に高速の計装アンプを使用できます。

## パワー制御アプリケーション

計装アンプは、3 相交流モータの電圧、電流、位相関係を測定することで、モータ監視 (モータの速度やトルクなどの監視や制御) にも使用できます。ディファレンス・アンプは、入力信号が供給電圧を超えるようなアプリケーションで使用されます。

## 計装アンプ：外観

図 1-5 は、計装アンプの機能ブロック図を示します。

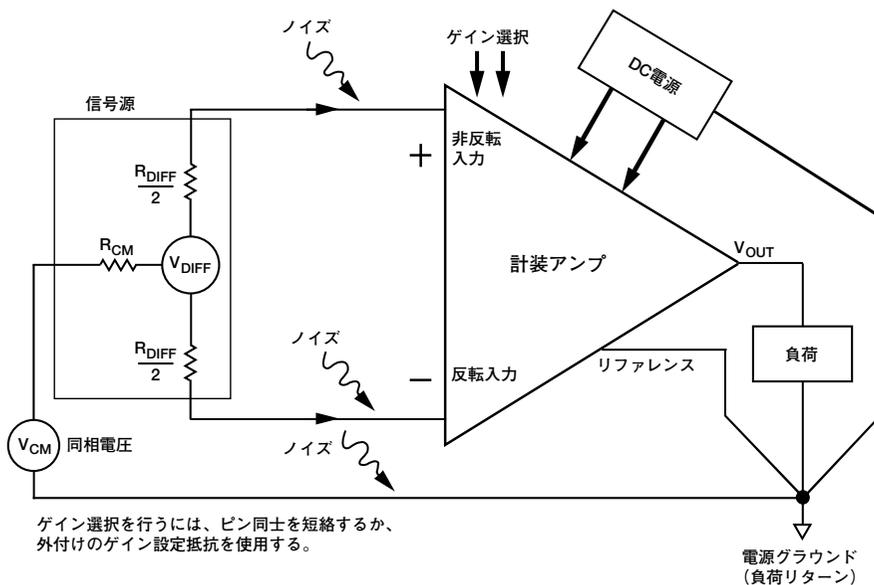


図 1-5. 差動入力信号と同相入力信号

理想的な計装アンプは入力端子間の差動電圧だけを検出するため、ノイズやグラウンド・ラインでの電圧降下などの同相信号（両方の入力に対する電位が等しい信号）は、入力段で除去されて増幅されません。

ゲインの設定には、内蔵または外付けの抵抗を使用できます。内蔵の抵抗は最も精度が高く、ゲインの温度ドリフトを最小限に抑えることができます。

1つの一般的な手法として、2つの内蔵抵抗とともに外付け抵抗を1つ使用して、ゲインを設定する方法があります。ユーザは、計装アンプの仕様書に掲載されているゲイン式を使用して、所定のゲインを得るのに必要な抵抗値を算出できます。このため、きわめて広範囲にわたって自由にゲインを設定できます。ただし、外付けの抵抗はほとんどの場合、所望のゲインを得るための厳密な値ではなく、またICに内蔵された抵抗とわずかに温度が異なります。このような実用上の制限により、この方法ではゲイン誤差とゲイン・ドリフトを生じるのが常です。

外付け抵抗を2つ使う方法もあります。一般に、2抵抗ソリューションでは2つの抵抗の比でゲインを設定し、しかも単一のICアレイ内に2つの抵抗を配置することで、良好にマッチングされた場合にきわめて近い温度係数（TC）を得ることができるため、単一抵抗によるソリューションよりもドリフトを低く抑えることができます。これに対して、単一の外部抵抗による方法では、オンチップ抵抗に対してTCのミスマッチが生じます。

計装アンプの出力は、多くの場合、独自のリファレンス端子を備えているため、重要な機能として、計装アンプと離れた場所にある負荷を駆動できるようになります。

図1-5は、入力と出力の同相電位が同じ電位（この例では電源グラウンド）にリターンされています。このスター・グラウンド接続は、回路内のグラウンド・ループを極力抑えるきわめて効果的な方法ですが、いくらかの残留同相グラウンド電流が残ります。この電流が $R_{CM}$ を流れると、同相電圧誤差 $V_{CM}$ を生じます。計装アンプは、同相ノイズ除去性能が高いため、差動信号を増幅すると同時に $V_{CM}$ とすべての同相ノイズを除去します。

当然ながら、計装アンプには電力を供給する必要があります。オペアンプの場合と同様、電力は通常、両電源の電圧で供給され、規定の範囲全体にわたって計装アンプを動作させます。また、単電源（レール to レール）動作仕様の計装アンプも利用できます。

計装アンプは、1つ以上のオペアンプを組み合わせる方法と、モノリシック構造で構築する方法があります。いずれの技術にも利点と限界があります。

一般に、ディスクリット（オペアンプ）の計装アンプは、低コストで設計の柔軟性を実現でき、またモノリシックでは達成できない性能が得られる場合もあります（超高帯域など）。一方、モノリシック設計では、計装アンプの全機能を実現でき、また完全に仕様を規定して通常は出荷時にトリミングされるため、ほとんどの場合ディスクリット設計よりも高いDC精度を達成できます。また、モノリシック計装アンプの方がはるかに小型、低価格であり、応用が容易です。

## 高品質な計装アンプの特長となるその他の特性

高い同相ノイズ除去比を備える計装アンプには、以下に示す特性が要求されます。

### 高 AC（および DC）同相ノイズ除去

少なくとも計装アンプは、除去の対象となる入力周波数の範囲にわたって高CMRでなければなりません。電源ライン周波数とその2次高調波で高CMRであることも必要です。

### 低オフセット電圧と低オフセット電圧ドリフト

オペアンプの場合と同様、計装アンプは低オフセット電圧であることが必須です。計装アンプは、入力段と出力アンプの2つの独立したセクションで構成されるため、出力オフセットの合計は、入力オフセットにゲインを乗じた結果に（計装アンプ内の）出力アンプのオフセットを加えた値になります。入力と出力のオフセット・ドリフトの標準値はそれぞれ $1\mu V/^\circ C$ と $10\mu V/^\circ C$ です。初期オフセット電圧は、外部トリミングでゼロにできますが、オフセット電圧ドリフトを調整して取り除くことはできません。初期オフセットの場合と同様、オフセット・ドリフトにも2つの要因があり、計装アンプの入力セクションと出力セクションのそれぞれが、合計オフセットのうちの誤差の一部を生じることになります。ゲインが増大すると、入力段のオフセット・ドリフトがオフセット誤差の主な発生源となります。

## マッチングされた高入力インピーダンス

計装アンプの反転と非反転の入力端子のインピーダンスはともに高く、かつ互いに良好にマッチングされていなければなりません。入力信号源に負荷負担が加わらないようにするため、高入力インピーダンスであることが必須です。負荷が加わると入力信号電圧が低下するおそれがあるからです。

入力インピーダンスの値は $10^9 \sim 10^{12} \Omega$ が標準です。AD629などの差動アンプは、これより低い入力インピーダンスですが、同相電圧の高いアプリケーションではきわめて優れた効果を発揮します。

## 低入力バイアスと低オフセット電流の誤差

これもオペアンプの場合と同様、計装アンプには入力端子へ流れ込む、または入力端子から流れ出すバイアス電流があります。つまり、バイポーラの計装アンプではベース電流、FETアンプではゲート・リーク電流がバイアス電流になります。このバイアス電流が信号源の不平衡抵抗を流れ、オフセット電流誤差が生じます。C（容量性）入力結合の場合と同様、入力源抵抗が無限大で、電源グラウンドへの抵抗リターンがない場合、入力同相電圧はアンプが飽和するまで上昇してしまいます。通常は値の大きな抵抗を各入力とグラウンド間に接続することによって、この問題を回避します。一般に、入力バイアス電流にこの抵抗の値（単位：オーム）を乗じた値が $10\text{mV}$ 未満であることが必要です（第5章を参照）。入力オフセット電流の誤差は、2つの入力端子に流れこむバイアス電流のミスマッチと定義されています。標準的なバイポーラ計装アンプの入力バイアス電流の値は $1 \sim 50\text{nA}$ であり、FET入力デバイスの場合、 $1 \sim 50\text{pA}$ が室温における標準値です。

## 低ノイズ

計装アンプは、きわめて低レベルの入力電圧を処理する必要があるため、アンプ自身のノイズが信号ノイズに加わらないようにする必要があります。入力換算（RTI）の最小入力ノイズ・レベルは、 $1\text{kHz}$ で $10\text{nV}/\sqrt{\text{Hz}}$ （ゲイン $>100$ ）が望ましい値です。マイクロパワー計装アンプは、入力段電流が最小限となるように最適化されているため、通常、同等の高電流製品に比べてノイズ・レベルは高くなります。

## 低い非直線性

入力オフセットとスケール係数の誤差は、外部トリミングにより補正できますが、非直線性はデバイスが本来備える性能限界であり、外部からの調整で除去することはできません。優れた直線性はメーカーでの設計に依存します。非直線性は通常、フルスケールのパーセンテージで規定されますが、メーカーはプラスとマイナスのフルスケール電圧とゼロ電圧における計装アンプの誤差を測定しています。高品質の計装アンプにおける非直線性誤差の標準値は $0.01\%$ で、中には $0.0001\%$ という低いレベルのデバイスもあります。

## 容易なゲイン選択

ゲイン選択は簡単でなければなりません。外付けゲイン抵抗を1つ使う方法が一般的ですが、外付け抵抗は回路の精度とゲインの温度ドリフトに影響します。AD621などの計装アンプでは、ピンで選択可能な内部プリセット・ゲインを選択することもでき、ゲインTCはきわめて低くなります。

## 十分な帯域幅

計装アンプは、特定のアプリケーションに対して十分な帯域幅を提供する必要があります。標準的なユニティ・ゲインの小信号帯域幅は $500\text{kHz} \sim 4\text{MHz}$ の範囲に入るため、低ゲイン時の性能を達成することは容易ですが、高ゲイン時の帯域幅はきわめて大きな問題を生むことになります。マイクロパワー計装アンプの帯域幅は通常、同程度の標準計装アンプに比べて一般に低くなります。マイクロパワーの入力段がはるかに低い電流レベルで動作するためです。

## 差動 - シングルエンド変換

当然ですが、差動-シングルエンド変換も、計装アンプに不可欠な機能の1つです。差動入力電圧は増幅されてバッファリングされ、シングルエンドの出力電圧が供給されます。はるかに大きな同相電圧の上に重畳された差動電圧を増幅しなければならぬ計装アンプ・アプリケーションも数多くあります。この同相電圧は、ノイズの場合もあれば、A/Dコンバータ(ADC)オフセットの場合もあり、あるいはその両方の場合もあります。計装アンプではなくオペアンプを使用すると、同相と信号の両方を等量だけ単純に増幅することになります。計装アンプの優れた利点は、(差動)信号だけを選別的に増幅しながら、同相信号を除去できるという点です。

## レール to レールの入出力振幅

最新の計装アンプは、通常5V以下の単電源電圧での動作が求められます。これらの多くのアプリケーションでは、レール to レールの入力ADCがよく使用されます。いわゆるレール to レー

ル動作とは、アンプの最大入力振幅または出力振幅が基本的に電源電圧に等しくなることです。実際には、入力振幅は電源電圧をわずかに超過する場合がありますが、出力振幅は多くの場合、電源電圧あるいはグラウンドから100mV以内です。データシートの仕様を十分に確認することを推奨します。

## 電力対帯域幅、スルーレート、ノイズ特性

一般原則として、計装アンプの入力セクションの動作電流が多くなるほど、帯域幅とスルーレートは増大し、ノイズは低減されます。ただし、動作電流が多いということは、消費電力や発熱も多くなることを意味します。バッテリー駆動の機器では、低電力デバイスの使用が求められ、高密度実装PCボードでは、すべての能動部品から発生する熱を放散しなければなりません。デバイスの発熱により、オフセット・ドリフトやその他の温度関連の誤差も増大します。IC設計者は一部の仕様を犠牲にして、消費電力とドリフトを許容レベルに保つ必要に迫られることもよくあります。 .