

ADA4530-1 8 ピン、SOIC パッケージの評価用ボード

特長

ADA4530-1 8 ピン SOIC パッケージ実装用のフットプリント
受動部品実装用のフットプリント
ユーザー定義の回路構成
テスト装置への容易な接続
低リークの測定向けに最適化
シールド・ハンダ処理に対応
プロトタイプをすばやく構築可能

概要

ADA4530-1R-EBZ を使用すれば、8 ピン SOIC パッケージに封入された ADA4530-1 を評価できます。ハイブリッド積層の4層基板 (Rogers 4350 および FR-4) で、低入力バイアス電流アプリケーション用に最適化されています。ADA4530-1R-EBZ は、3 軸入力コネクタ、BNC 出力コネクタ、供給用のバナナ・プラグに対応しています。テスト・ピンが付属しています。

ADA4530-1R-EBZ では、さまざまな構成オプションを選択できます。これらのオプションを以下に示します。

- バッファ
- トランスインピーダンス
- 非反転ゲイン
- 反転ゲイン

3 軸入力コネクタ (J1) を除くすべての部品が1次側に配置されています。

ADA4530-1 の完全な仕様については、アナログ・デバイセズから入手可能な ADA4530-1 データシートを参照してください。評価用ボードを使用する際は、このユーザー・ガイドとこのデータシートを参照してください。

ADA4530-1R-EBZ 評価用ボードの画像

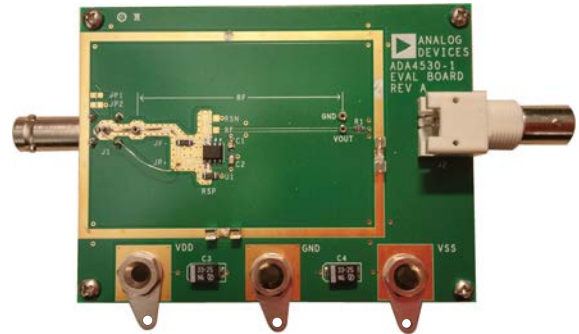


図 1. ADA4530-1R-EBZ 上面図 (新しい写真の入手待ち)

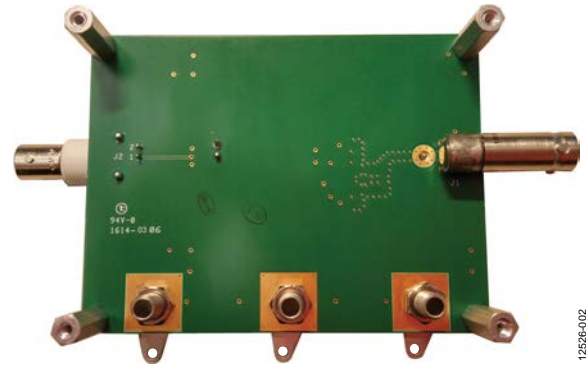


図 2. ADA4530-1R-EBZ 底面図 (新しい写真の入手待ち)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2016 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
電話 06 (6350) 6868

目次

特長.....	1	アンプの構成.....	5
概要.....	1	バッファ.....	5
ADA4530-1R-EBZ 評価用ボードの画像.....	1	トランスインピーダンス.....	6
改訂履歴.....	2	非反転ゲイン.....	7
ハードウェア部品.....	3	反転ゲイン.....	7
入力／出力／電源.....	3	評価用ボードの回路図とアートワーク.....	8
ガードとシールド.....	3	オーダー情報.....	10
ボード・アセンブリ.....	3	部品表.....	10
ボードの積層.....	3		
クリーニングと取り扱い.....	4		

改訂履歴

10/15—Revision 0: 初版

ハードウェア部品

入力／出力／電源

ADA4530-1RZ-EBZ は、高インピーダンス入力信号用に 3 軸コネクタ (J1) フットプリントを搭載しています。3 軸コネクタは、追加の絶縁層とシールド導体のある BNC コネクタです。コア (入力信号) と内部シールド (3 軸ガード) は同じ電位に保たれるため、これらの間のリーク電流は最適化されます。これにより、Keithley 6430 電位計を使用して ADA4530-1 の低入力バイアス電流の高精度な測定が実現します。

出力フットプリントにより、BNC コネクタを取り付けることができます。VOUT_TP テスト・ポイントも搭載しています。

Ro は、出力負荷をアンプの出力から分離して、発振を防止します。499 Ω 抵抗を使用することを推奨します。

J3 (V+)、J4 (GND)、および J5 (V-) では、アンプの供給用にバナナ・ジャックを使用できます。V+_TP、GND_TP、および V-_TP テスト・ポイントが含まれています。

ガードとシールド

ADA4530-1RZ-EBZ ボードを使用すれば、リーク電流を最適化し、非常に小さい入力バイアス電流を測定できます。高インピーダンス入力パターンは、完全に保護されています。ADA4530-1 の内部ガード・リング・ドライバは、ガード・パターンを非反転ノード電位まで駆動します。3 軸コネクタの機能方法と同様に、ガード・リングと高インピーダンス入力を同じ電位に保つことで、両者の間のリーク電流が最小限に抑えられます。ガード・リングと基板の他の部品の間で発生するリーク電流は、ガード・アンプによって供給されるため、高インピーダンス入力は影響を受けません。これ以外にも、電荷の蓄積を回避できるようにガード・リング領域からハンダ・マスクが取り除かれています。

ガード・リング領域の周りの銅シールド・パターン (SHIELD1 と SHIELD2) により、金属シールドをハンダ処理して、高インピーダンス入力を囲んで静電干渉を回避できます。シールド・パターンは、ガード電位に電気的に接続されます。バッファ構成を使用する場合は、SHIELD1 により 1 インチ×1.5 インチの金属シールドをハンダ付けできます。アンプがトランスインピーダンス構成の場合は、SHIELD2 により 1.5 インチ×3 インチの金属シールドをハンダ付けして、大型の抵抗に対応できます。これらのシールドは FotoFab から購入できます (部品表については表 7 を参照)。

ボード・アセンブリ

デフォルトでは、ADA4530-1RZ-EBZ 評価用ボードはバッファ構成になっています。他の構成に変更する方法については、Amplifier Configurations のセクションを参照してください。

ボードの積層

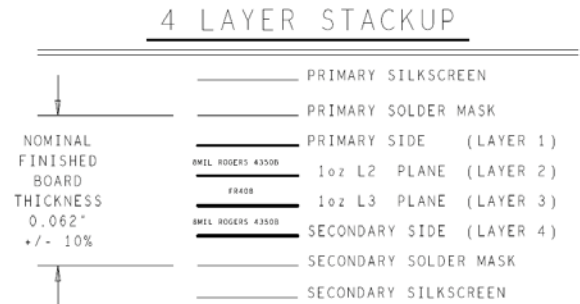


図 3. ボードの積層

ADA4530-1RZ-EBZ は、低リーク性能用に最適化された 4 層の評価用ボードです。Rogers 4350 (上面と下面の誘電体) と FR-4 (中間の誘電体) で構成されたハイブリッド積層が採用されています。Rogers 4350 の材質は、強化炭化水素およびセラミック・ラミネートで、標準のエポキシ/ガラス (FR-4) プロセスを使用して加工できます。電流のリークを最小限に抑えて、信号の完全性を向上させます。

クリーニングと取り扱い

基板を取り扱う際は必ずエッジを持ち、絶対に SHIELD1 内の領域を触れないでください。

低リーク性能を維持するには、基板を使用する前に評価用ボードを適切にクリーニングして、ハンダ・フラックス、塩分を含む湿気、埃、塵などの汚染物を取り除くことが重要です。汚染物が存在すると、この製品のフェムトアンペア (fA) 性能が大幅に低下します。

有効なクリーニング手順は、以下のとおりです。

1. 基板を超音波槽に 10 分間浸します。超音波クリーニングは、高周波の超音波を使用するのでクリーニング液にキャピテーションが発生します。このプロセスにより、基板表面の汚染物や、手の届きにくいハンダ付けされた部品の下にある汚染物を取り除くことができます。
2. ピンセットを使用して超音波槽から基板を取り出します。イソプロピル・アルコールで基板をすすいで洗い流し、残留汚染物を取り除きます。
3. 基板にイソプロピル・アルコールを注いで、酸性ブラシで優しくこすります。U1 ピン間の領域、J1 への入力パターン、ガード・リング、SHIELD1 内の領域を集中的にクリーニングします。
4. イソプロピル・アルコールで基板をすすいで洗い流します。
5. 基板の下面で手順 3 と手順 4 を繰り返します。
6. 最終洗浄として基板の上面と下面をすすいで洗い流します。
7. 圧縮乾燥空気を使用して、基板を乾燥させます。U1 ピン、J1 への入力パターン、ガード・リング領域の周囲に空気を吹き付けます。必ず J1 の下にも圧縮空気を吹き付けます。
8. 基板が完全に乾燥するように、125 °C のオーブンで 10 分間基板を加熱します。
9. 気密性の高い容器内で基板を保管します。

クリーニングが完了したら、必ず金属シールドのカバーを取り付けてください。金属シールドのカバーは、ガードされている領域への接触を防止する目的でも役立ちます。

アンプの構成

ADA4530-1RZ-EBZ 評価用ボードでは複数の構成を使用できます。ここでは、さまざまな構成について説明します。

バッファ

IN+ が 3 軸コネクタに接続されたバッファ構成 (デフォルト構成)

バッファ構成は、評価用ボードのデフォルト構成です。3 軸コネクタ J1 を通して入力信号を印加することができます。推奨される部品の値は、以下のとおりです。

表 1.

Pads	Value (Ω)
R _o	499
RF1	0
JP1	0
JP3	Short AMP GUARD to TRIAX GUARD

R_o は、出力負荷をアンプの出力から分離します。3 軸ガードもアンプのガードと同じ電位まで駆動されます。

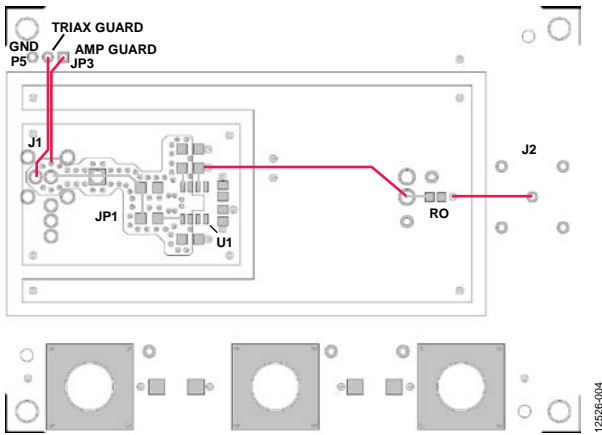


図 4. IN+ が 3 軸コネクタに接続されたバッファ構成 (パッドの接続)

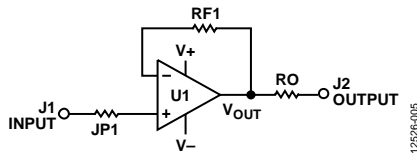


図 5. IN+ が 3 軸コネクタに接続されたバッファ構成 (回路図)

IN+ が Keithley 6430 電位計に接続されたバッファ構成

Keithley 6430 電位計を使用して ADA4530-1 の入力バイアス電流を測定する場合、JP3 は未接続のままにしておきます。Keithley 6430 は ADA4530-1 ガード・アンプを引き継いで、3 軸コネクタのガード・ピンを駆動します (図 6 を参照)。

表 2.

Pads	Value (Ω)
JP1	0
RF1	0
R _o	499
JP3	Unconnected

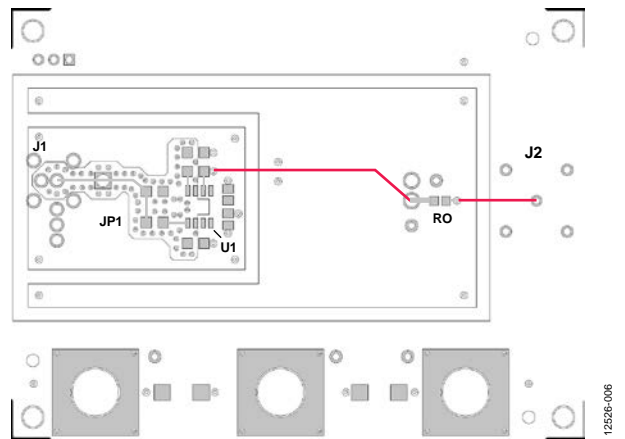


図 6. IN+ が Keithley 6430 電位計に接続されたバッファ構成 (パッドの接続)

抵抗が IN+ から GND の間にあるバッファ構成

ADA4530-1RZ-EBZ 評価用ボードでは、値の大きなリード線型抵抗 (値の大きいギガオームまたはテラオーム) を非反転ピンとグラウンドの間に配置することもできます。通常、これらの抵抗はガラス封入のハーメチック・シールで密閉されており、大きなフットプリントが採用されています。このため、値の大きなリード線型抵抗用にピン・ソケット (RS2) が提供されています。リード線型抵抗の一方の端を P7 に配置して、もう一方の端を GND に配置します。表 3 の構成では、ADA4530-1 の IB+ を測定できます。

表 3.

Pads	Value (Ω)
R ₀	499
RF1	0
RS2	TBD
JP1	0

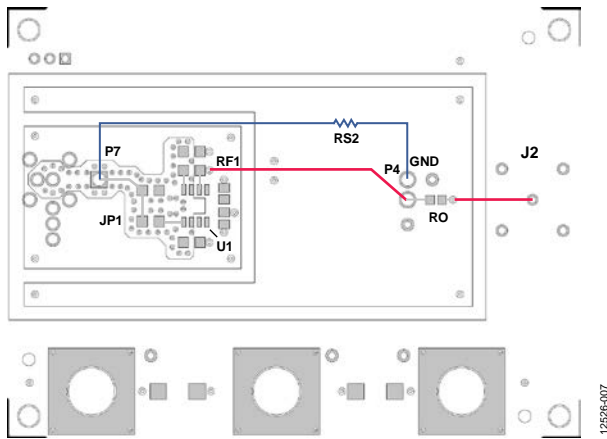


図 7. 抵抗が IN+ からグラウンドの間にあるバッファ構成 (パッドの位置)

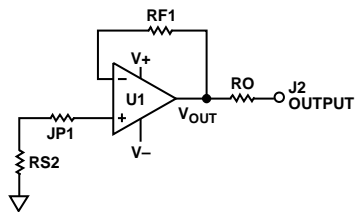


図 8. 抵抗が IN+ からグラウンドの間にあるバッファ構成 (回路図)

トランスインピーダンス

IN+ がグラウンドに接続されたトランスインピーダンス構成

トランスインピーダンス構成の場合、J2 で測定可能な出力電圧を得るためにたいいては大きな帰還抵抗 (値の大きいギガオームまたはテラオーム) を使用します。通常、これらの抵抗はガラス封入のハーメチック・シールで密閉されており、大きなフットプリントが採用されています。このため、値の大きいリード線型抵抗用にピン・ソケット (RF2) が用意されています。あるいは、ハンダ取り付け帰還抵抗の場合は 1206 サイズのパッド (RF1) を使用します。

トランスインピーダンス構成は、電流/電圧 (I to V) 構成です。表 4 の構成では、ADA4530-1 の IB- を測定できます。電圧は以下の式で求めます。

$$V_{OUT} = I_B \times R_{F2}$$

目的のゲインに適切な RF2 値を選択します。

表 4.

Pads	Value (Ω)
R ₀	499
RF2	TBD
JP2	0
RS1	0

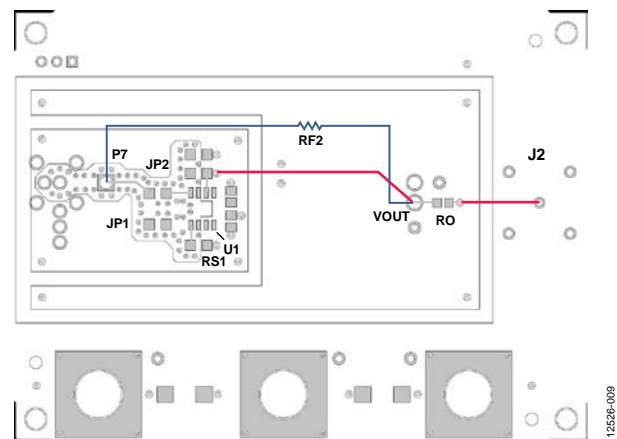


図 9. IN+ がグラウンドに接続されたトランスインピーダンス構成 (パッドの位置)

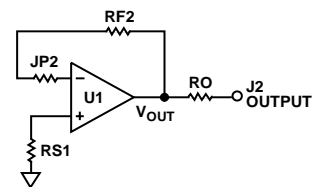


図 10. IN+ がグラウンドに接続されたトランスインピーダンス構成 (回路図)

非反転ゲイン

ADA4530-1 を非反転ゲイン構成にするには、表 5 の部品を使用します。目的のゲインに適切な RF1 値と RS3 値を選択します。

表 5.

Pads	Value (Ω)
R _o	499
RF1	TBD
RS3	TBD
JP1	0
JP3	TRIAx GUARD connected to AMP GUARD

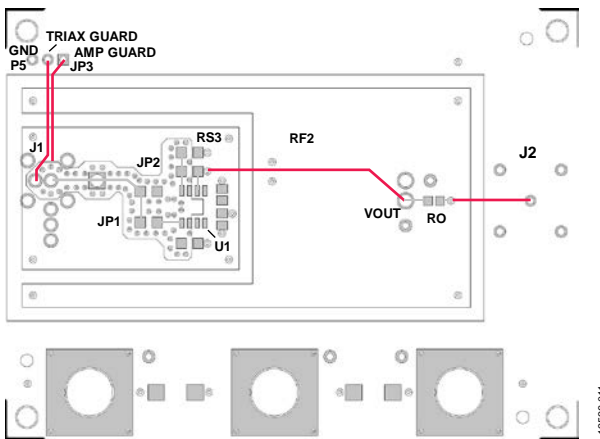


図 11. 非反転ゲイン構成 (パッドの位置)

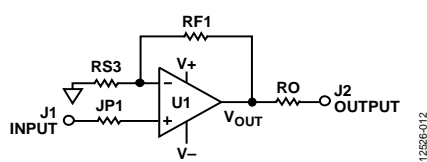


図 12. 非反転ゲイン構成 (回路図)

反転ゲイン

ADA4530-1 を反転ゲイン構成にするには、表 6 の部品を使用します。目的のゲインに適切な RF1 値と JP2 値を選択します。

表 6.

Pads	Value (Ω)
R _o	499
RS1	0
RF1	TBD
JP2	TBD
JP3	TRIAx GUARD connected to AMP GUARD

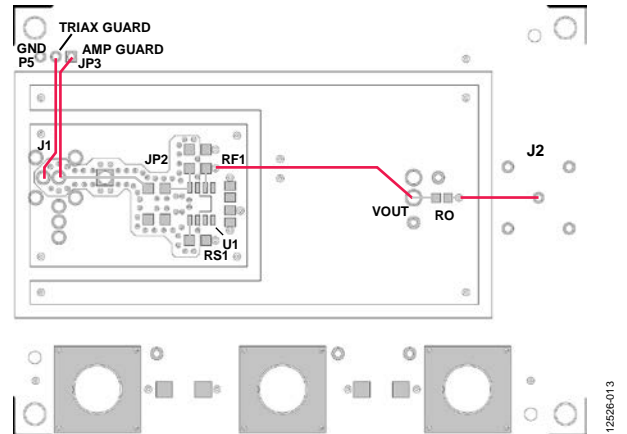


図 13. 反転ゲイン構成 (パッドの位置)

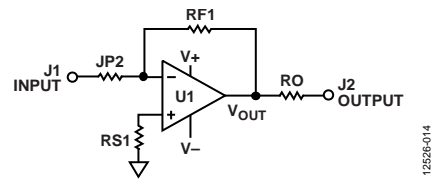


図 14. 反転ゲイン構成 (回路図)

評価用ボードの回路図とアートワーク

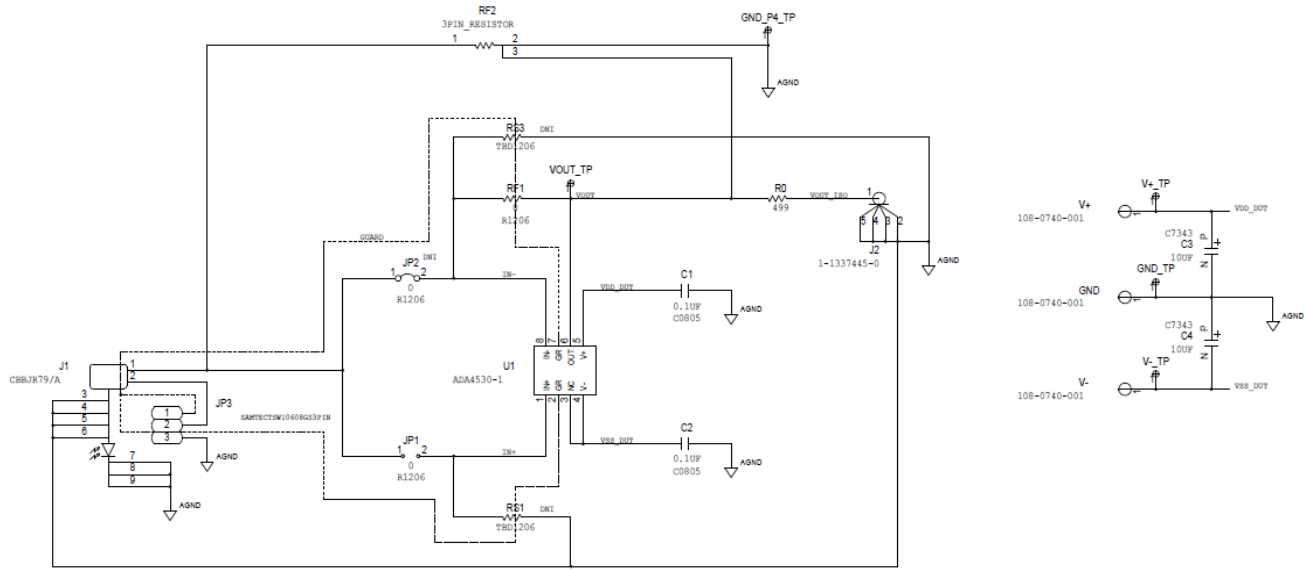


図 15. ADA4530-1R-EBZ 回路図

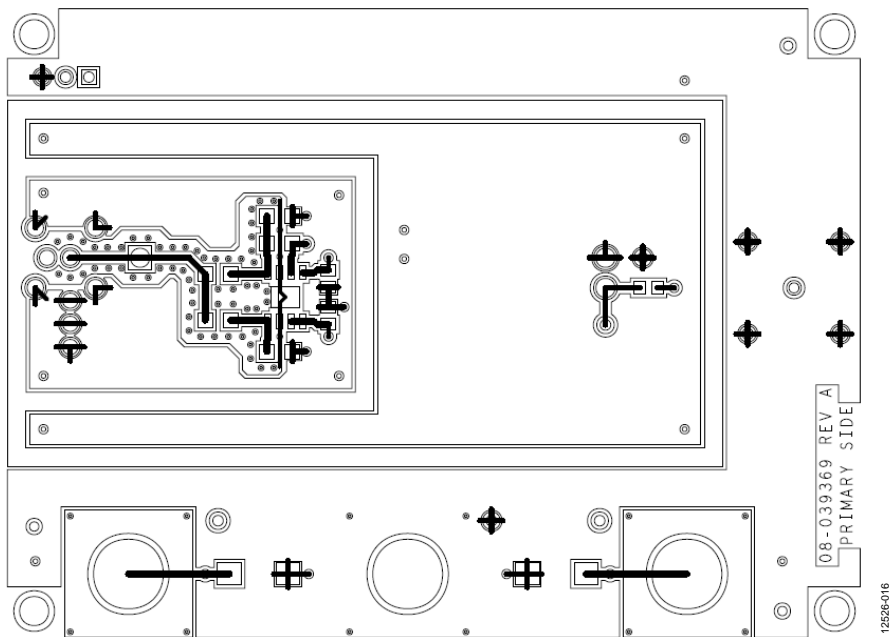


図 16. 上面レイアウト

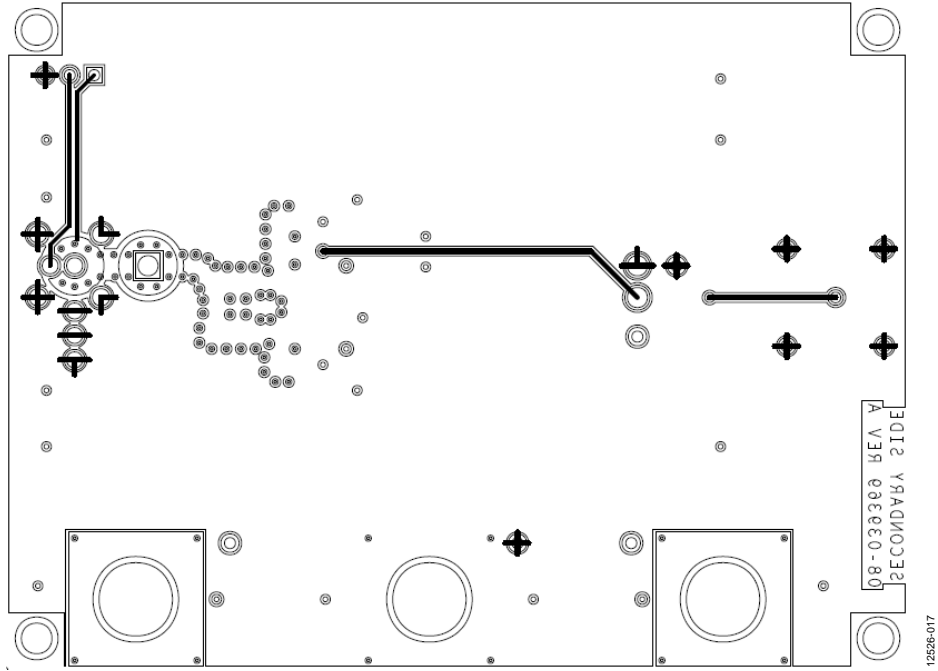


図 17. 下面レイアウト

オーダー情報

部品表

表 7.

Quantity	Reference Designator	Description	Part Number	Distributor
1	U1	Ultra low input bias current precision amplifier with guard ring driver (device under test)	Analog Devices, Inc.; ADA4530-1	
2	C1, C2	0.1 μ F, 50 V, 5%, 0805	Kemet; C0805C104J5RACTU	Digi-Key; 399-1171-6-ND
2	C3, C4	10 μ F, 35 V, 10%, 7343	AVX; TPSD106K035R0125	Digi-Key; 478-3337-2-ND
1	R _O	499 Ω , 0.125 W, 1%, 0805	Panasonic; ERJ-6ENF4990V	Digi-Key; P499CCT-ND
4	RF1, RS1, JP1, JP2 ¹	0 Ω , 0.25 W, 0.05%, 1206	Panasonic; ERJ-8GEY0R00V	Digi-Key; P0.0ECT-ND
1	RS3 ¹	1206	To be determined by user	To be determined by user
1	J1	Triax connector, right angle, 3 lug,	Emerson Network Power Connectivity Trompeter; CBBJR79/A	Digi-Key; 1097-1046-ND
1	J2	BNC connector, through hole	TE Connectivity; 1-1337445-0	Digi-Key; A101972-ND
1	JP3	3-pin header, 100 mil spacing	Samtec TSW-103-08-G-S	Digi-Key; SAM1038-03-ND
3	J3, J4, J5	Banana jack, panel mount	Emerson Network Power Connectivity Johnson; 108-0740-001	Digi-Key; J147-ND
4	P1, P2, P3, P6 ²	Pin receptacle, 15 mil to 25 mil pin diameter	Mill-Max; 0667-0-15-15-30-27-10-0	Digi-Key; ED90102-ND
3	P4, P7, V _{OUT} ³	Pin receptacle, 22 mil to 32 mil pin diameter	Mill-Max; 0294-0-15-15-06-27-10-0	Digi-Key; ED90072-ND

¹ 構成に応じて、RF1、RS3、JP2 は 1206 サイズの他の値の抵抗と置き換えることができます。

² 基板にフォトダイオードを取り付ける必要がある場合は、P1、P2、または P3 と P6 を使用できます。

³ P4、P7、V_{OUT} により、リード線型抵抗を基板に取り付けることができます。



ESD に関する注意

ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

法的事項及び条件

アナログ・デバイス社が提供する情報は正確で信頼できるものと信じられています。しかし、その使用、およびその使用に起因する第三者の特許またはその他の権利の侵害に対してアナログ・デバイス社は責任を負うことはできません。暗黙の了承、あるいは Analog Devices, Inc. の特許権のもとに、如何なるライセンスも与えるものではありません。商標および登録商標は、それぞれの所有者が所有しています。本書に含まれる情報は予告無く変更されることがあります。アナログ・デバイス社が提供するソフトウェアまたはハードウェアの分解、逆コンパイル、またはリバース・エンジニアリングを行なうことは許されておりません。アナログ・デバイス社から購入される製品に対するアナログ・デバイス社標準の法的事項及び条件については以下の Web サイトをご覧ください：

<http://www.analog.com/en/support/customer-service-resources/sales/terms-and-conditions.html>