

シリアル入力電圧出力 20 ビット DAC の評価用ボード

特長

AD5791 のフル機能評価用ボード

接続オプション

アナログ・デバイセズのシステム開発プラットフォーム (SDP) と組み合わせで使用して PC から制御

制御用 PC ソフトウェア

概要

EVAL-AD5791 は、電圧出力 20 ビット DAC [AD5791](#) のすべての機能を容易に評価できるようにデザインされたフル機能評価用ボードです。AD5791 のピンは、外部接続用内蔵コネクタからアクセスすることができます。このボードは、オンボード・コネクタ (J6) またはシステム開発プラットフォームのコネクタ (J3) を介する 2 つの方法で制御することができます。SDP ボードを使うと、AD5791 評価ソフトウェアを使って Windows® XP (SP2 以降) または Vista (32 ビット) で動作する PC の USB ポートを經由して評価用ボードを制御することができます。

デバイスの説明

AD5791 は、高精度制御アプリケーションの要求を満たすようにデザインされた高精度 20 ビット D/A コンバータ (DAC) です。AD5791 の出力範囲は 2 つのリファレンス電圧入力で設定されます。このデバイスの仕様は、最大 33 V の両電源で動作するように規定されています。

AD5791 の仕様全体はアナログ・デバイセズの AD5791 データ・シートに記載されています。評価用ボードを使用する際には、データ・シートとこのユーザー・ガイドを組み合わせでご使用ください。

評価用ボードの接続

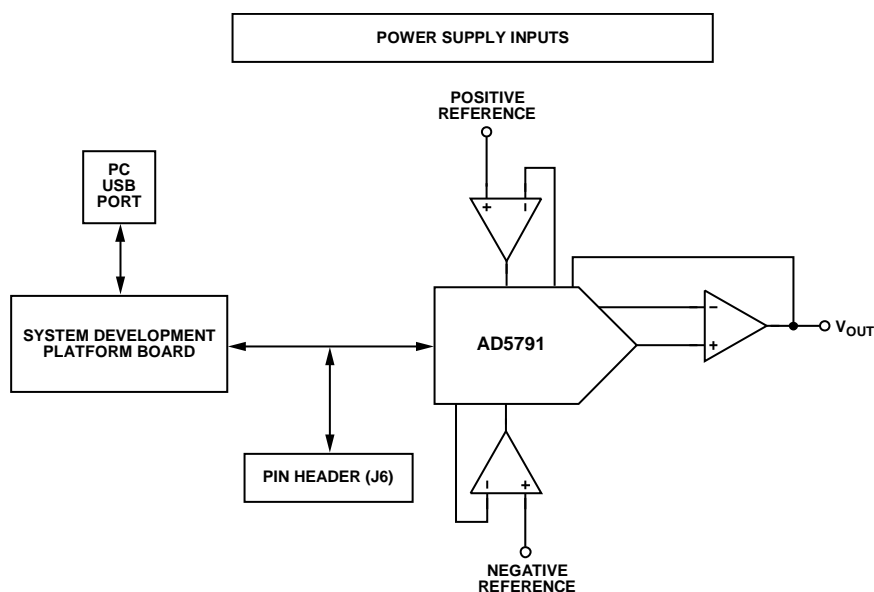


図 1.

最終ページの重要なご注意と法的条項をお読みくださるようお願いいたします。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
 ※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
 ©2010 Analog Devices, Inc. All rights reserved.

Rev. 0

目次

特長.....	1	評価用ボード・ソフトウェア.....	5
概要.....	1	ソフトウェアのインストレーション.....	5
デバイスの説明.....	1	ソフトウェアの動作.....	5
評価用ボードの接続.....	1	メイン・ウインドウ.....	6
改訂履歴.....	2	評価用ボードの性能.....	8
評価用ボードのハードウェア.....	3	評価用ボードの回路図とアートワーク.....	9
電源.....	3	オーダー情報.....	15
接続オプション.....	3	部品表.....	15
オンボード・コネクタ.....	3		

改訂履歴

8/10—Revision 0: Initial Version

評価用ボードのハードウェア

電源

次の外付け電源が必要です。

- AD5791 のデジタル電源用にV_{CC} 入力とDGND 入力の間接続する 5 V。あるいは、ポジション A のリンク 1 を接続して、USB ポートからデジタル回路電源を供給します (デフォルト)。
- AD5791 の正アナログ電源用にV_{DD} 入力とAGND 入力の間接続する 7.5 V~16.5 V。
- AD5791 の負アナログ電源用にV_{SS} 入力とAGND 入力の間接続する-2.5 V~-16.5 V。

アナログ・プレーンとデジタル・プレーンは、AD5791の近くの1箇所接続されています。グラウンド・ループ問題を回避するため、システム内でAGNDとDGNDを接続しないことが推奨されます。

各電源は、10 μF と 0.1 μF のコンデンサで対応するグラウンド・プレーンへデカップリングされています。各デバイスの電源ピンは、対応するグラウンド・プレーンに対して再度 10 μF と 0.1 μF のコンデンサ対でデカップリングされています。

接続オプション

ボードを使用する前に、必要とされる動作に合わせて評価用ボードの接続オプションを設定する必要があります。接続オプションの機能を表 5 に示します。

デフォルト接続オプションのセットアップ

デフォルト接続オプションを表 1 に示します。

表 1. デフォルト接続オプション

Link No.	Option
LK1	A
LK3	A
LK4	Removed
LK5	Removed
LK6	Removed
LK8	A
LK9	C

コネクタ J6 のピン説明

表 2. コネクタ J6 ピンの設定

2	4	6	8	10
1	3	5	7	9

表 3. コネクタ J6 のピン説明

Pin No.	Description
1	SDO
2	RESET
3	DGND
4	CLR
5	IOVCC
6	LDAC
7	SDIN
8	DGND
9	SCLK
10	SYNC

オンボード・コネクタ

AD5791 評価用ボード PCBには、表 4 に示す 9 個のコネクタがあります。

表 4. オンボード・コネクタ

Connector	Function
J1	Analog power supply connector
J2	Digital power supply connector
J3	SDP board connector
J6	Digital interface pin header connector
VOUT	DAC output connector
VOUT_BUF	Buffered DAC output connector
VREF	5 V voltage reference input connector (+10 V and -10 V reference voltages are generated from 5 V input)
VREFN	DAC negative reference input connector
VREFP	DAC positive reference input connector

表 5. 接続オプション

Link No.	Description
LK1	This link selects the source of the digital power supply. Position A selects the source from the SDP board. Position B selects the source from Connector J2.
LK3	This link selects the voltage source for the IOV _{CC} pin. Position A connects IOV _{CC} to V _{CC} . Position B selects an externally applied voltage at Pin 5 of J6.
LK4	This link selects the state of the LDAC pin. When this link is inserted, $\overline{\text{LDAC}}$ is at logic low. When this link is removed, $\overline{\text{LDAC}}$ is at logic high.
LK5	This link selects the state of the CLR pin. When this link is inserted, $\overline{\text{CLR}}$ is at logic low. When this link is removed, $\overline{\text{CLR}}$ is at logic high.
LK6	This link selects the state of the RESET pin. When this link is inserted, $\overline{\text{RESET}}$ is at logic low. When this link is removed, $\overline{\text{RESET}}$ is at logic high.
LK8	This link selects the positive reference source. Position A selects an on-board generated 10 V, derived from 5 V applied at Connector VREF. Position B selects an external voltage applied at Connector VREFP.
LK9	This link selects the negative reference source. Position A selects an external voltage applied at Connector VREFN. Position B selects AGND. Position C selects an on-board generated -10 V, derived from 5 V applied at Connector VREF.

評価用ボード・ソフトウェア

ソフトウェアのインストール

AD5791評価キットには、自己インストール型のソフトウェアCDが添付されています。このソフトウェアは、Windows XP (SP2) とVista (32ビット)に互換です。セットアップ・ファイルが自動的に実行されない場合は、CDから**setup.exe**を実行することができます。

評価ソフトウェアをインストールした後に、評価用ボードとSDPボードをPCのUSBポートに接続し、評価システムがPCを接続する際に正しく認識されたことを確認してください。

1. CDからのインストールが完了した後、電源のセクションの説明に従ってAD5791評価用ボードをパワーアップさせます。SDPボードをAD5791評価用ボードに接続し、次に添付ケーブルを使ってPCのUSBポートに接続します。
2. 評価システムが検出されると表示されるダイアログ・ボックスに従って進みます。これによりインストールが完了します。

ソフトウェアの動作

ソフトウェアを起動するときは、次のステップに従ってください。

1. **Start** メニューで、**Analog Devices – AD5791 > AD5791 Evaluation Software**を選択します。ソフトウェアのメイン・ウィンドウが表示されます(図3参照)。
2. ソフトウェアを起動したとき評価用システムがUSBポートに接続されていない場合、接続エラーが表示されます(図2参照)。評価用ボードをPCのUSBポートに接続して、数sec待った後、**Rescan**をクリックします。表示される指示に従ってください。

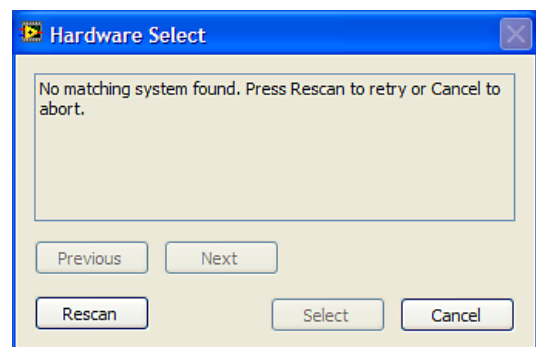


図 2. 接続エラー警告

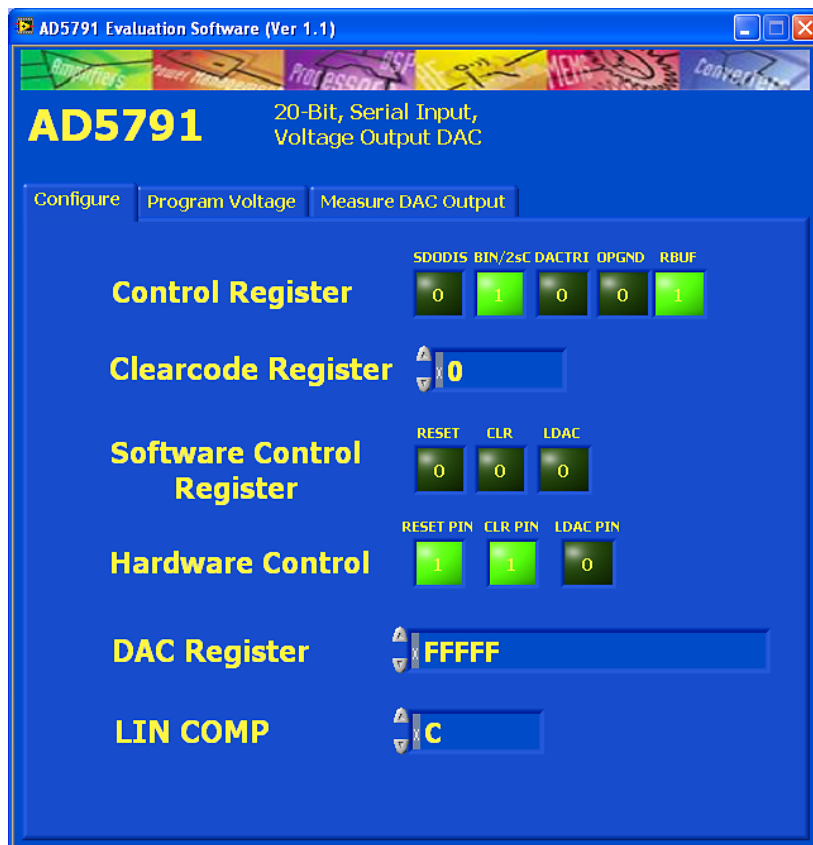


図 3.メイン・ウィンドウ

メイン・ウインドウ

メイン・ウインドウは、**Configure**、**Program Voltage**、**Measure DAC Output** の3つのタブから構成されています。

Configure

Configure セクションでは、コントロール・レジスタ、クリアコード・レジスタ、ソフトウェア・コントロール・レジスタ、DAC レジスタに対するアクセスが可能で、さらにRESETピン、CLRピン、LDAC ピンの制御を行うこともできます(図3参照)。

Program Voltage

Program Voltage セクションでは、DAC レジスタに値を設定することができます。この値は、入力した正リファレンス電圧 (VREFP)、負リファレンス電圧 (VREFN)、所望の出力電圧の3つの値から計算されます(図4参照)。

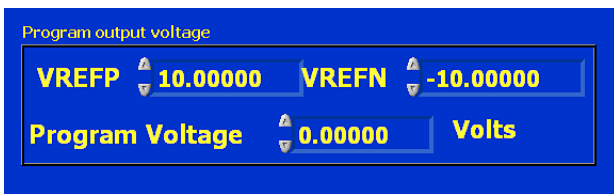


図 4. Program Voltage ウィンドウ

Measure DAC Output

Measure DAC Output セクションでは、PC から Agilent 社の 3458A マルチメータを制御して、DAC 出力電圧を測定/記録することができます。

マルチメータは、汎用インターフェース・バス (GPIB) を介して制御します。マルチメータをPCに接続した後、測定を開始する前にフロント・パネルからマルチメータを設定する必要があります。図 6 に測定オプションを示します。ソフトウェアはステップのシーケンスを実行して、DAC レジスタの設定とDAC 出力電圧の測定を行います。このシーケンスは、DAC に **Start Code** 値を設定するソフトウェアから開始され、設定した値を各ステップで **Code Step** 値だけインクリメントさせ、設定した値が **Stop Code** 値に一致したとき終了します。必要に応じて、各測定間に遅延を挿入することができます。マルチメータの GPIB アドレスを指定する必要があります。

測定を開始するときは、**START** ボタンをクリックします。測定は、**STOP** ボタンをクリックして何時でも停止させることができます。測定が完了すると、ダイアログ・ボックスが表示されて、3 列のデータを持つスプレッドシート・ファイルとしてデータを保存することができます。1 列目は DAC コード、2 列目は DAC 電圧(V)、3 列目は INL 誤差(LSB 数)です(図 5 参照)。DAC 出力電圧対 DAC コードと INL 誤差対 DAC コードのグラフがスクリーンに表示されます。図 6 に示す測定例では、測定はコード 0 から始まりコード 1,047,552 までの 1024 コード・ステップで合計 1023 回測定されています。マルチメータの電源ライン・サイクル数 (NPLC) 設定値 = 1 では、測定に約 75 sec を要しています。1,048,576 の測定ポイントを必要とする全コード測定には約 21 時間を要します。

	A	B	C
0	0	-10.0002	0
1024	-9.98066	0.120122	
2048	-9.96113	0.086736	
3072	-9.9416	0.13781	
4096	-9.92206	0.150508	
5120	-9.90253	0.109467	
6144	-9.883	0.183557	
7168	-9.86347	0.157878	
8192	-9.84394	0.201298	
9216	-9.8244	0.252373	
10240	-9.80487	0.242002	
11264	-9.78534	0.085883	
12288	-9.76581	0.090874	
13312	-9.74628	-0.03458	

A small vertical ID "906306260" is visible on the right side of the table.

図 5. 保存データ・フォーマット

Agilent 社の 3458A マルチメータを PC に接続しない場合、ソフトウェアは測定を行わずにコードを実行します。

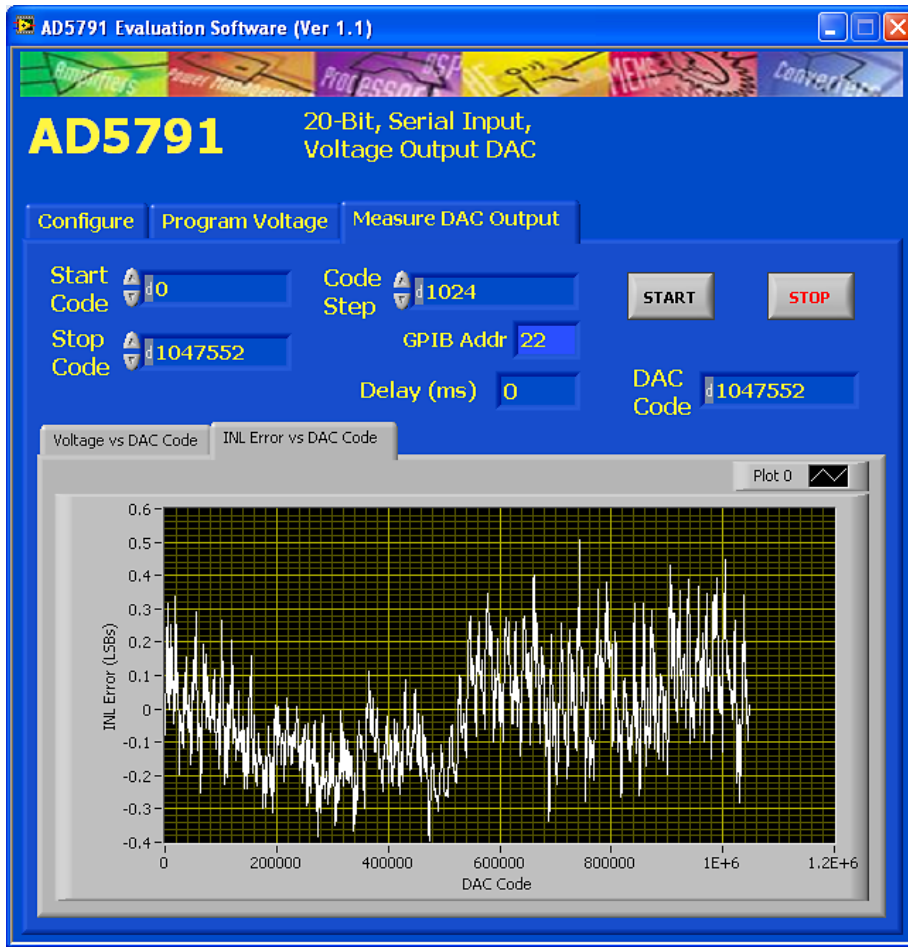


図 6.Measure DAC Output ウィンドウ

評価用ボードの性能

次に AD5791 評価用ボード回路の直線性性能の測定値を示します。ボードの電源は、 $V_{DD} = +15\text{ V}$ 、 $V_{SS} = -15\text{ V}$ 、 $V_{REF} = +5\text{ V}$ です。

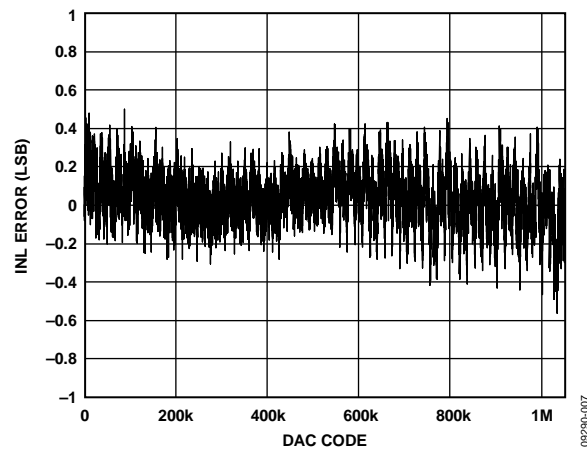


図 7.DAC コード対 INL 誤差

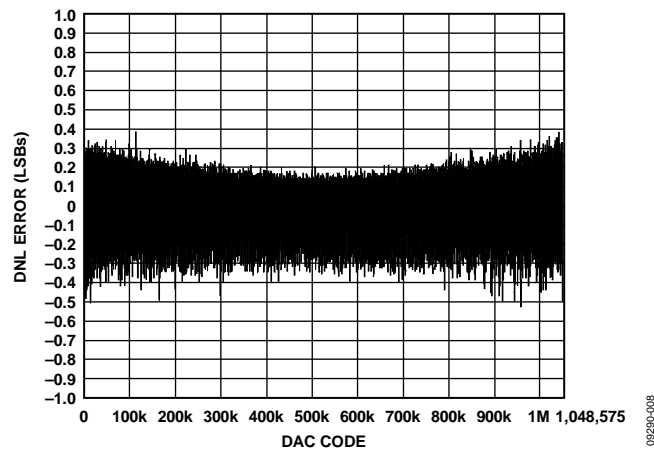


図 8.DAC コード対 DNL 誤差

評価用ボードの回路図とアートワーク

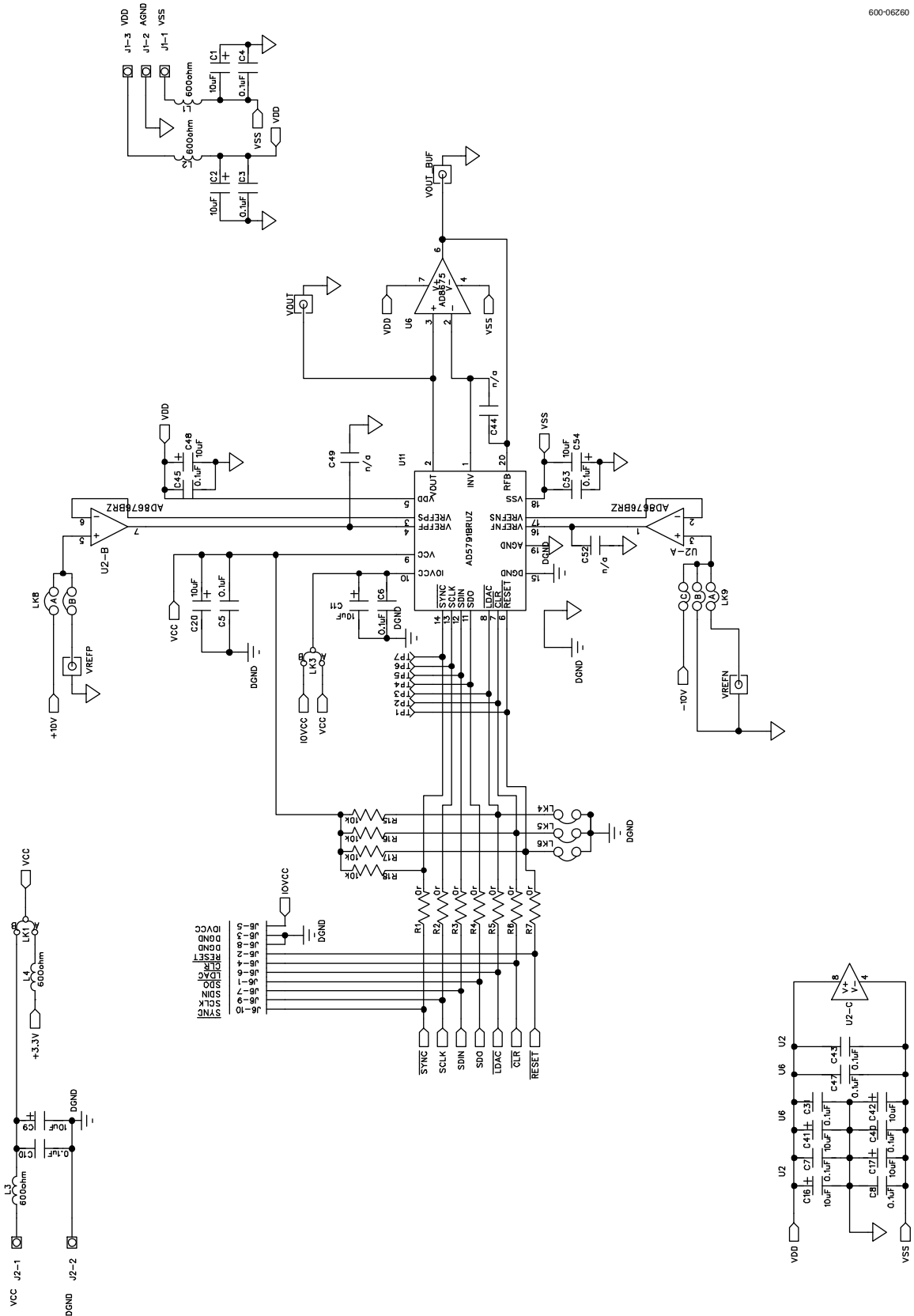


図 9.AD5791 の回路図

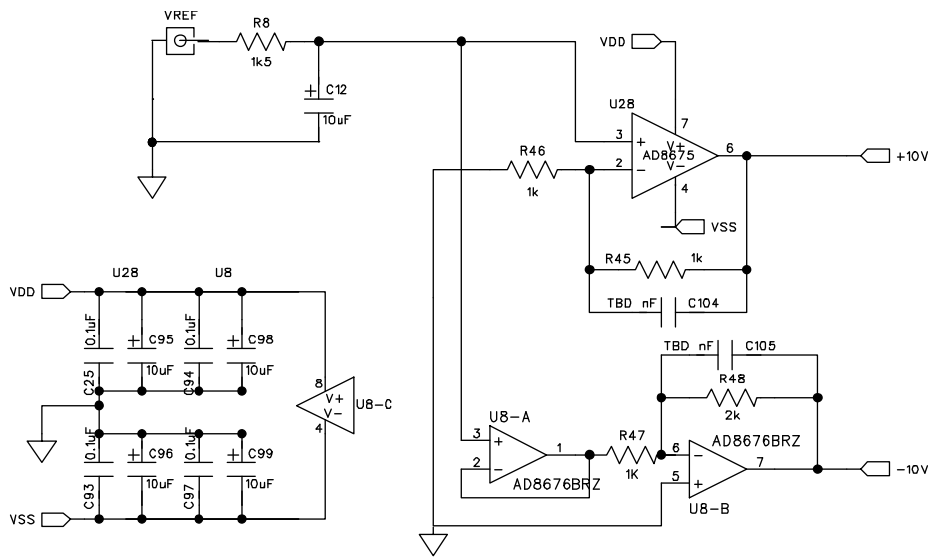


図 10. リファレンス電圧スケーリング回路の回路図

09230-010

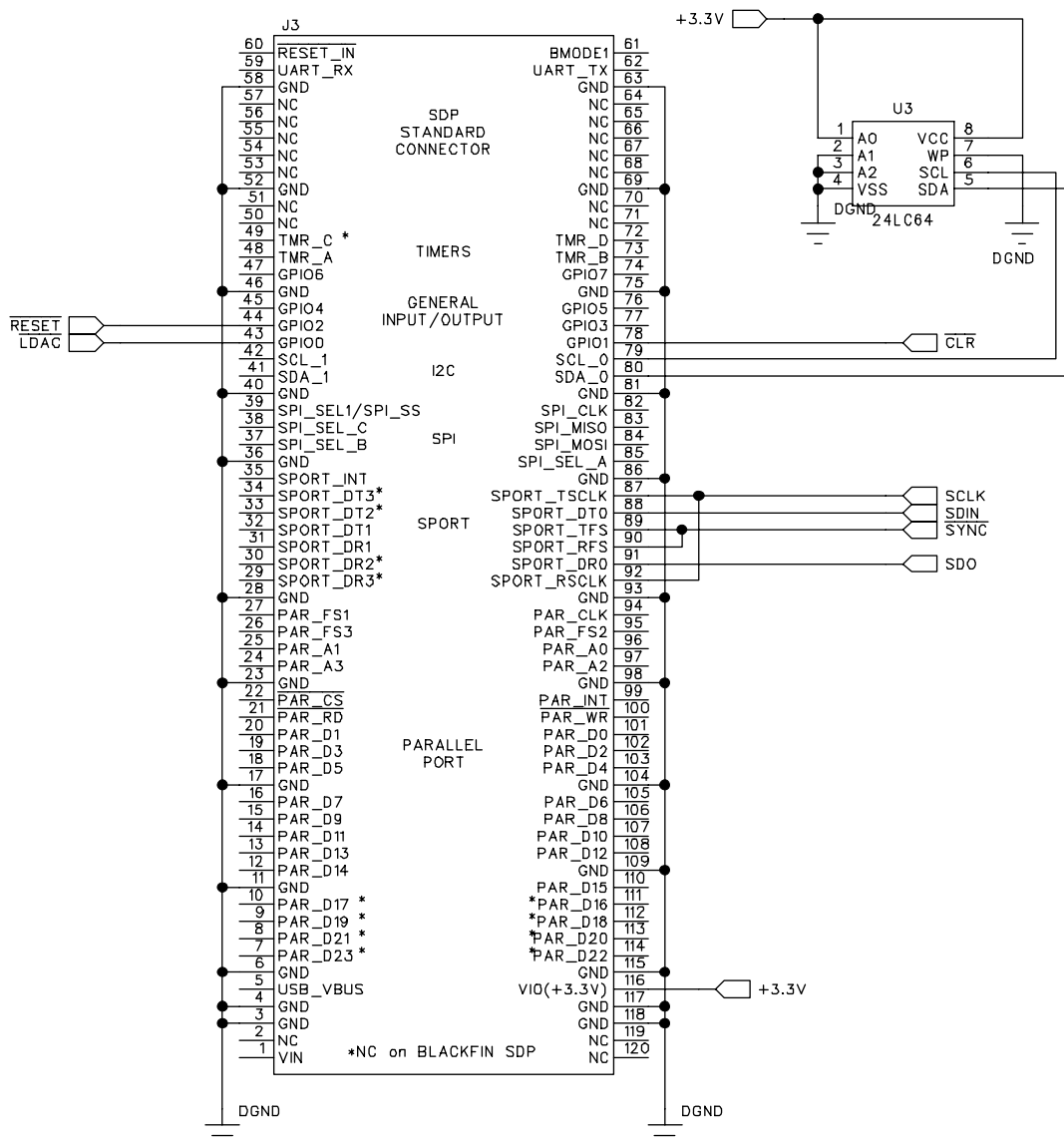


図 11.SDP ボード・コネクタの回路図

09290-011

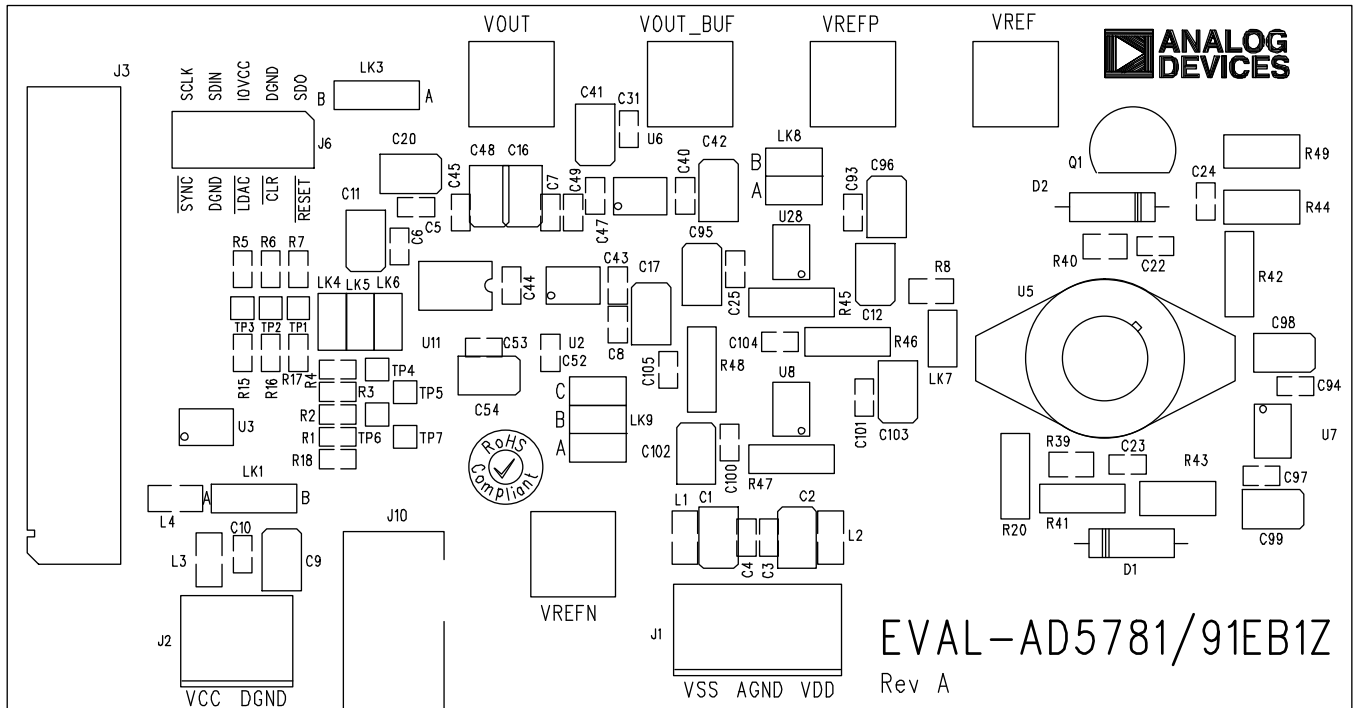


図 12.部品配置図

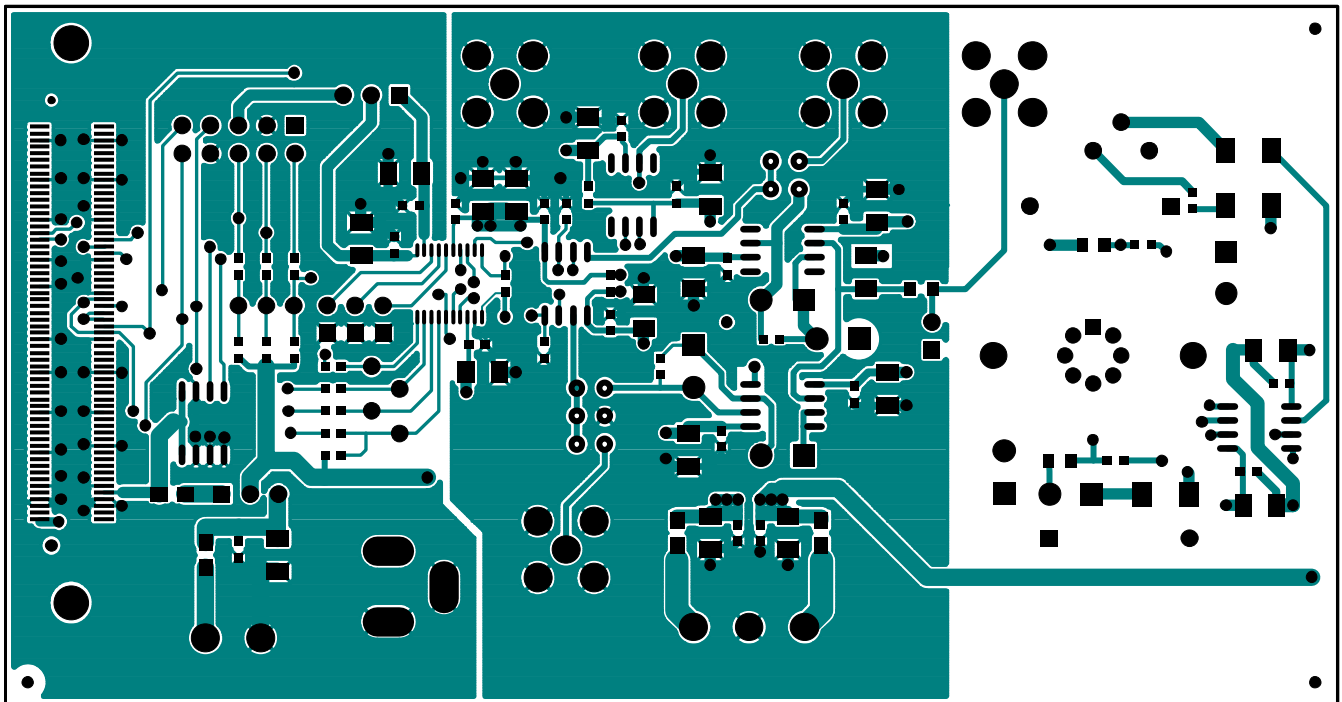
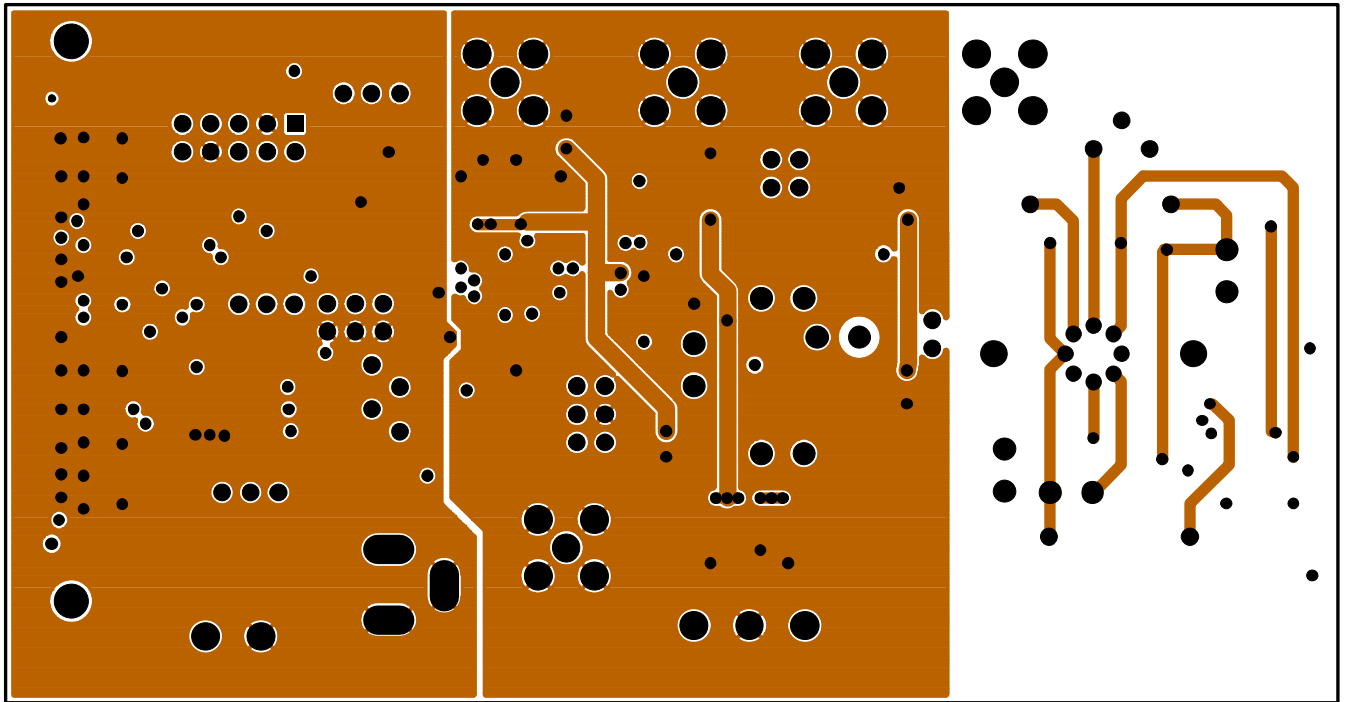
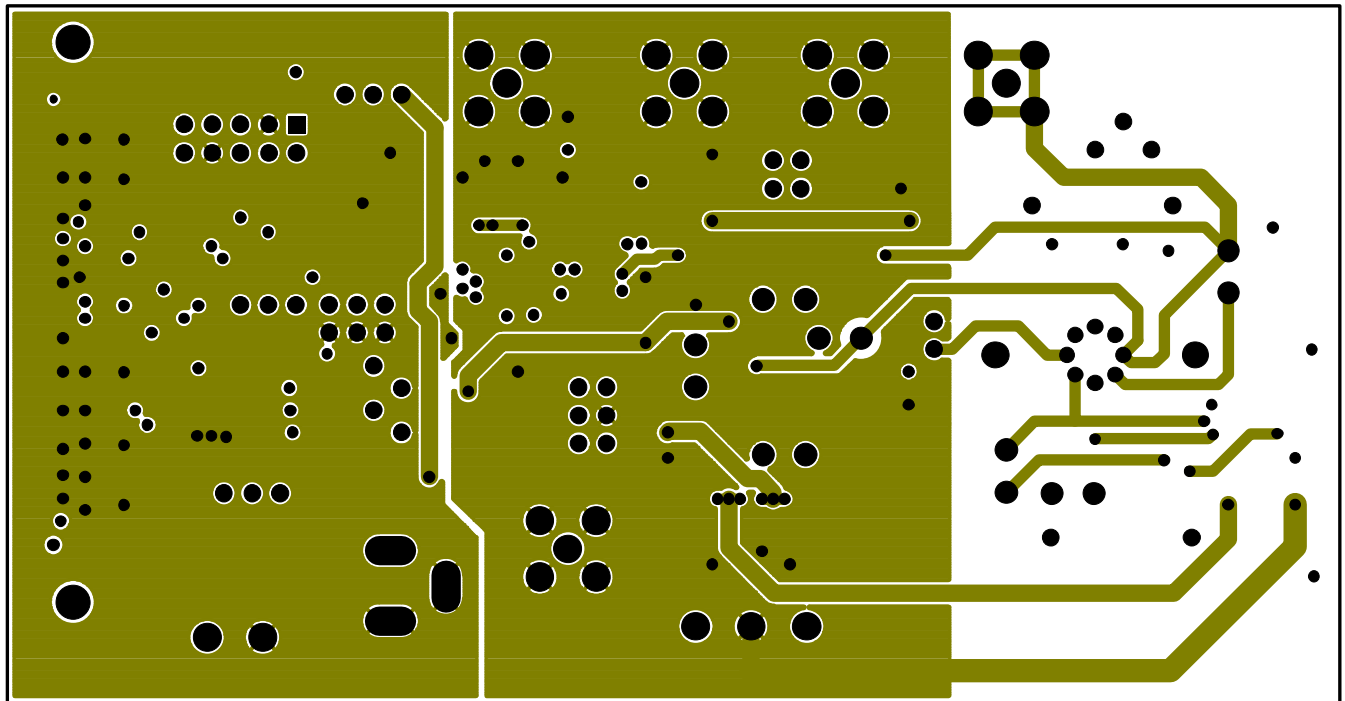


図 13.部品面 PCB のアートワーク



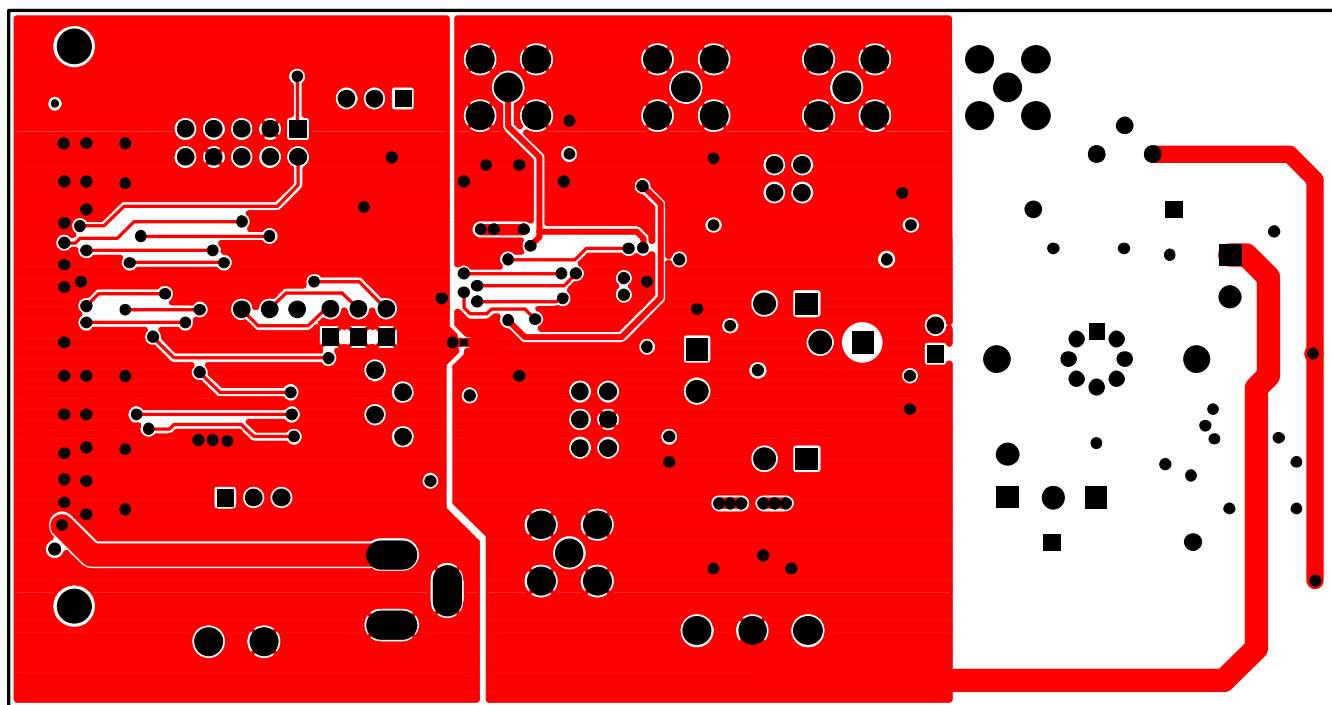
08290-014

図 14.内部 1 層目の PCB アートワーク



08290-015

図 15.内部 2 層目の PCB アートワーク



08290-016

図 16.裏面 PCB のアートワーク

オーダー情報

部品表

表 6.

Reference Designator	Part Description	Part Number	Stock Code
C1, C2, C9, C11, C12, C16, C17, C20, C41, C42, C48, C54, C95, C96, C98, C99, C102, C103	Capacitor, 10 μ F, 16 V, 10%, Case B	TAJB106K016R	FEC 498737
C3, C4, C5, C6, C7, C8, C10, C25, C31, C40, C43, C45, C47, C53, C93, C100, C101	Capacitor, 0603, 0.1 μ F, 16 V	B0603R104KCT	FEC 9406140
J1	3-pin terminal block (5 mm pitch)	CTB5000/3	FEC 151790
J2	2-pin terminal block (5 mm pitch)	CTB5000/2	FEC 151789
J3	120-way connector (0.6 mm pitch)	FX8-120S-SV(21)	FEC 1324660
J6	20-pin (2 \times 10) header	N/A	FEC 1022244 (36 + 36 pin strip)
L1, L2, L3, L4	Ferrite bead, 600 Ω	74279204	FEC 1635719
LK1, LK3	3-pin SIL header and shorting link	M20-9990345 and M7567-05	FEC 1022248 and FEC 150410
LK4, LK5, LK6	2-pin (0.1" pitch) header and shorting shunt	M20-9990246 and M7566-05	FEC 1022247 and FEC 150-411
LK8	4-pin (2 \times 2) 0.1" header and shorting block	M20-9983646	FEC 148-535 and FEC 150-411 (36 pin strip)
LK9	6-pin (3 \times 2) 0.1" header and shorting block	M20-9983646	FEC 148-535 and FEC 150-411 (36 pin strip)
R1, R2, R3, R4, R5, R6, R7	SMD resistor, 0 Ω	MC 0.063W 0603 0R	FEC 9331662
R8	SMD resistor, 1.5 k Ω	MC 0.1W 0805 5% 1K5	FEC 9333924
R15, R16, R17, R18	SMD resistor, 10 Ω	MC 0.063W 0603 10k	FEC 9331662
R45, R46, R47	Precision resistor, 1 k Ω	PCF0805-13-1K-B-T1	FEC 1108863
R48	Precision resistor, 2 k Ω	PCF0805-13-2K-B-T1	FEC 1108872
TP1 to TP7	Black testpoint	20-2137	FEC 240-333
U2	Dual op amp	AD8676BRZ	AD8676BRZ
U3	64K I ² C serial EEPROM	24LC64-ISN	FEC 9758070
U6	Single op amp, 8-pin	AD8675ARZ	AD8675ARZ
U8	Dual op amp	AD8676BRZ	AD8676BRZ
U11	20-bit, \pm 1 LSB INL, voltage output DAC	AD5791BRUZ	AD5791BRUZ
U28	Single op amp, 8-pin	AD8675ARZ	AD8675ARZ
VOUT, VOUT_BUF, VREF, VREFN, VREFP	Straight PCB mount SMB jack, 50 Ω	1-1337482-0	FEC 1206013

**ESD に関する注意**

ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

法的条項

アナログ・デバイセズの標準販売条項が適用される評価用ボードの購入の場合を除き、ここで説明する評価用ボード（すべてのツール、部品ドキュメント、サポート資料、また評価用ボードも含む）を使用することにより、以下に定める条項（本契約）にお客様は同意するものとします。本契約に同意した方のみ、評価用ボードを使用することができます。お客様が評価用ボードを使用した場合は、本契約に同意したと見なします。本契約は、"お客様"と One Technology Way, Norwood, MA 02062, USA に本社を置く Analog Devices, Inc. (以降 ADI と記載)との間で締結されるものです。本契約条項に従い、ADI は、無償、限定的、一身専属、一時的、非独占的、サブライセンス不能、譲渡不能な評価用ボードを、評価目的でのみ使用するライセンスをお客様に許諾します。お客様は、評価用ボードが上記目的に限定して提供されたこと、さらに他の目的に評価用ボードを使用しないことを理解し、同意するものです。さらに、許諾されるライセンスには次の追加制限事項が適用されるものとします。(i) 評価用ボードを賃借、賃貸、展示、販売、移転、譲渡、サブライセンス、または頒布しないものとします。(ii) 評価用ボードへのアクセスを第三者に許可しないものとします。ここで言う“第三者”には、ADI、お客様、その従業員、関連会社、および社内コンサルタント以外のあらゆる組織が含まれます。この評価用ボードはお客様に販売するものではありません。評価用ボードの所有権などの、本契約にて明示的に許諾されていないすべての権利は、ADI に帰属します。本契約と評価用ボードはすべて、ADI の機密および専有情報と見なされるものとします。お客様は、この評価用ボードの如何なる部分も、如何なる理由でも他者に開示または譲渡しないものとします。評価用ボード使用の中止または本契約の終了の際、お客様は評価用ボードを速やかに ADI へ返却することに同意するものです。<追加制限事項>お客様は、評価用ボード上のチップの逆アセンブル、逆コンパイル、またはリバース・エンジニアリングを行わないものとします。お客様は、ハンダ処理または評価用ボードの構成材料に影響を与えるその他の行為に限らず、評価用ボードに発生したすべての損傷や修正または改変を ADI へ通知するものとします。評価用ボードに対する修正は、RoHS 規制に限らずすべての該当する法律に従うものとします。<契約の終了>ADI は、お客様に書面通知を行うことで、何時でも本契約を終了することができるものとします。お客様は、評価用ボードを速やかに ADI に返却することに同意するものです。<責任の制限>ここに提供する評価用ボードは現状有姿のまま提供されるものであり、ADI はそれに関する如何なる種類の保証または表明も行いません。特に ADI は、明示か黙示かを問わず、評価用ボードにおけるあらゆる表明、推奨または保証（商品性、権原、特定目的適合性または知的財産権非侵害の黙示の保証を含みますがこれらに限定されません）を行いません。如何なる場合でも、ADI およびそのライセンサーは、利益の喪失、遅延コスト、労賃、またはのれん価値の喪失など（これらには限定されません）、評価用ボードのお客様による所有または使用から発生する、偶発的損害、特別損害、間接損害、または派生的損害については、責任を負うものではありません。すべての原因から発生する ADI の損害賠償責任の負担額は、総額で 100 米国ドル (\$100.00) に限定されるものとします。<輸出>お客様は、この評価用ボードを他国に直接的または間接的に輸出しないことに同意し、輸出に関する該当するすべての米国連邦法と規制に従うことに同意するものとします。準拠法。本契約は、マサチューセッツ州の実体法に従って解釈されるものとします（法律の抵触に関する規則は排除します）。本契約に関するすべての訴訟は、マサチューセッツ州サフォーク郡を管轄とする州法廷または連邦法廷で審理するものとし、お客様は当該法廷の人的管轄権と裁判地に従うものとします。本契約には、国際物品売買契約に関する国連条約は適用しないものとし、同条約はここに明確に排除されるものです。