

## 8 ピン LFCSP シングル・オペ・アンプ向けユニバーサル評価用ボード

### 特長

- ブレッドボード／プロトタイプの迅速な作成が可能
- ユーザー定義の回路構成
- エッジ・マウント SMA（サブミニチュア・バージョン A）コネクタを装備
- テスト装置やその他の回路へ容易に接続可能

### 概要

8L LFCSP シングル・アンプ評価用ボードは、8 ピン LFCSP オペ・アンプの評価に役立ちます。この 8L LFCSP シングル・アンプ評価用ボードは、部品がハンダ付けされていないベア・ボードです。この評価用ボードを使用すれば、さまざまなオペ・アンプ回路のプロトタイピングを行うことができます。この 8L LFCSP シングル・アンプ評価用ボードは、アナログ・デバイセズが提供する 8 ピン LFCSP パッケージを採用したすべてのシングル・オペ・アンプ（専用帰還ピンの有無を問わず）をサポートしています。

この 6 層評価用ボードは、入出力にエッジ・マウント SMA コネクタを採用しているためテスト装置やその他の回路へ容易に接続することができます。

最適化された電源プレーンとグラウンド・プレーンにより、低ノイズの高速動作が実現されています。回路で最高の柔軟性と性能を得られるように、部品の配置と電源バイパスが最適化されています。この評価用ボードでは、0402 または 0603 の表面実装技術 (SMT) 部品、1206 のバイパス・コンデンサ、100 ミル (0.1 インチ、2.54 mm) のヘッダーを使用することができます。

すべての部品は表面に配置されます。裏面に配置される部品はありません。

### 8L LFCSP シングル・アンプ評価用ボードのイメージ

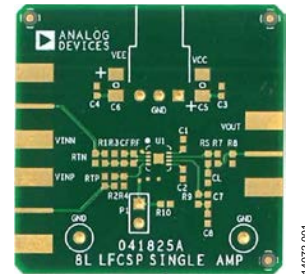


図 1. 8L LFCSP シングル・アンプ評価用ボード、表面

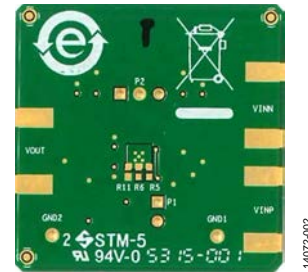


図 2. 8L LFCSP シングル・アンプ評価用ボード、裏面

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

## 目次

特長.....	1	電源のバイパス.....	5
概要.....	1	評価用ボードの層構成.....	5
8L LFCSP シングル・アンプ評価用 ボードのイメージ.....	1	オーダー情報.....	6
改訂履歴.....	2	部品表.....	6
回路図、配置図、ボード・レイアウト.....	3		
ボード・アセンブリ.....	5		

## 改訂履歴

3/16—Revision 0: 初版

回路図、配置図、ボード・レイアウト

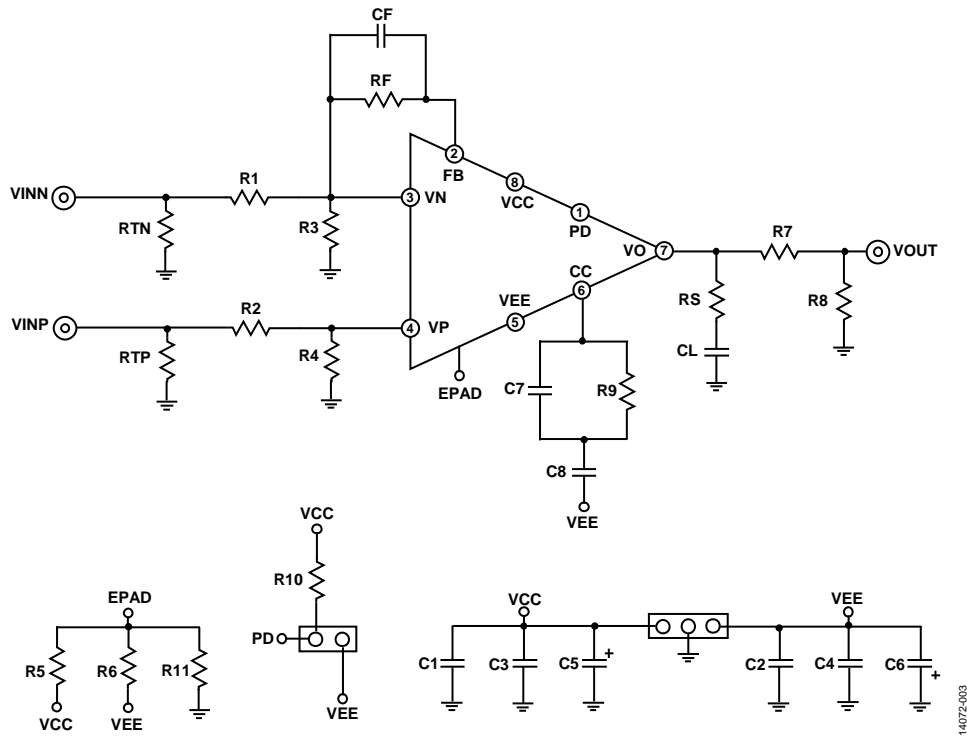
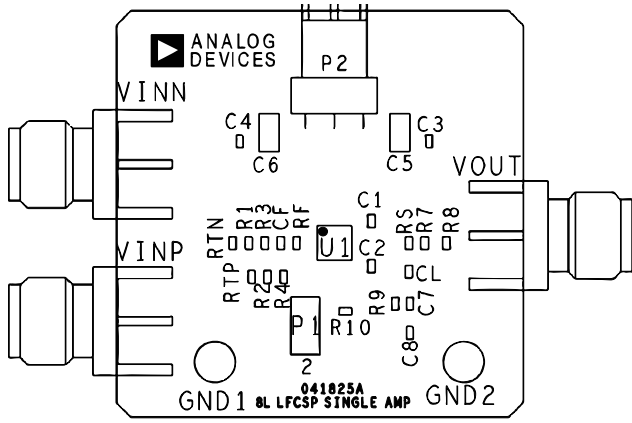
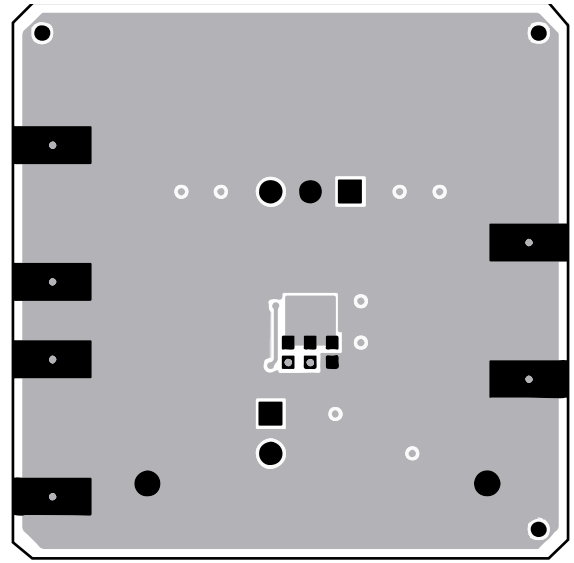


図 3. 8L LFCSP シングル・アンプ評価用ボードの回路図

14072-003



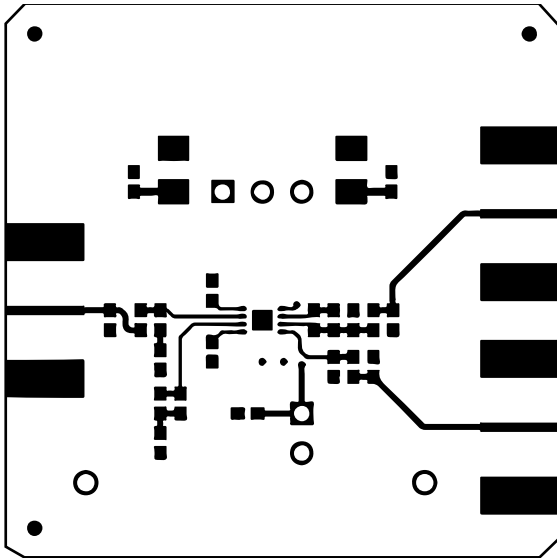
14072-004



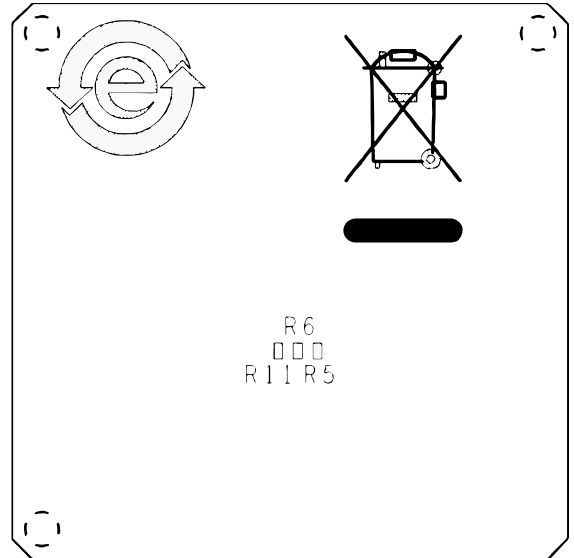
14072-006

図 4. 部品側の配置図

図 6. 回路側の配置図



14072-005



14072-007

図 5. 部品側のレイアウト・パターン

図 7. 回路側のレイアウト・パターン

## ボード・アセンブリ

### 電源のバイパス

内部電源プレーンは、特定のアプリケーション向けに、プレーン間で十分な静電容量を提供します。外付けバイパス・コンデンサ (C1 と C2) により、アンプの電源ピンに高周波バイパス機能が追加されます。C3、C4、C5、C6 コンデンサは、ボード・レベルのバイパス機能を追加します。

### 評価用ボードの層構成

この 6 層 FR4 ボード設計は、最適化された高速かつ低ノイズ性能を発揮します。最初のグラウンド層は、表面層との間で制御された 50 Ω インピーダンスを実現して、最適な高周波性能を得られるように間隔が設定されています。

VCC 層は GND 層で挟まれていて、機械的安定性と VCC/GND プレーン間で分布する静電容量を実現します。

下の 3 層では、VEE プレーン層が 2 つの GND 層で挟まれていて、プレーン間で分布する静電容量が生成されています。

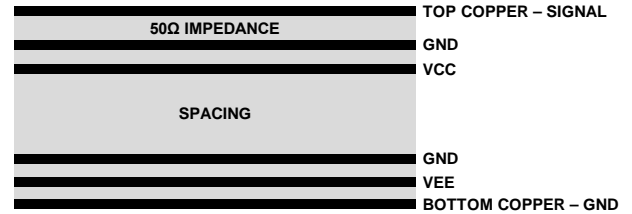


図 8. 層構成

## オーダー情報

## 部品表

表 1.

Quantity	Reference Designator	Description
3	VINP, VINN, VOUT	Side mount SMAs
4	C1, C2, C3, C4	0.1 $\mu$ F capacitors
2	C5, C6	10 $\mu$ F capacitors
2	CF, CL	Capacitors, user defined
2	C7, C8	Capacitors, user defined
1	R9	Resistor, user defined
6	R1, R2, R3, R4, R7, R8	Resistors, user defined
3	R5, R6, R11	Resistors, user defined
4	RTP, RTN, RF, RS	Resistors, user defined
1	R10	1 k $\Omega$ resistor
2	GND1, GND2	Test points
2	VEE, VCC	100 mil headers, 3 position
1	PD	100 mil header, 2 position
1	U1	Analog Devices, Inc., 8-lead LFCSP amplifier

**ESD に関する注意**

ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

**法的事項及び条件**

アナログ・デバイセズ社が提供する情報は正確で信頼できるものと信じられています。しかし、その使用、およびその使用に起因する第三者の特許またはその他の権利の侵害に対してアナログ・デバイセズ社は責任を負うことはできません。暗黙の了承、あるいは Analog Devices, Inc. の特許権のもとに、如何なるライセンスも与えるものではありません。商標および登録商標は、それぞれの所有者が所有しています。本書に含まれる情報は予告無く変更されることがあります。アナログ・デバイセズ社が提供するソフトウェアまたはハードウェアの分解、逆コンパイル、またはリバース・エンジニアリングを行なうことは許されておりません。アナログ・デバイセズ社から購入される製品に対するアナログ・デバイセズ社標準の法的事項及び条件については以下の Web サイトをご覧ください：<http://www.analog.com/en/support/customer-service-resources/sales/terms-and-conditions.html>