

マルチバンド・アナログ・フロントエンドでワンチップ無線の実現に向けさらに前進

著者：Duncan Bosworth, Segment Marketing Engineer, Aerospace and Defense Segment, Analog Devices, Inc.

高集積ミックスド・シグナル RF IC により SDR 設計の小型・軽量化が向上、消費電力もさらに低減

航空宇宙／防衛分野における無線装置の設計は、例えば飛行機間無線通信、衛星通信、基地中継局、緊急トランスミッタ、さらに無人機 (UAV) 操作などのアプリケーション固有の要求仕様を反映した装置をひとつの作業チームで開発する状況になっています。



おのおのの無線リンクには重要な役割があるため、そのひとつでも抜ければ、作業に混乱が生じます。また、それぞれの無線装置に必要なサイズ、重量、スペア・バッテリーの要求があり、文字通り費用がかさみます。おまけに新しい条件や装置が加わると、問題はさらに複雑になります。

このように、要求仕様の異なる、互換性のない無線システムの増加は、無線装置を開発するにあたり、航空宇宙／防衛分野で大きな問題となっています。

少なくとも理屈の上では解決策は明らかです。汎用の全二重無線モジュールを使用すれば、すべてのプラットフォームで利用でき、かつ必要に応じて現場で動的に再設定ができます。目標とする「単一无線」であれば、負荷が軽減し、柔軟かつ融通性があり、効率的で、単一のバッテリー・セットでの動作寿命が長くなり、さらに SWaP (サイズ、重量、消費電力) の面でも大きなメリットがあります。JTRS (統合戦術無線システム) や SDR (ソフトウェア無線) などの取組みは、これを基礎的前提としていました。

しかし、無線の「汎用化」は頭で考えるほど簡単ではありません。必要とされる高性能、低消費電力プロセッサ (FPGA を含む) はムーアの法則のおかげで使用できるようになりましたが、適切な集積アナログ・フロントエンド (AFE) を実現するのはかなり困難です。アンテナとプロセッサの間にあり、実信号の世界とデジタルの世界の間のインターフェースとなるこの機能ブロックに対する要求は複雑かつ多様であり、しかも厳密さが求められます。

最近まで、この種の多機能型無線に対応した AFE には、重複するパラレル・チャンネルが多数必要でした。各チャンネルは RF

スペクトルの特定のセグメントを対象領域とし、帯域幅を特定の信号フォーマットに対応させます。この方法は実現可能ですが、最終的な PC ボードのフットプリント、重量、消費電力、経済性の面でコストが大きくなります。

高性能シングルチップ AFE ソリューション

幸いにも、難しい SDR の条件に対応し、SDR のコンセプト実現に向けて前進させることができる、新しい RF IC が登場しました。AD9361 は、アナログ・デバイゼズの RF アジャイルトランシーバで、2本の独立したトランシーバ・チャンネルに対応する、広帯域プログラマブル・フロントエンドです。多入力多出力 (MIMO) 分野や MIMO 分野以外の急速に高まるニーズに対応します。システム・プロセッサによりアプリケーションのニーズに合わせて主要パラメータ (帯域幅や RF 周波数など) を動的に再設定できるため、最適な結果を得ることができます。このデバイスは周波数アジャイル・プロトコルに対応した機能も備えています。

この 10 × 10 mm チップ・スケール・デバイス (図 1) は、200 kHz ~ 56 MHz までの帯域幅をユーザーが調整できるだけでなく、70 MHz ~ 6 GHz に対応したシグナル・チェーンの構築に必要な機能や性能属性も提供します。この 2 × 2 直接変換部品を使用すれば、AFE 全体が比較的単純な単一回路となります。LVDS/CMOS 経由でホスト・プロセッサに接続し、高速性や単純化を実現します。この IC には、12 ビットの A/D コンバータと D/A コンバータ、フラクショナル N 型シンセサイザ、デジタル／アナログ・フィルタ、AGC (自動利得制御)、送信電力監視、直交補正、その他の重要な機能が搭載されています。

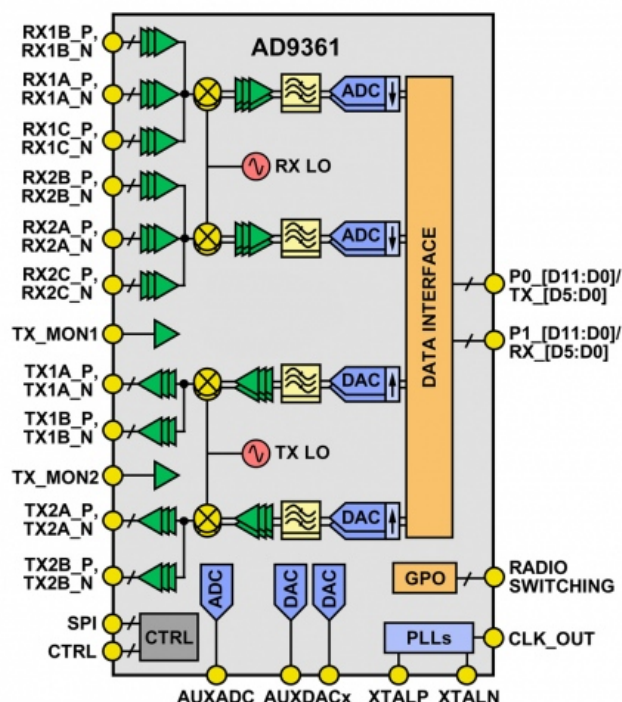


図 1: アナログ・デバイゼズの AD9361 は、70 MHz ~ 6 GHz の周波数範囲で動作する 2 × 2 直接変換トランシーバです。200 kHz ~ 56 MHz のユーザー調整可能な帯域幅と 12 ビット・コンバータ分解能を提供します。

このような高集積化とともに、RF、アナログ、ミックスド・シグナル性能も優れています。たとえば、受信部のノイズ指数は2.5 dB未滿、送信部のEVM（エラーベクトル振幅）は-40 dB以下、ノイズフロアは-157 dBm/Hzを下回ります。送信パスと受信パスのローカル発振器のステップサイズはわずか2.5 Hzで、正確なチューニングが可能です。ICに多くの機能を集積しているにもかかわらず、消費電力は低く、1 Wほどです。

シングル IC よりも優れたもののシステム設計

柔軟性の高い広帯域 SDR などの複雑な設計には、アルゴリズムの開発やトレードオフとともに大変な回路設計作業が必要になります。このため、AD9361にはXilinx FPGAを使用するのに最適化されたリファレンス設計が付属しています。アナログ・デバイセズのAD-FMCOMMS2-EBZ FMC ボード（FPGA メザニカード）は1個のFMCコネクタでXilinx ホスト・ボードに接続でき、2×2チャンネル構成のAD9361に対応した帯域幅と電力を提供します（図2）。このボードは、ハードウェアをいっさい変更せずにソフトウェアで完全にカスタマイズでき、さまざまなMIMO構成用の追加オプションを提供します。



図2：システム開発者は、AD9361 FMC ボードを使用し、Xilinx FPGAによりSDRアプリケーションの開発、デバッグ、評価、調整を行うことができ、ハードウェアのセットアップは最小で済みます。

リファレンス設計には、回路図、レイアウト、BOM、HDL、Linuxドライバ、アプリケーションソフトウェア、性能評価や迅速なプロトタイプ作成に必要なすべての重要な要素が含まれます。低レベルのソフトウェアやファームウェアのほかに、ユーザーはSimulink/MATlabサポートを利用してコードの開発、無線アルゴリズムや性能の調整を行うことができます。

自分でやるよりうまくいくかも…

この小型で高性能でフレキシブルなICは多数のディスクリート回路の代わりに使用できるため、ディスクリート設計というものはもう終わりかと思われるかもしれませんが、しかし、必ずしもそうではありません。SDRの全範囲のうちの特定のセグメント、フォーマット、帯域幅に合わせてディスクリートAFEをよく考えて設計し、入念にデバッグし、かつ適正にレイアウトすれば、フットプリントが大きくなるという難点はあるにしても、その特

定セグメントに関する限り、AD9361 ICより優れたAFEを作成できるかもしれません。

しかし、本当の課題はSDRのAFEにみられる極端に広い周波数帯域であり、そのようなスペクトルに対応したフロントエンドが数多く必要になることです。その一つ一つを大変な手間をかけて設計し、評価すると、最終製品はSWaPの面でかなり劣ったものとなります。したがって、トレードオフを考慮すれば、大多数の状況で十分なRF性能を発揮し、欠点が格段に少ないAD9361 ICの方が優れているといえます。

アナログ・デバイセズのAD9361 RFアジャイル・トランシーバは、高い期待や楽観的なデータシートに支えられた単なる新顔のICではありません。このICは現実に存在し、FMCボードやツールもあり、すでに2つのSDR製品に採用されて販売されています。Ettus Research社製（<http://www.ettus.com>）の汎用ソフトウェア無線機（USRP）とEpiq Solutions社製（<http://www.epiqsolutions.com>）のMaveriq™マルチチャンネル再構成可能RFトランシーバです。

アナログ・デバイセズのFMCを使ってSDRを設計、開発する場合であれば、市販のSDRをプラットフォームに使用する場合であれば、AD9361をベースとする製品パッケージ/性能であれば、システム・エンジニアは良いスタートを切ることができるでしょう。

著者について

Duncan Bosworth は、アナログ・デバイセズの航空宇宙/防衛セグメントに所属するセグメント・マーケティング・エンジニアです。米国マサチューセッツ州ウィルミントンを拠点に活躍しています。著者に連絡したい方は Duncan.bosworth@analog.com にどうぞ。