

シングル/デュアル/クワッド100V/ μ s、 85MHz、レール・トゥ・レール 入出力オペアンプ

特長

- スルーレート：100V/ μ s
- 利得帯域幅積：85MHz
- 両レールを含む入力同相範囲
- レール・トゥ・レール出力振幅
- 低消費電流：3mA/アンプ（最大）
- 大きい出力電流：42mA（標準）
- 電圧ノイズ：21nV/ $\sqrt{\text{Hz}}$
- 電源除去比：90dB
- オープンループ利得：60V/mV
- 動作温度範囲：-40°C ~ 85°C
- シングル・バージョンは8ピンSOパッケージと高さの低い（1mm）5ピンSOT-23（ThinSOT™）パッケージ
- デュアル・バージョンは8ピンDFNおよびSOパッケージ
- クワッド・バージョンは14ピン細型SOパッケージ

アプリケーション

- 低電圧高周波信号処理
- A/Dコンバータのドライブ
- レール・トゥ・レール・バッファ・アンプ
- アクティブ・フィルタ
- ビデオ・ライン・ドライバ

LT、LTC、LTはリニアテクノロジー社の登録商標です。
ThinSOTはリニアテクノロジー社の商標です。

概要

LT[®]1803/LT1804/LT1805は優れたDC特性を備えた低消費のシングル/デュアル/クワッド高速レール・トゥ・レール入出力オペアンプです。LT1803/LT1804/LT1805は、同等の帯域幅とスルーレートをもつ他製品と比べて、消費電流や入力バイアス電流が少なく、入力オフセット電圧が低く、DC利得が優れています。

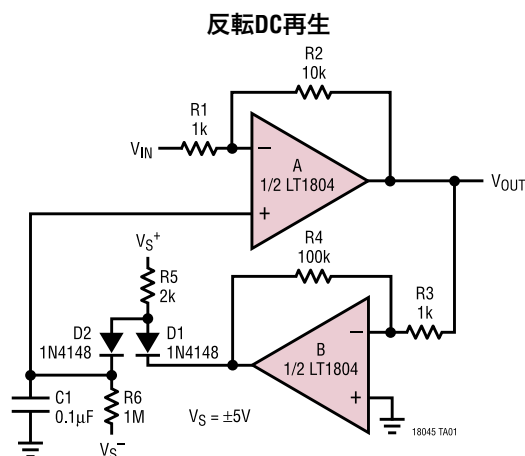
LT1803/LT1804/LT1805は標準で入力オフセット電圧が350 μ V、入力バイアス電流が125nA、オープンループ利得が60V/mVです。

LT1803/LT1804/LT1805の入力範囲は両電源レールを含み、出力はいずれかの電源レールの20mV以内に振幅するので、低電源アプリケーションでの信号ダイナミック・レンジを最大にすることができます。

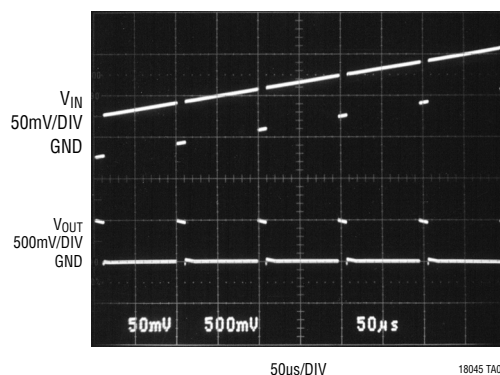
LT1803/LT1804/LT1805は標準で2.3V~12.6Vの電源電圧範囲で性能を維持し、3V、5V、 \pm 5Vの各電源で仕様が規定されています。入力は、損傷を受けたり出力の位相反転を起こすことなく、電源レールを超えてドライブ可能です。

LT1803は標準オペアンプ・ピン配置の8ピンSOパッケージと5ピンSOT-23パッケージで供給されます。LT1804は標準オペアンプ・ピン配置の8ピンDFNおよびSOパッケージで供給されます。LT1805は標準クワッド・オペアンプ構成を特長とし、14ピン・プラスチックSOパッケージで供給されます。

標準的応用例



反転DC再生回路の応答



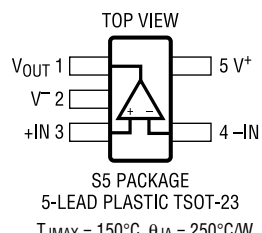
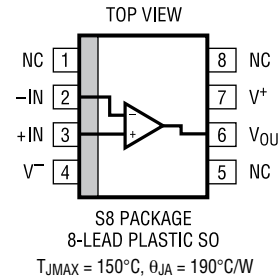
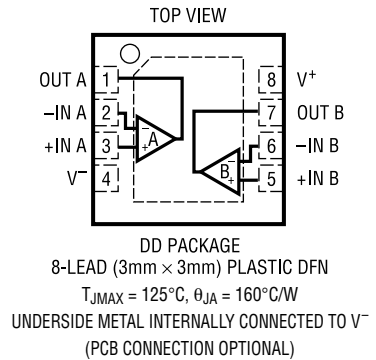
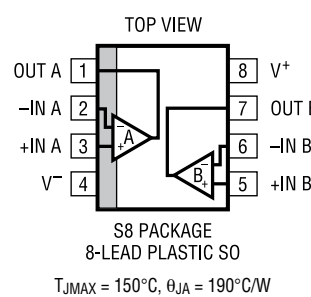
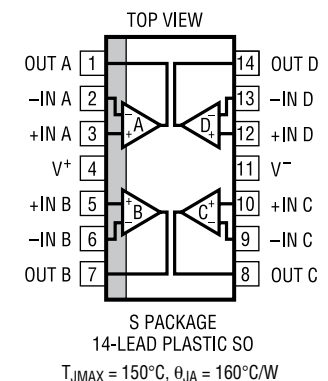
LT1803/LT1804/LT1805

絶対最大定格 (Note 1)

全電源電圧 ($V^+ \sim V^-$)	12.6V
入力電流 (Note 2)	$\pm 10\text{mA}$
出力短絡時間 (Note 3)	不定
動作温度範囲 (Note 4)	$-40^\circ\text{C} \sim 85^\circ\text{C}$
規定温度範囲 (Note 5)	$-40^\circ\text{C} \sim 85^\circ\text{C}$
最大接合部温度	150°C

最大接合部温度 (DDパッケージ)	125°C
保存温度範囲	$-65^\circ\text{C} \sim 150^\circ\text{C}$
保存温度範囲 (DDパッケージ)	$-65^\circ\text{C} \sim 125^\circ\text{C}$
リード温度 (半田付け、10秒)	300°C

パッケージ/発注情報

 <p>S5 PACKAGE 5-LEAD PLASTIC TSOT-23 $T_{JMAX} = 150^\circ\text{C}$, $\theta_{JA} = 250^\circ\text{C/W}$</p>		 <p>S8 PACKAGE 8-LEAD PLASTIC SO $T_{JMAX} = 150^\circ\text{C}$, $\theta_{JA} = 190^\circ\text{C/W}$</p>	
ORDER PART NUMBER	S5 PART MARKING*	ORDER PART NUMBER	S8 PART MARKING
LT1803CS5 LT1803IS5	LTAFN	LT1803CS8 LT1803IS8	1803 1803I
 <p>DD PACKAGE 8-LEAD (3mm x 3mm) PLASTIC DFN $T_{JMAX} = 125^\circ\text{C}$, $\theta_{JA} = 160^\circ\text{C/W}$ UNDERSIDE METAL INTERNALLY CONNECTED TO V^- (PCB CONNECTION OPTIONAL)</p>		 <p>S8 PACKAGE 8-LEAD PLASTIC SO $T_{JMAX} = 150^\circ\text{C}$, $\theta_{JA} = 190^\circ\text{C/W}$</p>	
ORDER PART NUMBER	DD PART MARKING*	ORDER PART NUMBER	S8 PART MARKING
LT1804CDD LT1804IDD	LADJ	LT1804CS8 LT1804IS8	1804 1804I
		 <p>S PACKAGE 14-LEAD PLASTIC SO $T_{JMAX} = 150^\circ\text{C}$, $\theta_{JA} = 160^\circ\text{C/W}$</p>	
		ORDER PART NUMBER	
		LT1805CS LT1805IS	

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。
* 温度グレードは出荷コンテナに貼付したラベルで識別できます。

電気的特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = 5\text{V}/0\text{V}$ 、 $V_S = 3\text{V}/0\text{V}$ 、 $V_{CM} = V_{OUT} = 1/2 V_S$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{CM} = 0\text{V}$		0.35	2	mV
		$V_{CM} = 0\text{V}$ (DD Package)		1.00	3	mV
		$V_{CM} = 0\text{V}$ (SOT-23 Package)		1.00	5	mV
		$V_{CM} = V_S$		1.50	8	mV
ΔV_{OS}	Input Offset Shift	$V_{CM} = 0\text{V}$ to $V_S - 2\text{V}$		0.125	0.50	mV
	Input Offset Voltage Match (Channel-to-Channel) (Note 9)	$V_{CM} = 0\text{V}$		0.5	3.5	mV
		$V_{CM} = 0\text{V}$ (DD Package)		1.0	5.0	mV
I_B	Input Bias Current	$V_{CM} = 1\text{V}$		125	750	nA
		$V_{CM} = V_S$		3	5.5	μA
	Input Bias Current Match (Channel-to-Channel) (Note 9)	$V_{CM} = 1\text{V}$		100	1250	nA
		$V_{CM} = V_S$		100	1500	nA
I_{OS}	Input Offset Current	$V_{CM} = 1\text{V}$		100	1000	nA
		$V_{CM} = V_S$		50	1000	nA
	Input Noise Voltage	0.1Hz to 10Hz		4		μV_{P-P}
e_n	Input Noise Voltage Density	$f = 10\text{kHz}$		21		$\text{nV}/\sqrt{\text{Hz}}$
i_n	Input Noise Current Density	$f = 10\text{kHz}$		2.5		$\text{pA}/\sqrt{\text{Hz}}$
C_{IN}	Input Capacitance			2		pF
A_{VOL}	Large-Signal Voltage Gain	$V_S = 5\text{V}$, $V_O = 0.5\text{V}$ to 4.5V , $R_L = 1\text{k}$ to $V_S/2$	20	60		V/mV
		$V_S = 5\text{V}$, $V_O = 1\text{V}$ to 4V , $R_L = 100\Omega$ to $V_S/2$	2	4.5		V/mV
		$V_S = 3\text{V}$, $V_O = 0.5\text{V}$ to 2.5V , $R_L = 1\text{k}$ to $V_S/2$	15	45		V/mV
CMRR	Common Mode Rejection Ratio	$V_S = 5\text{V}$, $V_{CM} = 0\text{V}$ to 3V	75	96		dB
		$V_S = 3\text{V}$, $V_{CM} = 0\text{V}$ to 1V	66	90		dB
	CMRR Match (Channel-to-Channel) (Note 9)	$V_S = 5\text{V}$, $V_{CM} = 0\text{V}$ to 3V	69	91		dB
		$V_S = 3\text{V}$, $V_{CM} = 0\text{V}$ to 1V	60	85		dB
	Input Common Mode Range		0		V_S	V
PSRR	Power Supply Rejection Ratio	$V_S = 2.5\text{V}$ to 10V , $V_{CM} = 0\text{V}$	68	90		dB
		PSRR Match (Channel-to-Channel) (Note 9)	62	90		dB
		Minimum Supply Voltage (Note 6)		2.3	2.5	V
V_{OL}	Output Voltage Swing Low (Note 7)	No Load		17	60	mV
		$I_{SINK} = 5\text{mA}$		80	150	mV
		$I_{SINK} = 15\text{mA}$		180	300	mV
V_{OH}	Output Voltage Swing High (Note 7)	No Load		17	60	mV
		$I_{SOURCE} = 5\text{mA}$		125	250	mV
		$I_{SOURCE} = 15\text{mA}$		350	600	mV
I_{SC}	Short-Circuit Current (Note 3)	$V_S = 5\text{V}$	20	42		mA
		$V_S = 3\text{V}$	18	34		mA
I_S	Supply Current per Amplifier			2.7	3	mA
GBW	Gain Bandwidth Product	$V_S = 5\text{V}$, Frequency = 2MHz , $R_L = 1\text{k}$ to 2.5V	50	85		MHz
SR	Slew Rate	$V_S = 5\text{V}$, $A_V = -1$, $R_L = 1\text{k}$ to $V_S/2$, $V_O = 0.5\text{V}$ to 4.5V Measured at $V_O = 1.5\text{V}$, 3.5V	65	100		V/ μs
FPBW	Full Power Bandwidth (Note 10)	$V_S = 5\text{V}$, $A_V = -1$, $V_O = 0.5\text{V}$ to 4.5V , $R_L = 1\text{k}$ to $V_S/2$		8		MHz
HD	Harmonic Distortion	$V_S = 5\text{V}$, $A_V = 1$, $R_L = 1\text{k}$, $V_O = 2\text{V}_{P-P}$, $f_C = 1\text{MHz}$		-75		dBc
t_S	Settling Time	0.01%, $V_S = 5\text{V}$, $V_{STEP} = 2\text{V}$, $A_V = 1$, $R_L = 1\text{k}$		350		ns
ΔG	Differential Gain (NTSC)	$V_S = 5\text{V}$, $A_V = 2$, $R_L = 150\Omega$		0.15		%
$\Delta\theta$	Differential Phase (NTSC)	$V_S = 5\text{V}$, $A_V = 2$, $R_L = 150\Omega$		1		Deg

180345f

LT1803/LT1804/LT1805

電氣的特性 ●は $0^{\circ}\text{C} \leq T_A \leq 70^{\circ}\text{C}$ の温度範囲の規格値を意味する。

注記がない限り、 $V_S = 5\text{V}/0\text{V}$ 、 $V_S = 3\text{V}/0\text{V}$ 、 $V_{CM} = V_{OUT} = 1/2 V_S$ 。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{CM} = 0\text{V}$	●		0.50	3.5	mV
		$V_{CM} = 0\text{V}$ (DD Package)	●		1.25	5	mV
		$V_{CM} = 0\text{V}$ (SOT-23 Package)	●		1.25	6	mV
		$V_{CM} = V_S$	●		1.60	8.5	mV
ΔV_{OS}	Input Offset Shift	$V_{CM} = 0\text{V}$ to $V_S - 2\text{V}$	●		0.05	0.8	mV
	Input Offset Voltage Match (Channel-to-Channel) (Note 9)	$V_{CM} = 0\text{V}$	●		0.75	5.5	mV
		$V_{CM} = 0\text{V}$ (DD Package)	●		1.50	7.5	mV
$V_{OS\ TC}$	Input Offset Voltage Drift (Note 8)		●		10	35	$\mu\text{V}/^{\circ}\text{C}$
I_B	Input Bias Current	$V_{CM} = 1\text{V}$	●		150	1100	nA
		$V_{CM} = V_S - 0.2\text{V}$	●		3.2	6	μA
	Input Bias Current Match (Channel-to-Channel) (Note 9)	$V_{CM} = 1\text{V}$	●		120	1500	nA
		$V_{CM} = V_S - 0.2\text{V}$	●		120	1800	nA
I_{OS}	Input Offset Current	$V_{CM} = 1\text{V}$	●		100	1400	nA
		$V_{CM} = V_S - 0.2\text{V}$	●		50	1400	nA
A_{VOL}	Large-Signal Voltage Gain	$V_S = 5\text{V}$, $V_O = 0.5\text{V}$ to 4.5V , $R_L = 1\text{k}$ to $V_S/2$	●	15	50		V/mV
		$V_S = 5\text{V}$, $V_O = 1\text{V}$ to 4V , $R_L = 100\Omega$ to $V_S/2$	●	1.4	3.7		V/mV
		$V_S = 3\text{V}$, $V_O = 0.5\text{V}$ to 2.5V , $R_L = 1\text{k}$ to $V_S/2$	●	10	40		V/mV
CMRR	Common Mode Rejection Ratio	$V_S = 5\text{V}$, $V_{CM} = 0\text{V}$ to 3V	●	71	95		dB
		$V_S = 3\text{V}$, $V_{CM} = 0\text{V}$ to 1V	●	61	90		dB
	CMRR Match (Channel-to-Channel) (Note 9)	$V_S = 5\text{V}$, $V_{CM} = 0\text{V}$ to 3V	●	65	90		dB
		$V_S = 3\text{V}$, $V_{CM} = 0\text{V}$ to 1V	●	55	85		dB
	Input Common Mode Range		●	0		V_S	V
PSRR	Power Supply Rejection Ratio	$V_S = 2.5\text{V}$ to 10V , $V_{CM} = 0\text{V}$	●	65	87		dB
		$V_S = 2.5\text{V}$ to 10V , $V_{CM} = 0\text{V}$	●	59	87		dB
	Minimum Supply Voltage (Note 6)		●		2.3	2.5	V
V_{OL}	Output Voltage Swing Low (Note 7)	No Load	●		19	80	mV
		$I_{SINK} = 5\text{mA}$	●		100	225	mV
		$I_{SINK} = 15\text{mA}$	●		200	450	mV
V_{OH}	Output Voltage Swing High (Note 7)	No Load	●		19	80	mV
		$I_{SOURCE} = 5\text{mA}$	●		150	350	mV
		$I_{SOURCE} = 15\text{mA}$	●		450	900	mV
I_{SC}	Short-Circuit Current (Note 3)	$V_S = 5\text{V}$	●	17	40		mA
		$V_S = 3\text{V}$	●	15	28		mA
I_S	Supply Current per Amplifier		●		3	3.75	mA
GBW	Gain Bandwidth Product	$V_S = 5\text{V}$, Frequency = 2MHz , $R_L = 1\text{k}$ to 2.5V	●	45	82		MHz
SR	Slew Rate	$V_S = 5\text{V}$, $A_V = -1$, $R_L = 1\text{k}$ to $V_S/2$, $V_O = 0.5\text{V}$ to 4.5V Measured at $V_O = 1.5\text{V}$, 3.5V	●	45	93		V/ μs

電気的特性 ●は $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ の温度範囲の規格値を意味する。

注記がない限り、 $V_S = 5\text{V}/0\text{V}$ 、 $V_S = 3\text{V}/0\text{V}$ 、 $V_{CM} = V_{OUT} = 1/2 V_S$ 。(Note 5)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{CM} = 0\text{V}$	●		0.7	4	mV
		$V_{CM} = 0\text{V}$ (DD Package)	●		1.5	6.5	mV
		$V_{CM} = 0\text{V}$ (SOT-23 Package)	●		1.5	7	mV
		$V_{CM} = V_S$	●		1.7	9	mV
ΔV_{OS}	Input Offset Shift	$V_{CM} = 0\text{V}$ to $V_S - 2\text{V}$	●		0.125	1.00	mV
	Input Offset Voltage Match (Channel-to-Channel) (Note 9)	$V_{CM} = 0\text{V}$	●		1	6.5	mV
		$V_{CM} = 0\text{V}$ (DD Package)	●		2	9	mV
$V_{OS\ TC}$	Input Offset Voltage Drift (Note 8)		●		10	35	$\mu\text{V}/^{\circ}\text{C}$
I_B	Input Bias Current	$V_{CM} = 1\text{V}$	●		200	1500	nA
		$V_{CM} = V_S - 0.2\text{V}$	●		3.4	6.5	μA
	Input Bias Current Match (Channel-to-Channel) (Note 9)	$V_{CM} = 1\text{V}$	●		150	2000	nA
		$V_{CM} = V_S - 0.2\text{V}$	●		150	2200	nA
I_{OS}	Input Offset Current	$V_{CM} = 1\text{V}$	●		100	1600	nA
		$V_{CM} = V_S - 0.2\text{V}$	●		50	1600	nA
A_{VOL}	Large-Signal Voltage Gain	$V_S = 5\text{V}$, $V_O = 0.5\text{V}$ to 4.5V , $R_L = 1\text{k}$ to $V_S/2$	●	12	48		V/mV
		$V_S = 5\text{V}$, $V_O = 1.5\text{V}$ to 3.5V , $R_L = 100\Omega$ to $V_S/2$	●	1.3	4.8		V/mV
		$V_S = 3\text{V}$, $V_O = 0.5\text{V}$ to 2.5V , $R_L = 1\text{k}$ to $V_S/2$	●	8	35		V/mV
$CMRR$	Common Mode Rejection Ratio	$V_S = 5\text{V}$, $V_{CM} = 0\text{V}$ to 3V	●	69	95		dB
		$V_S = 3\text{V}$, $V_{CM} = 0\text{V}$ to 1V	●	60	90		dB
	CMRR Match (Channel-to-Channel) (Note 9)	$V_S = 5\text{V}$, $V_{CM} = 0\text{V}$ to 3V	●	63	90		dB
		$V_S = 3\text{V}$, $V_{CM} = 0\text{V}$ to 1V	●	54	85		dB
	Input Common Mode Range		●	0		V_S	V
$PSRR$	Power Supply Rejection Ratio	$V_S = 2.5\text{V}$ to 10V , $V_{CM} = 0\text{V}$	●	64	86		dB
		$V_S = 2.5\text{V}$ to 10V , $V_{CM} = 0\text{V}$	●	58	86		dB
	Minimum Supply Voltage (Note 6)		●		2.3	2.5	V
V_{OL}	Output Voltage Swing Low (Note 7)	No Load	●		20	90	mV
		$I_{SINK} = 5\text{mA}$	●		100	250	mV
		$I_{SINK} = 10\text{mA}$	●		170	350	mV
V_{OH}	Output Voltage Swing High (Note 7)	No Load	●		20	90	mV
		$I_{SOURCE} = 5\text{mA}$	●		170	400	mV
		$I_{SOURCE} = 10\text{mA}$	●		300	600	mV
I_{SC}	Short-Circuit Current (Note 3)	$V_S = 5\text{V}$	●	12	35		mA
		$V_S = 3\text{V}$	●	11	27		mA
I_S	Supply Current per Amplifier		●		3.1	4.25	mA
GBW	Gain Bandwidth Product	$V_S = 5\text{V}$, Frequency = 2MHz , $R_L = 1\text{k}$ to 2.5V	●	40	77		MHz
SR	Slew Rate	$V_S = 5\text{V}$, $A_V = -1$, $R_L = 1\text{k}$ to $V_S/2$, $V_O = 0.5\text{V}$ to 4.5V Measured at $V_O = 1.5\text{V}$, 3.5V	●	30	70		V/ μs

LT1803/LT1804/LT1805

電氣的特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 5\text{V}$ 、 $V_{CM} = 0\text{V}$ 、 $V_{OUT} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{CM} = -5\text{V}$		0.35	2.5	mV
		$V_{CM} = -5\text{V}$ (DD Package)		1.50	3.5	mV
		$V_{CM} = -5\text{V}$ (SOT-23 Package)		1.50	6	mV
		$V_{CM} = 5\text{V}$		1.50	8	mV
ΔV_{OS}	Input Offset Shift	$V_{CM} = -5\text{V}$ to 3V		0.3	1	mV
	Input Offset Voltage Match (Channel-to-Channel) (Note 9)	$V_{CM} = -5\text{V}$		0.5	4	mV
		$V_{CM} = -5\text{V}$ (DD Package)		1	5.5	mV
I_B	Input Bias Current	$V_{CM} = -4\text{V}$		125	750	nA
		$V_{CM} = 5\text{V}$		2.5	5.5	μA
	Input Bias Current Match (Channel-to-Channel) (Note 9)	$V_{CM} = -4\text{V}$		150	1250	nA
		$V_{CM} = 5\text{V}$		150	1500	nA
I_{OS}	Input Offset Current	$V_{CM} = -4\text{V}$		100	1000	nA
		$V_{CM} = 5\text{V}$		50	1000	nA
	Input Noise Voltage	0.1Hz to 10Hz		4		μV_{P-P}
e_n	Input Noise Voltage Density	$f = 10\text{kHz}$		21		$\text{nV}/\sqrt{\text{Hz}}$
i_n	Input Noise Current Density	$f = 10\text{kHz}$		2.5		$\text{pA}/\sqrt{\text{Hz}}$
C_{IN}	Input Capacitance	$f = 100\text{kHz}$		2		pF
A_{VOL}	Large-Signal Voltage Gain	$V_O = -4\text{V}$ to 4V , $R_L = 1\text{k}$	20	55		V/mV
		$V_O = -1.5\text{V}$ to 1.5V , $R_L = 100\Omega$	2	5		V/mV
CMRR	Common Mode Rejection Ratio	$V_{CM} = -5\text{V}$ to 3V	78	96		dB
	CMRR Match (Channel-to-Channel) (Note 9)	$V_{CM} = -5\text{V}$ to 3V	72	96		dB
	Input Common Mode Range		V_S^-		V_S^+	V
PSRR	Power Supply Rejection Ratio	$V_S^+ = 2.5\text{V}$ to 10V , $V_S^- = 0\text{V}$, $V_{OUT} = V_S^+/2$	68	90		dB
	PSRR Match (Channel-to-Channel) (Note 9)	$V_S^+ = 2.5\text{V}$ to 10V , $V_S^- = 0\text{V}$, $V_{OUT} = V_S^+/2$	62	90		dB
V_{OL}	Output Voltage Swing Low (Note 7)	No Load		17	60	mV
		$I_{SINK} = 5\text{mA}$		85	150	mV
		$I_{SINK} = 15\text{mA}$		200	300	mV
V_{OH}	Output Voltage Swing High (Note 7)	No Load		17	60	mV
		$I_{SOURCE} = 5\text{mA}$		125	250	mV
		$I_{SOURCE} = 15\text{mA}$		350	600	mV
I_{SC}	Short-Circuit Current (Note 3)		25	50		mA
I_S	Supply Current per Amplifier			2.5	3	mA
GBW	Gain Bandwidth Product	Frequency = 2MHz , $R_L = 1\text{k}$		83		MHz
SR	Slew Rate	$A_V = -1$, $R_L = 1\text{k}$, $V_O = \pm 4\text{V}$ Measured at $V_O = \pm 2\text{V}$		88		V/ μs
FPBW	Full Power Bandwidth (Note 10)	$V_O = 8\text{V}_{P-P}$, $A_V = -1$, $R_L = 1\text{k}$		4		MHz
HD	Harmonic Distortion	$A_V = 1$, $R_L = 1\text{k}$, $V_O = 2\text{V}_{P-P}$, $f_C = 1\text{MHz}$		-75		dBc
t_S	Settling Time	0.01%, $V_{STEP} = 5\text{V}$, $A_V = 1$, $R_L = 1\text{k}$		500		ns
ΔG	Differential Gain (NTSC)	$A_V = 2$, $R_L = 150\Omega$		0.75		%
$\Delta\theta$	Differential Phase (NTSC)	$A_V = 2$, $R_L = 150\Omega$		0.8		Deg

電氣的特性 ●は $0^{\circ}\text{C} \leq T_A \leq 70^{\circ}\text{C}$ の温度範囲の規格値を意味する。

注記がない限り、 $V_S = \pm 5\text{V}$ 、 $V_{CM} = 0\text{V}$ 、 $V_{OUT} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{CM} = -5\text{V}$	●		0.5	3.5	mV
		$V_{CM} = -5\text{V}$ (DD Package)	●		1.5	5	mV
		$V_{CM} = -5\text{V}$ (SOT-23 Package)	●		1.5	7	mV
		$V_{CM} = 5\text{V}$	●		1.4	8.5	mV
ΔV_{OS}	Input Offset Shift	$V_{CM} = -5\text{V}$ to 3V	●		0.35	1.5	mV
	Input Offset Voltage Match (Channel-to-Channel) (Note 9)	$V_{CM} = -5\text{V}$	●		0.75	5.5	mV
		$V_{CM} = -5\text{V}$ (DD Package)	●		1.50	7.5	mV
$V_{OS\ TC}$	Input Offset Voltage Drift (Note 8)		●		10	35	$\mu\text{V}/^{\circ}\text{C}$
I_B	Input Bias Current	$V_{CM} = -4\text{V}$	●		175	1000	nA
		$V_{CM} = 4.8\text{V}$	●		2.5	6	μA
	Input Bias Current Match (Channel-to-Channel) (Note 9)	$V_{CM} = -4\text{V}$	●		175	1500	nA
		$V_{CM} = 4.8\text{V}$	●		175	1800	nA
I_{OS}	Input Offset Current	$V_{CM} = -4\text{V}$	●		100	1400	nA
		$V_{CM} = 4.8\text{V}$	●		50	1400	nA
A_{VOL}	Large-Signal Voltage Gain	$V_O = -4\text{V}$ to 4V , $R_L = 1\text{k}$	●	15	47		V/mV
		$V_O = -1.5\text{V}$ to 1.5V , $R_L = 100\Omega$	●	1.5	4.5		V/mV
CMRR	Common Mode Rejection Ratio	$V_{CM} = -5\text{V}$ to 3V	●	74	95		dB
	CMRR Match (Channel-to-Channel) (Note 9)	$V_{CM} = -5\text{V}$ to 3V	●	68	95		dB
	Input Common Mode Range		●	V_S^-		V_S^+	V
PSRR	Power Supply Rejection Ratio	$V_S^+ = 2.5\text{V}$ to 10V , $V_S^- = 0\text{V}$, $V_{OUT} = V_S^+/2$	●	65	87		dB
	PSRR Match (Channel-to-Channel) (Note 9)	$V_S^+ = 2.5\text{V}$ to 10V , $V_S^- = 0\text{V}$, $V_{OUT} = V_S^+/2$	●	59	87		dB
V_{OL}	Output Voltage Swing Low (Note 7)	No Load	●		19	80	mV
		$I_{SINK} = 5\text{mA}$	●		100	225	mV
		$I_{SINK} = 15\text{mA}$	●		220	475	mV
V_{OH}	Output Voltage Swing High (Note 7)	No Load	●		19	80	mV
		$I_{SOURCE} = 5\text{mA}$	●		150	350	mV
		$I_{SOURCE} = 15\text{mA}$	●		460	900	mV
I_{SC}	Short-Circuit Current (Note 3)		●	20	46		mA
I_S	Supply Current per Amplifier		●		2.8	3.75	mA
GBW	Gain Bandwidth Product	Frequency = 2MHz , $R_L = 1\text{k}$	●		80		MHz
SR	Slew Rate	$A_V = -1$, $R_L = 1\text{k}$, $V_O = \pm 4\text{V}$, Measured at $V_O = \pm 2\text{V}$	●		84		V/ μs

LT1803/LT1804/LT1805

電気的特性 ●は $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ の温度範囲の規格値を意味する。

注記がない限り、 $V_S = \pm 5\text{V}$ 、 $V_{CM} = 0\text{V}$ 、 $V_{OUT} = 0\text{V}$ 。(Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{CM} = -5\text{V}$	●	1	4.0	mV
		$V_{CM} = -5\text{V}$ (DD Package)	●	2	6.5	mV
		$V_{CM} = -5\text{V}$ (SOT-23 Package)	●	2	8	mV
		$V_{CM} = 5\text{V}$	●	2	9	mV
ΔV_{OS}	Input Offset Shift	$V_{CM} = -5\text{V}$ to 3V	●	0.4	1.7	mV
	Input Offset Voltage Match (Channel-to-Channel) (Note 9)	$V_{CM} = -5\text{V}$	●	1	6.5	mV
		$V_{CM} = -5\text{V}$ (DD Package)	●	2	9.0	mV
$V_{OS\ TC}$	Input Offset Voltage Drift (Note 8)		●	10	35	$\mu\text{V}/^{\circ}\text{C}$
I_B	Input Bias Current	$V_{CM} = -4\text{V}$	●	250	1200	nA
		$V_{CM} = 4.8\text{V}$	●	2.5	6.5	μA
	Input Bias Current Match (Channel-to-Channel) (Note 9)	$V_{CM} = -4\text{V}$	●	200	2000	nA
		$V_{CM} = 4.8\text{V}$	●	250	2200	nA
I_{OS}	Input Offset Current	$V_{CM} = -4\text{V}$	●	100	1600	nA
		$V_{CM} = 4.8\text{V}$	●	50	1600	nA
A_{VOL}	Large-Signal Voltage Gain	$V_O = -4\text{V}$ to 4V , $R_L = 1\text{k}$	●	12	45	V/mV
		$V_O = -1\text{V}$ to 1V , $R_L = 100\Omega$	●	1.4	5.3	V/mV
CMRR	Common Mode Rejection Ratio	$V_{CM} = -5\text{V}$ to 3V	●	73	95	dB
	CMRR Match (Channel-to-Channel) (Note 9)	$V_{CM} = -5\text{V}$ to 3V	●	67	95	dB
	Input Common Mode Range		●	V_S^-	V_S^+	V
PSRR	Power Supply Rejection Ratio	$V_S^+ = 2.5\text{V}$ to 10V , $V_S^- = 0\text{V}$, $V_{OUT} = V_S^+/2$	●	64	86	dB
	PSRR Match (Channel-to-Channel) (Note 9)	$V_S^+ = 2.5\text{V}$ to 10V , $V_S^- = 0\text{V}$, $V_{OUT} = V_S^+/2$	●	58	86	dB
V_{OL}	Output Voltage Swing Low (Note 7)	No Load	●	20	90	mV
		$I_{SINK} = 5\text{mA}$	●	110	250	mV
		$I_{SINK} = 10\text{mA}$	●	170	350	mV
V_{OH}	Output Voltage Swing High (Note 7)	No Load	●	20	90	mV
		$I_{SOURCE} = 5\text{mA}$	●	170	400	mV
		$I_{SOURCE} = 10\text{mA}$	●	300	600	mV
I_{SC}	Short-Circuit Current (Note 3)		●	12.5	34	mA
I_S	Supply Current per Amplifier		●	2.9	4.25	mA
GBW	Gain Bandwidth Product	Frequency = 2MHz , $R_L = 1\text{k}$	●	75		MHz
SR	Slew Rate	$A_V = -1$, $R_L = 1\text{k}$, $V_O = \pm 4\text{V}$, Measured at $V_O = \pm 2\text{V}$	●	65		V/ μs

Note 1: 絶対最大定格値は、それを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: 入力は、バック・トゥ・バック・ダイオードと電源レールへのESDダイオードによって保護されている。差動入力電圧が 1.4V を超えるか、入力が電源レールよりも高い値となった場合は、入力電流が 10mA 以下に制限されなければならない。このパラメータはテストされていないが、特性評価によって保証されている。

Note 3: 出力短絡状態が無限に続く場合は、接合部温度を絶対最大定格値未満に抑えるために、ヒートシンクが必要になることがある。

Note 4: LT1803C/LT1803I、LT1804C/LT1804I、およびLT1805C/LT1805Iは、温度範囲 $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ での動作が保証されている。

Note 5: LT1803C/LT1804C/LT1805Cは、 $0^{\circ}\text{C} \sim 70^{\circ}\text{C}$ の温度範囲で性能仕様に適合することが保証されている。LT1803C/LT1804C/LT1805Cは、 $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の温度範囲で性能仕様に適合するように設計と特性評価が行われているが、この温度範囲におけるテストやQAサンプリングは行われていない。LT1803I/LT1804I/LT1805Iは、 $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の温度範囲で性能仕様に適合することが保証されている。

Note 6: 最小電源電圧は、電源除去比テストによって保証されている。

Note 7: 出力電圧振幅は、出力レールと電源レールの間で測定。

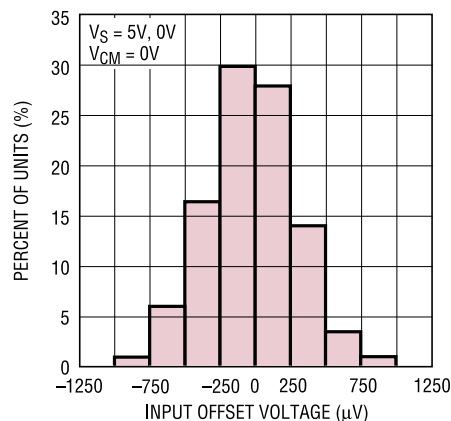
Note 8: このパラメータは100%テストされていない。

Note 9: マッチングパラメータは、LT1805の場合はアンプAとDおよびアンプBとCの差、LT1804の場合は2個のアンプの差。

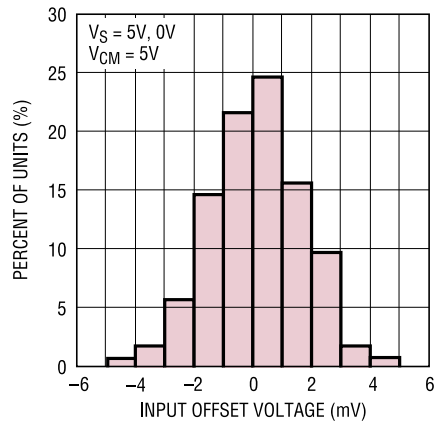
Note 10: フルパワー帯域幅はスルーレートに基づく：
 $FPBW = SR/2\pi V_P$

標準的性能特性

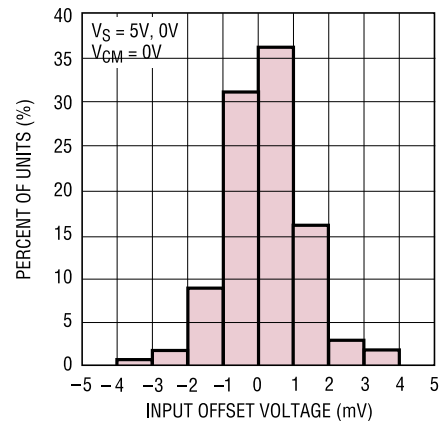
**V_{OS} 分布、 $V_{CM} = 0V$
(S0-8, PNPステージ)**



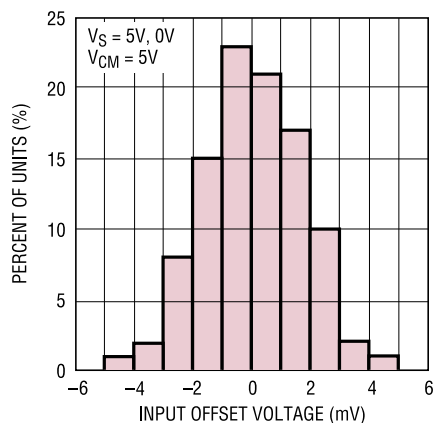
**V_{OS} 分布、 $V_{CM} = 5V$
(S0-8, NPNステージ)**



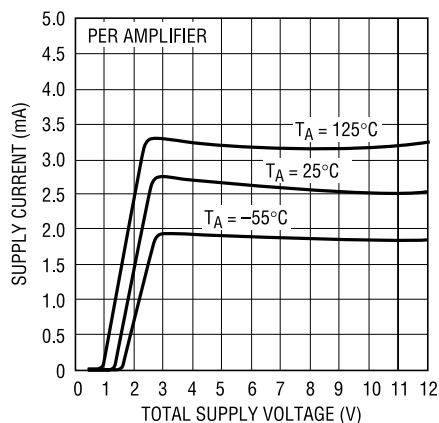
**V_{OS} 分布、 $V_{CM} = 0V$
(S0T-23, PNPステージ)**



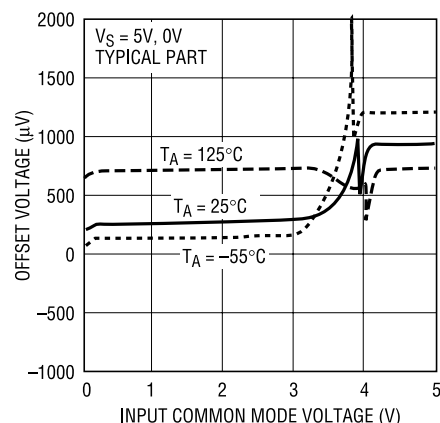
**V_{OS} 分布、 $V_{CM} = 5V$
(S0T-23, NPNステージ)**



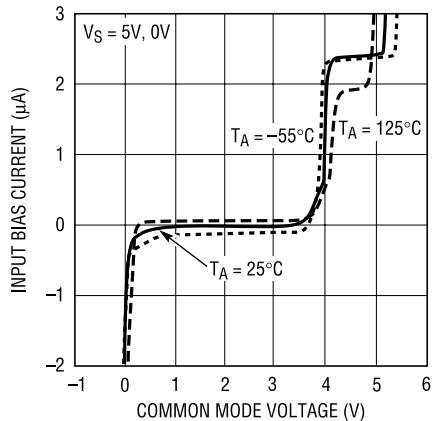
電源電流と電源電圧



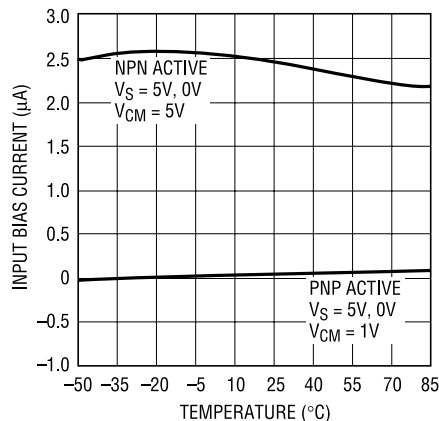
**オフセット電圧と
入力コモンモード電圧**



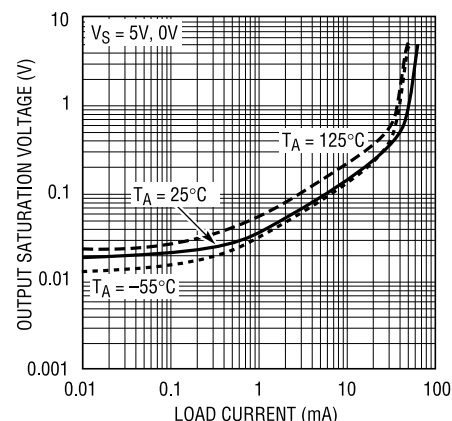
**入力バイアス電流と
コモンモード電圧**



入力バイアス電流と温度

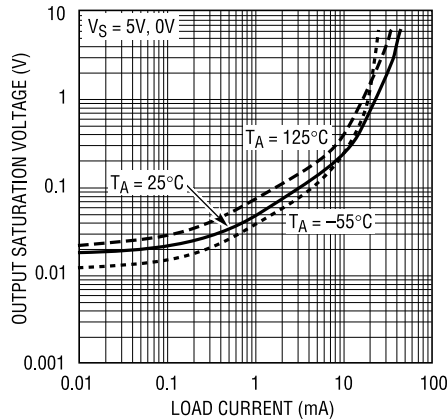


**出力飽和電圧と負荷電流
(出力“L”)**

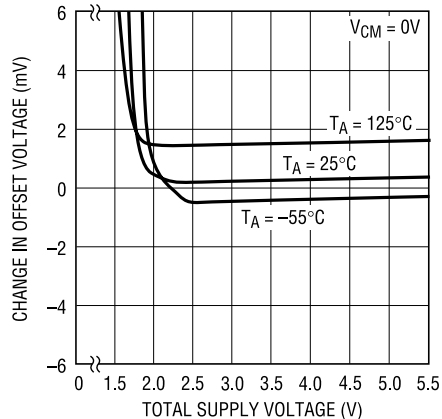


標準的性能特性

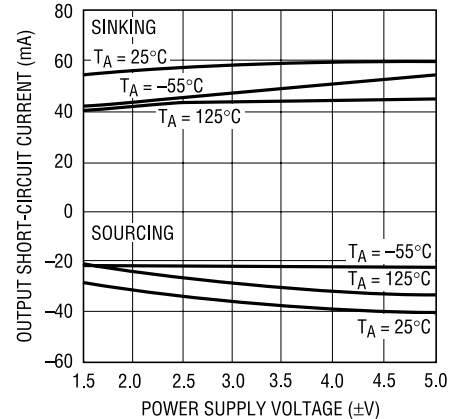
出力飽和電圧と負荷電流
(出力“H”)



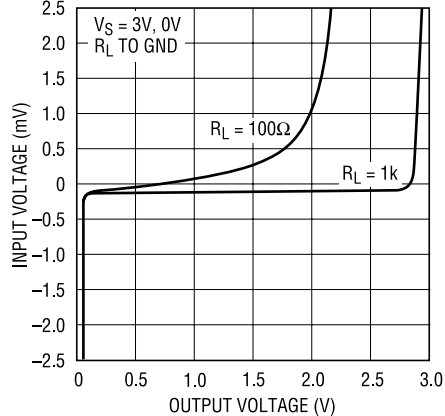
最小電源電圧



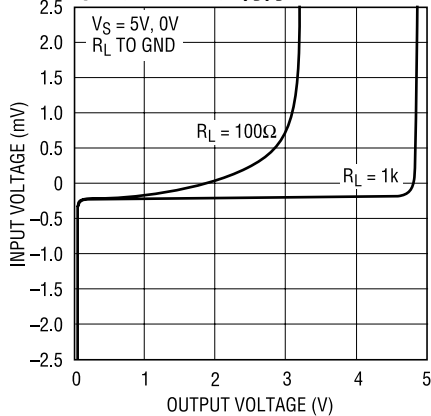
出力短絡電流と電源電圧



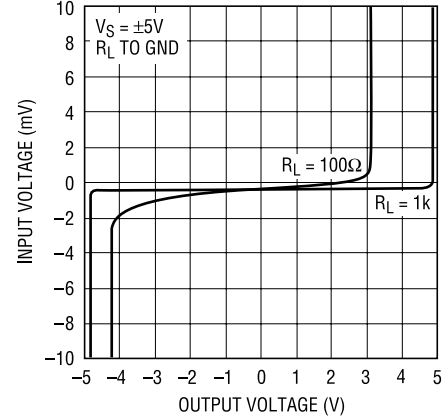
オープンループ利得



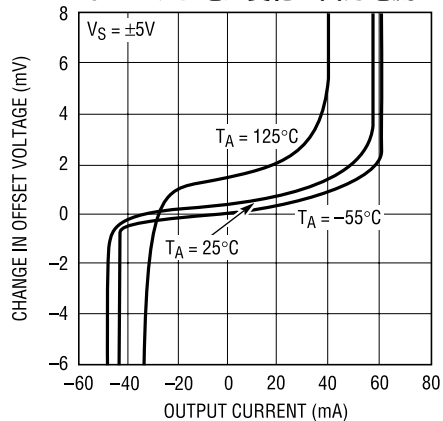
オープンループ利得



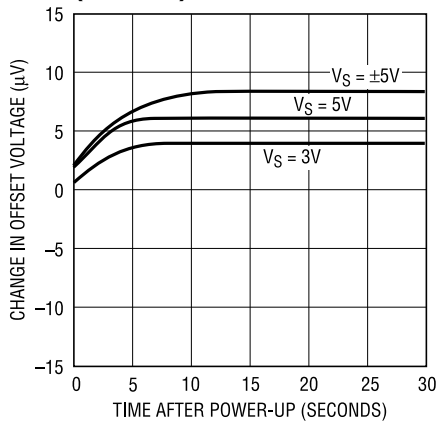
オープンループ利得



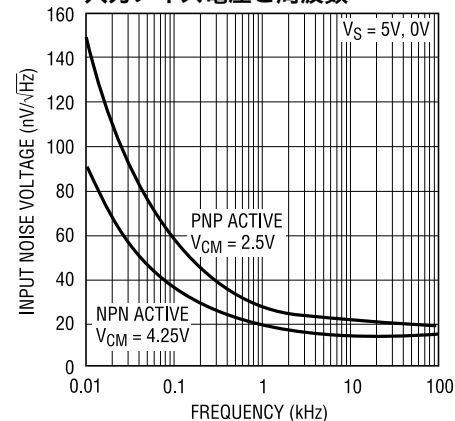
オフセット電圧変化と出力電流



ウォームアップ・ドリフトと時間
(LT1804S8)

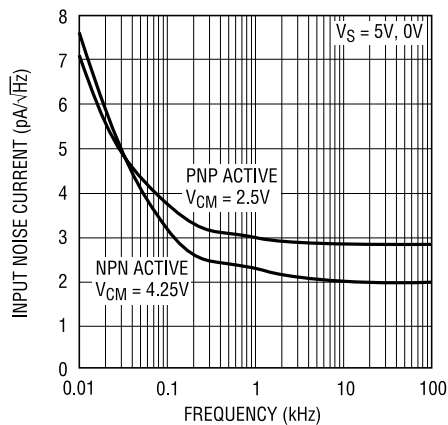


入力ノイズ電圧と周波数



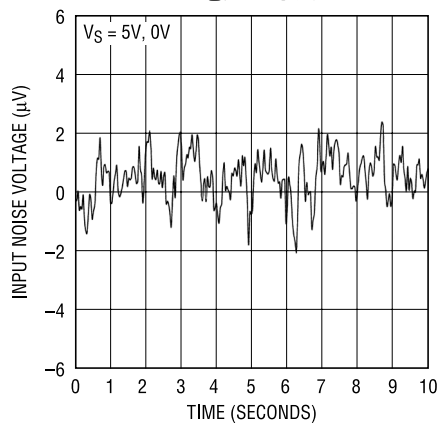
標準的性能特性

入力電流ノイズと周波数



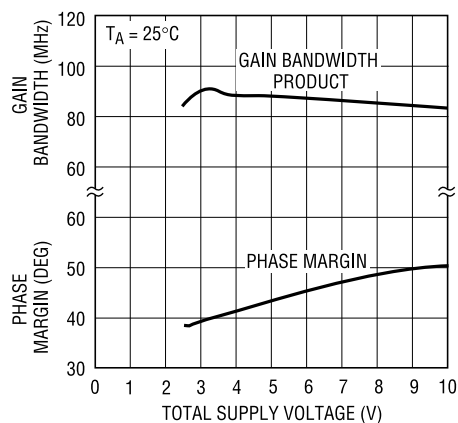
180345 G19

0.1Hz~10Hz電圧ノイズ



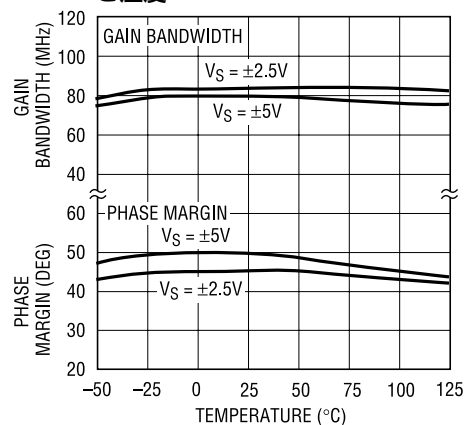
180345 G20

利得帯域幅および位相マージンと電源電圧



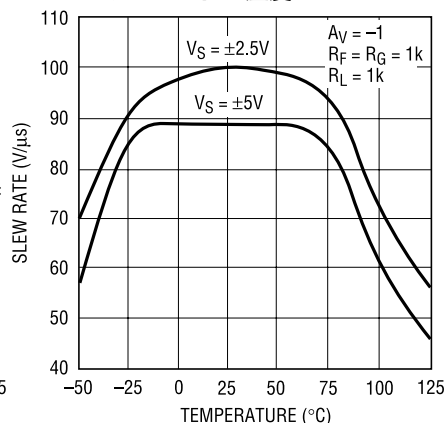
180345 G21

利得帯域幅および位相マージンと温度



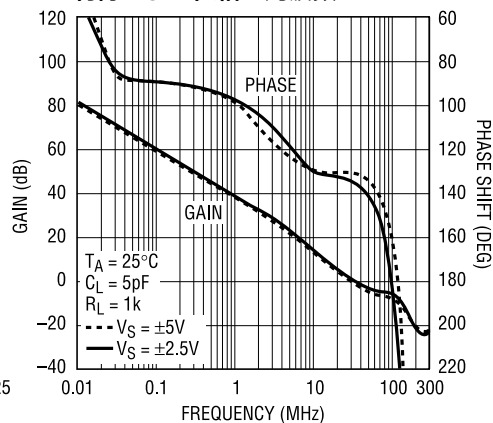
180345 G22

スルーレートと温度



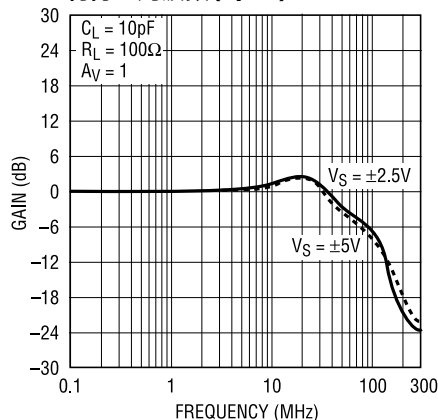
180345 G23

利得および位相と周波数



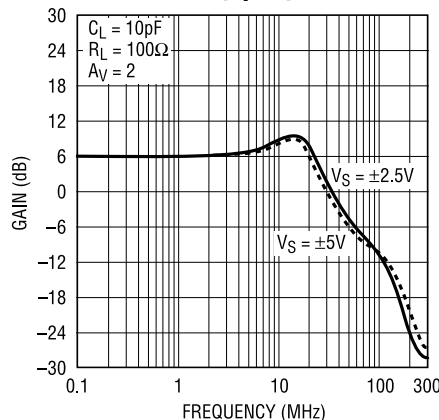
180345 G24

利得と周波数($A_V = 1$)



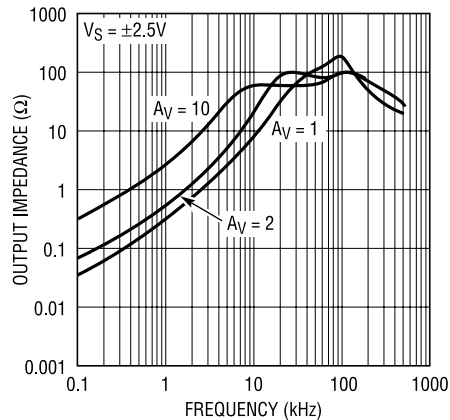
180345 G25

利得と周波数($A_V = 2$)



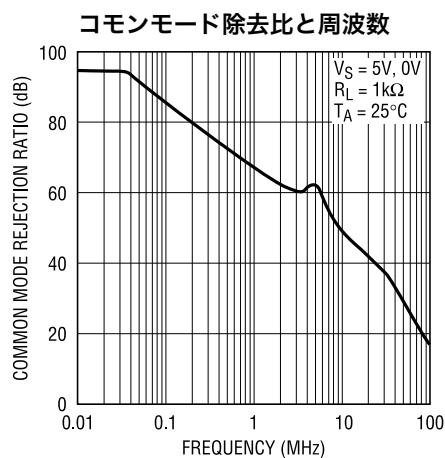
180345 G26

出力インピーダンスと周波数

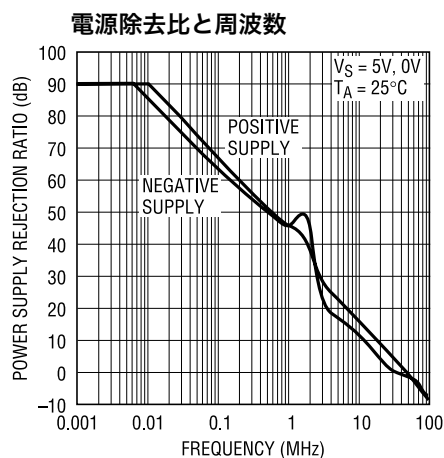


180345 G27

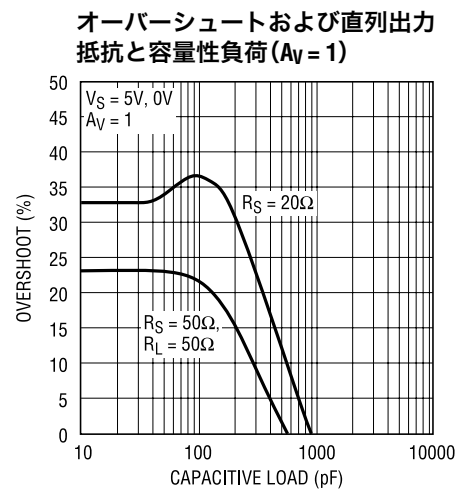
標準的性能特性



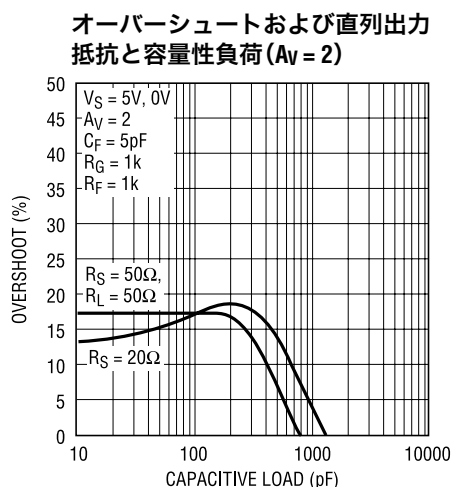
180345 G28



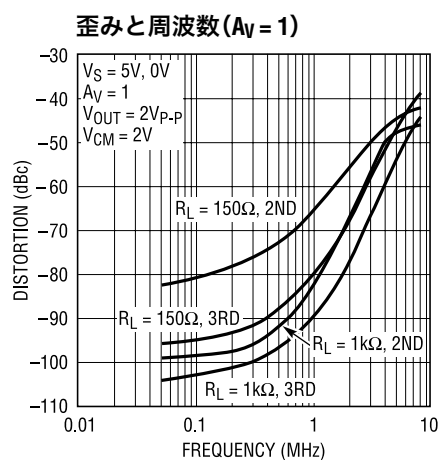
180345 G29



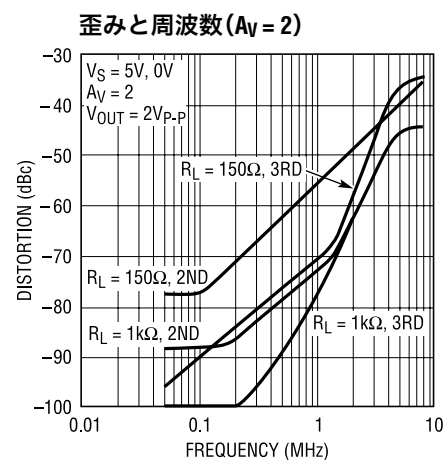
180345 G30



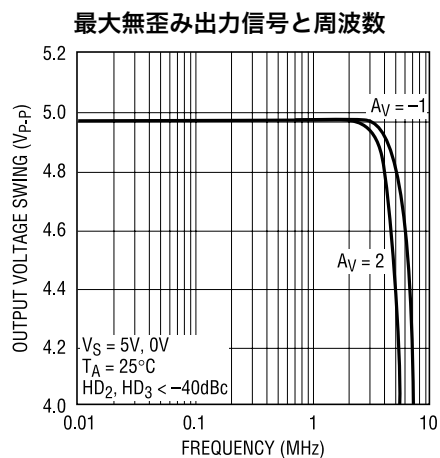
180345 G31



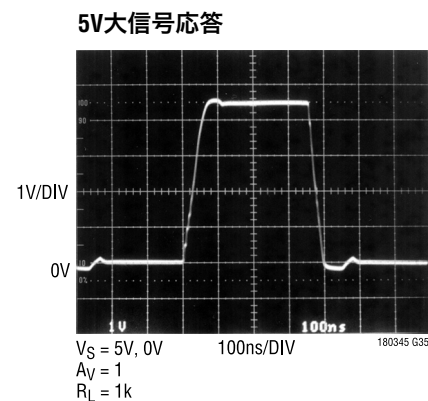
180345 G32



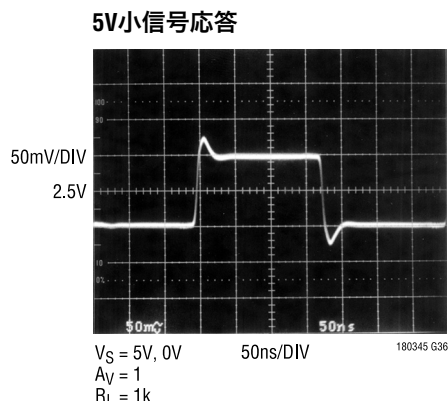
180345 G33



180345 G34



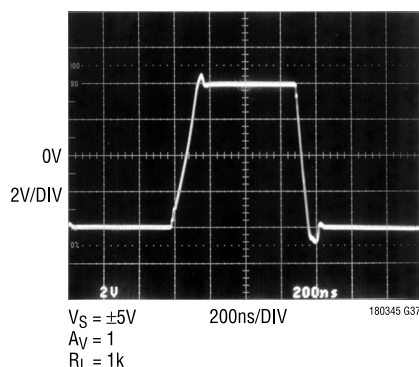
180345 G35



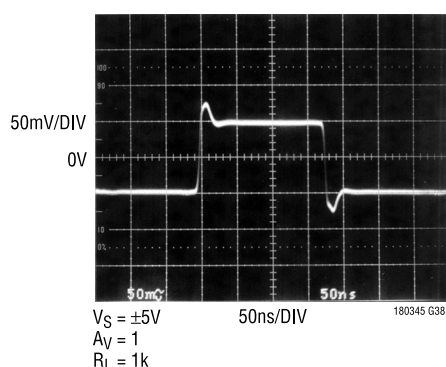
180345 G36

標準的性能特性

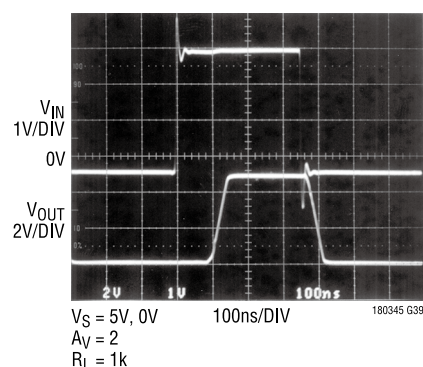
±5V大信号応答



±5V小信号応答



出力オーバードライブの回復



アプリケーション情報

回路解説

LT1803/LT1804/LT1805は、負電源から正電源までの出力信号範囲を持っています。図1に1つのアンプの簡易的な回路図を示します。入力ステージは2個の差動アンプ、すなわちPNPステージQ1/Q2とNPNステージQ3/Q4から構成されており、これらは、コモンモード入力電圧の異なる範囲で動作します。PNP差動ペアは、負電源から、正電源よりも約1.3V低い電圧までの範囲で動作します。入力電圧が正電源の方向に移動していくと、トランジスタQ5はテール電流 I_1 を電流ミラーQ6/Q7に導き、NPN差動ペアが動作します。PNPペアは、残りの入力コモンモード範囲から正電源までは動作が止まります。同じく入力ステージにおいては、デバイスQ18とQ19が動作して、PNP入力ペアのバイアス電流を打ち消します。Q1とQ2が動作しているときは、Q16の電流がQ1およびQ2の電流と同じになるように制御されます。したがってQ16のベース電流は、公称、入力デバイスのベース電流に等しくなります。さらに、Q16のベース電流はQ17からQ19までのデバイスによってミラーされ、入力デバイスQ1およびQ2のベース電流を打ち消します。

レール・トゥ・レールの出力振幅を可能にする相補型コモンエミッタステージQ14/Q15のペアが出力ステージを構成しています。コンデンサC1とC2は、高周波における出力インピーダンスを減少させるローカル帰還ループを構成します。LT1803/LT1804/LT1805は、リニアテクノロジー独自の技術である高速相補型バイポーラ・プロセスによって製造されています。

電力損失

ダイの接合部温度は、150°Cを超えないようにする必要があります。接合部温度 T_J は、周囲温度 T_A 、電力損失 P_D 、および熱抵抗 θ_{JA} から算出します。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

ICの電力損失は、電源電圧、アンプ電流、出力電圧、および出力電流の関数です。ある電源電圧における最悪条件の電力損失 $P_{D\text{MAX}}$ は、アンプ内の出力電流と電圧の低下が最大となる時に発生します。たとえば、アンプが一定の電流をソースしている場合、 $P_{D\text{MAX}}$ は、出力電圧が V_S^- となる前後で発生します。一方、グランドへの負荷抵抗がある場合、 $P_{D\text{MAX}}$ は、出力電圧がどちらかの電源電圧の半分になった時に発生します。グランドへの抵抗がある場合の $P_{D\text{MAX}}$ は次式で得られます。

$$P_{D\text{MAX}} = (V_S^+ - V_S^-) I_{S\text{MAX}} + (V_S/2)^2/R_L$$

例: ±5V電源で動作し、グランドされた100Ωの負荷をドライブするSO-8パッケージのLT1804の場合、アンプ1個あたりの $P_{D\text{MAX}}$ は次のようになります。

$$P_{D\text{MAX}} = (10 \cdot 3.25\text{mA}) + (2.5)^2/100 = 0.0325 + 0.0625 = 0.095\text{W}$$

$I_{S\text{MAX}}$ は、電源電流と電源電圧のグラフの標準的デバイスから概算します。

アプリケーション情報

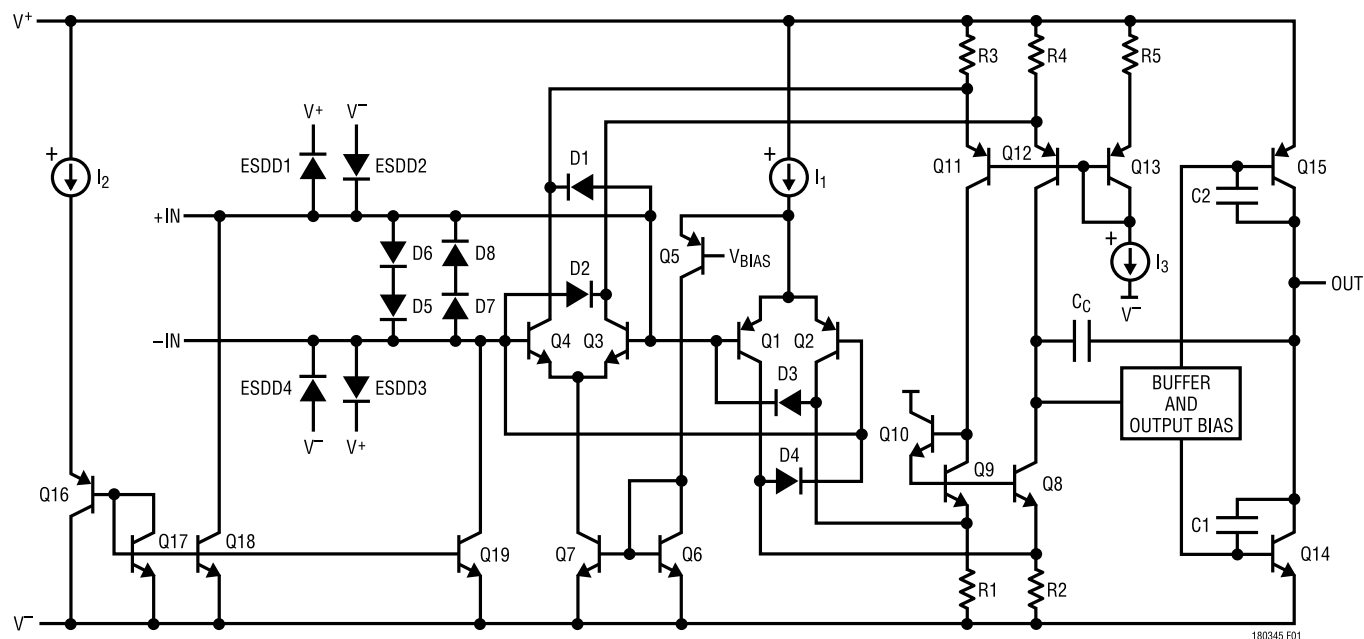


図1. LT1803/LT1804/LT1805の簡易回路図

両方のアンプに同時に負荷をかけた場合の合計電力損失は0.19Wです。

このデバイスが動作できる最大周囲温度は、次式により求められます。

$$\begin{aligned} T_A &= T_J - (P_{D\text{MAX}} \cdot 190^\circ\text{C/W}) \\ &= 150^\circ\text{C} - (0.190\text{W} \cdot 190^\circ\text{C/W}) = 113.9^\circ\text{C} \end{aligned}$$

特定のパッケージと条件に対して、同様の計算を行うことができます。

もう1つの注目すべき点は、DDパッケージが、 V_S^- に内部接続された低 θ_{JA} のメタル底面を備えているということです。このメタル底面が適切にPCBに半田付けされていれば、デバイスの θ_{JA} はほぼ 50°C/W になります。この θ_{JA} はメタル底面を接着しない場合よりもはるかに小さく、一部のアプリケーションにとっては好都合です。

入力オフセット電圧

入力オフセット電圧は、どの入力ステージが動作しているかによって大きく変化します。PNP入力ステージは、負電源電圧から、正電源レールよりも約1.3V低い値まで動作します。そして、正電源レールまでの残りの入力範囲ではNPN入力ステージが動作し、その間PNPステージは動

作を止めます。PNP入力ステージが動作する範囲では、オフセット電圧は通常 $1000\mu\text{V}$ 未満です。

入力バイアス電流

LT1803/LT1804/LT1805は特許申請中の技術を使用して、負電源レールよりも0.2V高い値から、正電源レールより1.75V低い値までの入力コモンモード電圧範囲で、入力バイアス電流を $1\mu\text{A}$ 未満に低減しています。このように入力オフセット電圧と入力バイアス電流の値が小さいと、ソース・インピーダンスが大きい場合でも精密な処理を行うことができます。

出力

LT1803/LT1804/LT1805は大電流を出力できるので、デバイスの損傷を防ぐために、短絡電流制限が 50mA 程に設定されています。出力が連続的に短絡する場合は、ICの接合部温度が絶対最大定格値の 150°C を超えないように注意する必要があります(電力損失の項を参照)。アンプの出力には、各電源に接続された逆バイアスダイオードがあります。出力がどちらかの電源よりも高くなると、これらのダイオードを通じて無制限に電流が流れます。電流が過渡的なもので 100mA 未満に制限され、全電源電圧が絶対最大定格の 12.6V 未満であれば、デバイスが損傷を受けることはありません。

180345f

アプリケーション情報

オーバードライブ保護

入力電圧が電源を超えた場合は、D1からD4までの2組の交差ダイオードが出力の極性反転を防ぎます。入力電圧がどちらかの電源よりも700mV高くなると、出力の極性を正しく保つために、ダイオードD1/D2またはD3/D4がオンになります。位相反転保護を適切に働かせるには、入力電流を10mA未満に制限しなければなりません。アンプが極端なオーバードライブ状態になる場合は、オーバードライブ電流を制限するために外部抵抗を使う必要があります。

LT1803/LT1804/LT1805の入力ステージは、1.4V以上の過大な差動入力電圧に対しても、入力トランジスタのエミッターベース間ブレイクダウンを防ぐD5からD8までのバック・トゥ・バック・ダイオードによって保護されています。これらのダイオードにおける電流は、ダイオードの動作中は10mA未満になるように制限する必要があります。最悪条件の差動入力電圧は、通常、利得1の状態、出力がグランドに短絡したまま入力をドライブした場合に発生します。さらにこのアンプは図1に示すように、電源に接続された、各ピンの保護ダイオードペアにより、すべてのピンが最大3kVのESDに対して保護されています。

容量性負荷

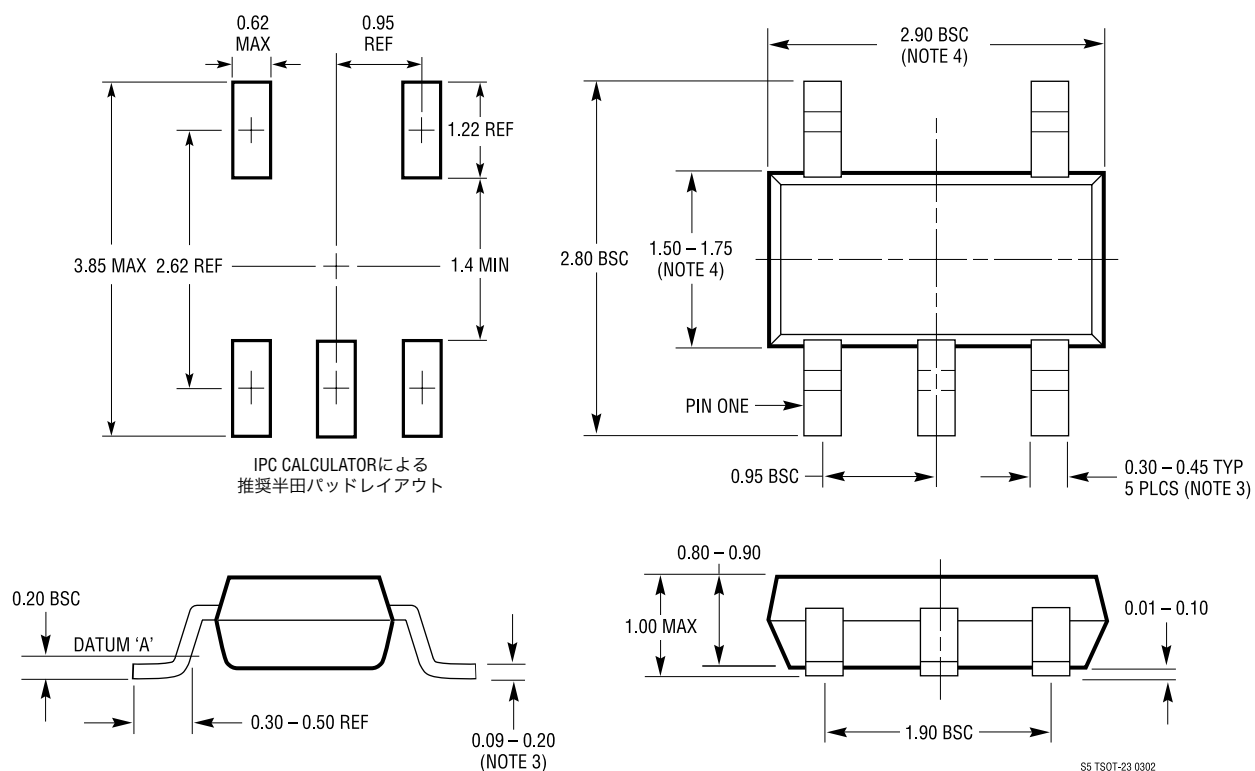
LT1803/LT1804/LT1805は、広帯域幅、低電力、高精度アプリケーション用に最適化されています。利得1の状態ですべての容量性負荷をドライブすることができ、利得を大きくすれば、より大きな容量をドライブすることが可能です。より大きな容量性負荷をドライブする場合は、リングングや発振を避けるために出力と容量性負荷の間に10Ωから50Ωの抵抗を接続する必要があります。これらの抵抗が容量性負荷を分離して安定した動作を確実にするために、出力から帰還入力を取る必要があります。指定された抵抗によって容量性負荷をドライブした場合のアンプの過渡応答は、容量性負荷のグラフに示されています。

帰還部品

利得設定のために帰還抵抗を使用する場合は、帰還抵抗と反転入力の合計容量で形成される極によって安定性が損なわれることのないよう、注意が必要です。たとえば、5kの抵抗2個と5pFの容量（デバイスとPCボード）で非反転利得2に設定されたLT1803/LT1804/LT1805は、ほぼ間違いなく発振します。12.7MHzで形成される極は、アンプのクロスオーバー周波数が20MHz付近になると、位相マージンを約58°低下させます。帰還抵抗に5pF以上のコンデンサを並列に接続すれば、リングングや発振を防ぐことができます。

パッケージ寸法

S5パッケージ 5ピン・プラスチックTSOT-23 (Reference LTC DWG # 05-08-1635)

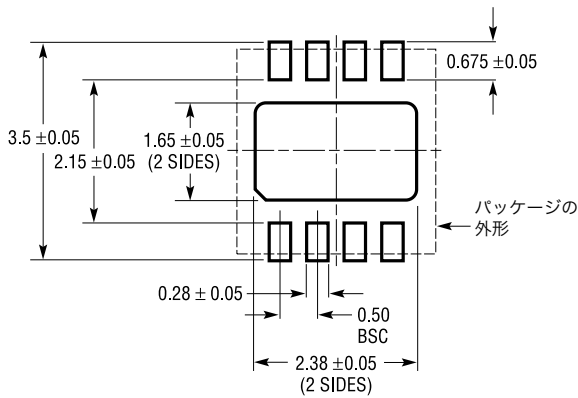


NOTE:

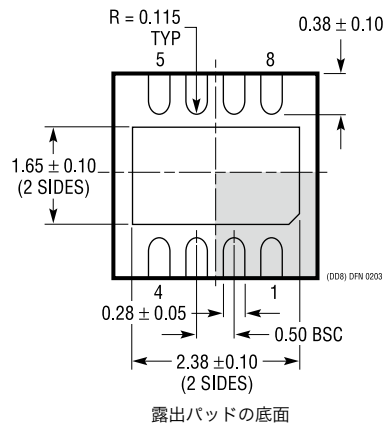
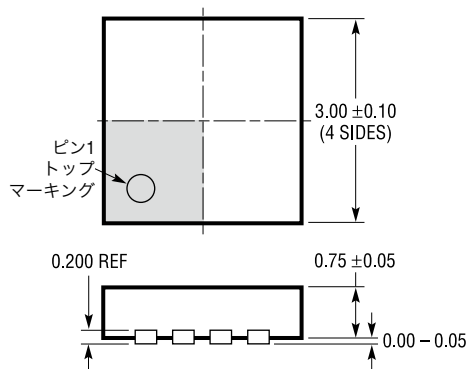
1. 寸法はミリメートル
2. 図は実寸とは異なる
3. 寸法はメッキを含む
4. 寸法にはモールドのバリと金属のバリを含まない
5. モールドのバリは0.254mmを超えないこと
6. JEDECパッケージ基準はMO-193

パッケージ寸法

DDパッケージ 8ピン・プラスチックDFN(3mm×3mm) (Reference LTC DWG # 05-08-1698)



推奨半田パッド・ピッチおよび寸法

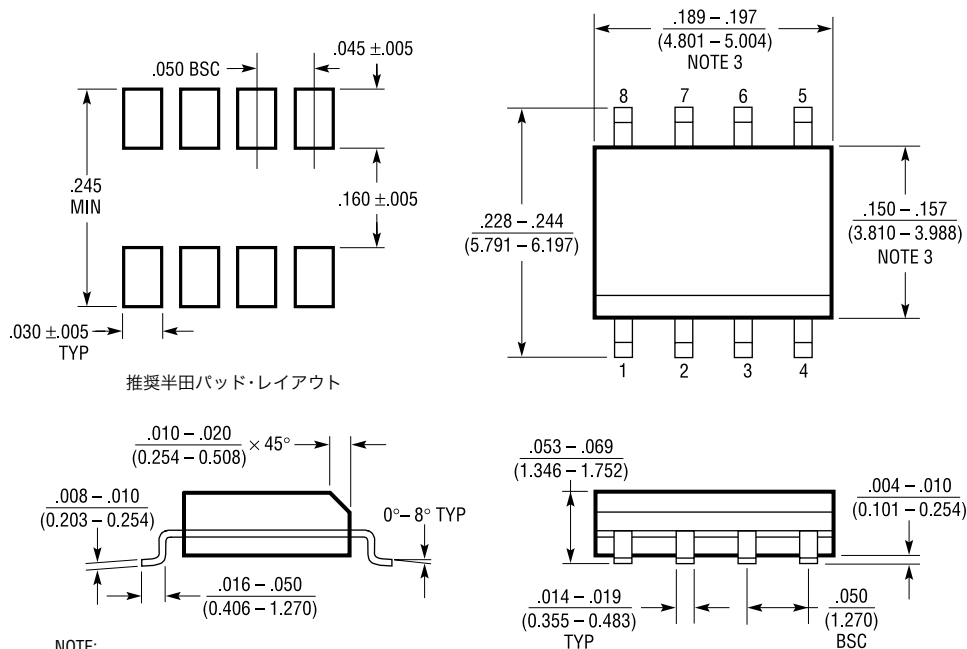


NOTE:

1. 図は、JEDECパッケージ外形のMO-229のバリエーションWEED-1に適合
2. すべての寸法はミリメートル
3. パッケージ底面の露出パッドの寸法には、モールドのバリを含まない。モールドのバリは (もしあれば) 各サイドで0.15mmを超えないこと
4. 露出パッドは半田メッキとする

パッケージ寸法

S8パッケージ 8ピン・プラスチック・スモールアウトライン(細型 .150インチ) (Reference LTC DWG # 05-08-1610)



NOTE:

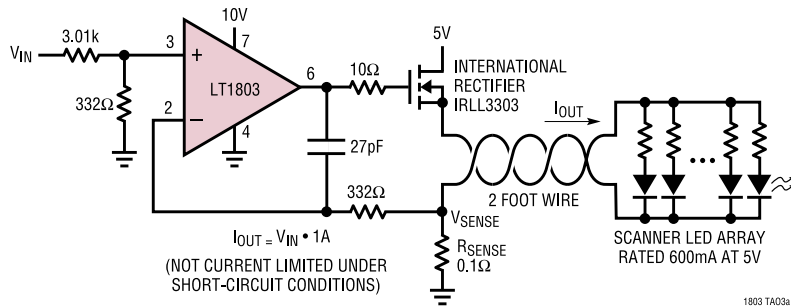
1. 寸法 $\frac{\text{インチ}}{\text{(ミリメートル)}}$
2. 図は実寸とは異なる
3. これらの寸法にはモールドのバリや成型時の突出形状を含まない。
モールドのバリや突出形状は $0.006''$ (0.15mm) を超えないこと

S08 0303

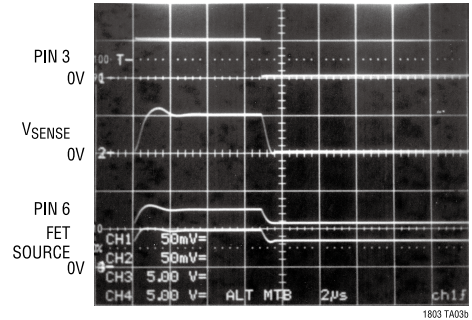
LT1803/LT1804/LT1805

標準的応用例

LEDアレイドライバ



LEDアレイドライバの500mAパルス応答



関連製品

製品番号	説明	注釈
LT1399	トリプル 300MHz 電流帰還アンプ	150MHz までの 0.1dB 利得平坦性、シャットダウン
LT1498/LT1499	デュアル/クワッド 10MHz、6V μ s レール・トゥ・レール入出力、C-Load TM オペアンプ	高 DC 精度、475 μ V V _{OS} (MAX)、最大ドリフト 4 μ V/°C、最大電源電流 2.2mA/ アンプ
LT1630/LT1631	デュアル/クワッド 30MHz、10V/ μ s レール・トゥ・レール入出力オペアンプ	高 DC 精度、525 μ V V _{OS} (MAX)、出力電流 70mA、最大電源電流 4.4mA/ アンプ
LT1800/LT1801	シングル/デュアル/クワッド 80MHz、25V/ μ s 低消費電力レール・トゥ・レール入出力高精度オペアンプ	高 DC 精度、350 μ V V _{OS} (MAX)、最大電源電流 2mA/ アンプ
LT1806/LT1807	シングル/デュアル 325MHz、140V/ μ s レール・トゥ・レール入出力アンプ	高 DC 精度、550 μ V V _{OS} (MAX)、低ノイズ 3.5nV/ $\sqrt{\text{Hz}}$ 、5MHz で -80dB の低歪み、パワーダウン (LT1806)
LT1809/LT1810	シングル/デュアル 180MHz レール・トゥ・レール入出力オペアンプ	350V/ μ s スルーレート、5MHz で -90dB の低歪み、パワーダウン (LT1809)
LT6200/LT6201	シングル/デュアル超低ノイズ・レール・トゥ・レール・アンプ	0.95nV/ $\sqrt{\text{Hz}}$ 、165MHz 利得帯域幅、44V/ μ s
LT6200-5	シングル超低ノイズ・レール・トゥ・レール・アンプ	0.95nV/ $\sqrt{\text{Hz}}$ 、800MHz 利得帯域幅、210V/ μ s、A _v \geq 5
LT6200-10	シングル超低ノイズ・レール・トゥ・レール・アンプ	0.95nV/ $\sqrt{\text{Hz}}$ 、1.6GHz 利得帯域幅、340V/ μ s、A _v \geq 10
LT6202/LT6203	シングル/デュアル/クワッド 90MHz、24V/ μ s レール・トゥ・レール入出力、1.9nV/ $\sqrt{\text{Hz}}$ 超低ノイズ、低消費オペアンプ	高 DC 精度、500 μ V V _{OS} (MAX)、最大電源電流 3mA/ アンプ
LT6204		

C-Loadはリニアテクノロジー社の商標です。