

MAX40110/MAX40111

15MHz、低ノイズ、高精度 オペレーショナル・アンプリファイア

概要

[MAX40110/MAX40111](#)は、高速、高精度、低ノイズ、および低電圧動作の独特な組み合わせを実現しており、ポータブル機器や産業機器における信号のフィルタリングや増幅など、多くの信号処理機能に最適です。

MAX40110/MAX40111は、レール・ツー・レールの入力／出力および低ノイズ性能を備えているため、12～14ビット SAR ADCドライバなどの要求が厳しいアプリケーションにおいて、最大のダイナミック・レンジを確保できます。従来のレール・ツー・レール入力構造とは異なり、非常に静かなチャージ・ポンプを備える、最適化された入力段により、入力クロスオーバー歪みが存在しません。パワー・オン時に自動校正が行われるため、入力オフセット電圧はわずか30 μ Vです。また、更なる省電力化のため、高速パワー・オン・シャットダウン・モードも搭載されています。

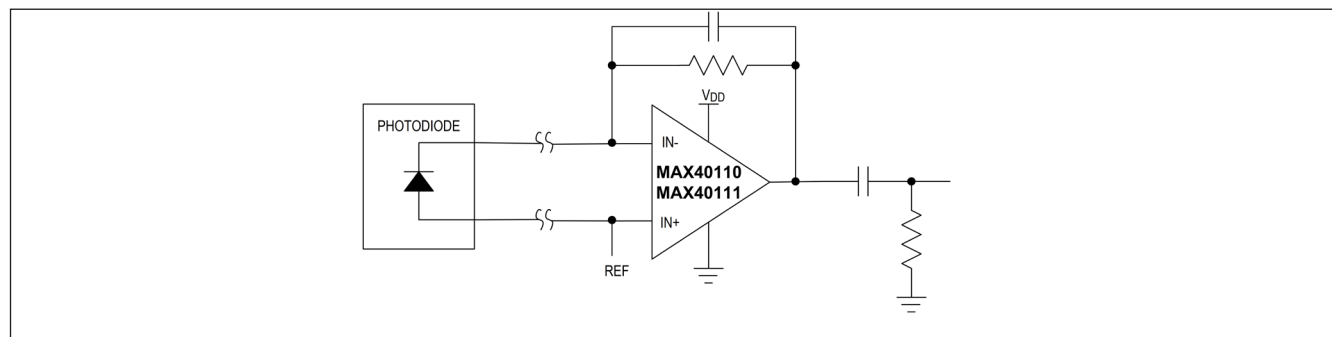
MAX40110/MAX40111は、 -40°C ～ $+125^{\circ}\text{C}$ の拡張動作温度範囲にわたり、1.8V～5.5Vの電源電圧範囲で動作し、消費電流はわずか750 μ A(代表値)です。MAX40110は超薄型の6ピン μ DFNパッケージで提供され、MAX40111は0.4mmピッチの小型6ピン・ウェハ・レベル・パッケージ(WLP)で提供されます。

MAX40110/MAX40111は、MAX44259/60/61/63およびMAX44290ファミリの拡張製品で、起動時間が1ms以下に短縮されています。

アプリケーション

- ウェアラブル・デバイス
- 在宅医療(血糖値測定器、体重計、血圧計、心電図)
- 産業用IOT(圧力、流量、レベル、温度、近接)
- 光センサー
- SAR ADCドライバ

標準アプリケーション回路



利点と特長

- 高速起動時間: 1ms未満
- 電源電圧範囲: 1.7V～5.5V
- 低入力オフセット電圧: 140 μ V(+25 $^{\circ}\text{C}$ での最大値)、パワー・オン自動校正機能付き
- GBW: 15MHz
- 低入力電圧ノイズ密度: 12.7nV/ $\sqrt{\text{Hz}}$
- 自己消費電流: 750 μ A
- レール・ツー・レールの入出力
- 内部EMI除去
- 低入力バイアス電流: <1pA
- 省電力シャットダウン・モード
- 小型6ピンWLPおよび薄型6ピン μ DFNパッケージで提供

[型番](#)はデータシートの最後に記載されています。

目次

| | |
|-----------------------------------------|----|
| 概要 | 1 |
| アプリケーション | 1 |
| 利点と特長 | 1 |
| 標準アプリケーション回路 | 1 |
| 絶対最大定格 | 4 |
| パッケージ情報 | 4 |
| WLP | 4 |
| 6 Thin μ DFN (Ultra-Thin LGA) | 5 |
| 電気的特性 | 7 |
| 標準動作特性 | 10 |
| ピン配置 | 14 |
| WLP | 14 |
| μ DFN | 15 |
| 端子説明 | 15 |
| 詳細 | 16 |
| クロスオーバー歪み | 16 |
| アプリケーション情報 | 18 |
| 起動時の自動トリム | 18 |
| シャットダウン動作 | 18 |
| レール・ツー・レールの入出力 | 18 |
| 入力バイアス電流 | 19 |
| アクティブ・フィルタ | 19 |
| MAX11645 ADCのインターフェース用ドライバ | 19 |
| 型番 | 19 |
| 改訂履歴 | 20 |

図一覧

図1. MAX40110/MAX40111と標準的なオペアンプの入力構造の比較..... 16

図2. 標準的なアンプのクロスオーバー歪み 17

図3. シャットダウン入力動作 18

図4. MAX40110/MAX40111を使用した代表的なサレンキー・アクティブ・フィルタ 19

Absolute Maximum Ratings

| | |
|-------------------------------------------------------------------------------|------------------------------|
| V_{DD} to GND | –0.3V to +6V |
| \overline{SHDN} | –0.3V to +6V |
| IN+, IN- Maximum Voltage | Self Limiting* |
| OUT to GND | –0.3V to ($V_{DD} + 0.3V$) |
| Output Short-Circuit Duration to V_{DD} or GND | Continuous |
| Continuous Current into Any Input/Output Pin | $\pm 10mA$ |
| Differential Input Voltage | $\pm 6V$ |
| Continuous Power Dissipation (μDFN (Derate 2.1mW/°C above +70°C)) | 170mW |

| | |
|--------------------------------------------------------------------------|-----------------|
| Continuous Power Dissipation (WLP (Derate 10.51mW/°C above +70°C)) | 840.8mW |
| Operating Temperature Range (Note 1) | –40°C to +125°C |
| Junction Temperature | +150°C |
| Storage Temperature Range | –65°C to +150°C |
| Lead Temperature (soldering, 10s) | +300°C |
| Soldering Temperature (reflow) | +260°C |

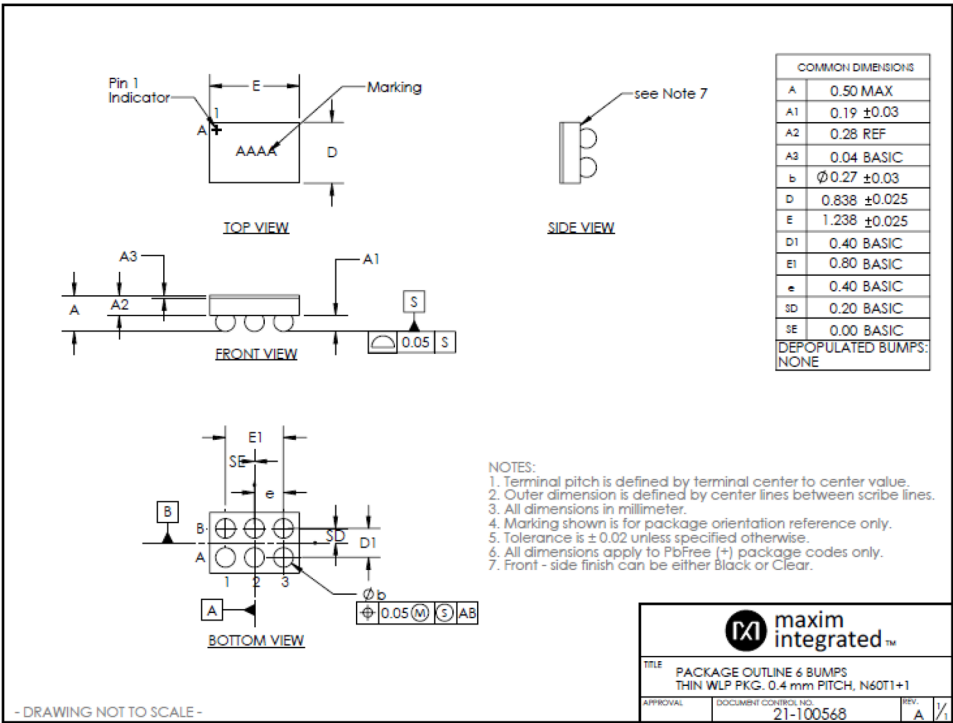
Note 1: *Not to exceed +6V.

Stresses beyond those listed under “Absolute Maximum Ratings” may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Package Information

WLP

| | |
|----------------------------------------------|--------------------------------|
| Package Code | N60T1+1 |
| Outline Number | 21-100568 |
| Land Pattern Number | Refer to Application Note 1891 |
| Thermal Resistance, Four-Layer Board: | |
| Junction to Ambient (θ_{JA}) | 95.15°C/W |
| Junction to Case (θ_{JC}) | N/A |



6 Thin μ DFN (Ultra-Thin LGA)

| | |
|----------------------------------------------|-------------------------|
| Package Code | Y61A1+1 |
| Outline Number | 21-0190 |
| Land Pattern Number | 90-0233 |
| Thermal Resistance, Four-Layer Board: | |
| Junction to Ambient (θ_{JA}) | 470°C/W |
| Junction to Case (θ_{JC}) | 120°C/W |

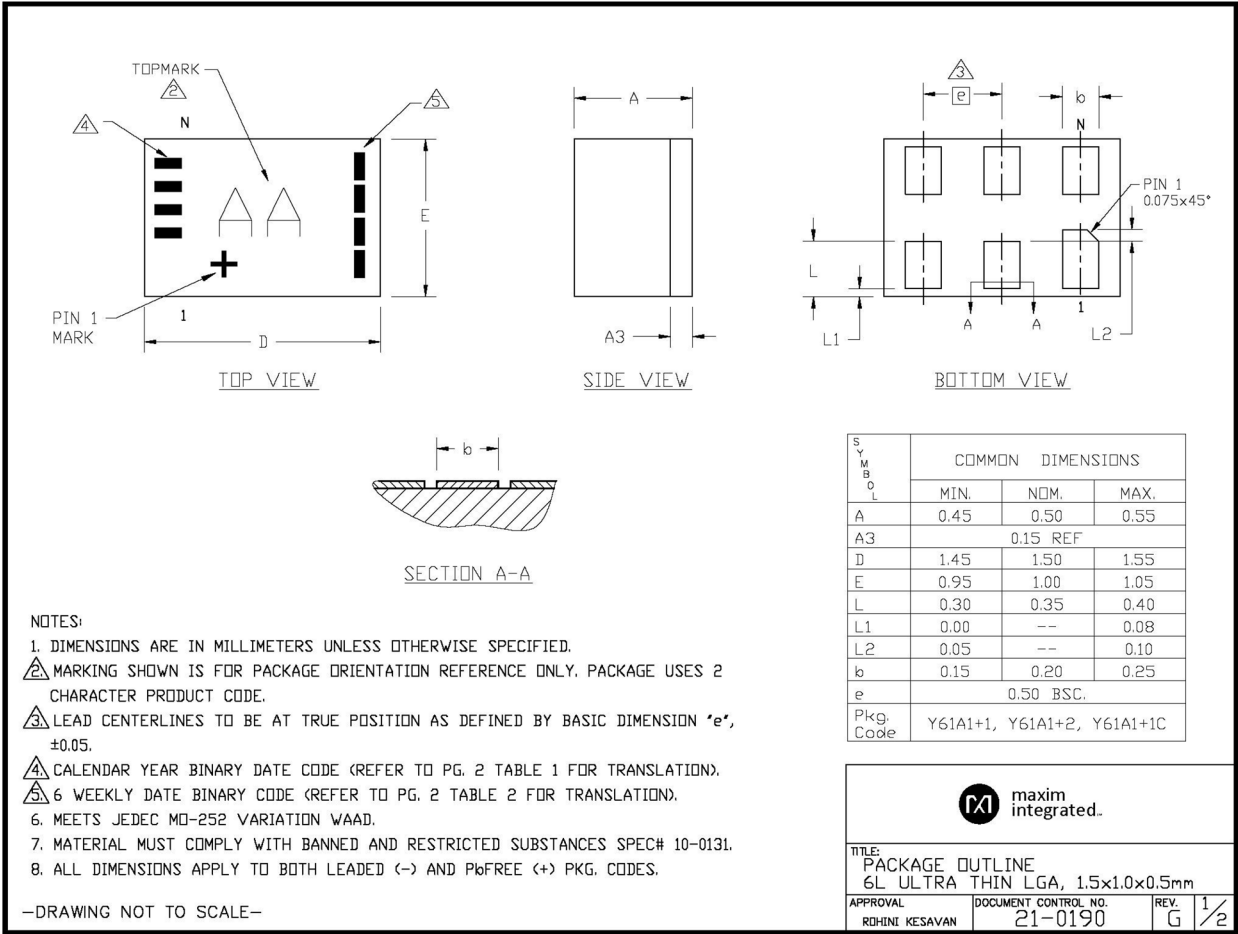


TABLE 1 Translation Table for Calendar Year Code

| Calendar Year | 2016 | 2017 | 2018 | 2019 | 2020 | 2021 | 2022 | 2023 | 2024 | 2025 | 2026 | 2027 | 2028 | 2029 | 2030 |
|---------------|------|------|------|------|------|------|------|------|------|------|------|------|------|------|------|
| | ■ | ■ | □ | ■ | □ | □ | □ | ■ | □ | □ | ■ | □ | ■ | ■ | ■ |
| | □ | ■ | ■ | ■ | □ | □ | ■ | □ | □ | ■ | □ | ■ | □ | ■ | ■ |
| | ■ | □ | ■ | ■ | □ | ■ | □ | □ | ■ | □ | □ | ■ | ■ | □ | ■ |
| | ■ | ■ | ■ | ■ | ■ | □ | □ | □ | ■ | ■ | ■ | □ | □ | □ | □ |

Legend: ■ Marked with bar □ Blank space - no bar required

TABLE 2 Translation Table for Payweek Binary Coding

| Payweek | 06-11 | 12-17 | 18-23 | 24-29 | 30-35 | 36-41 | 42-47 | 48-51 | 52-05 |
|---------|-------|-------|-------|-------|-------|-------|-------|-------|-------|
| | □ | □ | □ | ■ | □ | □ | ■ | □ | ■ |
| | □ | □ | ■ | □ | □ | ■ | □ | ■ | □ |
| | □ | ■ | □ | □ | ■ | □ | □ | ■ | ■ |
| | ■ | □ | □ | □ | ■ | ■ | ■ | □ | □ |

Legend: ■ Marked with bar □ Blank space - no bar required

—DRAWING NOT TO SCALE—

| | |
|------------------------------------------------------------------------------------------------------------|---------------------------------|
|  maxim integrated. | |
| TITLE: PACKAGE OUTLINE 6L ULTRA THIN LGA, 1.5x1.0x0.5mm | |
| APPROVAL ROHINI KESAVAN | DOCUMENT CONTROL NO. 21-0190 |
| REV. G | 2/2 |

For the latest package outline information and land patterns (footprints), go to www.maximintegrated.com/jp/packages. Note that a “+”, “#”, or “-” in the package code indicates RoHS status only. Package drawings may show a different suffix character, but the drawing pertains to the package regardless of RoHS status.

Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to www.maximintegrated.com/jp/thermal-tutorial.

Electrical Characteristics

($V_{DD} = +3.3V$, $GND = 0$, $V_{CM} = V_{DD}/2$, $R_{LOAD} = 10k\Omega$ to $V_{DD}/2$, $V_{SHDN} = V_{DD}$, $T_A = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $+25^\circ C$. (Note 1))

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|-----------------------------|----------|---------------------------------------------------|------|-----|----------------|---------|
| DC SPECIFICATIONS | | | | | | |
| Input Common-Mode Range | V_{CM} | Guaranteed by CMRR test | -0.1 | | $V_{DD} + 0.1$ | V |
| Common-Mode Rejection Ratio | CMRR | $-0.1V \leq V_{CM} \leq V_{DD} + 0.1V$ | 75 | 90 | | dB |
| Input Offset Voltage | V_{OS} | $T_A = +25^\circ C$ (Note 2) | | 30 | 140 | μV |
| | | $-40^\circ C \leq T_A \leq +125^\circ C$ (Note 3) | | | 190 | |
| | | $-40^\circ C \leq T_A \leq +125^\circ C$ (Note 4) | | | 600 | |

Electrical Characteristics (continued)

($V_{DD} = +3.3V$, $GND = 0$, $V_{CM} = V_{DD}/2$, $R_{LOAD} = 10k\Omega$ to $V_{DD}/2$, $V_{SHDN} = V_{DD}$, $T_A = -40^\circ C$ to $+125^\circ C$, unless otherwise noted.
Typical values are at $+25^\circ C$. (Note 1))

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|-----------------------------------|-------------|------------------------------------------------------------------------------------------------|-----|------|-------|------------------|
| Input Offset Voltage Drift | TC V_{OS} | (Note 5) | | 1 | 6 | $\mu V/^\circ C$ |
| Input Bias Current | I_B | $-40^\circ C \leq T_A \leq +85^\circ C$ (Note 5) | | 1 | 12 | pA |
| | | $-40^\circ C \leq T_A \leq +125^\circ C$ (Note 5) | | | 200 | |
| Input Offset Current | I_{OS} | $-40^\circ C \leq T_A \leq +85^\circ C$ (Note 5) | | 1 | 12 | pA |
| | | $-40^\circ C \leq T_A \leq +125^\circ C$ (Note 5) | | | 200 | |
| Open-Loop Gain | A_{OL} | $0.4V \leq V_{OUT} \leq (V_{DD} - 0.4V)$ $R_{LOAD} = 10k\Omega$ to $V_{DD}/2$ | 100 | 115 | | dB |
| | | $R_{LOAD} = 600\Omega$ to $V_{DD}/2$ | 91 | 100 | | |
| Output Voltage Swing High | V_{OH} | $V_{DD} - V_{OUT}$ $R_{LOAD} = 10k\Omega$ to $V_{DD}/2$ | | | 10 | mV |
| | | $R_{LOAD} = 600\Omega$ to $V_{DD}/2$ | | | 40 | |
| Output Voltage Swing Low | V_{OL} | V_{OUT} $R_{LOAD} = 10k\Omega$ to $V_{DD}/2$ | | | 20 | mV |
| | | $R_{LOAD} = 600\Omega$ to $V_{DD}/2$ | | | 50 | |
| Short Circuit Current | I_{SC} | To V_{DD} or GND | | 50 | | mA |
| AC SPECIFICATIONS | | | | | | |
| Input Voltage Noise Density | e_N | $f = 10kHz$ | | 12.7 | | nV/\sqrt{Hz} |
| Input Voltage Noise | | 0.1Hz to 10Hz | | 10 | | μV_{P-P} |
| Input Current Noise Density | I_N | $f = 10kHz$ | | 1.2 | | fA/\sqrt{Hz} |
| Input Capacitance | C_{IN} | | | 2.5 | | pF |
| Gain Bandwidth Product | GBW | | | 15 | | MHz |
| Slew Rate | SR | $A_V = 1V/V$, $V_{OUT} = 2V_{P-P}$, 10% to 90% | | 7 | | V/ μs |
| Capacitive Loading Stability | | No sustained oscillation | | 300 | | pF |
| Total Harmonic Distortion + Noise | THD+N | $V_{OUT} = 2V_{P-P}$, $A_V = 1V/V$, $R_{LOAD} = 10k\Omega$, $f = 10kHz$ | | -105 | | dB |
| Settling Time | | $V_{OUT} = 2V_{P-P}$, $A_V = 1V/V$, $C_{LOAD} = 30pF$, settle to 0.01%, | | 1.7 | | μs |
| Output Transient Recovery Time | | $\Delta V_{OUT} = 0.2V$, $V_{DD} = 3.3V$, $A_V = 1V/V$, $R_S = 20\Omega$, $C_{LOAD} = 1nF$ | | 1 | | μs |
| POWER SUPPLY | | | | | | |
| Supply Voltage | V_{DD} | Guaranteed by PSRR | 1.8 | | 5.5 | V |
| | | $T_A = 0^\circ C$ to $+70^\circ C$ | 1.7 | | 5.5 | |
| Power-Supply Rejection Ratio | PSRR | $V_{CM} = V_{DD}/2$ | 78 | 95 | | dB |
| Supply Current | I_{DD} | | | 750 | 1,200 | μA |
| Shutdown Supply Current | I_{SHDN} | | | | 1 | μA |

Electrical Characteristics (continued)

($V_{DD} = +3.3V$, $GND = 0$, $V_{CM} = V_{DD}/2$, $R_{LOAD} = 10k\Omega$ to $V_{DD}/2$, $V_{SHDN} = V_{DD}$, $T_A = -40^\circ C$ to $+125^\circ C$, unless otherwise noted.
Typical values are at $+25^\circ C$. (Note 1))

| PARAMETER | SYMBOL | CONDITIONS | | MIN | TYP | MAX | UNITS |
|------------------------------------------------|-----------------------------------|-------------------------------------------------------|-----------------------------------------------------------|-----|-----|-----|-------|
| Power-Up Time | t _{ON} | Includes power-on V _{OS} self-calibration | V _{DD} = 0V to 3V step, AV = 1V/V (Note 5) | | 0.6 | 1 | ms |
| Shutdown Turn-On Time | t _{SHDN} | -40°C < T _A < +125°C (Note 5) | | | 15 | 29 | μs |
| LOGIC INPUT DC CHARACTERISTICS (<u>SHDN</u>) | | | | | | | |
| Input Low Level | V _{IL} | | | | 0.5 | | V |
| Input High Level | V _{IH} | | | 1.3 | | | V |
| Shutdown Input Bias Current | I _{IL} / I _{IH} | | | | 1 | | μA |

Note 1: All devices are 100% production tested at $T_A = +25^\circ C$. All temperature limits are guaranteed by design.

Note 2: At $T_A = +25^\circ C$, on power-up and after calibration.

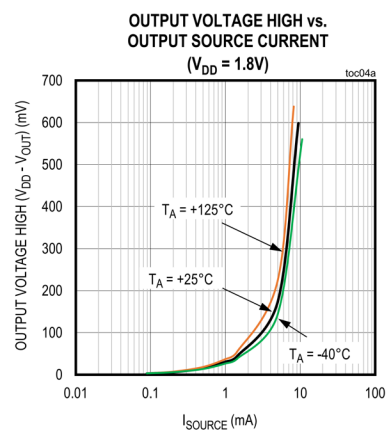
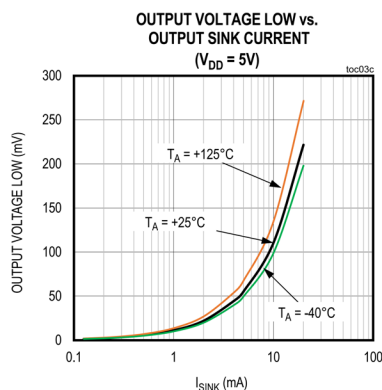
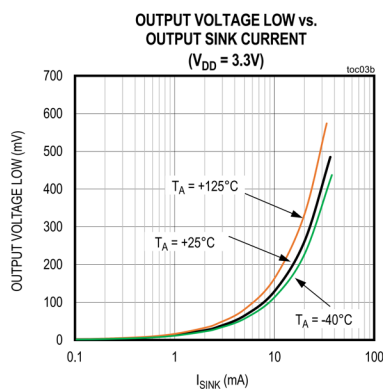
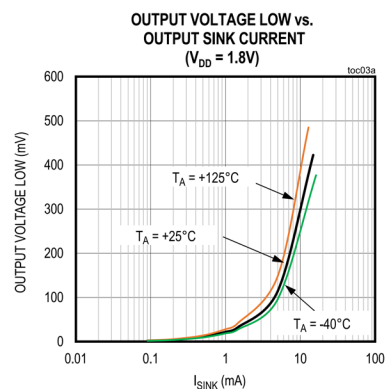
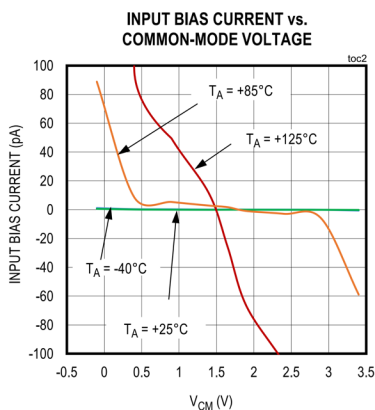
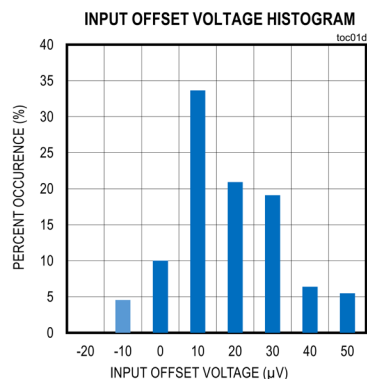
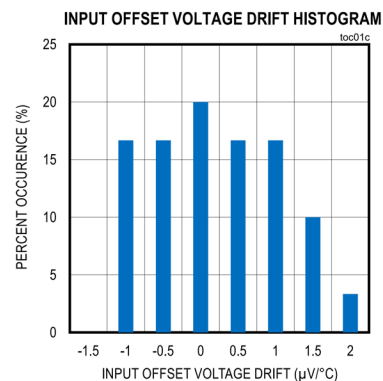
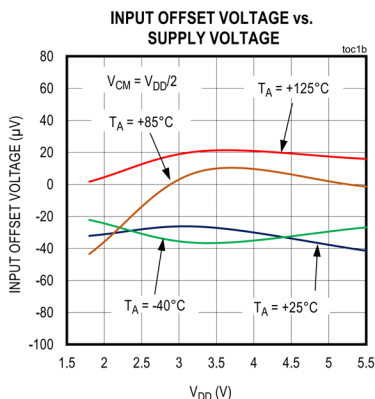
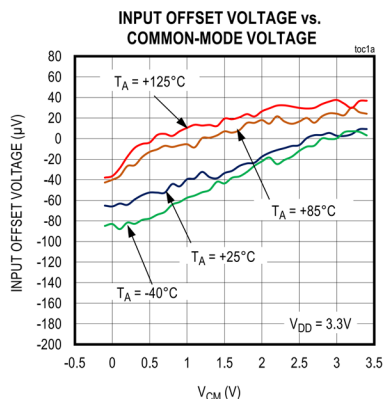
Note 3: For any temperature values between $-40^\circ C$ to $+125^\circ C$, on power-up and after calibration.

Note 4: For any temperature values between $-40^\circ C$ to $+125^\circ C$, it indicates the maximum drift from the initially calibrated value at power-up.

Note 5: Not production tested, guaranteed by design and bench characterization.

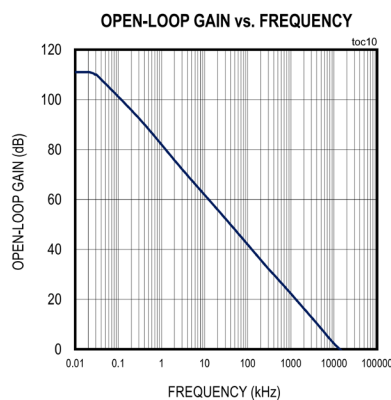
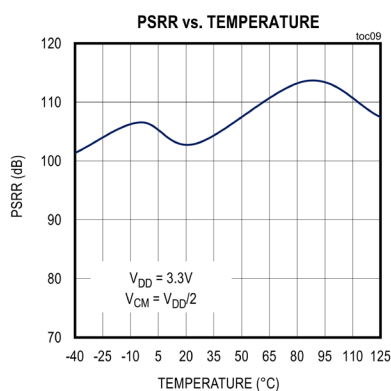
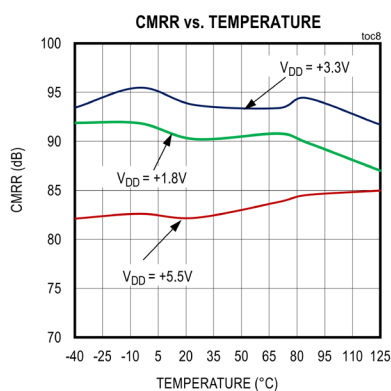
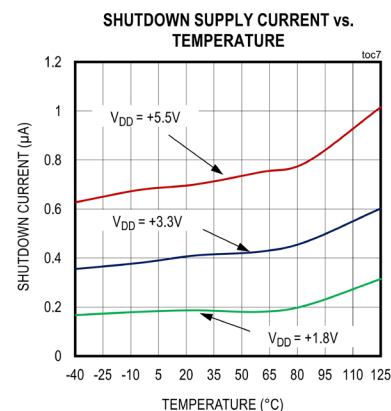
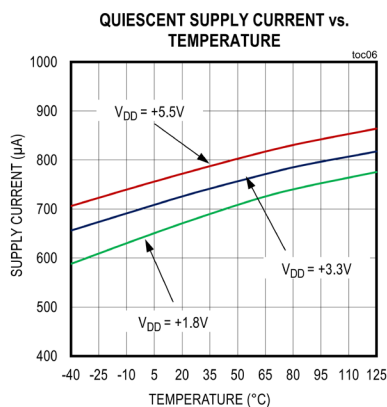
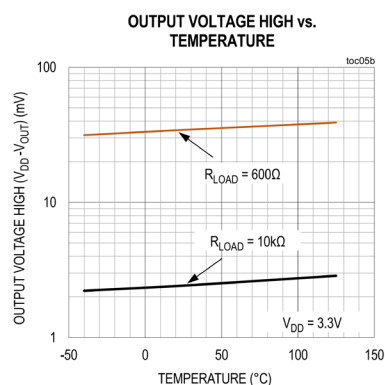
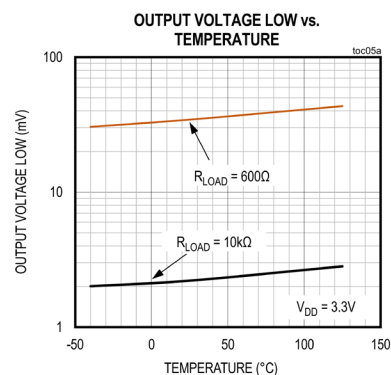
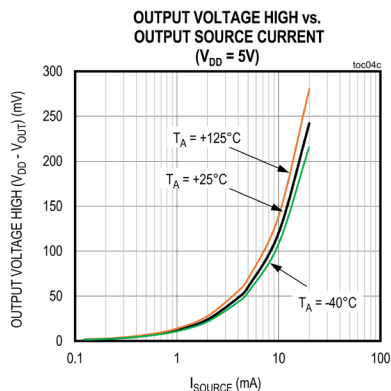
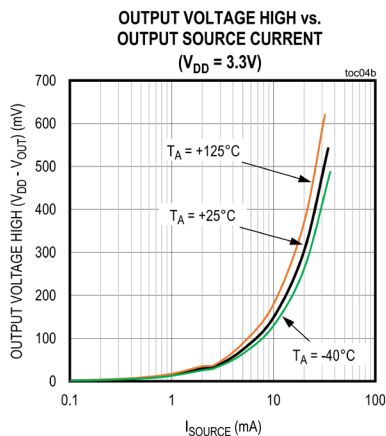
標準動作特性

($V_{DD} = +3.3V$, $GND = 0$, $V_{CM} = V_{DD}/2$, $R_{LOAD} = 10k\Omega$ to $V_{DD}/2$, $V_{SHDN} = V_{DD}$, $T_A = +25^\circ C$, unless otherwise noted.)



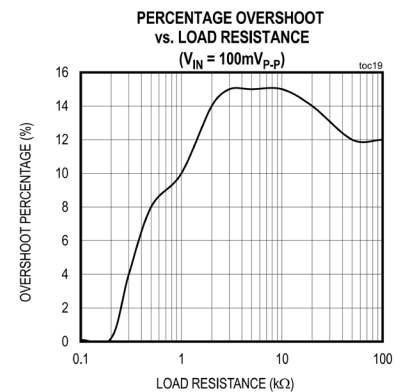
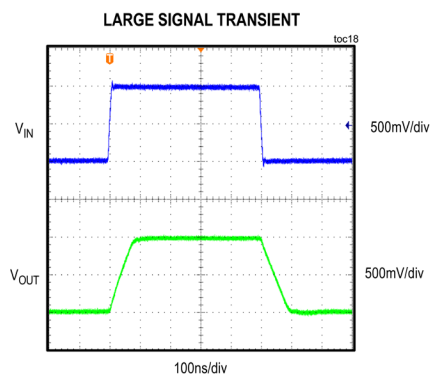
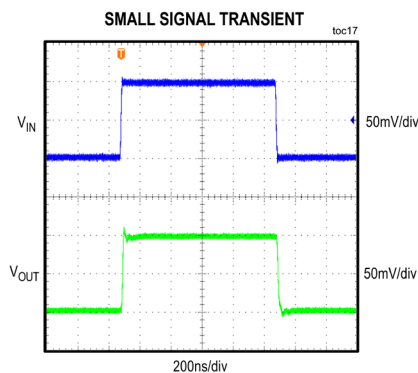
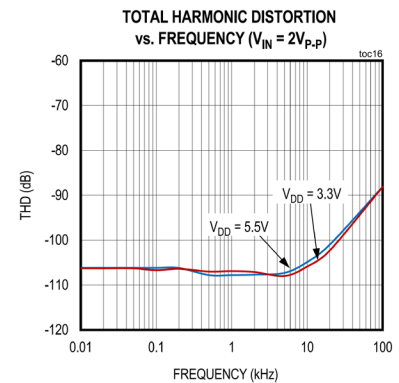
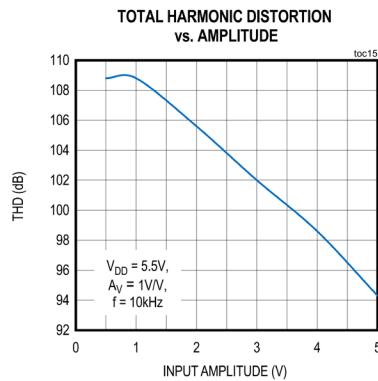
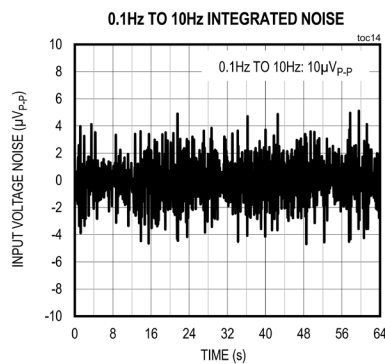
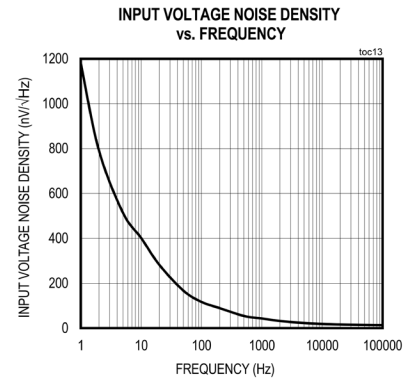
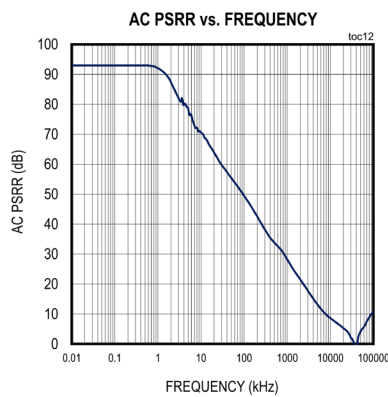
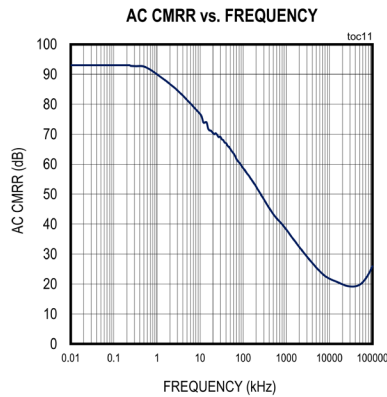
標準動作特性(続き)

($V_{DD} = +3.3V$, $GND = 0$, $V_{CM} = V_{DD}/2$, $R_{LOAD} = 10k\Omega$ to $V_{DD}/2$, $V_{SHDN} = V_{DD}$, $T_A = +25^\circ C$, unless otherwise noted.)



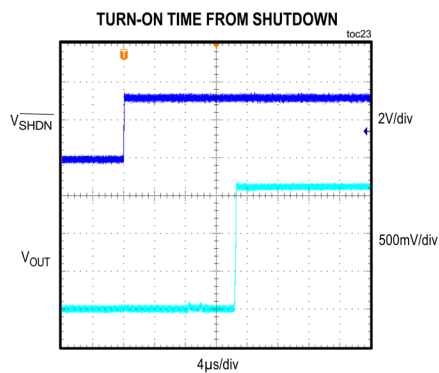
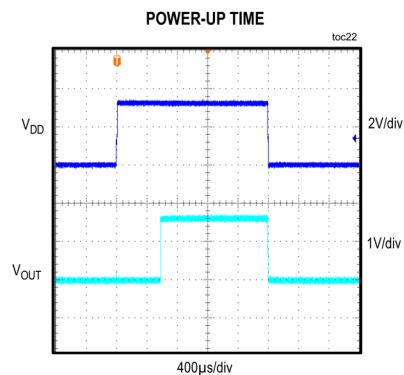
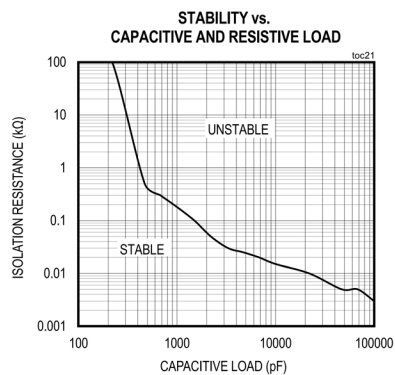
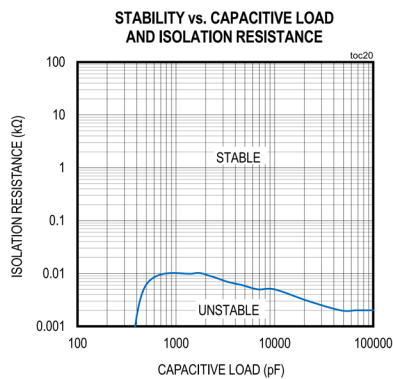
標準動作特性(続き)

($V_{DD} = +3.3V$, $GND = 0$, $V_{CM} = V_{DD}/2$, $R_{LOAD} = 10k\Omega$ to $V_{DD}/2$, $V_{SHDN} = V_{DD}$, $T_A = +25^\circ C$, unless otherwise noted.)



標準動作特性(続き)

($V_{DD} = +3.3V$, $GND = 0$, $V_{CM} = V_{DD}/2$, $R_{LOAD} = 10k\Omega$ to $V_{DD}/2$, $V_{SHDN} = V_{DD}$, $T_A = +25^\circ C$, unless otherwise noted.)



ピン配置

WLP

TOP VIEW

MAX40111

VDD

 $\overline{\text{SHDN}}$

OUT

+

A1

A2

A3

B1

B2

B3

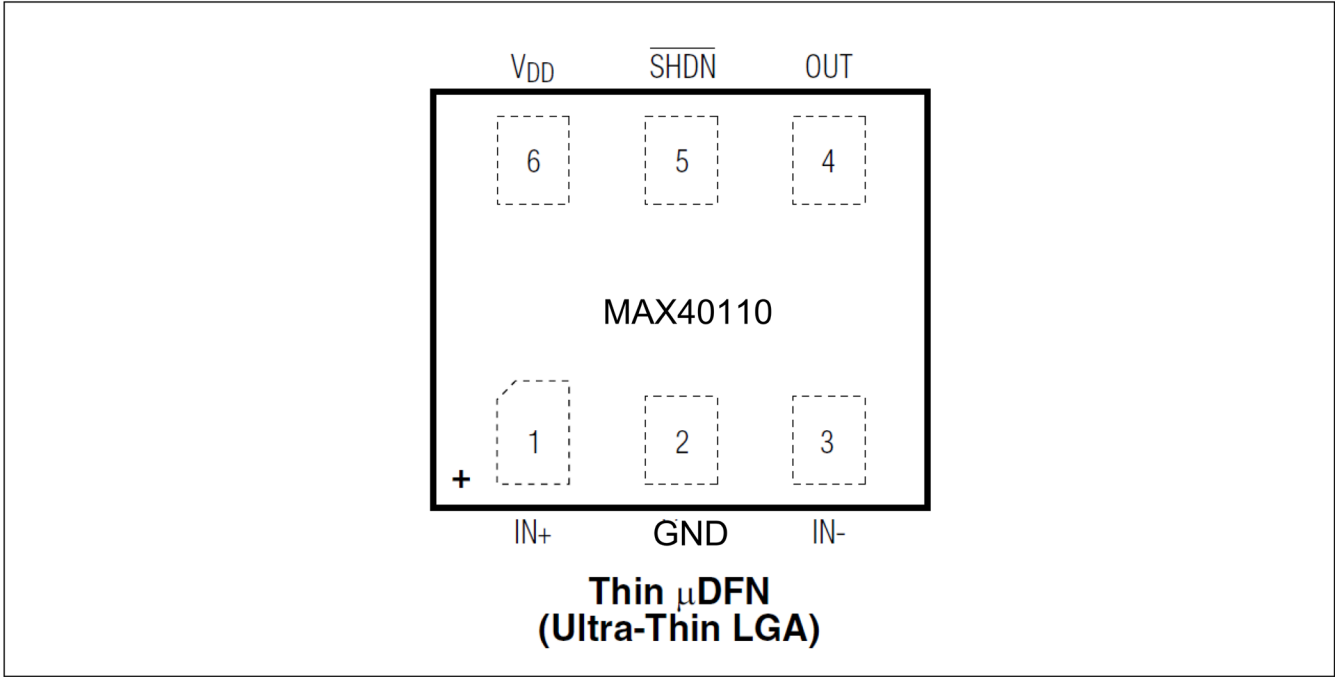
IN+

GND

IN-

WLP

μDFN



端子説明

| ピン | | 名称 | 説明 |
|-----|------|--------------------------|--------------------|
| WLP | μDFN | | |
| B1 | 1 | IN+ | 非反転入力 |
| B2 | 2 | GND | グラウンド |
| B3 | 3 | IN- | 反転入力 |
| A3 | 4 | OUT | 出力 |
| A2 | 5 | $\overline{\text{SHDN}}$ | アクティブ・ローのシャットダウン入力 |
| A1 | 6 | VDD | 正電源電圧 |

詳細

MAX40110/MAX40111は高速の低消費電力オペアンプで、高精度・低ノイズのCMOS入力を備えているため、信号処理アプリケーションに最適です。起動時のセルフキャリブレーションにより、温度と電源の変動による影響を排除します。

MAX40110/MAX40111は低消費電力シャットダウン・モードを備えており、動作していない時の自己消費電流を大幅に低減すると共に、30 μ sで復帰することができます。MAX40110/MAX40111は、起動時の自動キャリブレーション機能を搭載し、キャリブレーションにかかる時間は1msです。

クロスオーバー歪み

本デバイスは、 V_{DD} より1V高い内部電圧レールを生成する低ノイズのチャージ・ポンプを内蔵しており、図1に示すように、これがPMOSTランジスタの入力差動ペアに電源を供給します。この独自のアーキテクチャにより、従来型のCMOS入力で一般的なクロスオーバー歪みを、特にサレンキー・フィルタなどの非反転構成で用いた場合に、なくすることができます(図2)。

チャージ・ポンプの動作周波数はアンプのユニティ・ゲインより十分高くなっています。このチャージ・ポンプは、高い動作周波数と非常に静かな回路を備えているため、ほとんどノイズを発生せず外付け部品も不要なため、ユーザに存在をまったく意識させません。

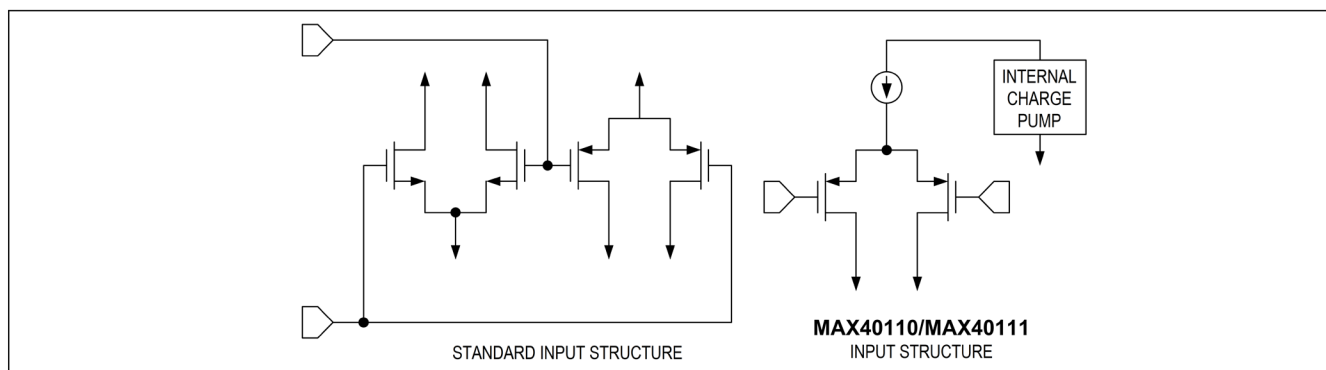


図1. MAX40110/MAX40111と標準的なオペアンプの入力構造の比較

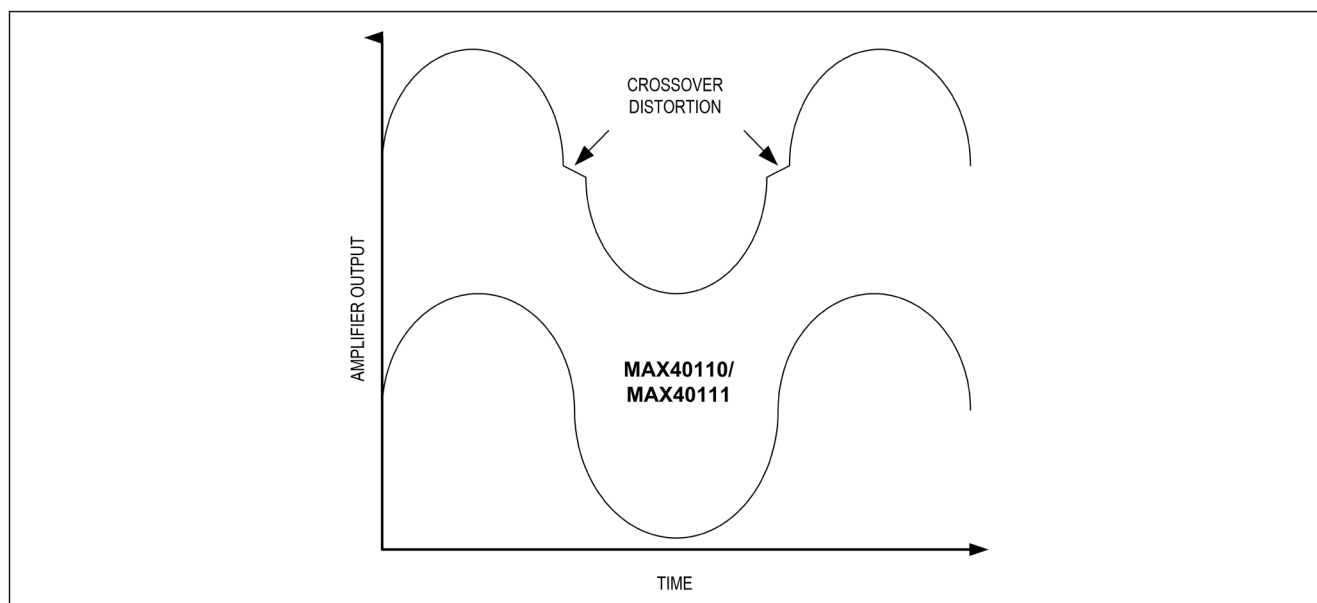


図2. 標準的なアンプのクロスオーバー歪み

アプリケーション情報

起動時の自動トリム

MAX40110/MAX40111は、起動時に入力オフセット電圧(V_{OS})を $30\mu V$ 以下にセルフキャリブレーションする自動トリム機能を備えています。このセルフキャリブレーション機能により、電源や動作温度の変動によって生じる入力オフセット電圧の影響を、電源再投入だけで除去できます。自動トリムのシーケンスは $1ms$ 以下で完了し、内部のパワーオン・リセット(POR)回路によってトリガされます。自動トリムの実行中は、入出力は高インピーダンスで未接続の状態になります。

シャットダウン動作

MAX40110/MAX40111はアクティブ・ローのシャットダウン・モードを備えており、入出力を高インピーダンスにすると共に、 $1\mu A$ 以下まで自己消費電流を大幅に低減します。出力を高インピーダンスにすることで、外付けバッファを追加することなく、複数の出力を単一の出力ラインにマルチプレックスすることができます。シャットダウン・モードの終了時にはデバイスがセルフキャリブレーションを行わず、パワーアップ時のトリム設定を保持します。図3に、デバイスが $30\mu s$ 以下でシャットダウンから復帰する動作を示します。

デバイスのシャットダウン・ロジック・レベルは電源と無関係なため、シャットダウン機能を電源電圧によらず $1.8V$ または $3.3V$ のマイクロコントローラから動作させることができます。

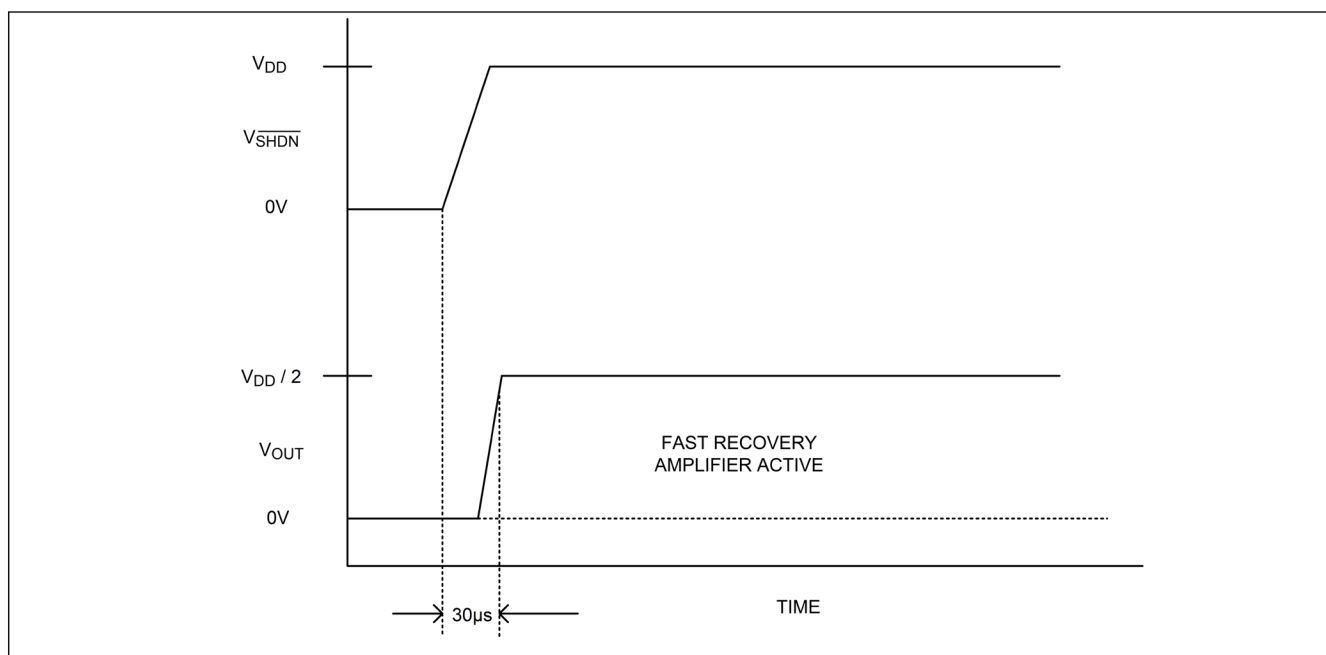


図3. シャットダウン入力動作

レール・ツー・レールの入出力

本デバイスの入力電圧範囲は $V_{DD} + 100mV$ および $GND - 100mV$ に拡張されています。この広い入力コモンモード電圧範囲により、様々な信号処理アプリケーションでバッファとして、あるいは差動アンプとしてこのオペアンプを使用することが可能です。出力電圧のハイ/ローは $GND + 50mV$ および $V_{DD} - 50mV$ のため、単電源アプリケーションでのダイナミック・レンジを最大化できます。本デバイスは高出力電流と容量性負荷の駆動能力を備えているため、ADCドライバやライン・ドライバとして最適です。

入力バイアス電流

MAX40110/MAX40111は、高インピーダンスのCMOS入力段と特別なESD構造を採用しており、低入力コモンモード電圧で低入力バイアス電流の動作が可能です。低入力バイアス電流は、高インピーダンス・センサーのインターフェースに使用する場合に有用です。また、フォト・ダイオード・センサー用のトランスインピーダンス・アンプの設計にも役立ちます。これにより、本デバイスはグラウンド基準の医療機器および産業用センサー・アプリケーションに最適です。

アクティブ・フィルタ

MAX40110/MAX40111は、広帯域幅のレール・ツー・レール入出力段と高インピーダンスのCMOS入力を使用できるため、幅広いアクティブ・フィルタに最適です。図4に、コーナー周波数が10kHzのサレンキー・アクティブ・フィルタ回路の例を示します。アンプは、低周波数時には単純な低歪み非反転バッファとして動作しますが、広帯域幅であるため、コーナー周波数を超える周波数において優れたストップバンド減衰を実現します。

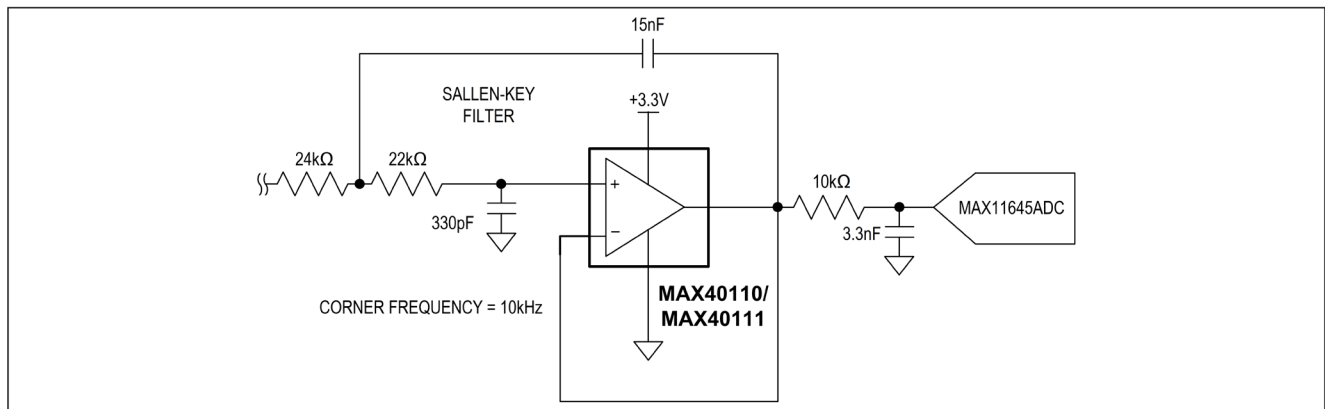


図4. MAX40110/MAX40111を使用した代表的なサレンキー・アクティブ・フィルタ

MAX11645 ADCのインターフェース用ドライバ

MAX40110/MAX40111は小型で低ノイズのため、スペースに制約のあるアプリケーションでの12ビット、または16ビット分解能ADCの駆動に最適です。図4に、MAX40110/MAX40111アンプの出力をローパス・フィルタに接続してMAX11645 ADCを駆動する回路を示します。MAX11645は、3Vおよび5V、12ビットおよび10ビットを含む2チャンネルADCファミリの製品です。

MAX11645は最大94kspsのサンプリング・レートで、2つのシングルエンド入力または1つの差動入力を測定します。このADCは、最大サンプリング・レート時に670μAを消費しますが、1ksps時には6μA、シャットダウン時には0.5μAしか消費しません。超小型の1.9mm × 2.2mm WLPパッケージ、および8ピンのμMAXパッケージで提供されるMAX11645 ADCとMAX40110の組み合わせは、ポータブル・アプリケーションに最適です。更に高い分解能が必要な場合は、MAX1069 (14ビット) およびMAX1169 (16ビット) のADCファミリを参照してください。

型番

| PART NUMBER | TEMP RANGE | PIN-PACKAGE | TOP MARK |
|---------------|-----------------|-------------|----------|
| MAX40110AYT+T | -40°C to +125°C | 6 μDFN | +BC |
| MAX40111ANT+T | -40°C to +125°C | 6 WLP | +BQ |

+は鉛(Pb)フリー／RoHS準拠パッケージを表します。
T = テープ&リール。

改訂履歴

| 版数 | 改訂日 | 説明 | 改訂ページ |
|----|------|------|-------|
| 0 | 7/21 | 初版発行 | — |