



MAX25460

車載用 1.5A 降圧コンバータ、USB 保護／ホスト・チャージャ・アダプタ・エミュレータ内蔵

概要

MAX25460 には、1.5A の高効率車載グレード降圧コンバータ、USB BC1.2 ホスト・チャージャ・エミュレータ、車載向け USB 2.0 ホスト・アプリケーション用の広帯域幅 USB 保護スイッチが組み込まれています。このデバイスは USB 負荷電流検出アンプと、車載アプリケーションでよく見られるキャプティブ・ケーブルでの電圧降下に対する自動 USB 電圧補償を行う設定可能なフィードバック調整回路も備えています。固定の内部ピーク電流スレッショルドとユーザ設定可能な外部電流検出 USB 負荷スレッショルドの両方を使用して、USB 負荷電流を制限します。

MAX25460 は 2.2MHz での動作に対して最適化されており、アプリケーションの要求に応じて効率、ノイズ、ボードのスペースを最適化できます。DC-DC コンバータはハイサイド MOSFET を内蔵しており、順方向電圧降下が低いフリーホイール・ショットキー・ダイオードを整流に使用します。軽負荷時にも固定周波数を維持するため、小さなローサイド N チャンネル・スイッチを備えています。この IC には外部 SYNC 入出力があり、設定によりスペクトラム拡散動作が可能です。

MAX25460 には、スタンダロン動作とホスト制御のあるアプリケーションの両方に対し、柔軟な設定と高度な診断のオプションが用意されています。このデバイスは外付けの設定抵抗や I²C バスを介した内部 I²C レジスタによって設定可能です。

MAX25460 はサイズの小さい 24 ピン TQFN パッケージ (4mm × 5mm) で提供され、必要とされる外付け部品とレイアウト面積を最小化できるよう設計されています。

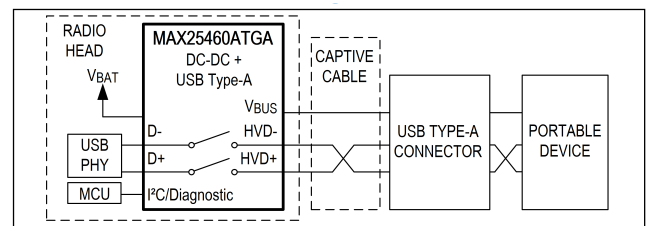
アプリケーション

- 車載ラジオおよびナビゲーション
- ホスト・アプリケーションおよびハブ・アプリケーションの USB ポート
- 車載用の接続性／テレマティクス

特長と利点

- カー・バッテリーからポータブル機器に直接給電する 1 チップ Type-A ソリューション
- 1GHz 帯域幅の USB 2.0 データ・スイッチ
- 動作電圧：4.5V~28V (40V ロード・ダンプ)
- 出力能力：5V~6V、1.5A
- ポータブル・デバイスに最適な USB 給電および通信
- ユーザ設定が可能な電圧利得によって出力を調整、最大 474mΩ のケーブル抵抗に対応
- ユーザ設定が可能な USB 電流制限
- USB BC1.2 の CDP および SDP モードに対応
- USB On-the-Go 仕様および Apple CarPlay® に対応
- 低ノイズ機能によって AM 帯域やポータブル・デバイスへの干渉を防止
- 2.2MHz の固定周波数動作
- 無負荷時の固定パルス幅変調 (PWM) オプション
- スペクトラム拡散による電磁干渉 (EMI) 低減
- 周波数待機に対応した SYNC 入出力
- 堅牢な設計によって車載環境での車両システムおよびポータブル・デバイスの安全を維持
- V_{BUS}、HVD±端子のバッテリーへの短絡保護
- I²C バスを介した高度な診断
- ±15kV 気中放電／±8kV 接触放電 ISO 10605 (330pF、2kΩ) *
- ±15kV 気中放電／±8kV 接触放電 IEC 61000-4-2 (150pF、330Ω) *
- 過熱保護と警告
- 動作温度範囲：-40°C~+125°C

簡略化したブロック図



オーダー情報はデータシート末尾に記載されています。

*MAX25460 評価キットで使用されている代表的なアプリケーション回路で、1m のキャプティブ・ケーブルを使用して測定。

CarPlay は Apple, Inc. の登録商標です。

目次

概要.....	1
アプリケーション.....	1
特長と利点.....	1
簡略化したブロック図.....	1
絶対最大定格.....	7
パッケージ情報.....	7
24 ピン TQFN (4 × 5 × 0.75mm)	7
電気的特性.....	7
標準動作特性.....	13
ピン配置.....	15
MAX25460	15
端子説明.....	16
機能図.....	17
オンチャンネルの-3dB 帯域幅とクロストーク	17
オン容量.....	17
ENBUCK のリセットの挙動とタイミング図	18
ATTACH の論理回路図.....	18
詳細ブロック図.....	19
詳細.....	20
パワーアップとイネーブル	20
システム・イネーブル (HVEN)	20
DC-DC イネーブル (ENBUCK)	20
3.3V 入力 (IN)	20
リニア電圧レギュレータ出力 (BIAS)	20
電源投入シーケンス	21
降圧 DC-DC レギュレータ	21
降圧レギュレータ	21
広い入力電圧範囲.....	21
最大デューティ・サイクル動作	21
出力電圧 (SENSP)	21
ソフトスタート.....	21
リセット挙動.....	21
リセットの条件.....	22
スイッチング周波数の設定	22
スイッチング周波数の同期 (SYNC 端子)	22
強制 PWM 動作	22
インテリジェント・スキップ・モード動作と接続検出.....	22
スペクトラム拡散オプション	23
電流制限値.....	23

目次（続き）

出力短絡保護.....	23
熱過負荷保護.....	23
熱過負荷の事前警告.....	23
USB 電流制限と出力電圧調整.....	23
電流検出アンプ（SENSP、SENSN）.....	23
USB の DC 制限値の設定.....	24
電圧フィードバック調整設定.....	24
USB 保護スイッチと BC1.2 ホスト・チャージャ・エミュレーション.....	24
USB 保護スイッチ.....	24
USB ホスト・チャージャ・エミュレータ.....	24
USB On-the-Go とデュアル・ロール・アプリケーション.....	25
I ² C、制御、診断.....	25
I ² C の設定（CONFIG1 および I ² C）.....	26
スタンバイ・タイプの設定（CONFIG1～CONFIG3）.....	26
I ² C の診断機能とイベント処理.....	27
割込みと接続出力（ $\overline{\text{INT}}$ （ $\overline{\text{ATTACH}}$ ））.....	27
I ² C インターフェース.....	27
ビット転送.....	28
ストップ・コンディションとスタート・コンディション.....	28
早期ストップ・コンディション.....	28
クロック・ストレッチング.....	28
I ² C ジェネラル・コール・アドレス.....	28
I ² C のターゲット・アドレス指定.....	29
アクノレッジ.....	29
書き込みデータのフォーマット.....	29
読み出しデータのフォーマット.....	29
フォルトの検出と診断機能.....	30
フォルト検出.....	30
フォルト出力端子（ $\overline{\text{FAULT}}$ ）.....	30
レジスタ・マップ.....	32
概要.....	32
レジスタの詳細.....	32
アプリケーション情報.....	39
DC-DC スイッチング周波数の選択.....	39
DC-DC 入力コンデンサの選択.....	39
DC-DC 出力コンデンサの選択.....	39
DC-DC 出力インダクタの選択.....	39
DC-DC ダイオードの選択.....	40
レイアウト時の考慮事項.....	40

目次（続き）

USB システム条件の決定.....	40
USB 負荷	40
USB 出力電流制限	41
USB 電圧の調整	41
USB データ・ラインのチューニング.....	42
USB データ・ラインへのコモンモード・チョークの配置	43
ESD 保護	43
ESD テスト条件.....	43
人体モデル.....	44
IEC 61000-4-2.....	44
代表的なアプリケーション回路	46
代表的なアプリケーション回路	46
オーダー情報.....	47
改訂履歴.....	48

図一覧

図 1. データ・スイッチと充電検出のブロック図.....	25
図 2. PC のタイミング図	28
図 3. スタート・コンディション、ストップ・コンディション、反復スタート・コンディション	28
図 4. アクノレッジの状況	29
図 5. PC インターフェースのデータ・フォーマット	30
図 6. DC 電圧調整モデル	41
図 7. SENSP の増加と USB 電流の関係	42
図 8. データ・ラインのチューニング	42
図 9. ニア・アイ・ダイアグラム（スイッチングなし）	43
図 10. チューニングなしのニア・アイ・ダイアグラム（MAX25460 による）	43
図 11. 人体モデルによる ESD 試験モデル	44
図 12. IEC 61000-4-2 ESD 試験モデル	44
図 13. 人体モデルの電流波形	45
図 14. IEC 61000-4-2 の電流波形	45

表一覧

表 1. DC-DC コンバータのインテリジェント・スキップ・モードの真理値表	22
表 2. データ・スイッチ・モードの真理値表 (I ² C タイプ、ATGA)	24
表 3. データ・スイッチ・モードの真理値表 (スタンダアロン・タイプ、ATGB)	24
表 4. CONFIG1 端子の表 (I ² C タイプ)	26
表 5. CONFIG1 端子の表 (スタンダアロン・タイプ)	26
表 6. CONFIG2 端子と CONFIG3 端子の表 (スタンダアロン・タイプ)	26
表 7. I ² C のターゲット・アドレス指定	29
表 8. フォルト条件	30
表 9. 出力フィルタの推奨値	40

絶対最大定格

SUPSW〜PGND	−0.3V〜+40V	LX 連続 RMS 電流	1.7A
HVEN〜PGND	−0.3V〜V _{SUPSW} +0.3V	出力短絡時間	連続
LX〜PGND (Note 1)	−0.3V〜V _{SUPSW} +0.3V	熱特性	
SYNC〜AGND	−0.3V〜V _{BIAS} +0.3V	連続消費電力 − 単層基板 (T _A = +70°C、24-TQFN (+70°C を超えると 20.8mW/°C でディレーティング))	1666.7mW
SENSN、SENSP〜AGND	−0.3V〜V _{SUPSW} +0.3V	連続消費電力 − 多層基板 (T _A = +70°C、24-TQFN (+70°C を超えると 28.6mW/°C でディレーティング))	2285.7mW
AGND〜PGND	−0.3V〜+0.3V	動作温度範囲	−40°C〜+125°C
BST〜PGND	−0.3V〜+46V	ジャンクション温度	+150°C
BST〜LX	−0.3V〜+6V	保存温度範囲	−40°C〜+150°C
IN、CONFIG1、ENBUCK、SDA (CONFIG2)、SCL (CONFIG3)、BIAS、DATA_MODE、FAULT、INT(ATTACH)〜AGND	−0.3V〜+6V	リード温度 (はんだ処理、10 秒)	+300°C
HVDP、HVDM〜AGND	−0.3V〜+18V	はんだ処理温度 (リフロー)	+260°C
DP、DM〜AGND	−0.3V〜V _{IN} +0.3V		
IC〜AGND	−0.3V〜+16V		

Note 1： この制限値を超過するトランジェント電圧に対し、通常動作時の回路中で 50ns までは自己保護機能があります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

24 ピン TQFN (4 × 5 × 0.75mm)

Package Code	T2445+2C
Outline Number	21-0201
Land Pattern Number	90-0083
THERMAL RESISTANCE, SINGLE-LAYER BOARD	
Junction to Ambient (θ _{JA})	48°C/W
Junction to Case (θ _{JC})	1.80°C/W
THERMAL RESISTANCE, FOUR-LAYER BOARD	
Junction to Ambient (θ _{JA})	35°C/W
Junction to Case (θ _{JC})	1.80°C/W

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、<https://www.analog.com/jp/design-center/packaging-quality-symbols-footprints/package-index.html> で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、<https://www.analog.com/jp/technical-articles/thermal-characterization-of-ic-packages.html> を参照してください。

電気的特性

(特に指定のない限り、V_{SUPSW} = 14V、V_{IN} = 3.3V、V_{ENBUCK} = 3.3V、温度 = T_A = T_J = −40°C〜+125°C。実際の代表値は変動の可能性があります、確実なものではありません。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER SUPPLY AND ENABLE						
Supply Voltage Range	V _{SUPSW}	(Note 2)	4.5		28	V
Load Dump Event Supply Voltage Range	V _{SUPSW_LD}	< 1s			40	V

電氣的特性（続き）

（特に指定のない限り、 $V_{SUPSW} = 14V$ 、 $V_{IN} = 3.3V$ 、 $V_{ENBUCK} = 3.3V$ 、温度 = $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。実際の代表値は変動の可能性があります、
 確実なものではありません。）

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current - Off State	I_{SUPSW}	$V_{SUPSW} = 18V$; $V_{HVEN} = 0V$; $V_{IN} = 0V$; Off State		10	20	μA
Supply Current - Buck Off	I_{SUPSW}	$V_{HVEN} = 14V$; $V_{ENBUCK} = 0V$		1.1		mA
Supply Current - Skip Mode	I_{SUPSW}	$V_{HVEN} = 14V$; buck switching; no load		1.8		mA
Supply Current - FPWM	I_{SUPSW}	$V_{HVEN} = 14V$; buck switching; no load		28		mA
BIAS Voltage	V_{BIAS}	$5.75V \leq V_{SUPSW} \leq 28V$	4.5	4.7	5.25	V
BIAS Current Limit			50	150		mA
BIAS Undervoltage Lockout	V_{UV_BIAS}	V_{BIAS} rising	3.0	3.3	3.6	V
BIAS Undervoltage Lockout Hysteresis				0.2		V
SUPSW Undervoltage Lockout	V_{UV_SUPSW}	V_{SUPSW} rising	3.9		4.42	V
SUPSW Undervoltage Lockout Hysteresis				0.2		V
IN Voltage Range	V_{IN}		3		3.6	V
IN Overvoltage Lockout	V_{IN_OVLO}	V_{IN} rising	3.8	4	4.3	V
IN Input Current	I_{IN}				10	μA
HVEN Rising Threshold	V_{HVEN_R}		0.6	1.5	2.4	V
HVEN Falling Threshold	V_{HVEN_F}				0.4	V
HVEN Hysteresis	V_{HVEN}			0.2		V
HVEN Delay Rising	t_{HVEN_R}		2.5		15	μs
HVEN Delay Falling	t_{HVEN_F}		5	12	25	μs
HVEN Input Leakage		$V_{HVEN} = V_{SUPSW} = 18V$, $V_{HVEN} = 0V$			10	μA
DP, DM ANALOG USB SWITCHES						
On-Channel -3dB Bandwidth	BW	$R_L = R_S = 50\Omega$		1000		MHz
Analog Signal Range			0		3.6	V
HVDP, HVDM Protection Trip Threshold	V_{OV_D}		4.05	4.2	4.3	V
Protection Response Time	t_{FP_D}	$V_{IN} = 4.0V$, $V_{HVD\pm} = 3.3V$ to $4.3V$ step, $R_L = 15k\Omega$ on $D\pm$, delay to $V_{D\pm} < 3V$		2		μs
On-Resistance Switch A	R_{ON_SA}	$I_L = 10mA$, $V_{D\pm} = 0V$ to V_{IN} , $V_{IN} = 3.0V$ to $3.6V$		4	8	Ω
On-Resistance Match between Channels Switch A	ΔR_{ON_SA}	$I_L = 10mA$, $V_{D\pm} = 1.5V$ or $3.0V$			0.2	Ω
On-Resistance Flatness Switch A	$R_{FLAT(ON)A}$	$I_L = 10mA$, $V_{D_} = 0V$ or $0.4V$		0.01		Ω

電氣的特性（続き）

（特に指定のない限り、 $V_{SUPSW} = 14V$ 、 $V_{IN} = 3.3V$ 、 $V_{ENBUCK} = 3.3V$ 、温度 = $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。実際の代表値は変動の可能性があります、
 確実なものではありません。）

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
On Resistance of HVD+/HVD- short	R_{SHORT}	$V_{DP} = 1V$, $I_{DM} = 500\mu A$		90	180	Ω
HVD+/HVD- On-Leakage Current	I_{HVD_ON}	$V_{HVD\pm} = 3.6V$ or $0V$	-7		7	μA
HVD+/HVD- Off-Leakage Current	I_{HVD_OFF}	$V_{HVD\pm} = 18V$, $V_{D\pm} = 0V$			150	μA
D+/D- Off-Leakage Current	I_{D_OFF}	$V_{HVD\pm} = 18V$, $V_{D\pm} = 0V$	-1		1	μA
CURRENT-SENSE AMPLIFIER (SENSP, SENSN)						
Gain		$10mV < V_{SENSP} - V_{SENSN} < 110mV$, $GAIN[4:0] = 0b11111$		19.4		V/V
Cable Compensation LSB	R_{LSB}			18		m Ω
Overcurrent Threshold	$ILIM_SET$	$ILIM[2:0] = 0b111$, $R_{SENSE} = 33m\Omega$	1.62	1.7	1.78	A
		$ILIM[2:0] = 0b110$, $R_{SENSE} = 33m\Omega$	1.62	1.7	1.78	
		$ILIM[2:0] = 0b101$, $R_{SENSE} = 33m\Omega$	1.62	1.7	1.78	
		$ILIM[2:0] = 0b100$, $R_{SENSE} = 33m\Omega$	1.62	1.7	1.78	
		$ILIM[2:0] = 0b011$, $R_{SENSE} = 33m\Omega$	1.05	1.13	1.21	
		$ILIM[2:0] = 0b010$, $R_{SENSE} = 33m\Omega$	0.8	0.86	0.92	
		$ILIM[2:0] = 0b001$, $R_{SENSE} = 33m\Omega$	0.55	0.6	0.65	
		$ILIM[2:0] = 0b000$, $R_{SENSE} = 33m\Omega$	0.3	0.33	0.36	
Overcurrent Debounce Timer	$ILIM_SET$ Timer	$ILIM_DEB[1:0] = 0b00$	1.1	1.5		ms
SENSN Discharge Current	I_{SENSN_DIS}		11	18	32	mA
Startup Wait Time	t_{BUCK_WAIT}			2		s
SENSN Discharge Time	t_{DIS_CD}	DCDC_ON toggle		2		s
Forced Buck Off-Time	$t_{BUCKOFF_CD}$	DCDC_ON toggle; see Reset Criteria section		2		s
Attach Comparator Load Current Rising Threshold		Common mode input = 5.15V	5	16	28	mA
Attach Comparator Hysteresis		Common mode input = 5.15V		2.5		mA
SENSN Undervoltage Threshold (Falling)	V_{UV_SENSN}		4	4.375	4.75	V
SENSN Overvoltage Threshold (Rising)	V_{OV_SENSN}		7	7.46	7.9	V
SENSN Short-Circuit Threshold (Falling)	V_{SHT_SENSN}		1.75	2	2.25	V
SENSN Undervoltage Fault Blanking Time				16		ms

電氣的特性（続き）

（特に指定のない限り、 $V_{SUPSW} = 14V$ 、 $V_{IN} = 3.3V$ 、 $V_{ENBUCK} = 3.3V$ 、温度 = $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。実際の代表値は変動の可能性があります、
 確実なものではありません。）

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SENSN Overvoltage Fault Blanking Time	t_{B,OV_SENSN}	From overvoltage condition to $\overline{FAULT}$ asserted		3	6	μs
SENSN Discharge Threshold Falling		V_{SENSN} falling	0.47	0.51	0.57	V
DIGITAL INPUTS (SDA, SCL, ENBUCK, DATA_MODE)						
Input Leakage Current		$V_{PIN} = 5.5V, 0V$	-5		5	μA
Logic High	V_{IH}		1.6			V
Logic Low	V_{IL}				0.5	V
USB 2.0 HOST CHARGER EMULATOR (HVD+/HVD-, D+/D-)						
Input Logic High	V_{IH}		2.0			V
Input Logic Low	V_{IL}				0.8	V
Data Sink Current	I_{DAT_SINK}	$V_{DAT_SINK} = 0.25V \text{ to } 0.4V$	50	100	150	μA
Data Detect Voltage High	V_{DAT_REFH}		0.4			V
Data Detect Voltage Low	V_{DAT_REFL}				0.25	V
Data Detect Voltage Hysteresis	V_{DAT_HYST}			60		mV
Data Source Voltage	V_{DAT_SRC}	$I_{SRC} = 200\mu A$	0.5		0.7	V
STEP-DOWN DC-DC CONVERTER						
PWM Output Voltage	V_{SENSP}	$7V \leq V_{SUPSW} \leq 28V$, no load		5.15		V
Skip Mode Output Voltage	V_{SENSP_SKIP}	$7V \leq V_{SUPSW} \leq 18V$, no load (Note 2)		5.25		V
Load Regulation	R_{LR}	$7V \leq V_{SUPSW} \leq 18V$, for 5V nominal output setting		51		m Ω
Output Voltage Accuracy		$8V \leq V_{SUPSW} \leq 18V$, 1.5A, $V_{SENSP} - V_{SENSN} = 49.5mV$, GAIN[4:0] = 0b11111 cable compensation.	5.721		6.001	V
Spread Spectrum Range		SS Enabled		± 3.4		%
SYNC Switching Threshold High	V_{SYNC_HI}	Rising	1.4			V
SYNC Switching Threshold Low	V_{SYNC_LO}	Falling			0.4	V
SYNC Internal Pulldown				200		k Ω
SYNC Input Clock Acquisition Time	t_{SYNC}	(Note 3)		1		Cycles
High-Side Switch On-Resistance	R_{ONH}	$I_{LX} = 1A$		111	196	m Ω
Low-Side Switch On-Resistance	R_{ONL}	$I_{LX} = 1A$		1.5	3	Ω
BST Input Current	I_{BST}	$V_{BST} - V_{LX} = 5V$, High-side on		2.2		mA

電気的特性（続き）

（特に指定のない限り、 $V_{SUPSW} = 14V$ 、 $V_{IN} = 3.3V$ 、 $V_{ENBUCK} = 3.3V$ 、温度 = $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。実際の代表値は変動の可能性があります、
確実なものではありません。）

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LX Current-Limit Threshold				3.5		A
Skip Mode Peak-Current Threshold	I_{SKIP_TH}			1		A
Negative Current Limit				0.7		A
Soft-Start Ramp Time	t_{SS}			8		ms
LX Rise Time		(Note 3)		3		ns
LX Fall Time		(Note 3)		4		ns
FAULT, INT (ATTACH), SYNC OUTPUTS						
Output-High Leakage Current		FAULT, INT(ATTACH) = 5.5V	-10		10	μA
Output Low Level		Sinking 1mA			0.4	V
SYNC Output High Level		Sourcing 1mA, SYNC configured as output	$V_{BIAS} - 0.4$			V
CONFIG RESISTORS CONVERTER						
CONFIG1-3 Current Leakage		$V_{CONFIG} = 0V$ to 4V			± 5	μA
OSCILLATORS						
Buck Oscillator Frequency	f_{SW}		1.95	2.2	2.45	MHz
THERMAL OVERLOAD						
Thermal Warning Temperature				140		$^{\circ}C$
Thermal Warning Hysteresis				10		$^{\circ}C$
Thermal Shutdown Temperature				165		$^{\circ}C$
Thermal Shutdown Hysteresis				10		$^{\circ}C$
I²C						
Serial Clock Frequency	f_{SCL}				400	kHz
Bus Free Time between STOP and START Condition	t_{BUF}		1.3			μs
START Condition Setup Time	$t_{SU:STA}$		0.6			μs
START Condition Hold Time	$t_{HD:STA}$		0.6			μs
STOP Condition Setup Time	$t_{SU:STO}$		0.6			μs
Clock Low Period	t_{LOW}		1.3			μs
Clock High Period	t_{HIGH}		0.6			μs
Data Setup Time	$t_{SU:DAT}$		100			ns

電氣的特性（続き）

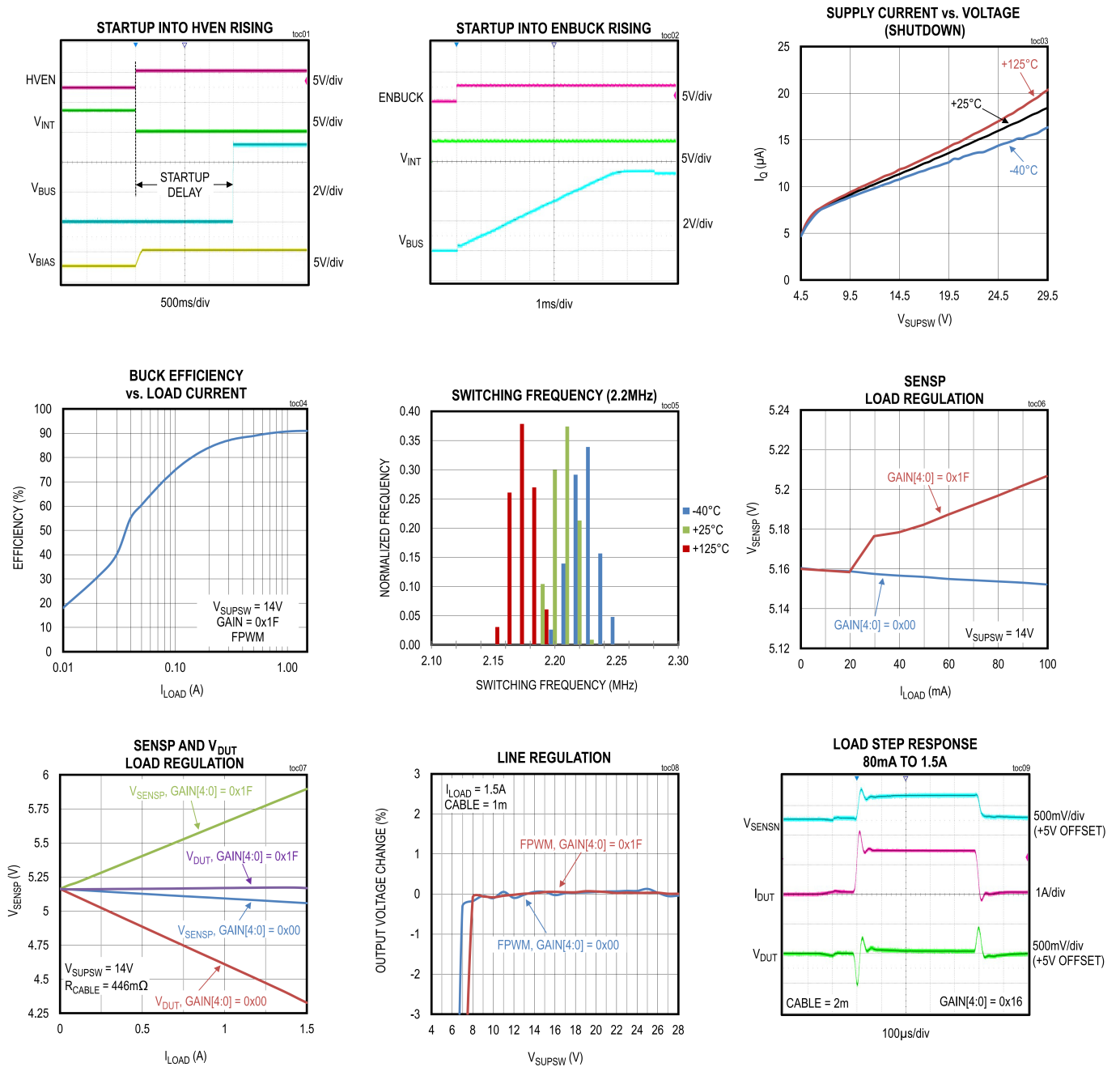
（特に指定のない限り、 $V_{SUPSW} = 14V$ 、 $V_{IN} = 3.3V$ 、 $V_{ENBUCK} = 3.3V$ 、温度 = $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。実際の代表値は変動の可能性があります、確実なものではありません。）

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Data Hold Time	$t_{HD:DAT}$	From 50% SCL falling to SDA change	0.3		0.6	μs
Pulse Width of Spike Suppressed	t_{SP}			50		ns
ESD PROTECTION (ALL PINS)						
ESD Protection Level	V_{ESD}	Human body model		± 2		kV
ESD PROTECTION (HVDP, HVDM)						
ESD Protection Level	V_{ESD}	ISO 10605 Air Gap (330pF, 2k Ω)		± 15		kV
		ISO 10605 Contact (330pF, 2k Ω)		± 8		
		IEC 61000-4-2 Air Gap (150pF, 330 Ω)		± 15		
		IEC 61000-4-2 Contact (150pF, 330 Ω)		± 8		

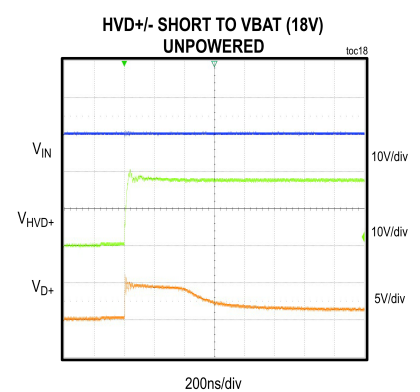
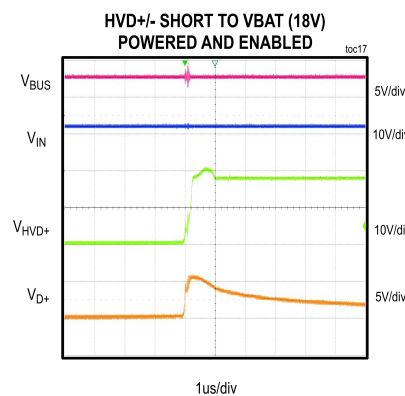
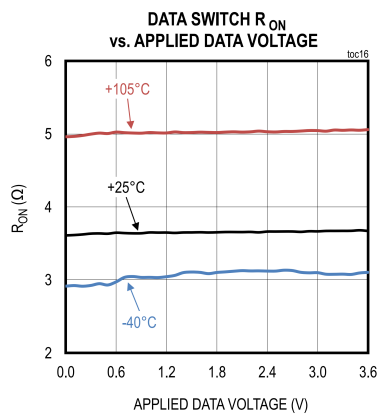
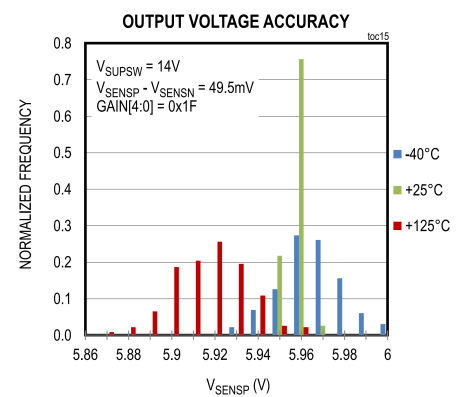
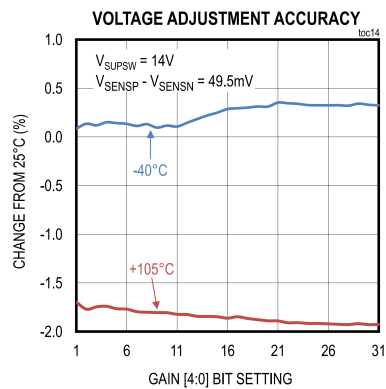
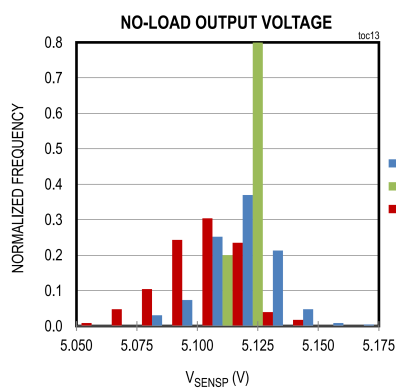
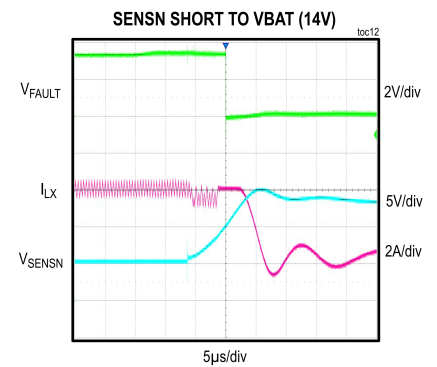
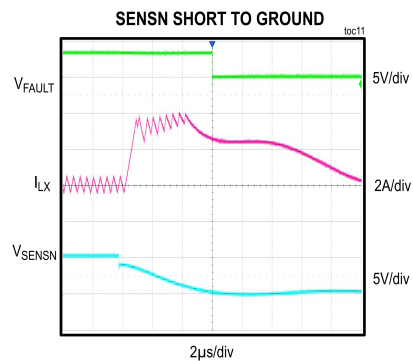
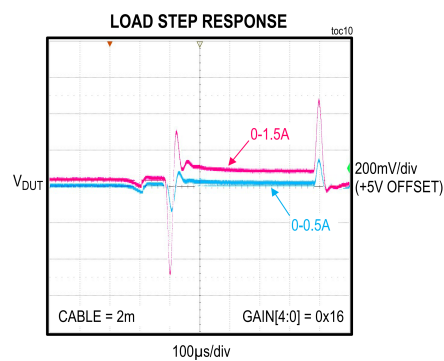
Note 2： 14V 連続動作のアプリケーション用に設計されています。最大供給電圧までの電気規格に適合しています。

Note 3： 設計とベンチ特性評価により性能は確認されていますが、出荷テストは行われていません。

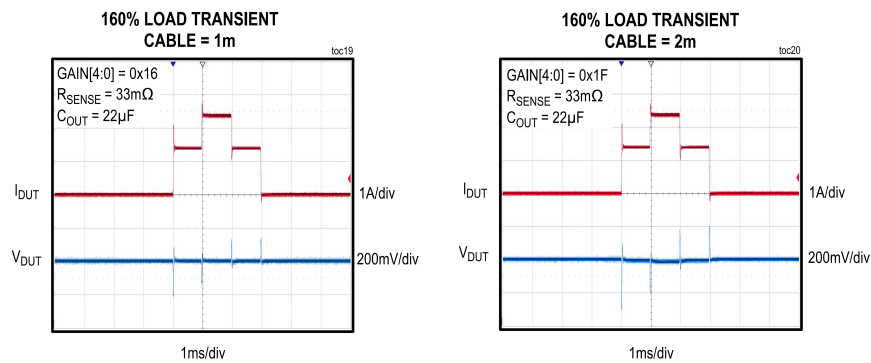
標準動作特性

(特に指定のない限り、 $T_A = +25^\circ\text{C}$ 。)

標準動作特性（続き）

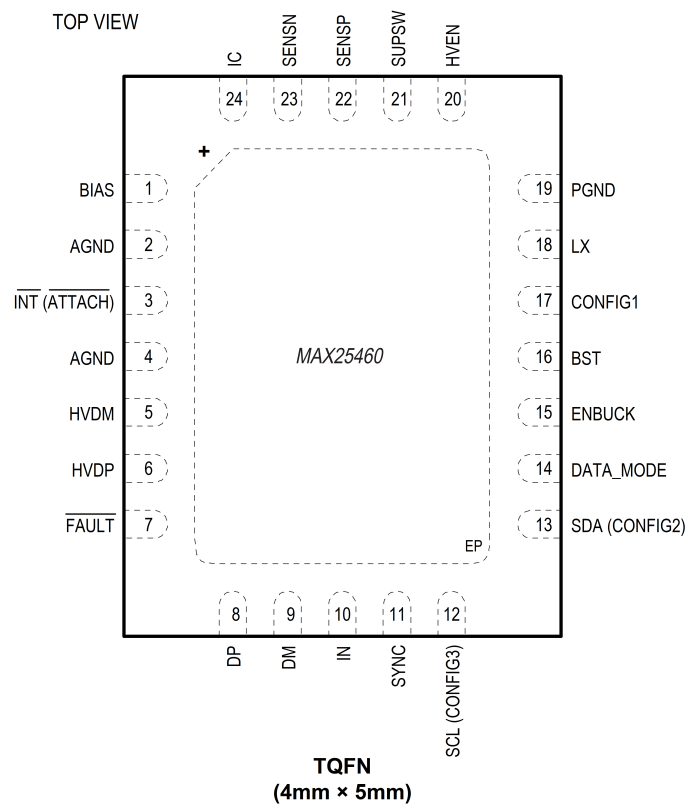
(特に指定のない限り、 $T_A = +25^\circ\text{C}$ 。)

標準動作特性（続き）

(特に指定のない限り、 $T_A = +25^\circ\text{C}$ 。)

ピン配置

MAX25460

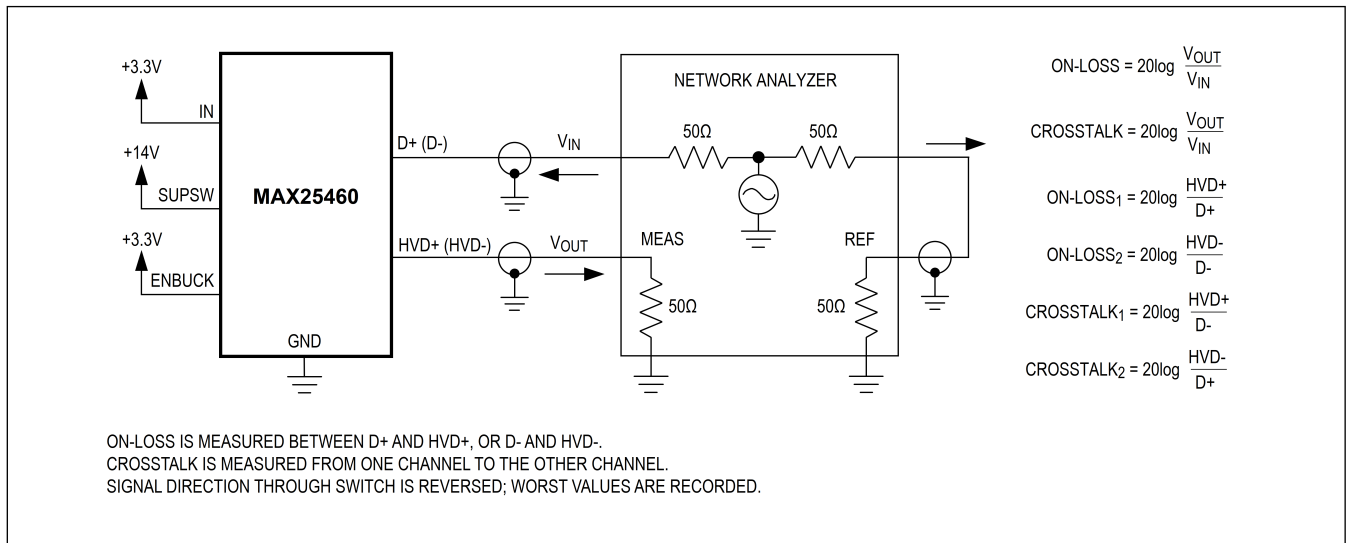


端子説明

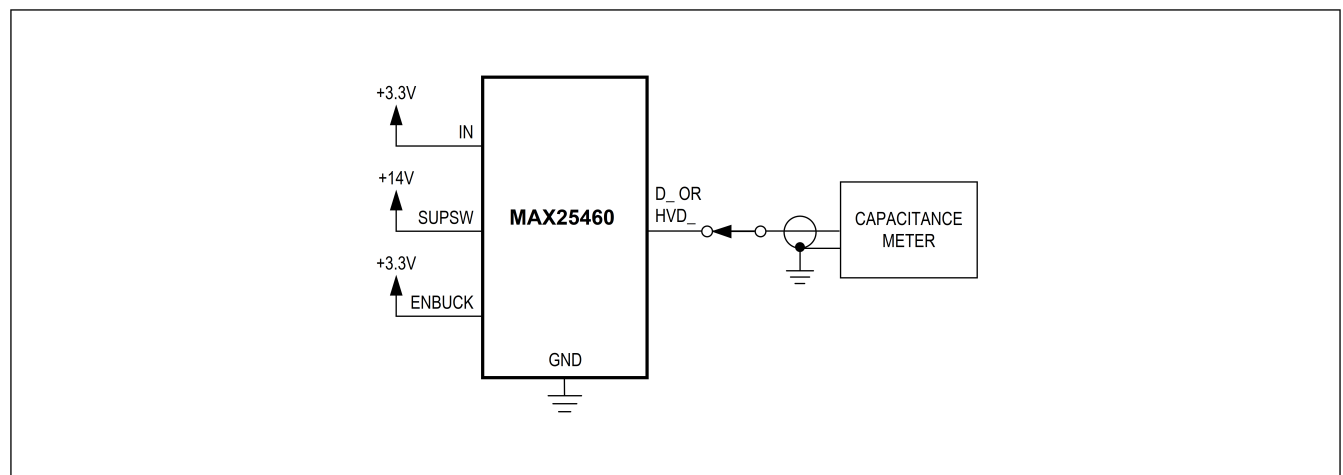
ピン	名称	説明
1	BIAS	5V リニア電圧レギュレータ出力。BIAS と GND の間に 2.2μF のセラミック・コンデンサを接続します。BIAS から内部回路に電力が供給されます。
2、4	AGND	アナログ・グラウンド。
3	$\overline{\text{INT}} (\text{ATTACH})$	I ² C タイプではアクティブ・ローの $\overline{\text{INT}}$ 端子として機能します。スタンドアロン・タイプでは、アクティブ・ローの Attach として機能します。IN との間に 100kΩ のプルアップ抵抗を接続します。
5	HVDM	高電圧保護 USB 差動データ D-出力。HVD-は下流の USB コネクタの D-端子に接続します。
6	HVDP	高電圧保護 USB 差動データ D+出力。HVD+は下流の USB コネクタの D+端子に接続します。
7	$\overline{\text{FAULT}}$	アクティブ・ロー、オープンドレインのフォルト・インジケータ出力。IN 端子との間に 100kΩ のプルアップ抵抗を接続します。
8	DP	USB 差動データ D+入力。D+は低電圧 USB トランシーバーの D+端子に接続します。
9	DM	USB 差動データ D-入力。D-は低電圧 USB トランシーバーの D-端子に接続します。
10	IN	ロジック・イネーブル入力。USB トランシーバーの I/O 電圧に接続します。IN は HVD+もしくは HVD-に過電圧が発生しているときのクランプにも使用します。IN と GND の間に 1μF～10μF のセラミック・コンデンサを接続します。
11	SYNC	他電源との同期用スイッチング周波数入出力。
12	SCL (CONFIG3)	I ² C タイプでは、これは I ² C の SCL 端子として動作します。スタンドアロン・タイプでは、CONFIG3 端子として動作します。表 6 を参照してください。
13	SDA (CONFIG2)	I ² C タイプでは、これは I ² C の SDA 端子として動作します。スタンドアロン・タイプでは、CONFIG2 端子として動作します。表 6 を参照してください。
14	DATA_MODE	この端子により、データ・スイッチ動作の 2 つのモードのいずれかを選択します。モードは表 2 と表 3 のように定義されています。
15	ENBUCK	DC-DC イネーブル入力。ハイ／ローにドライブすると、降圧コンバータをイネーブル／ディスエーブルします。
16	BST	ハイサイド・ドライバ電源。BST と LX の間に 0.1μF のコンデンサを接続します。
18	LX	インダクタ接続。LX と GND の間に整流ショットキー・ダイオードを接続します。LX と DC-DC コンバータの出力 (SENSP) の間にインダクタを接続します。
19	PGND	電源グラウンド。
17	CONFIG1	設定。GND との間に抵抗を接続してデフォルトの設定を指定します。表 4 および表 5 を参照してください。
20	HVEN	アクティブ・ハイのシステム・イネーブル端子。HVEN はバッテリーの電圧を許容します。
21	SUPSW	内部ハイサイド・スイッチの電源入力。V _{SUPSW} から内部のスイッチと LDO に電力が供給されます。SUPSW と PGND の間に、4.7μF のセラミック・コンデンサと 22μF の電解コンデンサを並列に接続します。
22	SENSP	DC-DC コンバータのフィードバック入力および電流検出アンプの正側入力。DC-DC バルクコンデンサをここに配置します。電流検出抵抗 (R _{SENSE}) の正端子とコンバータの主出力に接続されます。内部電圧レギュレーション・ループに使用します。
23	SENSN	電流検出アンプの負側入力。電流検出抵抗 (R _{SENSE}) の負端子に接続します。
24	IC	グラウンドに接続します。
EP	EP	露出パッド。EP は複数の GND プレーンと 3 × 3 列のビア・グリッド (最小) で接続します。

機能図

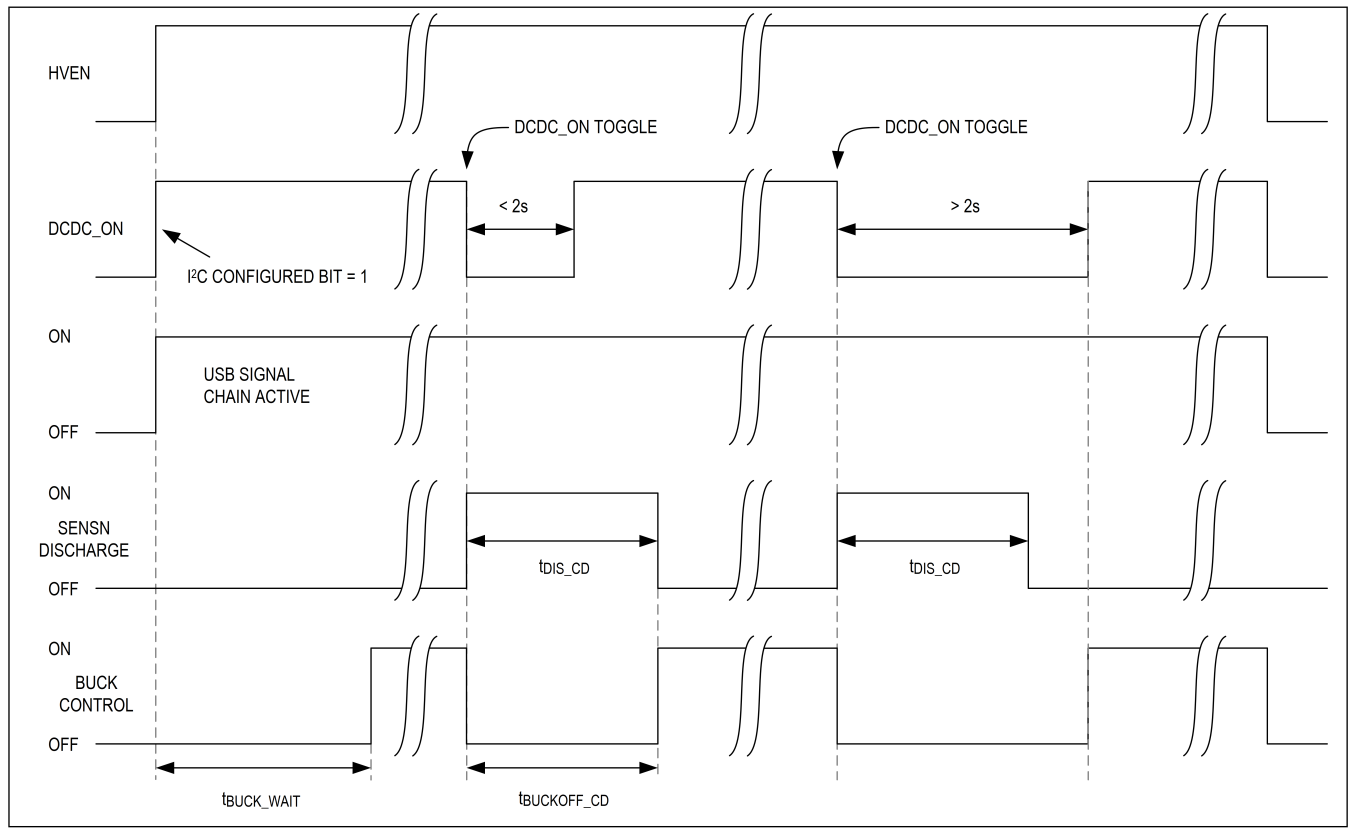
オンチャンネルの-3dB 帯域幅とクロストーク



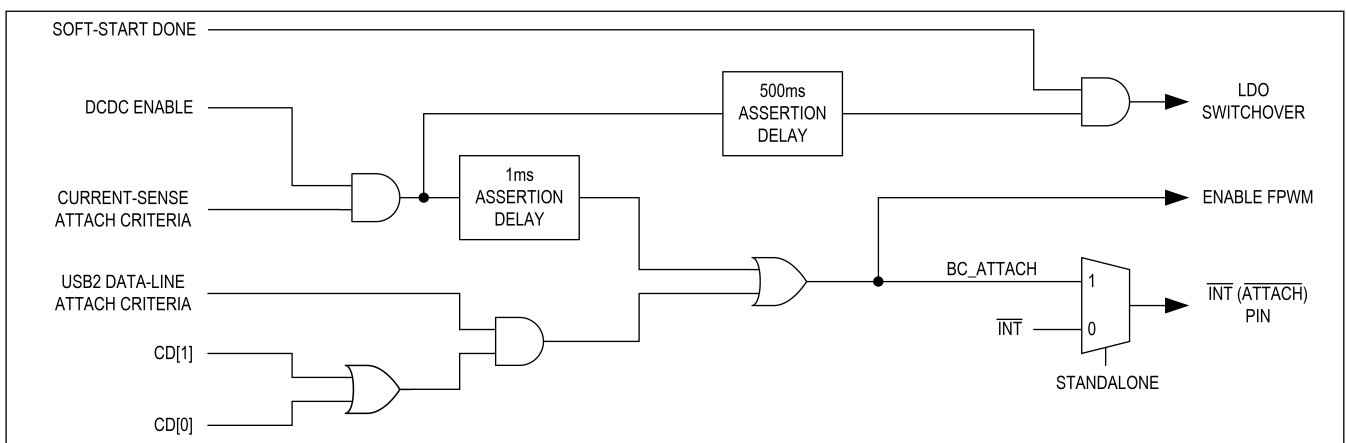
オン容量



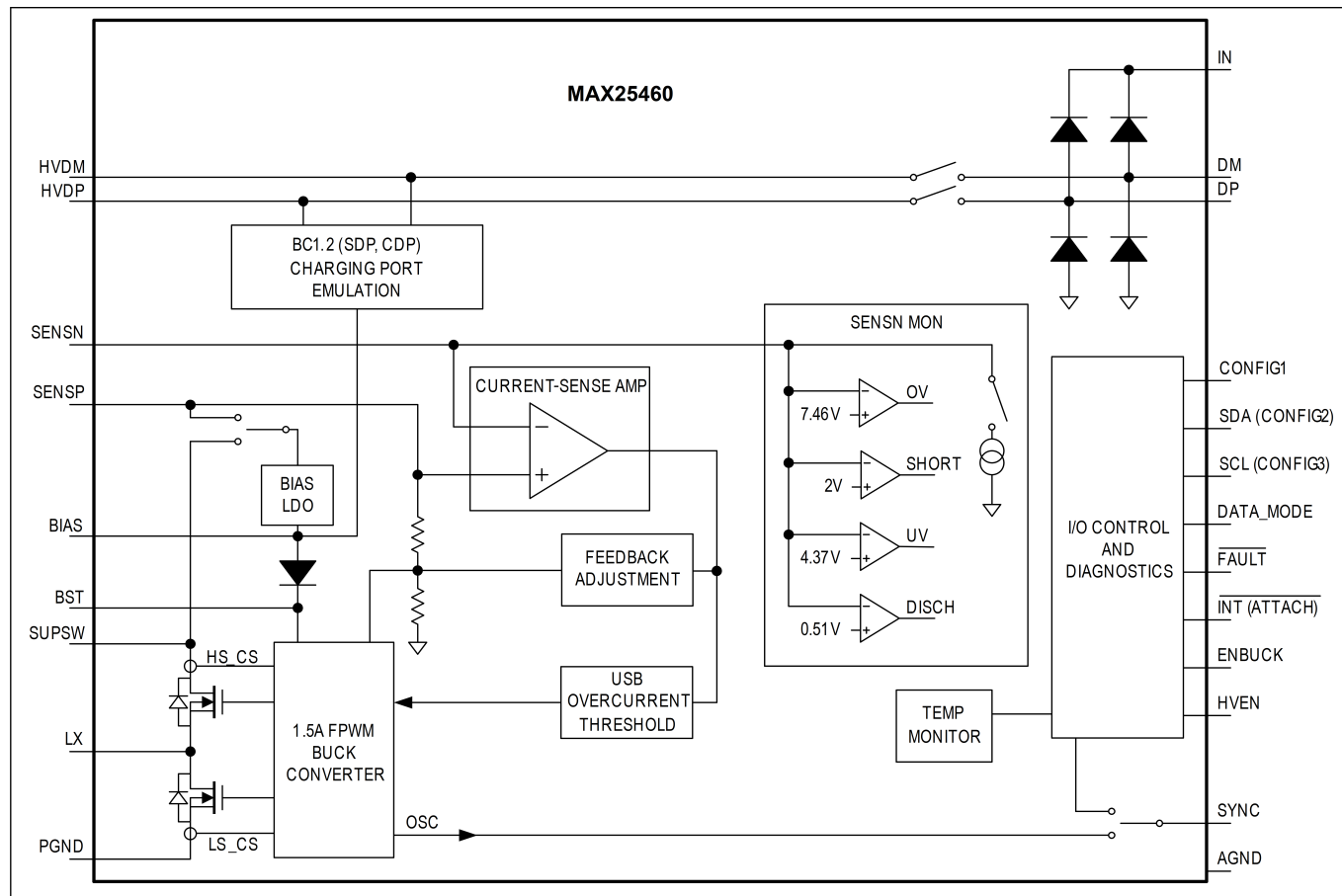
ENBUCK のリセットの挙動とタイミング図



ATTACH の論理回路図



詳細ブロック図



詳細

MAX25460 には、5V/1.5A の車載グレードの降圧コンバータ、USB ホスト・チャージャ・エミュレータ、USB 保護スイッチが組み込まれています。このデバイスには複数のタイプがあり、スタンドアロン／GPIO と I²C による設定と制御を選択できます。このデバイス・ファミリは、車載ラジオ、ナビゲーション、データ接続、USB ハブ、専用充電ポートなどのアプリケーションで使用する高出力 USB ポート用に設計されています。

MAX25460 は高電圧、高 ESD の 1GHz 帯域幅のデータ・スイッチを備えています。また、18V までの電圧に耐えることができ、内蔵の ESD 保護回路を備えています。

どのタイプのデバイスのデータ・スイッチも、外部の影響を受けやすい USB トランシーバーの 3.3V 端子を保護し、ロー・スピード（1.5Mbps）、フル・スピード（12Mbps）、ハイ・スピード（480Mbps）の通信モードがサポートされています。内蔵のホスト・チャージャ・ポート検出回路により、自動的な検出が可能で、多様な仕様に準拠できます。全タイプとも USB-IF OTG、Apple CarPlay、Android Auto に準拠可能で、業界トップレベルの保護機能や車載グレードの堅牢性を保持しています。

高効率の降圧 DC-DC コンバータは最大 28V の入力電圧で動作し、最大 40V の過渡的なロード・ダンピングに耐えられます。この DC-DC コンバータは 2.2MHz のスイッチング周波数に対して最適化されています。また、コンバータは、125°C で 1.5A の連続電流を供給できます。

MAX25460 は、ハイサイド電流検出アンプと、車載アプリケーションで使用されるキャプティブ・ケーブルでの電圧降下に対して自動 USB 電圧調整を行うプログラマブル可能なフィードバック調整回路を備えています。精密な電流検出により正確な DC 出力電流制限が可能で、ソリューションの部品サイズとコストを最小化できます。

パワーアップとイネーブル

システム・イネーブル（HVEN）

HVEN はデバイスのメインのイネーブルとして使用され、システムのスタートアップと設定をトリガします。HVEN がロジック・ロー・レベルの場合、SUPSW の消費電力は減少し、デバイスは自己消費電流が低いスタンバイ状態に入ります。HVEN は 3.3V のロジック・レベルから車載用バッテリーの電圧まで対応可能です。システムリセット（例えば HVEN のトグルや BIAS の低電圧状態など）の後、I²C タイプは INT 端子をアサートして IC が未設定の状態であることを示します。降圧コンバータは [SETUP_4](#) の CONFIGURED ビットに 1 が書き込まれるまで強制的にオフになります。これにより、アプリケーションに対して IC のレジスタが正しく設定されるまでは、ポータブル機器が接続されることはありません。

DC-DC イネーブル（ENBUCK）

MAX25460 の降圧レギュレータは、スタンドアロン・タイプでは ENBUCK 端子で制御され、I²C タイプでは ENBUCK 端子と I²C インターフェースの両方で制御されます。DCDC_ON は ENBUCK と EN_DCDC のロジック AND で、降圧コンバータをイネーブルするかどうかを決定します。スタンドアロン・タイプでは EN_DCDC は常にハイで、ENBUCK のみが降圧コンバータのイネーブルに使用されます。I²C タイプでは ENBUCK をローにすると I²C の EN_DCDC イネーブル・コマンドをオーバーライドし、USB ハブ・コントローラとの互換動作が可能となります。一般的な USB ハブのアプリケーションでは、ENBUCK は USB ハブ・コントローラのイネーブル出力に接続します。これにより USB ハブ・コントローラは、ソフトウェアの指示で USB 電力ポートのイネーブルとディスエーブルが可能です。DC-DC コンバータのイネーブルの GPIO 制御が必要でないアプリケーションでは、ENBUCK は BIAS 端子もしくは IN 端子に直接接続することができます。

3.3V 入力（IN）

IN は、HVD+端子と HVD-端子に ESD もしくは過電圧が発生したときに、D+端子と D-端子をクランプするために使用します。このクランプにより下流の USB トランシーバーが保護されます。これらのクランプ・ダイオードが存在することから、IN は常時 3.3V に設定し、USB 通信ができるようにする必要があります。IN 端子には過電圧ロックアウト機能があり、IN が V_{IN_OVLO} を超過するとデータ・スイッチをディスエーブルします。IN は端子の近傍に配置した 1μF のセラミック・コンデンサでバイパスし、マルチメディア・プロセッサもしくはハブ・トランシーバーと共通の 3.3V 電源に接続します。

リニア電圧レギュレータ出力（BIAS）

BIAS は 5V リニア電圧レギュレータの出力で、デバイスの内部ロジックと制御回路に電力を供給します。BIAS は内部で SUPSW もしくは SENSEP から電力を受け、HVEN がハイで SUPSW 電圧が V_{UV_SUPSW} を超過すると自動的に電力が入ります。BIAS の出力には低電圧ロックアウトがあり、BIAS が V_{UV_BIAS} を下回ると内部回路をディスエーブルします。HVEN がローのときはリニア電圧レギュレータの電力が自動的にオフになり、低電流のシャットダウン・モードに入ります。2.2μF のセラミック・コンデンサで BIAS を GND にバイパスします。

電源投入シーケンス

HVEN、ENBUCK、IN には設計上の電源投入シーケンスの条件はありません。しかし、スタートアップ時のこれらの端子状態の観点から、システムの望ましい動作状況を考慮する必要があります。D+端子と D-端子は IN に対してクランプされているので、何らかの USB 通信が必要となる前に IN を 3.3V に設定する必要があります。HVEN がハイに設定される前に IN を 3.3V に設定することを推奨します。ENBUCK は DC-DC コンバータのメインのディスエーブルとして機能します。HVEN がハイのときに ENBUCK がローに設定されると、どのタイプでも降圧コンバータがディスエーブル状態に保持され、ENBUCK がハイに設定されるまでこの状態が続きます。

降圧 DC-DC レギュレータ

降圧レギュレータ

MAX25460 は電流モードの降圧コンバータを備えており、ハイサイド MOSFET と 1.5Ω（代表値）のローサイド MOSFET が内蔵されていて、外付けのショットキー・ダイオードと合わせて使用します。このローサイド MOSFET によって、軽負荷時でも固定周波数の強制 PWM 動作が可能です。この DC-DC レギュレータにはサイクルごとの電流制限があり、スキップ・モードから強制 PWM モードに自動的に遷移するので、車載アプリケーションに最適です。

広い入力電圧範囲

このデバイスは 4.5V～28V という広い入力電圧範囲に対して仕様規定されています。SUPSW から内部 BIAS リニア電圧レギュレータと内部パワー・スイッチに電力が供給されます。コールド・クランクのような特定の条件では、出力の電圧が設定された出力電圧値を下回る場合があります。このような条件では、デバイスは入力と出力の間のドロップアウトを最小化するように、高デューティ・サイクル・モードで動作します。

最大デューティ・サイクル動作

MAX25460 の最大デューティ・サイクルは 98%（代表値）です。IC は、PWM モードでもスキップ・モードでも、全スイッチング・サイクルについてオフタイム（ローサイド FET がオンになる期間）をモニタします。150ns（代表値）のオフタイムが連続して 7.5μs にわたって検出されると、ローサイド FET が 7.5μs ごとに 60ns（代表値）強制的にオンになります。デバイスがドロップアウトに入る入力電圧は、入力電圧、出力電圧、スイッチング周波数、負荷電流、設計の効率性に応じて変動します。デバイスがドロップアウトに入る入力電圧は、次式で概算できます。

$$V_{SUPSW} = \frac{V_{OUT} + (I_{LOAD} \times R_{ONH})}{0.98}$$

Note: この式では効率とスイッチング周波数が考慮されていませんが、一次近似としては有効です。[電氣的特性](#)の表の R_{ONH} （最大値）を使用してください。

出力電圧（SENSP）

このデバイスには、内蔵の精密なフィードバック・ネットワークが SENSP に接続されており、DC-DC コンバータの出力電圧の設定に使用されます。このネットワークでは通常、DC-DC コンバータの平均出力電圧を 5.15V に設定します。

ソフトスタート

DC-DC コンバータがイネーブルされると、レギュレータはソフトスタートし、約 8ms をかけて 0V から 5.15V まで出力電圧を徐々にランブアップさせます。このソフトスタート機能により起動中の突入電流が抑制されます。ソフトスタートは、USB 負荷が規格準拠したものであれば確実に行われます（[USB 負荷](#)のセクションを参照）。

リセット挙動

MAX25460 は SENSN に放電機能を備えており、これは DC-DC レギュレータが何らかの理由によりディスエーブルされたときに動作します。放電機能が動作すると、電流（ I_{SENS_DIS} ）が電流制限 FET から流れ出し、リセット・タイマーが開始します。このタイマーにより、DC-DC レギュレータはタイマーが終了するまで再度起動することはありません。従って USB の仕様適合が容易になり、システム・ソフトウェアで長期放電アルゴリズムを実装する必要はありません。リセット・タイマーの詳細は、[ENBUCK のリセットの挙動とタイミング図](#)を参照してください。

リセットの条件

MAX25460 の DC-DC コンバータは、低電圧、過電圧、過電流、過熱などのフォルト条件全てに対し自動的にリセットします。詳細については、表 8 を参照してください。フォルト・リトライ・タイマーは [SETUP_3](#) レジスタで設定可能です。このタイマーはフォルト条件が除去されたときに起動され、降圧コンバータがタイマーの終了まで起動しないようにします。

スタンダアロン・タイプでは、フォルト条件が除去されたときに 2 秒のタイマーが起動され、降圧コンバータがタイマーの終了まで起動しないようにします。DCDC_ON がローに設定されると、別の内部リトライ・タイマーがイネーブルされ、2 秒のタイマーが終了するまで降圧コンバータの起動を抑止します。

スイッチング周波数の設定

DC-DC スwitchング周波数は、内部発振器を基準とするか、SYNC 端子に外部クロック信号を加えることによって設定できます。内部発振器の周波数は、2.2MHz に設定されています。

スイッチング周波数の同期 (SYNC 端子)

SYNC 端子が出力として動作する設定の場合、スキップ・モード動作は無効となり、内部発振器が SYNC 端子をドライブします。これにより外部のデバイスは MAX25460 と 180 度の位相差で同期可能で、EMI が抑制できます。

SYNC が入力として設定されているとき、SYNC 端子は動作モード選択と周波数制御のどちらにも使用できるロジック・レベル入力になります。SYNC を GND もしくは外部クロックに接続すると、固定周波数の強制 PWM モードになります。SYNC をロジック・ハイの信号に接続すると、インテリジェント・スキップ・モード動作になります。このデバイスは設定された内部発振周波数の±20%の周波数範囲で外部同期が可能です。

強制 PWM 動作

強制 PWM モードでは、無負荷条件を含めたあらゆる負荷条件においてデバイスは固定周波数 PWM 動作を維持します。

インテリジェント・スキップ・モード動作と接続検出

SYNC 端子が入力に設定されており、SYNC 端子がクロック信号でもロジック・ロー・レベルでもない場合、MAX25460 は非常に軽い負荷もしくは無負荷の条件ではスキップ・モードで動作します。インテリジェントなデバイス接続検出により、デバイスが USB ポートに接続されたことを判断できます。デバイスが接続されるとデバイスは自動的にスキップ・モードから外れて強制 PWM モードに入り、接続信号が続く限り強制 PWM モードに留まります。これにより、車載用のキャプティブ USB ケーブルやシールド性能の低い市販の USB ケーブルに起因する EMI の懸念が非常に低くなります。デバイスの接続イベントは $\overline{\text{INT}}$ (ATTACH) 端子 (スタンダアロン・タイプ) もしくは ATTACH ビット (I²C タイプ) でも通知されます。デバイスの接続検出条件とインテリジェント・スキップ・モードの動作を表 1 に示します。

表 1. DC-DC コンバータのインテリジェント・スキップ・モードの真理値表

SYNC PIN	SYNC DIR BIT	DATA SWITCH CHARGE DETECTION MODE	CDP ATTACH DETECTION	CURRENT-SENSE ATTACH DETECTION	DC-DC CONVERTER OPERATION
x	OUT	x	x	x	Forced-PWM Mode: Continuous
0	IN	x	x	x	Forced-PWM Mode: Continuous
Clocked	IN	x	x	x	Forced-PWM Mode: Continuous
1	IN	High-Speed Pass Thru (SDP) Mode	x	0	Intelligent Skip Mode: No Device Attached
1	IN	High-Speed Pass Thru (SDP) Mode	x	1	Forced-PWM Mode: Device Attached
1	IN	BC1.2 Auto CDP Mode	0	0	Intelligent Skip Mode: No Device Attached
1	IN	BC1.2 Auto CDP Mode	1	x	Forced-PWM Mode: Device Attached

表 1. DC-DC コンバータのインテリジェント・スキップ・モードの真理値表（続き）

SYNC PIN	SYNC DIR BIT	DATA SWITCH CHARGE DETECTION MODE	CDP ATTACH DETECTION	CURRENT-SENSE ATTACH DETECTION	DC-DC CONVERTER OPERATION
1	IN	BC1.2 Auto CDP Mode	x	1	Forced-PWM Mode: Device Attached

スペクトラム拡散オプション

MAX25460 の EMI 性能を改善するため、スペクトラム拡散動作の機能が備えられています。スペクトラム拡散動作は [SETUP_0](#) レジスタの `SS_EN` ビットによってイネーブルされますが、このビットはスタンダロン・タイプでも I²C タイプでも起動時に `CONFIG1` 端子からプリロードされます。内部動作周波数により、スイッチング周波数が、内部生成動作周波数 $\pm 3.4\%$ の範囲で変調されます。このため、全スペクトラム拡散幅は 6.8%になります。スペクトラム拡散モードは内部発振器を基に動作しているときのみ有効です。スペクトラム拡散によるクロック・ディザリングは、外部クロックで動作しているときには使用できません。

電流制限値

MAX25460 の USB 負荷電流の制限には、DC-DC コンバータの内部ピーク電流スレッシュホールドと、ユーザ設定可能な外部 DC 負荷電流検出アンプのスレッシュホールドの両方が使用されます。これにより電流制限はアプリケーションの条件に応じて 300mA～1.5A の範囲で調節可能であり、フォルト時にはシステムが保護されます。DC-DC のピークを超過するか、もしくは 1.5ms のバウンス・タイマー付きでユーザ設定の電流スレッシュホールドを超過すると、ハイサイド FET が直ちにオフになり電流制限アルゴリズムが起動されます。外部電流制限が 16ms より長く続くと、`FAULT`端子がアサートされて `IRQ_1` レジスタの `VBUS_ILIM` ビットがセットされます。負荷電流が設定されたスレッシュホールドを超過すると、DC-DC コンバータは定常電流源として動作します。これは出力電圧の低下を招く可能性があります。[SETUP_2](#) レジスタの `ILIM_ITRIP` ビットによって、`VBUS_ILIM` 中に DC-DC コンバータのリセットを開始するために必要な出力電圧低下が決定します。`ILIM_ITRIP = 0` のとき、USB 電流制限値が 16ms にわたって検出され、出力電圧が `VUV_SENSE` よりも低下すると、DC-DC コンバータがリセットします。スイッチング・サイクルを 4 回連続して内部の `LX` ピーク電流スレッシュホールドが超過し、出力電圧が 2V よりも低下した場合も、DC-DC コンバータはリセットします。

出力短絡保護

DC-DC コンバータの出力（`SENSP`、`SENSN`）は、グラウンドへの短絡および電池への短絡が生じた場合に保護されます。グラウンド短絡もしくは低電圧条件が確認された場合、DC-DC コンバータは即座にリセットし、`FAULT`端子をアサートし、`IRQ_1` レジスタにフォルトをフラグし、リセット遅延の後にソフトスタートを再試行します。このパターンを短絡が解除されるまで繰り返します。

電池への短絡が確認された場合（`VSENSE > VOV_SENSE`）、降圧コンバータはシャットダウンし、`FAULT`端子がアサートされ、`IRQ_1` レジスタにフォルトがフラグされます。降圧コンバータは、フォルト条件が解消し 2 秒のタイマーが終了するまでシャットダウンのままになります。

熱過負荷保護

熱過負荷保護はデバイスの全電力消費量を制限します。熱保護回路によりダイ温度がモニタされています。ダイ温度が +165°C を超過するとデバイスはシャットダウンし、その結果温度が低下します。デバイスの温度が 10°C 下がると、再度イネーブルされます。熱過負荷条件が定常的な状態ではパルス出力になり、デバイスが完全なフォルト状態に陥らないように保護します。連続動作させるためには、+150°C の絶対最高ジャンクション温度定格を超過しないようにします。

熱過負荷の事前警告

MAX25460 の I²C タイプには熱過負荷警告フラグがあり、ダイ温度が +140°C を超過すると `IRQ_2` レジスタの `THM_WARN` ビットをセットします。これを受けて温度フォールドバックや負荷削減アルゴリズムをシステム・ソフトウェアで実行すると、熱過負荷条件を防止できます。

USB 電流制限と出力電圧調整

電流検出アンプ（`SENSP`、`SENSN`）

MAX25460 は、USB ポートに供給される DC 負荷電流をモニタするために、USB 負荷電流検出アンプを内蔵しています。`VSENSE` 電圧（`VSENSP - VSENSN`）は精密な DC 電流制限を行い、電圧補償を実現するために内部で使用されます。33mΩ の検出抵抗（`RSENSE`）は `SENSP` と `SENSN` の間に配置します。

USB の DC 制限値の設定

MAX25460 では [SETUP_2](#) レジスタの ILIM[2:0]によって正確な DC 制限値の設定が可能です。I_{PC} の設定によって DC 制限値を 5 段階で選択できます。電流制限設定値については [SETUP_2](#) を参照してください。

このデバイスのスタンドアロン・タイプでは、CONFIG3 抵抗の読み取りによって、5 つの電流制限値オプションのうちの一部を選択できます。詳細については、[表 6](#)および[アプリケーション情報](#)のセクションを参照してください。

電圧フィードバック調整設定

MAX25460 は、一般的な USB 充電アプリケーションにおける最大 474mΩ の USB ケーブルによる電圧降下を補償します。I_{PC} タイプのデバイスでは、[SETUP_1](#) レジスタの GAIN[4:0]ビットでこの設定ができます。スタンドアロン・タイプのデバイスでは、CONFIG2 抵抗による設定で GAIN[3:0]が設定され、CONFIG3 抵抗の設定で GAIN[4]が設定されます。詳細については、[SETUP_1](#) のレジスタマップおよび[アプリケーション情報](#)のセクションを参照してください。

USB 保護スイッチと BC1.2 ホスト・チャージャ・エミュレーション

USB 保護スイッチ

MAX25460 は、高集積マルチメディア・プロセッサの低電圧 USB データ・ライン用に、車載グレードの ESD 保護と短絡保護を備えています。HVPD/HVDM の保護には、1.5Mbps、12Mbps、480Mbps の USB トランシーバー・アプリケーション用の ESD と OVP（過電圧保護）があります。これは D+ と D- のデータパスに非常に低容量の FET を直列に配置することにより実現されています。

MAX25460 は外付けの ESD アレイを必要とせず、150pF/330Ω IEC 61000-4-2 モデルで±15kV 気中放電／±8kV 接触放電まで、330pF/2kΩ ISO 10605 モデルで±15kV 気中放電／±8kV 接触放電まで HVD+端子と HVD-端子を保護します。MAX25460 は堅牢な車載グレードの保護がある一方、1GHz で-3dB の挿入損失も維持します。そのため、キャプティブ・ケーブルの末端で理想的なアイ・ダイアグラムが得られます。

HVD+と HVD-の短絡保護機能では、USB +5V バスへの短絡、+18V のカー・バッテリーへの短絡に対しても保護されます。これらの保護機能により、車両のハーネスや市販の USB コネクタ／ケーブルで短絡が発生した際にも低電圧 USB トランシーバーは損傷しません。GND 短絡の保護は上流の USB トランシーバーにより実現されます。

USB ホスト・チャージャ・エミュレータ

USB 保護スイッチには最新の USB-IF Battery Charging Specification レビジョン 1.2 の CDP と SDP の回路が組み込まれています。

表 2. データ・スイッチ・モードの真理値表（I_{PC} タイプ、ATGA）

DEVICE INPUTS					SA	SB	DATA SWITCH MODE
HVEN	IN	CD[1]	CD[0]	DATA_MODE			
0	X	X	X	X	0	0	Off
1	0	X	X	1	Invalid Mode (IN = 3.3V required for all modes)		
1	0	0	X	0	Invalid Mode (IN = 3.3V required for all modes)		
1	1	0	0	0	1	0	Hi-Speed Pass-Through (SDP)
1	1	0	1	0	On if CDP = 0	On if CDP = 1	BC1.2 Auto-CDP (CDP)
1	1	X	X	1	On if CDP = 0	On if CDP = 1	BC1.2 Auto-CDP (CDP)

表 3. データ・スイッチ・モードの真理値表（スタンドアロン・タイプ、ATGB）

DEVICE INPUTS			SA	SB	DATA SWITCH MODE
HVEN	IN	DATA_MODE			
0	X	X	0	0	Off

表 3. データ・スイッチ・モードの真理値表（スタンダロン・タイプ、ATGB）（続き）

1	0	X	Invalid Mode (IN = 3.3V required for all modes)		
1	1	0	1	0	Hi-Speed Pass-Through (SDP)
1	1	1	On if CDP = 0	On if CDP = 1	BC1.2 Auto-CDP (CDP)

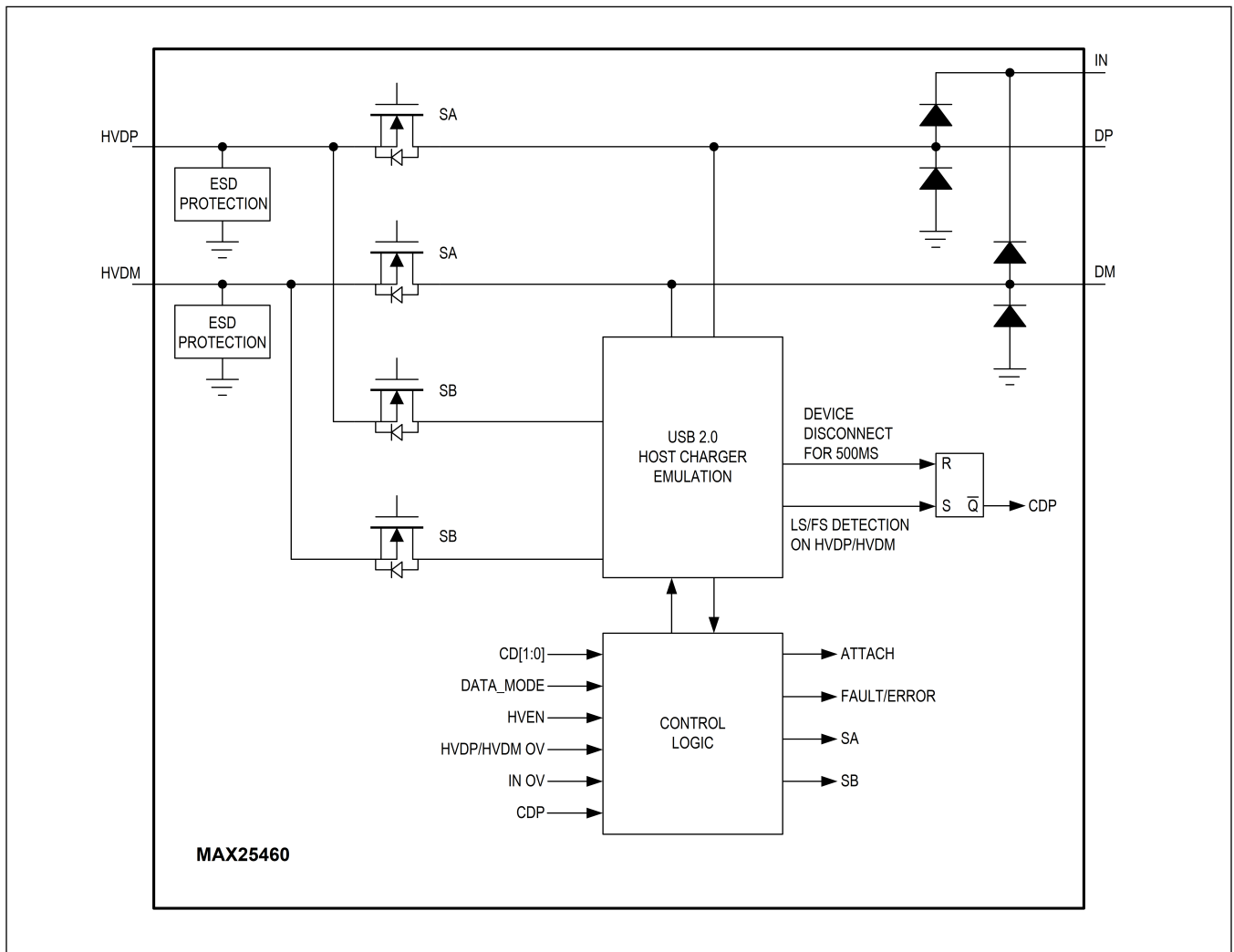


図 1. データ・スイッチと充電検出のブロック図

USB On-the-Go とデュアル・ロール・アプリケーション

MAX25460 は USB on-the-go (OTG) とデュアル・ロール・アプリケーションに完全準拠しています。ネゴシエーションによるロール・スワップ（HNPや Apple CarPlay）では IC へのソフトウェアの操作を必要としません。SoC が周辺機器のモードに入るまでにネゴシエーションが発生しない場合、MAX25460 はロール・スワップの前もスワップ中も高速パススルー（SDP モード）であることが必要です。DATA_MODE 端子がロジック・ローでない限り、全てのタイプは起動時にデフォルトで SDP モードになります。この設定では起動時にマイクロコントローラの介入なく直ちにロール・スワップが可能となります。

I²C、制御、診断

I²C の設定 (CONFIG1 および I²C)

I²C タイプの MAX25460 は CONFIG1 端子上の GND に 1%抵抗を配置することにより、デバイスの基本的な設定が可能です。選択された抵抗に関連付いた設定パラメータは、HVEN がハイにトグルされたときに、それぞれ対応する I²C レジスタにプリロードされます。ここで値が決まった I²C レジスタは、起動後に必要に応じて自由に書き換えられます。

I²C タイプの場合は、DC-DC のスペクトラム拡散イネーブル・ビット SS_EN と SYNC の方向制御ビット SYNC_DIR の起動時の値が CONFIG1 で設定されます。I²C ターゲット・アドレスの LSB も CONFIG1 で設定されます。I²C タイプの CONFIG テーブルの設定値表を表 4 に示します。

表 4. CONFIG1 端子の表 (I²C タイプ)

RESISTANCE (Ω, 1%)	STEP	SS_EN	SYNC_DIR	I ² C_ADDR LSBs
Short to GND	0	1 (ON)	1 (IN)	00
590	1	1 (ON)	1 (IN)	01
931	2	1 (ON)	1 (IN)	10
1300	3	1 (ON)	1 (IN)	11
1740	4	1 (ON)	0 (OUT)	00
2260	5	1 (ON)	0 (OUT)	01
2940	6	1 (ON)	0 (OUT)	10
3740	7	1 (ON)	0 (OUT)	11
4750	8	0 (OFF)	1 (IN)	00
6040	9	0 (OFF)	1 (IN)	01
7870	10	0 (OFF)	1 (IN)	10
10500	11	0 (OFF)	1 (IN)	11
14700	12	0 (OFF)	0 (OUT)	00
22600	13	0 (OFF)	0 (OUT)	01
43200	14	0 (OFF)	0 (OUT)	10
Short to BIAS (or R > 71.5kΩ)	15	0 (OFF)	0 (OUT)	11

スタンダアロン・タイプの設定 (CONFIG1~CONFIG3)

スタンダアロン・タイプの MAX25460 では、3 つの CONFIG 端子と GND の間に 3 つの 1%抵抗を配置することによってデバイスの全体的な設定を行います。スタンダアロン・タイプの場合は、SDA と SCL がそれぞれ CONFIG2 および CONFIG3 の機能を果たします。

CONFIG1 では内部発振器のスイッチング周波数、SYNC 端子の方向、DC-DC のスペクトラム拡散モードを設定します。CONFIG2 では電圧調整ゲインの LSB 側 4 ビット (GAIN[3:0]) を設定します。CONFIG3 は USB の DC 電流制限値と電圧調整ゲインの MSB (GAIN[4]) を設定します。スタンダアロン・タイプの CONFIG のオプションについては以下の表を参照してください。設定の選択については[アプリケーション情報の](#)セクションを、有効な品番の情報については[オーダー情報](#)を参照してください。

表 5. CONFIG1 端子の表 (スタンダアロン・タイプ)

RESISTANCE (Ω, 1%)	STEP	SS_EN	SYNC_DIR	FSW (kHz)
Short to GND	0	ON	IN	2200
1740	4	ON	OUT	2200
4750	8	OFF	IN	2200
14700	12	OFF	OUT	2200

表 6. CONFIG2 端子と CONFIG3 端子の表 (スタンダアロン・タイプ)

RESISTANCE (Ω, 1%)	STEP	CONFIG2	CONFIG3	
		GAIN[3:0]	GAIN[4]	CURRENT LIMIT ILIM_SET (A)
Short to GND	0	0b0000	0	0.55

表 6. CONFIG2 端子と CONFIG3 端子の表（スタンドアロン・タイプ）（続き）

590	1	0b0001	0	1.62
931	2	0b0010	0	1.62
1300	3	0b0011	0	1.62
1740	4	0b0100	1	0.55
2260	5	0b0101	1	1.62
2940	6	0b0110	1	1.62
3740	7	0b0111	1	1.62
4750	8	0b1000	0	0.55
6040	9	0b1001	0	1.62
7870	10	0b1010	0	1.62
10500	11	0b1011	0	1.62
14700	12	0b1100	1	0.55
22600	13	0b1101	1	1.62
43200	14	0b1110	1	1.62
Short to BIAS (or R > 71.5kΩ)	15	0b1111	1	1.62

I²C の診断機能とイベント処理

I²C ベースの診断機能は $\overline{\text{FAULT}}$ 端子とは独立です。特定のフォルト条件について $\overline{\text{IRQMASK}}$ ビットを設定しても、 $\overline{\text{FAULT}}$ 端子の対応するフォルトはマスクされません。 $\overline{\text{IRQMASK}}$ レジスタの機能が作用するのは、 $\overline{\text{INT}}$ 端子の振る舞いに対してのみです。このため、 $\overline{\text{FAULT}}$ 端子をハブ・コントローラもしくは SoC の過電流フォルト入力に接続しながら、同時に I²C インターフェースをシステム・ソフトウェアで高度な診断機能に使用することが可能となります。

割込みと接続出力 ($\overline{\text{INT}}$ ($\overline{\text{ATTACH}}$))

MAX25460 の $\overline{\text{INT}}$ ($\overline{\text{ATTACH}}$) 端子は I²C タイプでは割込み ($\overline{\text{INT}}$) として機能します。 $\overline{\text{INT}}$ 端子は $\overline{\text{IRQ_MASK_0}}$ 、 $\overline{\text{IRQ_MASK_1}}$ 、 $\overline{\text{IRQ_MASK_2}}$ の各レジスタの設定に基づいて割込みをアサートします。割込み設定により、 $\overline{\text{INT}}$ 端子は備わっているフォルト検出機能のいずれでもアサートすることが可能で、更にデバイスの接続もアサート可能です。 $\overline{\text{INT}}$ 端子はマスクされた $\overline{\text{IRQ}}$ ビットがアサートされたときのみアサートされます。つまり、 $\overline{\text{AUTOCLR}}$ ビットにも依存しているということになります。

スタンドアロン・タイプの MAX25460 はオープンドレイン、アクティブ・ローの $\overline{\text{ATTACH}}$ 出力を備えており、接続検出端子として機能します。スタンドアロン・タイプでは、 $\overline{\text{ATTACH}}$ 端子はマイクロプロセッサの GPIO 入力に使用することもでき、接続／充電の状態を表示する LED を駆動することも可能です。

$\overline{\text{INT}}$ ($\overline{\text{ATTACH}}$) のアサート論理を、[ATTACH の論理回路図](#) に示しています。

I²C インターフェース

MAX25460 は、シリアル・データ・ライン (SDA) とシリアル・クロック・ライン (SCL) で構成される I²C、2 線式のシリアル・インターフェースを備えています。SDA と SCL によって、MAX25460 はコントローラの間で最大 400kHz のクロック・レートでの通信が可能です。コントローラは代表的にはマイクロコントローラであり、SCL を生成しバス上のデータ転送を開始します。[図 2](#) は 2 線式のインターフェース・タイミング図を示しています。

コントローラ・デバイスは正しいアドレスに続けてデータ・ワードを送信することによって MAX25460 に通信します。各送信シーケンスは、スタート・コンディション (S)、反復スタート・コンディション (Sr)、ストップ・コンディション (P) で区切られます。バス上の各ワードの転送は 8 ビット長で、必ず後にアクノレッジ・クロック・パルスを伴います。MAX25460 の SDA ラインは入力とオープンドレインの出力の両方の機能を持ちます。SDA バスには 500Ω より大きいプルアップ抵抗が必要です。

MAX25460 の SCL ラインは入力としてのみ機能します。バス上に複数のコントローラが存在する場合、あるいは単一コントローラ・システムにおけるコントローラにオープンドレインの SCL 出力がある場合には、MAX25460 の SCL ラインには 500Ω より大きいプルアップ抵抗が必要です。SDA と SCL に対する直列抵抗はオプションです。SCL と SDA の入力ではノイズのスパイクを抑制し、ノイズの多いバスでもデバイスの正常な動作が確保されます。

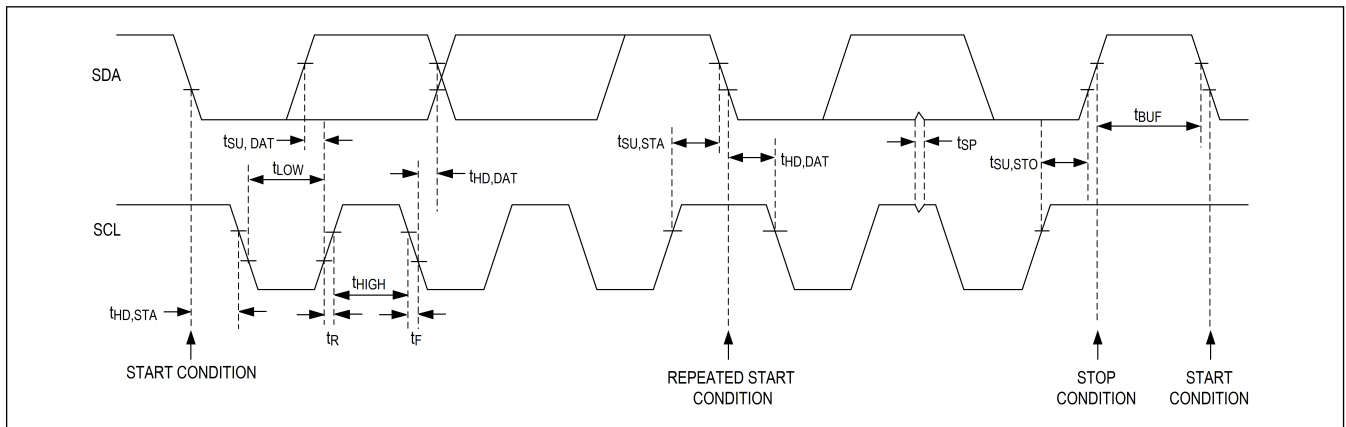


図 2. I²C のタイミング図

ビット転送

SCL サイクルごとに 1 つのデータ・ビットが転送されます。SCL パルスがハイの間は、SDA 上のデータは安定した状態であればなりません。SCL がハイであるときに SDA を変更すると制御信号とみなされます（[ストップ・コンディション](#)と[スタート・コンディション](#)のセクションを参照）。I²C バスが使用されていない場合には、SDA と SCL はアイドルでハイになります。

ストップ・コンディションとスタート・コンディション

コントローラ・デバイスは、スタート・コンディションを発行することにより、通信を開始します。スタート・コンディションでは、SCL がハイの状態です。SDA がハイからローに遷移します。ストップ・コンディションでは、SCL がハイの状態です。SDA がローからハイに遷移します（[図 3](#)）。コントローラからのスタート・コンディション（S）によって MAX25460 への転送の開始が通知されます。コントローラはストップ・コンディション（P）を発行することによって通信を終了し、バスを開放します。ストップ・コンディションではなく回復スタート・コンディション（Sr）が生成された場合はバスはアクティブのままとなります。

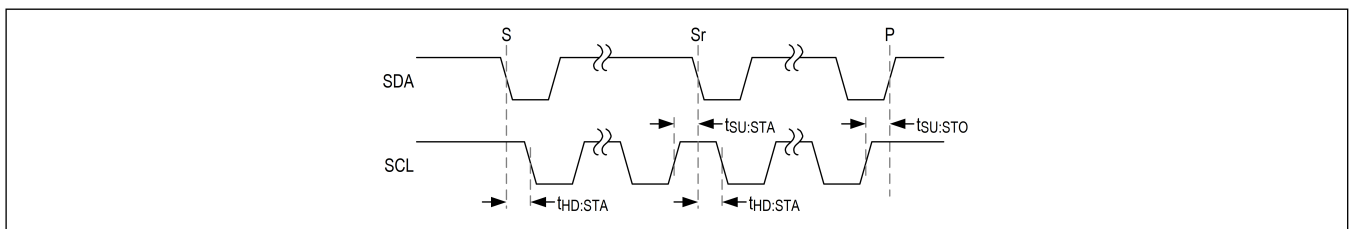


図 3. スタート・コンディション、ストップ・コンディション、回復スタート・コンディション

早期ストップ・コンディション

ストップ・コンディションがスタート・コンディションと同じハイ・パルスで発生した場合を除き、MAX25460 はデータ転送中のいかなる時点でもストップ・コンディションを認識します。

クロック・ストレッチング

一般的に、I²C バスのクロック信号生成はコントローラ・デバイスが担います。I²C の仕様では、低速のターゲット・デバイスがクロック・ラインをローに保持することにクロック信号に変更を加えることを許容しています。ターゲット・デバイスがクロック・ラインをローに保持する操作は通常クロック・ストレッチングと呼ばれています。MAX25460 はクロック・ラインをローに保持するクロック・ストレッチングはいかなる形式でも使用しません。

I²C ジェネラル・コール・アドレス

MAX25460 は I²C 仕様のジェネラル・コール・アドレスには対応していません。MAX25460 は、ジェネラル・コール・アドレス（0b0000_0000）を確認してもアクノレッジは発行しません。

I²C のターゲット・アドレス指定

デバイスがイネーブルされると、CONFIG1 端子によって I²C のターゲット・アドレスが設定されます。

このアドレスは上位 7 ビット (MSB) とそれに続く R/W ビットで定義されます。R/W ビットを 1 に設定するとデバイスは読出しモードに設定されます。R/W ビットを 0 に設定するとデバイスは書込みモードに設定されます。アドレスはスタート・コンディションの後にデバイスに送信される最初のバイトの情報です。

表 7. I²C のターゲット・アドレス指定

CONFIG1 CODE	A6	A5	A4	A3	A2	A1	A0	7-BIT ADDRESS	WRITE	READ
0b00	0	1	1	0	0	0	0	0x30	0x60	0x61
0b01	0	1	1	0	0	0	1	0x31	0x62	0x63
0b10	0	1	1	0	0	1	0	0x32	0x64	0x65
0b11	0	1	1	0	0	1	1	0x33	0x66	0x67

アクノレッジ

アクノレッジ・ビット (ACK) は 9 番目のクロック・ビットで、デバイスが各データ・バイトの受信確認に使用します (図 4)。コントローラが生成する 9 番目のクロック・パルスの間に、デバイスは SDA をプルダウンします。SDA ラインはアクノレッジ・クロック・パルスのハイ期間中安定してローでなければいけません。ACK をモニタすることにより、データ転送が成功しなかった場合にこれを検出できます。データ転送の失敗は、受信デバイスがビジーな場合、もしくはシステム・フォルトが発生した場合に生じます。データ転送が失敗した場合には、バス・コントローラは通信を再試行できます。

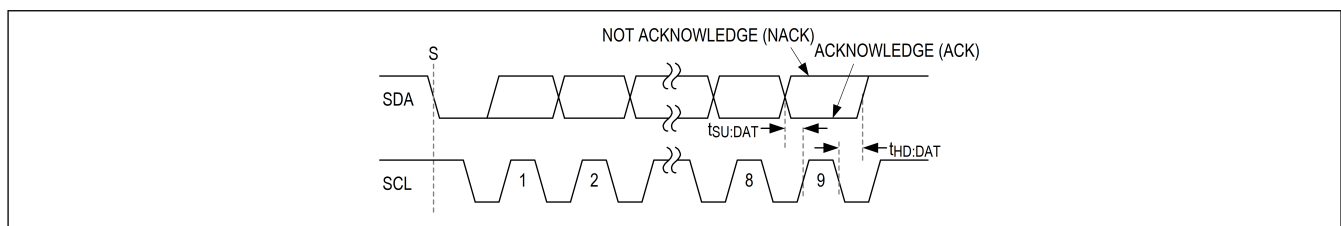


図 4. アクノレッジの状況

書込みデータのフォーマット

デバイスへは、スタート・コンディションの送信、書込みビットを 0 にしたターゲット・アドレス、レジスタのアドレスを示す 1 バイト、コマンド・レジスタのデータ 1 バイト、ストップ・コンディションを書き込むことができます。図 5 に 1 フレームの正しいフォーマットを図示しています。

読出しデータのフォーマット

デバイスからは、スタート・コンディションの送信、書込みビットを 0 にしたターゲット・アドレス、レジスタのアドレスを示す 1 バイト、リスタート・コンディション、書込みビットを 1 にしたターゲット・アドレス、コマンド・レジスタのデータ 1 バイト、ストップ・コンディションを読み出すことができます。図 5 に 1 フレームの正しいフォーマットを図示しています。

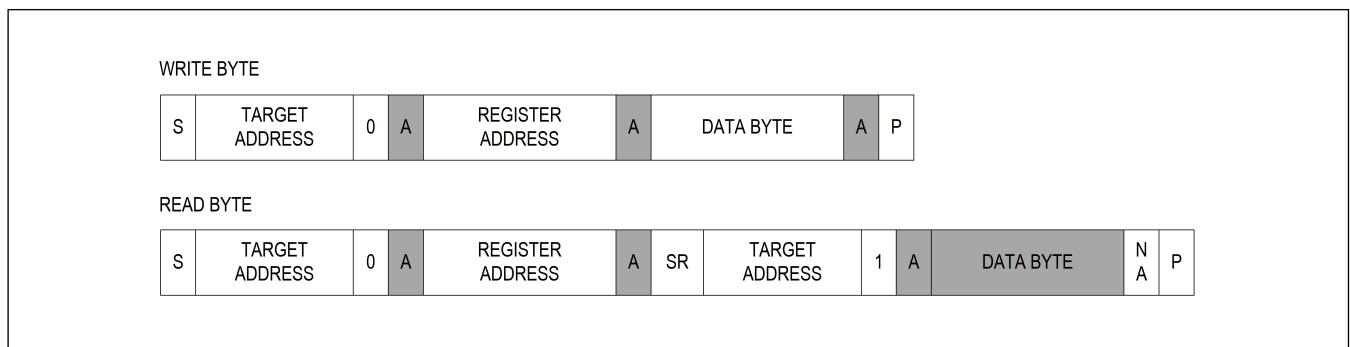


図 5. I²C インターフェースのデータ・フォーマット

フォルトの検出と診断機能

フォルト検出

MAX25460 は自動的なフォルト処理と回復を行う高度なデバイス保護機能を備えています。表 8 はフォルトが生成される条件とデバイスが取る対応の概要を示しています。どのタイプでも、フォルトの条件が継続している限り $\overline{\text{FAULT}}$ 出力はアサートされた状態を継続します。

I²C タイプでは、IRQ レジスタにフォルト条件の原因についての詳細情報が示され、IRQMASK レジスタでは I²C 割込み端子である $\overline{\text{INT}}$ をアサートする条件を選択できます。IRQ レジスタのビットは、読み出すとクリアされます。しかし、存在しているフォルト条件を示す IRQ ビットは、そのフォルト条件が継続している限り、クリアされた後もアサートされ続けます。存在しているフォルトに対し $\overline{\text{INT}}$ をアサートするように IRQMASK レジスタが設定されていれば、割込みをアサートした IRQ レジスタが読み出されたときに $\overline{\text{INT}}$ 端子はアサート解除されます。フォルト条件が継続していれば、 $\overline{\text{INT}}$ 端子は続けて再度アサートされます。

フォルト出力端子 ($\overline{\text{FAULT}}$)

MAX25460 にはオープンドレイン、アクティブ・ローの $\overline{\text{FAULT}}$ 出力があります。MAX25460 は内蔵のデグリッチとフォルト無効化タイマーによって $\overline{\text{FAULT}}$ を誤ってレポートしないように設計されています。これにより、通常の動作中は、高容量の負荷に向けて起動するような場合でも、誤って $\overline{\text{FAULT}}$ がアサートされることはありません。 $\overline{\text{FAULT}}$ 端子はハブ・コントローラもしくは SoC の過電流フォルト入力に直接接続することもできます。

表 8. フォルト条件

イベント	IRQ レジスタ・ビット (I²C のみ)	動作までのバウンス防止時間	対応動作
Thermal Shutdown	THM_SHD	Immediate	$\overline{\text{FAULT}}$ 端子および関連の IRQ ビットをアサートし、DC-DC コンバータをシャットダウンし、データ・スイッチを開放し、 R_P をディスエーブルします。フォルトが解消し、RETRY_TMR が終了すると、 $\overline{\text{FAULT}}$ 端子を開放し、 R_P と DC-DC コンバータをイネーブルします。
Thermal Warning/ Foldback	THM_WARN	20ms	関連の IRQ ビットをアサートします。
IN Overvoltage	IN_OV	Immediate	$\overline{\text{FAULT}}$ 端子および関連の IRQ ビットをアサートし、DC-DC コンバータをシャットダウンし、データ・スイッチを開放し、BC1.2 をリセットします。フォルトが解消し、RETRY_TMR が終了すると、 $\overline{\text{FAULT}}$ 端子を開放し、データ・スイッチを閉じ、DC-DC コンバータをイネーブルします。
HVDP/HVDM Overvoltage	DATA_OV	Immediate	$\overline{\text{FAULT}}$ 端子および関連の IRQ ビットをアサートし、DC-DC コンバータをシャットダウンし、データ・スイッチを開放し、BC1.2 をリセットします。フォルトが解消し、RETRY_TMR が終了すると、 $\overline{\text{FAULT}}$ 端子を開放し、データ・スイッチを閉じ、DC-DC コンバータをイネーブルします。
USB DC Overcurrent	VBUS_ILIM	16ms + ILIM_SET Timer	過電流の状態が 16ms 継続するのを待ってから、 $\overline{\text{FAULT}}$ 端子および関連の IRQ ビットをアサートします。過電流が解消し、RETRY_TMR が終了すると、 $\overline{\text{FAULT}}$ 端子を開放します。

表 8. フォルト条件（続き）

イベント	IRQ レジスタ・ビット (I ² C のみ)	動作までのバウンス 防止時間	対応動作
USB DC Overcurrent and SENSEN < 4.38V	VBUS_ILIM_UV	16ms + ILIM_SET Timer	ILIM_ITRIP = 0 : 過電流や低電圧の状態が16ms継続するのを待ってから、 $\overline{\text{FAULT}}$ 端子および 関連のIRQビットをアサートし、DC-DCコンバータをシャットダウンしま す。シャットダウン後にRETRY_TMRが終了すると、 $\overline{\text{FAULT}}$ 端子を開放 し、DC-DCコンバータをイネーブルします。 I ² CタイプおよびILIM_ITRIP = 1 : 過電流の状態が 16ms 継続するのを待ってから、 $\overline{\text{FAULT}}$ 端子および関連の IRQ ビットをアサートします。過電流が解消し、RETRY_TMR が終了する と、 $\overline{\text{FAULT}}$ 端子を開放します。
SENSEN < 4.38V	VBUS_UV	16ms	低電圧の状態が 16ms 継続するのを待ってから、 $\overline{\text{FAULT}}$ 端子および関連の IRQ ビットをアサートします。低電圧が解消し、RETRY_TMR が終了する と、 $\overline{\text{FAULT}}$ 端子を開放します。
USB DC Overcurrent and SENSEN < 2V	VBUS_SHT_GND	Immediate	$\overline{\text{FAULT}}$ 端子および関連の IRQ ビットをアサートし、DC-DC コンバータを シャットダウンし、データ・スイッチを開きます。シャットダウン後に RETRY_TMR が終了すると、 $\overline{\text{FAULT}}$ 端子を開放し、DC-DC コンバータを イネーブルします。
LX Overcurrent for 4 Consecutive Cycles and SENSEN < 2V	VBUS_SHT_GND	Immediate	$\overline{\text{FAULT}}$ 端子および関連の IRQ ビットをアサートし、DC-DC コンバータを シャットダウンし、データ・スイッチを開きます。シャットダウン後に RETRY_TMR が終了すると、 $\overline{\text{FAULT}}$ 端子を開放し、DC-DC コンバータを イネーブルします。
SENSEN Overvoltage	VBUS_OV	Immediate	$\overline{\text{FAULT}}$ 端子および関連の IRQ ビットをアサートし、DC-DC コンバータを シャットダウンし、データ・スイッチを開きます。フォルトが解消し RETRY_TMR が終了すると、 $\overline{\text{FAULT}}$ 端子を開放し、DC-DC コンバータを イネーブルし、データ・スイッチを開きます。

レジスタ・マップ

概要

ADDRESS	NAME	MSB							LSB
USER_CMDS									
0x00	SETUP_0[7:0]	–	–	EN_DCD C	–	–	–	SYNC_D IR	SS_EN
0x01	SETUP_1[7:0]	–	–	–	GAIN[4:0]				
0x02	SETUP_2[7:0]	ILIM_DEB[1:0]		–	ILIM_ITR IP	–	ILIM[2:0]		
0x03	SETUP_3[7:0]	RETRY_TMR[1:0]		CD[1:0]		–	–	–	–
0x04	SETUP_4[7:0]	–	–	–	–	–	–	–	CONFIG URED
0x07	IRQ_MASK_0[7:0]	IRQ_AU TOCLR	–	–	–	EN_BC ATTACH _IRQ	–	EN_BC ATTACH _EV	–
0x08	IRQ_MASK_1[7:0]	–	–	EN_VBU S_ILIM_ UV	EN_VBU S_ILIM	EN_VBU S_OV	EN_VBU S_UV	EN_VBU S_SHT_ GND	EN_THM _SHD
0x09	IRQ_MASK_2[7:0]	–	–	–	–	EN_THM _WARN	EN_IN_ OV	EN_DAT A_OV	–
0x0A	IRQ_0[7:0]	UNCON FIGURE D	–	–	–	BC_ATT ACH_IR Q	–	BC_ATT ACH_EV	–
0x0B	IRQ_1[7:0]	–	–	VBUS_IL IM_UV	VBUS_IL IM	VBUS_O V	VBUS_U V	VBUS_S HT_GND	THM_SH D
0x0C	IRQ_2[7:0]	–	–	–	–	THM_W ARN	IN_OV	DATA_O V	–
0x0D	STATUS[7:0]	–	–	–	–	BC_ATT ACH	–	–	–

レジスタの詳細

SETUP_0 (0x0)

BIT	7	6	5	4	3	2	1	0
Field	–	–	EN_DCDC	–	–	–	SYNC_DIR	SS_EN
Reset	–	–	0b1	–	–	–		
Access Type	–	–	Write, Read	–	–	–	Write, Read, Dual	Write, Read, Dual

ビット・フィールド	ビット	説明	デコード
EN_DCDC	5	DC/DCコンバータ・イネーブル。内部的にENBUCK端子とのANDを取ります。	0 = Disable V _{BUS} Buck Converter 1 = Enable V _{BUS} Buck Converter
SYNC_DIR	1	SYNC端子の方向選択 初期値はCONFIG1の抵抗で設定されます。	0 = Output 1 = Input
SS_EN	0	スペクトラム拡散イネーブル 初期値はCONFIG1の抵抗で設定されます。	0 = Disable Spread Spectrum Function 1 = Enable Spread Spectrum Function

SETUP_1 (0x1)

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	GAIN[4:0]				
Reset	–	–	–	0b00000				
Access Type	–	–	–	Write, Read, Dual				

ビット・フィールド	ビット	説明	デコード
GAIN	4:0	降圧コンバータの出力に適用される電圧補正のゲイン（電流検出アンプによって検出されたDC 負荷に基づく）。 $R_{SENSE} = 33m\Omega$ 。	0: 0m Ω 1: 18m Ω 2: 36m Ω 3: 54m Ω 4: 72m Ω 5: 90m Ω 6: 108m Ω 7: 126m Ω 8: 144m Ω 9: 162m Ω 10: 180m Ω 11: 198m Ω 12: 216m Ω 13: 234m Ω 14: 252m Ω 15: 270m Ω 16: 288m Ω 17: 306m Ω 18: 324m Ω 19: 342m Ω 20: 360m Ω 21: 378m Ω 22: 396m Ω 23: 414m Ω 24: 432m Ω 25: 450m Ω 26: 468m Ω 27: 486m Ω 28: 504m Ω 29: 522m Ω 30: 540m Ω 31: 558m Ω

SETUP_2 (0x2)

BIT	7	6	5	4	3	2	1	0
Field	ILIM_DEB[1:0]		–	ILIM_ITRIP	–	ILIM[2:0]		
Reset	0b00		–	0b0	–	0b111		
Access Type	Write, Read		–	Write, Read, Dual	–	Write, Read, Dual		

ビット・フィールド	ビット	説明	デコード
ILIM_DEB	7:6	USBのDC電流制限スレッシュホルドのパウンス防止タイマー	Debounce Timer for USB DC Current-Limit Threshold 0b00 = 1.1ms (min) 0b01 = 5.5ms (min) 0b10 = 11ms (min) 0b11 = No Debounce
ILIM_ITRIP	4	USBのDC電流制限状態における降圧コンバータのリトライ動作を決定します。	0 = VBUS_ILIM_UV fault enabled. 1 = VBUS_ILIM_UV fault disabled.
ILIM	2:0	USBのDC電流制限スレッシュホルドで、 $R_{SENSE} = 33m\Omega$ 。	USB DC Current-Limit Threshold 0b000 = 0.3A (min) 0b001 = 0.55A (min) 0b010 = 0.8A (min) 0b011 = 1.05A (min) 0b100 = 1.62A (min) 0b101 = 1.62A (min) 0b110 = 1.62A (min) 0b111 = 1.62A (min)

SETUP_3 (0x3)

BIT	7	6	5	4	3	2	1	0
Field	RETRY_TMR[1:0]		CD[1:0]		—	—	—	—
Reset	0b00				—	—	—	—
Access Type	Write, Read, Dual		Write, Read, Dual		—	—	—	—

ビット・フィールド	ビット	説明	デコード
RETRY_TMR	7:6	フォルト条件の後のRETRYタイマーの長さを指定します。	0b00 = 2.0s 0b01 = 1.0s 0b10 = 0.5s 0b11 = 16ms
CD	5:4	BC1.2の充電検出設定の選択。 このレジスタは品番のタイプとDATA_MODE端子のステータスに基づいて予め設定されています。	0b00 = High Speed Pass Through (SDP) 0b01 = Auto-CDP 0b10 = Reserved 0b11 = Reserved

SETUP_4 (0x4)

BIT	7	6	5	4	3	2	1	0
Field	—	—	—	—	—	—	—	CONFIGURED
Reset	—	—	—	—	—	—	—	0b0
Access Type	—	—	—	—	—	—	—	Write, Read

ビット・フィールド	ビット	説明	デコード
CONFIGURED	0	I ² C設定完了インジケータ 起動後は、このビットに1が書き込まれるまでは降圧コンバータをオンにすることができません。1を書き込むことで、意図する動作モードとなる設定が完了したことが提示されます。	0 = I ² C Configuration Pending 1 = I ² C Configuration Complete

IRQ_MASK_0 (0x7)

読み書き可能なレジスタで、IRQ_0 レジスタの中のどの条件が割込みをアサートするかを設定します。条件の説明については [IRQ_0](#) を参照してください。

BIT	7	6	5	4	3	2	1	0
Field	IRQ_AUTO CLR	–	–	–	EN_BC_AT TACH_IRQ	–	EN_BC_AT TACH_EV	–
Reset	0b0	–	–	–	0b0	–	0b0	–
Access Type	Write, Read	–	–	–	Write, Read	–	Write, Read	–

ビット・フィールド	ビット	説明	デコード
IRQ_AUTOCLR	7	IRQ自動クリア	0 = IRQ register flags are latched on until read. 1 = IRQ register flags are automatically cleared when the error condition is removed.
EN_BC_ATTACH_IRQ	3	BC1.2 ATTACH STATUS割込みイネーブル	0 = Not included in Interrupt 1 = Included in Interrupt
EN_BC_ATTACH_EV	1	BC1.2 ATTACH EVENT割込みイネーブル	0 = Not included in Interrupt 1 = Included in Interrupt

IRQ_MASK_1 (0x8)

読み書き可能なレジスタで、IRQ_1 レジスタの中のどの条件が割込みをアサートするかを設定します。条件の説明については [IRQ_1](#) を参照してください。

BIT	7	6	5	4	3	2	1	0
Field	–	–	EN_VBUS_I LIM_UV	EN_VBUS_I LIM	EN_VBUS_OV	EN_VBUS_UV	EN_VBUS_SHT_GND	EN_THM_SHD
Reset	–	–	0b0	0b0	0b0	0b0	0b0	0b0
Access Type	–	–	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read

ビット・フィールド	ビット	説明	デコード
EN_VBUS_ILIM_UV	5	VBUS_ILIM_UV割込みイネーブル	0 = Not included in Interrupt 1 = Included in Interrupt
EN_VBUS_ILIM	4	VBUS_ILIM割込みイネーブル	0 = Not included in Interrupt 1 = Included in Interrupt
EN_VBUS_OV	3	VBUS_OV割込みイネーブル	0 = Not included in Interrupt 1 = Included in Interrupt
EN_VBUS_UV	2	VBUS_UV割込みイネーブル	0 = Not included in Interrupt 1 = Included in Interrupt
EN_VBUS_SHT_GND	1	VBUS_SHT_GND割込みイネーブル	0 = Not included in Interrupt 1 = Included in Interrupt
EN_THM_SHD	0	THM_SHD割込みイネーブル	0 = Not included in Interrupt 1 = Included in Interrupt

IRQ_MASK_2 (0x9)

読み書き可能なレジスタで、IRQ_2 レジスタの中のどの条件が割込みをアサートするかを設定します。条件の説明については [IRQ_2](#) を参照してください。

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	EN_THM_WARN	EN_IN_OV	EN_DATA_OV	–
Reset	–	–	–	–	0b0	0b0	0b0	–
Access Type	–	–	–	–	Write, Read	Write, Read	Write, Read	–

ビット・フィールド	ビット	説明	デコード
EN_THM_WARN	3	THM_WARN割込みイネーブル	0 = Not included in Interrupt 1 = Included in Interrupt
EN_IN_OV	2	IN_OV割込みイネーブル	0 = Not included in Interrupt 1 = Included in Interrupt
EN_DATA_OV	1	DATA_OV割込みイネーブル	0 = Not included in Interrupt 1 = Included in Interrupt

IRQ_0 (0xA)

読出しのみのレジスタで、いくつかの動作条件を提示するフラグが含まれます。これらのフラグは、MASK レジスタの対応するビットをセットすることによって、割込みをアサートします。

IRQ_0 には、エラーやフォルトの条件ではなく、予想される動作状況が提示されます。

BIT	7	6	5	4	3	2	1	0
Field	UNCONFIGURED	–	–	–	BC_ATTACH_IRQ	–	BC_ATTACH_EV	–
Reset	0b1	–	–	–	0b0	–	0b0	–
Access Type	Read Clears All	–	–	–	Read Clears All	–	Read Clears All	–

ビット・フィールド	ビット	説明	デコード
UNCONFIGURED	7	I ² C未設定インジケータ・ビット	0 = Device is fully configured (CONFIGURED written to 1) 1 = Device is not fully configured (CONFIGURED has not been written to 1)
BC_ATTACH_IRQ	3	BC1.2 ATTACHインジケータ このビットは、HVDP/HVDM端子でBC1.2デバイスの接続が観測されたことを提示します。	0 = No device attached 1 = Device attached
BC_ATTACH_EV	1	BC1.2 ATTACHイベント検出 このビットは、HVDP/HVDM端子での観測でBC1.2デバイスの接続が開始または終了したことを示します。このビットとBC_ATTACH（リアルタイムで現在のBC1.2接続状態を提示する）との違いは、未接続から接続もしくはその逆の状態変化が発生したときのみ通知されることです。 読出し時にクリアされます。IRQ_AUTOCLRの影響は受けません。	0 = No attach or detach event detected since least read 1 = New attach and/or detach event detected

IRQ_1 (0xB)

読出しのみのレジスタで、いくつかのエラー条件を提示するフラグが含まれます。これらのフラグは、MASK レジスタの対応するビットをセットすることによって、割込みをアサートします。

BIT	7	6	5	4	3	2	1	0
Field	–	–	VBUS_ILIM_UV	VBUS_ILIM	VBUS_OV	VBUS_UV	VBUS_SHT_GND	THM_SHD
Reset	–	–	0b0	0b0	0b0	0b0	0b0	0b0
Access Type	–	–	Read Clears All	Read Clears All	Read Clears All	Read Clears All	Read Clears All	Read Clears All

ビット・フィールド	ビット	説明	デコード
VBUS_ILIM_UV	5	V _{BUS} 電流制限およびSENSN UVフォルトの検出 ILIM_ITRIP = 1のときはディスエーブルされます。条件が解消していれば、読出し時にクリアされます。	0 = No event 1 = Event detected
VBUS_ILIM	4	V _{BUS} 電流制限条件の検出 ILIM_ITRIP = 0のときはディスエーブルされます。条件が解消していれば、読出し時にクリアされます。	0 = No event 1 = Event detected
VBUS_OV	3	V _{BUS} 過電圧フォルトの検出 SENSN端子での検出です。条件が解消していれば、読出し時にクリアされます。	0 = No event 1 = Event detected
VBUS_UV	2	V _{BUS} 低電圧フォルトの検出 SENSN端子での検出です。条件が解消していれば、読出し時にクリアされます。	0 = No event 1 = Event detected
VBUS_SHT_GND	1	V _{BUS} グラウンド短絡フォルトの検出 SENSN端子での検出です。条件が解消していれば、読出し時にクリアされます。	0 = No event 1 = Event detected
THM_SHD	0	過熱フォルトの検出 ダイ温度が165°C（代表値）を超過するとアサートされます。条件が解消していれば、読出し時にクリアされます。	0 = No event 1 = Event detected

IRQ_2 (0xC)

読出しのみのレジスタで、いくつかのエラー条件を提示するフラグが含まれます。これらのフラグは、MASK レジスタの対応するビットをセットすることによって、割込みをアサートします。

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	THM_WARN	IN_OV	DATA_OV	–
Reset	–	–	–	–	0b0	0b0	0b0	–
Access Type	–	–	–	–	Read Clears All	Read Clears All	Read Clears All	–

ビット・フィールド	ビット	説明	デコード
THM_WARN	3	温度警告条件の検出温度が140°C（代表値）に達するとアサートされます。条件が解消していれば、読出し時にクリアされます。	0 = No event since least read 1 = New event detected
IN_OV	2	IN端子の過電圧フォルトの検出 条件が解消していれば、読出し時にクリアされます。	0 = No event 1 = Event detected
DATA_OV	1	DATA端子の過電圧フォルトの検出 条件が解消していれば、読出し時にクリアされます。	0 = No event 1 = Event detected

STATUS (0xD)

読出しのみのレジスタで、IC の電流状態についての情報を含みます。

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	BC_ATTACH	–	–	–
Reset	–	–	–	–	0b0	–	–	–
Access Type	–	–	–	–	Read Only	–	–	–

ビット・フィールド	ビット	説明	デコード
BC_ATTACH	3	BC1.2 ATTACH状態インジケータ このビットは、HVDP/HVDM端子での現在の デバイス接続状態を提示します。	0 = No device currently attached 1 = Device currently attached

アプリケーション情報

DC-DC スイッチング周波数の選択

MAX25460 のスイッチング周波数 (f_{sw}) は 2.2MHz に固定されています。スイッチング周波数が高ければ、インダクタの値が小さく、出力容量が小さくなるため、PCB 面積を小さくできます。その結果、高いスイッチング周波数ではピーク電流および I^2R 損失は低くなりますが、コア損失、ゲート・チャージ電流、スイッチング損失は増加します。

DC-DC 入力コンデンサの選択

入力コンデンサは、降圧コンバータに必要な瞬発的な電流を供給し、上流の電力源から引き込むピーク電流を抑制します。入力バイパス・コンデンサは、入力電圧リップルを決定する主要要因です。

入力コンデンサの RMS 電流定格の条件 ($I_{IN(RMS)}$) は、次の等式によって定義できます。

$$I_{IN(RMS)} = I_{LOAD} \frac{\sqrt{V_{SENSP} \times (V_{SUPSW} - V_{SENSP})}}{V_{SUPSW}}$$

$I_{IN(RMS)}$ が最大値を取るのは入力電圧が出力電圧の 2 倍になるとき ($V_{SUPSW} = 2 \cdot V_{SENSP}$) で、 $I_{IN(MAX)} = 1/2 \cdot I_{LOAD(MAX)}$ となります。 I_{LOAD} は動作負荷電流の計測値であり、 $I_{LOAD(MAX)}$ は最大負荷電流を示します。

長期的な信頼性を良好にするためには、RMS 入力電流に対する自己発熱による温度上昇が 10°C を下回る入力コンデンサを選択します。

入力電圧リップルには、 V_Q (コンデンサの放電に起因) と V_{ESR} (コンデンサの ESR に起因) の成分があります。入力での高いリップル電流を許容する低 ESR のセラミック・コンデンサを使用してください。ESR とコンデンサの放電の寄与分が 50% ずつであることを前提にします。指定された入力電圧リップルに対して必要な入力コンデンサと ESR は、次の式を使用して計算されます。

$$ESR_{IN} = \frac{\Delta V_{ESR}}{I_{LOAD(MAX)} + \frac{\Delta I_L}{2}}$$

ここで、

$$\Delta I_L = \frac{(V_{SUPSW} - V_{SENSP}) \times V_{SENSP}}{V_{SUPSW} \times f_{SW} \times L}$$

かつ

$$C_{IN} = \frac{I_{LOAD(MAX)} \times D(1-D)}{\Delta V_Q \times f_{SW}} \quad \text{ここで、} \quad D = \frac{V_{SENSP}}{V_{SUPSW}}$$

ここで D は、降圧コンバータのデューティ・サイクルです。

SUPSW は、並列接続の 0.1μF と 4.7μF のセラミック・コンデンサで、SUPSW 端子と PGND 端子の近くでバイパスします。降圧コンバータの入力セラミック・コンデンサは、 di/dt が高く、PCB の電流ループ領域を最小化して EMI を低減します。ライン・トランジェントのダンピングのため、22μF のバルク電解コンデンサで SUPSW をバイパスしてください。

DC-DC 出力コンデンサの選択

安定性を確保し、USB や Apple の仕様に準拠するために、表 9 に示す出力フィルタの推奨に従ってください。正常に機能させるためには、 f_{sw} にかかわらず必要最小容量のセラミック・コンデンサを使用することが必要です。更に低いスイッチング周波数用の追加容量には、低 ESR の電解タイプ (0.25Ω 未満) が使用できます。

DC-DC 出力インダクタの選択

インダクタの選択に当たっては、インダクタンス値 (L)、インダクタの飽和電流 (I_{SAT})、DC 抵抗値 (R_{DCR}) というインダクタの 3 つの主要パラメータを考慮する必要があります。適切なインダクタンス値を選択するためには、インダクタのピーク to ピーク AC 電流と DC 平均電流の比率 (LIR) の選択が必要です。LIR が小さければ、出力コンデンサの RMS 電流が減少し出力リップル電流が小さくなりますが、大きなインダクタが必要となります。サイズと損失の間の適当な妥協点は $LIR = 0.35$ (35%) です。インダクタ値は、次式を使用して決定します。

$$L = \frac{V_{SENSP} \times (V_{SUPSW} - V_{SENSP})}{V_{SUPSW} \times f_{SW} \times I_{LOAD(MAX)} \times LIR}$$

ここで V_{SUPSW} および V_{SENSP} は代表値です（定格動作条件で効率が最適になる値）。インダクタの I_{SAT} は降圧コンバータのサイクルごとのピーク電流制限値より大きくなるようにしてください。

表 9. 出力フィルタの推奨値

f_{SW} (kHz)	L_{OUT} (μH)	RECOMMENDED C_{OUT}
2200	1.5	22μF ceramic

DC-DC ダイオードの選択

このデバイスには、フリーホイール・ダイオードとして外付けのショットキー・ダイオード整流器が必要です。この整流器は短い PCB パターンで MAX25460 の近くで接続します。FPWM モードでは、インダクタ電流がローサイド MOSFET を流れないようにショットキー・ダイオードによって経路が変わり、効率の損失が最小化されます。想定される最大入力電圧 V_{SUPSW} よりも定格逆電圧が高く、順方向の電圧降下が最小となる整流器を選択します。LX での逆電圧が制限されるよう、順方向の電圧降下が低いショットキー整流器を使用してください。停止時のダイオードのリンギングに起因する EMI を最小化するため、逆電圧の動作点におけるダイオード容量が小さいショットキー整流器を選択します。

レイアウト時の考慮事項

安定したシステム性能を実現するために、適切な PCB レイアウトは重要です。MAX25460 の評価キットのデータシートにあるレイアウト例を参照してください。電流ループの領域および DC-DC 変換回路の寄生容量を最小化し、EMI を低減します。降圧コンバータでは入力セラミック・コンデンサの di/dt が高いため、入力コンデンサを優先して配置します。入力コンデンサ、パワー・インダクタ、出力コンデンサは IC の SUPSW 端子と PGND 端子のできるだけ近くに配置します。パターンを広くすることより短くすることを優先します。

入力コンデンサと出力コンデンサの間に低インピーダンスのグランド接続が必要です（露出パッドにつながる銅箔ベタ・グランドで配線）。露出パッドはグランドに接続します。パッドには複数のビアを配置し、全てのグランド層に接続して、適切に放熱されるようにします。これを実施しない場合、IC が繰り返しサーマル・シャットダウンに至る可能性があります。電力系とアナログ系で別々のグランド・プレーンを使用しないでください。単一の共通グランドを使用し、部品配置によって電流を適切に処理してください。周波数の高い戻り電流は、インピーダンスが最小のパス（各々のパターンの下銅箔ベタ・グランドを直接通る経路）を経由して流れます。

USB のパターンは、90Ω の差動ペアで、禁止エリアを適切に設けて配線する必要があります。USB のパターンは、クロックや高周波でスイッチするノードの近くへの配置は避けます。配線長は最短にし、90 度の曲がりや過剰なビア、RF スタブを避けます。

USB システム条件の決定

USB の電源線 (BUS) と戻りの GND の定格ケーブル抵抗（許容誤差を含む）は、ケーブル・メーカーの情報に基づいて決定します。更に、インライン抵抗や PCB コネクタの抵抗を忘れずに算入します。アプリケーションに必要な動作温度範囲を決定し、温度範囲にわたる抵抗の変化を考慮します。

代表的なアプリケーションの例を取ると、BUS に 200mΩ、グランド経路にもこれと対応して 200mΩ の抵抗が存在します。このアプリケーションではキャプティブ・ケーブルの末端での電圧降下は、負荷電流が 1.5A の場合 600mV になります。この電圧降下のため、USB や Apple の仕様に適合するためには、IC の電圧調整回路により出力電圧を増加させることが必要となります。

USB 負荷

MAX25460 は USB 規格準拠の負荷にも非準拠の負荷にも対応しています。規格準拠の USB デバイスは、最初にポートに接続したときには、30mA を超える電流を流すことや、10μF を超える容量が存在することは許容されていません。続いてデバイスは HVD+/HVD- の接続とエミュレーション・プロセスを開始します。接続プロセスが完了すると、100mA/150mA を流すことができますが、10μF を超える容量が存在することは許されません。これは、44Ω と 10μF を並列にした活線接続の USB 準拠負荷とみなされます。

非準拠の USB 負荷に対しても、IC は活線接続をサポートしており、4.75Ω と 330μF を並列にした USB 負荷に向けてのソフトスタートが可能です。

USB 出力電流制限

USB 負荷電流は、 R_{SENSE} 両端に生ずる電圧によって内蔵の電流検出アンプでモニタされます。MAX25460 にはデジタルで調整可能な USB 電流制限スレッシュホールドがあります。適切な抵抗の選択や、要求される電流制限値に対する抵抗値の選択に当たっては、[SETUP_2](#) もしくは [表 6](#) を参照してください。

USB 電圧の調整

[図 6](#) は MAX25460 の電圧補正機能の DC モデルを示しています。電圧調整がない場合 ($V_{ADJ} = 0$ 、 $GAIN[4:0] = 0$) は、ケーブル末端でデバイスに見える電圧は、負荷電流の増加に伴い直線的に低下します。これを補償するためには、降圧コンバータの出力電圧を負荷電流に伴い直線的に上昇させる必要があります。SENSP の傾きは R_{COMP} と呼ばれており、 $V_{ADJ} = R_{COMP} \cdot I_{LOAD}$ かつ $R_{COMP} = GAIN[4:0] \cdot R_{LSB} \cdot R_{SENSE} / 33m\Omega$ です ([図 7](#) 参照)。

MAX25460 で使用できる R_{COMP} の調整値は、 $GAIN[4:0]$ のレジスタ説明にリストされており、 $33m\Omega$ の検出抵抗を前提にしています。

$V_{DUT} = V_{NO_LOAD}$; $0 \leq I_{LOAD}$ の条件では、 R_{COMP} はシステム抵抗の和に等しくなります。システムに対する最小の R_{COMP} は、 V_{DUT} が一定になるよう、次式で計算します。

$$R_{COMP_SYS} = R_{LR} + R_{SENSE} + R_{PCB} + R_{CABLE_VBUS} + R_{CABLE_GND}$$

ここで $R_{CABLE_VBUS} + R_{CABLE_GND}$ は USB ケーブルの往復での抵抗値 (ケーブルのシールドが電流を流す場合はその効果も含む)、 R_{LR} は降圧コンバータの負荷レギュレーションを $m\Omega$ 単位で表したもの (代表値 $51m\Omega$)、 R_{PCB} はその他の V_{BUS} の寄生容量 (V_{BUS} FET、PCB のパターン、フェライト、USB コネクタ) の抵抗値です。 R_{COMP} の最小値を使用して $GAIN[4:0]$ の設定内容を求めます。

$$GAIN[4:0] = \text{ceiling} \left(\frac{R_{COMP_SYS}}{R_{LSB}} \cdot \frac{33m\Omega}{R_{SENSE}} \right)$$

DUT 電圧の公称値は、任意の負荷電流に対して次の式で推定できます。

$$V_{DUT} = V_{NO_LOAD} + R_{LSB} \cdot GAIN[4:0] \cdot \frac{R_{SENSE}}{33m\Omega} \cdot I_{LOAD} - R_{COMP_SYS} \cdot I_{LOAD}$$

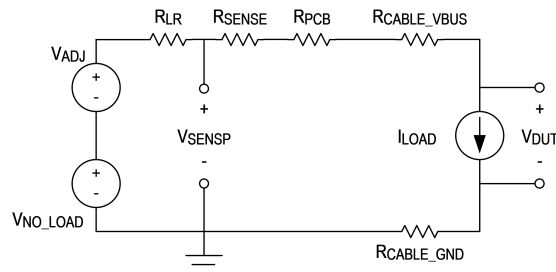


図 6. DC 電圧調整モデル

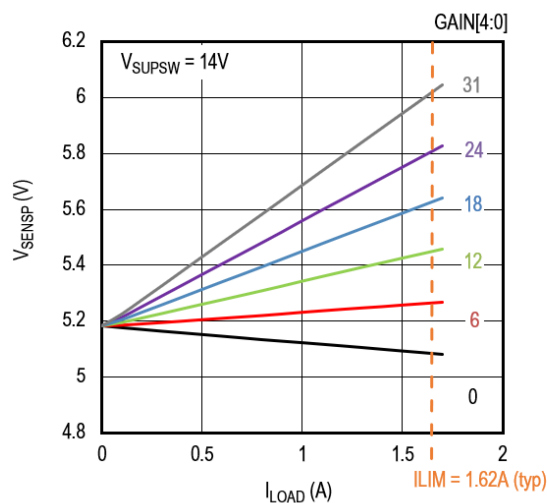


図 7. SENSP の増加と USB 電流の関係

USB データ・ラインのチューニング

USB の高速モードでは、 90Ω に制御した差動インピーダンス、等長でマッチングが取れたパターン、スタブやテストポイントがないことなど、PCB レイアウトに注意を払う必要があります。MAX25460 は帯域幅が広い USB データ・スイッチ (1GHz 以上) を備えています。このため、データ・ラインのチューニングは一般的には不要になります。ただし、どのような設計でも、必要があれば後で容易にチューニングができるよう、データ・ラインに LC 部品を実装できるようにパッドを設けておくことを推奨します。チューニング用の部品は、IC のデータ端子にできるだけ近づけて、IC と PCB の同じ層に配置します。チューニング用の部品の適切な構成を図 8 に示します。図 9 はテスト・セットアップでの参照用アイ・ダイアグラムです。図 10 は MAX25460 の標準評価キットを用いてチューニング部品なしで計測した高電圧アイ・ダイアグラムを示しています。チューニング用のインダクタは Q 値の高い巻線インダクタを使用します。特定のアプリケーションにおけるチューニング手順については、アナログ・デバイセズのアプリケーション・チームにお問い合わせください。

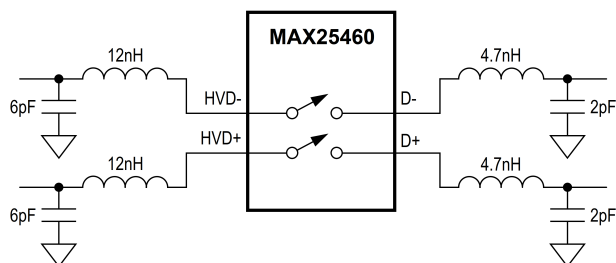


図 8. データ・ラインのチューニング

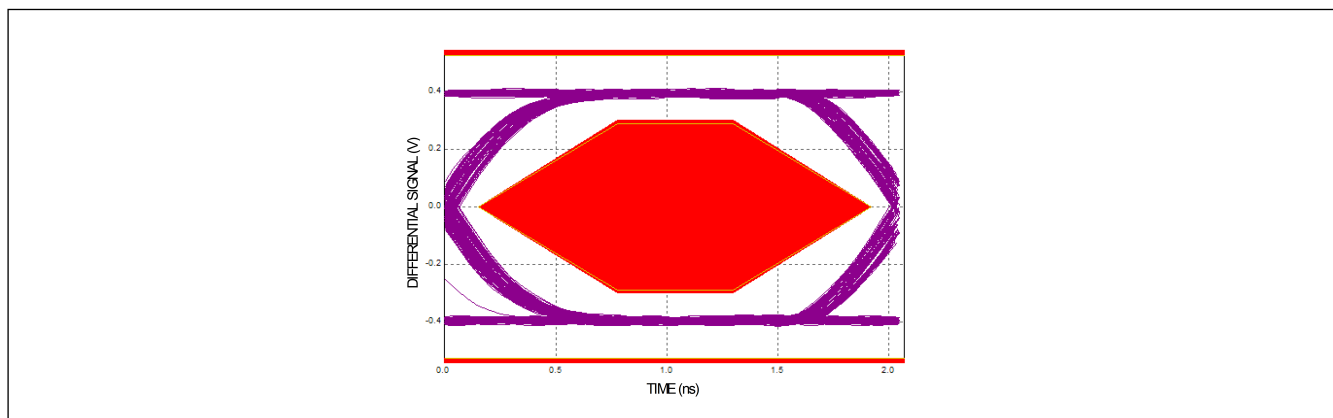


図 9. ニア・アイ・ダイアグラム（スイッチングなし）

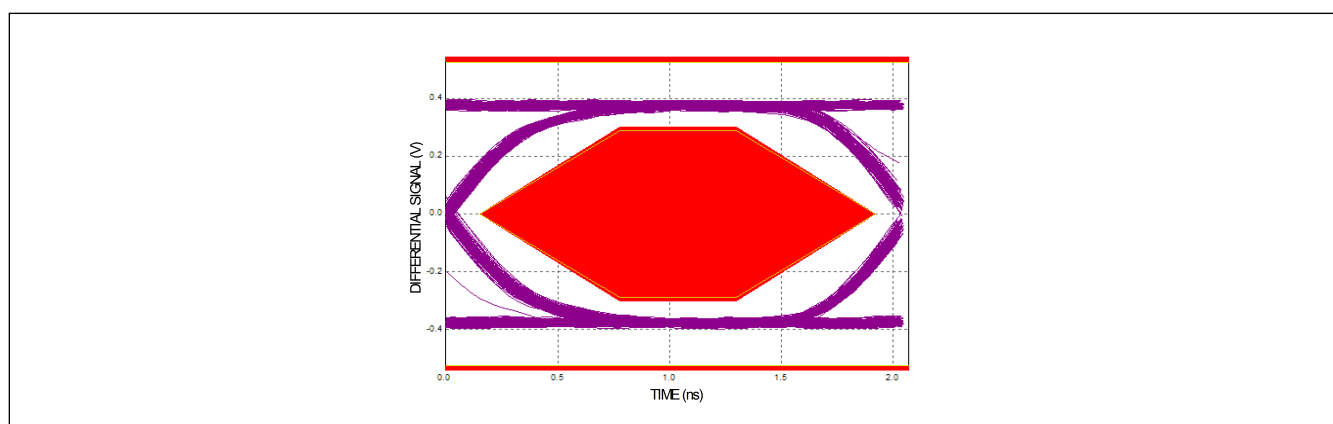


図 10. チューニングなしのニア・アイ・ダイアグラム（MAX25460 による）

USB データ・ラインへのコモンモード・チョークの配置

多くの車載アプリケーションでは、モジュールに出入りする EMI 信号を軽減するため、USB に対して最適化されたコモンモード・チョークを使用します。EMI チョークは、モジュールの USB コネクタに配置するのが最適です。コモンモード・チョークによって、先に示したチューニング用インダクタの必要性がなくなるわけではありません。

ESD 保護

MAX25460 は外部での ESD 保護を必要としません。MAX25460 は取り扱いや組立時に受ける静電放電から部品を保護するために ESD 保護構造を備えています。保護動作中、ソリューションはラッチアップし、ESD イベント後には電源サイクルが必要となることがありますが、MAX25460 はラッチアップなく動作を継続します。[代表的なアプリケーション回路](#)に示す構成で使用する場合、MAX25460 は次のような制限値に対する保護について特性評価されています。

- $\pm 15\text{kV}$ ISO 10605 (330pF、 $2\text{k}\Omega$) 気中放電
- $\pm 8\text{kV}$ ISO 10605 (330pF、 $2\text{k}\Omega$) 接触放電
- $\pm 15\text{kV}$ IEC 61000-4-2 (150pF、 330Ω) 気中放電
- $\pm 8\text{kV}$ IEC 61000-4-2 (150pF、 330Ω) 接触放電

Note: アプリケーションレベルの ESD 試験は全て標準の評価キットで 1m のキャプティブ・ケーブルを使用して実施しています。

ESD テスト条件

ESD 性能は様々な条件により変動します。テストのセットアップ、テスト方法、テスト結果についてはアナログ・デバイセスにお問い合わせください。

人体モデル

図 11 は人体モデルを示し、図 13 はそこから低いインピーダンスに向けて放電する際に発生する電流波形を示しています。このモデルは対象とする ESD 電圧まで充電された 100pF のコンデンサで構成され、1.5kΩ の抵抗を介してデバイスに放電されます。

IEC 61000-4-2

IEC 61000-4-2 標準規格は、完成した機器の ESD 試験と性能について示しています。MAX25460 を使用すると、IEC 61000-4-2 のレベル 4 に適合する機器を設計できます。人体モデルによる試験と IEC 61000-4-2 による試験の主な違いは、IEC 61000-4-2 の方がピーク電流が大きいことです。図 12 の IEC 61000-4-2 の ESD 試験モデルの方が直列抵抗が低いため、この標準規格に沿って計測した ESD 耐圧は、一般的に人体モデルを使用して計測したものより低くなります。図 14 は 8kV の IEC 61000-4-2 レベル 4 に基づく ESD 接触放電試験の電流波形を示しています。気中放電の試験では帯電したプローブをデバイスに近づける操作を行います。接触放電の方法ではプローブが帯電する前にデバイスに接触させます。

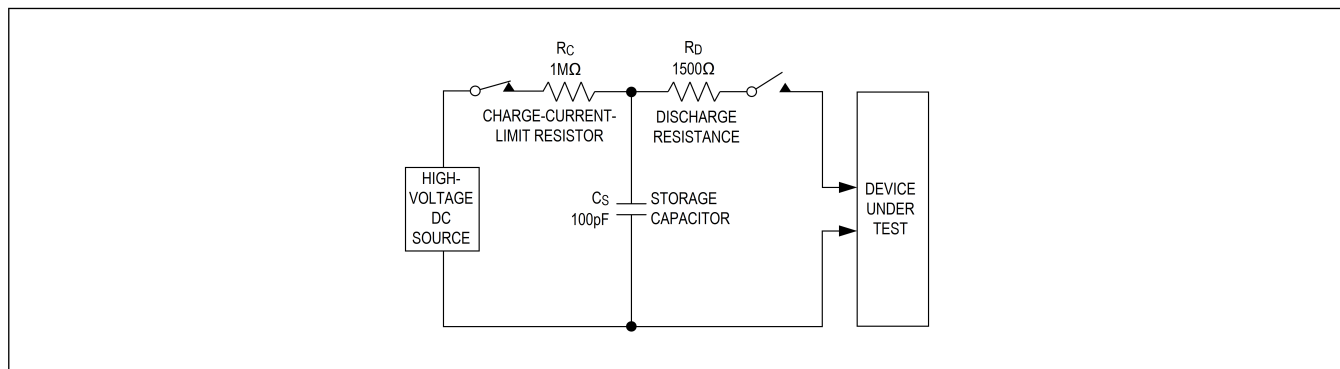


図 11. 人体モデルによる ESD 試験モデル

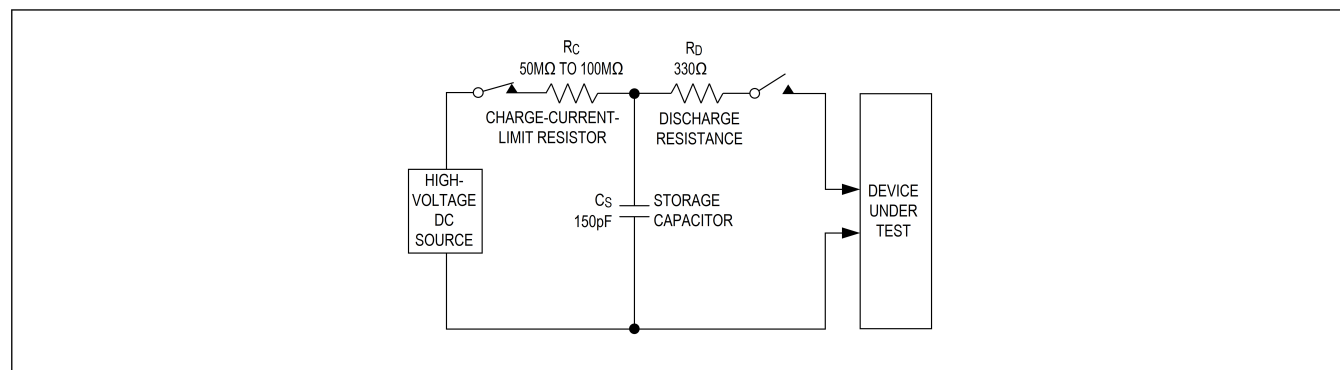


図 12. IEC 61000-4-2 ESD 試験モデル

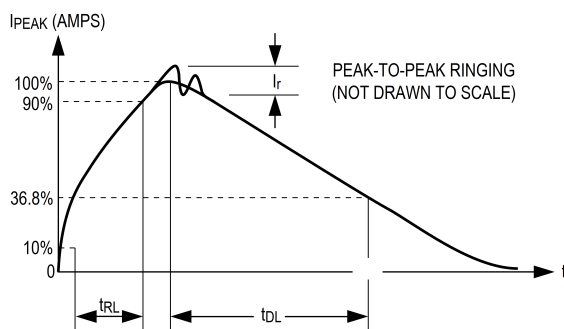


図 13. 人体モデルの電流波形

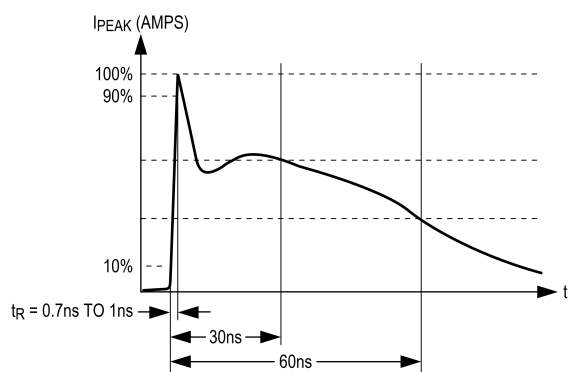
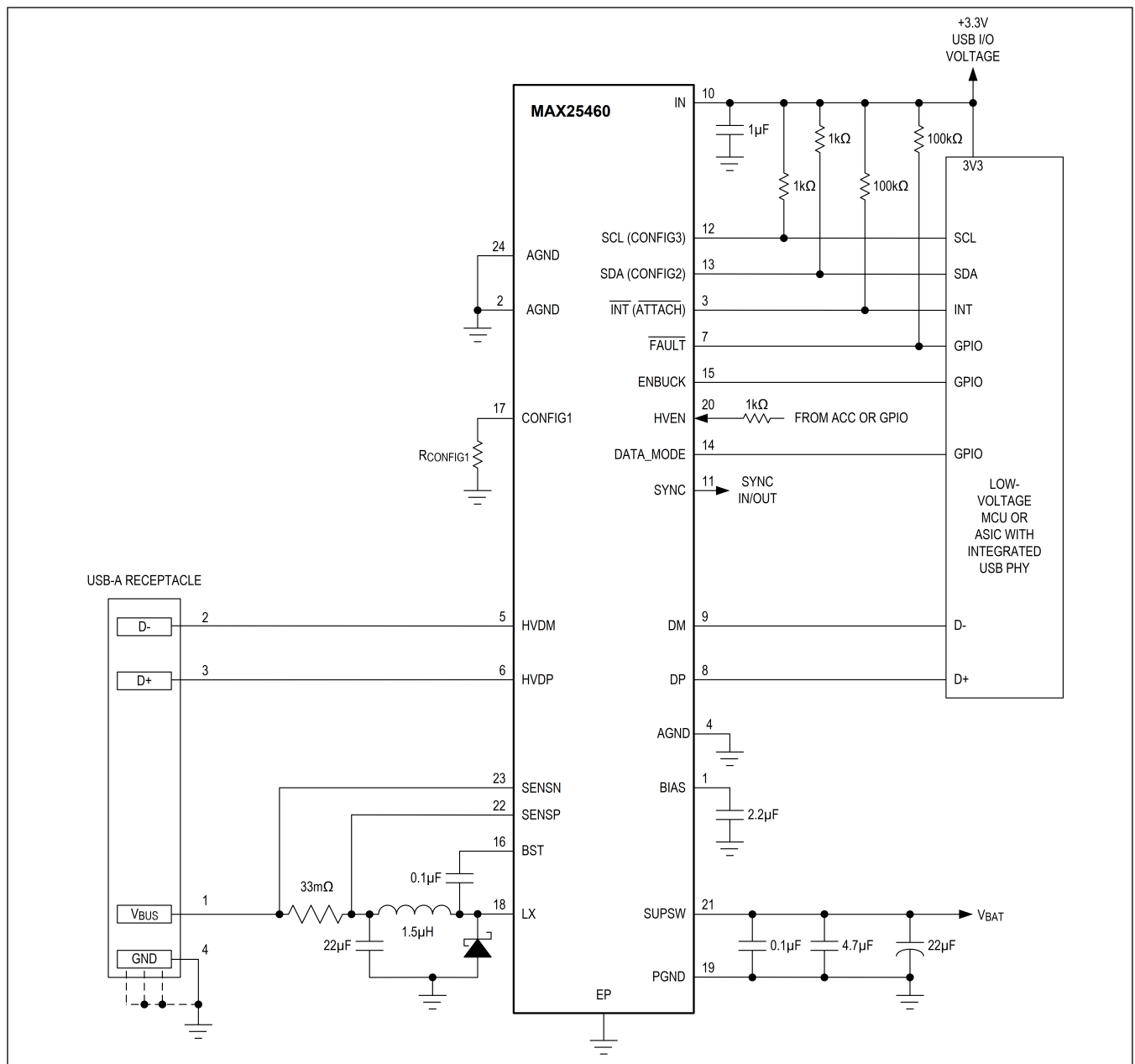


図 14. IEC 61000-4-2 の電流波形

代表的なアプリケーション回路

代表的なアプリケーション回路



MAX25460

車載用 1.5A 降圧コンバータ、USB 保護／ホスト・チャージャ・アダプタ・エミュレータ内蔵

オーダー情報

PART NUMBER	TEMP RANGE	PIN-PACKAGE	STARTUP MODE (DATA_MODE PIN = 0)	I ² C
MAX25460ATGA/V+T	-40°C to +125°C	24 TQFN-EP	HS Mode	Yes

/V は車載適合部品であることを示します。
+は鉛 (Pb) フリー／RoHS 準拠のパッケージであることを示します。
EP = 露出パッド。

改訂履歴

版数	改訂日	説明	改訂ページ
0	6/23	市場投入のためのリリース	-