



MAX22245, MAX22246

強化絶縁型、高速、低消費電力の 2 チャンネル・デジタル・アイソレータ

製品のハイライト

- **I/V デバイスは AEC-Q100 適合**
- デジタル信号の強化ガルバニック絶縁
 - 8 ピン SOIC (沿面距離およびクリアランス: 8mm)
 - 耐圧 (V_{ISO}): 5kV_{RMS} (60 秒)
 - 連続耐圧 (V_{IOWM}): 848V_{RMS}
 - サージ耐圧 (GNDA と GNDB 間): ± 12.8 kV (1.2/50 μ s の波形)
 - 高 CMTI: 50kV/ μ s (代表値)
- 低消費電力
 - チャンネルあたり 0.78mW (1Mbps, $V_{DD_}$ = 1.8V)
 - チャンネルあたり 1.47mW (1Mbps, $V_{DD_}$ = 3.3V)
 - チャンネルあたり 3.28mW (100Mbps, $V_{DD_}$ = 1.8V)
- 低伝搬遅延および低ジッタ
 - 最大データ・レート: 200Mbps
 - 低伝搬遅延: 7ns ($V_{DD_}$ = 3.3V) (代表値)
 - クロック・ジッタ RMS: 7.5ps (代表値)
- 安全規格認定
 - UL1577 による UL
 - CSA Bulletin 5A による cUL
 - VDE 0884-11 強化絶縁 (申請中)

主なアプリケーション

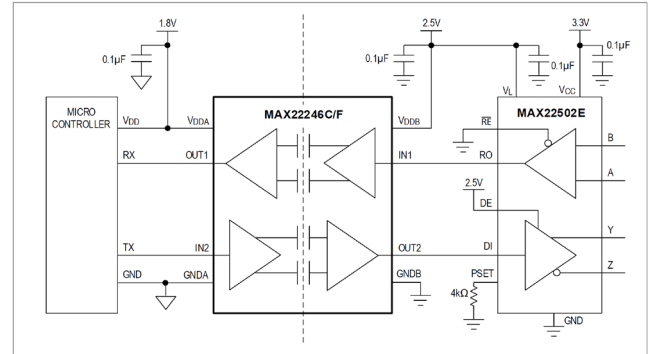
- オートモティブ
 - ハイブリッド電気自動車
 - チャージャ
 - バッテリ・マネージメント・システム (BMS)
 - インバータ

MAX22245/MAX22246 は、アナログ・デバイセズ独自のプロセス技術を使用した 2 チャンネルの強化絶縁型、高速、低消費電力デジタル・ガルバニック・アイソレータのファミリーです。すべてのデバイスが強化された絶縁機能を備えており、耐圧定格は 5kV_{RMS} (60 秒) です。車載用と汎用のどちらのデバイスも、-40°C ~ +125°C の周囲温度での動作が確保されています。

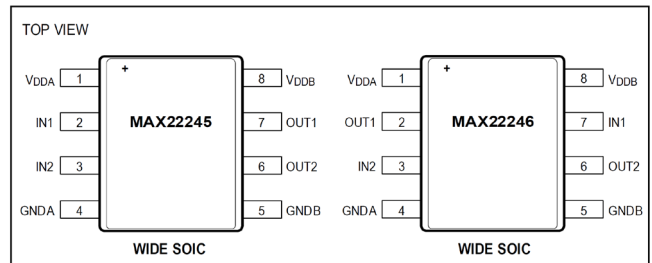
末尾に I/V が付いたデバイスは AEC-Q100 に適合しています。オートモティブ・グレードの全製品番号については、[オーダー情報](#)を参照してください。

- 産業用
 - 絶縁型 SPI
 - 絶縁型 RS-232、RS-485/RS-422、CAN
 - フィールドバス通信
 - モータ駆動

簡略アプリケーション回路図



端子説明



MAX22245/MAX22246 は、異なる電源領域で動作する回路間でデジタル信号を転送し、消費電力は 1Mbps (1.8V 電源) でチャンネルあたりわずか 0.78mW です。この低消費電力性能により、システムの消費電力削減、信頼性の向上、および小型設計を実現します。

25Mbps または 200Mbps の最大データ・レート、およびハイまたはローのデフォルト出力を備えたデバイスが入手可能です。これらのデバイスは、低伝搬遅延と低クロック・ジッタを特徴としており、システムの遅延を低減します。

1.71V ~ 5.5V の電源をアイソレータのそれぞれの側で個別に使用できるため、レベル変換器としての使用にも適しています。

MAX22245 は、同じ方向にデータを転送する 2 つのチャンネルを備えています。MAX22246 は、データを互いに逆方向に転送する 2 チャンネルを備えており、トランシーバーの Tx ラインと Rx ラインの絶縁に最適です。

[オーダー情報](#)はデータシート末尾に記載されています。

強化絶縁型、高速、低消費電力の 2 チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

絶対最大定格

V _{DDA} ~ G _{NDA}	-0.3V ~ +6V	B 側の OUT ~ G _{NDB}	±30 mA
V _{DDB} ~ G _{NDB}	-0.3V ~ +6V	連続消費電力 (T _A = +70°C)	
A 側の IN ₋ ~ G _{NDA}	-0.3V ~ +6V	ワイド SOIC (+70°C を超えると	
B 側の IN ~ G _{NDB}	-0.3V ~ +6V	11.35mW/°C で劣化します)	908.1mW
A 側の OUT ~ G _{NDA}	-0.3V ~ (V _{DDA} + 0.3V)	温度定格	
B 側の OUT ~ G _{NDB}	-0.3V ~ (V _{DDB} + 0.3V)	動作温度範囲	-40°C ~ +125°C
短絡時の連続電流		最大ジャンクション温度	+150°C
A 側の OUT ~ G _{NDA}	±30 mA	保存温度範囲	-60°C ~ +150°C
		リード温度 (はんだ処理、10 秒)	+300°C
		はんだ処理温度 (リフロー)	+260°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

8 ピン、ワイド SOIC

PACKAGE CODE	W8MS+7
Outline Number	21-100415
Land Pattern Number	90-100146
THERMAL RESISTANCE, FOUR-LAYER BOARD	
Junction to Ambient (θ _{JA})	88.1°C/W
Junction to Case Thermal Resistance (θ _{JC})	42.4°C/W

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、www.maxim-integrated.com/thermal-tutorial を参照してください。

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、www.maximintegrated.com/packages で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

強化絶縁型、高速、低消費電力の 2チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

電氣的特性

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^{\circ}C \sim +125^{\circ}C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^{\circ}C$ での値です。) (Note 1) (Note 3)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
SUPPLY VOLTAGE							
Supply Voltage	V _{DDA}	Relative to GNDA		1.71		5.5	V
	V _{DDB}	Relative to GNDB		1.71		5.5	
Undervoltage-Lockout Threshold	V _{UVLO_}	V _{DD_} rising		1.5	1.6	1.66	V
Undervoltage-Lockout Threshold Hysteresis	V _{UVLO_HYST}			45			mV
MAX22245 SUPPLY CURRENT (Note 2)							
Side A Supply Current	I _{DDA}	500kHz square wave, C _L = 0pF	V _{DDA} = 5V		0.31	0.57	mA
			V _{DDA} = 3.3V		0.30	0.56	
			V _{DDA} = 2.5V		0.30	0.56	
			V _{DDA} = 1.8V		0.29	0.41	
		50MHz square wave, C _L = 0pF	V _{DDA} = 5V		2.38	3.25	
			V _{DDA} = 3.3V		2.32	3.18	
			V _{DDA} = 2.5V		2.29	3.14	
			V _{DDA} = 1.8V		2.22	2.89	
Side B Supply Current	I _{DDB}	500kHz square wave, C _L = 0pF	V _{DDB} = 5V		0.60	1.11	mA
			V _{DDB} = 3.3V		0.59	1.10	
			V _{DDB} = 2.5V		0.59	1.09	
			V _{DDB} = 1.8V		0.58	1.06	
		50MHz square wave, C _L = 0pF	V _{DDB} = 5V		3.02	3.80	
			V _{DDB} = 3.3V		2.12	2.80	
			V _{DDB} = 2.5V		1.74	2.35	
			V _{DDB} = 1.8V		1.42	1.95	
MAX22246 SUPPLY CURRENT (Note 2)							
Side A Supply Current	I _{DDA}	500kHz square wave, C _L = 0pF	V _{DDA} = 5V		0.46	0.84	mA
			V _{DDA} = 3.3V		0.45	0.83	
			V _{DDA} = 2.5V		0.44	0.83	
			V _{DDA} = 1.8V		0.44	0.74	
		50MHz square wave, C _L = 0pF	V _{DDA} = 5V		2.65	3.50	
			V _{DDA} = 3.3V		2.18	2.95	
			V _{DDA} = 2.5V		1.98	2.72	
			V _{DDA} = 1.8V		1.80	2.40	
Side B Supply Current	I _{DDB}	500kHz square wave, C _L = 0pF	V _{DDB} = 5V		0.46	0.84	mA
			V _{DDB} = 3.3V		0.45	0.83	
			V _{DDB} = 2.5V		0.44	0.83	
			V _{DDB} = 1.8V		0.44	0.74	
		50MHz square wave, C _L = 0pF	V _{DDB} = 5V		2.65	3.50	
			V _{DDB} = 3.3V		2.18	2.95	

強化絶縁型、高速、低消費電力の 2 チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^{\circ}C \sim +125^{\circ}C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^{\circ}C$ の値です。) (Note 1) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
		$V_{DDB} = 2.5V$		1.98	2.72	
		$V_{DDB} = 1.8V$		1.80	2.40	
LOGIC INTERFACE (IN ₋ , OUT ₋)						
Input High Voltage	V_{IH}	$2.25V \leq V_{DD-} \leq 5.5V$	$0.7 \times V_{DD-}$			V
		$1.71V \leq V_{DD-} < 2.25V$	$0.75 \times V_{DD-}$			
Input Low Voltage	V_{IL}	$2.25V \leq V_{DD-} \leq 5.5V$			0.8	V
		$1.71V \leq V_{DD-} < 2.25V$			0.7	
Input Hysteresis	V_{HYS}	MAX2224_B/E		410		mV
		MAX2224_C/F		80		
Input Pullup Current	I_{PU}	MAX2224_B/C	-10	-5	-1.5	μA
Input Pulldown Current	I_{PD}	MAX2224_E/F	1.5	5	10	μA
Input Capacitance	C_{IN}	$f_{SW} = 1MHz$		2		pF
Output Voltage High	V_{OH}	$I_{OUT} = -4mA$ source	$V_{DD-} - 0.4$			V
Output Voltage Low	V_{OL}	$I_{OUT} = 4mA$ sink			0.4	V

MAX2224_C/F の動的特性

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^{\circ}C \sim +125^{\circ}C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^{\circ}C$ の値です。) (Note 2) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Common-Mode Transient Immunity	CMTI	IN ₋ = GND ₋ or V _{DD-} (Note 5)		50		kV/ μs
Maximum Data Rate	DR _{MAX}	$2.25V \leq V_{DD-} \leq 5.5V$	200			Mbps
		$1.71V \leq V_{DD-} < 2.25V$	150			
Minimum Pulse Width	PW _{MIN}	$2.25V \leq V_{DD-} \leq 5.5V$			5	ns
		$1.71V \leq V_{DD-} < 2.25V$			6.67	
Propagation Delay (Figure 1)	t_{PLH}	IN ₋ to OUT ₋ , $C_L = 15pF$	$4.5V \leq V_{DD-} \leq 5.5V$	4.4	6.2	9.5
			$3.0V \leq V_{DD-} \leq 3.6V$	4.8	7.0	11.2
			$2.25V \leq V_{DD-} \leq 2.75V$	5.3	8.3	14.7
			$1.71V \leq V_{DD-} \leq 1.89V$	7.1	12.3	22.1
	t_{PHL}	IN ₋ to OUT ₋ , $C_L = 15pF$	$4.5V \leq V_{DD-} \leq 5.5V$	4.6	6.5	9.9
			$3.0V \leq V_{DD-} \leq 3.6V$	5.0	7.3	11.6
			$2.25V \leq V_{DD-} \leq 2.75V$	5.4	8.5	14.9
			$1.71V \leq V_{DD-} \leq 1.89V$	7.2	12.1	21.8
Pulse Width Distortion	PWD	$ t_{PLH} - t_{PHL} $	$4.5V \leq V_{DD-} \leq 5.5V$	0.4	2	ns
			$3.0V \leq V_{DD-} \leq 3.6V$	0.4	2	
			$2.25V \leq V_{DD-} \leq 2.75V$	0.3	2	

強化絶縁型、高速、低消費電力の 2チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^{\circ}C \sim +125^{\circ}C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^{\circ}C$ の値です。) (Note 2) (Note 4)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
			$1.71V \leq V_{DD} \leq 1.89V$		0.0	2	
Propagation Delay Skew Part-to-Part (Same Channel)	t_{SPLH}	$4.5V \leq V_{DD} \leq 5.5V$				3.7	ns
		$3.0V \leq V_{DD} \leq 3.6V$				4.7	
		$2.25V \leq V_{DD} \leq 2.75V$				6.9	
		$1.71V \leq V_{DD} \leq 1.89V$				12.1	
	t_{SPHL}	$4.5V \leq V_{DD} \leq 5.5V$				4.0	
		$3.0V \leq V_{DD} \leq 3.6V$				4.9	
		$2.25V \leq V_{DD} \leq 2.75V$				7.0	
		$1.71V \leq V_{DD} \leq 1.89V$				11.8	
Propagation Delay Skew Channel-to-Channel (Same Direction) (Figure 1)	t_{SCSLH}	$1.71V \leq V_{DD} \leq 5.5V$				2	ns
	t_{SCSHL}	$1.71V \leq V_{DD} \leq 5.5V$				2	
Propagation Delay Skew Channel-to-Channel (Opposite Direction)	t_{SCOLH}	$1.71V \leq V_{DD} \leq 5.5V$				2	ns
	t_{SCOHL}	$1.71V \leq V_{DD} \leq 5.5V$				2	
Peak Eye Diagram Jitter	$t_{JIT(PK)}$	200Mbps			100		ps
Clock Jitter RMS	$t_{CLK(RMS)}$	500kHz clock input, rising/falling edges			7.5		ps
Rise Time (Figure 1)	t_R	$C_L = 5pF$	$4.5V \leq V_{DD} \leq 5.5V$			0.8	ns
			$3.0V \leq V_{DD} \leq 3.6V$			1.1	
			$2.25V \leq V_{DD} \leq 2.75V$			1.5	
			$1.71V \leq V_{DD} \leq 1.89V$			2.4	
Fall Time (Figure 1)	t_F	$C_L = 5pF$	$4.5V \leq V_{DD} \leq 5.5V$			1	ns
			$3.0V \leq V_{DD} \leq 3.6V$			1.4	
			$2.25V \leq V_{DD} \leq 2.75V$			1.9	
			$1.71V \leq V_{DD} \leq 1.89V$			3	

MAX2224_B/E の動的特性

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^{\circ}C \sim +125^{\circ}C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^{\circ}C$ の値です。) (Note 2) (Note 4)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Common-Mode Transient Immunity	CMTI	$IN_{-} = GND_{-}$ or $V_{DD_{-}}$ (Note 5)			50		kV/ μs
Maximum Data Rate	DR_{MAX}			25			Mbps
Minimum Pulse Width	PW_{MIN}					40	ns
Glitch Rejection				10	17	29	ns
Propagation Delay (Figure 1)	t_{PLH}	IN_{-} to OUT_{-} , $C_L = 15pF$	$4.5V \leq V_{DD} \leq 5.5V$	16.7	22.6	30.7	ns
			$3.0V \leq V_{DD} \leq 3.6V$	17.0	23.4	32.2	

強化絶縁型、高速、低消費電力の 2チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^{\circ}C \sim +125^{\circ}C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^{\circ}C$ の値です。) (Note 2) (Note 4)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
	t_{PHL}	IN ₋ to OUT ₋ , $C_L = 15pF$	$2.25V \leq V_{DD-} \leq 2.75V$	17.7	24.8	35.3	
			$1.71V \leq V_{DD-} \leq 1.89V$	19.6	28.8	42.8	
			$4.5V \leq V_{DD-} \leq 5.5V$	16.4	22.7	32.1	
			$3.0V \leq V_{DD-} \leq 3.6V$	16.8	23.5	33.8	
			$2.25V \leq V_{DD-} \leq 2.75V$	17.3	24.8	36.7	
			$1.71V \leq V_{DD-} \leq 1.89V$	19.0	28.4	43.7	
Pulse Width Distortion	PWD	$ t_{PLH} - t_{PHL} $	$4.5V \leq V_{DD-} \leq 5.5V$		0.1	4	ns
			$3.0V \leq V_{DD-} \leq 3.6V$		0.1	4	
			$2.25V \leq V_{DD-} \leq 2.75V$		0.0	4	
			$1.71V \leq V_{DD-} \leq 1.89V$		0.4	4	
Propagation Delay Skew Part-to-Part (Same Channel)	t_{SPLH}	$4.5V \leq V_{DD-} \leq 5.5V$				14.0	ns
		$3.0V \leq V_{DD-} \leq 3.6V$				13.8	
		$2.25V \leq V_{DD-} \leq 2.75V$				15.2	
		$1.71V \leq V_{DD-} \leq 1.89V$				21.9	
	t_{SPHL}	$4.5V \leq V_{DD-} \leq 5.5V$				13.0	
		$3.0V \leq V_{DD-} \leq 3.6V$				13.5	
		$2.25V \leq V_{DD-} \leq 2.75V$				15.4	
		$1.71V \leq V_{DD-} \leq 1.89V$				21.4	
Propagation Delay Skew Channel-to- Channel (Same Direction) (Figure 1)	t_{SCSLH}	$1.71V \leq V_{DD-} \leq 5.5V$				4	ns
	t_{SCSHL}	$1.71V \leq V_{DD-} \leq 5.5V$				4	
Propagation Delay Skew Channel-to- Channel (Opposite Direction)	t_{SCOLH}	$1.71V \leq V_{DD-} \leq 5.5V$				4	ns
	t_{SCOHL}	$1.71V \leq V_{DD-} \leq 5.5V$				4	
Peak Eye Diagram Jitter	$t_{JIT(PK)}$	25Mbps			250		ps
Rise Time (Figure 1)	t_R	$C_L = 5pF$	$4.5V \leq V_{DD-} \leq 5.5V$			0.8	ns
			$3.0V \leq V_{DD-} \leq 3.6V$			1.1	
			$2.25V \leq V_{DD-} \leq 2.75V$			1.5	
			$1.71V \leq V_{DD-} \leq 1.89V$			2.4	
Fall Time (Figure 1)	t_F	$C_L = 5pF$	$4.5V \leq V_{DD-} \leq 5.5V$			1	ns
			$3.0V \leq V_{DD-} \leq 3.6V$			1.4	
			$2.25V \leq V_{DD-} \leq 2.75V$			1.9	
			$1.71V \leq V_{DD-} \leq 1.89V$			3	

強化絶縁型、高速、低消費電力の
2 チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

- Note 1** : 汎用デバイスは、 $T_A = +25^{\circ}\text{C}$ の条件で出荷テストを 100%実施しています。温度範囲全体における仕様は、設計および特性評価により確保されています。車載用デバイスは、 $T_A = +25^{\circ}\text{C}$ および $T_A = +125^{\circ}\text{C}$ の条件で出荷テストを 100%実施しています。
- Note 2** : 出荷テストの対象外です。設計および特性評価により確保されています。
- Note 3** : デバイスに流れ込む電流はすべて正です。デバイスから流れ出る電流はすべて負です。特に指定のない限り、すべての電圧は、それぞれに対応するグランド (GNDA または GNDB) を基準としています。
- Note 4** : 特に指定のない限り、測定はすべて $V_{DDA} = V_{DDB}$ の条件で行われています。
- Note 5** : CMTI は、正しい出力を保ちながら持続できるコモンモード電圧の最大スルー・レートです。CMTI は、立上がりおよび立下りの両方のコモンモード電圧エッジに適用されます。試験は、トランジェント発生器を GNDA と GNDB の間に接続して行っています ($V_{CM} = 1000\text{V}$)。

ESD 保護

($T_A = +25^{\circ}\text{C}$)

PARAMETER	SYMBOL	CONDITIONS	VALUE	UNITS
ESD		Human Body Model, All Pins	± 3	kV
		IEC 61000-4-2 Contact, GNDB to GNDA	± 7	

テスト回路およびタイミング図

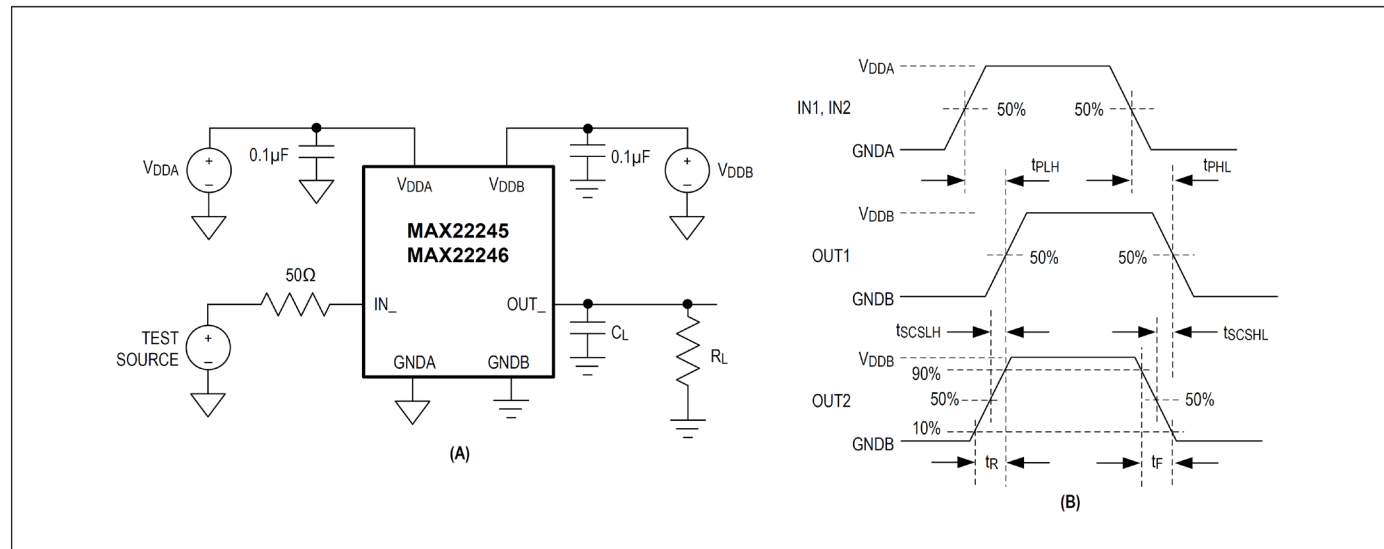


図 1. テスト回路 (A) およびタイミング図 (B)

表 1. 絶縁特性

PARAMETER	SYMBOL	CONDITIONS	VALUE	UNITS
Partial Discharge Test Voltage	V_{PR}	Method B1 = $V_{IORM} \times 1.875$ ($t = 1s$, partial discharge < 5pC)	3977	V_P
Maximum Repetitive Peak Isolation Voltage	V_{IORM}	(Note 6)	1200	V_P
Maximum Working Isolation Voltage	V_{IOWM}	Continuous RMS voltage (Note 6)	848	V_{RMS}
Maximum Transient Isolation Voltage	V_{IOTM}	$t = 1s$ (Note 6)	7000	V_P
Maximum Withstanding Isolation Voltage	V_{ISO}	$f_{SW} = 60Hz$, duration = 60s (Note 6) (Note 7)	5000	V_{RMS}
Maximum Surge Isolation Voltage	V_{IOSM}	Reinforced Insulation, test method per IEC 60065, $V_{TEST} = 1.6 \times V_{IOSM} = 12800V_{PEAK}$ (Note 6) (Note 9)	8000	V_P
Isolation Resistance	R_{IO}	$V_{IO} = 500V$, $T_A = 25^\circ C$	$> 10^{12}$	Ω
		$V_{IO} = 500V$, $100^\circ C \leq T_A \leq 125^\circ C$	$> 10^{11}$	
		$V_{IO} = 500V$, $T_S = 150^\circ C$	$> 10^9$	
Barrier Capacitance Side A to Side B	C_{IO}	$f_{SW} = 1MHz$ (Note 8)	1.5	pF
Minimum Creepage Distance	CPG		8	mm
Minimum Clearance Distance	CLR		8	mm
Internal Clearance		Distance through insulation	0.021	mm
Comparative Tracking Index	CTI	Material Group II (IEC 60112)	> 400	
Climate Category			40/125/21	
Pollution Degree (DIN VDE 0110, Table 1)			2	

Note 6 : V_{ISO} 、 V_{IOTM} 、 V_{IOWM} 、 V_{IORM} 、 V_{IOSM} は IEC 60747-5-5 規格によって定義されています。

Note 7 : 製品は、 V_{ISO} (60 秒) に準拠しており、 V_{ISO} の 120% (1 秒) の条件で出荷テストを 100%実施しています。

Note 8 : 容量は、フィールド側のピンとロジック側のピンを互いにすべて接続して測定しています。

Note 9 : サージ特性の評価中、デバイスは油浸されています。

強化絶縁型、高速、低消費電力の 2チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

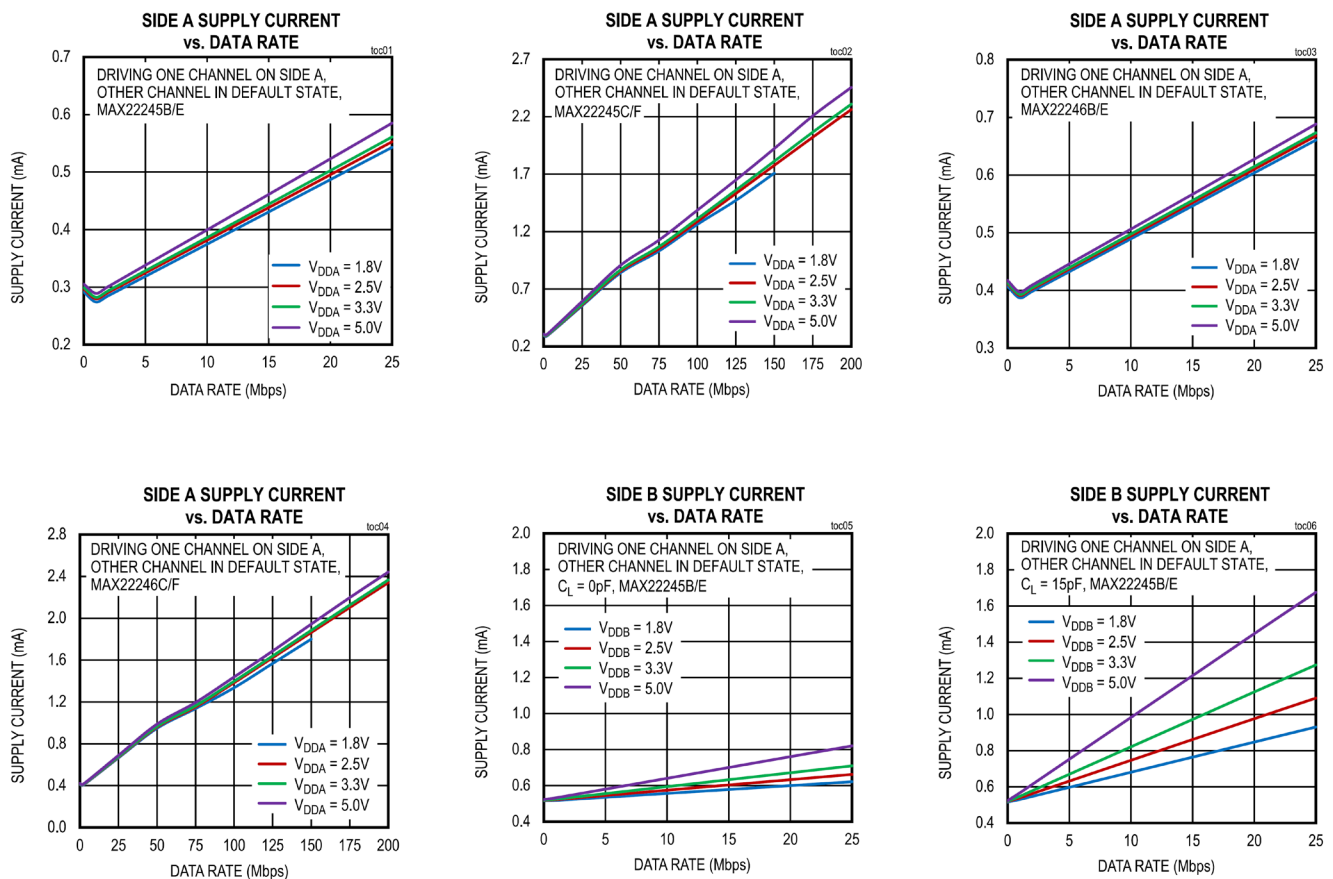
安全規格認定

UL
The MAX22245/MAX22246 are certified under UL1577. For more details, refer to File E351759.
Rated up to 5000V _{RMS} isolation voltage for single protection.
cUL (Equivalent to CSA notice 5A)
The MAX22245/MAX22246 are certified up to 5000V _{RMS} for single protection. For more details, refer to File E351759.
VDE (Pending)
The MAX22245/MAX22246 are certified to DIN VDE V 0884-11: 2017-1. Reinforced Insulation, Maximum Transient Isolation Voltage 7000V _{PK} , Maximum Repetitive Peak Isolation Voltage 1200V _{PK} .

MAX22245/MAX22246 は、安全性の定格範囲内における電気絶縁にのみ適しています。安全性の定格は、適切な保護回路を使用して準拠する必要があります。

標準動作特性

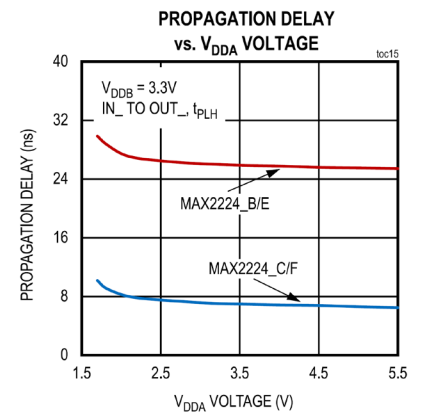
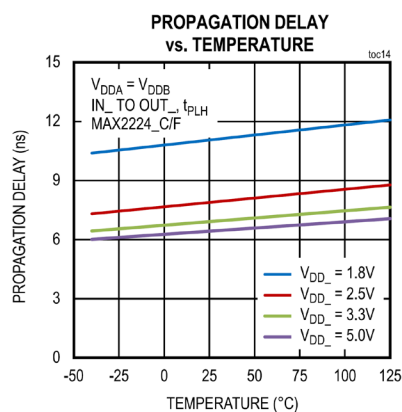
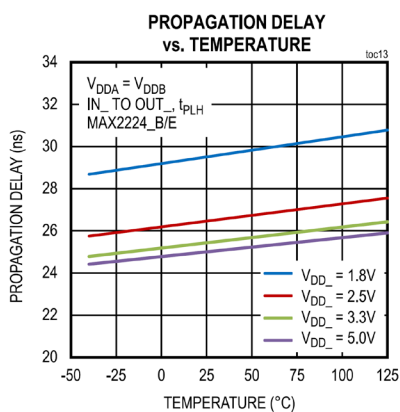
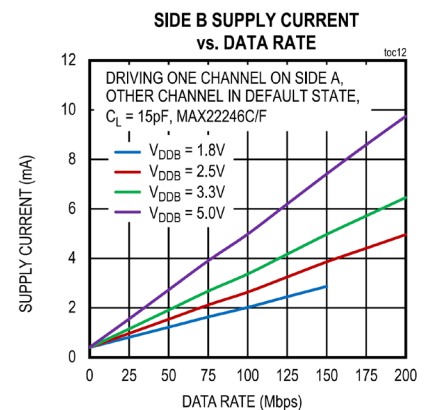
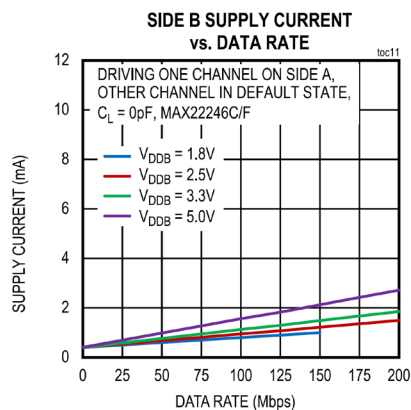
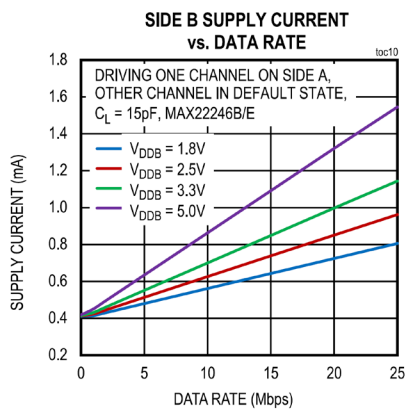
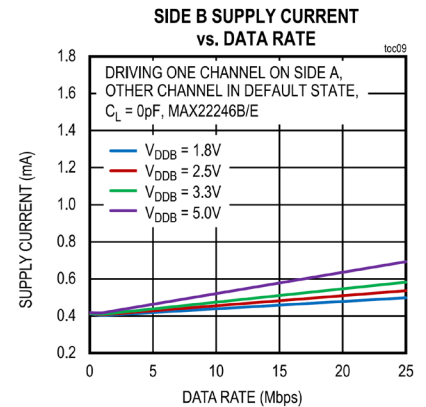
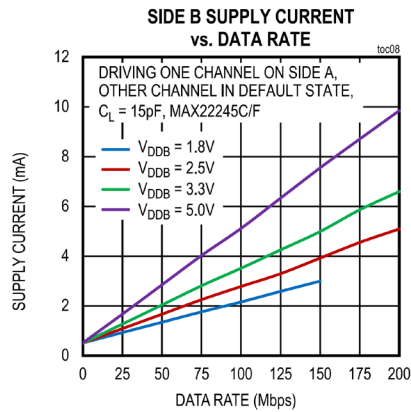
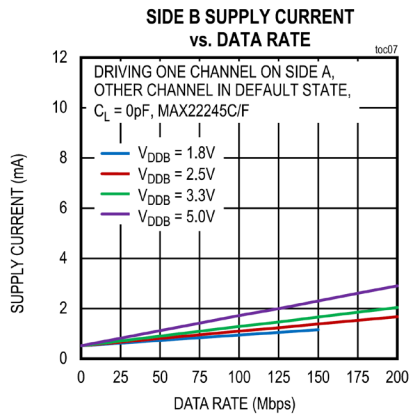
(特に指定のない限り、 $V_{DDA} - V_{GNDA} = +3.3V$ 、 $V_{DDB} - V_{GNDB} = +3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^\circ C$ 。)



強化絶縁型、高速、低消費電力の 2チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

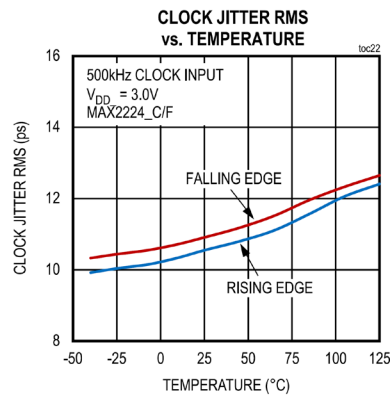
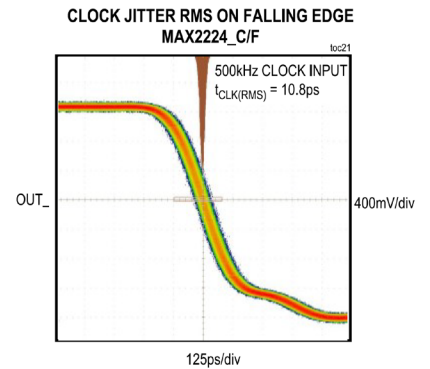
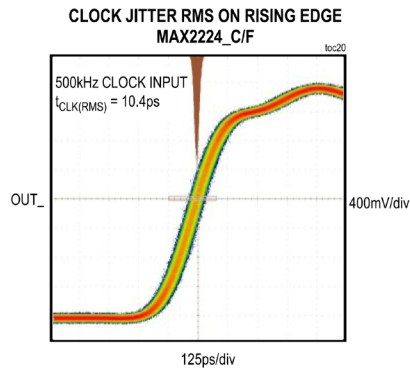
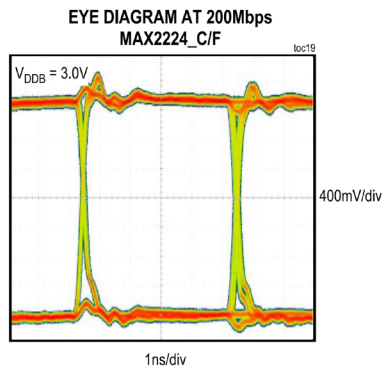
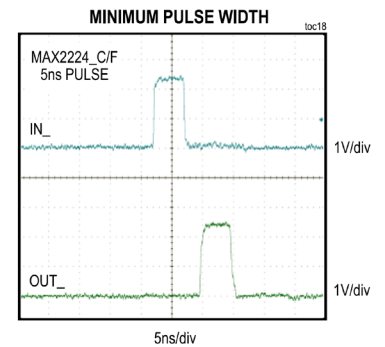
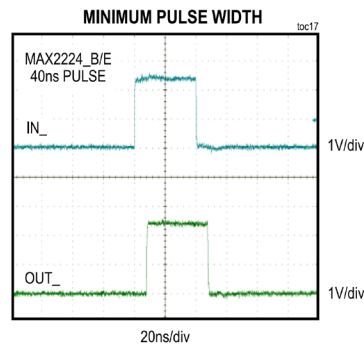
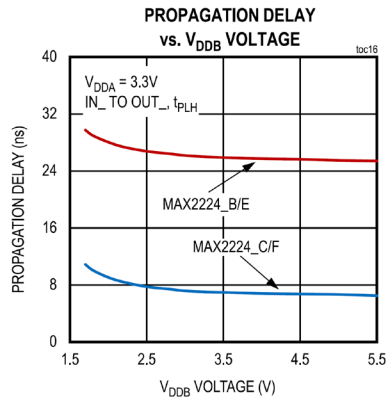
(特に指定のない限り、 $V_{DDA} - V_{GNDA} = +3.3V$ 、 $V_{DDB} - V_{GNDB} = +3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^{\circ}C$ 。)



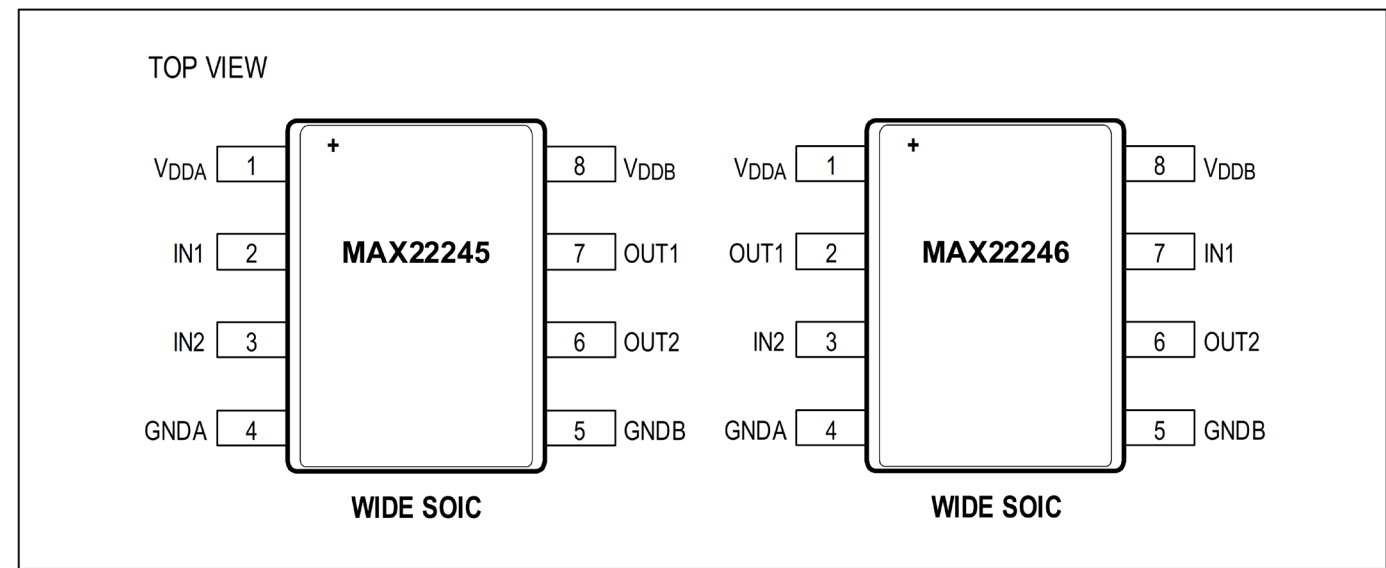
強化絶縁型、高速、低消費電力の 2チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = +3.3V$ 、 $V_{DDB} - V_{GNDB} = +3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^{\circ}C$ 。)



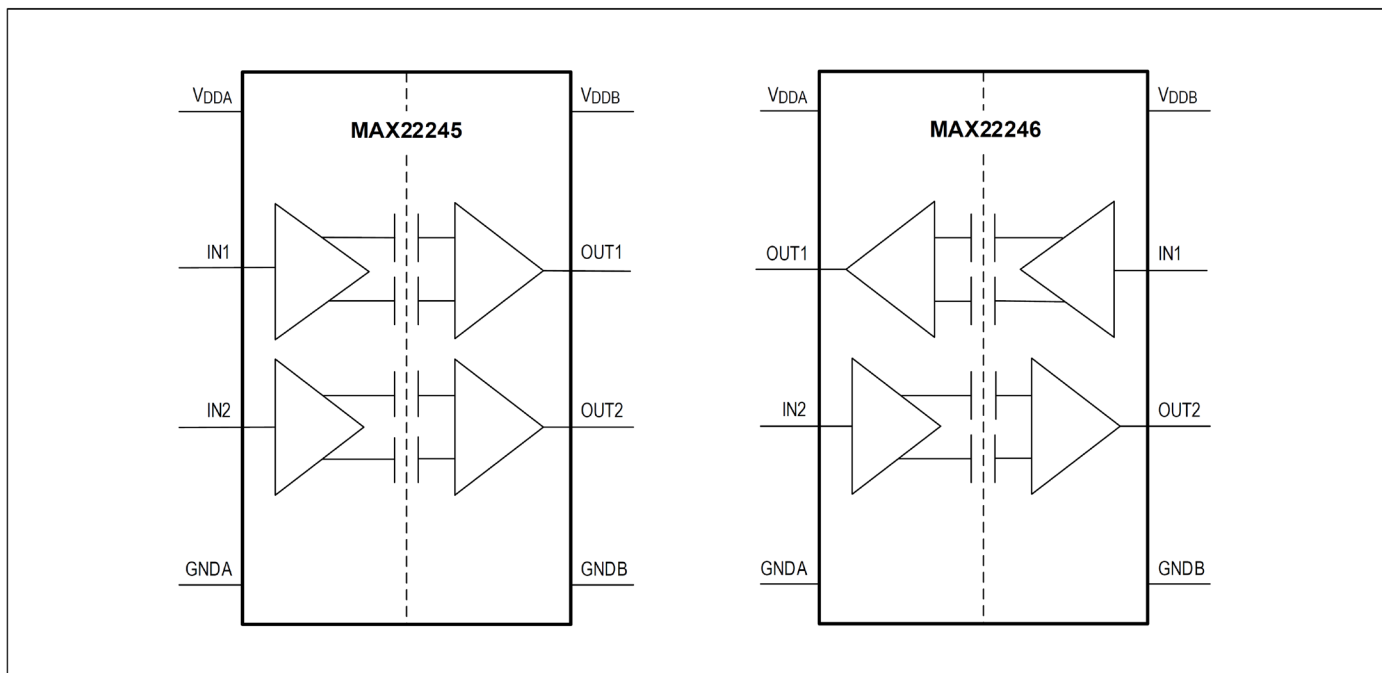
ピン配置



端子説明

ピン		名称	説明
MAX22245	MAX22246		
1	1	V _{DDA}	A 側の電源入力。0.1μF のセラミック・コンデンサをピンのできるだけ近くに接続して V _{DDA} と GNDA をバイパスしてください。
2	—	IN1	A 側のロジック入力 1
—	2	OUT1	A 側のロジック出力 1
3	3	IN2	A 側のロジック入力 2
4	4	GNDA	A 側のグラウンド・リファレンス
5	5	GNDB	B 側のグラウンド・リファレンス
6	6	OUT2	B 側のロジック出力 2
7	—	OUT1	B 側のロジック出力 1
—	7	IN1	B 側のロジック入力 1
8	8	V _{DDB}	B 側の電源入力。0.1μF のセラミック・コンデンサをピンのできるだけ近くに接続して V _{DDB} と GNDB をバイパスしてください。

機能図



強化絶縁型、高速、低消費電力の 2 チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

詳細

MAX22245/MAX22246 は、2 チャンネルの強化絶縁型デジタル・アイソレータのファミリーです。MAX22245/MAX22246 の絶縁定格は 5kV_{RMS} です。あらゆる 2 チャンネルの設計に対応するため、MAX22245/MAX22246 ファミリーには、2 種類の単方向チャンネル構成が用意されています。

MAX22245 は、1 つの方向にデジタル信号を転送する 2 つのチャンネルを備えており、絶縁型デジタル I/O などのアプリケーションに適しています。MAX22246 は、1 つのチャンネルで一方にデータを転送し、もう 1 つのチャンネルでこれとは逆の方向に転送します。これにより、絶縁型の RS232 や RS485 などのアプリケーションに最適です。

デバイスは、8mm の沿面距離およびクリアランスを備えた 8 ピン・ワイドボディ SOIC パッケージを採用し、最大定格は 5kV_{RMS} です。このデジタル・アイソレータ・ファミリーは、アナログ・デバイス独自のプロセス技術を使用しており、低消費電力動作、高い EMI 耐性、および安定した温度性能を実現します。デバイスは、異なるグランド領域を絶縁し、敏感な回路やヒューマン・インターフェース回路から高電圧／高電流のトランジェントをブロックします。

25Mbps (B/E バージョン) または 200Mbps (C/F バージョン) の最大データ・レートを持つデバイスが用意されています。MAX2224_B/C のデフォルト出力はハイです。MAX2224_E/F のデフォルト出力はローです。デフォルトとは、入力に電源が供給されていないとき、または入力がオープン・サーキットになっている場合の出力の状態です。デバイスは、2 つの電源入力 (V_{DDA} と V_{ddb}) を備えており、それぞれの側のロジック・レベルを個別に設定できます。 V_{DDA} は GNDA を基準とし、 V_{ddb} は GNDB を基準としています。また、MAX22245/MAX22246 ファミリーはリフレッシュ回路を内蔵しており、入力がいつまでも同じ状態のままになっている場合でも出力精度を確保することができます。

デジタル・アイソレーション

MAX22245/MAX22246 は、2 つのグランド領域の間で伝送されるデジタル信号の強化ガルバニック絶縁機能を備えています。デバイスは、最大 5kV_{RMS} の電圧差に最大 60 秒間耐えることができます。また、最大 $1200\text{V}_{\text{PEAK}}$ の連続電圧に耐えることができます。

AEC-Q100 適合

末尾に /V が付いたデバイスは AEC-Q100 に適合しています。オートモーティブ・グレードの全製品番号については、[オーダー情報](#)を参照してください。

レベル・シフト

V_{DDA} と V_{ddb} の両方が幅広い電源電圧範囲を備えているため、MAX22245/MAX22246 はアイソレータとしてだけでなくレベル変換器としても使用できます。 V_{DDA} と V_{ddb} は、1.71V～5.5V の範囲で電圧を個別に設定できます。電源電圧によって、アイソレータのそれぞれの側のロジック・レベルが設定されます。

単方向チャンネル

MAX22245/MAX22246 の各チャンネルは単方向で、[機能図](#)に示したように、一方方向にのみデータを伝送します。各デバイスには 2 つの単方向チャンネルが内蔵されており、それぞれが独立に DC～25Mbps (B/E バージョン) または DC～200Mbps (C/F バージョン) のデータ・レートで動作します。各チャンネルの出力ドライバはプッシュプルのため、ブルアップ抵抗は不要です。出力は、TTL ロジックと CMOS ロジックの両方の入力を駆動することができます。

スタートアップおよび低電圧ロックアウト

V_{DDA} および V_{ddb} 電源は、どちらも内部で低電圧状態をモニタされています。低電圧イベントは、パワーアップ時やパワーダウン時に発生することがあります。また、通常動作における瞬時の電源電圧低下によっても発生します。どちらかの電源で低電圧状態が検出されると、[表 2](#) に示すように、入力の状態に関わらず両方の出力はデフォルト状態になります。[図 2](#) から [図 5](#) に、パワーアップ時とパワーダウン時における出力の挙動を示します。

表 2. 低電圧状態における出力の挙動

V_{IN}	V_{DDA}	V_{ddb}	V_{OUTA}	V_{OUTB}
1	Powered	Powered	High	High
0	Powered	Powered	Low	Low
X	Undervoltage	Powered	Default	Default
X	Powered	Undervoltage	Default	Default

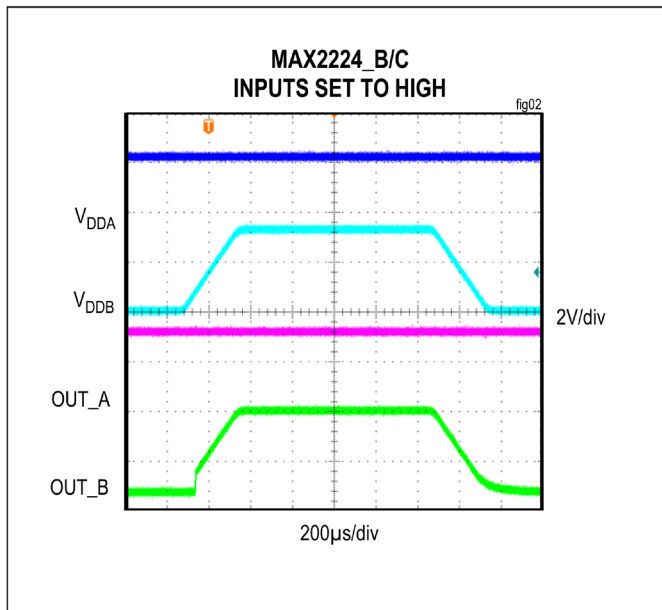


図 2. MAX2224_B/C の入力ハイ時の低電圧ロックアウト動作

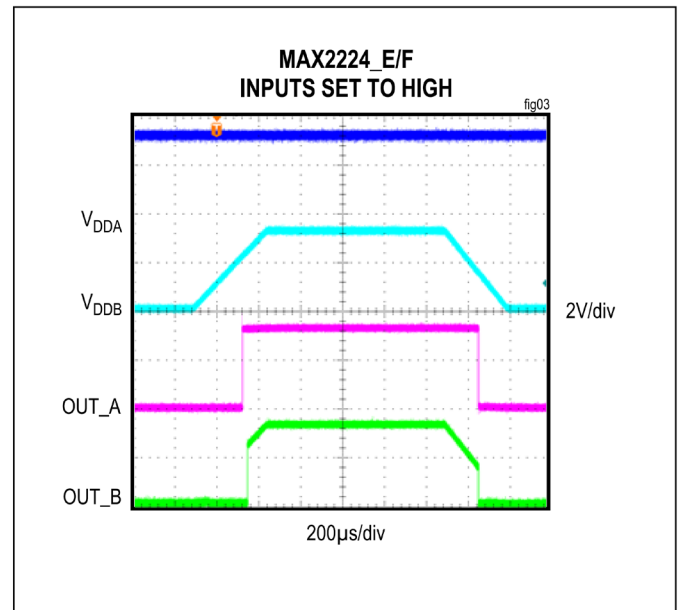


図 3. MAX2224_E/F の入力ハイ時の低電圧ロックアウト動作

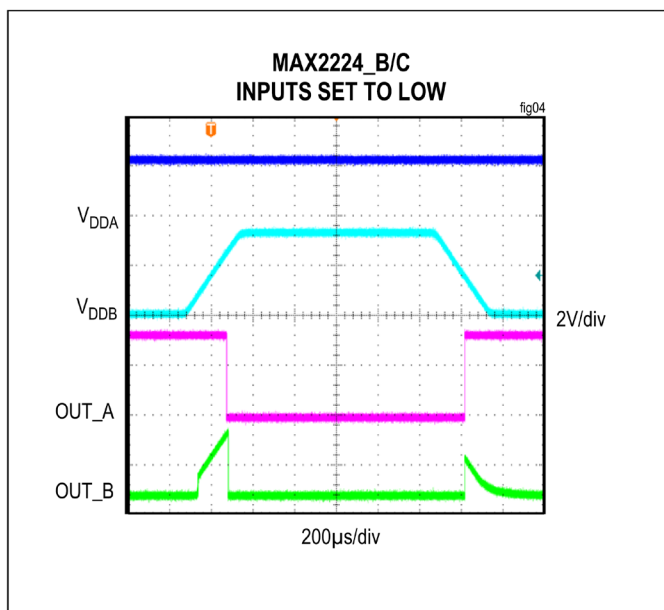


図 4. MAX2224_B/C の入力ロー時の低電圧ロックアウト動作

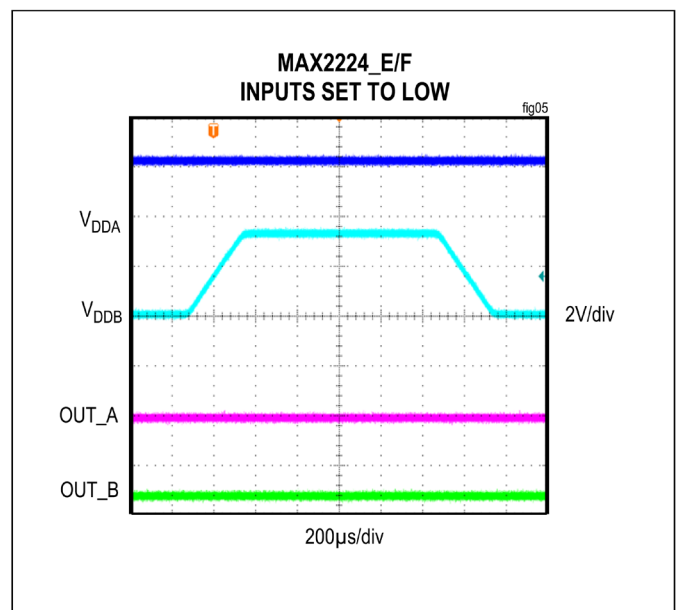


図 5. MAX2224_E/F の入力ロー時の低電圧ロックアウト動作

安全限界

IC が損傷すると、グランドまたは電源との間に低抵抗のパスが形成されるおそれがあり、電流制限がない場合、MAX22245/MAX22246 は大量の電力を消費する可能性があります。過度の電力消費はダイに損傷を与え、絶縁バリアを損傷させる可能性があります。これにより、下流側で問題が発生するおそれがあります。表 3 に、MAX22245/MAX22246 の安全限界を示します。

デバイスの安全温度 (T_S) の最大値は、絶対最大定格のセクションで仕様規定されている最大ジャンクション温度の 150°C です。ジャンクション温度は、消費電力 (P_D) とジャンクション-周囲間の熱抵抗 (θ_{JA}) によって決まります。熱抵抗値 (θ_{JA} と θ_{JC}) はパッケージ情報のセクションに記載されています。また、消費電力の計算方法については、消費電力の計算のセクションで説明します。ジャンクション温度 (T_J) は次式で計算します。

$$T_J = T_A + (P_D \times \theta_{JA})$$

図 6 と図 7 に、デバイスの電力と電流の安全限界に関する熱ディレーティング曲線を示します。ジャンクション温度が 150°C を超えないように注意してください。

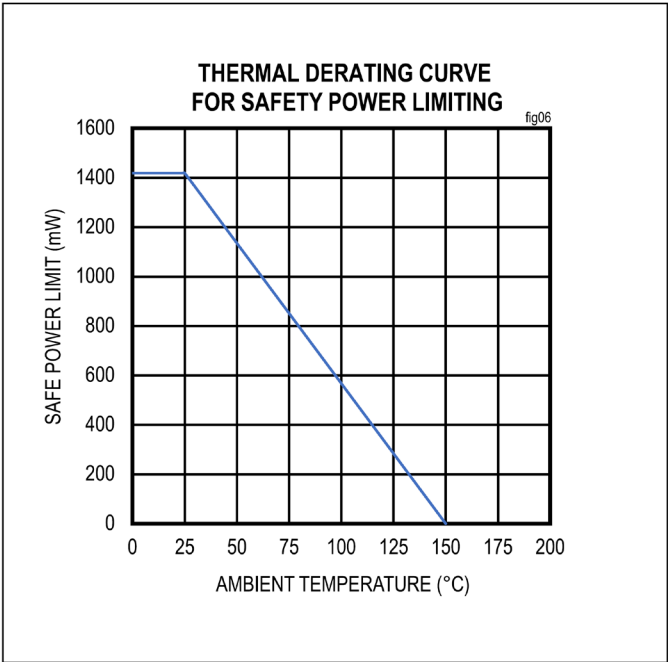


図 6. 電力の安全限界に関する熱ディレーティング曲線

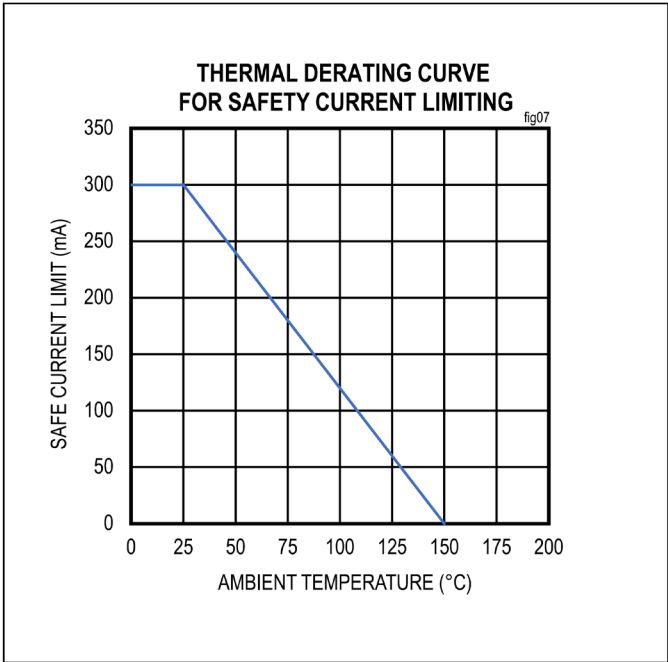


図 7. 電流の安全限界に関する熱ディレーティング曲線

表 3. MAX22245/MAX22246 の安全限界値

PARAMETER	SYMBOL	TEST CONDITIONS	MAX	UNITS
Safety Current on Any Pin (No Damage to Isolation Barrier)	I _S	T _J = 150°C, T _A = 25°C	300	mA
Total Safety Power Dissipation	P _S	T _J = 150°C, T _A = 25°C	1418	mW
Maximum Safety Temperature	T _S		150	°C

アプリケーション情報

電源シーケンス

MAX22245/MAX22246 には、特別な電源シーケンスは必要ありません。ロジック・レベルは、 V_{DDA} と V_{DDB} によってそれぞれの側で個別に設定します。それぞれの電源は、もう一方の電源が印加されているかどうかやそのレベルに関わりなく、仕様規定された範囲で印加できます。

電源のデカップリング

データ・エラーが発生する可能性やリップルを低減するため、 $0.1\mu\text{F}$ の低 ESR セラミック・コンデンサを使用して V_{DDA} を GNDA に、 V_{DDB} を GNDB にバイパスします。バイパス・コンデンサはできる限り電源入力ピンの近くに配置します。

レイアウト時の考慮事項

最高の性能を得るためには、下記の重要な推奨事項に従って PCB の設計を行う必要があります。

- 入出力パターンはできるだけ短くします。信号パスは低インダクタンスを保ち、ビアの使用を避けます。
- 高速信号層の下にはグランド・プレーンを設けます。
- MAX22245/MAX22246 の下にはグランドと信号プレーンを設けないようにします。A 側と B 側の間を電氣的にまたは金属で接続すると、絶縁は破壊されます。

消費電力の計算

所定の電源 (V_{DDA} または V_{DDB}) に要求される電流は、各チャンネルに必要な電流の和で概算できます。チャンネルに必要な電源電流は、チャンネルが入力か出力か、チャンネルのデータ・レート、出力の場合は容量性負荷か抵抗性負荷か、によって決まります。任意のデータ・レートにおける入力と出力の代表的な電流値は、[図 8](#) および [図 9](#) のグラフから概算できます。[図 8](#) および [図 9](#) のデータは、代表的な動作条件で測定した電源電流値から推定されたものであることに注意してください。

1 つのチャンネルにおける合計電流は、無負荷時の電流（電圧とデータ・レートの関数、[図 8](#) と [図 9](#) を参照）と、負荷電流（負荷の種類に依存）の和です。容量性負荷の電流は、負荷の容量、スイッチング周波数、および電源電圧の関数になります。

$$I_{CL} = C_L \times f_{sw} \times V_{DD}$$

ここで、

I_{CL} は容量性負荷を駆動するために必要な電流、

C_L はアイソレータの出力ピンの負荷容量、

f_{sw} はスイッチング周波数（1 秒あたりのビット数 (bps) /2）、

V_{DD} はアイソレータの出力側の電源電圧です。

抵抗性負荷の電流は、負荷抵抗、電源電圧、およびデータ波形のデューティ・サイクルの平均値によって決まります。DC 負荷の電流は、出力が常にハイであると仮定することで安全を見込んだ概算ができます。

$$I_{RL} = V_{DD} \div R_L$$

ここで、

I_{RL} は抵抗性負荷を駆動するために必要な電流、

V_{DD} はアイソレータの出力側の電源電圧、

R_L はアイソレータの出力ピンの負荷抵抗です。

例 ([図 10](#) 参照) : MAX22246C/F は、 $V_{DDA} = 2.5\text{V}$ 、 $V_{DDB} = 3.3\text{V}$ の条件で動作しており、チャンネル 1 は 15pF の容量性負荷が接続されて 100Mbps の周波数で、チャンネル 2 は $10\text{k}\Omega$ の抵抗性負荷が接続されて 20Mbps かつデューティ・サイクル 50% の波形で動作しています。[表 4](#) と [表 5](#) に、 V_{DDA} と V_{DDB} の電源電流を計算したワークシートを示します。

V_{DDA} に必要な電源電流 :

- チャンネル 1 は 2.5V 、 100Mbps で動作する出力チャンネルで、[図 9](#) から、消費電流は概算で 0.84mA です。
- チャンネル 2 は 2.5V 、 20Mbps で動作する入力チャンネルで、[図 8](#) から、消費電流は概算で 0.35mA です。
- チャンネル 1 の 15pF コンデンサに必要な電流 I_{CL} は、 2.5V 、 100Mbps で 1.875mA になります。

A 側の合計電流 = $0.84\text{mA} + 0.35\text{mA} + 1.875\text{mA} = 3.065\text{mA}$ (代表値)

V_{DDB}に必要な電源電流：

- チャンネル1は3.3V、100Mbpsで動作する入力チャンネルで、図8から、消費電流は概算で1.16mAです。
- チャンネル2は3.3V、20Mbpsで動作する出力チャンネルで、図9から、消費電流は概算で0.41mAです。
- チャンネル2の10kΩ抵抗に必要な電流I_{RL}は、3.3V、50%デューティ・サイクルのスイッチングで0.165mAになります。

B側の合計電流=1.16mA+0.41mA+0.165mA=1.735mA（代表値）

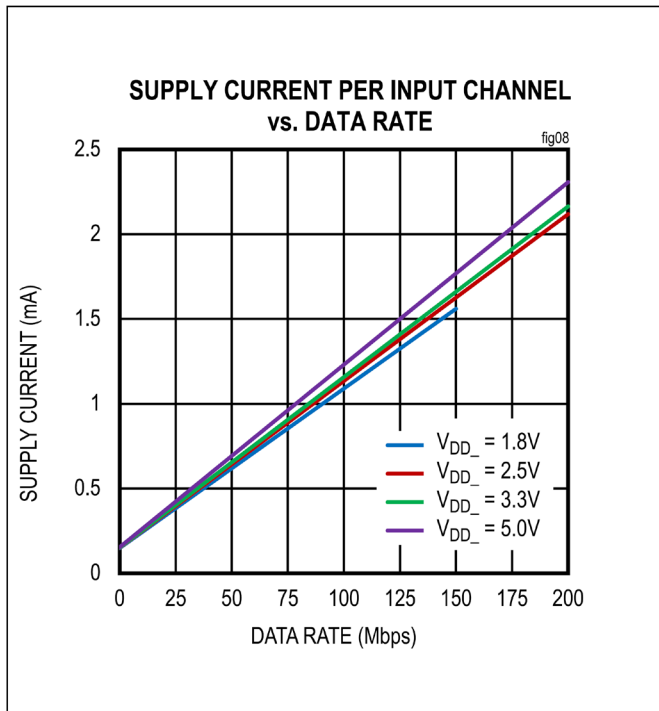


図 8. 入力チャンネルの電源電流（推定）

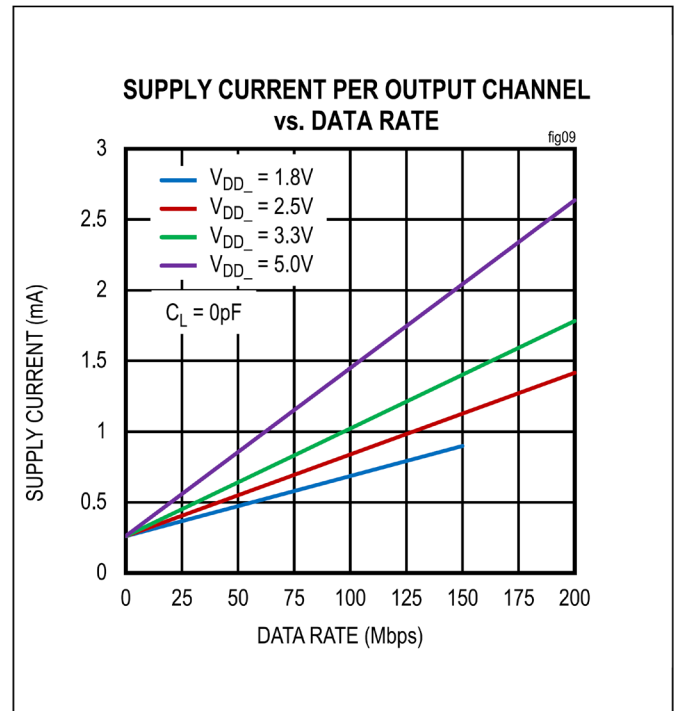


図 9. 出力チャンネルの電源電流（推定）

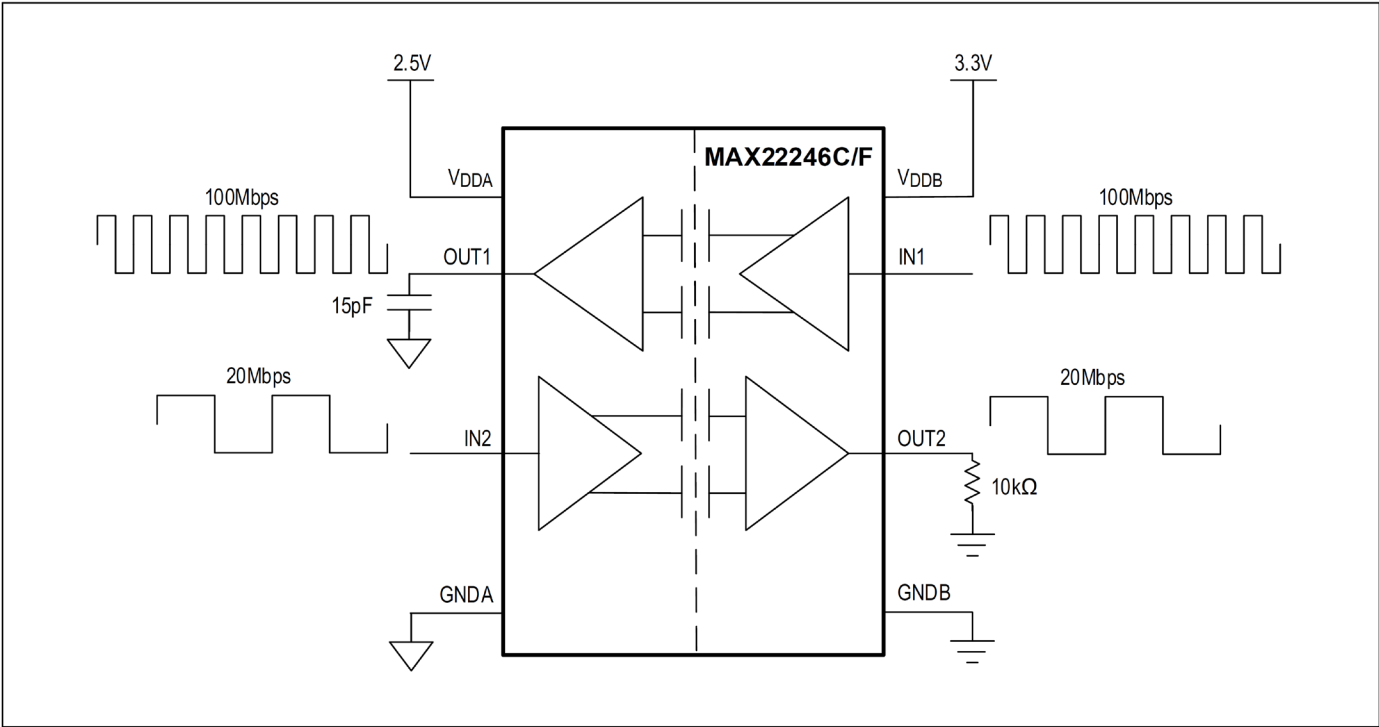


図 10. 電源電流の計算に使用する回路の例

表 4. A 側の電源電流の計算ワークシート

SIDE A		V _{DDA} = 2.5V				
CHANNEL	IN/OUT	DATA RATE (Mbps)	LOAD TYPE	LOAD	NO LOAD CURRENT (mA)	LOAD CURRENT (mA)
1	OUT	100	Capacitive	15pF	0.84	2.5V × 50MHz × 15pF = 1.875mA
2	IN	20			0.35	
Total: 3.065mA						

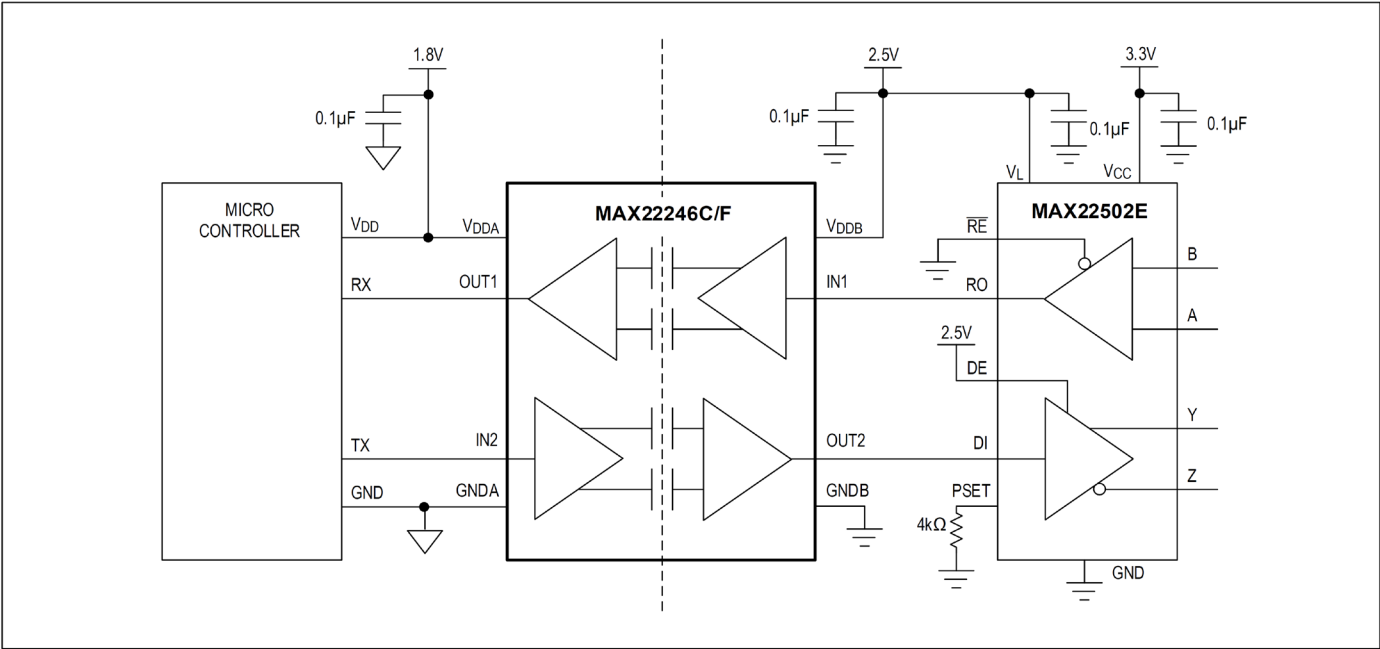
表 5. B 側の電源電流の計算ワークシート

SIDE B		V _{DD B} = 3.3V				
CHANNEL	IN/OUT	DATA RATE (Mbps)	LOAD TYPE	LOAD	NO LOAD CURRENT (mA)	LOAD CURRENT (mA)
1	IN	100			1.16	
2	OUT	20	Resistive	10kΩ	0.41	3.3V / 10kΩ × 0.5 = 0.165mA
Total: 1.735mA						

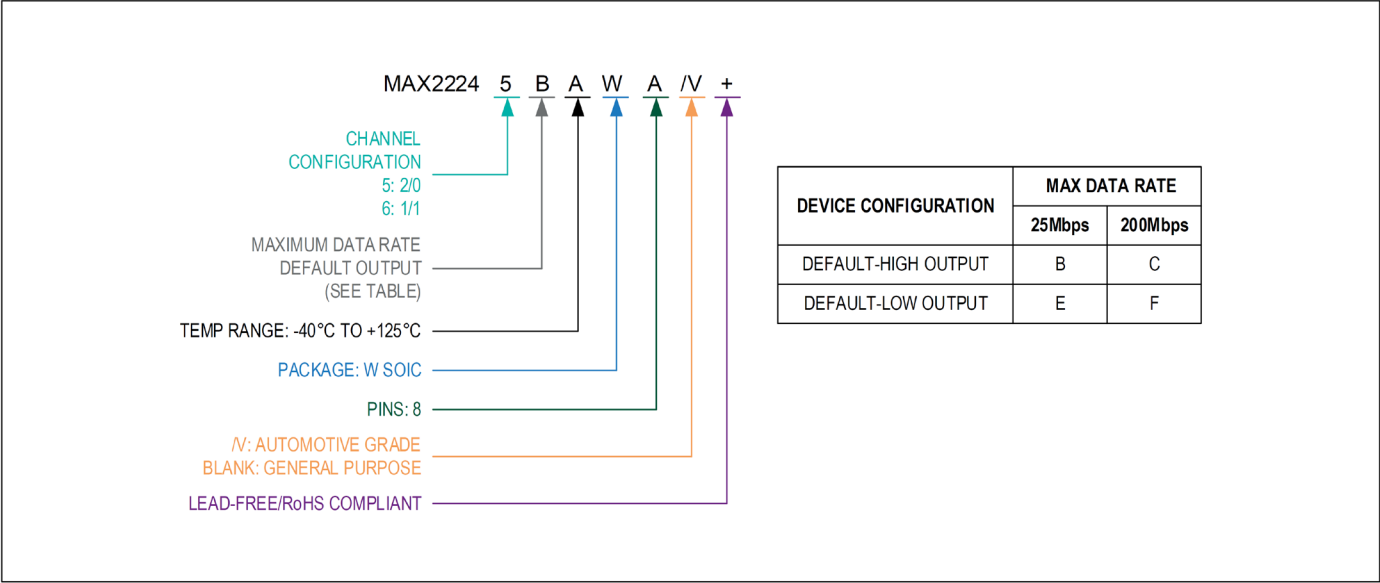
強化絶縁型、高速、低消費電力の
2チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

代表的なアプリケーション回路



製品選択ガイド



強化絶縁型、高速、低消費電力の 2チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

オーダー情報

PART NUMBER	CHANNEL CONFIGURATION	DATA RATE (Mbps)	DEFAULT OUTPUT	ISOLATION VOLTAGE (kV _{RMS})	TEMPERATURE RANGE (°C)	PIN-PACKAGE
GENERAL PURPOSE DEVICES						
MAX22245BAWA+	2/0	25	High	5	−40 to +125	8 Wide SOIC
MAX22245CAWA+*	2/0	200	High	5	−40 to +125	8 Wide SOIC
MAX22245EAWA+*	2/0	25	Low	5	−40 to +125	8 Wide SOIC
MAX22245FAWA+	2/0	200	Low	5	−40 to +125	8 Wide SOIC
MAX22246BAWA+*	1/1	25	High	5	−40 to +125	8 Wide SOIC
MAX22246CAWA+	1/1	200	High	5	−40 to +125	8 Wide SOIC
MAX22246EAWA+*	1/1	25	Low	5	−40 to +125	8 Wide SOIC
MAX22246FAWA+	1/1	200	Low	5	−40 to +125	8 Wide SOIC
AUTOMOTIVE DEVICES						
MAX22245BAWA/V+*	2/0	25	High	5	−40 to +125	8 Wide SOIC
MAX22245CAWA/V+*	2/0	200	High	5	−40 to +125	8 Wide SOIC
MAX22245EAWA/V+*	2/0	25	Low	5	−40 to +125	8 Wide SOIC
MAX22245FAWA/V+	2/0	200	Low	5	−40 to +125	8 Wide SOIC
MAX22246BAWA/V+*	1/1	25	High	5	−40 to +125	8 Wide SOIC
MAX22246CAWA/V+	1/1	200	High	5	−40 to +125	8 Wide SOIC
MAX22246EAWA/V+*	1/1	25	Low	5	−40 to +125	8 Wide SOIC
MAX22246FAWA/V+*	1/1	200	Low	5	−40 to +125	8 Wide SOIC

* 発売予定の製品 - 発売時期についてはアナログ・デバイセスにお問い合わせください。

+は鉛 (Pb) フリー／RoHS 準拠のパッケージであることを示します。

/V は自動車用品質の製品であることを示します。

チップ情報

プロセス : BiCMOS

強化絶縁型、高速、低消費電力の 2チャンネル・デジタル・アイソレータ

MAX22245, MAX22246

改訂履歴

版数	改訂日	説明	改訂ページ
0	5/20	初版発行	—
1	9/20	MAX2224_B/E の動的特性を更新、UL 認定申請中の記載を削除	1, 5, 10
2	9/20	MAX22245FAWA+からアスタリスクを削除	21
3	12/20	MAX22245BAWA+からアスタリスクを削除、MAX22245FAWA+にアスタリスクを追加、表 1 の絶縁特性と Note 6 を更新	9, 21
4	4/21	自動車用グレードのデバイスを追加、フロント・ページを更新、パッケージ情報を更新、MAX2224_C/F の動的特性を MAX2224_B/E の動的特性の前に移動、ESD 保護を追加、代表的な動作特性を更新、機能図を追加、単方向チャンネルのセクションを更新、AEC-Q100 適合のセクションを追加、図 6 と表 3 を更新、消費電力の計算のセクションを更新、図 8、図 9、表 4、表 5 を更新、製品選択ガイドとオーダー情報を更新	1-2, 4-7, 9-11, 13-14, 16-21
5	5/21	製品のハイライトを更新、Note 1 を更新、表 1 の絶縁特性を更新、安全規格認定を更新、デジタル・アイソレーションのセクションを更新	1, 7-9, 14
6	6/21	製品のハイライトを更新、MAX2224_C/F と MAX2224_B/E の動的特性の CMTI テスト条件を更新、製品選択ガイドを更新	1, 4, 5, 20
7	10/21	ESD 保護の表に ESD 接触の仕様を追加、MAX22246FAWA+からアスタリスクを削除	7, 21
8	11/21	ESD 保護の表に記載の全条件を更新、オーダー情報の MAX22246CAWA/V+からアスタリスクを削除	7, 21
9	09/22	オーダー情報の MAX22245FAWA+、MAX22245FAWA/V+からアスタリスクを削除	21



アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。