



強化絶縁型、高速、低消費電力、6 チャンネルのデジタル・アイソレータ

MAX22163-MAX22166

製品のハイライト

- IV デバイスは AEC-Q100 に適合
- デジタル信号の強化ガルバニック・アイソレーション
 - 16 ピン QSOP (沿面距離およびクリアランス : 4mm)
 - 耐圧 (V_{ISO}) : 3 kV_{RMS} (60 秒)
 - 連続耐圧 (V_{IOWM}) : $445\text{ V}_{\text{RMS}}$
 - サージ耐圧 (GNDA と GNDB の間) : $\pm 10\text{ kV}$ (1.2/50 μs の波形)
 - 高 CMTI (50kV/ μs (代表値))
- 低消費電力
 - チャンネルあたり 0.71 mW (1 Mbps 、 $V_{DD} = 1.8\text{ V}$)
 - チャンネルあたり 1.34 mW (1 Mbps 、 $V_{DD} = 3.3\text{ V}$)
 - チャンネルあたり 3.21 mW (100 Mbps 、 $V_{DD} = 1.8\text{ V}$)
- 低伝播遅延、低ジッタ
 - 最大データ・レート : 200 Mbps
 - 低伝搬遅延 : 7 ns ($V_{DD} = 3.3\text{ V}$ (代表値))
 - クロック・ジッタ実効値 : 11.1 ps (代表値)
- 安全性と規制に対する認定
 - UL : UL1577 に準拠
 - cUL : CSA Bulletin 5A に準拠
 - VDE 0884-11 強化絶縁 (申請中)

主なアプリケーション

- オートモーティブ
 - ハイブリッド電気自動車
 - チャージャ
 - バッテリ・マネージメント・システム (BMS)
 - インバータ

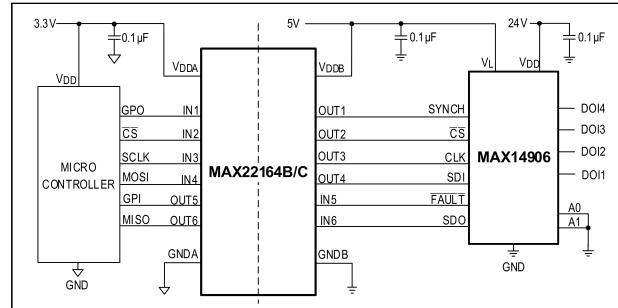
MAX22163～MAX22166 は、アナログ・デバイセズ独自のプロセス技術を使用した強化絶縁型、高速、低消費電力の 6 チャンネル・デジタル・ガルバニック・アイソレータのファミリです。すべてのデバイスは、 3 kV_{RMS} 、60 秒間の耐電圧定格の強化された絶縁性能を備えています。車載用および汎用デバイスの動作に対応した定格周囲温度は、どちらも $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ です。

サフィックスが/V のデバイスは、AEC-Q100 に適合しています。すべての車載用グレードの製品番号については、[オーダー情報](#)を参照してください。

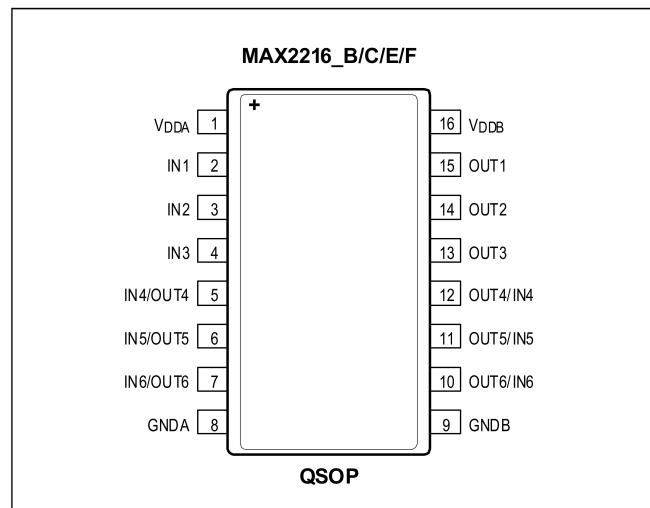
- 産業用機器
 - 絶縁型 SPI、RS-232/422/485、CAN、デジタル I/O
 - フィールドバス通信
 - モータ・コントロール
 - 医療用システム

これらのデバイスは、 1 Mbps (1.8V 電源) でチャンネルあたりわずか 0.71 mW という低消費電力で、電源ドメインの異なる回路間でデジタル信号をやり取りします。低消費電力機能により、

簡略アプリケーション回路図



端子説明



システムの消費電力が削減され、信頼性が向上し、コンパクトな設計が可能になります。デバイスで利用できる最大データ・レートは 25 Mbps または 200 Mbps 、出力はデフォルト・ハイまたはデフォルト・ローです。これらのデバイスは、低伝搬遅延と低クロック・ジッタを特長としており、システムの遅延を低減します。

デバイスには、アイソレータの両側に独立した $1.71\text{ V} \sim 5.5\text{ V}$ の電源があるため、レベル変換装置としての使用にも適しています。

MAX22163 は、デジタル信号を一方方向に伝送する 3 つのチャンネルと、逆方向に伝送する 3 つのチャンネルを備えています。MAX22164 は、デジタル信号を一方方向に伝送する 4 つのチャンネルと、逆方向に伝送する 2 つのチャンネルを備えています。MAX22165 は、デジタル信号を一方方向に伝送する 5 つのチャンネルと、逆方向に伝送する 1 つのチャンネルを備えています。MAX22166 は、6 つのチャンネルがすべて、デジタル信号を一方方向に伝送します。

[オーダー情報](#)はデータシート末尾に記載されています。

絶対最大定格

V _{DDA} ～GNDA	−0.3V～+6V
V _{DDB} ～GNDB	−0.3V～+6V
A 側の IN_、ENA、DEFA～GNDA	−0.3V～+6V
B 側の IN_、ENB、DEFB～GNDB	−0.3V～+6V
A 側の OUT_～GNDA	−0.3V～(V _{DDA} + 0.3V)
B 側の OUT_～GNDB	−0.3V～(V _{DDB} + 0.3V)
短絡連続電流	
A 側の OUT_～GNDA	±30mA

B 側の OUT_～GNDB	±30mA
連続消費電力 (T _A = +70°C)	
QSOP (+70°C 以上は 8.98mW/°C で ディレーティング)	718.78mW
温度定格	
動作温度範囲	−40°C～+125°C
最大ジャンクション温度	+150°C
保存温度範囲	−60°C～+150°C
リード温度 (はんだ処理、10s)	+300°C
はんだ処理温度 (リフロー)	+260°C

上記の**絶対最大定格**を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

PACKAGE TYPE: 16 QSOP	
Package Code	E16MS+2
Outline Number	21-0055
Land Pattern Number	90-0167
THERMAL RESISTANCE, FOUR LAYER BOARD:	
Junction-to-Ambient (θ _{JA})	111.30°C/W
Junction-to-Case Thermal Resistance (θ _{JC})	57.50°C/W

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、www.maxim-ic.com/thermal-tutorial を参照してください。

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、www.maximintegrated.com/packages で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

DC 電気的特性

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^\circ C$ での値です。) (Note 1、3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLY VOLTAGE						
Supply Voltage	V_{DDA}	Relative to GNDA	1.71	5.5		V
	V_{DDB}	Relative to GNDB	1.71	5.5		
Undervoltage-Lockout Threshold	$V_{UVLO_}$	V_{DD} rising	1.5	1.6	1.66	V
Undervoltage-Lockout Threshold Hysteresis	V_{UVLO_HYST}			45		mV
MAX22163 SUPPLY CURRENT (Note 2)						
Side A Supply Current	I _{DDA}	500kHz square wave, $C_L = 0pF$	$V_{DDA} = 5V$	1.23	2.28	mA
			$V_{DDA} = 3.3V$	1.22	2.25	
			$V_{DDA} = 2.5V$	1.21	2.24	
			$V_{DDA} = 1.8V$	1.18	1.97	
		50MHz square wave, $C_L = 0pF$	$V_{DDA} = 5V$	7.83	10.26	
			$V_{DDA} = 3.3V$	6.47	8.71	
			$V_{DDA} = 2.5V$	5.90	8.03	
			$V_{DDA} = 1.8V$	5.35	7.10	
Side B Supply Current	I _{DDB}	500kHz square wave, $C_L = 0pF$	$V_{DDB} = 5V$	1.23	2.28	mA
			$V_{DDB} = 3.3V$	1.22	2.25	
			$V_{DDB} = 2.5V$	1.21	2.24	
			$V_{DDB} = 1.8V$	1.18	1.97	
		50MHz square wave, $C_L = 0pF$	$V_{DDB} = 5V$	7.83	10.26	
			$V_{DDB} = 3.3V$	6.47	8.71	
			$V_{DDB} = 2.5V$	5.90	8.03	
			$V_{DDB} = 1.8V$	5.35	7.10	
MAX22164 SUPPLY CURRENT (Note 2)						
Side A Supply Current	I _{DDA}	500kHz square wave, $C_L = 0pF$	$V_{DDA} = 5V$	1.09	2.01	mA
			$V_{DDA} = 3.3V$	1.07	1.99	
			$V_{DDA} = 2.5V$	1.06	1.98	
			$V_{DDA} = 1.8V$	1.04	1.66	
		50MHz square wave, $C_L = 0pF$	$V_{DDA} = 5V$	7.63	10.10	
			$V_{DDA} = 3.3V$	6.67	9.01	
			$V_{DDA} = 2.5V$	6.28	8.52	
			$V_{DDA} = 1.8V$	5.84	7.67	
Side B Supply Current	I _{DDB}	500kHz square wave, $C_L = 0pF$	$V_{DDB} = 5V$	1.38	2.55	mA
			$V_{DDB} = 3.3V$	1.36	2.52	
			$V_{DDB} = 2.5V$	1.35	2.51	
			$V_{DDB} = 1.8V$	1.32	2.28	
		50MHz square wave, $C_L = 0pF$	$V_{DDB} = 5V$	8.04	10.38	
			$V_{DDB} = 3.3V$	6.27	8.41	
			$V_{DDB} = 2.5V$	5.54	7.53	
			$V_{DDB} = 1.8V$	4.87	6.53	

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^\circ C$ での値です。) (Note 1, 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
MAX22165 SUPPLY CURRENT (Note 2)						
Side A Supply Current	I _{DDA}	500kHz square wave, $C_L = 0pF$	$V_{DDA} = 5V$	0.94	1.74	mA
			$V_{DDA} = 3.3V$	0.93	1.72	
			$V_{DDA} = 2.5V$	0.92	1.71	
			$V_{DDA} = 1.8V$	0.90	1.34	
		50MHz square wave, $C_L = 0pF$	$V_{DDA} = 5V$	7.44	9.96	
			$V_{DDA} = 3.3V$	6.88	9.31	
			$V_{DDA} = 2.5V$	6.64	9.03	
			$V_{DDA} = 1.8V$	6.32	8.23	
Side B Supply Current	I _{DDB}	500kHz square wave, $C_L = 0pF$	$V_{DDB} = 5V$	1.53	2.82	mA
			$V_{DDB} = 3.3V$	1.50	2.79	
			$V_{DDB} = 2.5V$	1.50	2.78	
			$V_{DDB} = 1.8V$	1.45	2.59	
		50MHz square wave, $C_L = 0pF$	$V_{DDB} = 5V$	8.36	10.64	
			$V_{DDB} = 3.3V$	6.16	8.19	
			$V_{DDB} = 2.5V$	5.24	7.10	
			$V_{DDB} = 1.8V$	4.45	6.01	
MAX22166 SUPPLY CURRENT (Note 2)						
Side A Supply Current	I _{DDA}	500kHz square wave, $C_L = 0pF$	$V_{DDA} = 5V$	0.79	1.47	mA
			$V_{DDA} = 3.3V$	0.78	1.45	
			$V_{DDA} = 2.5V$	0.78	1.44	
			$V_{DDA} = 1.8V$	0.75	1.02	
		50MHz square wave, $C_L = 0pF$	$V_{DDA} = 5V$	7.25	9.81	
			$V_{DDA} = 3.3V$	7.08	9.61	
			$V_{DDA} = 2.5V$	7.00	9.52	
			$V_{DDA} = 1.8V$	6.78	8.79	
Side B Supply Current	I _{DDB}	500kHz square wave, $C_L = 0pF$	$V_{DDB} = 5V$	1.67	3.09	mA
			$V_{DDB} = 3.3V$	1.65	3.06	
			$V_{DDB} = 2.5V$	1.64	3.05	
			$V_{DDB} = 1.8V$	1.59	2.89	
		50MHz square wave, $C_L = 0pF$	$V_{DDB} = 5V$	8.57	10.81	
			$V_{DDB} = 3.3V$	5.97	7.91	
			$V_{DDB} = 2.5V$	4.89	6.62	
			$V_{DDB} = 1.8V$	3.97	5.44	
LOGIC INTERFACE (IN__, OUT__)						
Input High Voltage	V _{IH}	$2.25V \leq V_{DD_} \leq 5.5V$	0.7 x $V_{DD_}$	0.7 x $V_{DD_}$	0.8	V
		$1.71V \leq V_{DD_} < 2.25V$	0.75 x $V_{DD_}$			
Input Low Voltage	V _{IL}	$2.25V \leq V_{DD_} \leq 5.5V$		0.7	0.7	V
		$1.71V \leq V_{DD_} < 2.25V$				
Input Hysteresis	V _{HYS}	MAX2216_B/E	410		mV	

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^\circ C$ での値です。) (Note 1, 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
		MAX2216_C/F		80		
Input Pullup Current	I_{PU}	MAX2216_B/C	-10	-5	-1.5	μA
Input Pulldown Current	I_{PD}	MAX2216_E/F	1.5	5	10	μA
Input Capacitance	C_{IN}	$f_{SW} = 1MHz$		2		pF
Output Voltage High	V_{OH}	$I_{OUT} = -4mA$ source	$V_{DD} - 0.4$			V
Output Voltage Low	V_{OL}	$I_{OUT} = 4mA$ sink			0.4	V

動特性 – MAX2216_C/F

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^\circ C$ での値です。) (Note 2, 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Common-Mode Transient Immunity	CMTI	$IN_ = GND_$ or $V_{DD} \text{ (Note 5)}$		50		$kV/\mu s$
Maximum Data Rate	DR _{MAX}	$2.25V \leq V_{DD} \leq 5.5V$	200			Mbps
		$1.71V \leq V_{DD} < 2.25V$	150			
Minimum Pulse Width	PW _{MIN}	$IN_ \text{ to } OUT_-$	$2.25V \leq V_{DD} \leq 5.5V$		5	ns
			$1.71V \leq V_{DD} < 2.25V$		6.67	
Propagation Delay (Figure 1)	t _{PLH}	$IN_ \text{ to } OUT_-$, $C_L = 15pF$	$4.5V \leq V_{DD} \leq 5.5V$	4.4	6.2	9.5
Propagation Delay (Figure 1)	t _{PLH}	$IN_ \text{ to } OUT_-$, $C_L = 15pF$	$3.0V \leq V_{DD} \leq 3.6V$	4.8	7.0	11.2
			$2.25V \leq V_{DD} \leq 2.75V$	5.3	8.3	14.7
			$1.71V \leq V_{DD} \leq 1.89V$	7.1	12.3	22.1
	t _{PHL}	$IN_ \text{ to } OUT_-$, $C_L = 15pF$	$4.5V \leq V_{DD} \leq 5.5V$	4.6	6.5	9.9
			$3.0V \leq V_{DD} \leq 3.6V$	5.0	7.3	11.6
			$2.25V \leq V_{DD} \leq 2.75V$	5.4	8.5	14.9
			$1.71V \leq V_{DD} \leq 1.89V$	7.2	12.1	21.8
Pulse Width Distortion	PWD	$ t_{PLH} - t_{PHL} $	$4.5V \leq V_{DD} \leq 5.5V$	0.4	2.0	ns
			$3.0V \leq V_{DD} \leq 3.6V$	0.4	2.0	
			$2.25V \leq V_{DD} \leq 2.75V$	0.3	2.0	
			$1.71V \leq V_{DD} \leq 1.89V$	0	2.0	
Propagation Delay Skew Part-to-Part (Same Channel)	t _{SPLH}	$4.5V \leq V_{DD} \leq 5.5V$			3.7	ns
					4.7	
					6.9	
					12.1	
	t _{SPHL}	$4.5V \leq V_{DD} \leq 5.5V$			4.0	ns
					4.9	
					7.0	
					11.8	

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^\circ C$ での値です。) (Note 2、4)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Propagation Delay Skew Channel-to- Channel (Same Direction) (Figure 1)	t_{SCSLH}	$1.71V \leq V_{DD_} \leq 5.5V$			2.0	ns
	t_{SCSHL}	$1.71V \leq V_{DD_} \leq 5.5V$			2.0	
Propagation Delay Skew Channel-to- Channel (Opposite Direction)	t_{SCOLH}	$4.5V \leq V_{DD_} \leq 5.5V$			3.7	ns
		$3.0V \leq V_{DD_} \leq 3.6V$			4.7	
		$2.25V \leq V_{DD_} \leq 2.75V$			6.9	
		$1.71V \leq V_{DD_} \leq 1.89V$			12.1	
	t_{SCOHL}	$4.5V \leq V_{DD_} \leq 5.5V$			4.0	
		$3.0V \leq V_{DD_} \leq 3.6V$			4.9	
		$2.25V \leq V_{DD_} \leq 2.75V$			7.0	
		$1.71V \leq V_{DD_} \leq 1.89V$			11.8	
Peak Eye Diagram Jitter	$t_{JIT(PK)}$	200Mbps		100		ps
Clock Jitter RMS	$t_{JCLK(RMS)}$	500kHz clock input, rising/falling edges		11.1		ps
Rise Time (Figure 1)	t_R	$C_L = 5pF$	$4.5V \leq V_{DD_} \leq 5.5V$		0.8	ns
			$3.0V \leq V_{DD_} \leq 3.6V$		1.1	
			$2.25V \leq V_{DD_} \leq 2.75V$		1.5	
			$1.71V \leq V_{DD_} \leq 1.89V$		2.4	
			$4.5V \leq V_{DD_} \leq 5.5V$		1.0	
Fall Time (Figure 1)	t_F	$C_L = 5pF$	$3.0V \leq V_{DD_} \leq 3.6V$		1.4	ns
			$2.25V \leq V_{DD_} \leq 2.75V$		1.9	
			$1.71V \leq V_{DD_} \leq 1.89V$		3.0	
			$4.5V \leq V_{DD_} \leq 5.5V$		1.0	
			$3.0V \leq V_{DD_} \leq 3.6V$		1.4	

動特性 – MAX2216_B/E

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^\circ C$ での値です。) (Note 2、4)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Common-Mode Transient Immunity	$CMTI$	$IN_ = GND_$ or $V_{DD_}$ (Note 5)		50		$kV/\mu s$
Maximum Data Rate	DR_{MAX}		25			Mbps
Minimum Pulse Width	PW_{MIN}	$IN_$ to $OUT_$		40		ns
Glitch Rejection		$IN_$ to $OUT_$	10	17	29	ns
Propagation Delay (Figure 1)	t_{PLH}	$IN_$ to $OUT_$, $C_L = 15pF$	$4.5V \leq V_{DD_} \leq 5.5V$	16.7	22.6	30.7
			$3.0V \leq V_{DD_} \leq 3.6V$	17.0	23.4	32.2
			$2.25V \leq V_{DD_} \leq 2.75V$	17.7	24.8	35.3
			$1.71V \leq V_{DD_} \leq 1.89V$	19.6	28.8	42.8
	t_{PHL}	$IN_$ to $OUT_$, $C_L = 15pF$	$4.5V \leq V_{DD_} \leq 5.5V$	16.4	22.7	32.1

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = 1.71V \sim 5.5V$ 、 $V_{DDB} - V_{GNDB} = 1.71V \sim 5.5V$ 、 $C_L = 15pF$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。特に指定のない限り、代表値は、 $V_{DDA} - V_{GNDA} = 3.3V$ 、 $V_{DDB} - V_{GNDB} = 3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^\circ C$ での値です。) (Note 2、4)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
		$1.71V \leq V_{DD_} \leq 1.89V$	19.0	28.4	43.7	
Pulse Width Distortion	PWD	$ t_{PLH} - t_{PHL} $	$4.5V \leq V_{DD_} \leq 5.5V$	0.2	4.0	ns
			$3.0V \leq V_{DD_} \leq 3.6V$	0.2	4.0	
			$2.25V \leq V_{DD_} \leq 2.75V$	0.3	4.0	
			$1.71V \leq V_{DD_} \leq 1.89V$	0.6	4.0	
Propagation Delay Skew Part-to-Part (Same Channel)	t _{SPLH}	$4.5V \leq V_{DD_} \leq 5.5V$		14.0		ns
		$3.0V \leq V_{DD_} \leq 3.6V$		13.8		
		$2.25V \leq V_{DD_} \leq 2.75V$		15.2		
		$1.71V \leq V_{DD_} \leq 1.89V$		21.9		
	t _{SPHL}	$4.5V \leq V_{DD_} \leq 5.5V$		13.0		
		$3.0V \leq V_{DD_} \leq 3.6V$		13.5		
		$2.25V \leq V_{DD_} \leq 2.75V$		15.4		
		$1.71V \leq V_{DD_} \leq 1.89V$		21.4		
Propagation Delay Skew Channel-to- Channel (Same Direction) (Figure 1)	t _{SCSLH}	$1.71V \leq V_{DD_} \leq 5.5V$		4.0		ns
	t _{SCSHL}	$1.71V \leq V_{DD_} \leq 5.5V$		4.0		
Propagation Delay Skew Channel-to- Channel (Opposite Direction)	t _{SCOLH}	$4.5V \leq V_{DD_} \leq 5.5V$		14.0		ns
		$3.0V \leq V_{DD_} \leq 3.6V$		13.8		
		$2.25V \leq V_{DD_} \leq 2.75V$		15.2		
		$1.71V \leq V_{DD_} \leq 1.89V$		21.9		
	t _{SCOHL}	$4.5V \leq V_{DD_} \leq 5.5V$		13.0		
		$3.0V \leq V_{DD_} \leq 3.6V$		13.5		
		$2.25V \leq V_{DD_} \leq 2.75V$		15.4		
		$1.71V \leq V_{DD_} \leq 1.89V$		21.4		
Peak Eye Diagram Jitter	t _{JIT(PK)}	25Mbps		250		ps
Rise Time (Figure 1)	t _R	$C_L = 5pF$	$4.5V \leq V_{DD_} \leq 5.5V$	0.8		ns
			$3.0V \leq V_{DD_} \leq 3.6V$	1.1		
			$2.25V \leq V_{DD_} \leq 2.75V$	1.5		
			$1.71V \leq V_{DD_} \leq 1.89V$	2.4		
Fall Time (Figure 1)	t _F	$C_L = 5pF$	$4.5V \leq V_{DD_} \leq 5.5V$	1.0		ns
			$3.0V \leq V_{DD_} \leq 3.6V$	1.4		
			$2.25V \leq V_{DD_} \leq 2.75V$	1.9		
			$1.71V \leq V_{DD_} \leq 1.89V$	3.0		

Note 1 : 汎用デバイスは、 $T_A = +25^\circ C$ で 100%出荷テスト済みです。温度に対する仕様は、設計と特性評価により確保されています。
車載用デバイスは、 $T_A = +25^\circ C$ および $T_A = +125^\circ C$ の条件で 100%出荷テスト済みです。

Note 2 : 出荷テストの対象外です。設計および特性評価により裏付けられています。

Note 3 : 本デバイスに流れ込む電流はすべて正です。本デバイスから流れ出る電流はすべて負です。特に指定のない限り、すべての電圧は、それぞれのグランド (GNDA または GNDB) を基準としています。

Note 4 : 特に指定のない限り、すべての測定は $V_{DDA} = V_{DDB}$ の条件で行われます。

Note 5 : CMTI は、正しい出力を維持しながら持続可能な最大のコモンモード電圧スルーレートです。CMTI は、コモンモード電圧の立上がりエッジと立下がりエッジの両方に適用されます。試験は、トランジエンント発生器を GNDA と GNDB の間に接続して行っています ($V_{CM} = 1000V$)。

ESD 保護

PARAMETER	SYMBOL	CONDITIONS	VALUE	UNITS
ESD		Human Body Model, All Pins	± 4	kV
		IEC 61000-4-2 Contact, GNDB to GNDA	± 6	kV

テスト回路とタイミング図

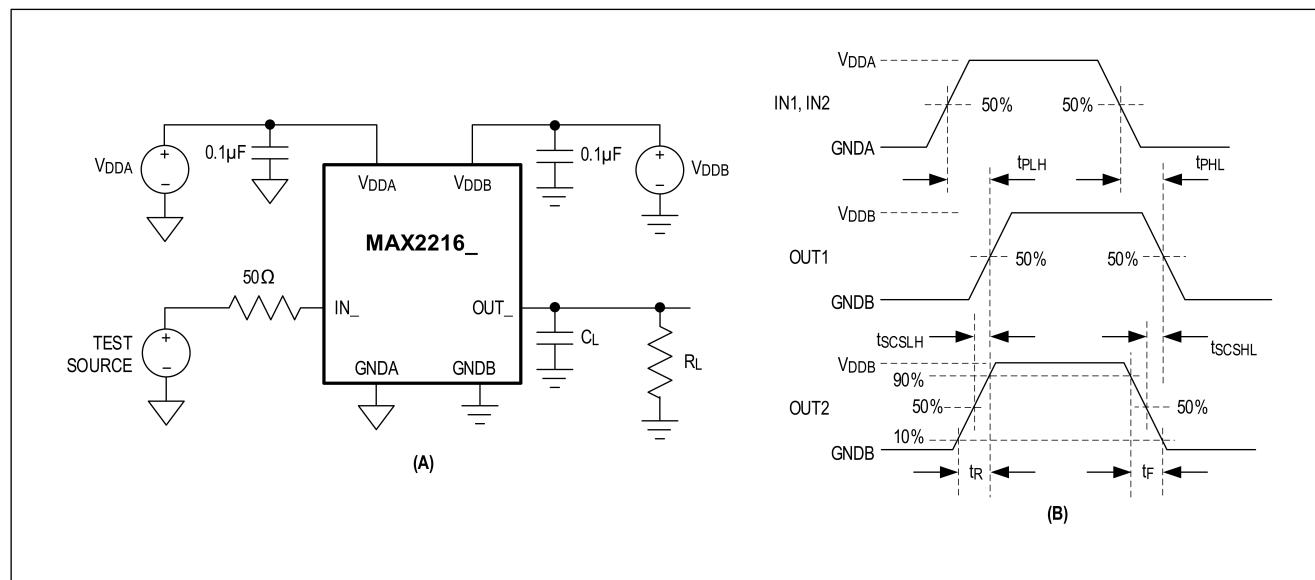


図 1. テスト回路 (A) とタイミング図 (B)

表 1. 絶縁特性

PARAMETER	SYMBOL	CONDITIONS	VALUE	UNITS
Partial Discharge Test Voltage	V_{PR}	Method B1 = $V_{IORM} \times 1.875$ ($t = 1s$, partial discharge $< 5pC$)	1182	V_P
Maximum Repetitive Peak Isolation Voltage	V_{IORM}	(Note 6)	630	V_P
Maximum Working Isolation Voltage	V_{IOWM}	Continuous RMS voltage (Note 6)	445	V_{RMS}
Maximum Transient Isolation Voltage	V_{IOTM}	$t = 1s$ (Note 6)	4242	V_P
Maximum Withstanding Isolation Voltage	V_{ISO}	$f_{SW} = 60Hz$, duration = 60s (Notes 6, 7)	3000	V_{RMS}
Maximum Surge Isolation Voltage	V_{IOSM}	Reinforced Insulation, test method per IEC 60065, $V_{TEST} = 1.6 \times V_{IOSM} = 10,000V_{PEAK}$ (Notes 6, 9)	6250	V_P
Isolation Resistance	R_{IO}	$V_{IO} = 500V$, $T_A = 25^\circ C$	$>10^{12}$	Ω
		$V_{IO} = 500V$, $100^\circ C \leq T_A \leq 125^\circ C$	$>10^{11}$	
		$V_{IO} = 500V$, $T_S = 150^\circ C$	$>10^9$	
Barrier Capacitance Side A to Side B	C_{IO}	$f_{SW} = 1MHz$ (Note 8)	1.5	pF
Minimum Creepage Distance	CPG		4	mm
Minimum Clearance Distance	CLR		4	mm
Internal Clearance		Distance through insulation	0.021	mm
Comparative Tracking Index	CTI	Material Group II (IEC 60112)	>400	
Climate Category			40/125/21	
Pollution Degree (DIN VDE 0110, Table 1)			2	

Note 6 : V_{ISO} 、 V_{IOWM} 、 V_{IOTM} 、 V_{IORM} 、 V_{IOSM} は、IEC 60747-5-5 規格で定義されています。

Note 7 : 製品は、 V_{ISO} (60 秒) に準拠しており、 V_{ISO} の 120% (1 秒) の条件で 100% 出荷テスト済みです。

Note 8 : 容量は、A 側と B 側のすべてのピンを接続して測定します。

Note 9 : サージ特性評価では、デバイスは油浸されています。

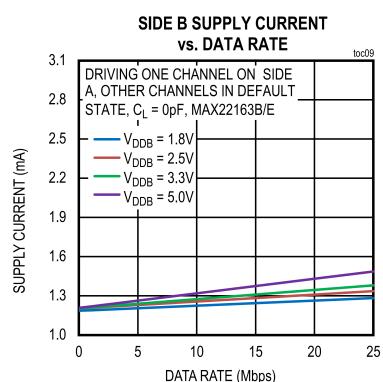
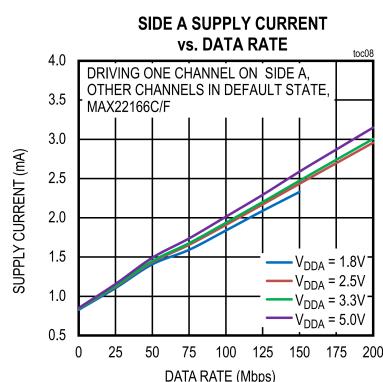
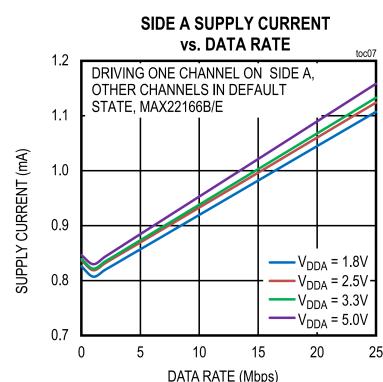
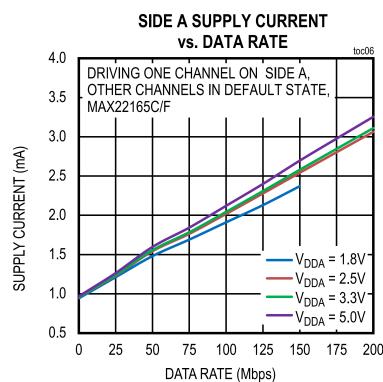
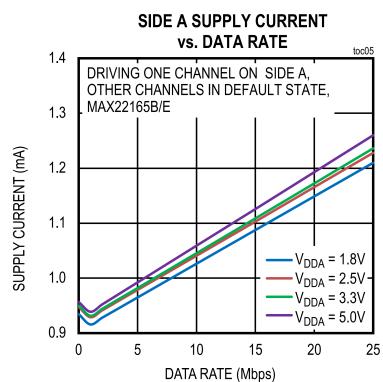
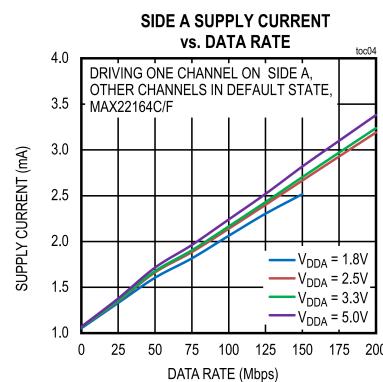
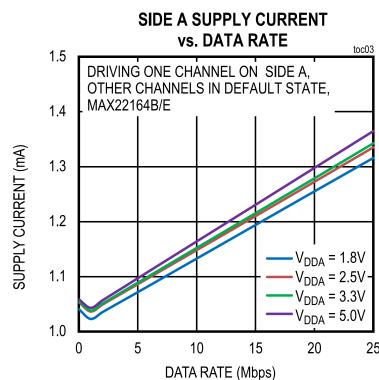
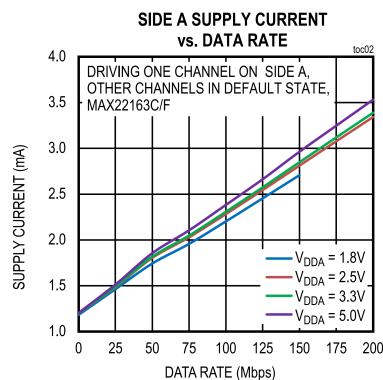
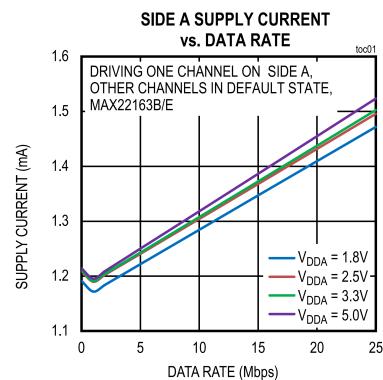
安全性と規制に対する認定

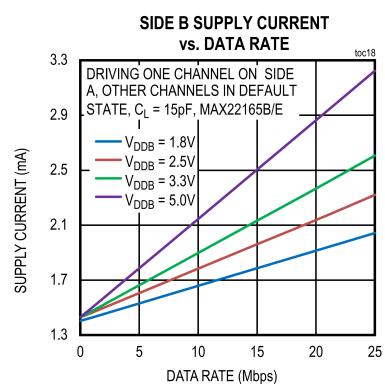
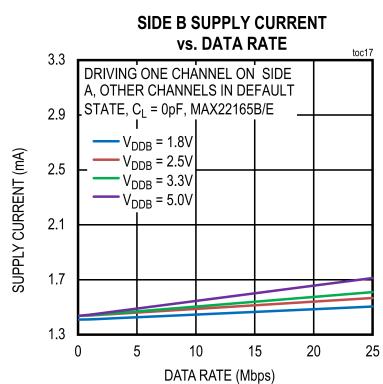
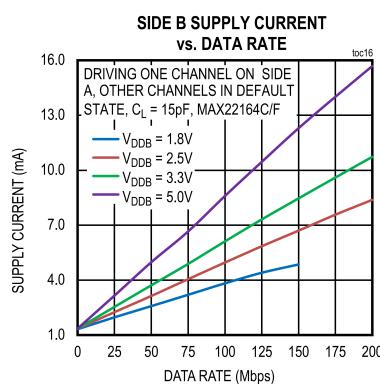
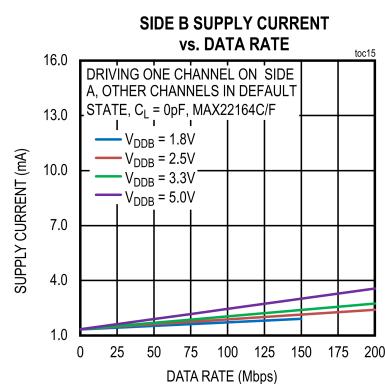
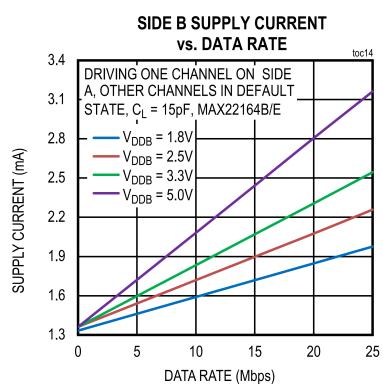
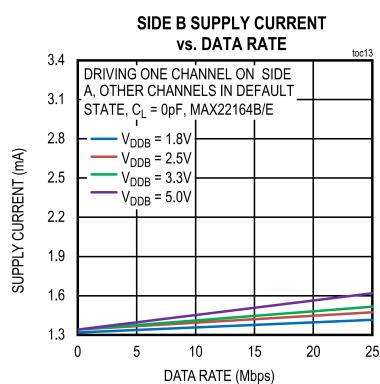
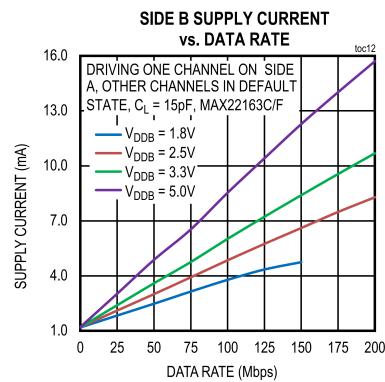
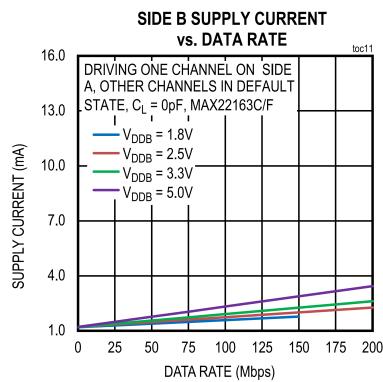
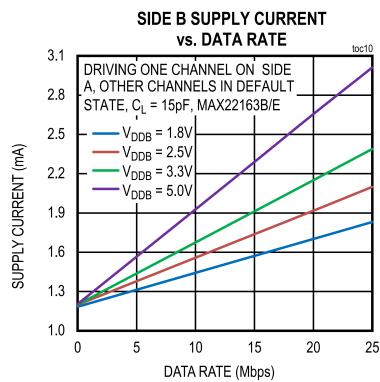
UL
The MAX22163–MAX22166 are certified under UL1577. For more details, refer to file E351759.
Rated up to 3000V _{RMS} isolation voltage for single protection.
cUL (Equivalent to CSA notice 5A)
The MAX22163–MAX22166 are certified up to 3000V _{RMS} for single protection. For more details, refer to file E351759.
VDE (Pending)
The MAX22163–MAX22166 are certified to DIN VDE V 0884-11: 2017-1. Reinforced Insulation, Maximum Transient Isolation Voltage 4242V _{PK} , Maximum Repetitive Peak Isolation Voltage 630V _{PK} .

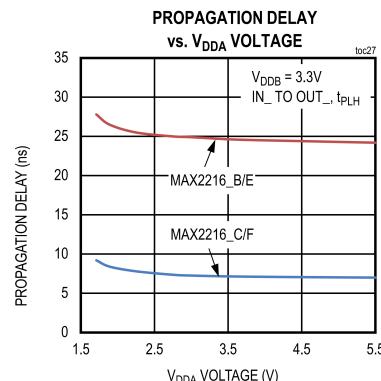
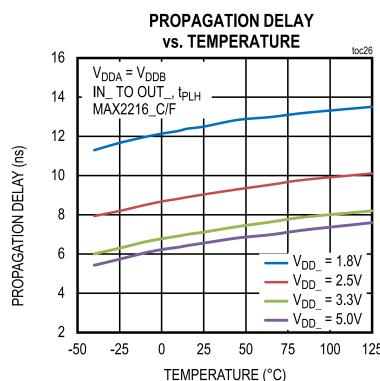
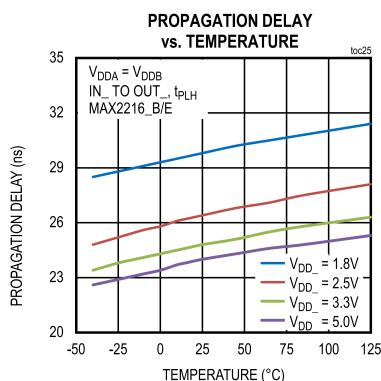
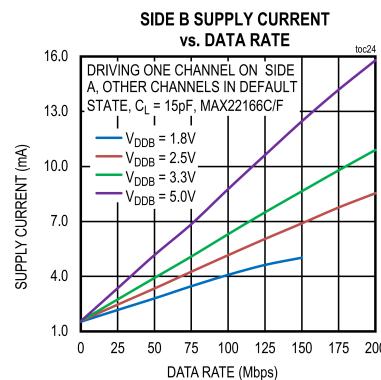
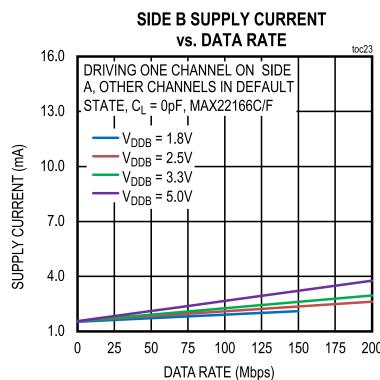
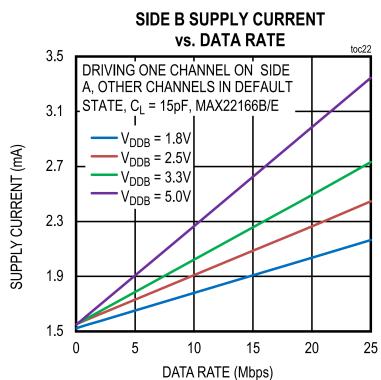
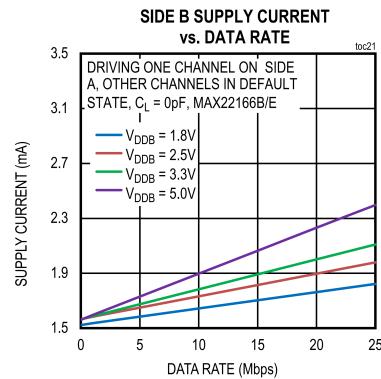
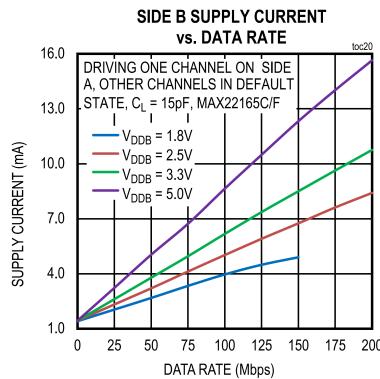
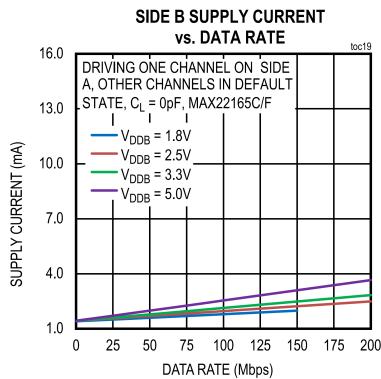
上記のカプラは、安全定格範囲内においてのみ「安全な電気絶縁」に適しています。安全定格の遵守は必ず、適切な保護回路を用いて確保する必要があります。

標準動作特性

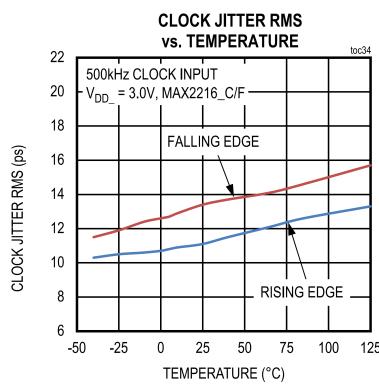
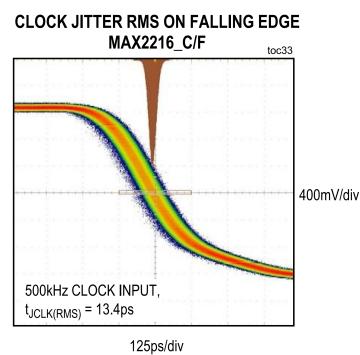
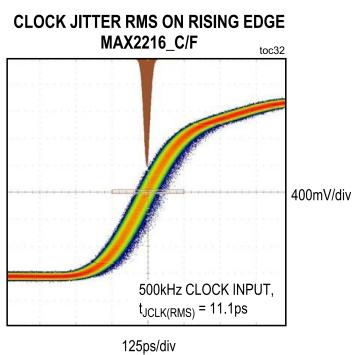
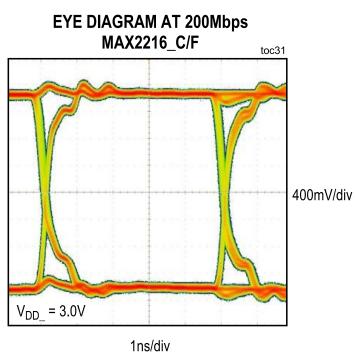
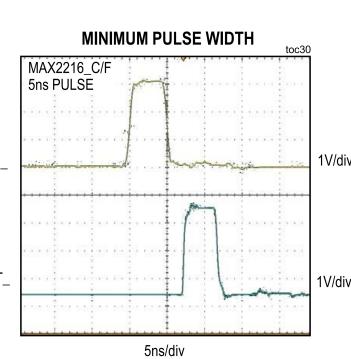
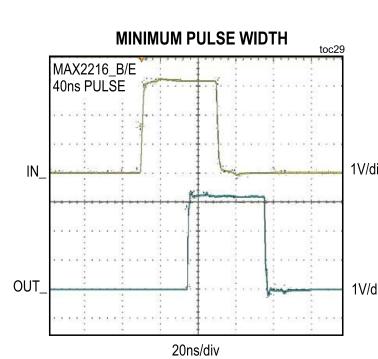
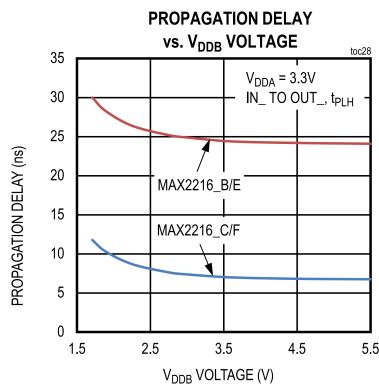
(特に指定のない限り、 $V_{DDA} - V_{GNDA} = +3.3V$ 、 $V_{DDB} - V_{GNDB} = +3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^\circ\text{C}$ 。)



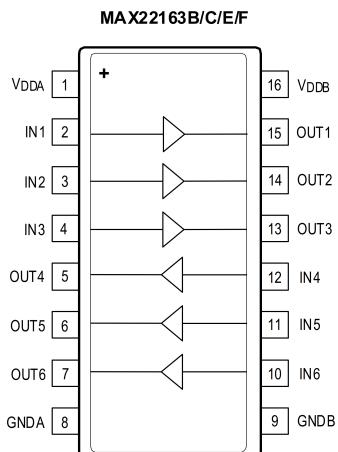
(特に指定のない限り、 $V_{DDA} - V_{GNDA} = +3.3V$ 、 $V_{DDB} - V_{GNDB} = +3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^\circ C$ 。)

(特に指定のない限り、 $V_{DDA} - V_{GNDA} = +3.3V$ 、 $V_{DDB} - V_{GNDB} = +3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^\circ C$ 。)

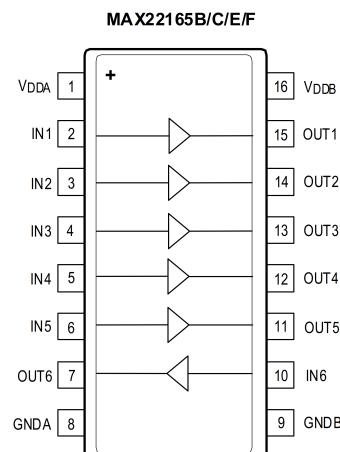
(特に指定のない限り、 $V_{DDA} - V_{GNDA} = +3.3V$ 、 $V_{DDB} - V_{GNDB} = +3.3V$ 、 $V_{GNDA} = V_{GNDB}$ 、 $T_A = +25^\circ\text{C}$ 。)



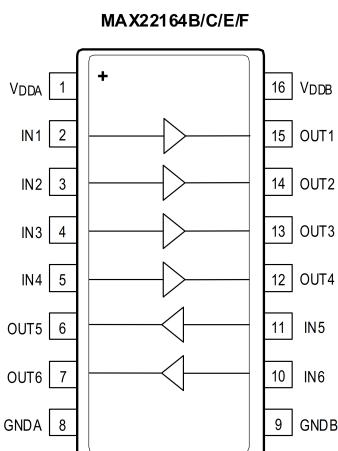
ピン配置



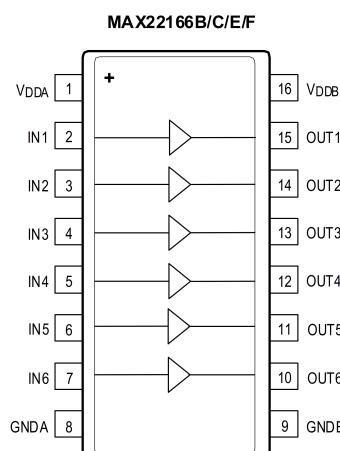
QSOP



QSOP



QSOP

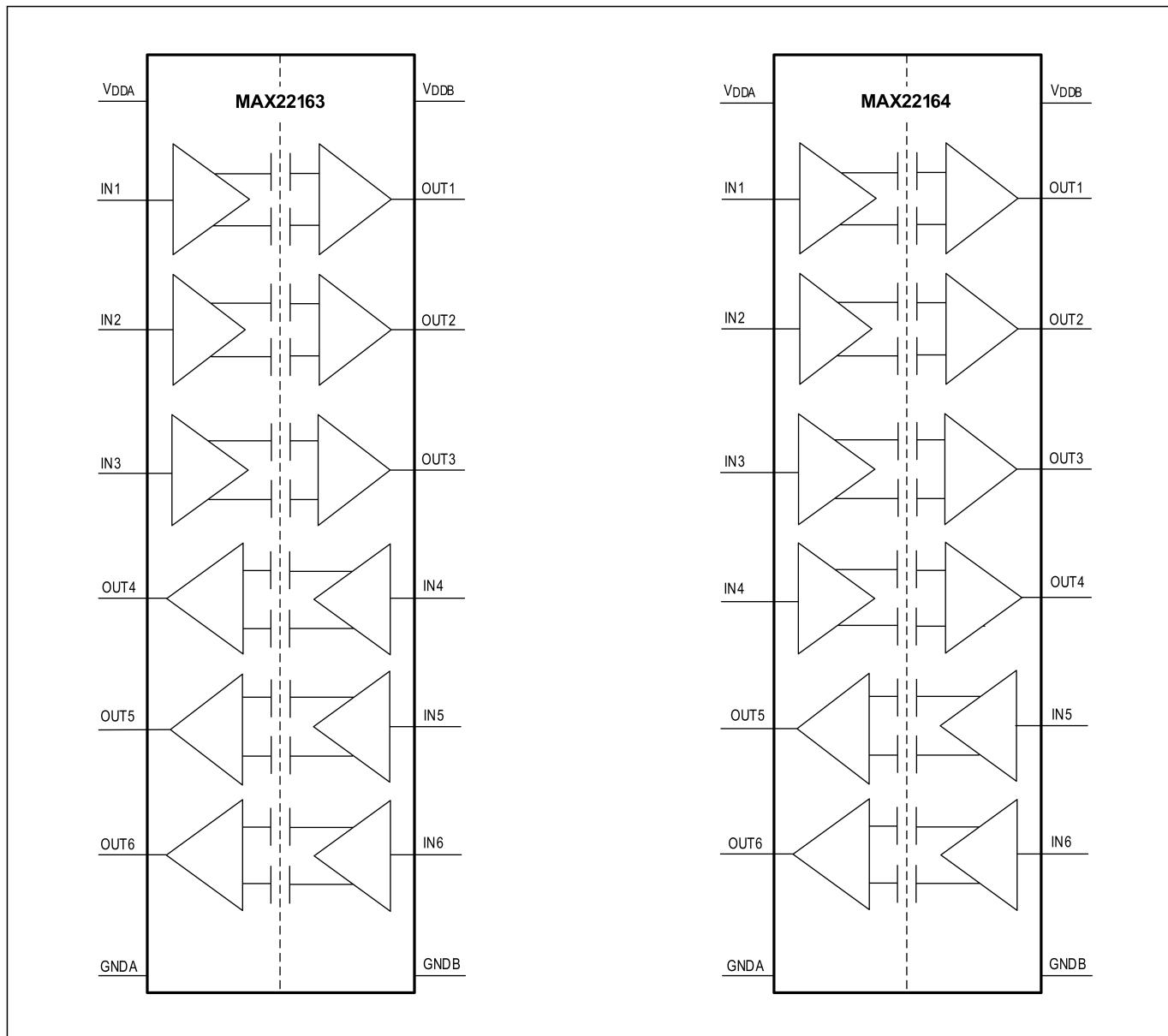


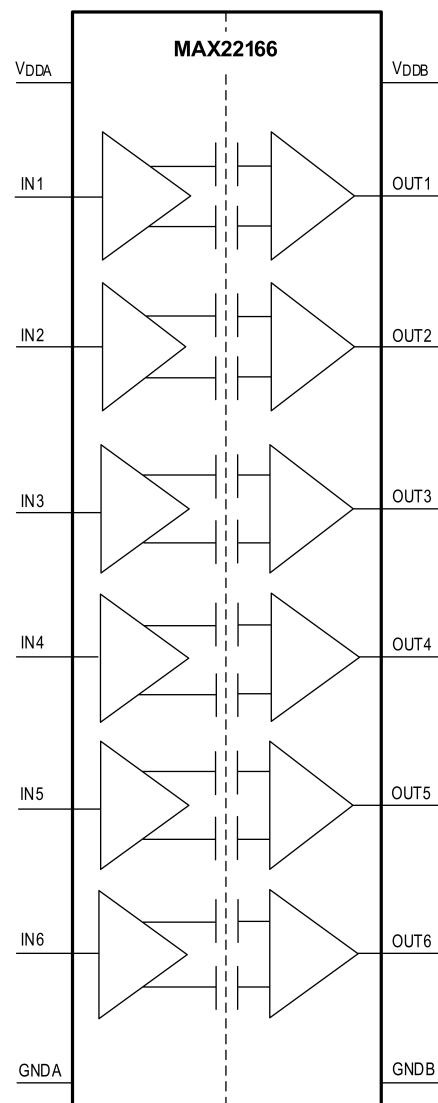
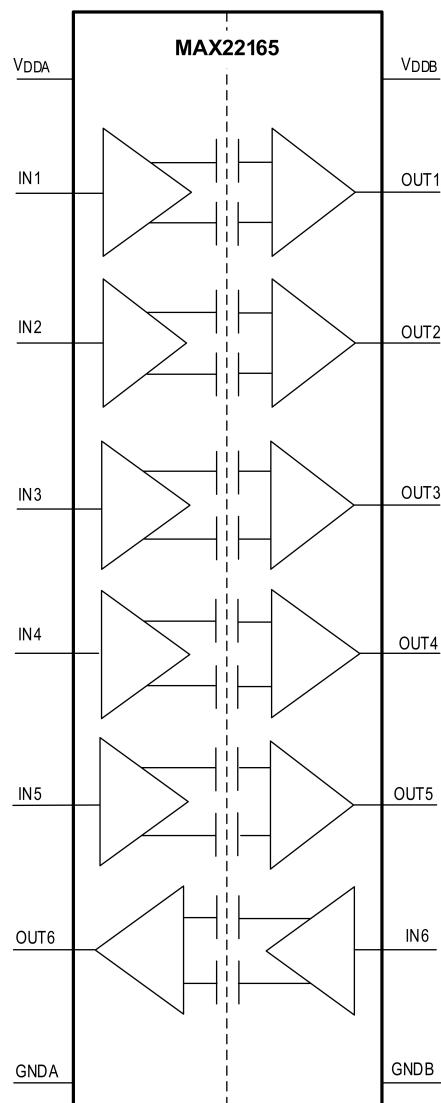
QSOP

端子説明

ピン				名称	説明
MAX22163	MAX22164	MAX22165	MAX22166		
1	1	1	1	V _{DDA}	A 側の電源入力。0.1 μ F のセラミック・コンデンサをピンのできるだけ近くに接続して、V _{DDA} をGNDAにバイパスします。
2	2	2	2	IN1	A 側のロジック入力 1。B 側のロジック出力 1 に対応します。
3	3	3	3	IN2	A 側のロジック入力 2。B 側のロジック出力 2 に対応します。
4	4	4	4	IN3	A 側のロジック入力 3。B 側のロジック出力 3 に対応します。
12	5	5	5	IN4	A/B 側のロジック入力 4。B/A 側のロジック出力 4 に対応します。
11	11	6	6	IN5	A/B 側のロジック入力 5。B/A 側のロジック出力 5 に対応します。
10	10	10	7	IN6	A/B 側のロジック入力 6。B/A 側のロジック出力 6 に対応します。
8	8	8	8	GNDA	A 側のグランド・リファレンス。
9	9	9	9	GNDB	B 側のグランド・リファレンス。
7	7	7	10	OUT6	B/A 側のロジック出力 6。OUT6 は、A/B 側の IN6 入力に対応したロジック出力です。
6	6	11	11	OUT5	B/A 側のロジック出力 5。OUT5 は、A/B 側の IN5 入力に対応したロジック出力です。
5	12	12	12	OUT4	B/A 側のロジック出力 4。OUT4 は、A/B 側の IN4 入力に対応したロジック出力です。
13	13	13	13	OUT3	B 側のロジック出力 3。OUT3 は、A 側の IN3 入力に対応したロジック出力です。
14	14	14	14	OUT2	B 側のロジック出力 2。OUT2 は、A 側の IN2 入力に対応したロジック出力です。
15	15	15	15	OUT1	B 側のロジック出力 1。OUT1 は、A 側の IN1 入力に対応したロジック出力です。
16	16	16	16	V _{DDB}	B 側の電源入力。0.1 μ F のセラミック・コンデンサをピンのできるだけ近くに接続して、V _{DDB} をGNDBにバイパスします。

機能図





詳細

MAX22163～MAX22166 は、16-QSOP パッケージの 6 チャンネル強化絶縁型デジタル・アイソレータのファミリで、アイソレーション定格は 3kV_{RMS} です。このデバイス・ファミリには、あらゆる 6 チャンネル設計に対応するために、可能なすべての単方向チャンネル構成が用意されています。

MAX22163 は、絶縁型マイクロコントローラ・インターフェースなどのアプリケーション向けに、デジタル信号を一方向に伝送する 3 つのチャンネルと、逆方向に伝送する 3 つのチャンネルを備えています。MAX22164 は、デジタル信号を一方向に伝送する 4 つのチャンネルと、逆方向に伝送する 2 つのチャンネルを備えており、絶縁型 SPI などのアプリケーションに最適です。MAX22165 は、デジタル信号を一方向に伝送する 5 つのチャンネルと、逆方向に伝送する 1 つのチャンネルを備えています。MAX22166 は、6 つのチャンネルすべてがデジタル信号を一方向に伝送するもので、絶縁型デジタル I/O などのアプリケーションに適しています。

MAX22163～MAX22166 は、沿面距離とクリアランスが 4mm の 16 ピン QSOP パッケージで提供され、アイソレーション定格は 3kV_{RMS} です。このデジタル・アイソレータ・ファミリは、アナログ・デバイセズ独自のプロセス技術を使用しており、低消費電力動作、高い EMI 耐性、および安定した温度性能を実現します。これらのデバイスは、異なるグランド・ドメインを分離し、高電圧／高電流トランジエントを敏感な回路またはヒューマン・インターフェース回路から遮断します。

最大データ・レートが 25Mbps (B/E バージョン) または 200Mbps (C/F バージョン) のデバイスが用意されています。MAX2216_B/C はデフォルト・ハイ出力を備えています。MAX2216_E/F はデフォルト・ロー出力を備えています。入力に給電されていない場合、または入力が開回路の場合、出力はデフォルト状態であると想定されます。MAX22163～MAX22166 は、2 つの電源入力 (V_{DDA} と V_{DDB}) を備えており、それぞれの側のロジック・レベルを個別に設定できます。 V_{DDA} は GNDA を基準とし、 V_{DDB} は GNDB を基準としています。MAX22163～MAX22166 は、入力が無限に同じ状態にある場合でも出力精度を確保する、リフレッシュ回路も備えています。

デジタル・アイソレーション

このデバイス・ファミリは、2 つのグランド・ドメイン間で伝送されるデジタル信号に対して、強化されたガルバニック・アイソレーションを提供します。MAX22163～MAX22166 は、最大 3kV_{RMS} の電圧差に最大 60 秒間耐え、最大 630V_{PEAK} の連続アイソレーション耐性があります。

AEC-Q100 適合

サフィックスが/V のデバイスは、AEC-Q100 に適合しています。すべての車載表用グレードの製品番号については、[オーダー情報](#)を参照してください。

レベル・シフト

V_{DDA} と V_{DDB} の両方が幅広い電源電圧範囲を備えているため、MAX22163～MAX22166 はアイソレータとしてだけでなくレベル変換器としても使用できます。 V_{DDA} と V_{DDB} は、1.71V～5.5V の範囲で電圧を個別に設定できます。電源電圧は、アイソレータの対応する側のロジック・レベルを設定します。

単方向チャンネル

デバイスの各チャンネルは単方向チャンネルであり、[機能図](#)に示すように、データは一方向にのみ渡されます。すべてのデバイスは、DC から 25Mbps (B/E バージョン) まで、または DC から 200Mbps (C/F バージョン) まで確保されたデータ・レートで独立して動作する、6 つの単方向チャンネルを備えています。各チャンネルの出力ドライバはプッシュプルであり、プルアップ抵抗は不要です。出力は、TTL および CMOS ロジック入力の両方を駆動できます。

スタートアップおよび低電圧ロックアウト

V_{DDA} および V_{DDB} 電源は、どちらも内部で低電圧状態がモニタされています。低電圧イベントは、パワーアップ時、パワーダウン時、または電源電圧の低下により通常動作時に発生することがあります。どちらかの電源で低電圧状態が検出されると、[表 2](#) に示すように、入力の状態に関わらず両方の出力がデフォルト状態になります。[図 2](#) から [図 5](#) に、パワーアップ時とパワーダウン時における出力の挙動を示します。

表 2. 低電圧状態時の出力の挙動

V_{IN}	V_{DDA}	V_{DDB}	V_{OUTA}	V_{OUTB}
1	Powered	Powered	High	High
0	Powered	Powered	Low	Low
X	Undervoltage	Powered	Default	Default
X	Powered	Undervoltage	Default	Default

Note: 'X' = 任意。

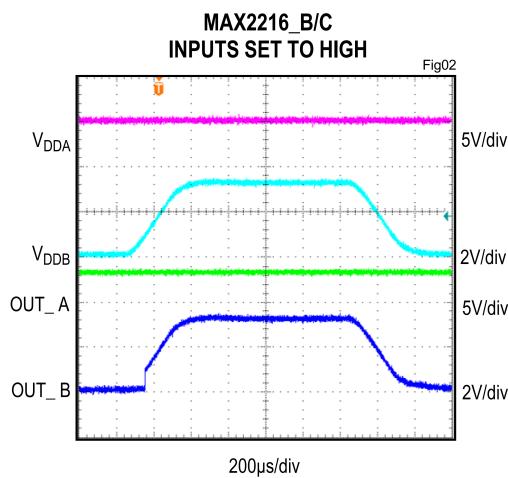


図 2. 低電圧ロックアウト時の挙動、MAX2216_B/C、
入力はハイに設定

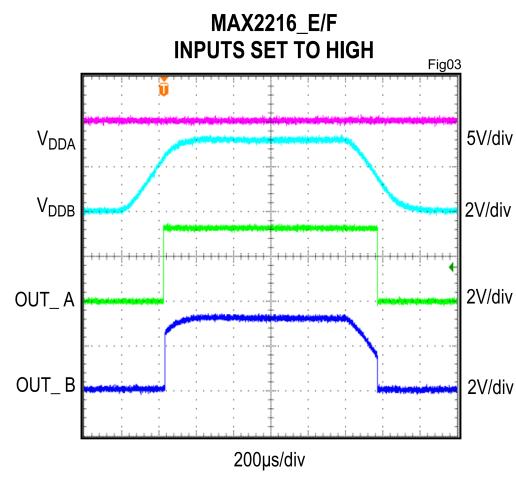


図 3. 低電圧ロックアウト時の挙動、MAX2216_E/F、
入力はハイに設定

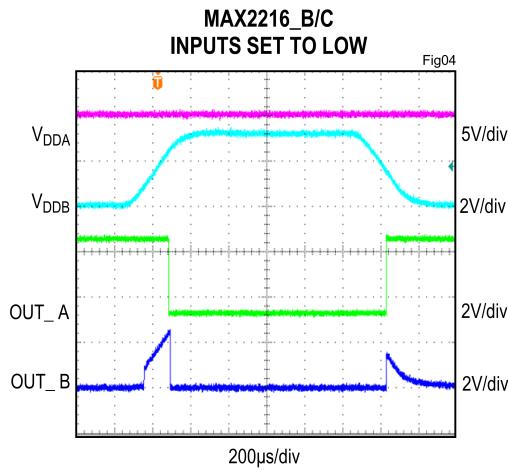


図 4. 低電圧ロックアウト時の挙動、MAX2216_B/C、
入力はローに設定

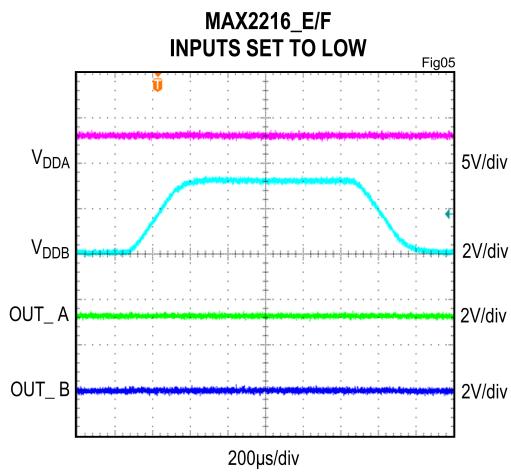


図 5. 低電圧ロックアウト時の挙動、MAX2216_E/F、
入力はローに設定

安全限界

IC が損傷すると、グランドまたは電源への経路が低抵抗になることがあります。また、電流制限がないと、MAX22163～MAX22166 は過大な電力を消費することがあります。過大な消費電力は、ダイに損傷を与え、その結果としてアイソレーション・バリアに損傷を与え、下流側で問題を引き起こす可能性があります。表 3 に MAX22163～MAX22166 の安全限界を示します。

このデバイスの最大安全温度 (T_S) は、[絶対最大定格](#)のセクションに記載されている最大ジャンクション温度 150°C です。消費電力 (P_D) とジャンクション-周囲間熱抵抗 (θ_{JA}) により、ジャンクション温度が決定されます。熱抵抗値 (θ_{JA} と θ_{JC}) は[パッケージ情報](#)のセクションに記載されています。また、消費電力の計算方法については、[消費電力の計算](#)のセクションで説明します。ジャンクション温度 (T_J) は次の式で計算します。

$$T_J = T_A + (P_D \times \theta_{JA})$$

図 6 に、デバイスの電力を安全に制限するための熱ディレーティング曲線を示します。また、図 7 に、デバイスの電流を安全に制限するための熱ディレーティング曲線を示します。ジャンクション温度は 150°C を超えないようにしてください。

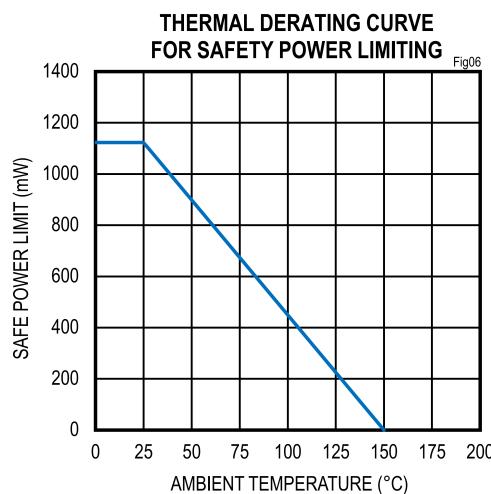


図 6. 電力の安全限界に関する熱ディレーティング曲線

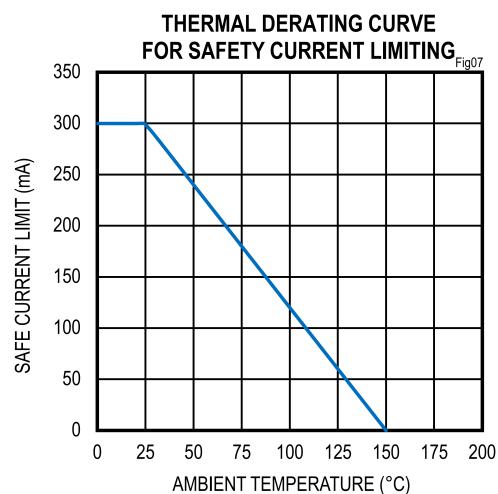


図 7. 電流の安全限界に関する熱ディレーティング曲線

表 3. 安全制限値

PARAMETER	SYMBOL	TEST CONDITIONS	MAX	UNIT
Safety Current on Any Pin (No Damage to Isolation Barrier)	I_S	$T_J = 150^\circ\text{C}$, $T_A = 25^\circ\text{C}$	300	mA
Total Safety Power Dissipation	P_S	$T_J = 150^\circ\text{C}$, $T_A = 25^\circ\text{C}$	1123	mW
Maximum Safety Temperature	T_S		150	°C

アプリケーション情報

電源シーケンス

MAX22163～MAX22166 には、特別な電源シーケンスは不要です。ロジック・レベルは、 V_{DDA} と V_{DDB} によってそれぞれの側で個別に設定します。各電源は、他の電源のレベルまたは印加の有無に関わらず、指定された範囲全体にわたって印加できます。

電源のデカップリング

データ・エラーが発生する可能性やリップルを低減するため、 $0.1\mu F$ の低 ESR セラミック・コンデンサを使用して V_{DDA} を GND に、 V_{DDB} を GND にバイパスします。バイパス・コンデンサは、電源入力ピンのできるだけ近くに配置します。

レイアウトに関する考慮事項

PCB 設計者は、設計から最高のパフォーマンスを得るために、いくつかの重要な推奨事項に従う必要があります。

- 入出力パターンはできるだけ短くします。信号パスを低インダクタンスに保つため、ビアは使用しないようにします。
- 連続したグランド・プレーンを高速信号層の下に配置します。
- デバイスの下の領域は、グランド・プレーンと信号プレーンを設けないようにします。A 側と B 側の間でガルバニック接続または金属接続を行うと、アイソレーションが破壊されます。

消費電力の計算

所定の電源 (V_{DDA} または V_{DDB}) に要求される電流は、各チャンネルに必要な電流の和で概算できます。チャンネルの電源電流は、そのチャンネルが入力であるか出力であるかということとそのチャンネルのデータ・レートによって決まります。更に、そのチャンネルが出力である場合には容量性負荷であるか抵抗性負荷であるかによって決まります。任意のデータ・レートにおける入力または出力の代表的な電流は、図 8 および図 9 のグラフから算出できます。図 8 および図 9 のデータは、代表的な動作条件で測定した電源電流値から推定されたものであることに注意してください。

1つのチャンネルにおける合計電流は、電圧とデータ・レートの関数である無負荷時の電流 (図 8 と図 9 を参照) と、負荷の種類に依存する負荷電流の和です。容量性負荷に流れる電流は、負荷容量、スイッチング周波数、電源電圧の関数です。

$$I_{CL} = C_L \times f_{SW} \times V_{DD}$$

ここで、

I_{CL} は容量性負荷を駆動するために必要な電流、

C_L はアイソレータの出力ピンの負荷容量、

f_{SW} はスイッチング周波数 (1 秒あたりのビット数 (bps) /2) 、

V_{DD} はアイソレータの出力側の電源電圧です。

抵抗負荷に流れる電流は、負荷抵抗、電源電圧、データ波形の平均デューティ・サイクルに依存します。DC 負荷電流は、出力が常に高いと仮定することによって安全を見込んだ計算ができます。

$$I_{RL} = V_{DD} \div R_L$$

ここで、

I_{RL} は抵抗性負荷を駆動するために必要な電流、

V_{DD} はアイソレータの出力側の電源電圧、

R_L はアイソレータの出力ピンの負荷抵抗です。

例 (図 10 参照) : MAX22164C は、 $V_{DDA} = 2.5V$ 、 $V_{DDB} = 3.3V$ で動作しており、チャンネル 1 は $15k\Omega$ の抵抗性負荷を用いて $20Mbps$ で動作し、チャンネル 2 は $10pF$ の容量性負荷を用いて $100Mbps$ で動作しています。チャンネル 3 は使用されておらず、アイソレータが CMOS 入力を駆動しているため抵抗性負荷は無視できます。チャンネル 4 は $10k\Omega$ の抵抗性負荷を用いてハイに保持され、チャンネル 5 は $20k\Omega$ の抵抗性負荷を用いて $50Mbps$ で動作し、チャンネル 6 は $15pF$ の容量性負荷を用いて $200Mbps$ で動作しています。 V_{DDA} および V_{DDB} 電源電流の計算ワークシートについては、表 4 および表 5 を参照してください。

V_{DDA} に必要な電源電流 (V_{DDA} = 2.5V) :

- チャンネル 1 は 2.5V、20Mbps で動作する入力チャンネルで、消費電流は 0.35mA (図 8 から算出) です。
- チャンネル 2 は 2.5V、100Mbps で動作する入力チャンネルで、消費電流は 1.19mA (図 8 から算出) です。
- チャンネル 3 と 4 は DC 信号により 2.5V で動作する入力チャンネルで、消費電流は 0.14mA (図 8 から算出) です。
- チャンネル 5 は 2.5V、50Mbps で動作する出力チャンネルで、消費電流は 0.52mA (図 9 から算出) です。
- 2.5V での 20k Ω 抵抗性負荷、および 50% デューティ・サイクルによる 50Mbps でのスイッチングに対応するチャンネル 5 の I_{RL} は 0.0625mA です。
- チャンネル 6 は 2.5V、200Mbps で動作する出力チャンネルで、消費電流は 1.31mA (図 9 から算出) です。
- 2.5V、200Mbps での 15pF 容量性負荷に対応するチャンネル 6 の I_{CL} は 3.75mA です。

A 側の総電流は 7.46mA (代表値) となります。

V_{DDB} に必要な電源電流 (V_{DDB} = 3.3V) :

- チャンネル 1 は 3.3V、20Mbps で動作する出力チャンネルで、消費電流は 0.40mA (図 9 から算出) です。
- 3.3V での 15k Ω 抵抗性負荷、および 50% デューティ・サイクルによる 20Mbps でのスイッチングに対応するチャンネル 1 の I_{RL} は 0.11mA です。
- チャンネル 2 は 3.3V、100Mbps で動作する出力チャンネルで、消費電流は 0.96mA (図 9 から算出) です。
- 3.3V、100Mbps での 10pF 容量性負荷に対応するチャンネル 2 の I_{CL} は 1.65mA です。
- チャンネル 3 と 4 は DC 信号により 3.3V で動作する出力チャンネルで、消費電流は 0.26mA (図 9 から算出) です。
- 3.3V での 10k Ω 抵抗性負荷に対応するチャンネル 4 の I_{RL} は 0.33mA です。
- チャンネル 5 は 3.3V、50Mbps で動作する入力チャンネルで、消費電流は 0.68mA (図 8 から算出) です。
- チャンネル 6 は 3.3V、200Mbps で動作する入力チャンネルで、消費電流は 2.29mA (図 8 から算出) です。

B 側の総電流は 6.94mA (代表値) となります。

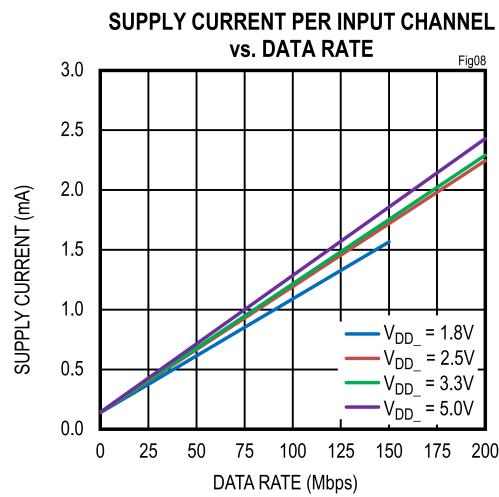


図 8. 入力チャンネルの電源電流 (計算値)

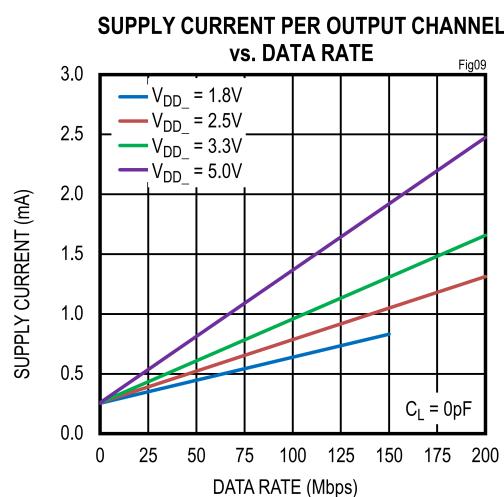


図 9. 出力チャンネルの電源電流 (計算値)

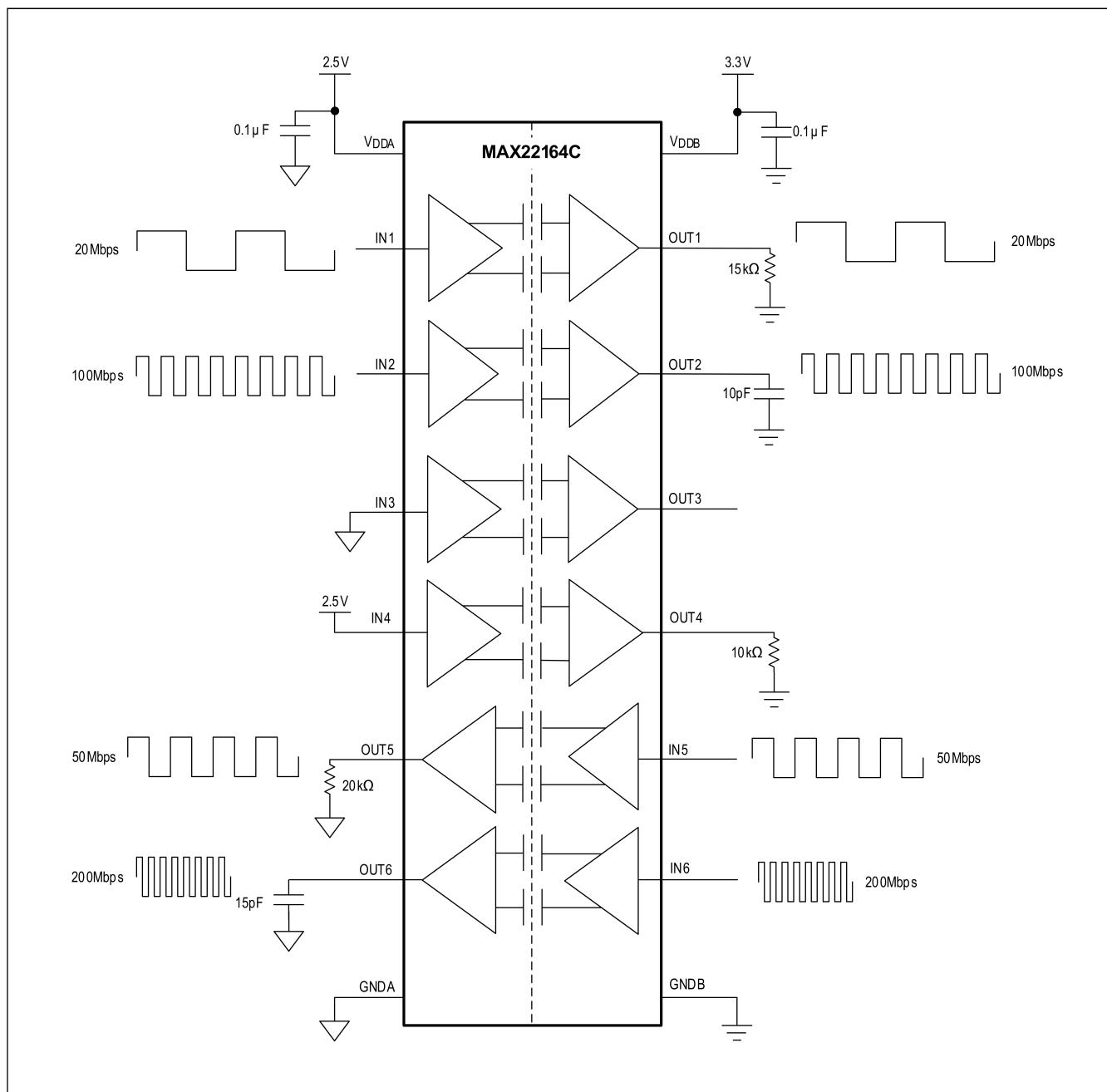


図 10. 電源電流の計算のための回路例

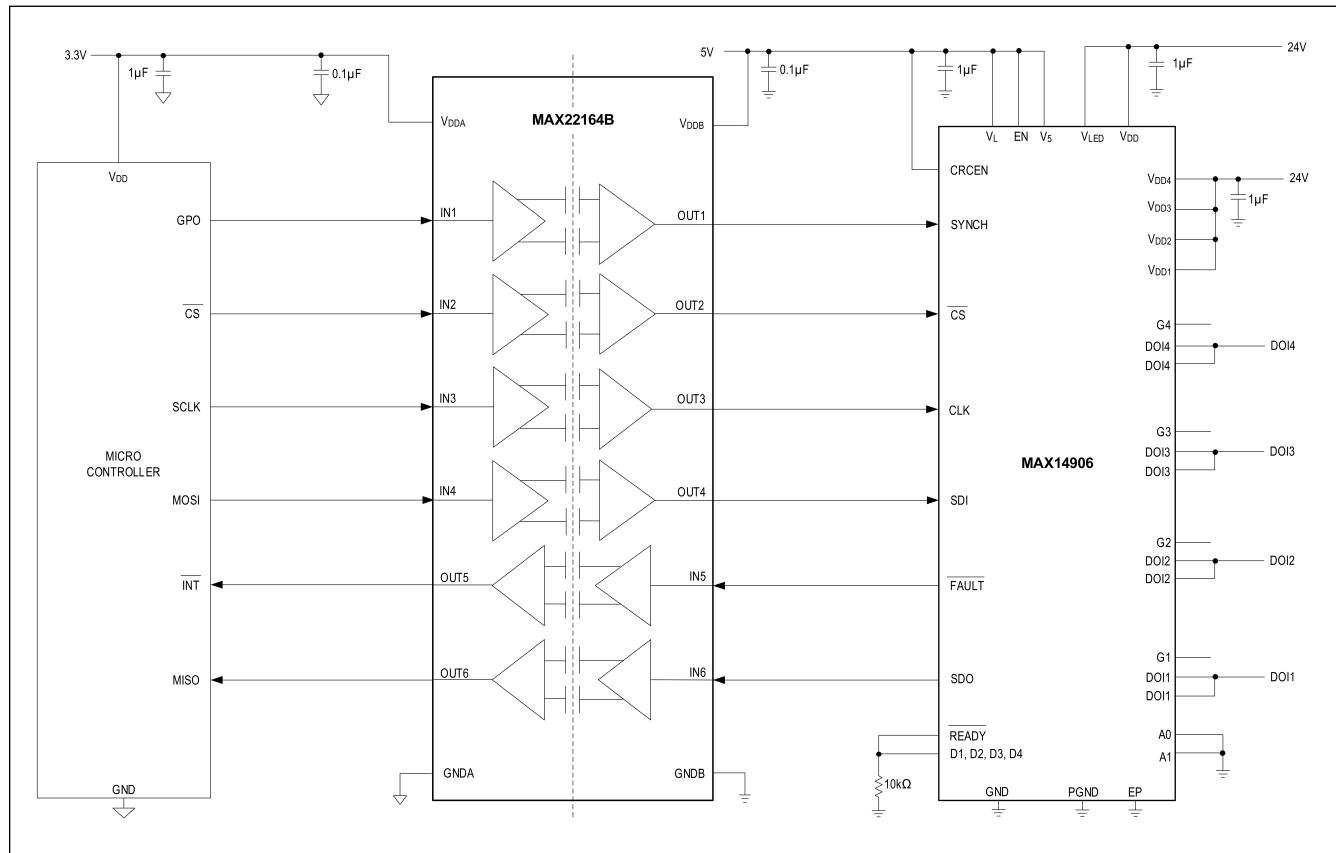
表 4. A 側の電源電流の計算ワークシート

$V_{DDA} = 2.5V$							
SIDE A	CHANNEL	IN/OUT	DATA RATE (Mbps)	LOAD TYPE	LOAD	“NO LOAD” CURRENT (mA)	LOAD CURRENT (mA)
1	IN	20				0.35	
2	IN	100				1.19	
3	IN	0				0.14	
4	IN	0				0.14	
5	OUT	50	Resistive	$20k\Omega$		0.52	$2.5V / 20k\Omega \times 0.5 = 0.0625mA$
6	OUT	200	Capacitive	$15pF$		1.31	$2.5V \times 100MHz \times 15pF = 3.75mA$
Total: 7.46mA							

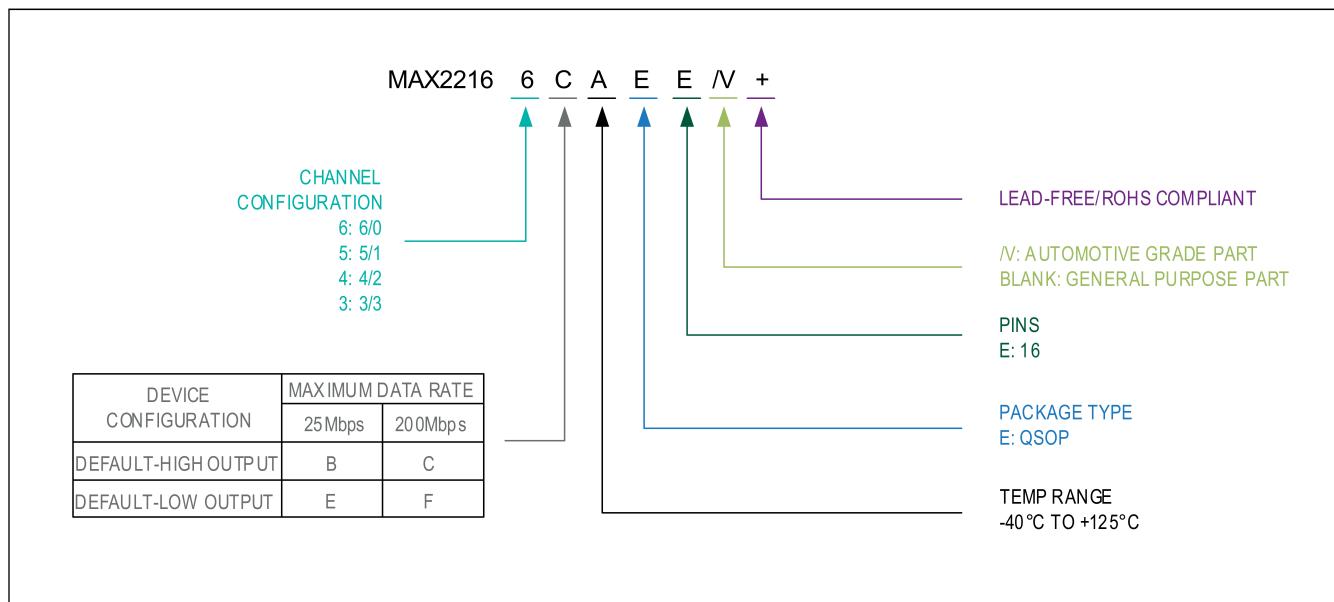
表 5. B 側の電源電流の計算ワークシート

$V_{DDB} = 3.3V$							
SIDE B	CHANNEL	IN/OUT	DATA RATE (Mbps)	LOAD TYPE	LOAD	“NO LOAD” CURRENT (mA)	LOAD CURRENT (mA)
1	OUT	20	Resistive	$15k\Omega$		0.40	$3.3V / 15k\Omega \times 0.5 = 0.11mA$
2	OUT	100	Capacitive	$10pF$		0.96	$3.3V \times 50MHz \times 10pF = 1.65mA$
3	OUT	0				0.26	
4	OUT	0	Resistive	$10k\Omega$		0.26	$3.3V / 10k\Omega = 0.33mA$
5	IN	50				0.68	
6	IN	200				2.29	
Total: 6.94mA							

標準アプリケーション回路



製品選択のガイド



オーダー情報

PART NUMBER	CHANNEL CONFIGURATION	DATA RATE (Mbps)	DEFAULT OUTPUT	ISOLATION VOLTAGE (kV _{RMS})	TEMPERATURE RANGE (°C)	PIN-PACKAGE
GENERAL PURPOSE DEVICES						
MAX22163BAEE+*	3/3	25	High	3	-40 to +125	16-QSOP
MAX22163CAEE+*	3/3	200	High	3	-40 to +125	16-QSOP
MAX22163EAEE+*	3/3	25	Low	3	-40 to +125	16-QSOP
MAX22163FAEE+	3/3	200	Low	3	-40 to +125	16-QSOP
MAX22164BAEE+*	4/2	25	High	3	-40 to +125	16-QSOP
MAX22164CAEE+	4/2	200	High	3	-40 to +125	16-QSOP
MAX22164EAEE+	4/2	25	Low	3	-40 to +125	16-QSOP
MAX22164FAEE+	4/2	200	Low	3	-40 to +125	16-QSOP
MAX22165BAEE+*	5/1	25	High	3	-40 to +125	16-QSOP
MAX22165CAEE+*	5/1	200	High	3	-40 to +125	16-QSOP
MAX22165EAEE+*	5/1	25	Low	3	-40 to +125	16-QSOP
MAX22165FAEE+	5/1	200	Low	3	-40 to +125	16-QSOP
MAX22166BAEE+*	6/0	25	High	3	-40 to +125	16-QSOP
MAX22166CAEE+	6/0	200	High	3	-40 to +125	16-QSOP
MAX22166EAEE+*	6/0	25	Low	3	-40 to +125	16-QSOP
MAX22166FAEE+*	6/0	200	Low	3	-40 to +125	16-QSOP
AUTOMOTIVE DEVICES						
MAX22163BAEE/V+*	3/3	25	High	3	-40 to +125	16-QSOP
MAX22163CAEE/V+*	3/3	200	High	3	-40 to +125	16-QSOP
MAX22163EAEE/V+*	3/3	25	Low	3	-40 to +125	16-QSOP
MAX22163FAEE/V+*	3/3	200	Low	3	-40 to +125	16-QSOP
MAX22164BAEE/V+*	4/2	25	High	3	-40 to +125	16-QSOP
MAX22164CAEE/V+*	4/2	200	High	3	-40 to +125	16-QSOP

MAX22164EAEE/V+*	4/2	25	Low	3	-40 to +125	16-QSOP
MAX22164FAEE/V+*	4/2	200	Low	3	-40 to +125	16-QSOP
MAX22165BAEE/V+*	5/1	25	High	3	-40 to +125	16-QSOP
MAX22165CAEE+/V*	5/1	200	High	3	-40 to +125	16-QSOP
MAX22165EAEE+/V*	5/1	25	Low	3	-40 to +125	16-QSOP
MAX22165FAEE+/V*	5/1	200	Low	3	-40 to +125	16-QSOP
MAX22166BAEE+/V*	6/0	25	High	3	-40 to +125	16-QSOP
MAX22166CAEE+/V*	6/0	200	High	3	-40 to +125	16-QSOP
MAX22166EAEE+/V*	6/0	25	Low	3	-40 to +125	16-QSOP
MAX22166FAEE+/V*	6/0	200	Low	3	-40 to +125	16-QSOP

* = 発売予定の製品 – 発売時期についてはお問い合わせください。
+は鉛 (Pb) フリー／RoHS 準拠のパッケージであることを示します。
/V = 車載用認定部品。

チップ情報

プロセス : BiCMOS

改訂履歴

版数	改訂日	説明	改訂ページ
0	10/21	初版発行	-
1	8/22	オーダー情報のセクションに示した MAX22164EAEE+から発売予定製品の表記を削除。	26
2	10/22	オーダー情報のセクションに示した MAX22163FAEE+から発売予定製品の表記を削除。	26
3	11/22	オーダー情報のセクションに示した MAX22164CAEE+から発売予定製品の表記を削除。	26
4	02/23	オーダー情報のセクションに示した MAX22164FAEE+および MAX22165FAEE+から発売予定製品の表記を削除。	26