

8A、3MHz、2.7V～16Vの 降圧スイッチング・レギュレータ

MAX20807

概要

MAX20807は全機能内蔵型の高効率な降圧DC-DCスイッチング・レギュレータです。2.7V～16Vの入力電源で動作可能で、出力を0.5V～5.8Vの範囲で安定化し、最大8Aの負荷電流を供給することができます。

スイッチング周波数は500kHz～3.0MHzの範囲で設定可能で、ソリューション・サイズと性能に関して設計を最適化することができます。

MAX20807は固定周波数の内部補償された電流モード制御を使用しています。このデバイスでは、動的な負荷過渡応答性能を改善する高度変調方式（AMS）が選択可能です。また、軽負荷時の効率を改善する不連続電流モード（DCM）も選択できます。動作設定と設定可能な機能は、PGM_ピンとグラウンドの間にピンストラップ抵抗を接続することにより選択できます。

MAX20807は、内蔵の1.8V LDOの出力でゲート・ドライブと内部回路に給電します（V_{CC}）。

正負両方向の過電流保護、出力過電圧保護、過熱保護など複数の保護機能を備えており、堅牢な設計を実現できます。

MAX20807は3.0mm x 2.5mmのコンパクトなFC2QFNパッケージで提供され、-40°C～+150°Cのジャンクション温度で動作します。

アプリケーション

- 通信機器
- ネットワーク機器
- サーバーおよびストレージ装置
- ポイントオブロード電圧レギュレータ

機能と利点

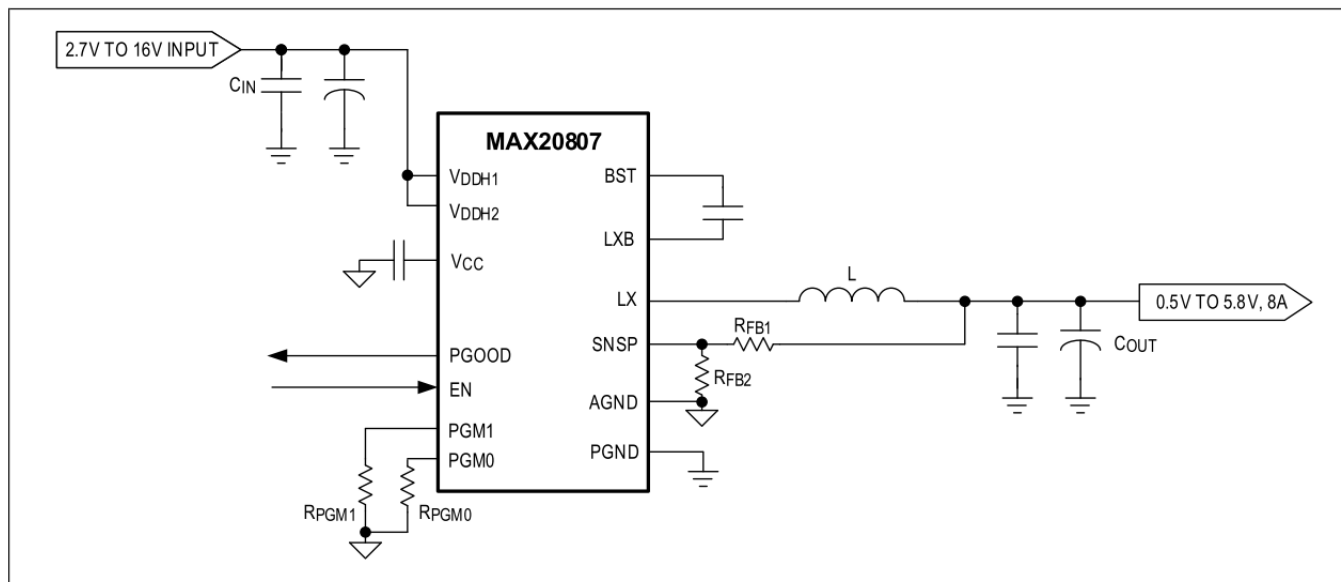
- 少ない部品数で高電力密度を実現
 - ・ バイアス生成用の内蔵LDOを利用した単電源動作
 - ・ 3.0mm x 2.5mmのコンパクトな14ピンFC2QFNパッケージ
 - ・ 内部補償
- 広い動作範囲
 - ・ 入力電圧範囲：2.7V～16V
 - ・ 出力電圧範囲：0.5V～5.8V
 - ・ 設定可能なスイッチング周波数：500kHz～3MHz
 - ・ ジャンクション温度範囲：-40°C～+150°C
 - ・ 2つのピンストラップ設定ピンで様々な設定を選択可能
- 性能と効率を最適化
 - ・ ピーク効率：92%（V_{DDH} = 12V、V_{OUT} = 1.8V、f_{SW} = 1MHz）
 - ・ 負荷過渡応答を改善するAMSを選択可能
 - ・ 軽負荷時の効率を改善するDCMを選択可能

DESCRIPTION	CURRENT RATING (A)	INPUT VOLTAGE (V)	OUTPUT VOLTAGE (V)
Electrical Rating	8	2.7 to 16	0.5 to 5.8
Thermal Rating T _A = +85°C, No Air Flow	8	12	1.8
Thermal Rating T _A = +55°C, 200LFM Air Flow	8	12	5.0

*最大T_J = +125°C。特定の動作条件については、[標準動作特性](#)のセクションにある安全動作領域（SOA）曲線を参照してください。

[型番](#)はデータシート末尾に記載されています。

簡略アプリケーション回路



絶対最大定格

V _{DDH1} 、V _{DDH2} ～PGND (Note 1)	-0.3V～+19V	LXB～LX.....	-0.3V～+0.3V
LX、LXB～PGND (DC)	-0.3V～+19V	PGND～AGND.....	-0.3V～+0.3V
LX、LXB～PGND (AC) (Note 2)	-10V～+23V	V _{CC} ～AGND.....	-0.3V～+2.5V
(AC) (Note 3)	-10V～+25V	EN～AGND.....	-0.3V～+4V
V _{DDH1} 、V _{DDH2} ～LX (DC) (Note 1)	-0.3V～+19V	PGOOD～AGND.....	-0.3V～+4V
V _{DDH1} 、V _{DDH2} ～LX (AC) (Note 2)	-10V～+23V	SNSP～AGND.....	-0.3V～V _{CC} +0.3V
(AC) (Note 3)	-10V～+25V	PGM0、PGM1～AGND.....	-0.3V～V _{CC} +0.3V
BST～PGND (DC)	-0.3V～+21.5V	ピークLX電流.....	-12A～+19A
BST～PGND (AC) (Note 2)	-7V～+25.5V	ジャンクション温度 (T _J) (Note 4)	+150°C
(Note 3)	-7V～+27.5V	保存温度範囲.....	-65°C～+150°C
BST～LXB.....	-0.3V～+2.5V	ピーク・リフロー温度 (鉛フリー)	+260°C

Note 1：誘導性の電圧スパイクを絶対最大定格以内に抑えるために、V_{DDH}ピンから40mil以内に入力高周波コンデンサを配置する必要があります。

Note 2：ACが1サイクル25nsに制限されている場合。

Note 3：ACが1サイクル2nsに制限されている場合。

Note 4：MAX20807の動作は、-40°C～+150°Cの動作ジャンクション温度範囲全体にわたって確保されています。ジャンクション温度が高い場合は動作寿命が低下します。このような寿命の低下はジャンクション温度が+125°Cを超えると始まります。ジャンクション温度 (T_J、°C) は、次式を使って周囲温度 (T_A、°C) と消費電力 (P_D、ワット) から計算します。

$$T_J = T_A + (P_D \times \theta_{JA})$$

ここで、 θ_{JA} (°C/W) はパッケージの熱抵抗です。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

14 FC2QFN

Package Code	F142A3F+1
Outline Number	21-100712
Land Pattern Number	90-100247
Thermal Resistance, Four-Layer Board/One-Layer Board	
Junction to Ambient (θ_{JA}) JEDEC	51.7°C/W
Junction to Ambient (θ_{JA}) on MAX20807EVKIT#	21.0°C/W
Junction to Case (θ_{JC})	22.6°C/W

最新のパッケージ外形情報とランド・パターン (フットプリント) については、www.analog.com/jp/resources/packaging-quality-symbols-footprints/package-index.htmlを参照してください。パッケージ・コードの「+」、「#」、「-」は、RoHS対応状況のみを示しています。パッケージ図面には異なるサフィックスが表示される場合がありますが、図面はRoHS対応状況に関係なくパッケージに固有のものです。

パッケージの熱抵抗は、JEDEC仕様書JESD51-7に記載されている方法で4層基板を使用して求めたもので、ジャンクションとケース間の抵抗は、1層基板を使用して求めたものです。パッケージの熱に関する考慮事項の詳細については、www.analog.com/jp/resources/technical-articles/thermal-characterization-of-ic-packages.htmlを参照してください。

電氣的特性

(標準アプリケーション回路を参照。特に指定のない限り、 $V_{DDH1} = V_{DDH2} = 12V$ 、 $T_A = T_J = -40^{\circ}C \sim +150^{\circ}C$ 。仕様は $T_A = +32^{\circ}C$ で製品テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLY						
Input Voltage Range	V _{DDH}		2.7		16	V
Input Supply Current	I _{VDDH}	EN = AGND		2		mA
Internal LDO Regulated Output	V _{CC}		1.75		1.95	V
Linear Regulator Current Limit			80			mA
		V _{CC} < 1.6V		20		
V _{CC} Undervoltage Lockout	V _{CC_UVLO}	Rising	1.65	1.67	1.74	V
V _{CC} Undervoltage Lockout Hysteresis				55		mV
V _{DDH} Undervoltage Lockout	V _{DDH_UVLO}	Rising	2.4	2.5	2.6	V
V _{DDH} Undervoltage Lockout Hysteresis				100		mV
OUTPUT VOLTAGE RANGE AND ACCURACY						
Feedback Voltage		V _{SNSP} = 0.5V, T _A = T _J = -40°C to +150°C	0.497	0.500	0.503	V
Voltage Sense Leakage Current	I _{SNSP_}	T _A = T _J = +25°C	-1		+1	μA
SWITCHING FREQUENCY						
Switching Frequency	f _{SW_}		500			kHz
			750			
			1000			
			1500			
			2000			
			3000			
Switching Frequency Accuracy			-10		+10	%
Minimum Controllable On-Time		I _{OUT} = 0A (Note 5)		24	40	ns
		I _{OUT} = 1A (Note 5)		22	37	
Minimum Controllable Off-Time		I _{OUT} = 0A (Note 5)		100	110	ns
ENABLE AND STARTUP						
Initialization Time	t _{INIT}			800		μs
EN Threshold		Rising	0.9			V
		Falling			0.6	
EN Filtering Delay	t _{EN_RISING_D ELAY}	Rising		200		μs
	t _{EN_FALLING_ DELAY}	Falling		2		
EN Leakage	I _{EN}	EN = 0V			250	nA
		EN = 1.85V			2	μA

(標準アプリケーション回路を参照。特に指定のない限り、 $V_{DDH1} = V_{DDH2} = 12V$ 、 $T_A = T_J = -40^{\circ}C \sim +150^{\circ}C$ 。仕様は $T_A = +32^{\circ}C$ で製品テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
		EN = 4V		3.5	8	
Soft-Start Time	t_{SS}			3		ms
POWER-GOOD AND FAULT PROTECTIONS						
PGOOD Output Low		$I_{PGOOD} = 4mA$			0.4	V
PGOOD Leakage	I_{PGOOD}	PGOOD = 3.6V		0.01	1	μA
Output Undervoltage (UV) Threshold			-16	-13	-10	%
Output UV Deglitch Delay				4		μs
Output Overvoltage Protection (OVP) Threshold			10	13	16	%
Output OVP Threshold Deglitch Delay				2		μs
Positive Overcurrent Protection (POCP) Threshold	POCP	Inductor peak current, POCP = 11.5A	10.2	11.5	12.8	A
		Inductor peak current, POCP = 7.9A	7.0	7.9	8.8	
POCP Deglitch Delay				36		ns
Fast Positive Overcurrent Protection (FPOCP) Threshold	FPOCP		13.2	15.5	17.8	A
Negative Overcurrent Protection (NOCP) Threshold to POCP Threshold Ratio	NOCP	With respect to POCP threshold (typ)		-80		%
NOCP Accuracy			-20		+20	%
BST UVLO Threshold	V_{BST}	Rising	1.47	1.59	1.66	V
		Falling	1.41	1.53	1.60	
Overtemperature Protection (OTP) Rising Threshold	OTP	(Note 6)		176		$^{\circ}C$
OTP Accuracy				6		%
OTP Hysteresis				20		$^{\circ}C$
Hiccup Protection Time	t_{HICCUP}			20		ms
DCM OPERATION MODE						
DCM Comparator Threshold to Enter DCM		POCP = 11.5A, inductor valley current		-440		mA
		POCP = 7.9A, inductor valley current		-340		
DCM Comparator Threshold to Exit DCM		Inductor valley current		100		mA
PROGRAMMING PINS						
PGM_ Pin Resistor Range	$R_{PGM_}$	(Note 7)	0.095		115	k Ω
PGM_ Resistor Accuracy			-1		+1	%

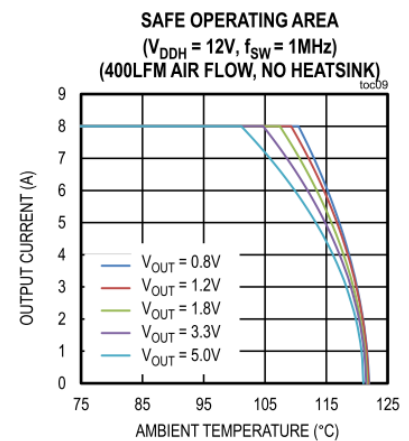
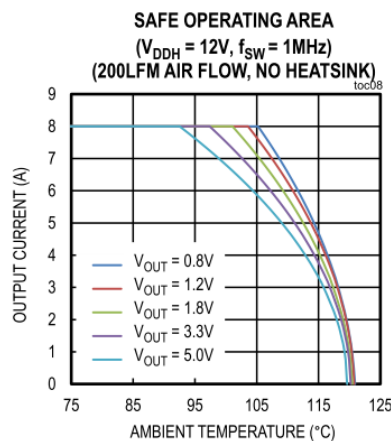
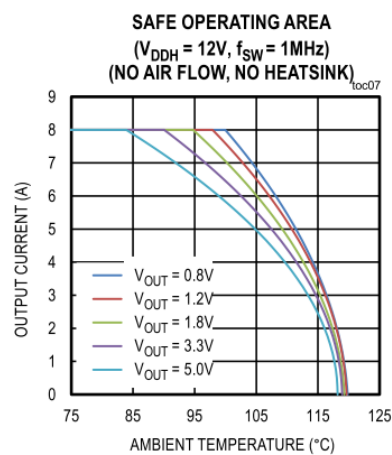
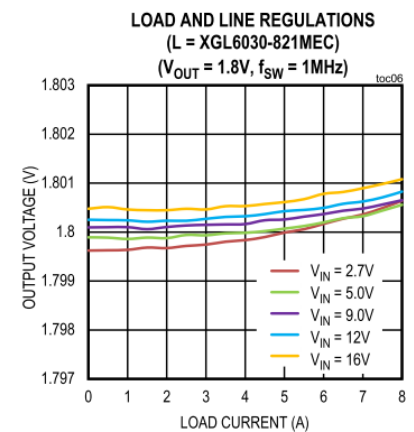
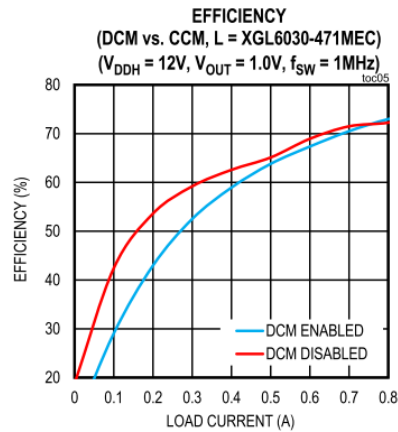
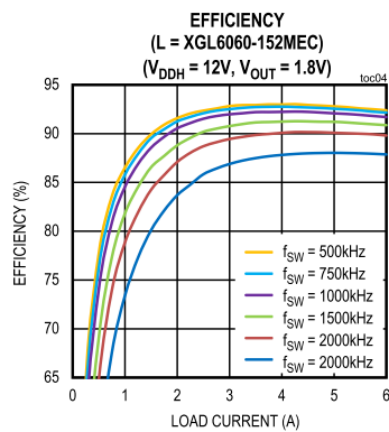
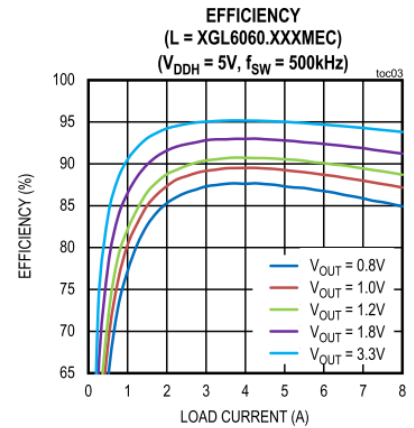
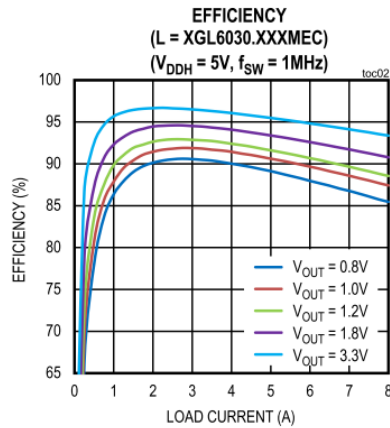
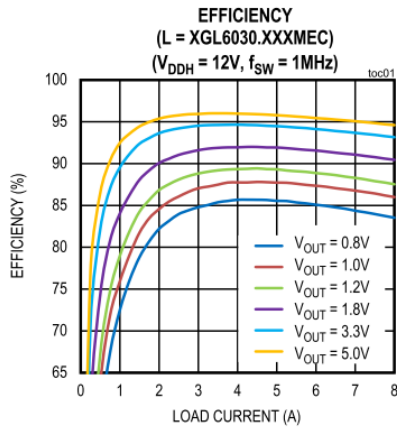
Note 5 : 設計により性能を確保しています。

Note 6 : このICは、過負荷状態からデバイスを保護することを目的とした過熱保護機能を備えています。過熱保護機能が作動した場合、ジャンクション温度は+150°Cを超えています。仕様規定された最大動作ジャンクション温度を超えてデバイスを連続動作させると、寿命が短くなります。

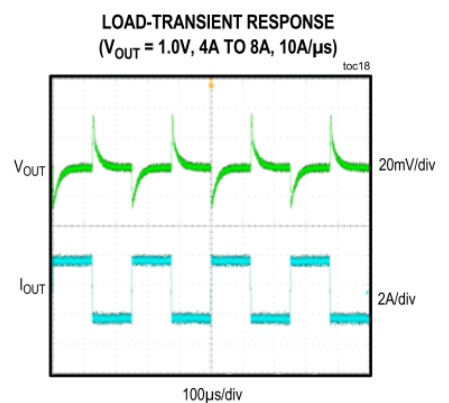
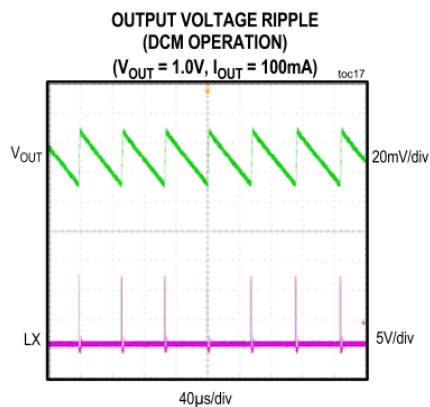
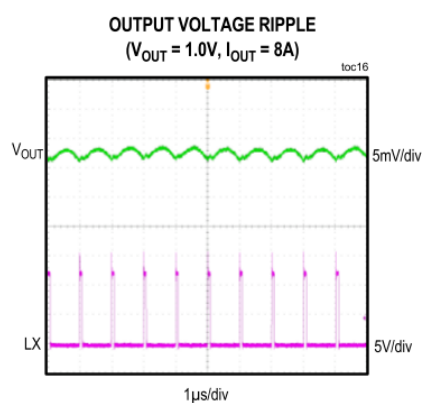
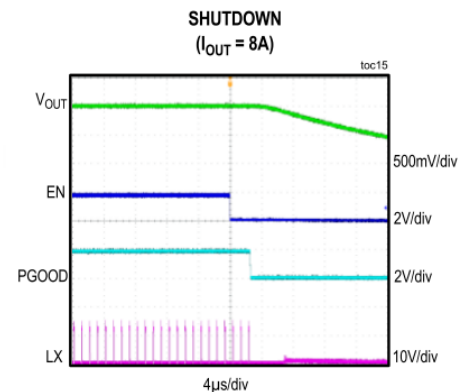
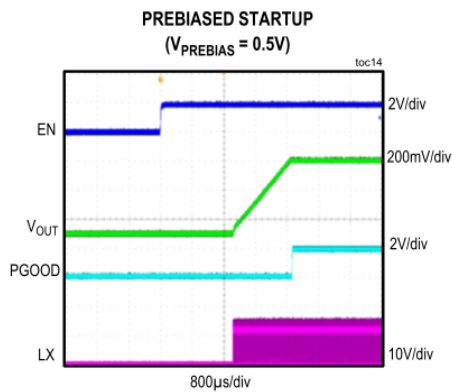
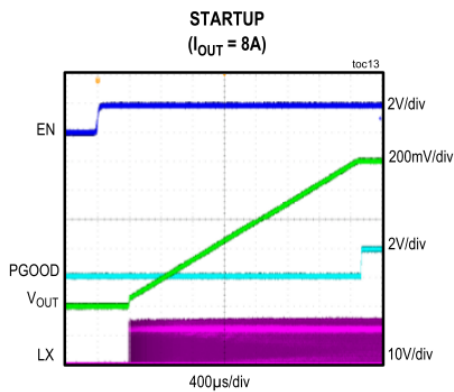
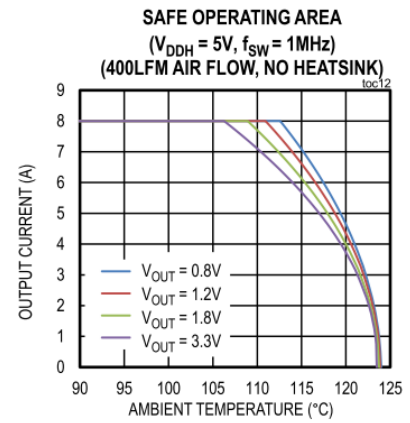
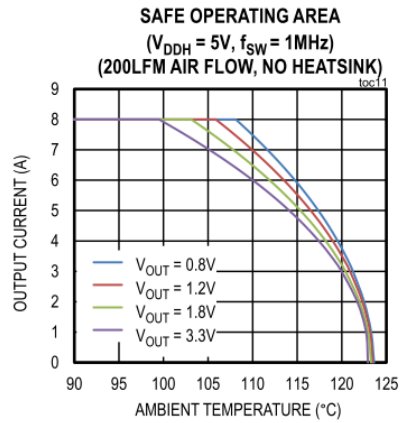
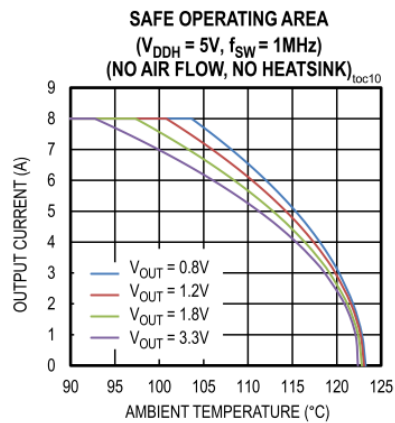
Note 7 : PGM_ピンの抵抗の値は起動時の初期化の間に読み出されます。温度が+125°C未満であれば、確実に検出されます。

標準動作特性

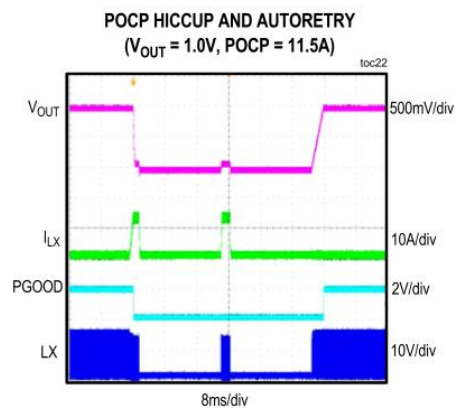
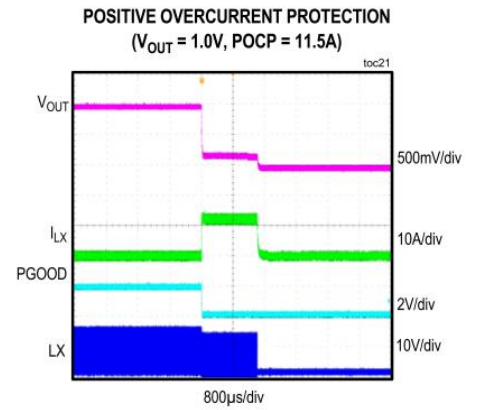
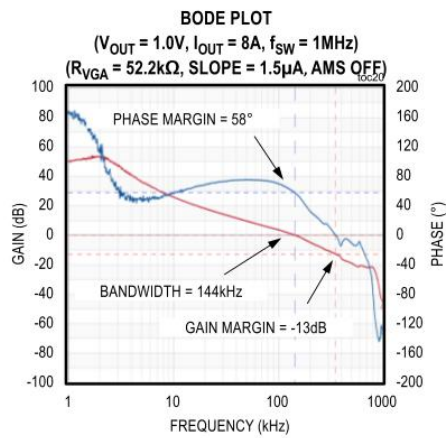
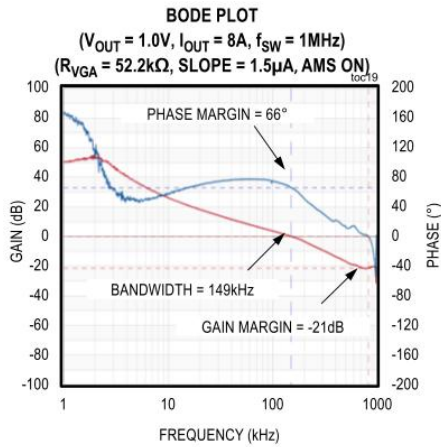
(標準アプリケーション回路を参照。特に指定のない限り、 $V_{DDH} = 12V$ 、 $f_{SW} = 1MHz$ 、MAX20807EVKIT#でテスト、 $T_A = +25^{\circ}C$)



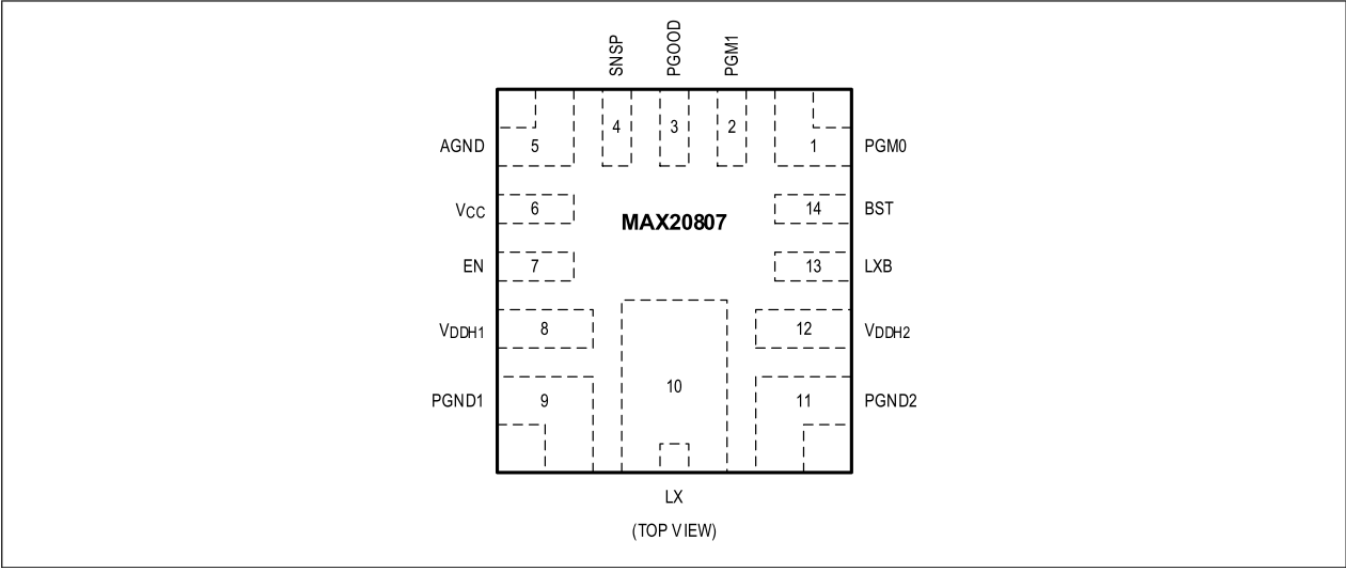
(標準アプリケーション回路を参照。特に指定のない限り、 $V_{DDH} = 12V$ 、 $f_{SW} = 1MHz$ 、MAX20807EVKIT#でテスト、 $T_A = +25^{\circ}C$)



(標準アプリケーション回路を参照。特に指定のない限り、 $V_{DDH} = 12V$ 、 $f_{SW} = 1MHz$ 、MAX20807EVKIT#でテスト、 $T_A = +25^{\circ}C$)



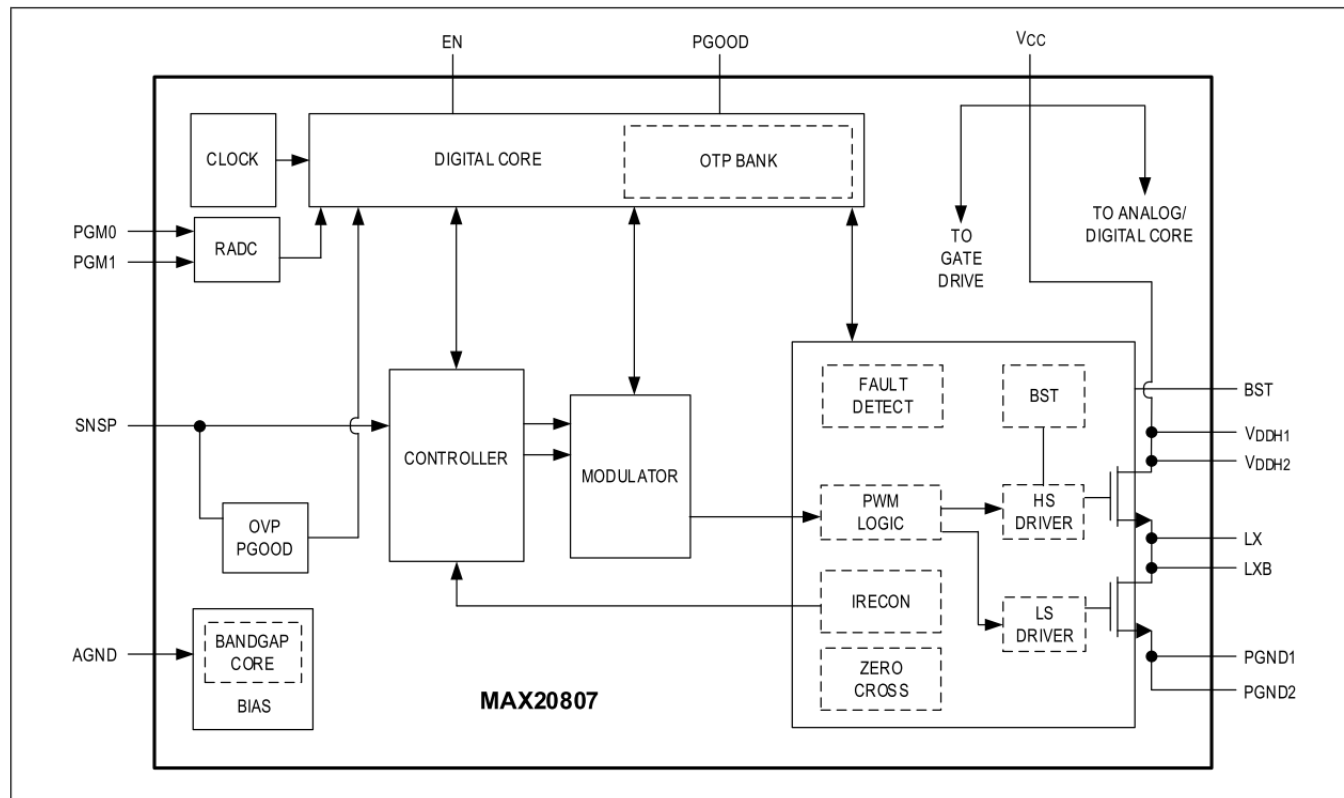
ピン配置



端子説明

ピン番号	名称	機能
1	PGM0	プログラム入力。プログラミング抵抗を介して、このピンをグラウンドに接続します。
2	PGM1	プログラム入力。プログラミング抵抗を介して、このピンをグラウンドに接続します。
3	PGOOD	オーブンドレインのパワーグッド出力。
4	SNSP	出力電圧検出帰還ピン。SNSPは負荷のVOUTに接続します。出力とSNSPの間に抵抗分圧器を接続すると、0.5Vの固定リファレンス電圧を超える出力を安定化できます。
5	AGND	アナログ・グラウンド。
6	VCC	内部1.8V LDOの出力。VCCとAGNDの間に2.2μF以上のセラミック・コンデンサを接続します。
7	EN	出力イネーブル。
8	VDDH1	レギュレータの入力電源。VDDH1とVDDH2はPCB上で相互に接続します。
9	PGND1	電源グラウンド。PGND1とPGND2はPCB上で相互に接続します。
10	LX	スイッチング・ノード。LXは出力インダクタに直接接続します。
11	PGND2	電源グラウンド。PGND1とPGND2はPCB上で相互に接続します。
12	VDDH2	レギュレータの入力電源。VDDH1とVDDH2はPCB上で相互に接続します。
13	LXB	ブートストラップ・コンデンサを接続するためのスイッチング・ノード。LXBとLXは内部で接続されています。
14	BST	ブートストラップ・ピン。BSTとLXBの間に0.22μFのセラミック・コンデンサを接続します。

ブロック図



詳細説明

制御アーキテクチャ

MAX20807の制御ループは、固定周波数ピーク電流モード制御アーキテクチャに基づいています。図1に、制御アーキテクチャの簡略図を示します。このループには、誤差アンプ段、内部電圧ループ補償ネットワーク、電流検出、内部スロープ補償、PWM変調器が含まれています。PWM変調器はパルス幅変調（PWM）信号を生成してハイサイドとローサイドのMOSFETを駆動します。このデバイスは0.5Vの固定リファレンス電圧（ V_{REF} ）を備えています。 V_{REF} と出力電圧検出値の差は、最初の誤差アンプによって増幅されます。その出力電圧（ V_{ERR} ）は、電圧ループ補償ネットワークの入力として使用されます。補償ネットワークの出力（ V_{COMP} ）は、電流検出信号（ V_{ISENSE} ）およびスロープ補償（ V_{RAMP} ）と共に、PWMコンパレータに供給されます。PWMコンパレータの出力はPWM変調器の入力になります。ハイサイドMOSFETは内部クロックに合わせてオンになります。AMSが有効な場合、その内部クロックは、固定周波数クロックまたは位相シフト・クロックのいずれかになります。

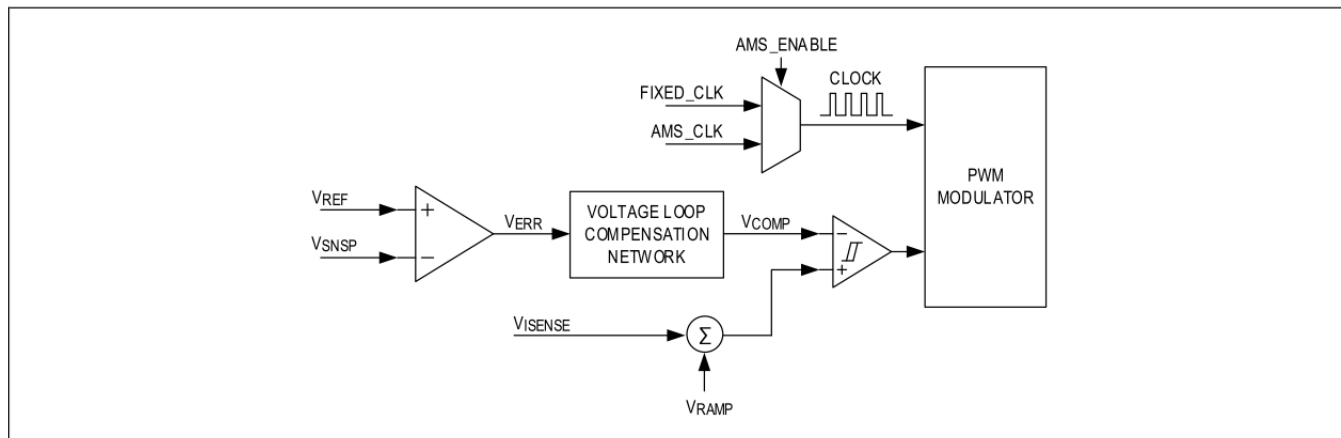


図1. 制御アーキテクチャの間略図

高度変調方式（AMS）

MAX20807は、選択可能な高度変調方式（AMS）を備えており過渡応答を改善できます。AMSには従来の固定周波数PWM方式よりも大きな利点があります。AMS機能を有効にすると、立上がりエッジと立下がりエッジの両方での変調が可能になり、その結果、大きな負荷過渡応答時にスイッチング周波数が一時的に増加または減少します。図2に、AMSを有効にして従来の立下がりエッジ変調に加えて立上がりエッジ変調を行う方式を示します。この変調方式により、最小限の遅延でオン/オフの切り替えが可能になります。総インダクタ電流が非常に急速に増加するため、負荷要求が満たされ、出力コンデンサから引き出される電流は減少します。AMSを有効にすると、位相マージンを犠牲にすることなく、システムのクローズドループ帯域幅を拡張することができます。その結果、出力容量を最小限に抑えることができます。

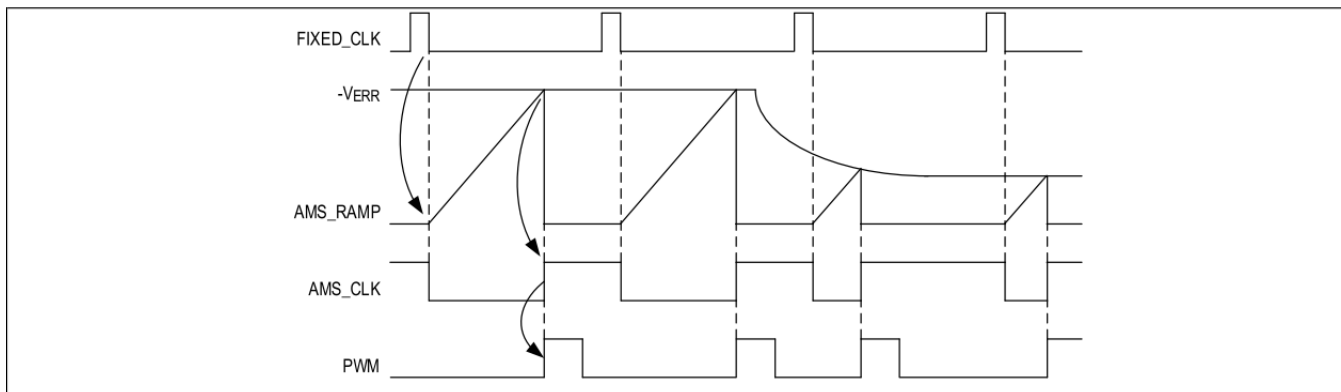


図2. AMSの動作

不連続導通モード（DCM）動作

不連続電流モード（DCM）動作は、軽負荷時の効率を向上させるためのオプション機能です。DCMで動作するためには、必要とする V_{OUT} より V_{DDH} が2V以上高くなければなりません。このデバイスは、連続電流モード（CCM）で動作中にインダクタの谷電流をモニターするための、DCM電流検出コンパレータを備えています。軽負荷時にインダクタの谷電流が少なくとも48サイクル連続してDCMコンパレータのスレッシュホールドを下回ると、デバイスはシームレスにDCM動作に移行します。DCMに移行すると、負荷の減少につれてスイッチング周波数が減少します。インダクタの谷電流が100mAを上回ると、デバイスは直ちにCCM動作に戻ります。

内蔵リニア・レギュレータ

このデバイスには、1.8Vリニア・レギュレータ（LDO）が内蔵されています。デフォルトでは、 V_{CC} の1.8VのLDO出力電圧は、 V_{DDH} ピンから得られます。

V_{CC} ピンの1.8V電圧は、MOSFETドライバに電流を供給します。 V_{CC} とAGNDの間には、2.2μF以上のデカップリング・コンデンサを接続する必要があります。

起動およびシャットダウン

図3に、起動とシャットダウンのタイミングを示します。V_{CC}ピンの電圧がUVLOの立上がりスレッシュホールドを超えると、デバイスは初期化手順を実行し、PGM ピンの構成設定値が読み出されます。初期化が完了すると、デバイスはV_{DDH} UVLOとENの状態を検出します。この両方が立上がりスレッシュホールドを上回ると、ソフトスタートが開始され、スイッチングがイネーブルされます。イネーブルされた出力の出力電圧が上昇し始めます。ソフトスタート時の上昇時間は3msです。フォルトが発生しなければ、ソフトスタート時の上昇が完了した後に、オープンドレインのPGOODピンはローに保持された状態から解放されます。このデバイスは、出力がプリバイアスされた状態でのスムーズな起動が可能です。

動作中に、V_{DDH} UVLOとENのいずれかがそのスレッシュホールドを下回ると、スイッチングは直ちに停止します。PGOODピンがローに駆動され、出力電圧は負荷電流によって放電されます。

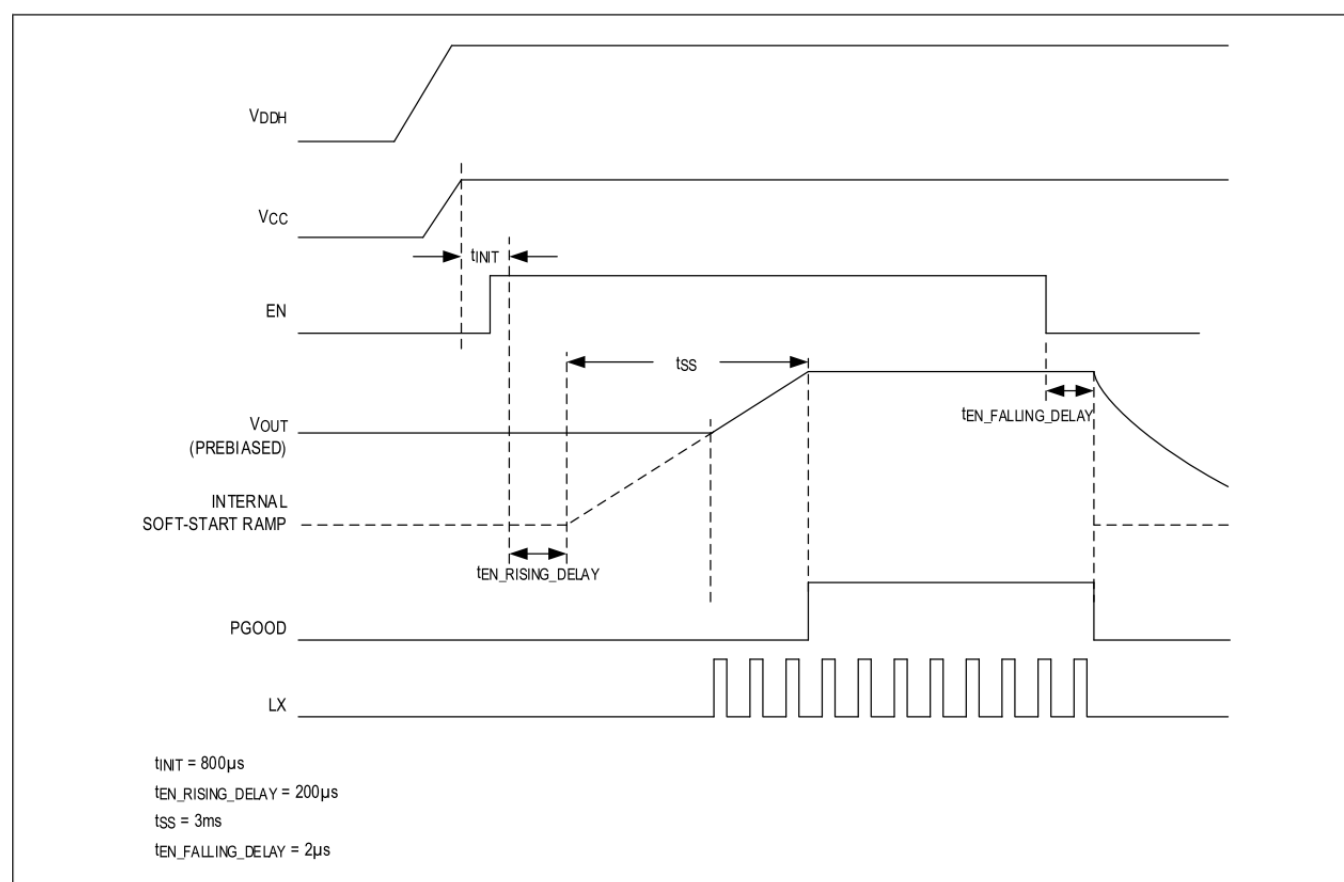


図3. 起動とシャットダウンのタイミング

フォルトの処理

入力低電圧ロックアウト (V_{DDH} UVLO)

MAX20807は、内部でV_{DDH}電圧レベルをモニタします。入力電源電圧がUVLOスレッシュホールドを下回ると、デバイスはスイッチングを停止し、PGOODピンをローに駆動します。UVLO状態がクリアされると、デバイスは20ms後に再起動します。起動シーケンスについては、[起動およびシャットダウン](#)のセクションを参照してください。

出力過電圧保護 (OVP)

ソフトスタート時の上昇が完了すると、出力過電圧に備えてV_{SNRP} - AGNDの帰還電圧がモニタされます。OVPデグリッチ・フィルタリング遅延時間を過ぎても帰還電圧がOVPスレッシュホールドを上回っている場合、デバイスはスイッチングを停止し、PGOODピンをローに駆動します。OVP状態がクリアされると、デバイスは20ms後に再起動します。

正過電流保護 (POCP)

このデバイスのピーク電流モード制御アーキテクチャは、固有の電流制限および短絡保護の機能を備えています。インダクタ電流は、スイッチング中に連続的にモニタされます。インダクタのピーク電流はサイクルごとに制限されます。各スイッチング・サイクルにおい

て、インダクタ電流検出値がPOCPスレッシュホールドを超えると、デバイスはハイサイドMOSFETをオフにし、ローサイドMOSFETをオンにして、インダクタ電流を出力電圧によって放電できるようにします。アップダウン・カウンタを使用して、スイッチング・サイクルごとのPOCPイベントの連続発生数を累積します。このカウンタが1024を超えると、デバイスはスイッチングを停止し、PGOODピンをローに駆動します。POCPはヒカップ保護であり、デバイスは20ms後に再起動します。

MAX20807には2つのPOCPスレッシュホールド（11.5A、7.9A）があり、PGM1ピンで選択できます（[ピンストラップのプログラマビリティ](#)のセクションを参照）。アプリケーションのユース・ケースによってはPOCPデグリッチ遅延があるため、実際のPOCPスレッシュホールドは更に高く設定する必要があります（[出力インダクタの選択](#)のセクションを参照）。

負過電流保護（NOCP）

このデバイスには、インダクタの谷電流に対する負の過電流保護機能もあります。NOCPスレッシュホールドはPOCPスレッシュホールドの-80%です。各スイッチング・サイクルにおいて、インダクタ電流検出値がNOCPスレッシュホールドを超えると、デバイスは、ローサイドMOSFETをオフにし、ハイサイドMOSFETを180nsの固定時間オンにして、インダクタ電流を入力電圧によって放電できるようにします。POCPと同様に、アップダウン・カウンタを使用してNOCPイベントの連続発生数を累積します。このカウンタが1024を超えると、デバイスはスイッチングを停止し、PGOODピンをローに駆動します。NOCPはヒカップ保護であり、デバイスは20ms後に再起動します。

過熱保護（OTP）

過熱保護のスレッシュホールドは+176°Cで、ヒステリシスは20°Cです。動作中にジャンクション温度がOTPスレッシュホールドに達すると、デバイスはスイッチングを停止し、PGOODピンをローに駆動します。OTP状態がクリアされると、デバイスは20ms後に再起動します。

ピンストラップのプログラマビリティ

MAX20807には2つのプログラム・ピン（PGM0とPGM1）があり、このデバイスの主要な構成の一部を設定します。PGM_の値は起動時の初期化中に読み出され、検出は+125°C未満の温度で確実に行われます。PGM0には18通り、PGM1には32通りの検出レベルがあります。PGM_ピンとAGNDの間にピンストラップ抵抗を1個接続することで、いずれかのコードを選択します。制御ループの性能を最適化するための補償パラメータの設定方法については、[内部補償の選択](#)のセクションを参照してください。

表1. PGM0によるPOCPおよびPMBusアドレスの選択

PGM0 CODES	R _{PGM0} (Ω)	AMS	DCM	f _{sw} (kHz)
0	95.3	Disable	Disable	500
1	309			750
2	649			1000
3	909			1500
4	1210			2000
5	1620			3000
6	2150	Enable		500
7	2490			750
8	8060			1000
9	16900			1500
10	26100			2000
11	36500			3000
12	42200		Enable	500
13	56200			750
14	75000			1000
15	86600			1500
16	100000			2000
17	115000	3000		

表2. PGM1によるスイッチング周波数およびシナリオの選択

PGM1 CODES	R _{PGM1} (Ω)	POCP	VOLTAGE LOOP GAIN MULTIPLIER	SLOPE1 (μA)
0	95.3	11.5	0.4	1.5

1	200			2.6
2	309			3.7
3	422			6.0
4	536			7.0
5	649			8.0
6	768		0.7	1.5
7	909			2.6
8	1050			3.7
9	1210			6.0
10	1400			7.0
11	1620			8.0
12	1870		1	1.5
13	2150			2.6
14	2490			3.7
15	2870			6.0
16	3740			7.0
17	8060			8.0
18	12400		1.5	1.5
19	16900			2.6
20	21500			3.7
21	26100			6.0
22	30900			7.0
23	36500	7.9	0.4	1.5
24	42200			2.6
25	48700			7.0
26	56200		0.7	1.5
27	64900			2.6
28	75000			7.0
29	86600		1	1.5
30	100000			2.6
31	115000			7.0

リファレンス設計手順

出力電圧の検出

MAX20807には0.5Vの内部リファレンス電圧があります。目的の出力電圧が0.5Vより高い場合は、抵抗分圧器 R_{FB1} および R_{FB2} を用いて出力電圧を検出する必要があります（[簡略アプリケーション回路](#)を参照）。 R_{FB2} の値は5k Ω 以下にすることを推奨します。抵抗分圧比は次の式で求められます。

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R_{FB1}}{R_{FB2}}\right)$$

ここで、

V_{OUT} = 出力電圧

V_{REF} = 0.5Vの固定リファレンス電圧

R_{FB1} = 分圧器の上側抵抗

R_{FB2} = 分圧器の下側抵抗

スイッチング周波数の選択

MAX20807では、スイッチング周波数を500kHz～3MHzの広い範囲から選択できます。スイッチング周波数の選択は、アプリケーションに応じて最適化できます。ソリューション・サイズを優先するアプリケーションには、出力のLCフィルタの値とサイズを小さくできるように、より高いスイッチング周波数を推奨します。スイッチング損失の低減のため効率と放熱を優先するアプリケーションには、より低いスイッチング周波数を推奨します。周波数は、制御可能な最小オン時間および最小オフ時間の制限に違反することがないように選択します。最大スイッチング周波数の推奨値は、次の式で計算します。

$$f_{\text{SWMAX}} = \text{MIN} \left\{ \frac{V_{\text{OUT}}}{t_{\text{ONMIN}} \times V_{\text{DDHMAX}}}, \frac{V_{\text{DDHMIN}} - V_{\text{OUT}}}{t_{\text{OFFMIN}} \times V_{\text{DDHMIN}}} \right\}$$

ここで、

f_{SWMAX} = 選択可能な最大スイッチング周波数

V_{DDHMAX} = 最大入力電圧

V_{DDHMIN} = 最小入力電圧

t_{ONMIN} = 制御可能な最小オン時間

t_{OFFMIN} = 制御可能な最小オフ時間

システム・ノイズの注入により、定常状態の動作であっても、通常、LXの立上がりエッジと立下がりエッジにはランダムなジッタ・ノイズが発生します。スイッチング周波数 (f_{sw}) を選択する際は、このジッタを考慮し、 f_{SWMAX} より低くする必要があります。LXのジッタを改善するには、より小さいインダクタ値を用いて電圧ループ・ゲインを低くし、ノイズ感度を最小限に抑えることを推奨します。

出力インダクタの選択

出力インダクタは、電圧レギュレータの全体的なサイズ、コスト、効率に大きな影響を及ぼします。インダクタは通常、システム内では比較的大きな部品の1つであるため、最小インダクタ値はスペースに制約のあるアプリケーションでは特に重要です。インダクタ値を小さくすると過渡応答も速くなり、過渡耐性の維持に必要な出力容量の値が減少します。

電流ループのノイズ耐性を改善するため、出力インダクタは通常、インダクタの電流リップルが1.5A以上になるように選択します。インダクタ値は、次の式で計算します。

$$L = \frac{V_{\text{OUT}}(V_{\text{DDH}} - V_{\text{OUT}})}{V_{\text{DDH}} \times I_{\text{RIPPLE}} \times f_{\text{SW}}}$$

ここで、

V_{DDH} = 入力電圧

I_{RIPPLE} = インダクタ電流リップルのピークtoピーク値

インダクタは、選択したPOCPスレッシュホールドで最大負荷電流の供給能力が確保されるように選択することも必要です。MAX20807には2つのPOCPスレッシュホールド (11.5A、7.9A) があり、PGM1ピンで選択できます ([ピンストラップのプログラマビリティ](#)のセクションを参照)。アプリケーションのユース・ケースによっては、POCPコンパレータがトリップしてからハイサイドMOSFETがオフするまでのデグリッチ遅延があるため、インダクタ値、入力電圧、出力電圧を考慮してPOCPスレッシュホールドを調整する必要があります。これは次の式で計算できます。

$$\text{POCP}_{\text{ADJUST}} = \text{POCP} + \frac{(V_{\text{DDH}} - V_{\text{OUT}}) \times t_{\text{POCP}}}{L}$$

ここで、

$\text{POCP}_{\text{ADJUST}}$ = 調整後のPOCPスレッシュホールド

POCP = [電気的特性](#)の表で規定されているPOCPレベル

t_{POCP} = POCPデグリッチ遅延時間 (代表値36ns)

通常動作時のピーク・インダクタ電流が、調整後の最小POCPスレッシュホールドを超えていないことを次の式で確認してください。

$$I_{\text{OUTMAX}} + \frac{I_{\text{RIPPLE}}}{2} < \text{POCP}_{\text{ADJUST(MIN)}}$$

ここで、

I_{OUTMAX} = 最大負荷電流

$\text{POCP}_{\text{ADJUST(MIN)}}$ = 調整後の最小POCPスレッシュホールド (POCPスレッシュホールドの最小値を用いて計算)

出力コンデンサの選択

必要な総出力容量の主な決定要因の1つは、出力電圧リップルです。出力電圧リップル条件を満たすには、最小出力容量が次の式を満たす必要があります。

$$C_{OUT} \geq \frac{I_{RIPPLE}}{8 \times f_{SW} \times (V_{OUTRIPPLE} - ESR \times I_{RIPPLE})}$$

ここで、

$V_{OUTRIPPLE}$ = 最大許容出力電圧リップル

ESR = 出力コンデンサのESR

必要な総出力容量のもう1つの重要な決定要因は、負荷過渡応答時の最大許容出力電圧オーバーシュートおよびアンダーシュートです。所定の増加または減少の電流ステップに対し、最小限必要な出力容量を次の式で見積もることができます。

$$C_{OUT} \geq \text{MAX} \left\{ \frac{\left(\Delta I + \frac{I_{RIPPLE}}{2} \right)^2 \times L}{2 \times \Delta V_{OUT} \times (V_{DDH} - V_{OUT})}, \frac{\left(\Delta I + \frac{I_{RIPPLE}}{2} \right)^2 \times L}{2 \times \Delta V_{OUT} \times V_{OUT}} \right\}$$

ここで、

C_{OUT} = 出力容量

ΔI = 増加または減少の電流ステップ

ΔV_{OUT} = 最大許容出力電圧アンダーシュートまたはオーバーシュート

入力コンデンサの選択

入力容量の選択は、入力電圧リップルの条件によって決まります。 V_{DDH1} ピンと V_{DDH2} ピンはPCB上で相互に接続する必要があります。最小限必要な入力容量は、次の式で概算します。

$$C_{IN} \geq \frac{I_{OUT(MAX)} \times V_{OUT}}{f_{SW} \times V_{DDH} \times V_{INPP}}$$

ここで、

C_{IN} = 入力容量

$I_{OUT(MAX)}$ = 出力の最大出力電流

V_{OUT} = 出力の出力電圧

f_{SW} = 出力のスイッチング周波数

V_{INPP} = ピークtoピーク入力電圧リップル

最小限必要な入力容量の他に、各 V_{DDH} ピンの隣りに0.1μFの高周波デカップリング・コンデンサを配置して、高周波スイッチング・ノイズを抑制することも必要です。

内部補償の選択

電圧ループ・ゲイン

安定性を確保するために、電圧ループ帯域幅 (BW) は、スイッチング周波数の1/5より小さくすることを推奨します。対象の周波数範囲では理想的なインピーダンス特性を持ち、ESRとESLが無視できるMLCC出力コンデンサを用いる事例について考察してみます。電圧ループBWは、次の式で見積もることができます。

$$BW = \frac{\frac{R_{FB2}}{R_{FB2} + R_{FB1}} \times \frac{R_{VGA}}{10k\Omega}}{2\pi \times 15m\Omega \times C_{OUT}}$$

ここで、

R_{VGA} = 電圧ループ・ゲイン抵抗。PGM_ピンの抵抗で選択されるスイッチング周波数と電圧ループ・ゲイン倍率によって決まります（表3を参照）。

表3. 電圧ループ・ゲイン抵抗

SWITCHING FREQUENCY (kHz)	VOLTAGE LOOP GAIN MULTIPLIER	R_{VGA} (k Ω)
500	0.4	15.6
	0.7	27
	1	37
	1.5	52.2
750	0.4	22
	0.7	31
	1	44.5
	1.5	62.3
1000	0.4	22
	0.7	37
	1	52.2
	1.5	74.5
1500	0.4	27
	0.7	44.5
	1	62.3
	1.5	104.4
2000 or 3000	0.4	31
	0.7	52.2
	1	74.5
	1.5	104.4

スロープ補償

スロープ補償は、デューティ・サイクルが50%よりも高いときに電流ループの安定性を確保するために適用されます。デューティ・サイクルが50%より低いアプリケーションに対しても、電流ループのノイズ耐性を改善するためにスロープ補償を適用することを推奨します。スロープ補償の最小値と最大値は次の式で計算されます。

$$\frac{V_{OUT}}{L} \times C_{SLOPE} \times \frac{1.33\Omega}{27} \leq \text{SLOPE} \leq \frac{V_{IN} \times f_{SW} \times C_{SLOPE}}{V_{OUT}} \left[800\text{mV} - \left(I_{OUTMAX} + \frac{I_{RIPPLE}}{2} \right) \times \frac{1.33\Omega}{27} \right]$$

ここで、

$$C_{SLOPE} = 5\text{pF}$$

MAX20807のスロープ補償オプションは、PGM1ピンに接続する抵抗値によって選択できます。デューティ・サイクルのジッタ低減と安定性向上のため、スロープ値を高くすることを推奨します。

電圧ループ・ゼロ補償

ループを安定させるための電圧ループ・ゼロ補償の値は、PGM0のピンストラップによって選択されるスイッチング周波数によって異なります（表4参照）。電圧ループ・ゼロ補償の値は、スイッチング周波数の選択後は変更できません。

表4. 電圧ループ・ゼロ補償の設定

SWITCHING FREQUENCY (kHz)	ZERO COMPENSATION (kHz)
500	5
750	7.5
1000	8.75

1500	10
2000	12.5
3000	17.5

代表的なリファレンス・デザイン

リファレンス回路図の例については、[標準アプリケーション回路](#)を参照してください。一般的な出力電圧に対応したリファレンス・デザインの例を表5に示します。

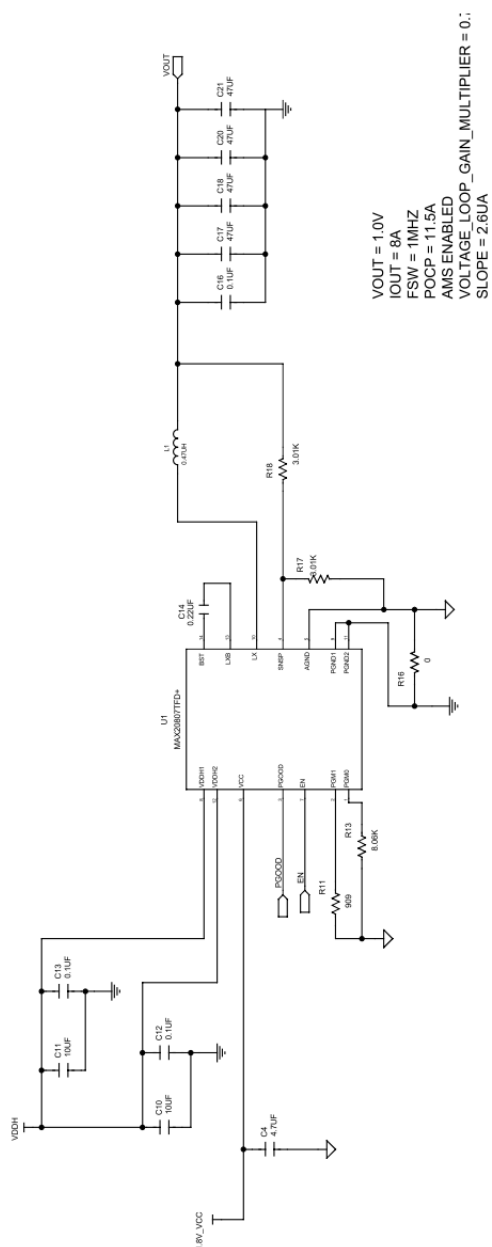
表5. リファレンス・デザインの例

V _{OUT} (V)	I _{OUT} (A)	f _{sw} (kHz)	RFB1 (kΩ)	RFB2 (kΩ)	PGM0 (kΩ)	PGM1 (kΩ)	L (μH)	C _{IN}	C _{OUT}
0.8	8	750	1.82	3.01	2.49	1.05	0.38	2x10μF+2x0.1μF	4x47μF
0.9	8	1000	2.40	3.01	8.06	1.05	0.38	2x10μF+2x0.1μF	4x47μF
1.0	8	1000	3.01	3.01	8.06	1.05	0.47	2x10μF+2x0.1μF	4x47μF
1.2	8	1000	4.22	3.01	8.06	1.05	0.47	2x10μF+2x0.1μF	4x47μF
1.8	6	1500	7.87	3.01	16.9k	2.49	0.56	2x10μF+2x0.1μF	2x47μF
3.3	5	2000	16.9	3.01	26.1k	2.15	0.82	2x10μF+2x0.1μF	2x47μF
5.0	4	2000	22.6	2.49	26.1k	100	1.0	2x10μF+2x0.1μF	1x47μF

PCBレイアウトのガイドライン

- 電気的および熱的な理由から、PCBの上面および底面から2番目の層は、電源グラウンド（PGND）プレーン用に確保する必要があります。
- V_{DDH}、PGND、LXの各パターンは、できるだけ幅を広くして、パターンのインピーダンスを低減し、放熱性を向上させる必要があります。
- 高周波入力デカップリング・コンデンサは、PCBのICと同じ面でICに最も近付け、V_{DDH}ピンから40mil以内に配置する必要があります。その他のセラミック入力コンデンサをこれらの高周波バイパス・コンデンサに隣接して配置しても構いません。これらのセラミック入力コンデンサは、PCBの反対側の面に配置することもできますが、できるだけ多数のビアを使用し、これらのコンデンサとICの各ピンとの間のインピーダンスを最小限に抑えます。
- 両方のV_{DDH}ピンの近くにビアを使用し、内部層を通じてこれらの間を低インピーダンスで接続します。
- V_{CC}デカップリング・コンデンサはAGNDに接続し、V_{CC}ピンのできるだけ近くに配置する必要があります。
- アナログ制御信号グラウンドをすべて接続するには、アナログ・グラウンドの銅ポリゴンまたはアイランドを使用する必要があります。この「静かな」アナログ・グラウンドの銅ポリゴンまたはアイランドは、AGNDピンに近接した1つの接続部を介してPGNDに接続する必要があります。アナログ・グラウンドは、制御信号のシールドおよびグラウンド・リファレンスとして使用できます。
- V_{CC}コンデンサとAGNDピンの間にはビアを配置しないでください。配置すると、V_{CC}コンデンサとPGNDの間にスイッチング電流が流れることになります。AGNDピンの近くにビアを配置するとSNSPの分圧器にノイズが加わる可能性があります。
- 昇圧コンデンサはLXBピンとBSTピンにできるだけ近づけて、PCBのICと同じ面に配置する必要があります。
- 帰還抵抗分圧器とオプションの外部補償ネットワークはICの近くに配置して、ノイズの注入を最小限に抑える必要があります。
- 電圧検出ラインはグラウンド・プレーンでシールドし、スイッチング・ノードとインダクタから離して配置します。
- 大電流を流すすべての経路と放熱のために、複数のビアの使用を推奨します。
- 入力コンデンサと出力インダクタは、ICの近くに配置し、部品までのパターンをできるだけ短く幅広くして、寄生インダクタンスと抵抗を最小限に抑える必要があります。

標準アプリケーション回路



型番

PART NUMBER	TEMP RANGE	PIN-PACKAGE
MAX20807TFD+	-40°C to +150°C	14 FC2QFN
MAX20807TFD+T	-40°C to +150°C	14 FC2QFN

+ は鉛（Pb）フリー／RoHS準拠のパッケージであることを示します。

T = テープ&リール

改訂履歴

版数	改訂日	説明	改訂ページ
0	11/24	初版発行	—
1	12/24	標準アプリケーション回路を更新	20