



## 4A、3MHz、2.7V~16V、降圧スイッチング・レギュレータ

MAX20804

### 概要

MAX20804 は全機能を内蔵した高効率の降圧 DC/DC スイッチング・レギュレータです。2.7V~16V の入力電源で動作可能で、出力を 0.5V~5.8V の範囲で安定化し、最大 4A の負荷電流を供給できます。

このデバイスのスイッチング周波数は 500kHz~3.0MHz の範囲で設定可能で、ソリューション・サイズと性能の観点で設計を最適化できます。

MAX20804 は固定周波数の内部補償された電流モード制御を使用します。MAX20804 では、動的な負荷過渡応答性能を改善する高度変調方式 (AMS) が選択可能です。軽負荷時の効率を改善する不連続電流モード (DCM) も選択できます。動作と機能の設定は、PGM\_ピンとグラウンドの間にピンストラップ抵抗を接続することにより選択できます。

MAX20804 は、内蔵の 1.8V LDO の出力でゲート・ドライブと内部回路に電力を供給します (V<sub>cc</sub>)。

MAX20804 は、正負両方向の過電流保護、出力過電圧保護、過熱保護など複数の保護機能を備えており、堅牢な設計ができます。

MAX20804 はコンパクトな 3.0mm × 2.5mm の FC2QFN パッケージで提供され、-40°C~+150°C のジャンクション温度で動作します。MAX20806 および MAX20807 とのフットプリント互換性があります。

### 主なアプリケーション

- 通信機器
- ネットワーク機器
- サーバーおよびストレージ装置
- ポイントオブロード電圧レギュレータ

### 機能と利点

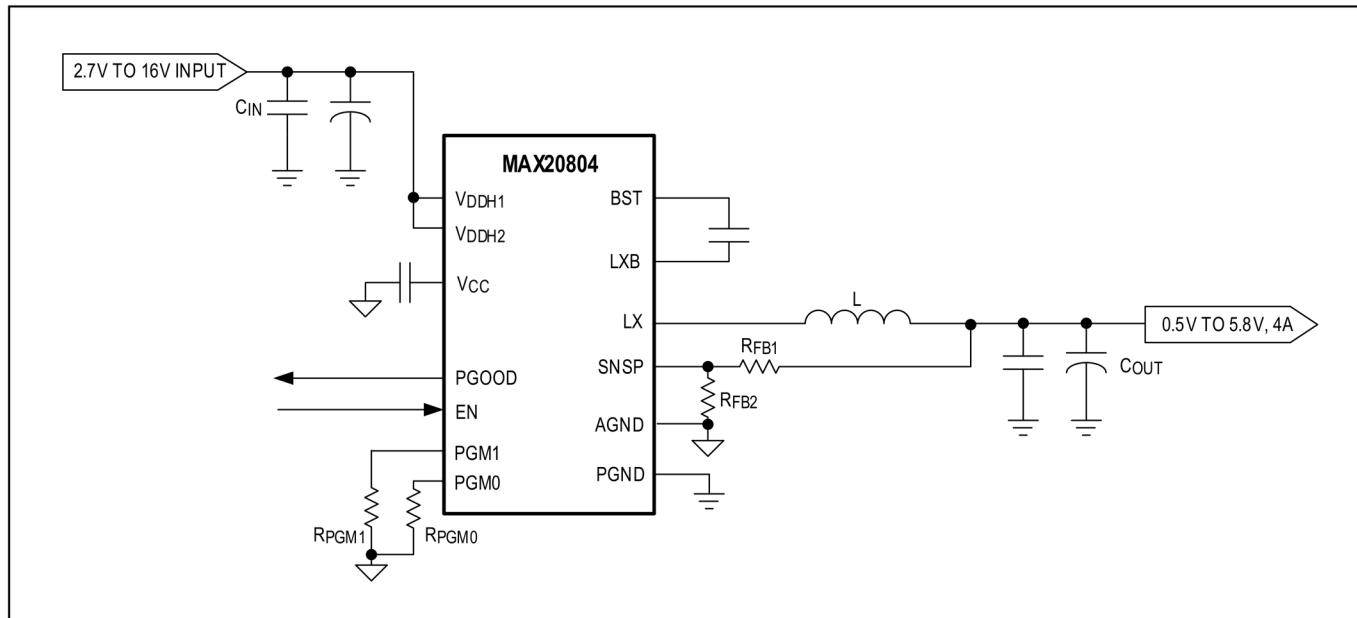
- 少ない部品数で高い電力密度を実現
  - バイアス生成用の LDO を内蔵した単電源動作
  - 小型 3.0mm × 2.5mm、14 ピン FC2QFN パッケージ
  - 内部補償
- 広い動作範囲
  - 入力電圧範囲：2.7V~16V
  - 出力電圧範囲：0.5V~5.8V
  - 設定可能なスイッチング周波数：500kHz~3MHz
  - ジャンクション温度範囲：-40°C~+150°C
  - 2 つのピンストラップ・プログラミング・ピンで様々な構成を選択可能
- 性能と効率を最適化
  - 91.3% のピーク効率 (V<sub>DDH</sub> = 12V、V<sub>OUT</sub> = 1.8V、f<sub>SW</sub> = 1MHz)
  - 負荷過渡応答を改善する AMS を選択可能
  - 軽負荷時の効率を改善する DCM を選択可能

DESCRIPTION	CURRENT RATING (A)	INPUT VOLTAGE (V)	OUTPUT VOLTAGE (V)
Electrical Rating	4	2.7 to 16	0.5 to 5.8
Thermal Rating T <sub>A</sub> = +85°C, No Air Flow	4	12	1.8
Thermal Rating T <sub>A</sub> = +55°C, 200LFM Air Flow	4	12	5.0

\*最高 T<sub>J</sub> = +125°C。個々の動作条件については、[標準動作特性](#)に記載の安全動作領域 (SOA) 曲線を参照してください。

型番は、データシートの末尾に記載しています。

## 簡略アプリケーション回路



## 絶対最大定格

V <sub>DDH1</sub> 、V <sub>DDH2</sub> ~PGND (Note 1).....	-0.3V~+19V	LXB~LX .....	-0.3V~+0.3V
LX、LXB~PGND (DC).....	-0.3V~+19V	PGND~AGND .....	-0.3V~+0.3V
LX、LXB~PGND (AC) (Note 2).....	-10V~+23V	V <sub>CC</sub> ~AGND .....	-0.3V~+2.5V
(AC) (Note 3) .....	-10V~+25V	EN~AGND .....	-0.3V~+4V
V <sub>DDH1</sub> 、V <sub>DDH2</sub> ~LX (DC) (Note 1).....	-0.3V~+19V	PGOOD~AGND.....	-0.3V~+4V
V <sub>DDH1</sub> 、V <sub>DDH2</sub> ~LX (AC) (Note 2).....	-10V~+23V	SNSP~AGND.....	-0.3V to V <sub>CC</sub> +0.3V
(AC) (Note 3) .....	-10V~+25V	PGM0、PGM1~AGND .....	-0.3V~V <sub>CC</sub> +0.3V
BST~PGND (DC).....	-0.3V~+21.5V	ピーク LX 電流.....	-12A~+19A
BST~PGND (AC) (Note 2) .....	-7V~+25.5V	ジャンクション温度(T <sub>J</sub> ) (Note 4).....	+150°C
(AC) (Note 3) .....	-7V~+27.5V	保管温度範囲.....	-65°C~+150°C
BST~LXB.....	-0.3V~+2.5V	ピーク・リフロー温度 (鉛フリー) .....	+260°C

**Note 1 :** 入力 HF コンデンサを V<sub>DDH</sub> ピンから 40mil 以内の距離に配置して、誘導性の電圧スパイクを絶対最大定格以内に抑える必要があります。

**Note 2 :** AC の制限値は 25ns です。

**Note 3 :** AC の制限値は 2ns です。

**Note 4 :** MAX20804 の動作は、-40°C~+150°C の動作ジャンクション温度範囲全体にわたって確保されています。ジャンクション温度が高い場合は動作寿命が低下します。動作寿命の低下はジャンクション温度が 125°C を超えると始まります。ジャンクション温度 (T<sub>J</sub>, °C) は、次式を使って周囲温度 (T<sub>A</sub>, °C) と消費電力 (P<sub>D</sub>, ワット) から計算します。

$$T_J = T_A + (P_D \times \theta_{JA})$$

ここで、θ<sub>JA</sub> (°C/W 単位) はパッケージの熱抵抗です。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## パッケージ情報

### 14 FC2QFN

Package Code	F142A3F+1
Outline Number	<a href="#">21-100712</a>
Land Pattern Number	<a href="#">90-100247</a>
<b>Thermal Resistance</b>	
Junction to Ambient (θ <sub>JA</sub> ) JEDEC	51.7 °C/W
Junction to Ambient (θ <sub>JA</sub> ) on MAX20804EVKIT#	21.0 °C/W
Junction to Case (θ <sub>JC</sub> )	22.6 °C/W

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、[www.analog.com/jp/resources/packaging-quality-symbols-footprints/package-index.html](http://www.analog.com/jp/resources/packaging-quality-symbols-footprints/package-index.html) で確認してください。パッケージ・コードの「+」、「#」、「-」はRoHS対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面はRoHS状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、[www.analog.com/jp/resources/technical-articles/thermal-characterization-of-ic-packages.html](http://www.analog.com/jp/resources/technical-articles/thermal-characterization-of-ic-packages.html) を参照してください。

## 電気的特性

(標準アプリケーション回路を参照してください。特に指定のない限り、 $V_{DDH1} = V_{DDH2} = 12V$ 、 $T_A = T_J = -40^\circ C \sim +150^\circ C$ 。仕様は $T_A = +25^\circ C$ で製品テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>INPUT SUPPLY</b>						
Input Voltage Range	$V_{DDH}$		2.7	16		V
Input Supply Current	$I_{VDDH}$	$EN = AGND$		2		mA
Internal LDO Regulated Output	$V_{CC}$		1.75	1.95		V
Linear Regulator Current Limit			80			mA
		$V_{CC} < 1.6V$		20		
V <sub>CC</sub> Undervoltage Lockout	$V_{CC\_UVLO}$	Rising	1.65	1.67	1.74	V
		Falling		1.62		
V <sub>CC</sub> Undervoltage Lockout Hysteresis				55		mV
V <sub>DDH</sub> Undervoltage Lockout	$V_{DDH\_UVLO}$	Rising	2.4	2.5	2.6	V
V <sub>DDH</sub> Undervoltage Lockout Hysteresis				100		mV
<b>OUTPUT VOLTAGE RANGE AND ACCURACY</b>						
Feedback Voltage		$V_{SNSP} = 0.5V$ , $T_A = T_J = -40^\circ C$ to $+150^\circ C$	0.497	0.500	0.503	V
Voltage Sense Leakage Current	$I_{SNSP\_}$	$T_A = T_J = +25^\circ C$		-1	+1	µA
<b>SWITCHING FREQUENCY</b>						
Switching Frequency	$f_{SW\_}$		500			kHz
			750			
			1000			
			1500			
			2000			
			3000			
Switching Frequency Accuracy			-10	+10		%
Minimum Controllable On-Time		$I_{OUT} = 0A$ ( <a href="#">Note 5</a> )	24	40		ns
		$I_{OUT} = 1A$ ( <a href="#">Note 5</a> )	22	37		
Minimum Controllable Off-Time		$I_{OUT} = 0A$ ( <a href="#">Note 5</a> )	100	110		ns
<b>ENABLE AND STARTUP</b>						
Initialization Time	$t_{INIT}$			800		µs
EN Threshold		Rising	0.9			V
		Falling		0.6		
EN Filtering Delay	$t_{EN\_RISING\_DELAY}$	Rising		200		µs
	$t_{EN\_FALLING\_DELAY}$	Falling		2		
EN Leakage	$I_{EN}$	$EN = 0V$		250		nA
		$EN = 1.85V$		2		µA

(標準アプリケーション回路を参照してください。特に指定のない限り、 $V_{DDH1} = V_{DDH2} = 12V$ 、 $T_A = T_J = -40^{\circ}C \sim +150^{\circ}C$ 。仕様は  $T_A = +25^{\circ}C$  で製品テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
		EN = 4V		3.5	8	
Soft-Start Time	$t_{SS}$			3		ms
<b>POWER-GOOD AND FAULT PROTECTIONS</b>						
PGOOD Output Low		$I_{PGOOD} = 4mA$		0.4		V
PGOOD Leakage	$I_{PGOOD}$	PGOOD = 3.6V		0.01	1	$\mu A$
Output Undervoltage (UV) Threshold			-16	-13	-10	%
Output UV Deglitch Delay				4		$\mu s$
Output Overvoltage Protection (OVP) Threshold			10	13	16	%
Output OVP Threshold Deglitch Delay				2		$\mu s$
Positive Overcurrent Protection (POCP) Threshold	POCP	Inductor peak current, POCP = 5.4A	4.7	5.4	6.12	A
		Inductor peak current, POCP = 4A	3.58	4.0	4.5	
POCP Deglitch Delay				36		ns
Fast Positive Overcurrent Protection (FPOCP) Threshold	FPOCP		12.5	14.5	16.5	A
Negative Overcurrent Protection (NOCP) Threshold to POCP Threshold Ratio	NOCP	With respect to POCP threshold (typ)		-84		%
NOCP Accuracy			-25		+25	%
BST UVLO Threshold	$V_{BST}$	Rising	1.47	1.59	1.66	V
		Falling	1.41	1.53	1.6	
Overtemperature Protection (OTP) Rising Threshold	OTP	( <a href="#">Note 6</a> )		176		$^{\circ}C$
OTP Accuracy				6		%
OTP Hysteresis				20		$^{\circ}C$
Hiccup Protection Time	$t_{HICCUP}$			20		ms
<b>DCM OPERATION MODE</b>						
DCM Comparator Threshold to Enter DCM		POCP = 5.4A, inductor valley current		-290		mA
		POCP = 4A, inductor valley current		-195		
DCM Comparator Threshold to Exit DCM		Inductor valley current		100		mA
<b>PROGRAMMING PINS</b>						
PGM_Pin Resistor Range	$R_{PGM\_}$	( <a href="#">Note 7</a> )	0.095	115		$k\Omega$
PGM_Resistor Accuracy			-1	+1		%

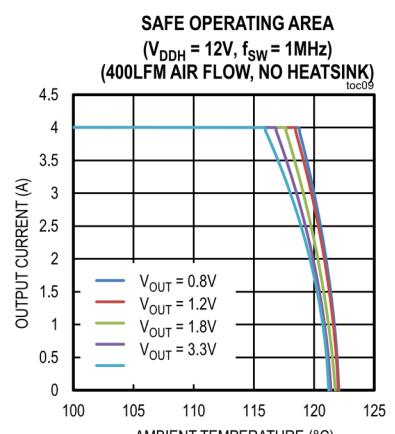
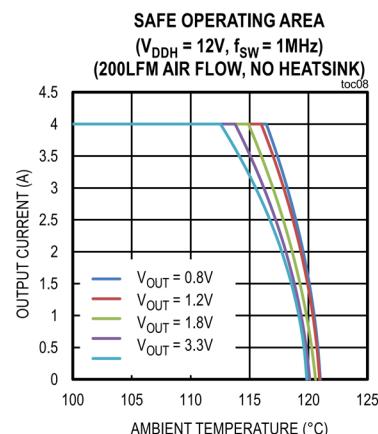
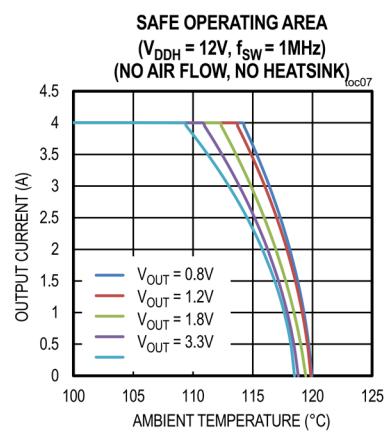
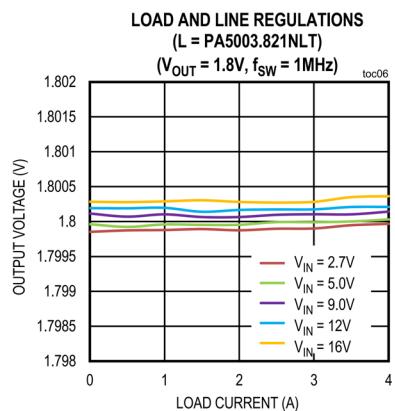
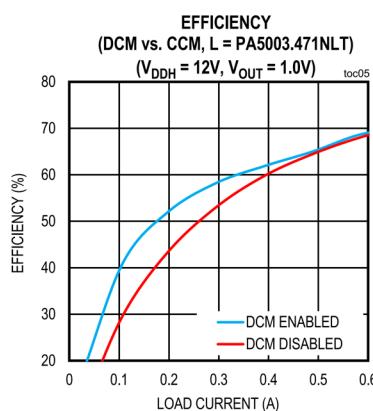
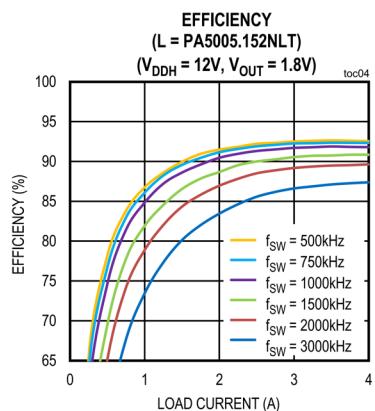
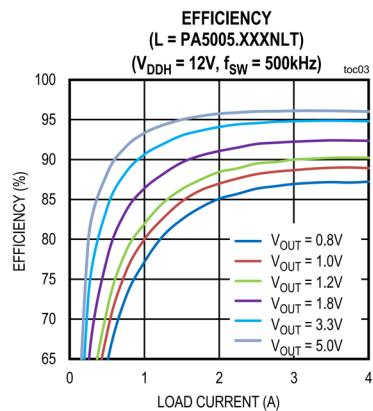
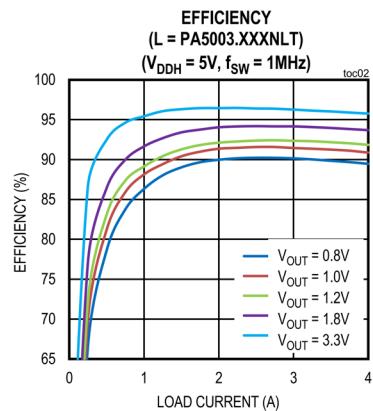
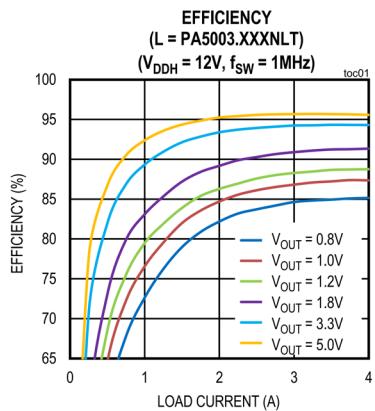
**Note 5 :** 設計で確保されています。

**Note 6 :** このICは、過負荷状態からデバイスを保護することを目的とした過熱保護機能を備えています。過熱保護機能が作動した場合、ジャンクション温度は+150°Cを超えており、仕様規定された最大動作ジャンクション温度を超えてデバイスを連続動作させると、寿命が短くなります。

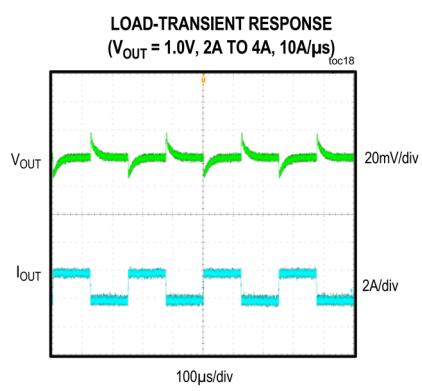
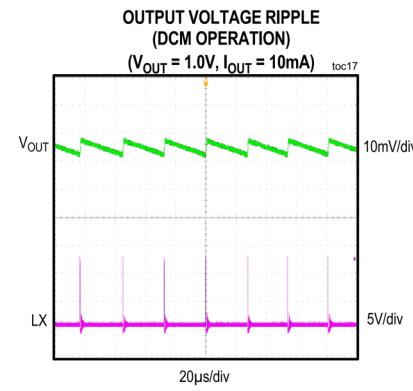
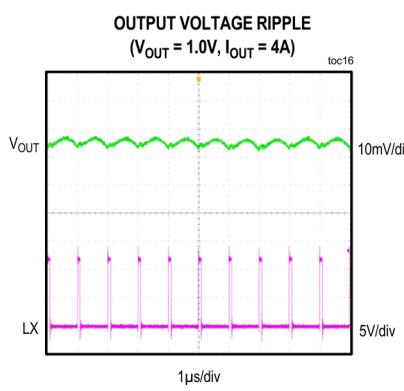
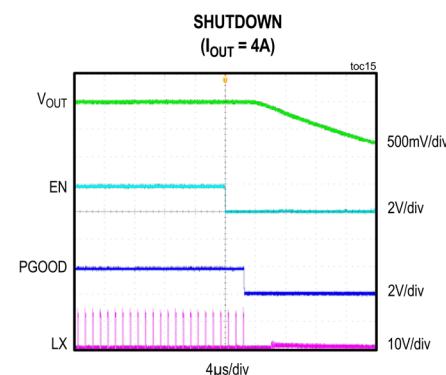
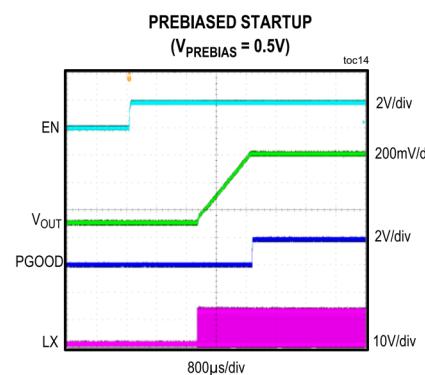
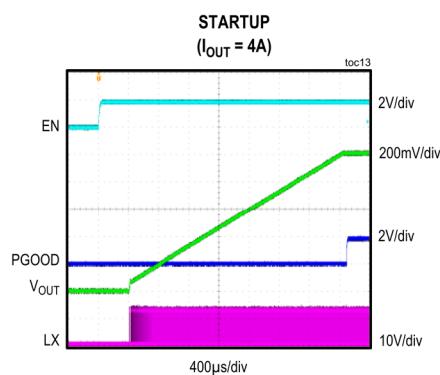
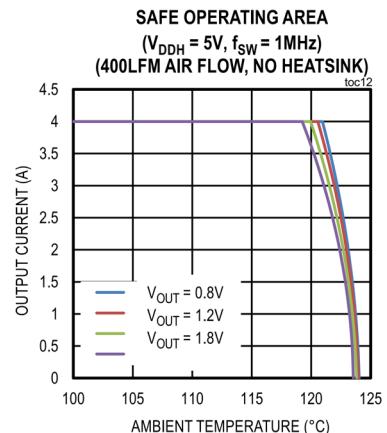
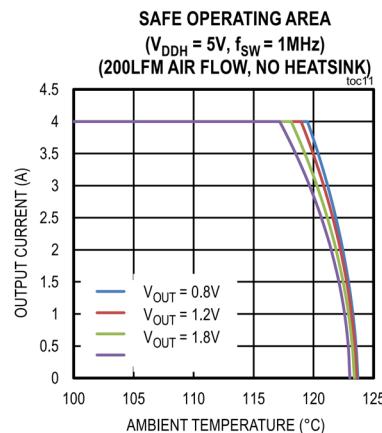
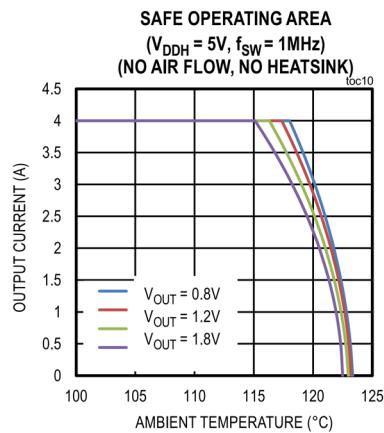
**Note 7 :** PGM\_ピン抵抗の値は起動時の初期化の間に読み出され、検出は+125°C未満で確実に行われます。

## 標準動作特性

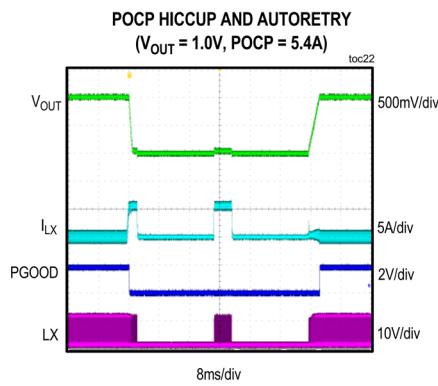
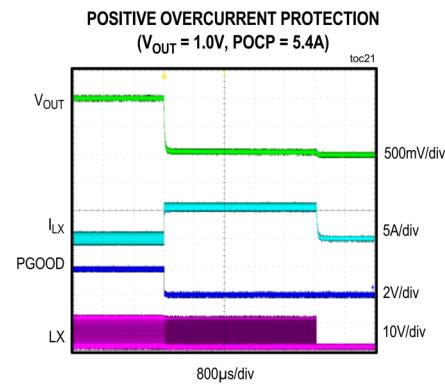
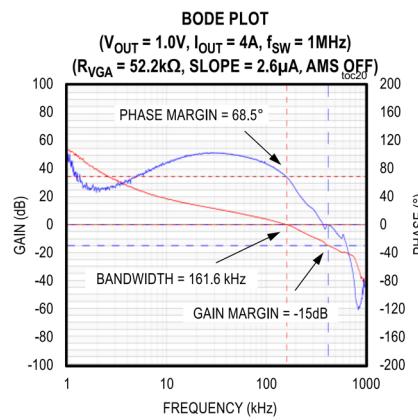
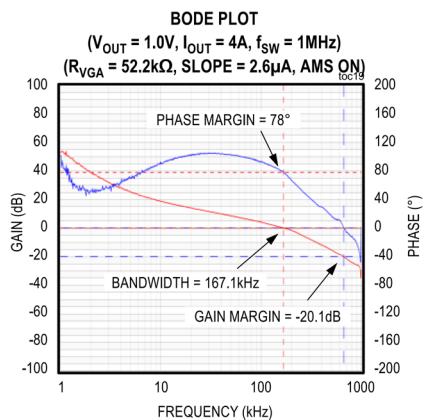
(特に指定のない限り、標準アプリケーション回路、 $V_{DDH} = 12V$ 、 $f_{SW} = 1MHz$ 、MAX20804EVKIT#でテスト、 $T_A = +25^{\circ}C$ 。)



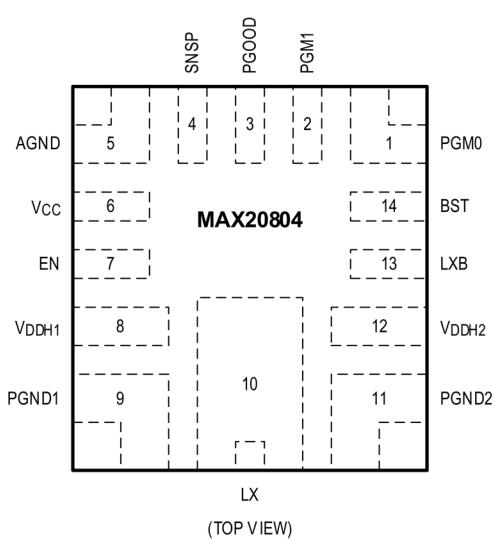
(特に指定のない限り、標準アプリケーション回路、 $V_{DDH} = 12V$ 、 $f_{SW} = 1MHz$ 、MAX20804EVKIT#でテスト、 $T_A = +25^{\circ}C$ 。)



(特に指定のない限り、標準アプリケーション回路、 $V_{DDH} = 12V$ 、 $f_{SW} = 1MHz$ 、MAX20804EVKIT#でテスト、 $T_A = +25^\circ C$ 。)



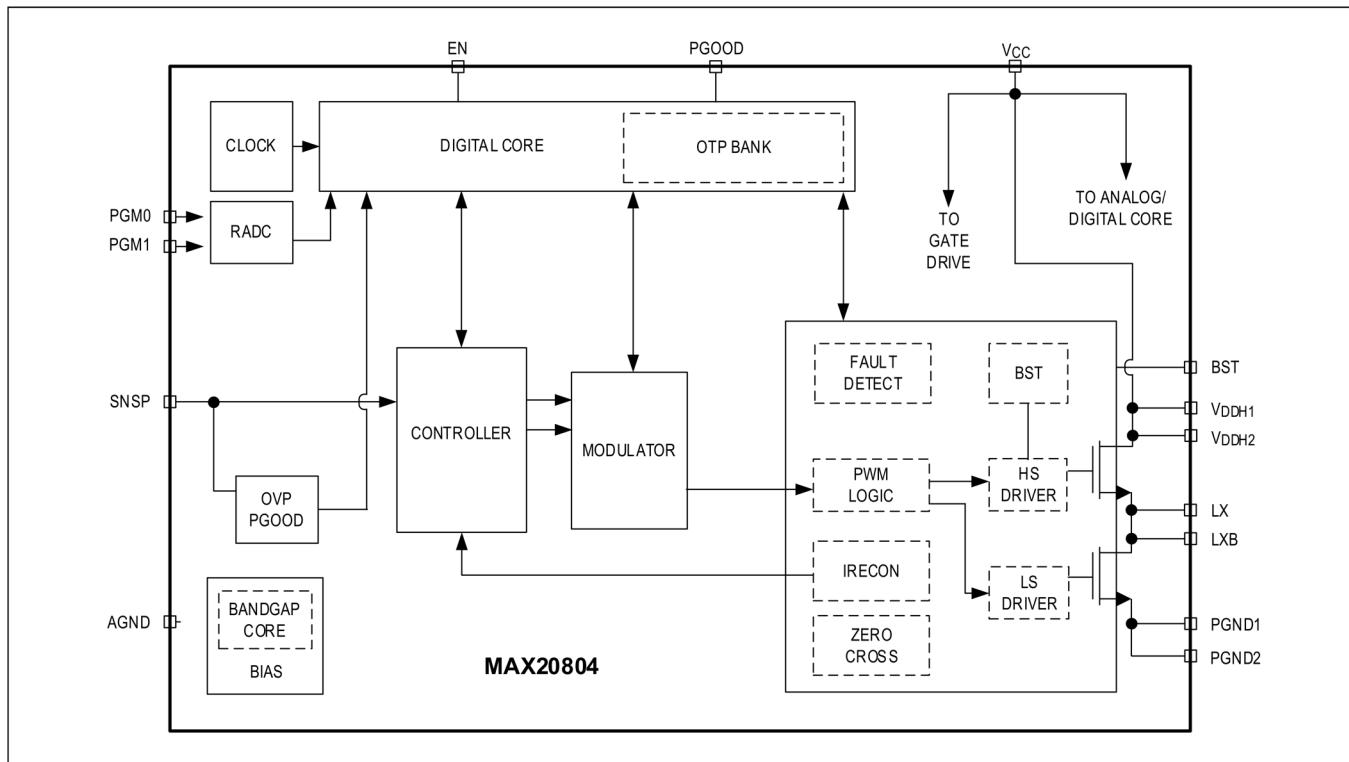
## ピン配置



## 端子説明

端子	名称	機能
1	PGM0	プログラム入力。プログラミング抵抗を介して、このピンをグランドに接続します。
2	PGM1	プログラム入力。プログラミング抵抗を介して、このピンをグランドに接続します。
3	PGOOD	オープン・ドレインのパワーグッド出力。
4	SNSP	出力電圧検出帰還端子。SNSP は負荷の $V_{OUT}$ に接続します。出力と SNSP の間に抵抗分圧器を挿入すると、0.5V の固定リファレンス電圧を基準とした出力のレギュレーションができます。
5	AGND	アナログ・グランド。
6	V <sub>CC</sub>	内部 1.8V LDO 出力。V <sub>CC</sub> と AGND の間に 2.2 $\mu$ F 以上のセラミック・コンデンサを接続します。
7	EN	出力イネーブル。
8	V <sub>DDH1</sub>	レギュレータの入力電源。V <sub>DDH1</sub> と V <sub>DDH2</sub> は PCB 上で相互に接続します。
9	PGND1	電源グランド。PGND1 と PGND2 は PCB 上で相互に接続します。
10	LX	スイッチング・ノード。LX は出力インダクタに直接接続します。
11	PGND2	電源グランド。PGND1 と PGND2 は PCB 上で相互に接続します。
12	V <sub>DDH2</sub>	レギュレータの入力電源。V <sub>DDH1</sub> と V <sub>DDH2</sub> は PCB 上で相互に接続します。
13	LXB	ブートストラップ・コンデンサを接続するためのスイッチング・ノード。LXB と LX は内部接続されています。
14	BST	ブートストラップ・ピン。BST と LXB の間に 0.22 $\mu$ F のセラミック・コンデンサを接続します。

## 機能図



## 詳細説明

## 制御アーキテクチャ

MAX20804 の制御ループは、固定周波数ピーカ電流モード制御アーキテクチャに基づいています。図 1 に、制御アーキテクチャの簡略図を示します。制御ループには、エラー・アンプ段、内蔵電圧ループ補償ネットワーク、電流検出、内部スロープ補償、PWM 変調器が含まれ、この PWM 変調器はパルス幅変調 (PWM) の信号を発生させてハイサイドとローサイドの MOSFET を駆動します。このデバイスは 0.5V の固定リファレンス電圧 ( $V_{REF}$ ) を備えています。 $V_{REF}$  と出力電圧検出値との差は、最初の誤差アンプによって増幅されます。その出力電圧 ( $V_{ERR}$ ) は、電圧ループ補償ネットワークの入力として使用されます。補償ネットワークの出力 ( $V_{COMP}$ ) は、電流検出信号 ( $V_{ISENSE}$ ) およびスロープ補償 ( $V_{RAMP}$ ) と共に、PWM コンパレータに供給されます。PWM コンパレータの出力は PWM 変調器の入力になります。ハイサイド MOSFET は内部クロックに合わせてオンになります。そのクロックは、固定周波数クロックまたは位相シフト・クロック (AMS が有効の場合) のいずれかです。

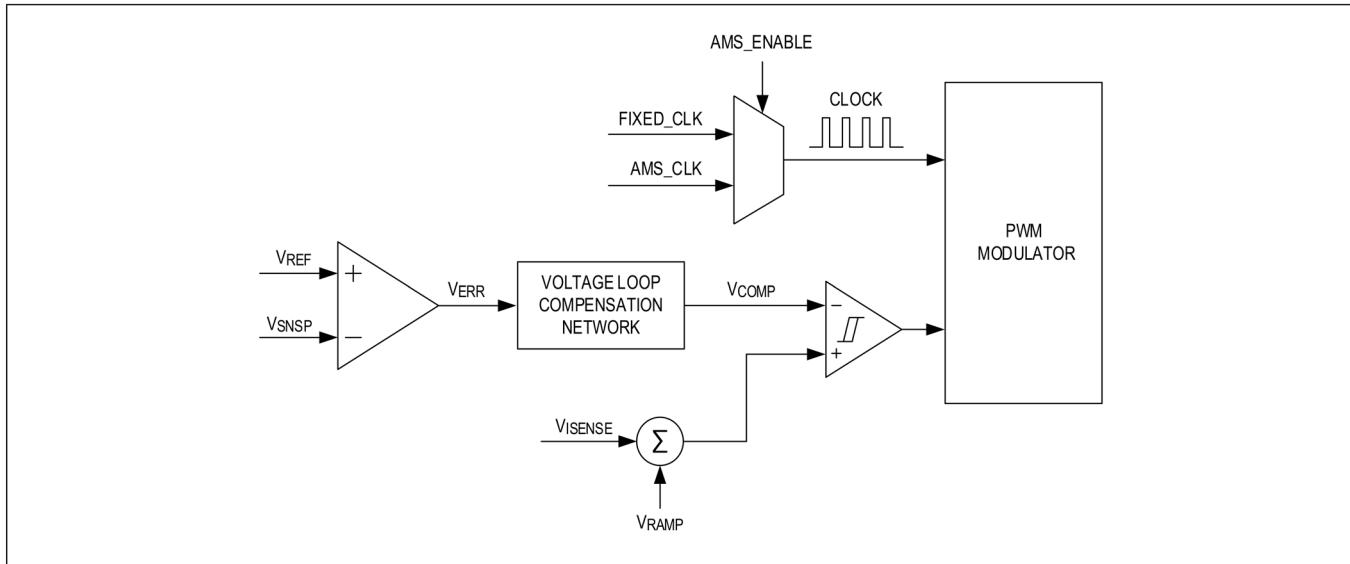


図 1. 簡略化した制御アーキテクチャ

### 高度変調方式 (AMS)

MAX20804 では、過渡応答を改善する高度変調方式 (AMS) が選択可能です。AMS には、従来の固定周波数 PWM 方式に比べて大きな利点があります。AMS 機能を有効にすると、立上がりエッジと立下がりエッジの両方で変調が可能になり、その結果、大きな負荷過渡応答時にスイッチング周波数が一時的に増加または減少します。図 2 は、デバイスで AMS がイネーブルされたときの、一般的な立下がりエッジ変調に加えて立上がりエッジ変調を行う方式を示しています。この変調方式により、最小限の遅延でオン／オフの切り替えが可能になります。全インダクタ電流が非常に急速に増加するため、負荷要求が満たされ、出力コンデンサから流れる電流が減少します。AMS が有効の場合、システムのクローズ・ドループ帯域幅は、位相マージンを犠牲にせずに拡張できます。その結果、出力容量を最小限に抑えることができます。

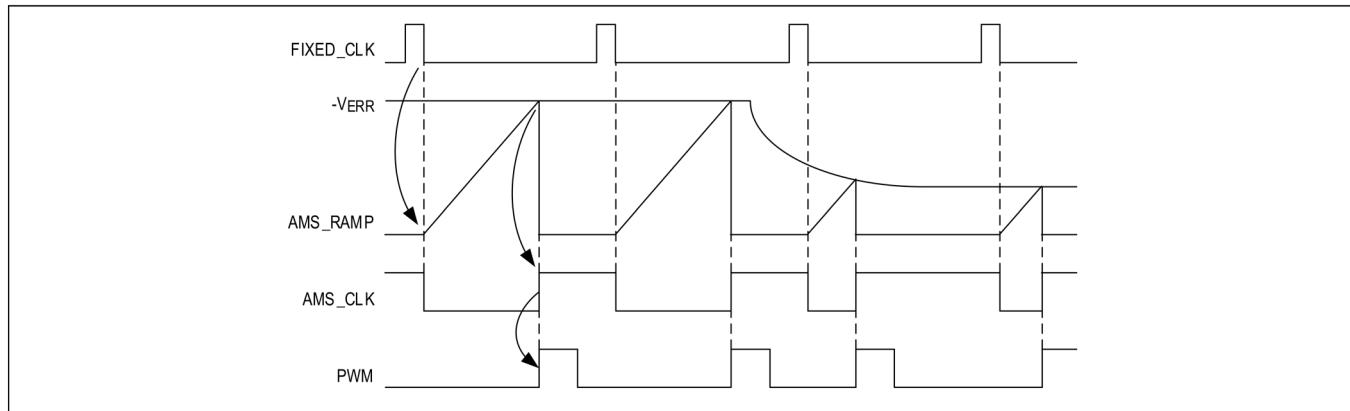


図 2. AMS の動作

### 不連続電流モード (DCM) 動作

DCM 動作は、軽負荷時の効率を改善できるオプション機能です。DCM で動作させるためには、必要とする  $V_{OUT}$  より  $V_{DDH}$  が 2V 以上高いことが必要です。このデバイスは DCM 電流検出コンパレータを備えており、CCM で動作中にインダクタの谷電流をモニタします。軽負荷時にインダクタの谷電流が 48 サイクル以上連続して DCM コンパレータ・スレッショルドを下回ると、デバイスはシームレスに DCM に遷移します。DCM に移行すると、負荷の減少につれてスイッチング周波数が低下します。インダクタの谷電流が 100mA より高くなると、デバイスは直ちに CCM 動作に戻ります。

## 内蔵リニア・レギュレータ

このデバイスには、1.8V リニア・レギュレータ (LDO) が内蔵されています。V<sub>CC</sub>の1.8V LDO 出力電圧は、デフォルトで V<sub>DDH</sub> ピンから得られます。

V<sub>CC</sub> ピンの 1.8V 電圧は、MOSFET ドライバに電流を供給します。V<sub>CC</sub> と AGND の間には 2.2 $\mu$ F 以上のデカップリング・コンデンサを接続してください。

## 起動およびシャットダウン

図 3 に、起動とシャットダウンのタイミングを示します。V<sub>CC</sub> ピンの電圧が UVLO の立上がりスレッショルドを超えると、デバイスは初期化手順を実行します。PGM\_ ピンの構成設定値が読み出されます。初期化が完了すると、デバイスは V<sub>DDH</sub> UVLO と EN の状態を検出します。この両方が立上がりスレッショルドを上回ると、ソフトスタートが開始し、スイッチングがイネーブルされます。出力電圧が上昇し始めます。ソフトスタートのランプ昇降時間は 3ms です。フォルトがない場合、ソフトスタート時の上昇が完了した後に、オープン・ドレインの PGOOD ピンが、ローに保持された状態から解放されます。このデバイスは、出力がブリバイアスされた状態でのスムーズな起動が可能です。

動作中に、V<sub>DDH</sub> UVLO と EN のいずれかがスレッショルドを下回った場合、スイッチングは直ちに停止します。出力電圧は負荷電流により放電されます。

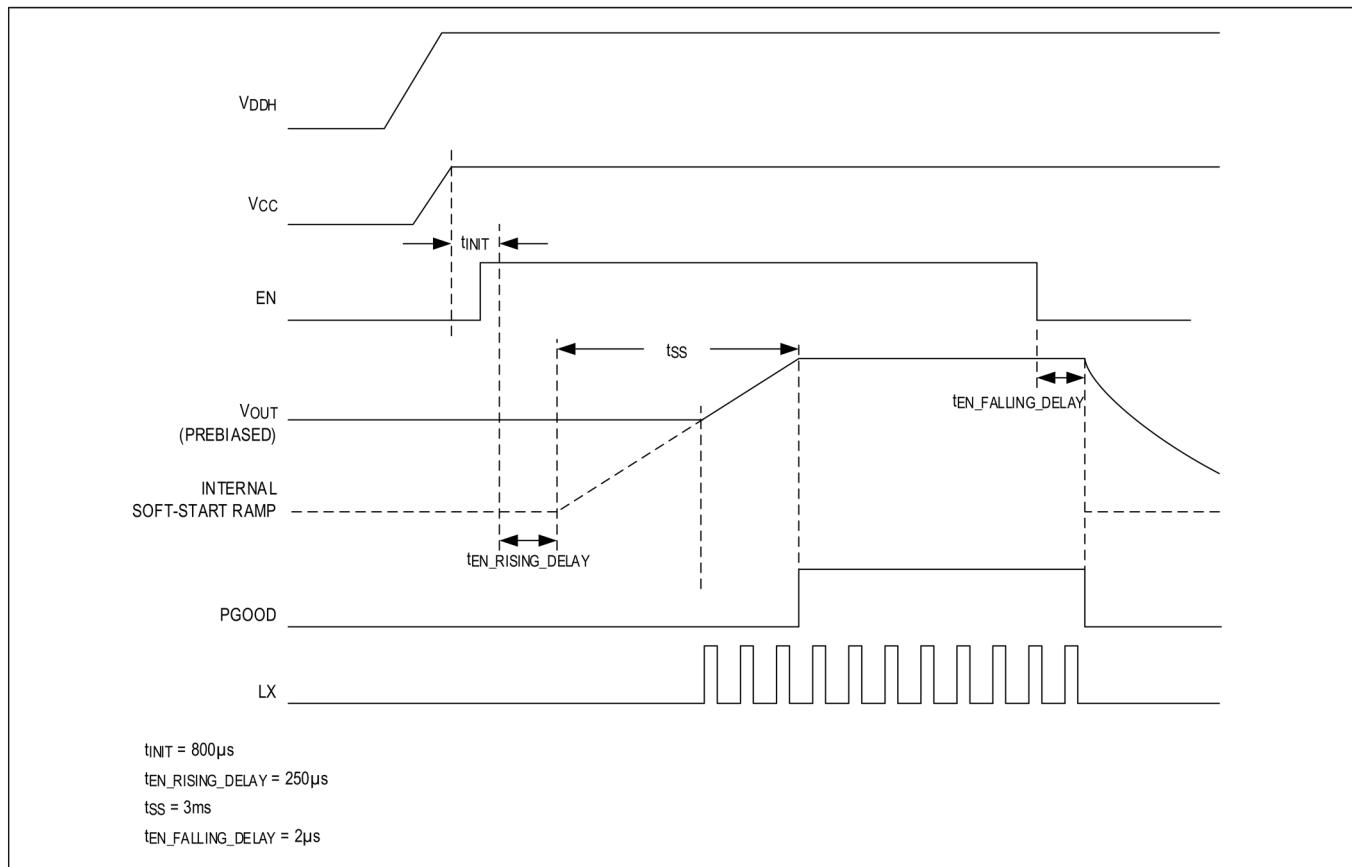


図 3. 起動とシャットダウンのタイミング

## フォルトの処理

### 入力低電圧ロックアウト (V<sub>DDH</sub> UVLO)

MAX20804 は、内部で V<sub>DDH</sub> の電圧レベルをモニタします。入力電源電圧が UVLO スレッショルドを下回ると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。UVLO ステータスがクリアされると、デバイスは 20ms 後に再起動します。起動シーケンスについては、[起動およびシャットダウン](#) のセクションを参照してください。

### 出力過電圧保護 (OVP)

ソフトスタート時の上昇が完了すると、出力過電圧に備えて  $V_{SNSP} - AGND$  の帰還電圧がモニタされます。フィードバック電圧が、OVP デグリッチ・フィルタ遅延時間より長い間 OVP スレッショルドを上回ると、スイッチングを停止し PGOOD ピンをローに駆動します。OVP ステータスがクリアされると、デバイスは 20ms 後に再起動します。

### 正の過電流保護 (POCP)

このデバイスのピーク電流モード制御アーキテクチャは、電流制限と短絡保護の機能を本来的に備えています。インダクタ電流は、スイッチング中に連続的にモニタされます。インダクタのピーク電流はサイクル単位で制限されます。各スイッチング・サイクルにおいて、インダクタ電流検出値が POCP スレッショルドを超えると、デバイスは、ハイサイド MOSFET をオフにし、ローサイド MOSFET をオンにして、インダクタ電流が出力電圧によって放電されるようにします。アップダウン・カウンタを使用して、スイッチング・サイクルごとの POCP イベントの連続発生数を累積します。このカウンタが 1024 を超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。POCP はヒップ保護であり、デバイスは 20ms 後に再起動します。

MAX20804 には 2 つの POCP スレッショルド (5.4A と 4A) があり、PGM1 ピンで選択できます ([ピンストラップのプログラマビリティのセクション](#)を参照)。POCP デグリッチ遅延があるため、アプリケーションのユース・ケースによっては、実際の POCP スレッショルドは更に高く設定する必要があります ([出力インダクタの選択](#)のセクションを参照)。

### 負方向過電流保護 (NOCP)

このデバイスには、インダクタの谷電流に対する負方向の過電流保護機能もあります。NOCP スレッショルドは POCP スレッショルドの-84% です。各スイッチング・サイクルにおいて、インダクタ電流検出値が NOCP スレッショルドを超えると、デバイスは、ローサイド MOSFET をオフにし、ハイサイド MOSFET を 180ns の固定時間オンにして、インダクタ電流が入力電圧によって充電されるようにします。POCP と同様に、アップダウン・カウンタを使用して NOCP イベントの連続発生数を累積します。このカウンタが 1024 を超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。NOCP はヒップ保護であり、デバイスは 20ms 後に再起動します。

### 過熱保護 (OTP)

過熱保護のスレッショルドは +176°C で、20°C のヒステリシスがあります。動作中にジャンクション温度が OTP スレッショルドに達すると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。OTP ステータスがクリアされると、デバイスは 20ms 後に再起動します。

### ピンストラップのプログラマビリティ

MAX20804 には 2 つのプログラム・ピン (PGM0 と PGM1) があり、このデバイスの主要な構成の一部を設定します。PGM\_ の値は起動時の初期化中に読み取られ、検出は +125°C 未満で確実に行われます。PGM0 には 18 通り、PGM1 には 32 通りの検出レベルがあります。PGM\_ ピンと AGND の間にピンストラップ抵抗を 1 個接続することで、これらのコードの中から 1 つを選択します。制御ループの性能を最適化するための補償パラメータの選択方法については、[内部補償の選択](#)のセクションを参照してください。

表 1. PGM0 によるスイッチング周波数、AMS、DCM の選択

PGM0 CODES	$R_{PGM0}$ ( $\Omega$ )	AMS	DCM	$f_{SW}$ (kHz)
0	95.3	Disable	Disable	500
1	309			750
2	649			1000
3	909			1500
4	1210			2000
5	1620			3000
6	2150		Enable	500
7	2490			750
8	8060			1000
9	16900			1500
10	26100			2000
11	36500			3000
12	42200	Enable	Enable	500
13	56200			750
14	75000			1000
15	86600			1500

16	100000			2000
17	115000			3000

表2. PGM1による出力の設定

PGM1 CODES	R <sub>PGM1</sub> (Ω)	POCP	VOLTAGE LOOP GAIN MULTIPLIER	SLOPE1 (μA)
0	95.3	5.4	0.4	1.5
1	200			2.6
2	309			3.7
3	422			6.0
4	536			7.0
5	649			8.0
6	768		0.7	1.5
7	909			2.6
8	1050			3.7
9	1210			6.0
10	1400			7.0
11	1620			8.0
12	1870		1	1.5
13	2150			2.6
14	2490			3.7
15	2870			6.0
16	3740			7.0
17	8060			8.0
18	12400		1.5	1.5
19	16900			2.6
20	21500			3.7
21	26100			6.0
22	30900			7.0
23	36500	4	0.4	1.5
24	42200			2.6
25	48700			7.0
26	56200		0.7	1.5
27	64900			2.6
28	75000			7.0
29	86600		1	1.5
30	100000			2.6
31	115000			7.0

## リファレンス設計手順

### 出力電圧の検出

MAX20804 には 0.5V リファレンス電圧が内蔵されています。目的の出力電圧が 0.5V より高い場合は、出力電圧の検出のために R<sub>FB1</sub> と R<sub>FB2</sub> による抵抗分圧器が必要です（[簡略アプリケーション回路](#)を参照）。R<sub>FB2</sub> の値が 5kΩ を超えないようにすることを推奨します。抵抗分圧比は次の式で求められます。

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R_{FB1}}{R_{FB2}}\right)$$

ここで、

V<sub>OUT</sub> = 出力電圧

V<sub>REF</sub> = 0.5V 固定リファレンス電圧

R<sub>FB1</sub> = 抵抗分圧器の上側

R<sub>FB2</sub> = 抵抗分圧器の下側

## スイッチング周波数の選択

MAX20804 では、スイッチング周波数を 500kHz~3MHz の広い範囲から選択できます。様々なアプリケーションに応じて、最適なスイッチング周波数を選択できます。ソリューション・サイズを優先するアプリケーションには、出力 LC フィルタの値とサイズを小さくできるように、より高いスイッチング周波数を推奨します。スイッチング損失を低減して効率と放熱を優先するアプリケーションについては、より低いスイッチング周波数を推奨します。周波数は、制御可能な最小のオン時間およびオフ時間の制限を破ることがないように選択します。推奨最大スイッチング周波数は、次の式で計算します。

$$f_{SWMAX} = \text{MIN} \left\{ \frac{V_{OUT}}{t_{ONMIN} \times V_{DDHMAX}}, \frac{V_{DDHMIN} - V_{OUT}}{t_{OFFMIN} \times V_{DDHMIN}} \right\}$$

ここで、

$f_{SWMAX}$  = 選択可能な最大スイッチング周波数

$V_{DDHMAX}$  = 最大入力電圧

$V_{DDHMIN}$  = 最小入力電圧

$t_{ONMIN}$  = 制御可能な最小オン時間

$t_{OFFMIN}$  = 制御可能な最小オフ時間

システム・ノイズの混入により、定常状態の動作であっても、LX の立上がりエッジと立下がりエッジには、ランダムなジッタ・ノイズが発生します。スイッチング周波数 ( $f_{SW}$ ) の選択は、このジッタを考慮し、 $f_{SWMAX}$  より低くする必要があります。LX ジッタを改善するには、より小さいインダクタ値を用いて、電圧ループ・ゲインを低くし、ノイズ感度を最小限に抑えることを推奨します。

## 出力インダクタの選択

出力インダクタは、電圧レギュレータの全体的なサイズ、コスト、効率に大きな影響を及ぼします。インダクタは通常、システム内では比較的大きな部品の 1 つであるため、最小インダクタ値は、スペースに制約のあるアプリケーションでは特に重要です。インダクタ値を小さくすると、過渡応答も速くなり、過渡耐性の維持に必要な出力容量の値が減少します。

電流ループのノイズ耐性を改善するため、出力インダクタは通常、インダクタの電流リップルが最低 1A となるように選択します。インダクタ値は、次の式で計算します。

$$L = \frac{V_{OUT}(V_{DDH} - V_{OUT})}{V_{DDH} \times I_{RIPPLE} \times f_{SW}}$$

ここで、

$V_{DDH}$  = 入力電圧

$I_{RIPPLE}$  = インダクタ電流リップルのピーク to ピーク値

インダクタは、選択した POCP スレッショルドで最大負荷電流の供給能力が確保されるように選択することも必要です。MAX20804 には 2 つの POCP スレッショルド (5.4A と 4A) があり、PGM1 ピンで選択できます (ピンストラップのプログラマビリティのセクションを参照)。POCP コンパレータがトリップしてからハイサイド MOSFET がオフするまでのデグリッチ遅延があるため、アプリケーションのユース・ケースによっては、調整後の POCP スレッショルドは、インダクタ値、入力電圧、出力電圧を考慮する必要があります。これは次の式で計算できます。

$$POCP_{ADJUST} = POCP + \frac{(V_{DDH} - V_{OUT}) \times t_{POCP}}{L}$$

ここで、

$POCP_{ADJUST}$  = 調整済みの POCP スレッショルド

$POCP$  = 電気的特性の表で規定されている POCP レベル

$t_{POCP}$  = POCP デグリッチ遅延時間 (代表値 36ns)

通常動作時のピーク・インダクタ電流が、調整後の最小 POCP スレッショルドを超えていないことを確認する必要があります。

$$I_{OUTMAX} + \frac{I_{RIPPLE}}{2} < POCP_{ADJUST(MIN)}$$

ここで、

$I_{OUTMAX}$  = 最大負荷電流

$POCP_{ADJUST(MIN)}$  = 調整後の最小 POCP スレッショルド (POCP スレッショルドの最小値を用いて計算)。

## 出力コンデンサの選択

必要な総出力容量を決めるための重要な条件の 1 つが、出力電圧リップルです。出力電圧リップル要件を満たすには、最小出力容量が次の式を満たす必要があります。

$$C_{OUT} \geq \frac{I_{RIPPLE}}{8 \times f_{SW} \times (V_{OUTRIPPLE} - ESR \times I_{RIPPLE})}$$

ここで、

$V_{OUTRIPPLE}$  = 最大許容出力電圧リップル

$ESR$  = 出力コンデンサの ESR

必要な総出力容量のもう 1 つの重要な決定要因は、負荷過渡応答時の最大許容出力電圧オーバーシュートおよびアンダーシュートです。所定の増加または減少の電流ステップに対し、最小限必要な出力容量は次の式によって推定できます。

$$C_{OUT} \geq \text{MAX} \left\{ \frac{\left( \Delta I + \frac{I_{RIPPLE}}{2} \right)^2 \times L}{2 \times \Delta V_{OUT} \times (V_{DDH} - V_{OUT})}, \frac{\left( \Delta I + \frac{I_{RIPPLE}}{2} \right)^2 \times L}{2 \times \Delta V_{OUT} \times V_{OUT}} \right\}$$

ここで、

$C_{OUT}$  = 出力容量

$\Delta I$  = 増加または減少の電流ステップ

$\Delta V_{OUT}$  = 最大許容出力電圧アンダーシュートまたはオーバーシュート

## 入力コンデンサの選択

入力容量の選択は、入力電圧リップルの条件によって決まります。MAX20804 の  $V_{DDH1}$  ピンと  $V_{DDH2}$  ピンは PCB 上で相互に接続します。最小限必要な入力容量は、次の式で算出します。

$$C_{IN} \geq \frac{I_{OUT(MAX)} \times V_{OUT}}{f_{SW} \times V_{DDH} \times V_{INPP}}$$

ここで、

$C_{IN}$  = 入力容量

$I_{OUT(MAX)}$  = OUTPUT の最大出力電流

$V_{OUT}$  = OUTPUT の出力電圧

$f_{SW}$  = OUTPUT のスイッチング周波数

$V_{INPP}$  = ピーク to ピーク入力電圧リップル

最小限必要な入力容量の他に、各  $V_{DDH}$  ピンの近くに  $0.1\mu F$  と  $1\mu F$  の高周波デカップリング・コンデンサを配置して、高周波スイッチング・ノイズを抑制することも必要です。

## 内部補償の選択

### 電圧ループ・ゲイン

安定性を確保するために、電圧ループ帯域幅 (BW) は、スイッチング周波数の  $1/5$  より小さくすることを推奨します。対象の周波数範囲でほぼ理想的なインピーダンス特性を持ち、ESR と ESL が無視できる MLCC 出力コンデンサを用いる事例について考察してみます。電圧ループ BW は、次の式で見積もることができます。

$$BW = \frac{R_{FB2}}{2\pi \times 20m\Omega \times C_{OUT}} \times \frac{R_{VGA}}{10k\Omega}$$

ここで、

$R_{VGA}$  は電圧ループ・ゲイン抵抗。この値は  $PGM$ \_ピンの抵抗によって選択されるスイッチング周波数および電圧ループ・ゲイン倍率により決まります (表 3 を参照)。

表 3. 電圧ループ・ゲイン抵抗

SWITCHING FREQUENCY (kHz)	VOLTAGE LOOP GAIN MULTIPLIER	$R_{VGA}$ (k $\Omega$ )
500	0.4	15.6
	0.7	27
	1	37
	1.5	52.2
750	0.4	22
	0.7	31
	1	44.5
	1.5	62.3
1000	0.4	22
	0.7	37
	1	52.2
	1.5	74.5
1500	0.4	27
	0.7	44.5
	1	62.3
	1.5	104.4
2000 or 3000	0.4	31
	0.7	52.2
	1	74.5
	1.5	104.4

## スロープ補償

スロープ補償は、デューティサイクルが  $50\%$ よりも高いときに電流ループの安定性を確保するために適用されます。デューティサイクルが  $50\%$ よりも低いアプリケーションに対しても、電流ループのノイズ耐性を改善するためにスロープ補償を適用することを推奨します。スロープ補償の最小値と最大値は次の式で計算されます。

$$\frac{V_{OUT}}{L} \times C_{SLOPE} \times \frac{1.6\Omega}{25} \leq SLOPE \leq \frac{V_{IN} \times f_{SW} \times C_{SLOPE}}{V_{OUT}} \left[ 800mV - \left( I_{OUTMAX} + \frac{I_{RIPPLE}}{2} \right) \times \frac{1.6\Omega}{25} \right]$$

ここで、

$$C_{SLOPE} = 5pF$$

MAX20804 のスロープ補償オプションは、PGM1 に接続する抵抗値によって選択できます。デューティサイクルのジッタ低減と安定性向上のため、スロープ値を高くすることを推奨します。

### 電圧ループ・ゼロ補償

ループを安定させるための電圧ループ・ゼロ補償の値は、PGM0 のピンストラップで選択されたスイッチング周波数によって異なります（表 4 参照）。電圧ループ・ゼロ補償の値は、スイッチング周波数の選択後は変更できません。

表 4. 電圧ループ・ゼロ補償の設定

SWITCHING FREQUENCY (kHz)	ZERO COMPENSATION (kHz)
500	5
750	7.5
1000	8.75
1500	10
2000	12.5
3000	17.5

### 代表的なリファレンス・デザイン

リファレンス回路図の例については、[標準アプリケーション回路](#)を参照してください。表 5 に、一般的な出力電圧に対応したリファレンス・デザインの例を示します。

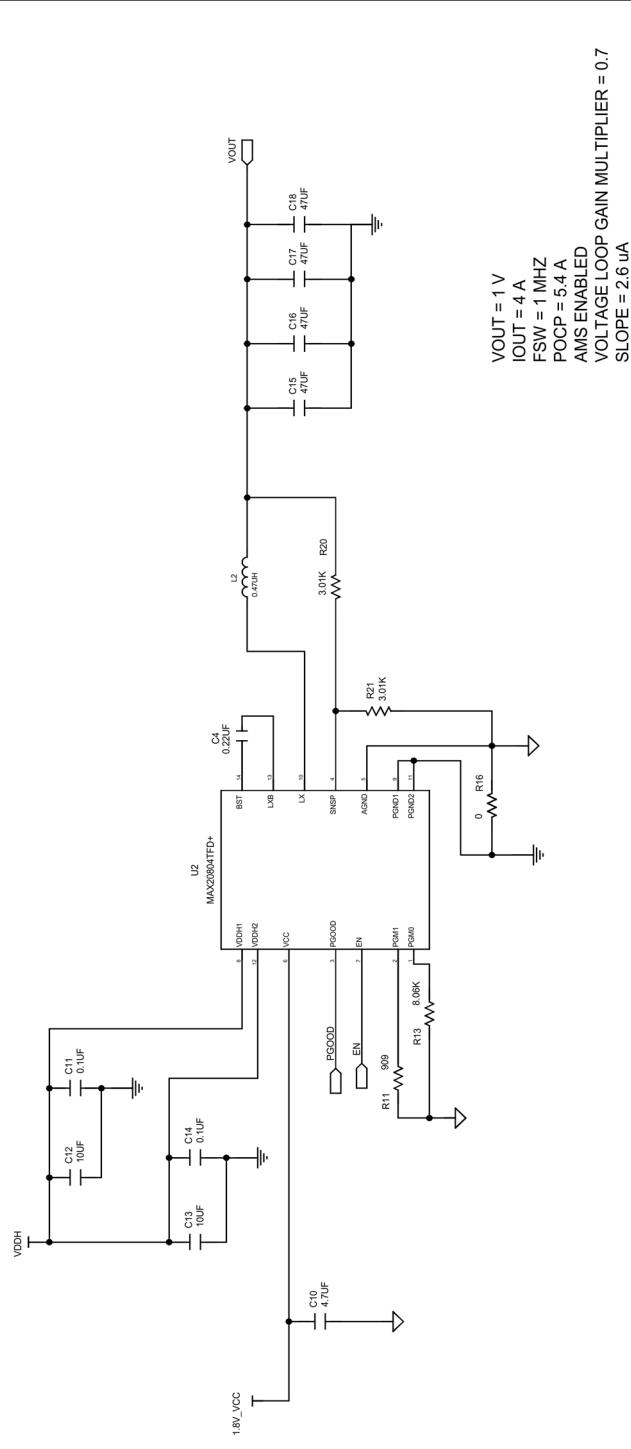
表 5. リファレンス・デザインの例

V <sub>OUT</sub> (V)	I <sub>OUT</sub> (A)	f <sub>SW</sub> (kHz)	R <sub>FB1</sub> (kΩ)	R <sub>FB2</sub> (kΩ)	PGM0 (kΩ)	PGM1 (kΩ)	L (μH)	C <sub>IN</sub>	C <sub>OUT</sub>
0.8	4	750	1.82	3.01	2.49	2.49	0.47	10μF+1μF+0.1μF	3x47μF
0.9	4	1000	2.40	3.01	8.06	2.49	0.47	10μF+1μF+0.1μF	3x47μF
1.0	4	1000	3.01	3.01	8.06	2.49	0.47	10μF+1μF+0.1μF	3x47μF
1.2	4	1000	4.22	3.01	8.06	2.49	0.56	10μF+1μF+0.1μF	3x47μF
1.8	4	1500	7.87	3.01	16.9	2.49	0.56	10μF+1μF+0.1μF	2x47μF
3.3	4	2000	16.9	3.01	26.1	2.15	1.0	10μF+1μF+0.1μF	2x47μF
5.0	3	2000	22.6	2.49	26.1	100	2.2	10μF+1μF+0.1μF	1x47μF

## PCB レイアウトのガイドライン

- 電気的および熱的な理由から、PCB の上面および下面から 2 番目の層は、電源グランド (PGND) プレーン用に確保する必要があります。
- $V_{DDH}$ 、PGND、LX の各パターンは、できるだけ広くして、パターンのインピーダンスを低減し、放熱性を改善する必要があります。
- 高周波入力デカップリング・コンデンサを、PCB の IC と同じ面で、IC にできるだけ近づけて  $V_{DDH}$  ピンから 40mil 以内の位置に配置する必要があります。その他のセラミック入力コンデンサは、これらの高周波バイパス・コンデンサに隣接して配置できます。PCB の反対側の面に配置することもできますが、その場合はできるだけ多数のビアを使用し、これらのコンデンサと IC の各ピンとの間のインピーダンスを最小限に抑えます。
- 両方の  $V_{DDH}$  ピンの近くにビアを使用し、内側の層でこれらの間を低インピーダンスで接続します。
- $V_{CC}$  デカップリング・コンデンサは、AGND に接続し、 $V_{CC}$  ピンにできるだけ近づけて配置します。
- アナログ制御信号グランド全ての接続には、アナログ・グランドの単一の銅ポリゴンまたはアイランドを使用する必要があります。この「静かな」アナログ・グランドの銅ポリゴンまたはアイランドは、AGND ピンに近接した 1 つの接続部を介して PGND に接続する必要があります。アナログ・グランドは、制御信号のシールドおよびグランド・リファレンスとして使用できます。
- $V_{CC}$  コンデンサと AGND ピンの間にはビアを配置しないでください。このようなビアを配置すると、 $V_{CC}$  コンデンサと PGND の間にスイッチング電流が流れることになります。AGND ピンの近くにビアを配置すると SNSP 分圧器にノイズが加わる可能性があります。
- 昇圧コンデンサは、PCB の IC と同じ面で、LX ピンおよび BST ピンのできるだけ近くに配置する必要があります。
- 帰還抵抗分圧器とオプションの外部補償ネットワークは、ノイズの混入を最小限に抑えるため、IC の近くに配置します。
- 電圧検出ラインはグランド・プレーンでシールドし、スイッチング・ノードおよびインダクタから離して配置します。
- 放熱のため、大電流が流れるピン全てに複数のビアを設けることを推奨します。
- 入力コンデンサと出力インダクタは IC の近くに配置し、部品までのパターンはできるだけ短く幅広くして、寄生インダクタンスと抵抗を最小限に抑える必要があります。

## 標準アプリケーション回路



## 型番

PART NUMBER	TEMP RANGE	PIN-PACKAGE
MAX20804TFD+	-40°C to +150°C	14 FC2QFN
MAX20804TFD+T	-40°C to +150°C	14 FC2QFN

+は鉛 (Pb) フリー／RoHS 準拠パッケージを表します。

T = テープ&リール。

## 改訂履歴

版数	改訂日	説明	改訂ページ
0	1/25	初版発行	-