

3V~36V、6A/8A/10A、12A ピークの 高効率同期整流式降圧 DC/DC コンバータ

特長

- ▶ 超高効率を実現する設計
 - ▶ R_{DS-ON} が 22mΩ/8mΩ のパワー-MOSFET
 - ▶ 24V_{IN}、5V_{OUT}、10A 時に 94.9%の効率、6A 時に 95.6%のピーク効率
 - ▶ 外部バイアス入力で効率が向上
 - ▶ 40μA の I_Q で 24V_{IN} から 3.3V_{OUT} へのレギュレーション
- ▶ 最大連続出力 10A、ピーク・トランジェント出力 12A (MAX17639)
- ▶ ダイ温度モニタリング
- ▶ 低 EMI を実現する設計
 - ▶ 対称な入力電圧ピン
 - ▶ 外部クロック同期を使用した可変スイッチング周波数：400kHz~2.2MHz
 - ▶ 4mm × 4mm の 18 ピン FC2QFN パッケージ
- ▶ 外付け部品と総コストを削減
 - ▶ ショットキー不要の同期整流動作
 - ▶ 可変出力範囲：0.6V~V_{IN} の 90%
 - ▶ プログラマブルなソフトスタートおよび EN/UVLO スレッシュホールド
- ▶ 過酷な産業環境でも信頼性の高い動作
 - ▶ ヒックアップ・モードによる過負荷保護機能を内蔵
 - ▶ 出力電圧ステータス・モニタリング機能およびダイ温度モニタリング機能を RESET/TJ ピンに内蔵
 - ▶ 工業用の広い動作周囲温度範囲：-40°C~+125°C
ジャンクション温度範囲：-40°C~+150°C

概要

MAX1763x は、MOSFET を内蔵した高効率、高電圧の同期整流式降圧 DC/DC コンバータで、3V~36V の入力電圧範囲で動作します。MAX17636 は 6A、MAX17638 は 8A、MAX17639 は 10A の連続電流を供給できます。更に、MAX17639 は、最大 12A のピーク電流をサポートできます。これらのデバイスは、0.6V から V_{IN} の 90% までの範囲の出力電圧を生成できます。

これらのデバイスは MODE/SYNC ピンを備えており、このピンを使用して、強制パルス幅変調 (PWM) モードまたはスイッチング周波数変調 (SFM) モードの動作にデバイスをプログラムし、また、内部クロックを外部クロックに同期させることができます。これらのデバイスは、コンバータをオン/オフするのに必要な入力電圧をプログラムできる、イネーブル/入力低電圧ロックアウト (EN/UVLO) ピンを備えています。また、起動中の突入電流を抑制するソフトスタート (SS) ピンも備えています。更に、これらのデバイスは RESET/TJ ピンを備えており、このピンを使用して出力電圧またはダイ温度のステータスをモニタできます。ダイ温度モニタにより、シリコン・ダイの温度を直接測定でき、理論的な推定に頼らずに、堅牢で信頼できる電源設計が可能になります。

アプリケーション

- ▶ ファクトリ・オートメーションおよびビルディング・オートメーション
- ▶ 分散型 DC 電源システム
- ▶ 汎用電源

簡略アプリケーション回路図

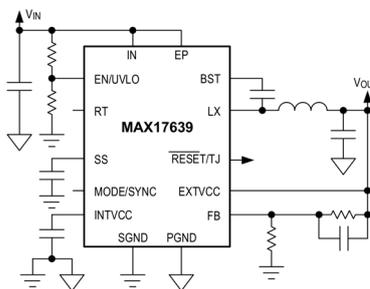


図 1. 標準アプリケーション回路

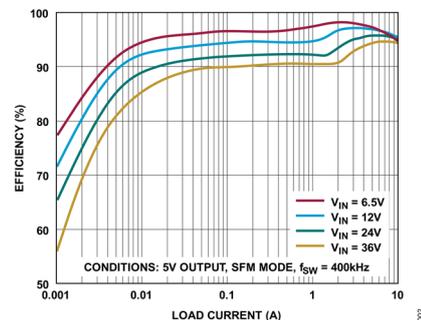


図 2. 効率と負荷電流の関係

目次

特長.....	1
概要.....	1
アプリケーション.....	1
簡略アプリケーション回路図.....	1
改訂履歴.....	3
仕様.....	4
絶対最大定格.....	7
ピン配置およびピン機能の説明.....	8
端子説明.....	8
機能図.....	10
代表的な性能特性.....	11
詳細.....	19
モード選択および外部クロック同期 (MODE/SYNC).....	19
PWM モードの動作.....	20
SFM モードの動作.....	20
リニア・レギュレータ (INTVCC および EXTVCC).....	20
スイッチング周波数 (RT) の設定.....	21
動作入力電圧範囲.....	21
過電流保護 (OCP) / ヒカップ・モード.....	22
出力電圧ステータスおよびダイ温度モニタ ($\overline{\text{RESET/TJ}}$).....	22
ブリバイアス出力.....	22
サーマル・シャットダウン保護.....	23
アプリケーション情報.....	23
入力コンデンサの選択.....	23
インダクタの選択.....	24
出力コンデンサの選択.....	24
ソフトスタート・コンデンサの選択.....	25
入力低電圧ロックアウト・レベルの設定.....	25
出力電圧の調整.....	26
消費電力.....	27
プリント基板 (PCB) レイアウト時のガイドライン.....	27
代表的なアプリケーション回路.....	29

外形寸法.....	31
ランド・パターン.....	33
オーダー・ガイド.....	34

改訂履歴

版数	改訂日	説明	改訂ページ
0	10/25	初版発行	-
1	10/25	オーダー・ガイド を更新	34

仕様

表 1. 電気的特性

($V_{IN} = 24V$ 、 $V_{EN/UVLO} = 24V$ 、 $C_{INTVCC} = 4.7\mu F$ 、 $V_{SGND} = V_{PGND} = V_{MODE/SYNC} = V_{EXTVCC} = 0V$ 、 $V_{FB} = 0.64V$ 、 $LX = SS = \overline{RESET}/TJ = RT =$ オープン、 V_{BST} と V_{LX} の間の電圧 = 1.8V、 $T_J = -40^\circ C \sim +150^\circ C$ 。代表値は $T_A = +25^\circ C$ での値。特に指定のない限り、電圧はすべて SGND 基準。*)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLY (IN)						
Input Voltage Range	V_{IN}		3		36	V
Input Shutdown Current	I_{IN-SH}	$V_{EN/UVLO} = 0V$, $T_A = T_J = +25^\circ C$		3.95	5.35	μA
		$V_{EN/UVLO} = 0V$		3.95	40	μA
No Load IN Pin Current (See Figure 54)	I_{IN-SFM}	MODE/SYNC = Open, $V_{IN} = 24V$, $V_{EXTVCC} = 5V$		65		μA
	I_{IN-PWM}	$V_{MODE/SYNC} = 0V$, $V_{IN} = 24V$, $V_{EXTVCC} = 5V$		23		mA
Input UVLO	$V_{IN-UVLO-R}$	V_{IN} rising	2.7	2.8	2.9	V
	$V_{IN-UVLO-F}$	V_{IN} falling	2.58	2.68	2.78	V
ENABLE/UNDERVOLTAGE LOCKOUT (EN/UVLO)						
EN/UVLO Threshold	V_{ENR}	$V_{EN/UVLO}$ rising	1.22	1.25	1.28	V
	V_{ENF}	$V_{EN/UVLO}$ falling	1.12	1.15	1.18	V
EN/UVLO Input Leakage Current	I_{EN}	$V_{EN/UVLO} = 0V$, $T_A = +25^\circ C$	-50	0	+50	nA
LINEAR REGULATORS (INTVCC, EXTVCC)						
INTVCC Output Voltage	V_{INTVCC}	$3 \leq V_{IN} \leq 36V$, $I_{INTVCC} = 1mA$	1.74	1.8	1.86	V
		$1mA \leq I_{INTVCC} \leq 30mA$	1.72	1.8	1.87	V
		$2.35 \leq V_{EXTVCC} \leq 12V$, $I_{INTVCC} = 1mA$	1.74	1.8	1.86	V
		$V_{EXTVCC} = 12V$, $1mA \leq I_{INTVCC} \leq 30mA$	1.72	1.8	1.87	V
INTVCC Undervoltage Threshold	$V_{INTVCC-UVR}$	V_{INTVCC} rising	1.61	1.64	1.69	V
	$V_{INTVCC-UVF}$	V_{INTVCC} falling	1.545	1.58	1.625	V
EXTVCC Voltage Range	V_{EXTVCC}		2.35		12	V
EXTVCC Switchover Threshold	$V_{EXTVCC-UVR}$	V_{EXTVCC} rising	2.25	2.30	2.35	V
EXTVCC Switchover Threshold	$V_{EXTVCC-UVF}$	V_{EXTVCC} falling	2.15	2.2	2.25	V

HIGH-SIDE AND LOW-SIDE MOSFETS

($V_{IN} = 24V$, $V_{EN/UVLO} = 24V$, $C_{INTVCC} = 4.7\mu F$, $V_{SGND} = V_{PGND} = V_{MODE/SYNC} = V_{EXTVCC} = 0V$, $V_{FB} = 0.64V$, $LX = SS = \overline{RESET}/TJ = RT =$ オープン、 V_{BST} と V_{LX} の間の電圧 = $1.8V$, $T_J = -40^{\circ}C \sim +150^{\circ}C$ 。代表値は $T_A = +25^{\circ}C$ の値。特に指定のない限り、電圧はすべて SGND 基準。!)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
High-Side nMOS On-Resistance	R_{DS-ONH}	$I_{LX} = 0.3A$, sourcing		22.5	42	m Ω
Low-Side nMOS On-Resistance	R_{DS-ONL}	$I_{LX} = 0.3A$, sinking		8.5	16	m Ω
LX Leakage Current	I_{LX_LKG}	$V_{IN} = 36V$, $V_{LX} = (V_{PGND}+1)V$ to $(V_{IN} - 1)V$, $T_A = +25^{\circ}C$, $V_{EN/UVLO} = 0V$	-2		+2	μA
SOFT-START (SS)						
Charging Current	I_{SS}	$V_{SS} = 0.3V$	4.4	5	5.3	μA
FEEDBACK (FB)						
FB Regulation Voltage	V_{FB-REG}		0.593	0.6	0.607	V
FB Input-Bias Current	I_{FB}	$V_{FB} = 1V$, $T_A = +25^{\circ}C$	-50		+50	nA
MODE SELECTION AND EXTERNAL CLOCK SYNCHRONIZATION (MODE/SYNC)						
MODE Threshold	V_{M-SFM}	SFM Mode	1.3			V
	V_{M-PWM}	PWM Mode			0.5	V
SYNC Frequency Capture Range	f_{SYNC}	f_{SW} set by R_{RT}^2	$1.1 \times f_{SW}$		$1.4 \times f_{SW}$	kHz
SYNC High Pulse Width	t_{SYNC_H}		100			ns
SYNC Low Pulse Width	t_{SYNC_L}		100			ns
SYNC Threshold	V_{IH}		1.3			V
	V_{IL}				0.5	V
CURRENT LIMIT						
Peak Current-Limit Threshold	$I_{PEAK-LIMIT}$	MAX17639	15.1	17.8	20.5	A
		MAX17638	11.3	13.3	15.3	A
		MAX17636	8.3	9.8	11.3	A
Valley Current-Limit Threshold	$I_{VALLEY-LIMIT}$	PWM Mode, MAX17639		-8		A
		PWM Mode, MAX17638		-7		A
		PWM Mode, MAX17636		-6		A
		SFM Mode	-0.10	0.13	+0.36	A
SWITCHING FREQUENCY (RT)						
Switching Frequency	f_{SW}	$R_{RT} = 75k\Omega$	375	400	440	kHz

($V_{IN} = 24V$, $V_{EN/UVLO} = 24V$, $C_{INTVCC} = 4.7\mu F$, $V_{SGND} = V_{PGND} = V_{MODE/SYNC} = V_{EXTVCC} = 0V$, $V_{FB} = 0.64V$, $LX = SS = \overline{RESET}/TJ = RT =$ オープン、 V_{BST} と V_{LX} の間の電圧 = 1.8V、 $T_J = -40^\circ C \sim +150^\circ C$ 。代表値は $T_A = +25^\circ C$ での値。特に指定のない限り、電圧はすべて SGND 基準。¹⁾)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
		$R_{RT} = 9.96k\Omega$	1980	2200	2420	kHz
		$R_{RT} = \text{Open}$	450	500	540	kHz
V_{FB} Hiccup Threshold	$V_{FB-HICF}$	V_{FB} falling	0.345	0.36	0.375	V
Hiccup Timeout		See Note ³		130		ms
Minimum On-Time	t_{ON-MIN}			80	110	ns
Minimum Off-Time	$t_{OFF-MIN}$			120	150	ns
LX Dead Time	LX_{DT}			5		ns

OUTPUT VOLTAGE STATUS AND DIE TEMPERATURE MONITOR (RESET / TJ)

\overline{RESET} Output Level Low	$V_{\overline{RESET}L}$	$I_{\overline{RESET}} = 10mA$			0.6	V
\overline{RESET} Output Leakage Current	$I_{\overline{RESET}LKG}$	$T_A = T_J = +25^\circ C$, $V_{\overline{RESET}} = 5.5V$	-50		+50	nA
FB Threshold for \overline{RESET} De-assertion	V_{FB-OKR}	V_{FB} Rising	93	95	97	%
FB Threshold for \overline{RESET} Assertion	V_{FB-OKF}	V_{FB} Falling	90	91.7	93.7	%
\overline{RESET} Delay after FB Reaches V_{FB-OKR}				2		ms
\overline{RESET}/TJ Pin Voltage	V_{T25}	$T_A = +25^\circ C$, $\overline{RESET}/TJ = 20k\Omega$ connected to SGND	580	595	610	mV
\overline{RESET}/TJ Pin Voltage Variation with respect to Die Temperature	dV_{TJ}/dT			2		mV/ $^\circ C$

THERMAL SHUTDOWN

Thermal Shutdown Threshold		Temperature rising		175		$^\circ C$
Thermal Shutdown Hysteresis				10		$^\circ C$

¹⁾ 電気的仕様は、 $T_A = +25^\circ C$ での製造テストに基づいています。動作温度範囲全体の仕様は設計と特性評価により確保されています。

²⁾ 許容される最大の外部クロック周波数は 2.2MHz です。

³⁾ 詳細については、[過電流保護 \(OCP\) / ヒカップ・モード](#)のセクションを参照してください。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 2. 絶対最大定格

PARAMETER	RATING
IN to PGND	-0.3V to +40V
EN/UVLO to SGND	-0.3V to ($V_{IN} + 0.3V$)
LX to PGND	-0.3V to ($V_{IN} + 0.3V$)
EXTVCC to SGND	-14V to +14V
BST to PGND	-0.3V to +42V
BST to LX	-0.3V to +2.2V
BST to INTVCC	-0.3V to +40V
FB, SS, RT, INTVCC to SGND	-0.3V to +2.2V
RESET/TJ, MODE/SYNC to SGND	-0.3V to +6V
PGND to SGND	-0.3V to +0.3V
LX total RMS Current	15A
Output Short-Circuit Duration	Continuous
Continuous Power Dissipation (Multilayer Board), $T_A = +70^\circ\text{C}$, derate 52.6mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$	4210mW
Operating Temperature Range ¹	-40 $^\circ\text{C}$ to +150 $^\circ\text{C}$
Junction Temperature	+150 $^\circ\text{C}$
Storage Temperature Range	-65 $^\circ\text{C}$ to +150 $^\circ\text{C}$
Lead Temperature, Soldering, 10s	+300 $^\circ\text{C}$
Soldering Temperature (reflow)	+260 $^\circ\text{C}$

¹ ジャンクション温度が+125 $^\circ\text{C}$ を超えると、動作寿命が短くなります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらはストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ピン配置およびピン機能の説明

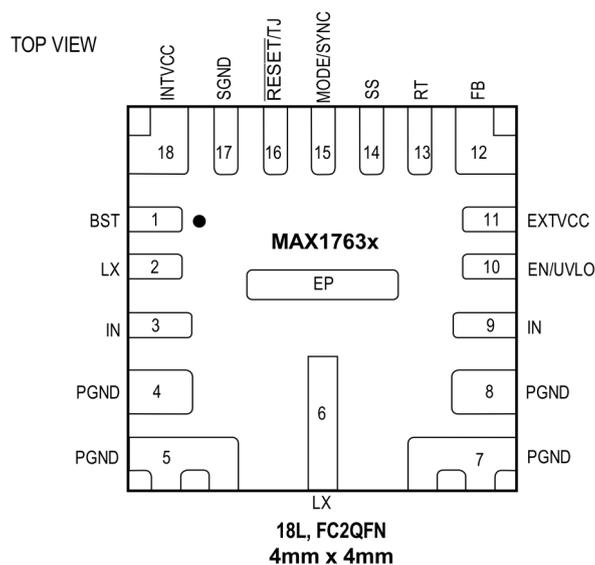


図 3. MAX1763x のピン配置

端子説明

表 3. 端子説明

端子	名称	説明
1	BST	ブートストラップ・コンデンサ・ピン。BST と LX (2 番ピン) の間に 0.1 μ F のセラミック・コンデンサを接続します。
2, 6	LX	スイッチング・ノード・ピン。LX (2 番ピン) はブートストラップ・コンデンサの一端に接続します。LX (6 番ピン) はインダクタのスイッチ側に接続します。
3, 9	IN	電源入力ピン。MAX1763x には、0.1 μ F の入力バイパス・コンデンサが 2 つ必要です。1 つは、IN (3 番ピン) と PGND (4 番ピン) の間に配置する必要があります。もう 1 つは、IN (9 番ピン) と PGND (8 番ピン) の間に配置する必要があります。これらのコンデンサは、MAX1763x のできるだけ近くに配置してください。追加の入力コンデンサ (4.7 μ F を 2 つ以上) を、入力電源配線パターンに沿って MAX1763x の近くに配置する必要があります。IN ピン (3 番、9 番) はプレーンを使用して EP に接続します。レイアウト例については、 MAX17639 評価用ボード のユーザー・ガイドを参照してください。
4, 5, 7, 8	PGND	電源グランド・ピン。PGND ピンは電源グランド・プレーンに接続します。レイアウト例については、 MAX17639 評価キット のデータシートを参照してください。
10	EN/UVLO	イネーブル/低電圧ロックアウト・ピン。EN/UVLO をハイにすると、デバイスがイネーブルになります。IN ピンと SGND ピンの間に配置した抵抗分圧器の midpoint に接続して、デバイスがオンになる入力電圧を設定します。ローに引き下げると、デバイスがディスエーブルになります。

端子	名称	説明
11	EXTVCC	EXT-LDO 用の外部バイアス入力。2.5V~12V の出力電圧範囲では、効率を向上させるためこのピンをコンバータの出力電圧ノードに接続してください。EXTVCC 機能を使用しない場合は SGND に接続します。詳細については、 リニア・レギュレータ (INTVCC および EXTVCC) のセクションを参照してください。
12	FB	フィードバック入力ピン。出力電圧ノードと SGND ピンの間に接続された抵抗分圧器の中央ノードに FB ピンを接続して、出力電圧を設定します。詳細については、 出力電圧の調整 のセクションを参照してください。
13	RT	スイッチング周波数プログラミング用の入力ピン。RT と SGND の間に抵抗を接続して、コンバータのスイッチング周波数を 400kHz~2.2MHz の範囲で設定します。RT ピンをオープンのままにすると、デフォルトのスイッチング周波数 500kHz になります。詳細については、 スイッチング周波数 (RT) の設定 のセクションを参照してください。
14	SS	ソフトスタート入力ピン。SS と SGND の間にコンデンサを接続してソフトスタート時間を設定します。
15	MODE/SYNC	モード選択入力/外部クロック同期入力ピン。MODE/SYNC ピンで、デバイスが PWM モードまたは SFM モードで動作するように設定します。MODE/SYNC を SGND に接続すると、どのような負荷でも定周波数 PWM モードで動作します。MODE/SYNC ピンをオープンにしておくと、軽負荷時に SFM モードで動作します。MODE/SYNC ピンは、コンバータを外部クロックに同期させるために使用することもできます。詳細については、 モード選択および外部クロック同期 (MODE/SYNC) のセクションを参照してください。
16	$\overline{\text{RESET/TJ}}$	オープン・ドレイン・ステータス出力/ダイ温度モニタ出力ピン。このピンは、出力電圧のステータスまたはダイ温度をモニタするのに使用できます。この 2 つの機能は同時には使用できません。出力電圧のステータスは、ブルアップ抵抗を介して $\overline{\text{RESET/TJ}}$ ピンを電源に接続するとモニタできます。 $\overline{\text{RESET/TJ}}$ 出力は、FB ノードの電圧がその設定値の 91.7% (代表値) を下回るとローになります。 $\overline{\text{RESET/TJ}}$ は、FB がその設定値の 95% (代表値) を超えてから 2ms 後にハイになります。 $\overline{\text{RESET/TJ}}$ ピンは、20k Ω の抵抗を $\overline{\text{RESET/TJ}}$ ピンと SGND の間に接続することによって、デバイスのダイ温度をモニタするために使用することもできます。詳細については、 出力電圧ステータスおよびダイ温度モニタ ($\overline{\text{RESET/TJ}}$) のセクションを参照してください。
17	SGND	信号グランド。
18	INTVCC	1.8V リニア・レギュレータの出力ピン。INTVCC と SGND の間に 4.7 μF 以上のセラミック・コンデンサを接続します。リニア・レギュレータは、INTVCC ピンでの外部負荷はサポートしません。
—	EP	露出パッド。プレーンを使用して EP を IN ピン (3 番、9 番) に必ず接続してください。レイアウト例については、MAX17639 評価キットのデータシートを参照してください。

機能図

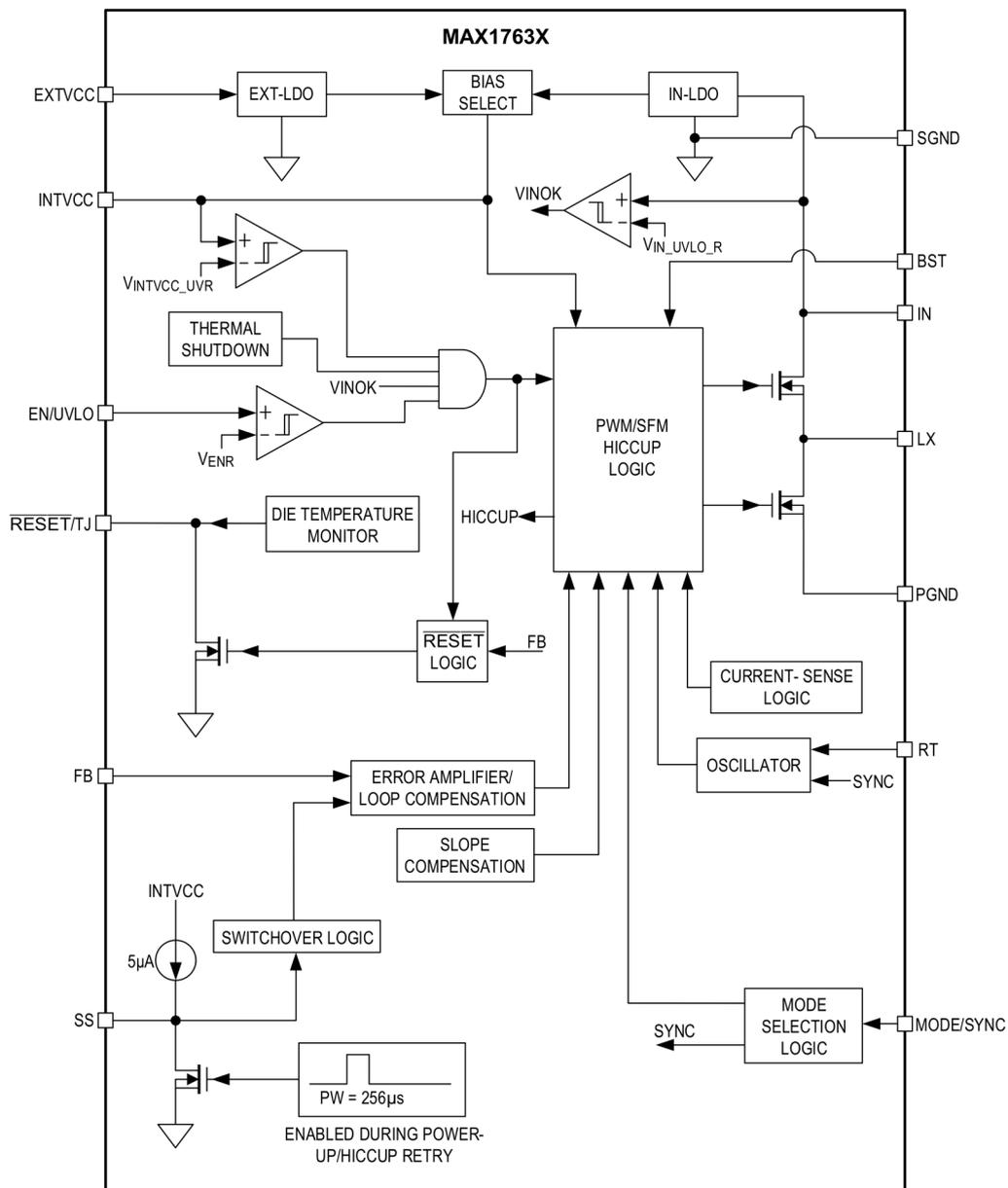


図 4. MAX1763x の機能図

代表的な性能特性

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{INTVCC} = 4.7\mu F$ 、 $V_{SGND} = V_{PGND} = 0V$ 、 $V_{EXTVCC} = V_{OUT}$ 、 $C_{BST} = 0.1\mu F$ 、 $C_{SS} = 8200pF$ 、 $T_A = +25^\circ C$ 。)

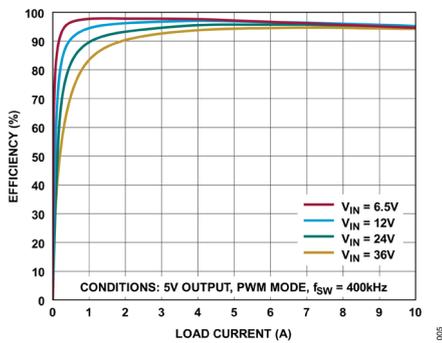


図 5. 効率と負荷電流の関係 (図 54 の回路)

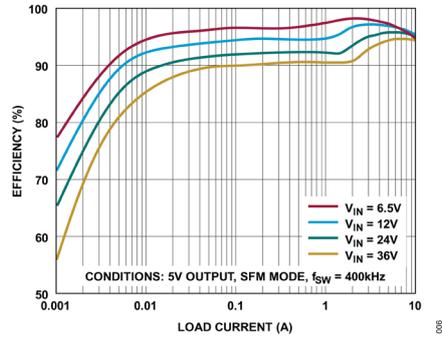


図 6. 効率と負荷電流の関係 (図 54 の回路)

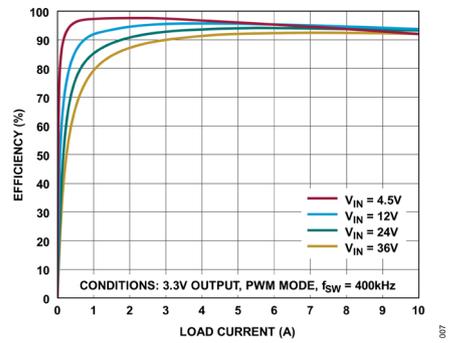


図 7. 効率と負荷電流の関係 (図 55 の回路)

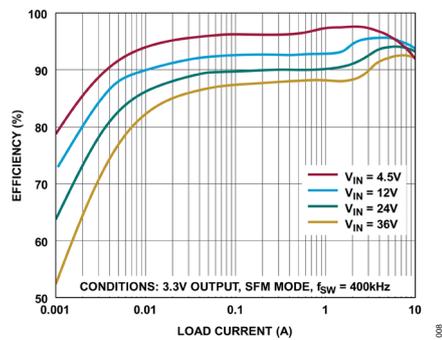


図 8. 効率と負荷電流の関係 (図 55 の回路)

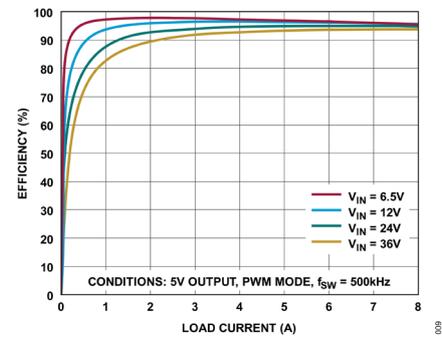


図 9. 効率と負荷電流の関係 (図 56 の回路)

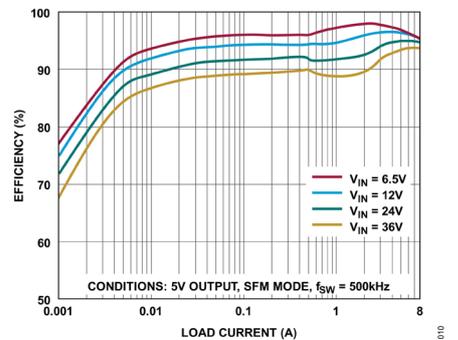


図 10. 効率と負荷電流の関係 (図 56 の回路)

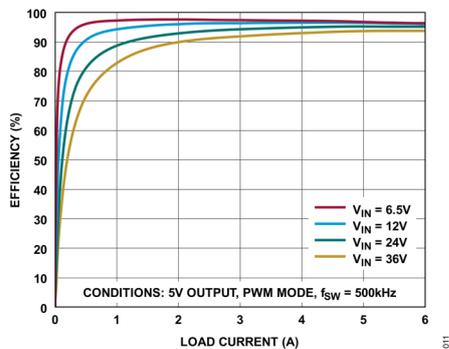


図 11. 効率と負荷電流の関係 (図 57 の回路)

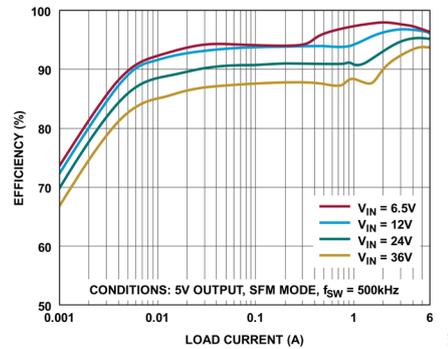


図 12. 効率と負荷電流の関係 (図 57 の回路)

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{INTVCC} = 4.7\mu F$ 、 $V_{SGND} = V_{PGND} = 0V$ 、 $V_{EXTVCC} = V_{OUT}$ 、 $C_{BST} = 0.1\mu F$ 、 $C_{SS} = 8200pF$ 、 $T_A = +25^\circ C$ 。)

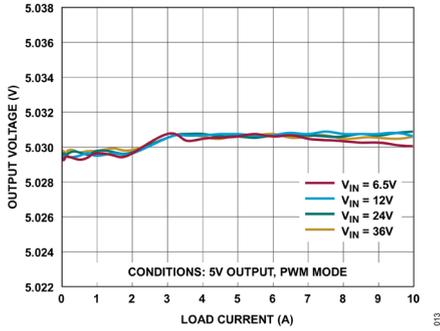


図 13. 出力電圧と負荷電流の関係 (図 54 の回路)

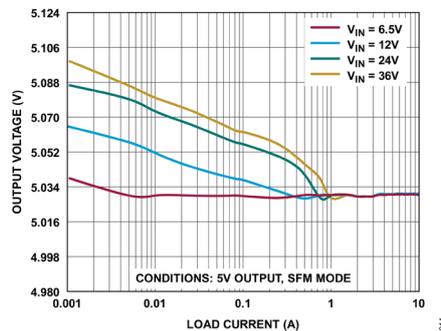


図 14. 出力電圧と負荷電流の関係 (図 54 の回路)

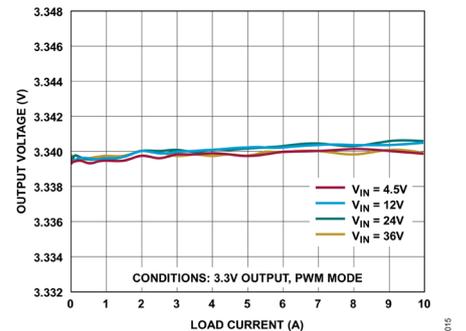


図 15. 出力電圧と負荷電流の関係 (図 55 の回路)

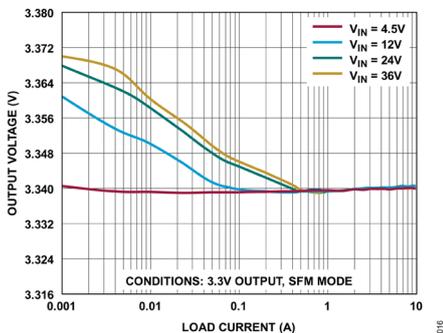


図 16. 出力電圧と負荷電流の関係 (図 55 の回路)

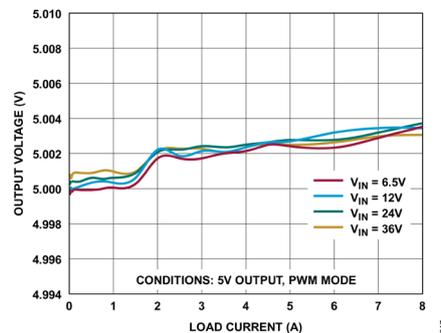


図 17. 出力電圧と負荷電流の関係 (図 56 の回路)

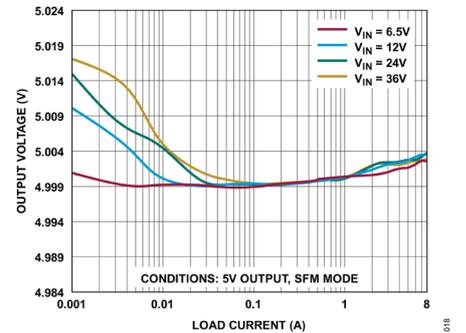


図 18. 出力電圧と負荷電流の関係 (図 56 の回路)

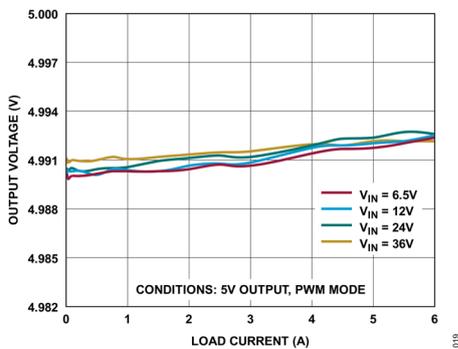


図 19. 出力電圧と負荷電流の関係 (図 57 の回路)

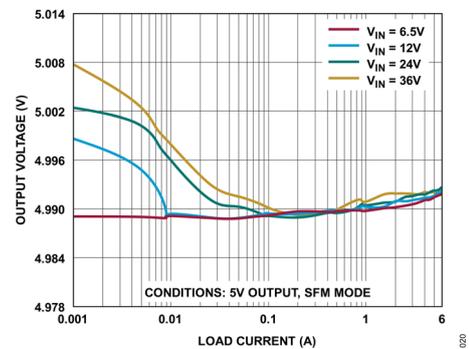


図 20. 出力電圧と負荷電流の関係 (図 57 の回路)

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{INTVCC} = 4.7\mu F$ 、 $V_{SGND} = V_{PGND} = 0V$ 、 $V_{EXTVCC} = V_{OUT}$ 、 $C_{BST} = 0.1\mu F$ 、 $C_{SS} = 8200pF$ 、 $T_A = +25^\circ C$ 。)

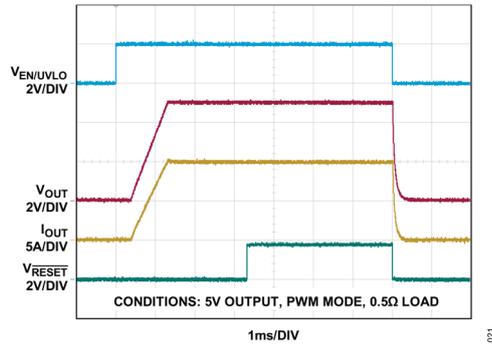


図 21. EN/UVLO を使用したソフトスタート/シャットダウン (図 54 の回路)

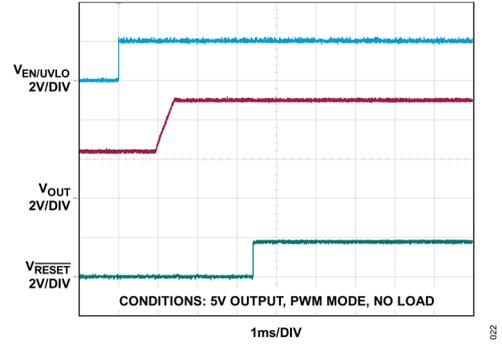


図 22. プリバイアス電圧 2.5V でのソフトスタート (図 54 の回路)

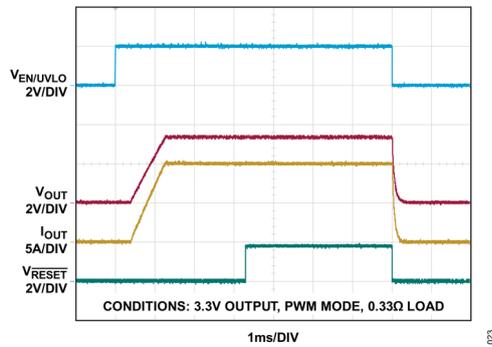


図 23. EN/UVLO を使用したソフトスタート/シャットダウン (図 55 の回路)

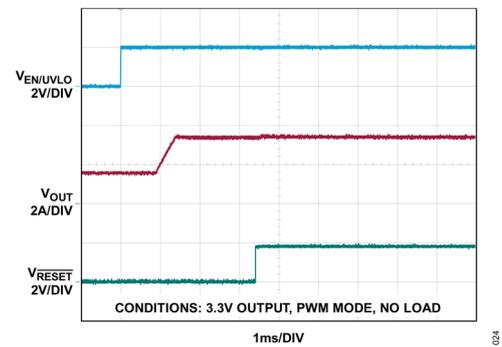


図 24. プリバイアス電圧 1.65V でのソフトスタート (図 55 の回路)

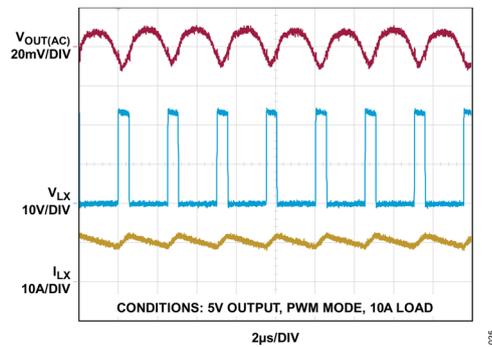


図 25. 定常状態の性能 (図 54 の回路)

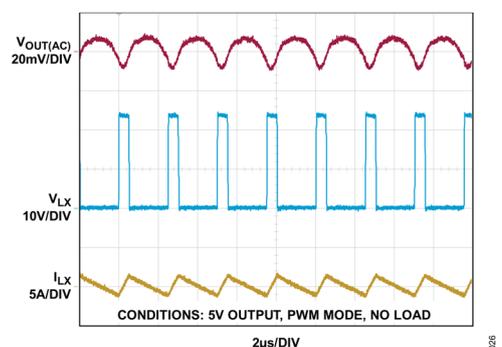


図 26. 定常状態の性能 (図 54 の回路)

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{INTVCC} = 4.7\mu F$ 、 $V_{SGND} = V_{PGND} = 0V$ 、 $V_{EXTVCC} = V_{OUT}$ 、 $C_{BST} = 0.1\mu F$ 、 $C_{SS} = 8200pF$ 、 $T_A = +25^\circ C$ 。)

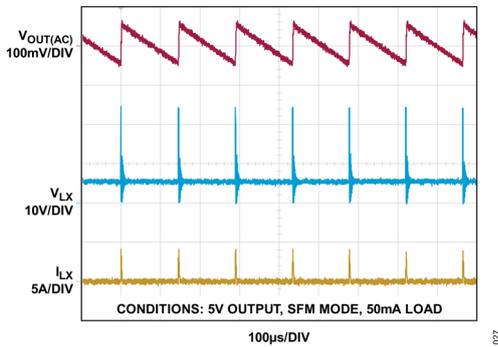


図 27. 定常状態の性能 (図 54 の回路)

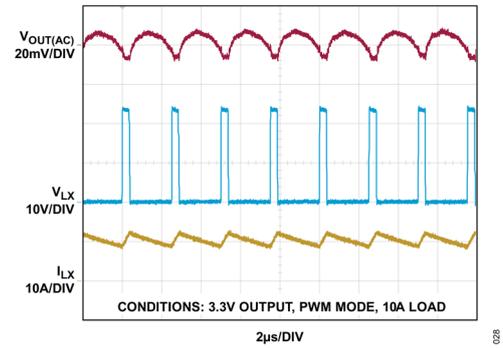


図 28. 定常状態の性能 (図 55 の回路)

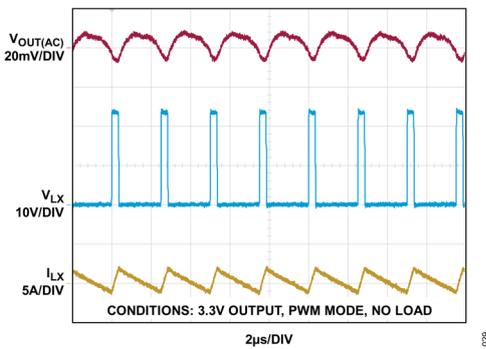


図 29. 定常状態の性能 (図 55 の回路)

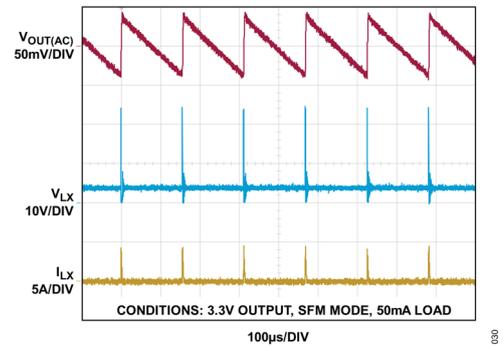


図 30. 定常状態の性能 (図 55 の回路)

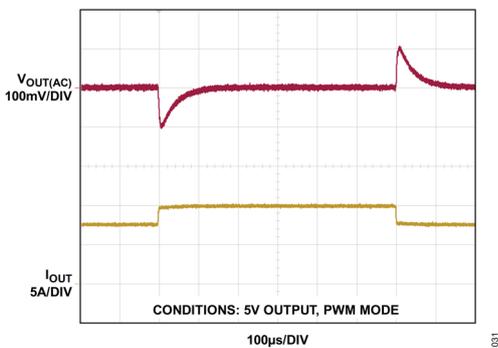


図 31. 7.5A と 10A の間の負荷過渡応答 (図 54 の回路)

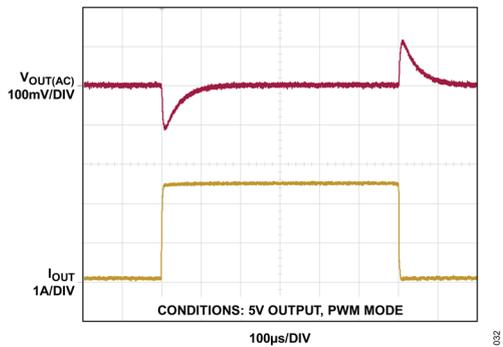


図 32. 10mA と 2.5A の間の負荷過渡応答 (図 54 の回路)

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{INTVCC} = 4.7\mu F$ 、 $V_{SGND} = V_{PGND} = 0V$ 、 $V_{EXTVCC} = V_{OUT}$ 、 $C_{BST} = 0.1\mu F$ 、 $C_{SS} = 8200pF$ 、 $T_A = +25^\circ C$ 。)

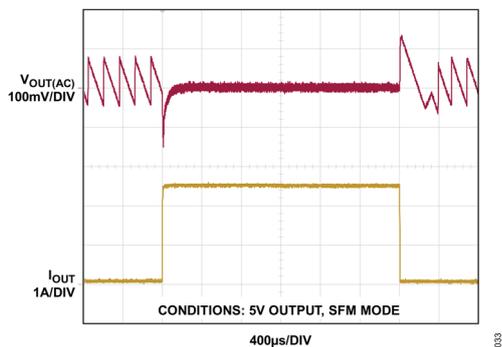


図 33. 50mA と 2.5A の間の負荷過渡応答 (図 54 の回路)

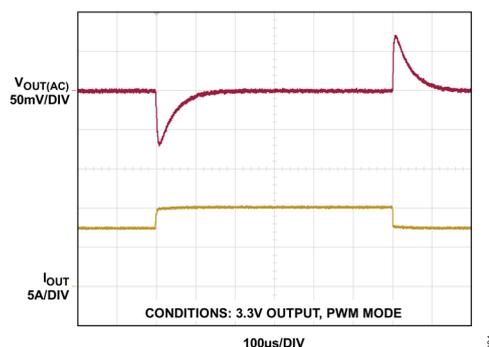


図 34. 7.5A と 10A の間の負荷過渡応答 (図 55 の回路)

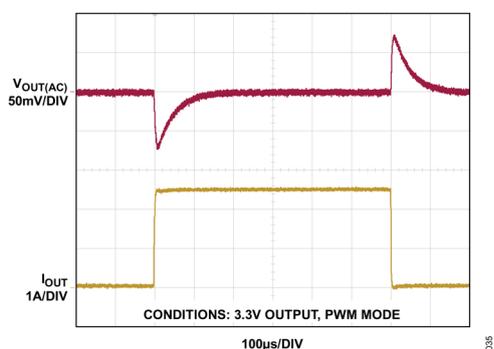


図 35. 10mA と 2.5A の間の負荷過渡応答 (図 55 の回路)

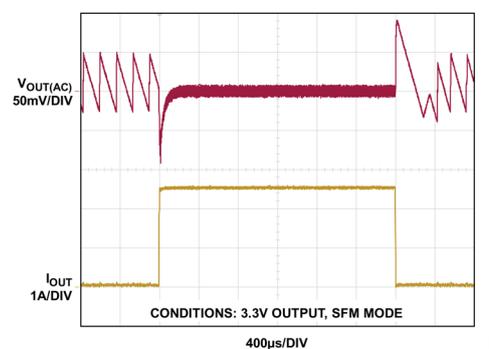


図 36. 50mA と 2.5A の間の負荷過渡応答 (図 55 の回路)

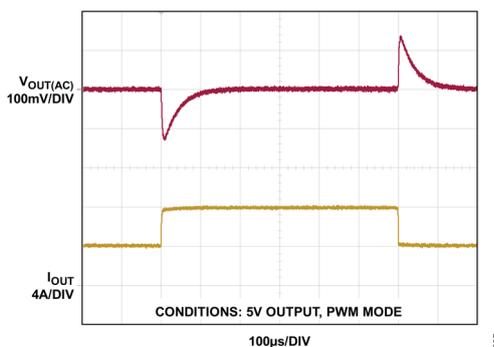


図 37. 4A と 8A の間の負荷過渡応答 (図 56 の回路)

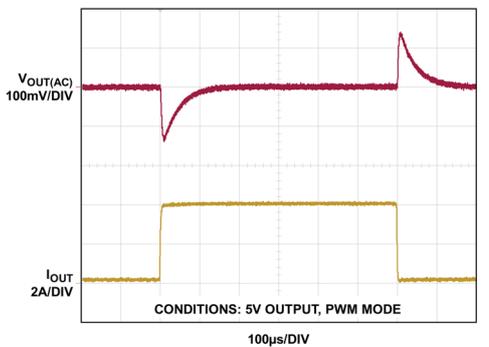


図 38. 10mA と 4A の間の負荷過渡応答 (図 56 の回路)

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{INTVCC} = 4.7\mu F$ 、 $V_{SGND} = V_{PGND} = 0V$ 、 $V_{EXTVCC} = V_{OUT}$ 、 $C_{BST} = 0.1\mu F$ 、 $C_{SS} = 8200pF$ 、 $T_A = +25^\circ C$ 。)

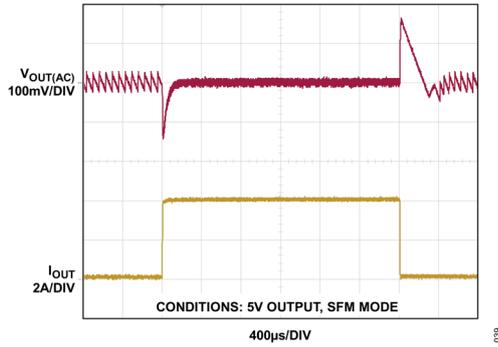


図 39. 50mA と 4A の間の負荷過渡応答 (図 56 の回路)

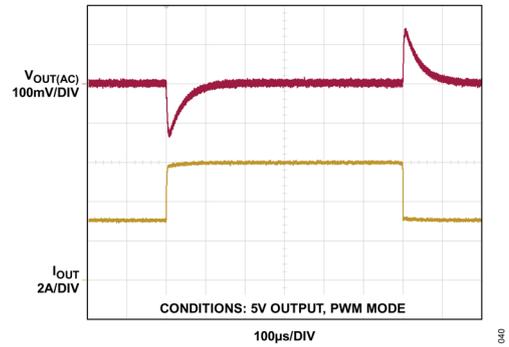


図 40. 3A と 6A の間の負荷過渡応答 (図 57 の回路)

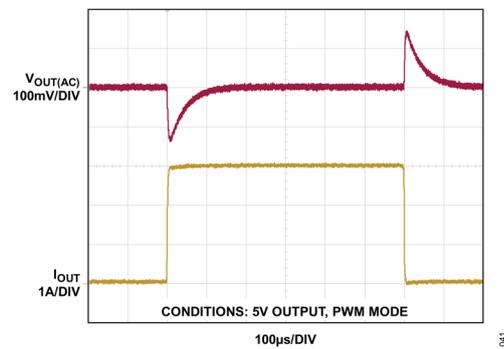


図 41. 10mA と 3A の間の負荷過渡応答 (図 57 の回路)

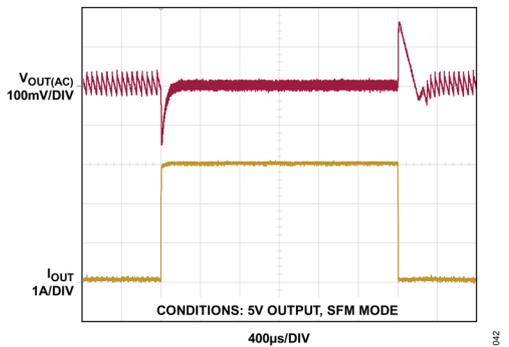


図 42. 50mA と 3A の間の負荷過渡応答 (図 57 の回路)

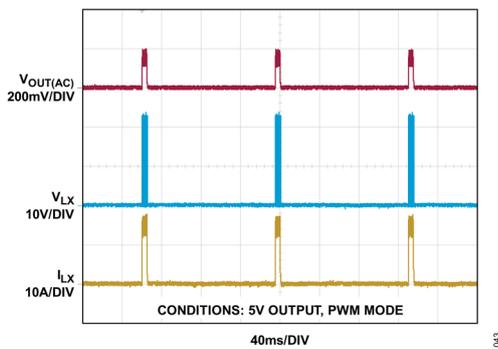


図 43. 過負荷保護 (図 54 の回路)

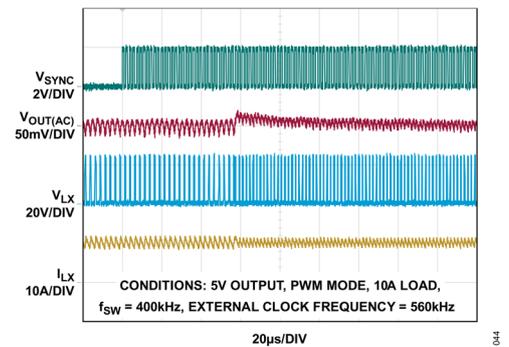


図 44. 外部クロック同期 (図 54 の回路)

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{INTVCC} = 4.7\mu F$ 、 $V_{SGND} = V_{PGND} = 0V$ 、 $V_{EXTVCC} = V_{OUT}$ 、 $C_{BST} = 0.1\mu F$ 、 $C_{SS} = 8200pF$ 、 $T_A = +25^\circ C$ 。)

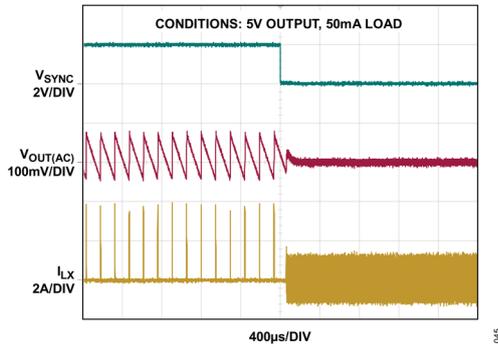


図 45. 動的モード変更 (図 54 の回路)

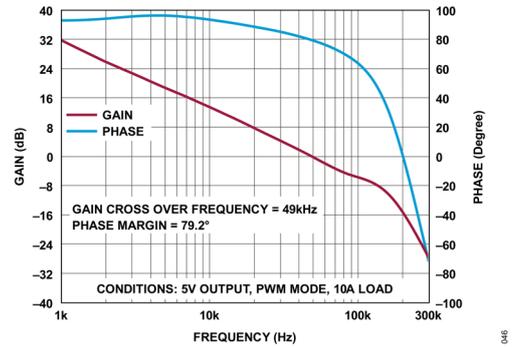


図 46. ゲイン/位相と周波数の関係 (図 54 の回路)

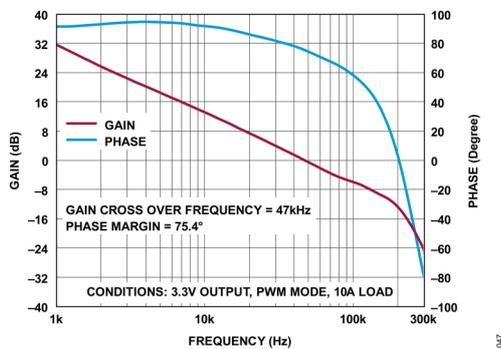


図 47. ゲイン/位相と周波数の関係 (図 55 の回路)

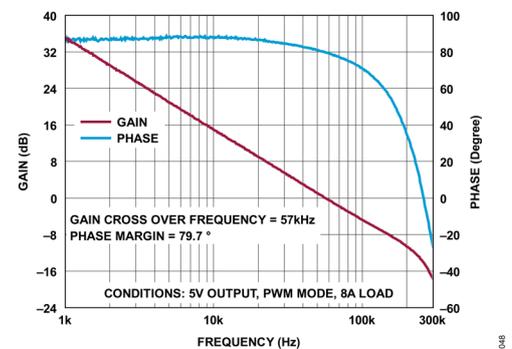


図 48. ゲイン/位相と周波数の関係 (図 56 の回路)

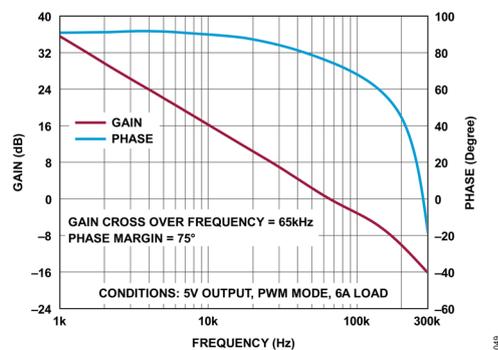


図 49. ゲイン/位相と周波数の関係 (図 57 の回路)

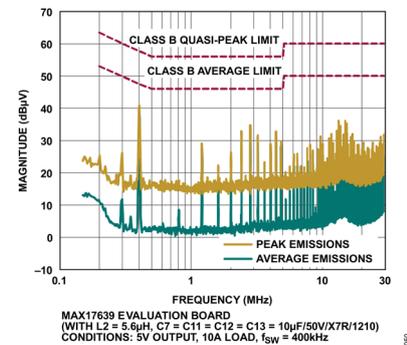


図 50. クラス B 限界値での CISPR 32 伝導エミッション・テスト

(特に指定のない限り、 $V_{IN} = V_{EN/UVLO} = 24V$ 、 $C_{INTVCC} = 4.7\mu F$ 、 $V_{SGND} = V_{PGND} = 0V$ 、 $V_{EXTVCC} = V_{OUT}$ 、 $C_{BST} = 0.1\mu F$ 、 $C_{SS} = 8200pF$ 、 $T_A = +25^{\circ}C$ 。)

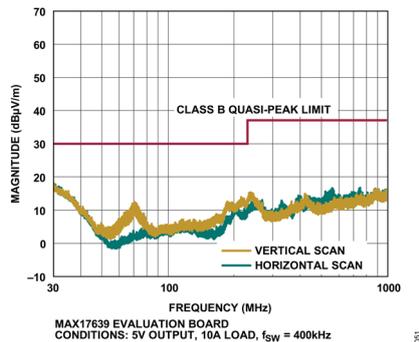


図 51. クラス B 限界値での CISPR 32 放射エミッション・テスト

詳細

MAX1763xは、MOSFETを内蔵した高効率、高電圧の同期整流式降圧DC/DCコンバータであり、3V~36Vの入力電圧範囲で動作します。MAX17636は6A、MAX17638は8A、MAX17639は10Aの連続電流を供給できます。更に、MAX17639は、最大12Aのピーク電流をサポートできます。これらのデバイスは、0.6Vから V_{IN} の90%までの範囲の出力電圧を生成できます。出力電圧範囲にわたる補償機能を内蔵しているため、外付けの補償部品は不要です。フィードバック電圧のレギュレーション精度は、 $-40^{\circ}\text{C}\sim+150^{\circ}\text{C}$ の温度範囲にわたり $\pm 1.2\%$ です。

MAX1763xは、ピーク電流モード制御アーキテクチャを採用しています。内蔵トランスコンダクタンス・エラー・アンプが内部のノードで積分誤差電圧を生成し、その電圧で、PWMコンパレータ、ハイサイド電流検出アンプ、スロープ補償ジェネレータを使用してデューティサイクルを設定します。ハイサイドMOSFETは、クロックの各立上がりエッジでオンになり、適切もしくは最大のデューティサイクルに達するまで、またはピーク電流制限値が検出されるまで、オンのままになります。ハイサイドMOSFETがオンの間、インダクタ電流が増加してインダクタにエネルギーを蓄積し、出力にも電流を供給します。スイッチング・サイクルの残り期間では、ハイサイドMOSFETがオフになり、ローサイドMOSFETがオンになります。インダクタは、インダクタ電流をランプダウンさせながら蓄積したエネルギーを放出し、出力に電流を供給します。

これらのデバイスはMODE/SYNCピンを備えており、このピンを使用して、強制パルス幅変調(PWM)モードまたはスイッチング周波数変調(SFM)モードの動作にデバイスをプログラムし、また、内部クロックを外部クロックに同期させることができます。これらのデバイスは、コンバータをオン/オフするのに必要な入力電圧をプログラムできる、イネーブル/入力低電圧ロックアウト(EN/UVLO)ピンを備えています。また、起動中の突入電流を抑制するソフトスタート(SS)ピンも備えています。更に、これらのデバイスはRESET/TJピンを備えており、このピンを使用して出力電圧またはダイ温度のステータスをモニタできます。ダイ温度モニタにより、シリコン・ダイの温度を直接測定でき、理論的な推定に頼らずに、堅牢で信頼できる電源設計が可能になります。これらのデバイスは、最小オン時間が短く、最小オフ時間も短いため、既定のスイッチング周波数に対して、コンバータがより広い入力電圧範囲で動作できます。

モード選択および外部クロック同期 (MODE/SYNC)

MAX1763xは、PWMモードおよびSFMモードの動作をサポートします。デバイスは、MODE/SYNCピンの設定に基づいて、プログラムしたモードの動作になります。MODE/SYNCピンがロー(V_{M-PWM} 未満)であれば、デバイスはどのような負荷でも定周波数PWMモードで動作します。MODE/SYNCピンがオープンになって(V_{M-SFM} を超えて)いれば、デバイスは軽負荷時にSFMモードで動作します。デバイスは、PWMモードとSFMモードの間をオンザフライでモード変更することもできます。MODE/SYNCピンに状態遷移が発生すると、デバイスは $40\mu\text{s}$ (代表値)の間待機し、 $40\mu\text{s}$ 経過するとMODE/SYNCピンの電圧に基づいて該当するモードに遷移します。

MODE/SYNCピンは、どちらの動作モードにおいてもデバイスの内部発振器を外部クロックに同期させるのに使用できます。外部クロック周波数は、 f_{sw} の1.1倍から f_{sw} の1.4倍の範囲内にしてください。ここで、 f_{sw} はプログラムされたスイッチング周波数です。MODE/SYNCピンに外部クロックを印加した場合、 $40\mu\text{s}$ (代表値)の間に外部クロックの立上がりエッジが8個以上検出されると、デバイスはPWMモードでのみ動作し、 $40\mu\text{s}$ 経過すると内部発振器周波数は外部クロック周波数に変わります。外部クロックが除去されると、デバイスは $40\mu\text{s}$ の間、RTで設定された周波数でPWMモードの動作を続け、MODE/SYNCピンのステータスに基づくモードになります。外部クロックのロジック・ハイおよびロジック・ローのパルス幅は、 100ns より長くする必要があります。

PWM モードの動作

PWM モードでは、インダクタ電流が負になることも許容されます。PWM 動作は、どのような負荷でも定周波数で動作するため、スイッチング周波数に影響されやすいアプリケーションに役立ちます。しかし、PWM モードの動作は、SFM モード動作と比較すると、軽負荷時に効率が低くなります。

SFM モードの動作

SFM モードでは、インダクタ電流が軽負荷時に不連続になります。SFM モードによって、軽負荷時に周波数を下げた動作となり、デバイスの休止が可能となって、効率を上げることができます。

軽負荷時には、インダクタのピーク電流が、ハイサイド MOSFET をオンにすることで、強制的に SFM ピーク電流 (I_{PK-SFM}) に設定されます。インダクタ電流が I_{PK-SFM} に達した後、ハイサイド MOSFET はオフになり、ローサイド MOSFET はオンになります。

ローサイド MOSFET はインダクタ電流がゼロに達したときにオフになり、デバイスはハイ・インピーダンス状態になります。その結果、出力電圧が設定電圧を上回ります。出力電圧が設定電圧まで低下すると、次のスイッチング・サイクルが始まります。結果として、スイッチング周波数は、負荷電流が減少するにつれて直線的に低下します。

デバイスは、負荷が求めるインダクタのピーク電流が I_{PK-SFM} を下回り、かつインダクタのバレー電流が 32 回連続でスイッチング・サイクルの間にゼロに達すると SFM モードになります。デバイスは、負荷が求めるインダクタのピーク電流が I_{PK-SFM} を超えると、SFM モードを終了します。

SFM モードでは、スイッチング・サイクルごとに $7.5\mu\text{s}$ を超えてデバイスがハイ・インピーダンス状態になることが 8 回連続のスイッチング・サイクルで発生した場合、デバイスは次のスイッチング・サイクルから休止モードになります。休止モードでは、デバイスが 2 つの MOSFET スwitching・サイクルの間にハイ・インピーダンス状態になるたびに、内部ブロックの大部分がオフになり、静止電流を最小限に抑えます。休止期間が $6.5\mu\text{s}$ 未満に減少すると、デバイスは休止モードを終了します。

SFM モードでは、PWM モードと比較して軽負荷条件での効率が高くなります。しかし、軽負荷時にスイッチング周波数が減少するため、出力電圧リップルは PWM モードより大きくなります。出力容量は、必要な定常状態出力電圧リップルを実現するように調整されます。

リニア・レギュレータ (INTVCC および EXTVCC)

MAX1763x は、INTVCC に電源を供給する低ドロップアウト・リニア・レギュレータを 2 つ内蔵しています (IN-LDO および EXT-LDO)。IN-LDO は IN ピンから、EXT-LDO は EXTVCC ピンから、それぞれ電源が供給されます。IN-LDO は、 V_{IN} のパワーアップ時または EN/UVLO のパワーアップ時に有効になります。これら 2 つのリニア・レギュレータの 1 つだけが、EXTVCC ピンの電圧に応じて動作します。パワーアップ時に、EXTVCC ピンの電圧が 2.3V (V_{EXTVCC_UVR}) より高い場合、プログラムされたソフトスタート時間の経過時に、IN-LDO から EXT-LDO への移行が発生します。EXT-LDO から INTVCC に電源を供給することで、オンチップの内部損失が低減し、入力電圧が高くなると効率が上がります。2.5V~12V の出力電圧範囲では、効率を向上させるため EXTVCC ピンをコンバータの出力電圧ノードに接続してください。INTVCC の出力電圧の代表値は 1.8V です。4.7 μF の低 ESR セラミック・コンデンサを使用して、INTVCC を SGND にバイパスします。INTVCC は、内部ブロックとローサイド MOSFET ドライバに電源を供給し、外付けブートストラップ・コンデンサを充電します。

MAX1763x は、INTVCC の電圧が 1.64V (V_{INTVCC_UVR}) より高い場合に限りスイッチングを開始します。デバイスは、INTVCC 電圧が 1.58V (V_{INTVCC_UVF}) を下回ると強制的にコンバータをオフにする低電圧ロックアウト回路を採用しています。パワーアップ/パワーダウン時のチャタリングは、65mV のヒステリシスを設けることで防止します。

コンバータの出力を EXTVCC ピンに接続するアプリケーションでは、出力がグラウンドに短絡した場合、通常の機能に影響を及ぼすことなく、EXT-LDO から IN-LDO への移行がシームレスに行われます。EXTVCC ピンを使用しない場合は SGND に接続します。

スイッチング周波数 (RT) の設定

デバイスのスイッチング周波数は、RT ピンと SGND の間に接続された抵抗を使用して、400kHz~2.2MHz の範囲でプログラムできます。スイッチング周波数 (f_{sw}) は、次の式によって、RT ピンに接続された抵抗 (R_{RT}) と関係があります。

$$R_{RT} = \frac{31914000}{f_{sw}} - 4.85$$

ここで、 R_{RT} の単位は $k\Omega$ 、 f_{sw} の単位は Hz です。 f_{sw} がデフォルトの 500kHz の場合は、RT ピンをオープンのままにします。いくつかの一般的なスイッチング周波数に対応する R_{RT} 抵抗値については、表 4 を参照してください。

表 4. スwitchング周波数と R_{RT} 抵抗値の関係

Switching Frequency (kHz)	R_{RT} Resistor (k Ω)
500	Open
400	75
500	59
2200	9.96

動作入力電圧範囲

与えられた出力電圧設定に対する動作入力電圧の最小値と最大値は、次式で計算します。

$$V_{IN(MIN)} = \frac{V_{OUT} + I_{OUT(MAX)} \times (R_{DCR(MAX)} + R_{DS-ONL(MAX)})}{1 - f_{SW(MAX)} \times t_{OFF-MIN(MAX)}} + I_{OUT(MAX)} \times (R_{DS-ONH(MAX)} - R_{DS-ONL(MAX)})$$

$$V_{IN(MAX)} = \frac{V_{OUT}}{f_{SW(MAX)} \times t_{ON-MIN(MAX)}}$$

ここで、

V_{OUT} = 出力電圧 (V) 、

$I_{OUT(MAX)}$ = 最大負荷電流 (A) 、

$R_{DCR(MAX)}$ = 最も厳しい条件でのインダクタの DC 抵抗 (Ω) 、

$f_{SW(MAX)}$ = 最も厳しい条件でのスイッチング周波数 (Hz) 、

$t_{OFF-MIN(MAX)}$ = 最も厳しい条件での最小スイッチ・オフ時間 (s) 、

$t_{ON-MIN(MAX)}$ = 最も厳しい条件での最小スイッチ・オン時間 (s) 、

$R_{DS-ONL(MAX)}$ および $R_{DS-ONH(MAX)}$ = それぞれ最も厳しい条件でのローサイドおよびハイサイドの内蔵 MOSFET のオン抵抗 (Ω) です。

過電流保護 (OCP) / ヒカップ・モード

MAX1763x は堅牢な過電流保護 (OCP) 方式を備えており、これによって過負荷条件下および出力短絡条件下のデバイスを保護します。OCP 方式はインダクタ電流のヒステリシス制御を使用してデバイスを保護するため、インダクタ電流の暴走を防止します。ヒステリシス制御では、インダクタのピーク電流が仕様規定されているピーク電流制限値 ($I_{PEAK-LIMIT}$) を超えるたびに、ハイサイド MOSFET がオフになりローサイド MOSFET がオンになります。インダクタ電流が下限電流制限スレッショルド以下に減少すると、ローサイド MOSFET がオフになりハイサイド MOSFET がオンになります。更に、ソフトスタートの完了後はいつでも、フォルト状態が原因で FB ノードの電圧が $0.36V$ ($V_{FB-HICF}$) を下回ると、ヒカップ・モードが作動します。

ヒカップ・モードでは、スイッチングを $130ms$ のヒカップ・タイムアウト期間の間一時停止することによってコンバータを保護します。ヒカップ・タイムアウト期間が終了すると、再度ソフトスタートが試みられます。過負荷条件下でソフトスタートを試みた場合、FB ノードの電圧が $0.41V$ を超えていなければ、デバイスは、プログラムされたソフトスタート時間と $2ms$ の合計期間の間ヒステリシス制御を継続することに注意してください。ヒカップ・モードの動作により、出力短絡条件下で低消費電力が確保されます。

デバイスはバレー電流保護方式を備えており、これによってデバイスが PWM モードになっている場合に大きな負電流から保護します。強い外部出力バイアス条件下では、インダクタの電流が仕様規定されているバレー電流制限スレッショルド ($I_{VALLEY-LIMIT}$) を下回ると、デバイスはハイ・インピーダンス状態となり、両方の MOSFET がオフになり、インダクタ電流が $0A$ に達します。外部出力バイアスが取り除かれると、出力電圧がレギュレーション・ポイントを下回った場合、デバイスはハイ・インピーダンス状態から復帰して、スイッチングを始めます。

出力電圧ステータスおよびダイ温度モニタ ($\overline{RESET/TJ}$)

MAX1763x は $\overline{RESET/TJ}$ ピンを備えており、これを使用して出力電圧のステータスまたはダイ温度をモニタできます。この 2 つの機能は同時には使用できません。

コンバータの出力電圧のステータスをモニタするために、オープン・ドレインの $\overline{RESET/TJ}$ 出力には、バイアス電源電圧への外付けプルアップ抵抗が必要です。 $\overline{RESET/TJ}$ は起動中に、フィードバック電圧 (V_{FB}) が 95% (V_{FB-OKR}) を超えてから $2ms$ 遅れてハイ (ハイ・インピーダンス) になります。 $\overline{RESET/TJ}$ は、 V_{FB} が 91.7% (V_{FB-OKF}) を下回るとローに引き下げられます。 $\overline{RESET/TJ}$ は、サーマル・シャットダウン中または EN/UVLO ピンが $1.15V$ (V_{ENF}) を下回った場合もローに引き下げられます。

ダイ温度をモニタするには、 $\overline{RESET/TJ}$ と SGND の間に $20k\Omega$ の抵抗を接続します。ダイ温度のモニタ機能は、出力電圧がその設定値の 95% (V_{FB-OKR}) を超えた場合に限り機能します。サーマル・シャットダウン、VIN UVLO、および VCC UVLO のようなフォルト状態になると、このピンはローに引き下げられ、ダイ温度モニタリングはサポートされません。ダイ温度モニタリングは、SFM モードで休止中にもサポートされません。

単位が $^{\circ}C$ のダイ温度 (T_J) は次のように計算されます。

$$T_J = \frac{(V_{TJ} - V_{T25})}{(2 \times 10^{-3})} + 25$$

ここで、

V_{TJ} はコンバータに負荷がかかっているときの $\overline{RESET/TJ}$ ピンの電圧で、単位は V です。

プリバイアス出力

MAX1763x がプリバイアスされた出力から起動する場合、コンバータが出力から電流をシンクしないように、ハイサイドおよびローサイドのスイッチが両方ともオフのままになります。MOSFET のスイッチングは、SS ピン (V_{SS}) の電圧がフィードバック・ピン (V_{FB}) の電圧を超えて初めて開始されます。その後、 V_{FB} は V_{SS} に合わせてスムーズに V_{FB-REG} まで増加し、出力電圧がその目標値に達します。

サーマル・シャットダウン保護

MAX1763x は、ジャンクション温度を制限するサーマル・シャットダウン保護を内蔵しています。デバイスのジャンクション温度が+175°Cを超えると、オンチップのサーマル・センサーがデバイスをシャットダウンして、デバイスが冷却されるようにします。デバイスは、ジャンクション温度が 10°C下がるとソフトスタートを使用してオンになります。通常動作においてサーマル・シャットダウンが不必要に作動しないように、総消費電力を慎重に評価してください（消費電力のセクションを参照）。

アプリケーション情報

入力コンデンサの選択

入力フィルタ・コンデンサは、電源から引き出されるピーク電流を抑制し、回路のスイッチングによって入力に生じるノイズおよび電圧リップルを低減します。入力コンデンサの実効値電流（ I_{RMS} ）の要件は、次の式で定義されます。

$$I_{RMS} = I_{OUT(MAX)} \times \frac{\sqrt{(V_{IN}-V_{OUT}) \times V_{OUT}}}{V_{IN}}$$

ここで、

$I_{OUT(MAX)}$ は最大負荷電流です。

I_{RMS} は、入力電圧が出力電圧の 2 倍（ $V_{IN} = 2 \times V_{OUT}$ ）になったときに最大値を示します。したがって、次式が成立します。

$$I_{RMS(MAX)} = \frac{I_{OUT(MAX)}}{2}$$

最大限の長期信頼性を得るには、実効値入力電流での温度上昇が+10°C未満となる入力コンデンサを選択します。入力には、高リップル電流に対応した低 ESR のセラミック・コンデンサを使用します。X7R コンデンサは、温度安定性に優れるため、工業用アプリケーション向けに推奨します。入力容量の計算には、次の式を使用します。

$$C_{IN} = \frac{I_{OUT(MAX)} \times D \times (1-D)}{\eta \times f_{SW} \times \Delta V_{IN}}$$

ここで、

$D = V_{OUT}/V_{IN}$ （コンバータのデューティ比）、

f_{SW} = スwitching 周波数、

ΔV_{IN} = 許容入力電圧リップル、

η = 効率です。

入力コンデンサを選択する際には、DC バイアス電圧に伴うセラミック・コンデンサの実際のディレーティングを考慮してください。ディレーティング曲線は、セラミック・コンデンサの主要メーカーであれば、どこからも入手可能です。

電源がデバイスの入力から離れて配置されているアプリケーションでは、適切な電解コンデンサをセラミック・コンデンサと並列に追加して、長い入力電力パスと入力セラミック・コンデンサのインダクタンスによって生じる電位振動を、必要に応じて減衰させる必要があります。

インダクタの選択

本デバイスを用いて動作させるには、主要なインダクタ・パラメータを規定しなければなりません。インダクタンス値 (L)、インダクタ飽和電流 (I_{SAT})、DC 抵抗 (R_{DCR}) の 3 つです。スイッチング周波数と出力電圧によって、インダクタ値を次式のように求めます。

$$L = \frac{V_{OUT}}{K \times f_{SW}}$$

ここで、V_{OUT} および f_{SW} は公称値で、f_{SW} の単位は Hz です。各デバイスの K の値については、表 5 を参照してください。この式で計算された値に最も近い値のインダクタを選択します。低損失のインダクタで、許容可能なサイズと可能な限り低 DC 抵抗を持つものを選択します。インダクタの飽和電流定格 (I_{SAT}) は、I_{PEAK-LIMIT} を超えた場合にのみ飽和が起きるように十分高くしてください。

表 5. 製品番号と K の値の関係

Part Number	Value of K
MAX17639	4.8
MAX17638	4.7
MAX17636	3.5

出力コンデンサの選択

工業用アプリケーションには、温度に対する安定性のために、X7R セラミック出力コンデンサを推奨します。このアプリケーションでは、出力コンデンサは通常、最大出力電流の 25% のステップ負荷に対応できる大きさであるため、出力電圧の変動が出力電圧の 3% に抑制されます。必要な最小出力容量は次のように計算できます。

$$C_{OUT1} = \frac{1}{2} \times \frac{I_{STEP} \times t_{RESPONSE}}{\Delta V_{OUT}}$$

$$t_{RESPONSE} \cong \frac{0.35}{f_c}$$

ここで、

I_{STEP} = 負荷電流ステップ、

t_{RESPONSE} = コントローラの応答時間、

ΔV_{OUT} = 許容可能な出力電圧変動、

f_c = クローズド・ループの目標クロスオーバー周波数、

f_{SW} = スwitching 周波数です。

640kHz 以下のスイッチング周波数では、f_c を f_{SW} の 1/8 とします。スイッチング周波数が 640kHz を超える場合は、f_c を 80kHz とします。

SFM モードにおいて、特定の負荷 (I_O) で出力電圧リップル ($\Delta V_{OUT-RIPPLE}$) の仕様を満たすのに必要な最小出力容量は、次のように計算されます。

$$C_{OUT2} = \frac{1}{2} \times \frac{L_{SEL} \times (I_{PK-SFM} - I_O)^2}{\Delta V_{OUT-RIPPLE}} \times \left(\frac{1}{V_{IN} - V_{OUT}} + \frac{1}{V_{OUT}} \right)$$

ここで、 I_O は I_{PK-SFM} の半分以下です。

出力容量は C_{OUT1} および C_{OUT2} のうち大きい方を選択します。出力コンデンサを選択する際には、DC バイアス電圧に伴うセラミック・コンデンサの実際のディレーティングを考慮してください。ディレーティング曲線は、セラミック・コンデンサの主要メーカーであれば、どこからも入手可能です。

ソフトスタート・コンデンサの選択

MAX1763x は、調整可能なソフトスタート動作によって突入電流を低減します。SS ピンと SGND の間に接続されたコンデンサで、ソフトスタート時間をプログラムします。選択した出力容量 (C_{OUT_SEL}) および出力電圧 (V_{OUT}) から、次式のようにソフトスタート・コンデンサに必要な最小値が得られます。

$$C_{SS} \geq 14 \times 10^{-6} \times C_{OUT_SEL} \times V_{OUT}$$

ここで、 C_{OUT_SEL} および C_{SS} の単位はファラッドです。

ソフトスタート時間 (t_{SS}) は、SS に接続されたコンデンサ (C_{SS}) によって、次の式に従って決まります。

$$t_{SS} = \frac{C_{SS}}{8.33 \times 10^{-6}}$$

ここで、 C_{SS} の単位はファラッド、 t_{SS} の単位は秒です。例えば、1ms のソフトスタート時間をプログラムするには、SS ピンと SGND の間に 8200pF のコンデンサを接続します。MAX1763x でプログラム可能なソフトスタート時間は最小で 1ms です。なお、デバイスは起動中に、設定された出力電圧の 95% に達するまで、可変スイッチング周波数で動作することに注意してください。

入力低電圧ロックアウト・レベルの設定

MAX1763x は、可変の入力低電圧ロックアウト・レベルを備えています。 V_{IN} と SGND の間に接続された抵抗分圧器を用いて、このデバイスがオンになる電圧を設定します (図 52 を参照)。EN/UVLO ピンに分圧器の中央ノードを接続します。 R_{UVL_TOP} には 3.32M Ω を選び、 R_{UVL_BOT} は次のように計算します。

$$R_{UVL_BOT} = \frac{R_{UVL_TOP} \times V_{ENR}}{(V_{INU} - V_{ENR})}$$

ここで、 V_{INU} はデバイスがオンになるのに必要な電圧です。スローなパワーアップ (ソフトスタートより低速) / パワーダウン時にヒックアップが生じないように、 V_{INU} は V_{OUT} の 0.8 倍より高くすることを推奨します。EN/UVLO ピンを外部信号源で駆動する場合は、信号源の出力ピンと EN/UVLO ピンの間に最小 1k Ω の直列抵抗を配置して、ライン上の電圧リングを抑制してください。

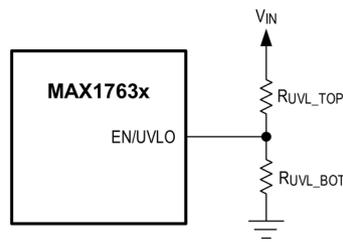


図 52. 入力低電圧ロックアウトの設定

出力電圧の調整

出力電圧ノード (V_{OUT}) と SGND の間に接続された抵抗分圧器を使用して出力電圧を設定します (図 53 を参照)。抵抗分圧器の中央ノードを FB ピンに接続します。次の手順に従って、抵抗分圧器の値を選択します。

出力電圧ノード (V_{OUT}) と FB ピンの間にある抵抗 R_{FB_TOP} (kΩ) を次のように計算します。

$$R_{FB_TOP} = \frac{578}{f_c \times C_{OUT_SEL}}$$

ここで、

f_c = クロスオーバー周波数 (Hz) 、

C_{OUT_SEL} = 選択された出力コンデンサの DC バイアス電圧における実際の容量 (F) です。

FB ピンと SGND の間に接続された抵抗 R_{FB_BOT} (kΩ) を次のように計算します。

$$R_{FB_BOT} = \frac{R_{FB_TOP} \times 0.6}{V_{OUT} - 0.6}$$

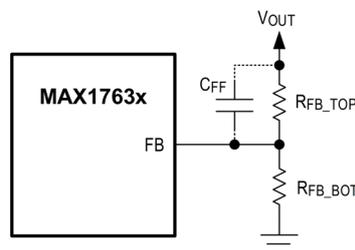


図 53. 出力電圧の設定

デバイスを SFM モードで使用する場合、または動的なモード変更が使用されるアプリケーションの場合は、コンデンサ (C_{FF}) を R_{FB_TOP} の両端に追加します。デバイスを PWM モードだけで使用する場合は、C_{FF} は不要です。

容量 (C_{FF}) の値は次式を使用して計算します。

$$\frac{330}{R_{FB_TOP}} < C_{FF} < \frac{500}{R_{FB_TOP}}$$

ここで、

R_{FB_TOP} = 上側フィードバック抵抗 (kΩ) 、

C_{FF} = フィードフォワード容量 (pF) です。C_{FF} は出力電圧に耐えられるように選択する必要があります。

消費電力

ある特定の動作条件において、デバイスの温度上昇をもたらす電力損失は、次のように見積もります。

$$P_{\text{LOSS}} = P_{\text{OUT}} \times \left(\frac{1}{\eta} - 1 \right) - (I_{\text{OUT}}^2 \times R_{\text{DCR}})$$
$$P_{\text{OUT}} = V_{\text{OUT}} \times I_{\text{OUT}}$$

ここで、

P_{OUT} は出力電力 (W)、

η はコンバータの効率、

R_{DCR} はインダクタの DC 抵抗 (Ω) です (代表的な動作条件での効率に関する詳細は、[代表的な性能特性](#)を参照してください)。

デバイスのダイ温度 (T_J) は、与えられた任意の最大周囲温度 (T_A) において、次の式からも見積もることが可能です。この場合、ダイ温度モニター (RESET/TJ) 機能を使用しません。

$$T_J = T_A + (\theta_{JA} \times P_{\text{LOSS}})$$

注: ジャンクション温度が +125°C を超えると、動作寿命が短くなります。

プリント基板 (PCB) レイアウト時のガイドライン

パルス電流が流れる配線パターンはすべて、できるだけ短かつ幅広にしてください。これらの配線パターンのインダクタンスは、電流の di/dt が高いため、最小限度に抑えてください。電流伝送ループのインダクタンスはループに囲まれた領域の面積に比例するため、ループ領域を非常に小さくすれば、インダクタンスは減少します。更に、小さい電流ループ面積によって、放射 EMI も抑制されます。IC の周囲に配線パターンを引き回す場合は、信号グランド (SGND) とスイッチング電流用の電源グランド (PGND) を分離してください。PCB レイアウトは、その設計の熱性能にも影響を与えます。

- ▶ 入力コンデンサは IN ピンと PGND ピンのできるだけ近くに配置します。
- ▶ INTVCC コンデンサは INTVCC ピンの近くに接続し、もう一方の端子は SGND プレーンに接続します。
- ▶ BST コンデンサは BST ピンおよび LX ピンの近くに配置します。
- ▶ インダクタは LX ピンのできるだけ近くに配置します。LX ピンとインダクタの間を接続する配線パターンの長さや面積は最小限に抑えます。
- ▶ 出力コンデンサは、インダクタのできるだけ近くに配置し、スイッチとは反対側に接続します。
- ▶ 入力コンデンサと出力コンデンサの PGND 端子は、PGND ピンのできるだけ近くに配置して PGND プレーンに接続します。
- ▶ RT 抵抗、SS コンデンサ、FB 抵抗は、それぞれのピンのできるだけ近くに配置します。それらの他の端子は SGND プレーンに接続します。
- ▶ 電源および負荷の配線接続はすべて短くして、インダクタンスを最小限度に抑えます。

- ▶ PGND ノードと SGND ノードは、スイッチング動作が最も少ない箇所、つまり INTVCC バイパス・コンデンサの負端子に接続します。
- ▶ 大きいプレーンに接続するいくつかのサーマル・スループット（ビア）は、効率的な放熱を実現するため IN ピン、PGND ピン、LX ピンの下に設ける必要があります。

推奨される PCB レイアウトおよび配線の引き回しについては、MAX17639 評価用ボードのユーザ・ガイドを参照してください。

代表的なアプリケーション回路

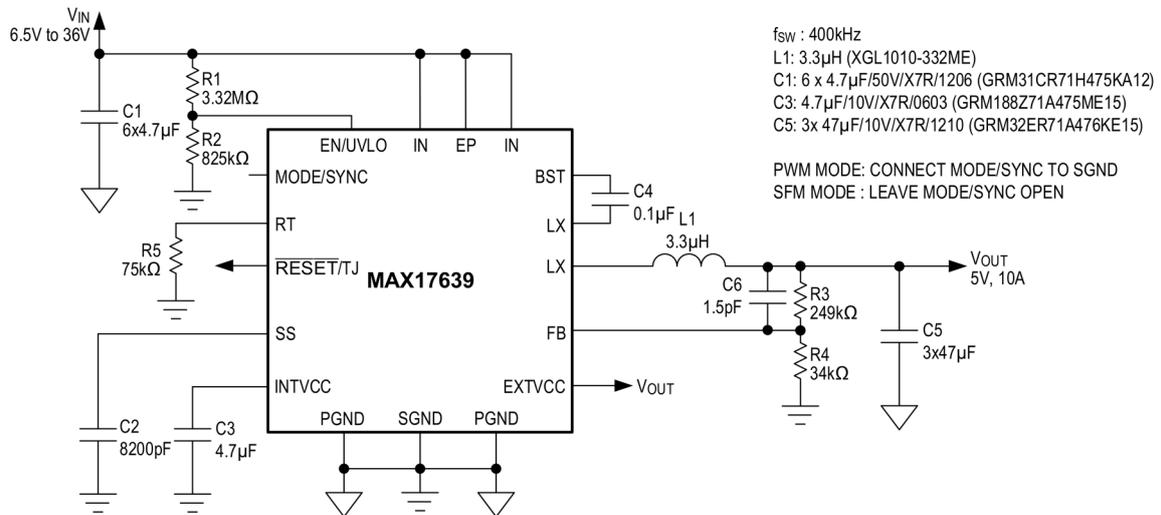


図 54. 5V 出力、スイッチング周波数 400kHz

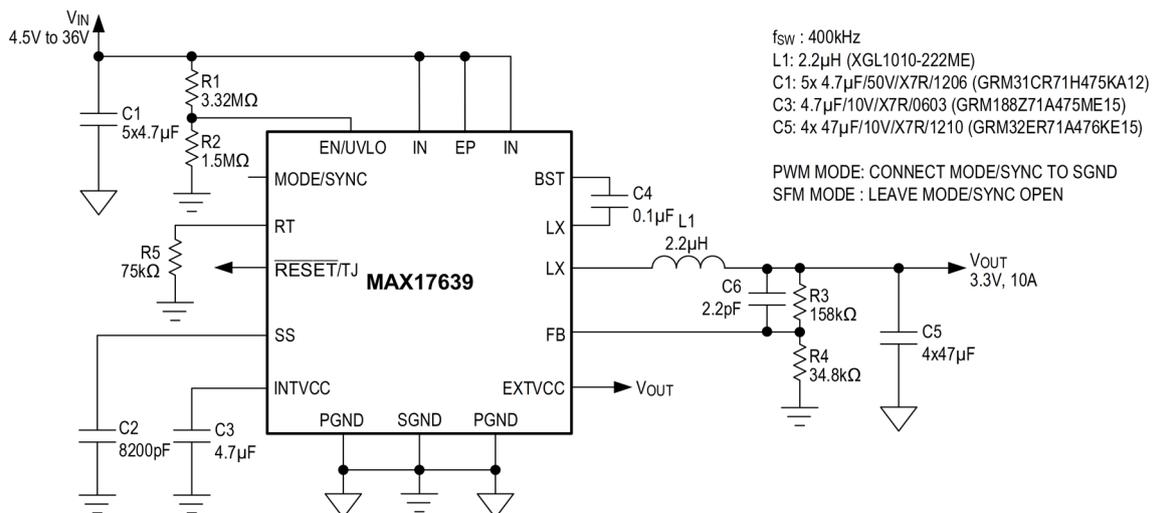


図 55. 3.3V 出力、スイッチング周波数 400kHz

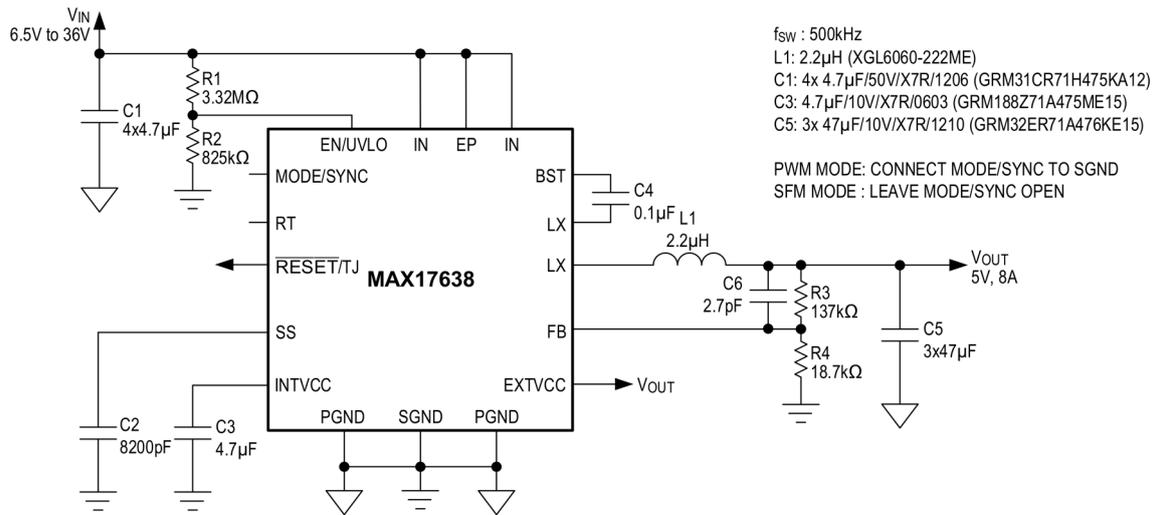


図 56. 5V 出力、スイッチング周波数 500kHz

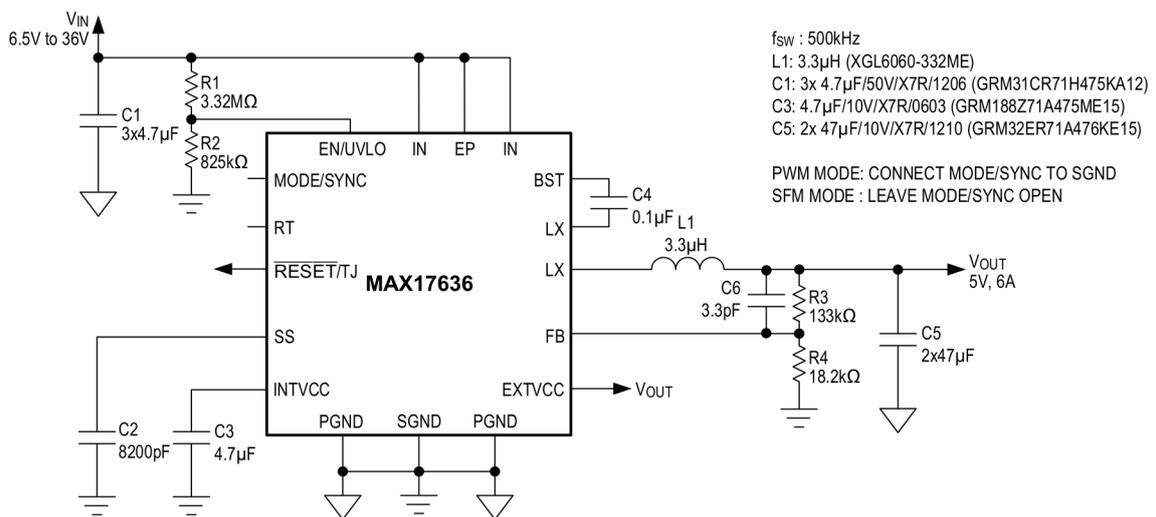


図 57. 5V 出力、スイッチング周波数 500kHz

外形寸法

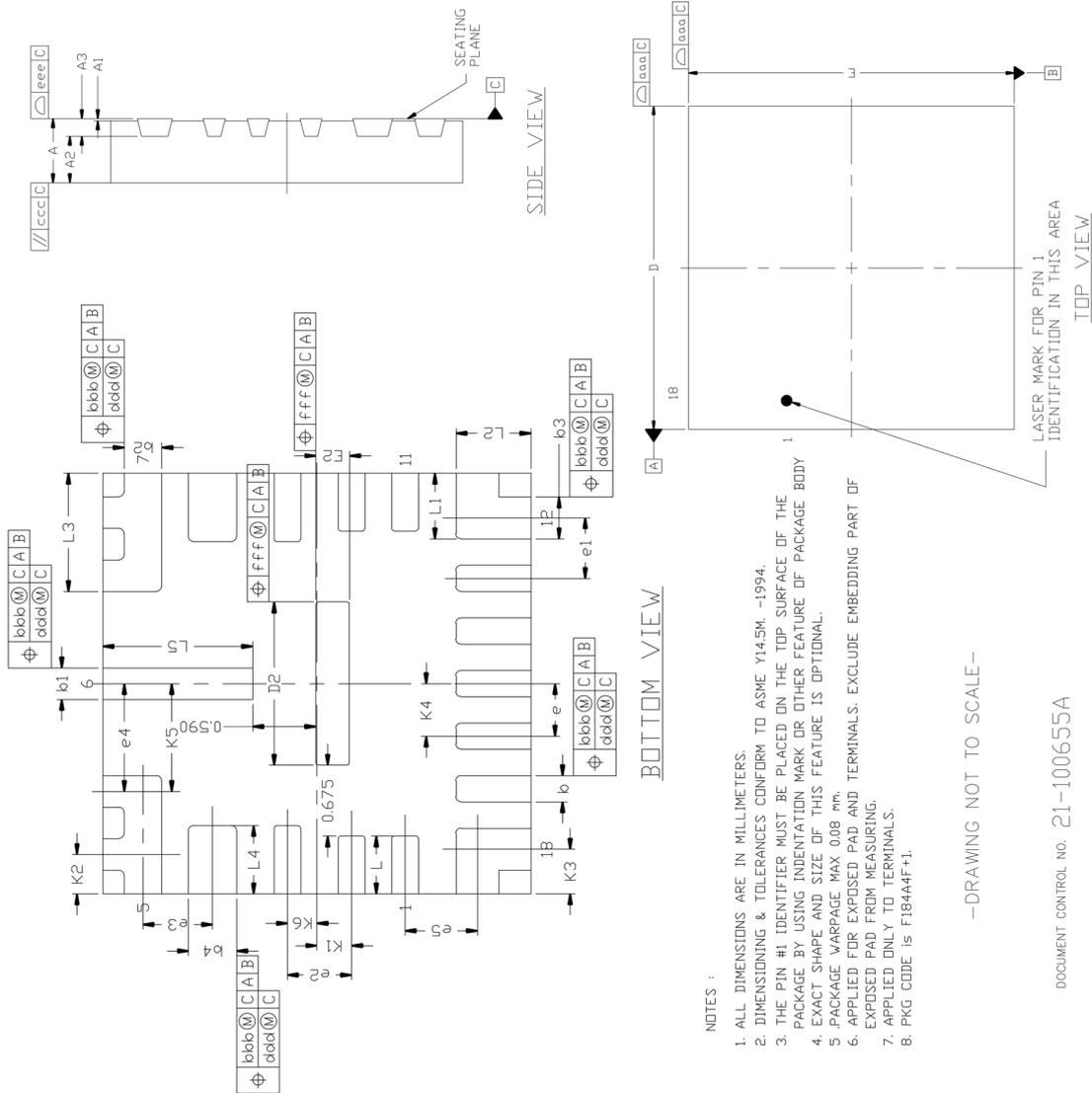
表 6. 18 ピン FC2QFN パッケージの熱抵抗

Thermal Resistance, Four-Layer Board (Note 1)	
Junction to Ambient (θ_{JA})	19°C/W
Junction-to-Case Thermal Resistance (θ_{JC})	2.02°C/W

Note 1 : パッケージの熱抵抗は、MAX17639 評価キットを使用し、空気流のない状態で求めています。

最新のパッケージ外形およびランド・パターン（フットプリント）については、www.analog.com の [パッケージ索引](#) を参照してください。パッケージ・コードの「+」、「#」、「-」は、RoHS ステータスのみを示しています。パッケージ図面には異なるサフィックスが表示される場合がありますが、図面は RoHS ステータスに関係なくパッケージに固有のものです。

PACKAGE OUTLINE: 18L FC20FN
4x4x0.75 MM



* CONTROLLING DIMENSION : MM

SYMBOL	MILLIMETER		INCH	
	MIN.	MAX.	MIN.	MAX.
A	0.700	0.800	0.028	0.030
A1	0.000	0.050	0.000	0.002
A2	0.530	0.580	0.021	0.023
A3	0.203	REF.	0.008	REF.
b	0.200	0.250	0.008	0.010
b1	0.250	0.300	0.010	0.012
b2	0.300	0.350	0.012	0.014
b3	0.350	0.400	0.014	0.016
b4	0.400	0.450	0.016	0.018
D	4	BSC	0.157	BSC
D2	1.450	1.550	0.057	0.061
E	4	BSC	0.157	BSC
E2	0.215	0.315	0.008	0.012
L	0.450	0.550	0.018	0.022
L1	0.525	0.625	0.021	0.025
L2	0.600	0.700	0.024	0.028
L3	1.025	1.125	0.040	0.044
L4	0.550	0.650	0.022	0.026
L5	1.300	1.400	0.051	0.055
e	0.500	BSC	0.020	BSC
e1	0.575	BSC	0.023	BSC
e2	0.600	BSC	0.024	BSC
e3	0.650	BSC	0.026	BSC
e4	1.025	BSC	0.040	BSC
e5	0.675	BSC	0.027	BSC
K1	0.325	BSC	0.013	BSC
K2	0.375	BSC	0.015	BSC
K3	0.425	BSC	0.017	BSC
K4	0.500	BSC	0.020	BSC
K5	1.025	BSC	0.040	BSC
K6	0.275	BSC	0.011	BSC
TOLERANCES OF FORM AND POSITION				
aaa	0.150		0.006	
bbb	0.100		0.004	
ccc	0.100		0.004	
ddd	0.050		0.002	
eee	0.080		0.003	
fff	0.100		0.004	

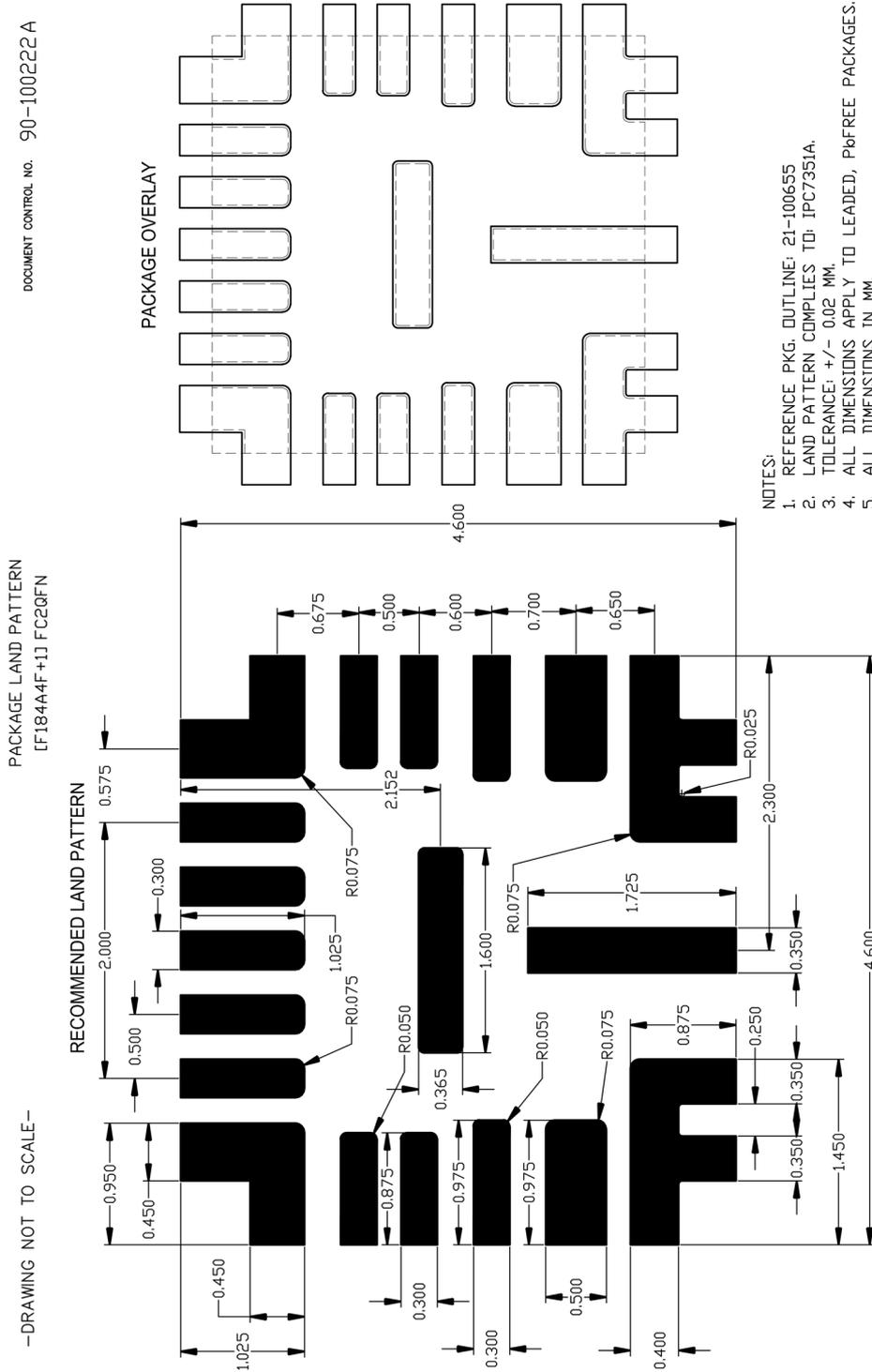
NOTES :

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. DIMENSIONING & TOLERANCES CONFORM TO ASME Y14.5M, -1994.
3. THE PIN #1 IDENTIFIER MUST BE PLACED ON THE TOP SURFACE OF THE PACKAGE BY USING INDENTATION MARK OR OTHER FEATURE OF PACKAGE BODY.
4. EXACT SHAPE AND SIZE OF THIS FEATURE IS OPTIONAL.
5. PACKAGE WARPAGE MAX 0.08 mm.
6. APPLIED FOR EXPOSED PAD AND TERMINALS. EXCLUDE EMBEDDING PART OF EXPOSED PAD FROM MEASURING.
7. APPLIED ONLY TO TERMINALS.
8. PKG CODE is F18444F+1.

-DRAWING NOT TO SCALE-

DOCUMENT CONTROL NO. 21-100655A

ランド・パターン



-DRAWING NOT TO SCALE-

This document (including dimensions, notes & specs) is a recommendation based on typical circuit board manufacturing parameters. Since land pattern design depend on many factors unknown to Analog Devices Inc. (eg. user's board manufacturing specs), user must determine suitability for use. This document is subject to change without notice.

オーダー・ガイド

表 7. オーダー・ガイド

Part Number	Temperature Range	Pin Package
MAX17639AFN+	-40°C to +150°C	18-FC2QFN (4mm x 4mm)
MAX17639AFN+T	-40°C to +150°C	18-FC2QFN (4mm x 4mm)
MAX17638AFN+*	-40°C to +150°C	18-FC2QFN (4mm x 4mm)
MAX17638AFN+T*	-40°C to +150°C	18-FC2QFN (4mm x 4mm)
MAX17636AFN+*	-40°C to +150°C	18-FC2QFN (4mm x 4mm)
MAX17636AFN+T*	-40°C to +150°C	18-FC2QFN (4mm x 4mm)

+ 鉛 (Pb) フリー/RoHS 適合パッケージ。

T = テープ & リール。

* 発売予定の製品であることを示します。

ここに含まれるすべての情報は現状のまま提供されるものであり、アナログ・デバイゼズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイゼズ社は、その情報の利用に関して、あるいはその利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。仕様は予告なく変更される場合があります。明示か黙示かを問わず、アナログ・デバイゼズの製品またはサービスが使用される組み合わせ、マシン、またはプロセスに関連するアナログ・デバイゼズの特許権、著作権、マスク・ワーク権、またはその他のアナログ・デバイゼズの知的所有権に基づいてライセンスが付与されるわけではありません。本紙記載の商標および登録商標は、各社の所有に属します。ここに記載のすべてのアナログ・デバイゼズ製品は、販売状況および在庫状況に依存します。