



MAX17615

過電圧／低電圧／逆電圧保護機能を内蔵した 4.25V～60V 250mA の電流リミッタ

製品のハイライト

- 堅牢な保護機能によりシステムのダウンタイムを低減
 - 広い入力電源範囲：+4.25V～+60V
 - ホット・プラグイン耐性があり、35V の入力電源まで Transient Voltage Suppressor (TVS) が不要
 - 負入力耐性：-65V
 - 負出力耐性：-(65 - V_{IN})V
 - 低 R_{ON}：1.42Ω (代表値)
 - 逆電流ブロック保護
 - 熱過負荷保護
 - 40°C～+125°C の拡張温度範囲
- 最大限の再利用と最小限の適格性再評価を実現する柔軟な設計
 - 調整可能な OVLO および UVLO スレッシュホールド
 - プログラマブルな順方向電流制限：全温度範囲にわたり 10mA～20mA 範囲で±6%、20mA～250mA 範囲で±5%の精度
 - プログラマブルな過電流フォルト応答：自動リトライ・モード、ラッチオフ・モード、および連続モード
 - スムーズな電流遷移
- ソリューションの実装面積を削減
 - 10 端子の 3mm × 3mm TDFN パッケージ
 - 内蔵 FET

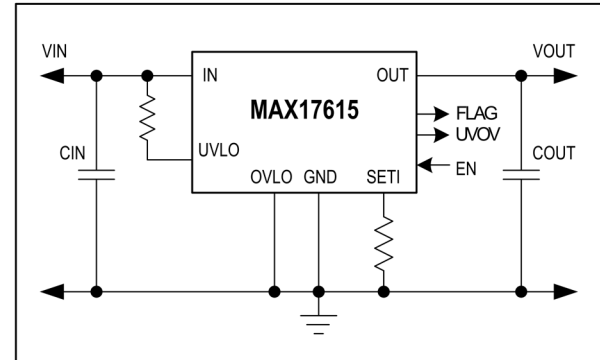
主なアプリケーション

- 小さいトータル・ソリューション・サイズ (センサー・システム)

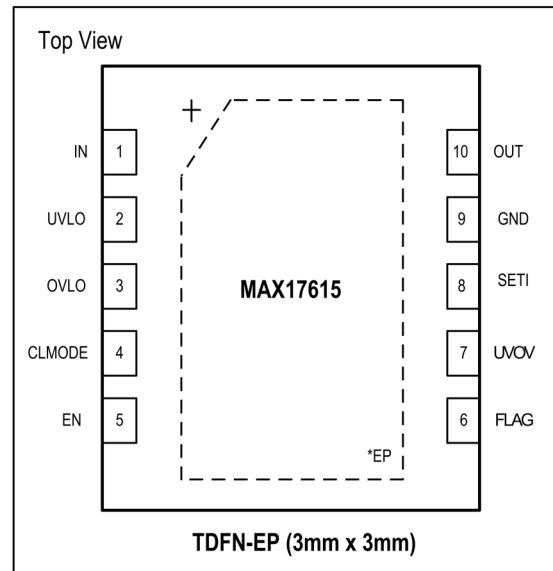
ファクトリ・オートメーションやビルディング・オートメーションなどのアプリケーションでは、より小さいフォーム・ファクタに、より多くの機能を組み込むという需要が高まっており、電源回路や保護回路に使用できるボード・スペースは制限されています。MAX17615 は、順方向 MOSFET と逆方向 MOSFET、電流検出、入出力逆極性保護、順方向および逆方向過電流保護、UVLO/OVLO などの回路を全て 1 つのチップにまとめているので、ディスクリート・コンポーネントを使用したソリューションと比較して、同じ保護機能を実装するのに必要なトータル・ソリューション・サイズをわずか 1/8 に抑えることができます。
- 高い電流制限精度 (状態監視、バッテリー駆動モジュール)

バッテリー駆動の電子機器やバッテリー・チャージャでは、過電流フォルトからの保護のために高精度の電流制限が必要です。MAX17615 は±5%の高い電流制限精度を備えているので、こうしたアプリケーションにおいて安定した過電流保護を実現できます。

簡略アプリケーション回路図



端子説明



- 出力逆極性保護 (プロセス計測器、PLC、ネットワーク・モジュール)

離れた場所にある機器に 24V 出力を供給するファクトリ・オートメーション・アプリケーションでは、ケーブル配線のミスによって出力端子に逆極性の電圧が加わるおそれがあります。MAX17615 はこのようなシナリオに対する信頼性の高い保護機能を備えており、費用のかさむ機器の故障やサービス・コストの発生を防ぎます。

詳細については[デバイス用途例](#)を参照してください。

[型番](#)は、データシートの末尾に記載しています。

過電圧／低電圧／逆電圧保護機能を内蔵した 4.25V～60V 250mA の電流リミッタ

MAX17615

絶対最大定格

IN～GND	-65V～+65V
IN～OUT	-65V～+65V
OUT～GND	-65V～+65V
UVLO、OVLO～GND	-0.3V～MAX(V _{IN} , V _{OUT}) + 0.3V
UVOV、FLAG、EN、CLMODE～GND	-0.3V～+6.0V
IN 電流 (DC)	262.5mA
SETI～GND	-0.3V～1.6V

連続消費電力 (10 端子 TDFN EP (T _A = +70°C、+70°C を超える 温度では 24.4mW/°C でディレーティング))	1951.2mW
動作温度範囲	-40°C～+125°C
ジャンクション温度範囲	-40°C～+150°C
保管温度範囲	-65°C～+150°C
リード温度 (はんだ付け処理、10 秒)	+300°C

Note 1 : SETI 端子は内部でクランプされています。この端子に 5mA を超える電流をかけると、デバイスが損傷する可能性があります。

Note 2 : ジャンクション温度が+125°C を超えると、動作寿命が短くなります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

パッケージ・タイプ : 10 TDFN

Package Code	T1033+1C
Outline Number	21-0137
Land Pattern Number	90-0003
Thermal Resistance, Four-Layer Board:	
Junction-to-Ambient (θ _{JA})	41°C/W
Junction-to-Case Thermal Resistance (θ _{JC})	9°C/W

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、www.maximintegrated.com/packages で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、www.maximintegrated.com/thermal-tutorial を参照してください。

電気的特性

(特に指定のない限り、V_{IN} = +4.25～+60V、T_A = -40°C～+125°C。代表値は V_{IN} = +24V、T_A = +25°C、R_{SETI} = 1.2kΩ の値。 (Note 3))

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
IN Voltage Range	V _{IN}		4.25		60	V
Shutdown Input Current into IN pin	I _{SHDN}	V _{EN} = 0V		37	82	μA
Shutdown Output Current into OUT pin	I _{OFF}	V _{EN} = 0V, V _{OUT} = 0V			-5	μA
		V _{EN} = 0V, V _{OUT} = -60V, V _{IN} = 0V			-27	
Reverse Input Current into IN pin	I _{IN_RVS}	V _{IN} = -60V, V _{OUT} = 0V	-85	-50		μA
Reverse Shutdown Current into OUT pin	I _{OUT_RVS}	V _{IN} = 0V, V _{OUT} = +24V, V _{EN} = 0V		170	400	μA
Reverse Shutdown Current into IN pin		V _{IN} = 0V, V _{OUT} = +24V, V _{EN} = 0V, T _A = +25°C			-0.4	μA
Supply Current	I _{IN}	V _{IN} = +24V, V _{EN} = 5V		0.94	1.30	mA

過電圧／低電圧／逆電圧保護機能を内蔵した 4.25V～60V 250mA の電流リミッタ

MAX17615

(特に指定のない限り、 $V_{IN} = +4.25 \sim +60V$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。代表値は $V_{IN} = +24V$ 、 $T_A = +25^\circ C$ 、 $R_{SETI} = 1.2k\Omega$ での値。 (Note 3))

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Internal Undervoltage-Trip Level	V _{INTUVLO}	V _{IN} rising	4.080	4.160	4.225	V
		V _{IN} falling	3.950	4.000	4.100	
Undervoltage Threshold Level	V _{UVLOR}	V _{UVLO} rising	1.47	1.50	1.53	V
	V _{UVLOF}	V _{UVLO} falling	1.42	1.45	1.48	
Overvoltage Threshold Level	V _{OVLOR}	V _{OVLO} rising	1.47	1.50	1.53	V
	V _{OVLOF}	V _{OVLO} falling	1.42	1.45	1.48	
UVLO and OVLO Leakage Current	I _{LEAK}	V _{UVLO} = V _{OVLO} = 0 to 2V, T _A = +25°C	-100		100	nA
UVLO Adjustment Range		(Note 4)	4.25		59	V
OVLO Adjustment Range		(Note 4)	5.50		60	V
Internal POR	V _{PORR}	V _{IN} rising	3.3	3.7	4.0	V
	V _{PORF}	V _{IN} falling	3.1	3.5	3.8	
INTERNAL FET						
Internal FET On-Resistance	R _{ON}	I _{LOAD} = 100mA, V _{IN} > 8V		1.42	2.70	Ω
Current Limit Adjustment Range	I _{LIM}	(Note 5)	10		250	mA
Current Limit Accuracy		10mA < I _{LIM} < 20mA	-6		+6	%
		20mA ≤ I _{LIM} ≤ 250mA	-5		+5	
FLAG Assertion Drop-Voltage Threshold	V _{FA}	Increase (V _{IN} - V _{OUT}) drop until $\overline{\text{FLAG}}$ asserts, V _{IN} = +24V	430	500	570	mV
Reverse Current Blocking Slow-Threshold	V _{RIBS}	(V _{OUT} - V _{IN}), V _{IN} = +24V	2	11	20	mV
Reverse Current Blocking Debounce Blanking Time	t _{DEBRIB}	V _{IN} = +24V	100	140	180	μs
Reverse Current-Blocking Powerup Blanking Time	t _{BLKRIB}		14.4	16.0	17.6	ms
Reverse Current-Blocking Fast Threshold	V _{RIBF}	(V _{OUT} - V _{IN}), V _{IN} = +24V	70	105	140	mV
Reverse Current-Blocking Fast Response Time	t _{RIB}	I _{REVERSE} = 2.5A (Note 6)		150	230	ns
Reverse-Blocking Supply Current	I _{RBL}	Current into OUT when (V _{OUT} - V _{IN}) > 130mV		1.00	1.35	mA
SETI						
R _{SETI} × I _{LIM}	V _{RI}			1.5		V
Current-Mirror Output Ratio	C _{IRATIO}	10mA ≤ I _{OUT} ≤ 20mA	190	200	210	A/A
		20mA ≤ I _{OUT} ≤ 250mA	193	200	207	
Internal SETI Clamp		5mA into SETI	1.6		2.2	V
SETI Leakage Current		V _{SETI} = 1.6V, T _A = +25°C	-0.1		+0.1	μA
LOGIC INPUT						

過電圧／低電圧／逆電圧保護機能を内蔵した 4.25V～60V 250mA の電流リミッタ

MAX17615

(特に指定のない限り、 $V_{IN} = +4.25 \sim +60V$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。代表値は $V_{IN} = +24V$ 、 $T_A = +25^\circ C$ 、 $R_{SET1} = 1.2k\Omega$ での値。 (Note 3))

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
EN Input-Logic High	V_{IH}		1.4			V
EN Input-Logic Low	V_{IL}				0.4	V
EN Pullup Voltage		EN pin unconnected. $V_{IN} = 60V$		1.6	2.0	V
EN Input Current		$V_{EN} = 5.5V$		17	30	μA
EN Pullup Current		$V_{EN} = 0.4V$	1.0	3.0	8.0	μA
CLMODE Input-Logic High			2.0	3.8	4.9	V
CLMODE Input-Logic Low			0.15	0.60	0.95	V
CLMODE Pullup Input Current			8	10	12	μA
FLAG, $\overline{UVOV}$ OUTPUT						
FLAG, $\overline{UVOV}$ Output Logic-Low Voltage		$I_{SINK} = 1mA$			0.4	V
FLAG, $\overline{UVOV}$ Output Leakage Current		$V_{IN} = V_{FLAG} = V_{\overline{UVOV}} = 5.5V$. FLAG and $\overline{UVOV}$ pins are deasserted, $T_A = +25^\circ C$			0.1	μA
TIMING CHARACTERISTICS						
Switch Turn-On Time	t_{ON_SWITCH}	$R_{LOAD} = 1k\Omega$, $C_{LOAD} = 0pF$, $V_{IN} = +24V$		230	450	μs
Overvoltage Switch Turn-Off Time	t_{OFF_OVP}	V_{OVLO} exceeds V_{OVLOR} as a step; $R_{LOAD} = 1k\Omega$, $V_{IN} = +24V$		1.0	1.3	μs
Overvoltage Falling Edge Debounce Time	t_{DEB_OVP}			20		μs
IN Debounce Time	t_{DEB}	From ($V_{IN_UVLO} < V_{IN} < V_{IN_OVLO}$) and EN = High, to $V_{OUT} = 10\%$ of V_{IN} . Elapses only at power-up.	14.4	16.0	17.6	ms
Current Limit Blanking Time	t_{BLANK}	(Note 7)	144	160	176	ms
Current Limit Autoretry Time	t_{RETRY}	After blanking time from $I_{OUT} > I_{LIM}$ to FLAG deasserted. (Note 8)	1.08	1.20	1.32	s
THERMAL PROTECTION						
Thermal Shutdown Threshold	T_J			160		$^\circ C$
Thermal Shutdown Hysteresis	$T_{J(HYS)}$			28		$^\circ C$

Note 3 : 全てのデバイスは $T_A = +25^\circ C$ で 100% 出荷テストしています。動作温度範囲を超える制限値は設計により裏付けられており、出荷テストは行っておりません。

Note 4 : ユーザ設定可能。方法については過電圧ロックアウト (OVLO) および低電圧ロックアウト (UVLO) のセクションを参照してください。

Note 5 : 精度は低下しますが、電流制限値を 10mA 未満とすることも可能です。

Note 6 : 出荷テストは行っていないが、設計により裏付けられています。

Note 7 : 過負荷や短絡の条件下では、デバイスの消費電力が増加します。ジャンクション温度がサーマル・シャットダウン・スレッショルド (T_J) を超過すると、デバイスはサーマル・シャットダウン保護に入ります。

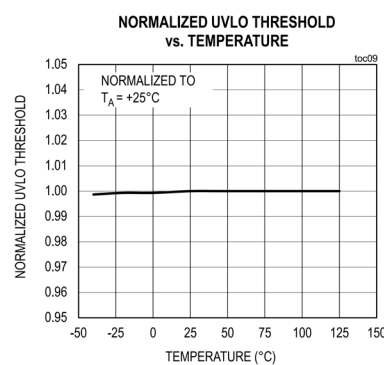
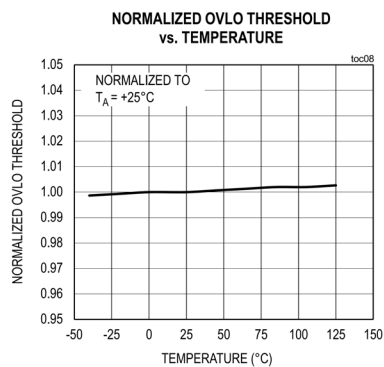
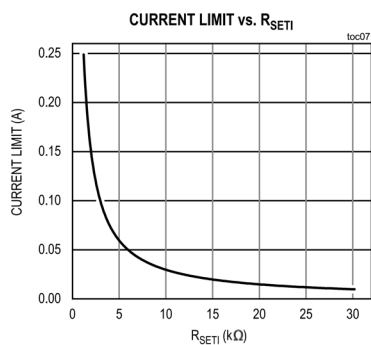
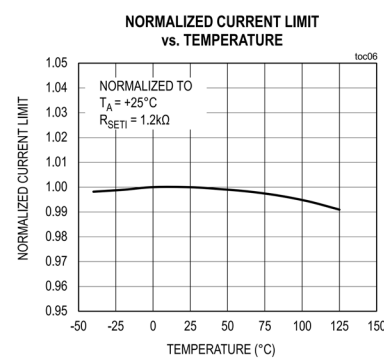
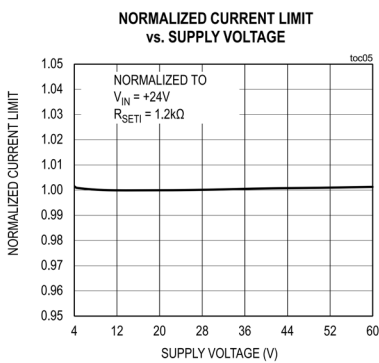
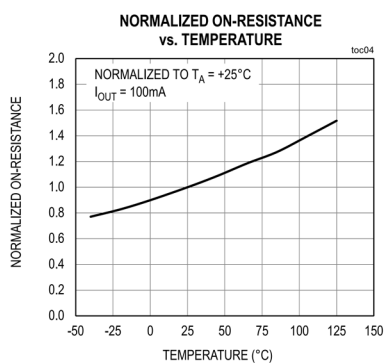
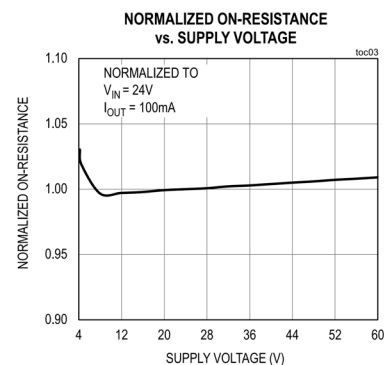
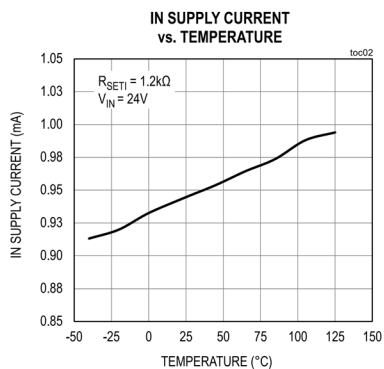
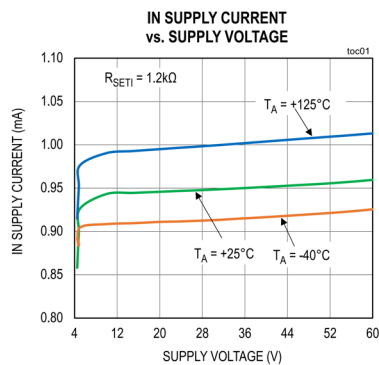
Note 8 : 自動リトライ時間とブランキング時間の比は 7.5 に固定されています。

過電圧／低電圧／逆電圧保護機能を内蔵した 4.25V～60V 250mA の電流リミッタ

MAX17615

標準動作特性

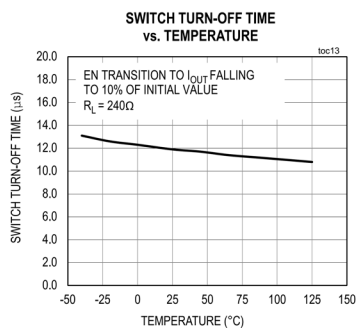
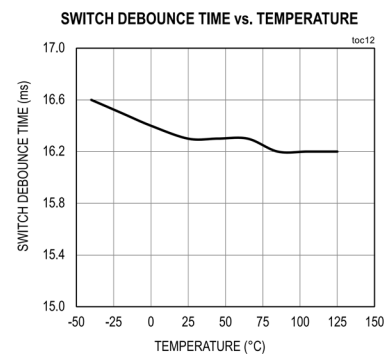
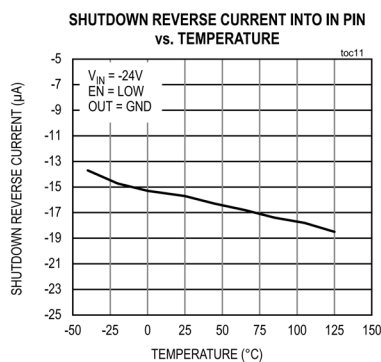
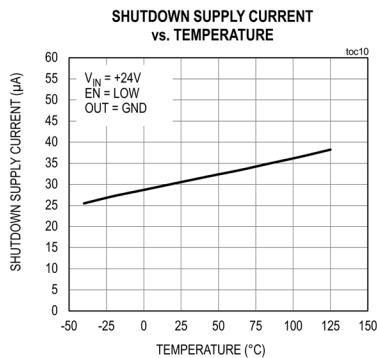
(特に指定のない限り、 $C_{IN} = 0.47\mu F$ 、 $C_{OUT} = 4.7\mu F$ 、 $T_A = +25^\circ C$)



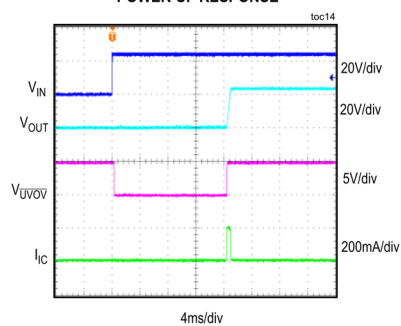
過電圧／低電圧／逆電圧保護機能を内蔵した 4.25V~60V 250mA の電流リミッタ

MAX17615

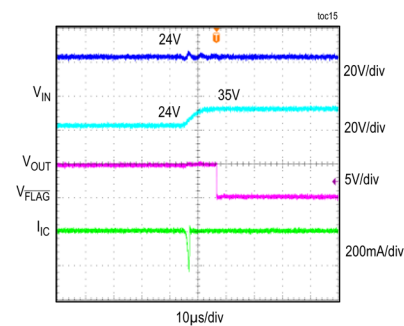
(特に指定のない限り、 $C_{IN} = 0.47\mu F$ 、 $C_{OUT} = 4.7\mu F$ 、 $T_A = +25^\circ C$)



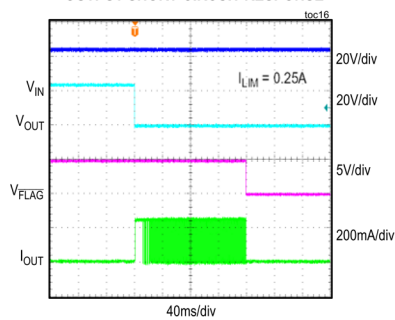
POWER-UP RESPONSE



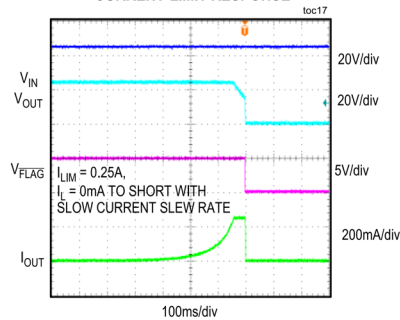
REVERSE-BLOCKING RESPONSE



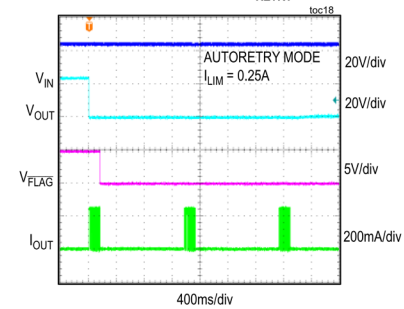
OUTPUT SHORT-CIRCUIT RESPONSE



CURRENT-LIMIT RESPONSE



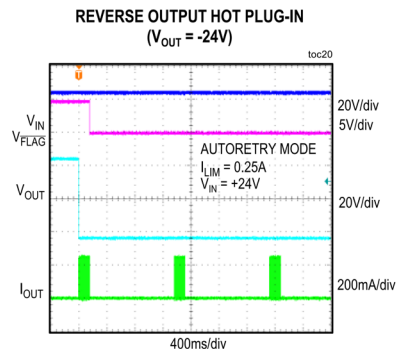
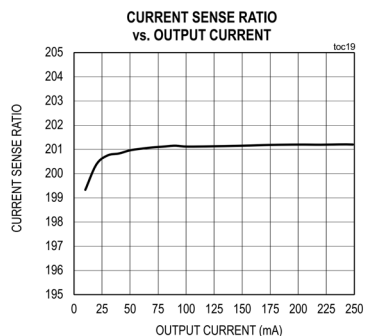
AUTORETRY TIME (t_{RETRY})



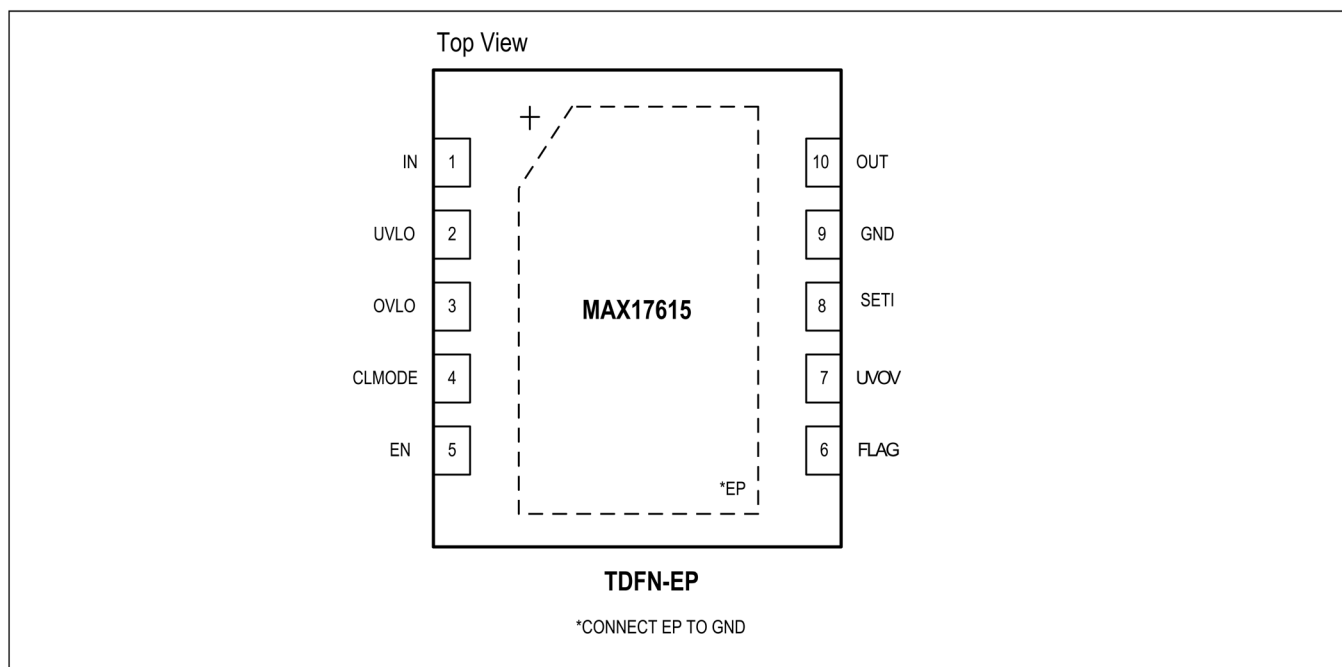
過電圧／低電圧／逆電圧保護機能を内蔵した 4.25V～60V 250mA の電流リミッタ

MAX17615

(特に指定のない限り、 $C_{IN} = 0.47\mu F$ 、 $C_{OUT} = 4.7\mu F$ 、 $T_A = +25^\circ C$)



ピン配置



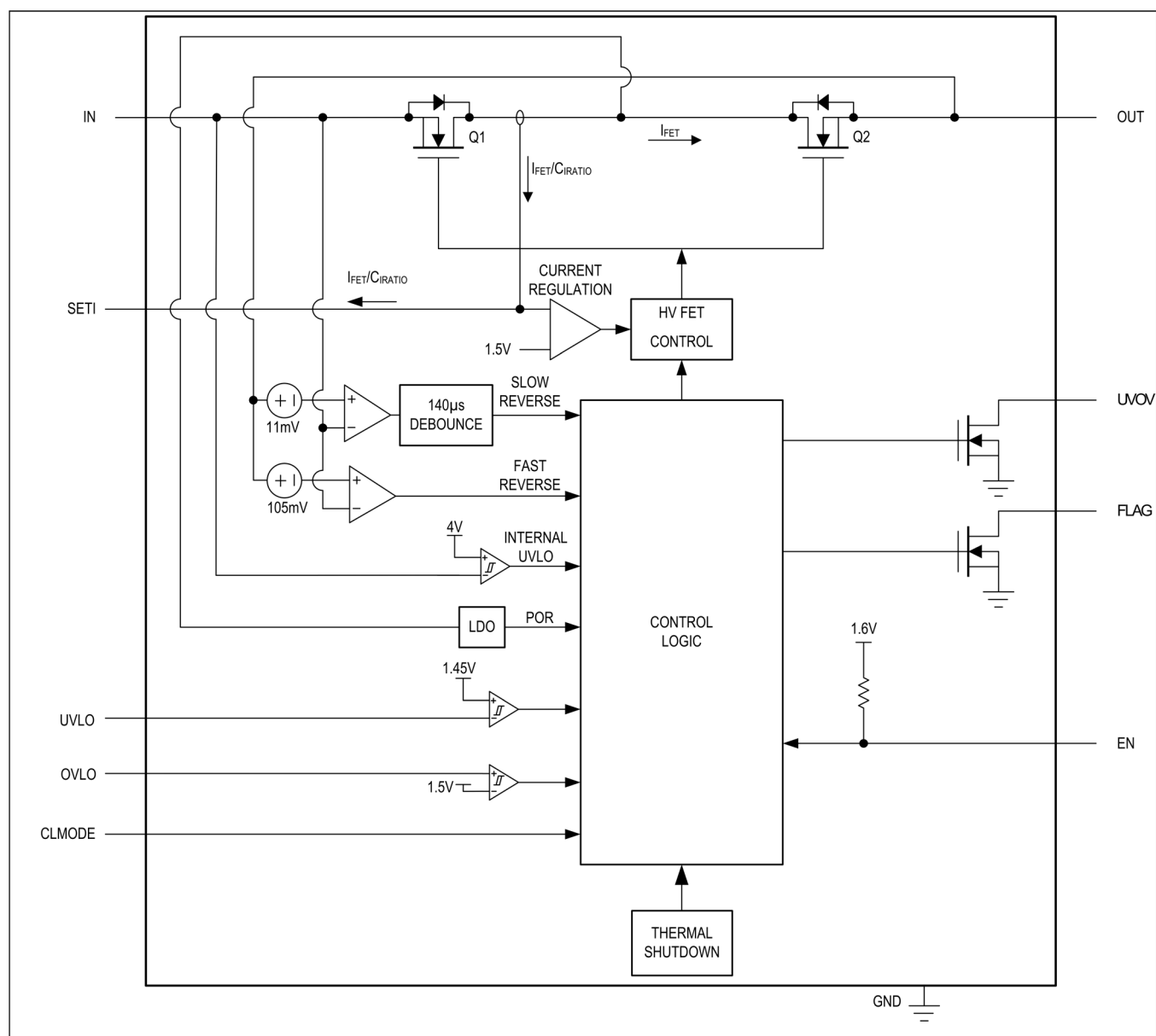
過電圧／低電圧／逆電圧保護機能を内蔵した 4.25V～60V 250mA の電流リミッタ

MAX17615

端子説明

端子	名称	機能
1	IN	入力端子。GND との間に低 ESR のセラミック・コンデンサを接続します。ホット・プラグイン・アプリケーションについては アプリケーション情報 のセクションを参照してください。
2	UVLO	UVLO 調整。IN と GND の間に抵抗分圧器を接続して UVLO スレッシュホールドを設定します。
3	OVLO	OVLO 調整。IN と GND の間に抵抗分圧器を接続して OVLO スレッシュホールドを設定します。
4	CLMODE	電流制限モード選択。CLMODE を GND に接続すると連続モードになります。ラッチオフ・モードの場合は、CLMODE と GND の間に 150k Ω の抵抗を接続します。CLMODE を未接続の状態にすると自動リトライ・モードになります。
5	EN	アクティブ・ハイのイネーブル入力。内部で 1.6V にプルアップされています。
6	$\overline{\text{FLAG}}$	オープンドレインのフォルト表示出力。 $\overline{\text{FLAG}}$ は以下の条件でローになります。 - 過電流時間がブランキング時間を越えた。 - 逆電流が検出された。 - R_{SETI} が 1kΩ (最大値) 未満。 - IN 端子の電圧は正常だが OUT 端子に逆極性の電圧が加わっている。
7	$\overline{\text{UVOV}}$	オープンドレインのフォルト表示出力。 $\overline{\text{UVOV}}$ は以下の条件でローになります。 - 入力電圧が UVLO の立下がりスレッシュホールド未満に低下。 - 入力電圧が OVLO の立上がりスレッシュホールドを超えて上昇。
8	SETI	過電流制限調整端子および電流モニタ出力。過電流制限を設定するには、SETI と GND の間に抵抗を接続します。 電流制限／スレッシュホールドの設定 のセクションを参照してください。SETI には 10pF を超えるコンデンサは接続しないでください。
9	GND	グラウンド。
10	OUT	出力端子。出力ケーブルが長い場合や誘導性負荷がある場合は、 アプリケーション情報 のセクションを参照してください。
–	EP	露出パッド。熱性能を最適化するために、数個のサーマル・ビアを使用して、EP を面積の広い GND プレーンに接続します。リファレンスのレイアウト設計については、MAX17615 の評価キットのデータシートを参照してください。

MAX17615



詳細説明

MAX17615 過電圧および過電流保護デバイスを使用すれば、正負の入力電圧フォルトについては最大+60V～-65V、出力負荷電流については最大 250mA までの範囲で、調整可能な保護限度をシステムに設定できます。このデバイスは直列に接続された 2 つの内部 MOSFET を備えており、その合計 R_{ON} は 1.42Ω (代表値) という低い値です。このデバイスは、負の入力電圧を完全に遮断します。このデバイスは、誤って逆極性の出力電圧が接続された場合でも、その大きさが $-(65 - V_{IN})V$ 以下であれば耐えることができます。また、入力低電圧保護は 4.25V～59V の範囲内、過電圧保護は 5.5V～60V の範囲内に設定できます。更に、このデバイスには、4V (代表値) の内部低電圧ロックアウト立下がりスレッシュホールドが設定されています。

このデバイスは、マスタ管理システムにより、EN 端子を通じてイネーブルまたはディスエーブルされます。これによりスイッチが動作し、接続された負荷への電力供給をオンまたはオフに切り替えます。

デバイス内を流れる電流は電流制限を設定することにより制限されますが、この設定は SETI と GND の間に接続した抵抗によって行います。電流制限値は 10mA～250mA の範囲で設定可能です。デバイスの電流が設定された電流制限値に達するか超過すると、内蔵 FET のオン抵抗を調整することによって電流が設定値に制限されます。電流制限の下で動作している場合、このデバイスには 3 つの異なる動作モードがあります。すなわち、自動リトライ・モード、連続モード、ラッチオフ・モードです。また、SETI 端子の電圧は GND 基準で、通常動作時の値はデバイスの電流に比例します。SETI 端子に現れる電圧をモニタリング・システムの ADC で読み取ると、デバイスの瞬時電流を記録できます。

MAX17615 には $\overline{FLAG}$ と $\overline{UVOV}$ の状態表示信号があり、様々な動作状態やフォルトの信号を表示します。状態表示信号端子自体はオープンドレインであり、外付け抵抗で適切なシステム・インターフェース電圧にプルアップする必要があります。

MAX17615 は、OUT 端子から IN 端子への逆電流をブロックします。過度な電力消費に対してはサーマル・シャットダウン保護機能を内蔵しています。

低電圧ロックアウト (UVLO)

UVLO 立上がりスレッシュホールドを調整するには、標準動作回路のセクションに示すように、UVLO 端子に抵抗分圧器を外付けします。次式を用いて UVLO 電圧を調整できます。R1 の推奨値は $2.2M\Omega$ です。

$$V_{UVLO} = V_{UVLOR} \times \left[1 + \frac{R_1}{R_2} \right]$$

ここで、

V_{UVLOR} は UVLO 立上がりスレッシュホールド、

V_{UVLO} は、デバイスが UVLO 状態を終了する入力電源電圧です。

UVLO 端子の電圧が V_{UVLOR} を超えると、MAX17615 は低電圧ロックアウト (UVLO) 状態を終了してオンになります。UVLO 端子の電圧が V_{UVLOF} 未満に低下すると、デバイスは UVLO 状態に入ってオフになります。このデバイスには、4.16V (代表値) の UVLO 立上がりスレッシュホールドもあります。外部抵抗分圧器ベースの UVLO 設定値は、この内部 UVLO 立上がりスレッシュホールド未満に設定しないでください。

MAX17615 は、Q1 FET と Q2 FET の中間で検出される内部パワーオン・リセット (POR) 機能を備えています。このデバイスは、IN 端子の電圧が 3.5V (代表値) の内部 POR 立下がりスレッシュホールド未満に低下すると、内蔵 FET Q1 と Q2 をオフにします。これにより $\overline{UVOV}$ 端子がハイにアサートされて、SETI 端子は非アクティブになります。IN 端子の電圧が 3.7V (代表値) の内部 POR 立上がりスレッシュホールドを超えると、 $\overline{UVOV}$ 端子がローにアサートされて SETI 端子はアクティブになります。内蔵 FET Q1 と Q2 はオフのままです。このデバイスは、IN 端子で検出する内部 UVLO も実装しています。IN 電圧が 4.16V (代表値) の内部 UVLO 立上がりスレッシュホールドを超えると、Q1 FET がオンになります。Q2 FET は、瞬時 IN 電圧がユーザの定義した外部 UVLO 電圧立上がりスレッシュホールドを超えて $\overline{UVOV}$ 端子がハイにアサートされてから、16ms (t_{DEB}) 後にオンになります。

過電圧ロックアウト (OVLO)

OVLO 立上がりスレッシュホールドを調整するには、標準動作回路のセクションに示すように、OVLO 端子に抵抗分圧器を外付けします。次式を用いて OVLO 電圧を調整できます。R3 の推奨値は 2.2MΩ です。

$$V_{OVLO} = V_{OVLOR} \times \left[1 + \frac{R_3}{R_4} \right]$$

ここで、 V_{OVLOR} は OVLO 立上がりスレッシュホールドです。

OVLO 端子の電圧が V_{OVLOR} を超え、その状態にある時間が過電圧スイッチオフ時間 (t_{OFF_OVP}) に達すると、MAX17615 は過電圧ロックアウト (OVLO) 状態に入ってオフになり、 $\overline{UVOV}$ ローをアサートします。このデバイスは、OVLO 条件がなくなると、過電圧立下がりデバウンス時間 (t_{DEB_OVP}) が経過するのを待ってからスイッチ・ターンオン手順を開始します。スイッチ・ターンオン時間 (t_{ON_SWITCH}) が経過して $\overline{UVOV}$ がハイにアサートされると、スイッチは再びオンになります。過電圧状態での代表的な動作を [図 1](#) に示します。

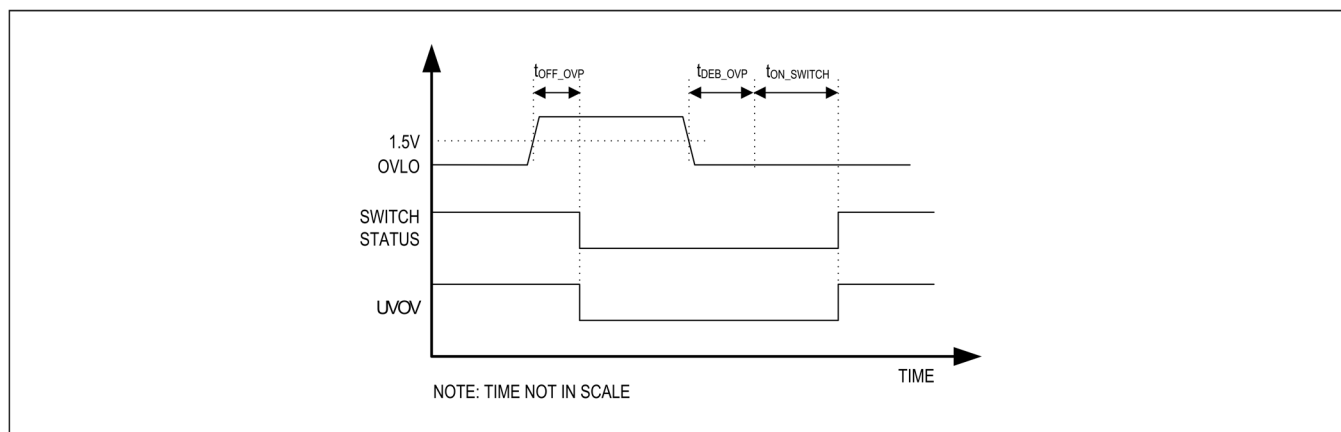


図 1. 過電圧フォルト時のタイミング図

入力電圧逆極性保護

MAX17615 は、入力電圧が誤って逆極性状態になってしまった場合でも、MAX17615 自体と下流側の負荷回路を保護します。入力電圧逆極性状態時は内蔵 FET がオフのままになります。

出力電圧逆極性保護

MAX17615 は、出力電圧が誤って逆極性状態になってしまった場合でも、MAX17615 自体と入力電源接続を保護します。逆極性出力電圧は、出力端子間の活線負荷の誤配線により OUT 端子と GND 端子の間に生じる可能性があります。デバイスがイネーブルされると ($V_{EN} > V_{IH}$)、 R_{SETI} 抵抗によって設定される電流制限に従って OUT 端子の電流が制限されます。デバイスがシャットダウン・モードのときは ($V_{EN} < V_{IL}$)、OUT 電流が 27μA (最大) に制限されます。

入力デバウンス保護

このデバイスには入力デバウンス保護機能があります。デバイスは、入力電圧が UVLO スレッシュホールドより高い状態がデバウンス時間 (t_{DEB}) より長く続いた場合のみ、動作を開始 (内蔵 FET をオン) します。 t_{DEB} はデバイスの起動時のみカウントされます。この機能は、電源供給のランプアップ時に EN 信号が有効になっているアプリケーションで使用することを意図したものです。[図 2](#) にデバウンスの代表的なタイミング図を示します。

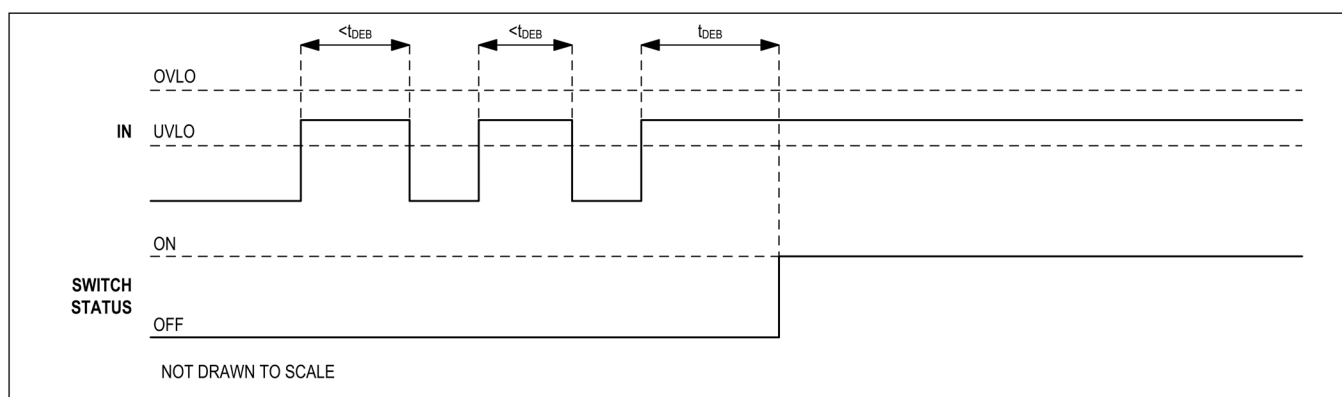


図 2. デバウンスのタイミング図

イネーブル

MAX17615 は、EN 端子を EN スレッシュホールド電圧より高くすることによってイネーブルし、低くすることによってディスエーブルします。したがってこのデバイスでは、EN 端子を使って接続負荷への電力供給をオン／オフできます。ラッチオフ・モードでは、EN 端子を 15μs 以上かけてトグルすると、フォルト状態がリセットされてデバイスが動作を再開します。EN 端子は内部で 1.6V にプルアップされていて、オープンにしておくと常時オン・オプションになります。デバイスが EN 端子でオンにされたときには、入力デバウンス時間 (t_{DEB}) が有効です。

電流制限／スレッシュホールドの設定

デバイスに電流制限スレッシュホールドを設定するには、SETI と GND の間に抵抗を接続します。電流制限設定抵抗の値は、次式を使用して計算します。

$$R_{\text{SETI}}(\text{k}\Omega) = \frac{300}{I_{\text{LIM}}(\text{mA})}$$

ここで、I_{LIM} は目的の電流制限値で単位は mA です。

1.2kΩ 未満の R_{SETI} は使用しないでください。表 1 には様々な抵抗値に対する電流制限スレッシュホールドを示しています。

このデバイスは、IN 端子に流れ込む電流を読み出すことができます。C_{RATIO} の比を持つ電流ミラーが、電流検出オートゼロ・オペアンプを使用して実装されています。ミラーリングされた電流は、SETI 端子から外付け電流制限抵抗に流れます。SETI 端子の電圧は、次の関係式により IN 電流に関する情報を提供します。

$$I_{\text{IN-OUT}}(\text{A}) = \frac{V_{\text{SETI}}(\text{V})}{R_{\text{SETI}}(\text{k}\Omega)}$$

SETI を無接続のままにした場合は V_{SETI} ≥ 1.5V です。Q2 FET がターンオフして、流れる電流は内部回路による数 μA だけになります。起動時はこれによってスイッチがオフのままになり、t_{BLANK} の経過後に FLAG がアサートされます。起動時に R_{SETI} が 350Ω より低ければ、スイッチがオフのままで FLAG がアサートされます。測定の減衰特性を最適にするため、SETI 端子の容量は 10pF までに制限します。

表 1. 電流制限スレッシュホールドとの抵抗値の関係

R _{SETI} (kΩ)	CURRENT LIMIT (mA)
30	10
12	25
6	50
3	100
2	150
1.5	200
1.2	250

電流制限タイプの選択

CLMODE 端子は、デバイスの過電流応答を次の 3 つのモードの 1 つに設定するために使われます。すなわち、自動リトライ・モード（CLMODE 端子は未接続のまま）、連続モード（CLMODE 端子を GND に接続）、そしてラッチオフ・モード（CLMODE と GND の間に 150kΩ の抵抗を接続）です。

自動リトライ電流制限

自動リトライ電流制限モードでは、デバイスを流れる電流が電流制限スレッシュホールドに達すると、 t_{BLANK} タイマーがカウントを開始します。過電流状態の時間が t_{BLANK} を超えると、 $\overline{FLAG}$ 端子がアサートされます。 t_{BLANK} が経過する前に過電流状態が解消されると、タイマーはリセットされます。デバイスがサーマル・シャットダウン・モードに入ると出力 Q2 FET がターンオフし、ジャンクション温度が $T_{J(HYS)}$ 低下すると再びターンオンします。この熱サイクルは、経過時間が t_{BLANK} に達するまで続きます。 t_{BLANK} が経過すると、直ちにリトライ時間遅延（ t_{RETRY} ）のカウントが始まります。 t_{RETRY} の間スイッチはオフのままで、 t_{RETRY} が経過するとスイッチがオンに戻ります。フォルトが依然として存在する場合はこのサイクルが繰り返され、 $\overline{FLAG}$ 端子はアサートされたままになります。過電流状態が解消されると、スイッチはオンのままになります。

この自動リトライ機能により、過電流状態または短絡状態時のシステム電力を削減できます。 t_{BLANK} の間スイッチがオンの場合、電源電流は電流制限値に維持されます。 t_{RETRY} の間は、スイッチに電流は流れません。したがって、平均出力電流は、設定された電流制限値に比べてはるかに小さくなります。平均出力電流は次式で計算できます。

$$I_{LOAD} = I_{LIM} \left[\frac{t_{BLANK}}{t_{RETRY} + t_{BLANK}} \right]$$

t_{BLANK} が 160ms（代表値）、 t_{RETRY} が 1200ms（代表値）とすると、デューティ・サイクルは 11.8% となり、全時間スイッチがオンの場合と比較して 88.2% の電力削減となります。自動リトライ電流制限モードの代表的な動作を図 3 に示します。

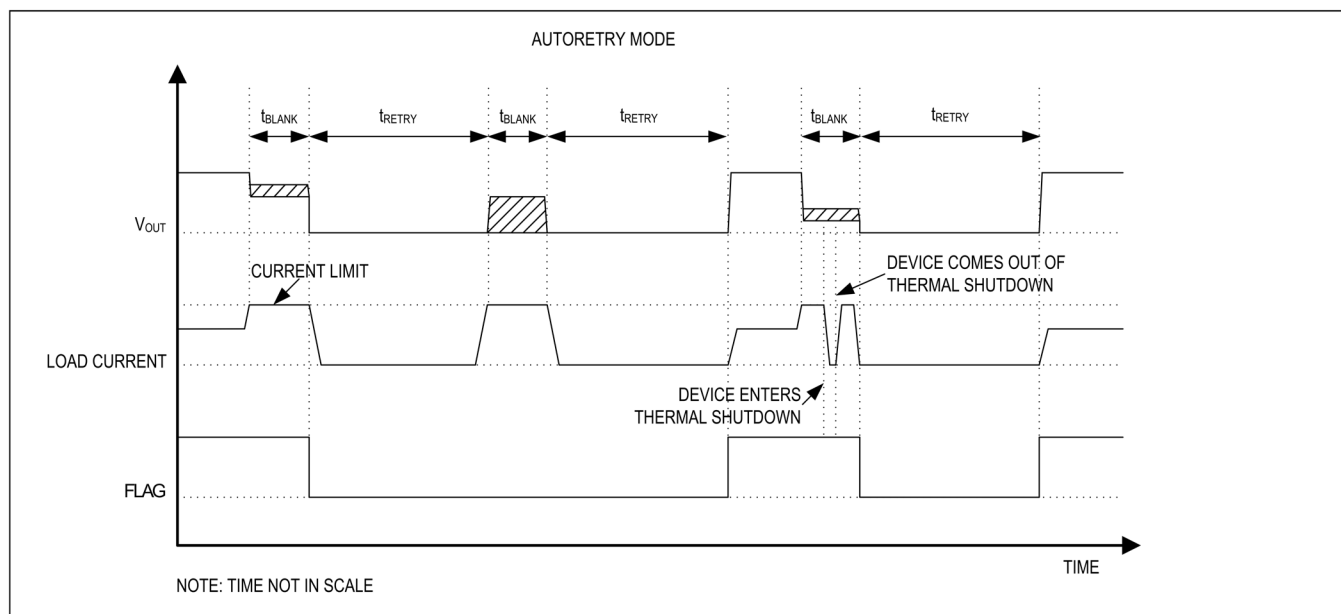


図 3. 自動リトライ・モード時のフォルト・タイミング図

連続電流制限

連続電流制限モードでは、デバイスを流れる電流が電流制限スレッシュホールドに達すると、デバイスが出力電流を設定済みの電流制限値に制限します。デバイスがサーマル・シャットダウン・モードに入ると出力 Q2 FET がターンオフし、ジャンクション温度が $T_{J(HYS)}$ 低下すると再びターンオンします。過電流状態の時間が t_{BLANK} を超えると $\overline{FLAG}$ 端子がアサートされ、過電流状態が解消されるとデアサートされます。連続電流制限モードの代表的な動作を図 4 に示します。

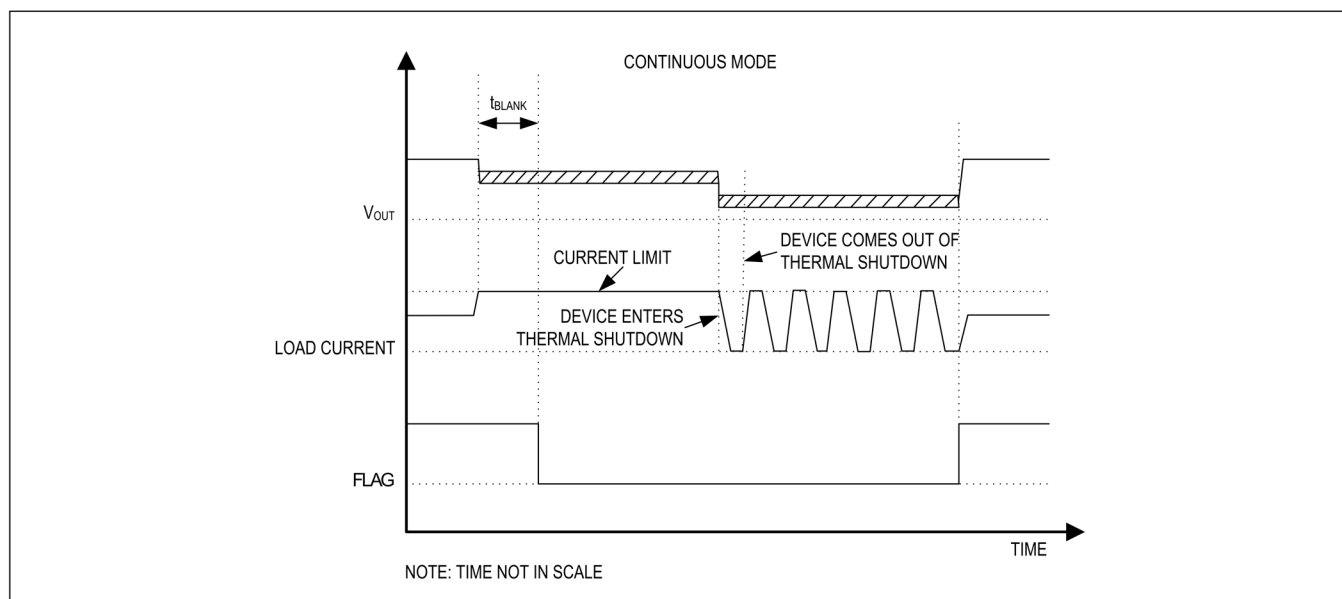


図 4. 連続モード時のフォルト・タイミング図

ラッチオフ電流制限

ラッチオフ電流制限モードでは、デバイスを通る電流が電流制限スレッショルドに達すると、 t_{BLANK} タイマーがカウントを開始します。過電流状態の時間が t_{BLANK} を超えると、**FLAG**端子がアサートされます。 t_{BLANK} が経過する前に過電流状態が解消されると、タイマーはリセットされます。デバイスがサーマル・シャットダウン・モードに入ると出力 Q2 FET がターンオフし、ジャンクション温度が $T_{J(HYS)}$ 低下すると再びターンオンします。過電流状態が t_{BLANK} を超えて続けるとデバイスはオフになり、そのままオフの状態を維持します。デバイスをリセットするには、制御ロジック (EN) をトグルするか、入力電圧を一度オフにしてから再びオンにします。ラッチオフ電流制限モードの代表的な動作を図 5 に示します。

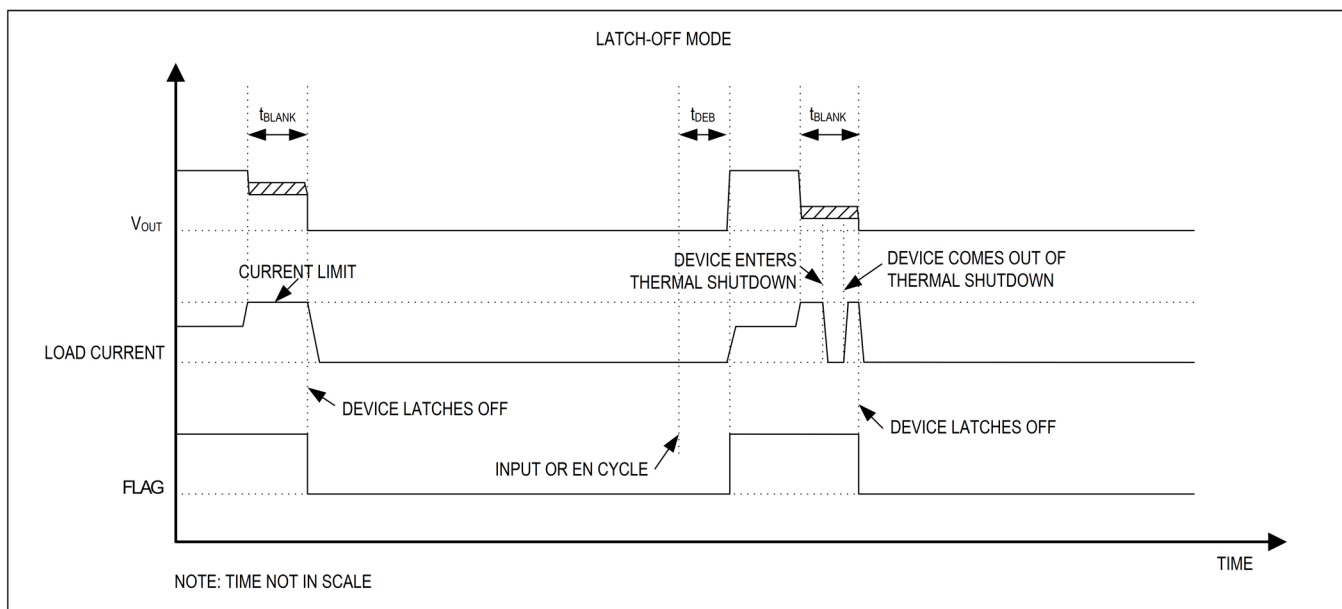


図 5. ラッチオフ・モード時のフォルト・タイミング図

短絡保護

ハード出力短絡の発生時は、デバイスを流れる電流が急激に増加します。このデバイスは高速トリップ電流コンパレータを備えており、出力短絡時のピーク電流を制限できます。この高速トリップ電流コンパレータは、FET を流れる電流が I_{OCP} を超えると、 $1\mu\text{s}$ (t_{DELAY1}) 以内に内蔵の Q2 FET だけをオフにします。 I_{OCP} は、設定電流制限値より 300mA 高い値に内部で設定されています。 $100\mu\text{s}$ (t_{DELAY2}) の遅延時間後にデバイスはオン状態に戻り、出力電流を設定電流制限値に制限して、上述の電流制限モードの各セクションで説明したように動作します。図 6 に、電流が I_{OCP} スレッシュホールドを超過したときのシステム挙動を示します。

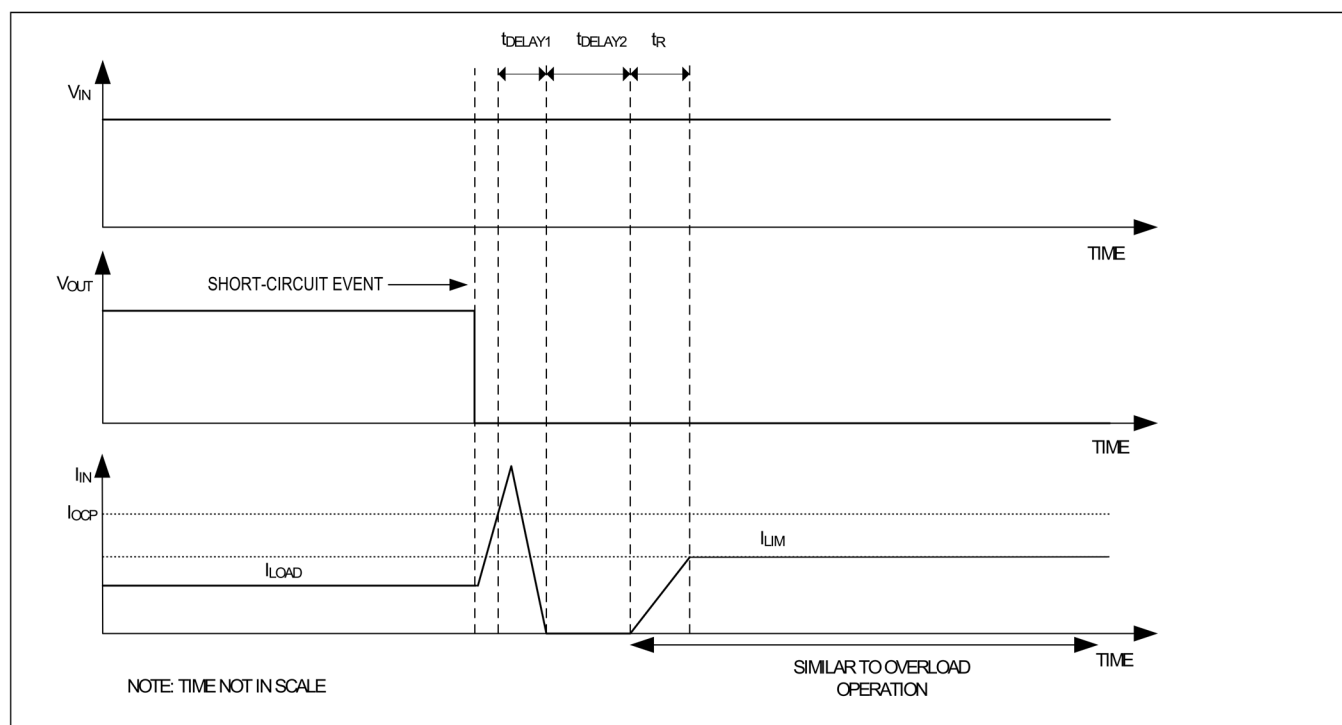


図 6. 高速過電流トリップのタイミング図

逆電流保護

MAX17615 は、OUT 端子から IN 端子へ逆電流が流れるのを防止します。逆電流の性質には 2 種類があります。

逆電流ブロック・デバウンス・ブランキング時間 (t_{DEBRIB}) の間に $(V_{IN} - V_{OUT}) < V_{RIBS}$ の状態になると、低速逆電流状態が検出されます。入力 Q1 FET だけがターンオフして $\overline{\text{FLAG}}$ 端子がアサートされ、出力 Q2 FET はオンに維持されます。この期間およびその後に、デバイスは OUT 端子と IN 端子の電圧差をモニタして、逆電流状態が続いているかどうかを判定します。逆電流状態が解消されると、Q1 FET が再びターンオンして $\overline{\text{FLAG}}$ 端子がデアサートされます。Q1 FET のターンオンにかかる時間は t_{Q1_ON} (約 $100\mu\text{s}$) です。低速逆電流状態の代表的な動作を図 7 に示します。

逆電流ブロック高速応答時間 (t_{RIB}) の間に $(V_{IN} - V_{OUT}) < V_{RIBF}$ の状態になると、高速逆電流状態が検出されます。入力 Q1 FET だけがターンオフして $\overline{\text{FLAG}}$ 端子がアサートされ、出力 Q2 FET はオンに維持されます。この期間およびその後に、デバイスは OUT 端子と IN 端子の電圧差をモニタして、逆電流状態が続いているかどうかを判定します。逆電流状態が解消されると、Q1 FET が再びターンオンして $\overline{\text{FLAG}}$ 端子がデアサートされます。Q1 FET のターンオンにかかる時間は t_{Q1_ON} (約 $100\mu\text{s}$) です。高速逆電流状態の代表的な動作を図 8 に示します。

このデバイスには、逆電流保護用に、低速 ($<140\mu\text{s}$) と高速 ($<150\text{ns}$) の応答時間を持つ 2 つの逆電流スレッシュホールドが設定されています。低速逆電流保護用のスレッシュホールドは 11mV (代表値) で、高速逆電流保護用は 105mV (代表値) です。この機能により、ノイズの多い環境でも確実な動作が実現される一方で、入力短絡や出力端子のホット・プラグインといった厳しいフォルト状態下でも迅速な保護を実現します。

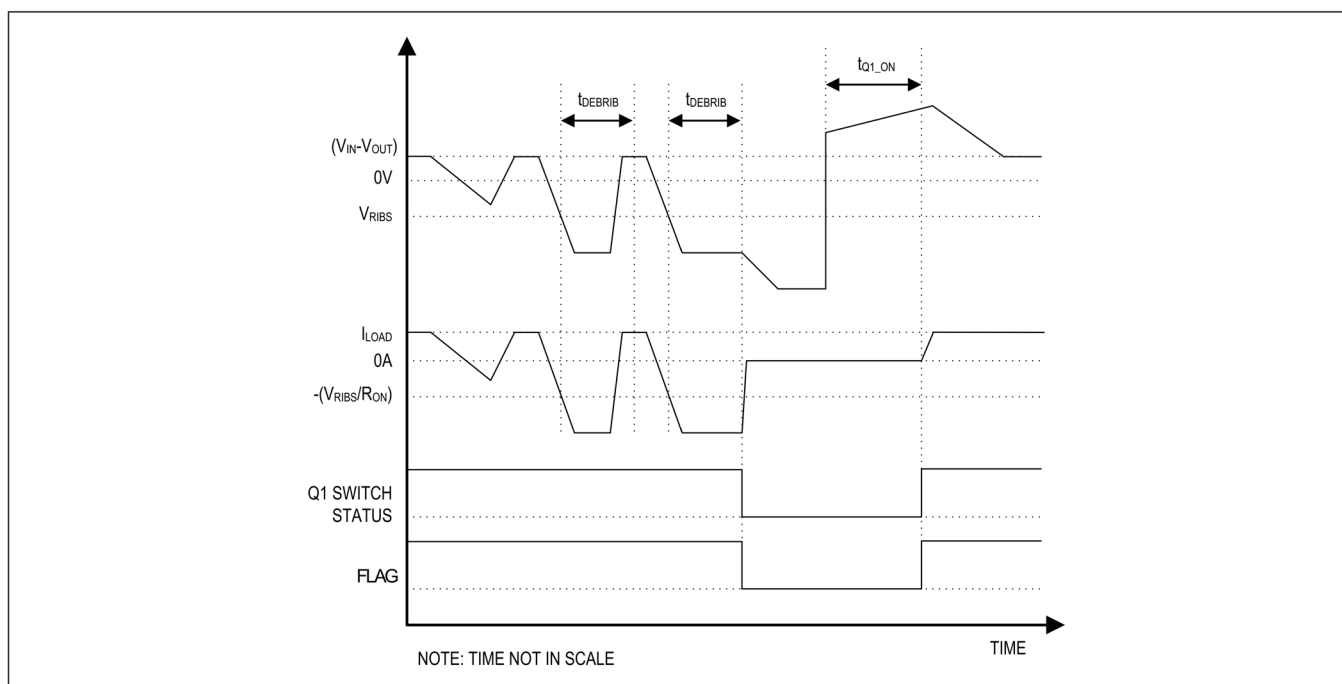


図 7. 低速逆電流保護時のフォルト・タイミング図

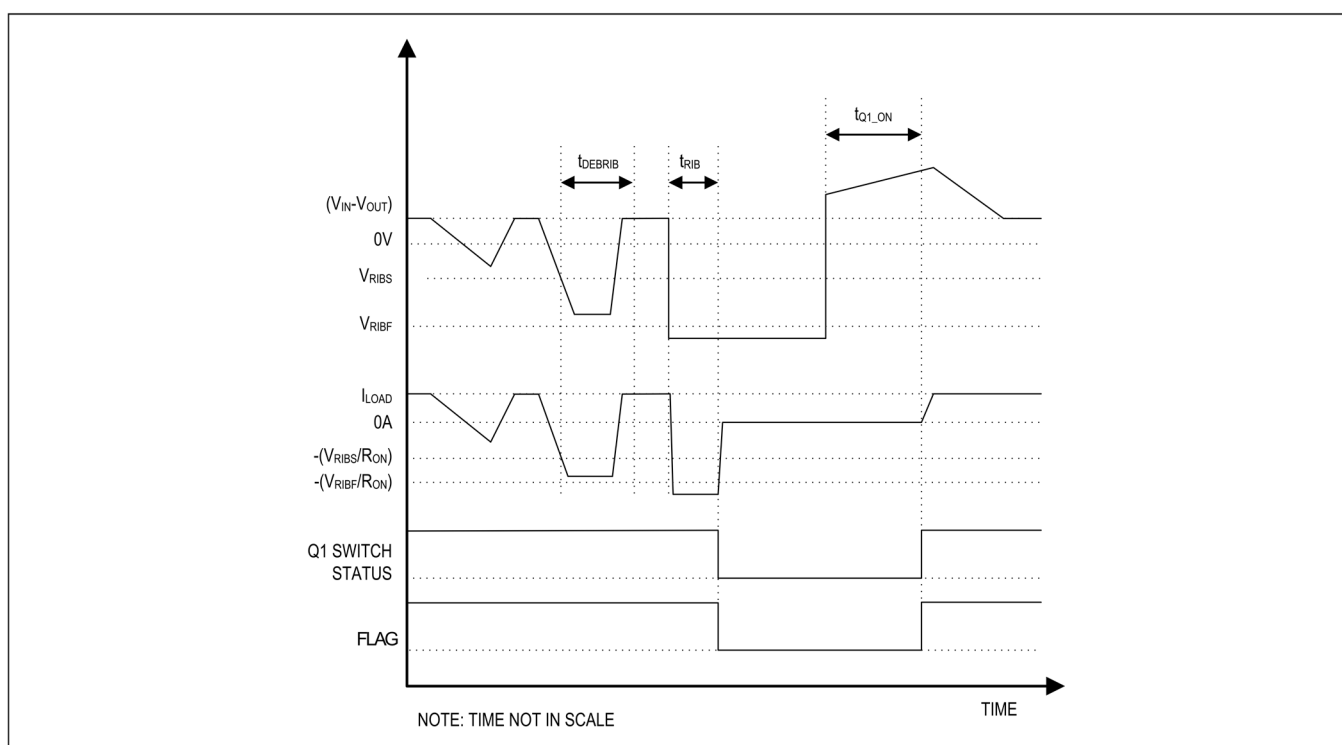


図 8. 高速逆電流保護時のフォルト・タイミング図

フォルト出力

このデバイスには $\overline{\text{FLAG}}$ と $\overline{\text{UVOV}}$ という2つのオープンドレイン・フォルト出力があり、これらの出力とDC電源との間には外付けのプルアップ抵抗を接続する必要があります。下記の条件のいずれか1つが満たされると、 $\overline{\text{FLAG}}$ 端子がローになります。

- 過電流状態の時間がブランキング時間を超える
- 逆電流が検出される
- R_{SETI} が $1\text{k}\Omega$ （最大値）未満になる
- IN端子の電圧が設定された $\text{UVLO} \sim \text{OVLO}$ の範囲内で有効なときに、OUT端子の極性が逆になる

また、下記の条件のいずれか1つが満たされると、 $\overline{\text{UVOV}}$ フォルト出力がローになります。

- 入力電圧が UVLO の立下がりスレッシュホールド未満に低下する
- 入力電圧が OVLO の立上がりスレッシュホールドを超えて上昇する

起動時、 $\overline{\text{UVOV}}$ 端子は、入力電圧が UVLO 立上がりスレッシュホールドを超えてから 16ms のデバウンス時間が経過した後に、デアサートされます。

サーマル・シャットダウン保護

このデバイスは過熱に対する保護のためにサーマル・シャットダウン機能を備えており、ジャンクション温度が $+160^\circ\text{C}$ （代表値）を超えるとターンオフします。ジャンクション温度が 28°C （代表値）低下すると、デバイスはサーマル・シャットダウン状態を終了して通常動作を再開します。

過電圧／低電圧／逆電圧保護機能を内蔵した 4.25V～60V 250mA の電流リミッタ

MAX17615

アプリケーション情報

IN コンデンサ

負荷電流が突然変動しても入力電圧を一定に維持できるように、IN 端子と GND の間には 0.47μF のコンデンサを接続することを推奨します。

IN 端子のホット・プラグイン

システム電源アプリケーションの多くは、放射エミッションを減少させて ESD 耐性を高めるために、入力フィルタ・コンデンサを必要とします。ホット・プラグイン・アプリケーションでは、ケーブルの寄生インダクタンスと入力コンデンサによって、電源ケーブルを入力端子に接続したときにオーバーシュートやリングングが発生します。この作用により、保護デバイスには供給電圧のほぼ 2 倍の電圧がかかります。工業用アプリケーションでは、システムをこうした状況から保護するために、トランジェント電圧サプレッサ (TVS) がよく使用されます。保護性能を改善するには、サージ電圧を最大で 60V に制限できる TVS を入力端子の近くに配置する必要があります。IN 端子の最大許容スルー・レートは 100V/μs です。

入力ハード地絡

多くのシステム・アプリケーションには入力短絡保護が必要です。このデバイスは、OUT 端子に流入して IN 端子から流出する逆方向電流を検知して、内蔵 FET をターンオフします。逆方向電流の大きさは、入力回路のインダクタンスと IN 端子近くに配置された容量によって異なります。

V_{IN} が「(V_{OUT} – V_{IN}) > 60V」という条件を満たすような負の値となった場合は、デバイスが損傷する可能性があります。

OUT コンデンサ

接続可能な最大容量性負荷 (C_{MAX}、μF) は、電流制限設定値 (I_{LIM}、mA)、ブランク時間 (t_{BLANK}、ms)、入力電圧 (V_{IN}、V)、および予め設定された電流制限モードの関数です。

自動リトライ・モードとラッチオフ電流制限モードの場合、C_{MAX} は以下の関係を使って計算します。

$$C_{MAX}(\mu F) = \frac{I_{LIM}(mA) \times t_{BLANK(TYP)}(ms)}{V_{IN}(V)}$$

例えば、V_{IN} = 24V、t_{BLANK} (代表値) = 160ms、I_{LIM} = 250mA の場合、C_{MAX} は 1667μF です。

自動リトライおよびラッチオフ電流制限モードでは、出力コンデンサの値が C_{MAX} を超えると、誤って過電流状態がトリガされる可能性があります。なお、上の式は負荷電流が流れていないことを前提としています。負荷電流が流れると、コンデンサの充電電流がオフセットされることによって充電時間が長くなり、そのために誤って過電流状態と判定されてしまう可能性があります。また、アプリケーション PCB の動作温度と熱抵抗特性によっては、ジャンクション温度がサーマル・シャットダウン・スレッショルド (T_J) に達する可能性があります。その場合はデバイスが出力 Q2 FET をターンオフして、ジャンクション温度が T_{J(HYS)} 低下した後に再びターンオンします。自動リトライ・モードでは、t_{BLANK} が経過するまでこの熱サイクルが続きます。t_{BLANK} の経過後は、直ちに t_{RETRY} のカウントが開始されます。t_{RETRY} の間は、スイッチがオフのままになります。t_{RETRY} が経過するとスイッチが再びオンに戻り、出力容量の充電を続けます。ラッチオフ電流制限モードでは、t_{BLANK} が経過するまで熱サイクルが続きます。デバイスはターンオフし、EN または入力電源のサイクリングを行うまでオフのままになります。

連続電流制限モードでは、より大きい出力コンデンサを充電できます。アプリケーション PCB の動作温度と熱抵抗特性によっては、ジャンクション温度がサーマル・シャットダウン・スレッショルド (T_J) に達して、動作ジャンクション温度が 2 つのサーマル・シャットダウン・ヒステリシス制限値の間にある場合は、デバイスが周期的な動作をします。したがって、連続動作時はより大きい出力コンデンサを充電できます。

OUT 端子のホット・プラグイン

アプリケーションによっては、入力電圧の有無に関わらず、デバイスの OUT 端子に正電圧または負電圧が加わる可能性があります。こうした状況では、OUT 端子に流れ込んで IN 端子から流れ出す逆電流をデバイスが検知して、内蔵 FET をオフにします。OUT 端子に外部から電圧を加えると、ケーブルの寄生インダクタンスと入出力コンデンサによってオーバーシュートやリングングが発生します。これによりデバイスには最大 2 倍の電圧が加わることになるので、デバイスが損傷する可能性があります。したがって、過電圧状態でも端子の電圧が絶対最大定格を超過しないように、電圧クランプを使用することを推奨します。OUT 端子の最大許容スルー・レートは 100V/μs です。

誘導性ハード地絡に備える OUT クランピング・ダイオード

誘導性負荷や長いケーブルがあり、突然の地絡からの保護を要するアプリケーションには、出力クランプを推奨します。このクランプは、[標準アプリケーション回路](#)に示すように、TVS とダイオードで実現できます。このクランプは、出力短絡イベント時の誘導性キックバックによる OUT 端子の負電圧スパイクを制限するために必要です。

レイアウトと放熱

短絡状態を出力するためのスイッチ応答時間を最適化するには、全ての配線パターンをできるだけ短くして、望ましくない寄生インダクタンスの影響を減らすことが非常に重要です。入力コンデンサと出力コンデンサを、デバイスのできるだけ近く（5mm 以下）に配置してください。IN と OUT は、短くて幅の広いパターンで電源バスに接続する必要があります。通常動作時は消費電力が小さく、パッケージの温度変化もわずかです。

定常状態での通常動作時消費電力は次式で計算できます。

$$P_{(SS)} = I_{OUT}^2 \times R_{ON}$$

様々な動作温度での R_{ON} の値については、[電氣的特性](#)の表と[標準動作特性](#)を参照してください。

出力が継続的にグラウンドに短絡されている場合、消費電力は次式で計算できます。

$$P = I_{OUT} \times V_{IN}$$

短絡フォルト状態時は、その消費電力によってデバイスがサーマル・シャットダウン・スレッシュホールドに達する可能性があるため、注意が必要です。システムの熱容量を大きくすると共に周囲への熱抵抗を減らすために、露出パッドからグラウンド・プレーンへのサーマル・ビアを設けることが強く推奨されます。

自動リトライ電流制限モードでは、 t_{RETRY} の期間はデバイスがターンオフするので、デバイス内の平均消費電力は減少します。デバイスの消費電力は次式で計算します。

$$P_{(AVG)} = \frac{V_{IN} \times I_{OUT} \times t_{BLANK}}{t_{RETRY} + t_{BLANK}}$$

ESD 保護

このデバイスは、IN が 0.47μF の低 ESR セラミック・コンデンサでグラウンドにバイパスされた状態で、IN 端子の ESD を ±15kV（人体モデル（HBM）による静電放電（ESD）モデル）として仕様規定されています。IN 端子の ESD が ±2kV（HBM、代表値）の場合、コンデンサは必要ありません。全ての端子は代表値 ±2kV（HBM）の ESD 保護を備えています。[図 9](#) は HBM を、[図 10](#) はこのモデルが低インピーダンス経路に放電する際に発生する電流波形を示しています。このモデルは対象とする ESD 電圧まで充電された 100pF のコンデンサで構成され、1.5kΩ の抵抗を介してデバイスに放電されます。

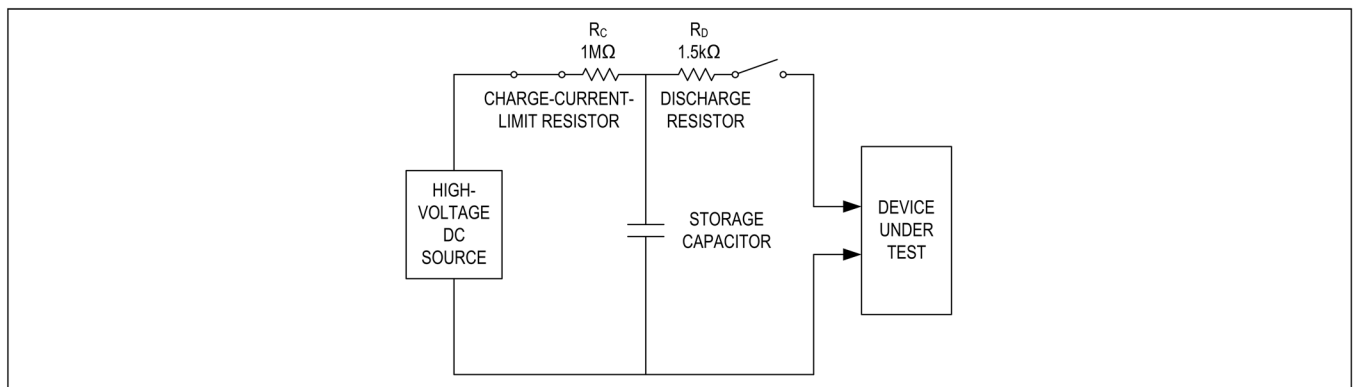


図 9. 人体モデルによる ESD 試験モデル

過電圧／低電圧／逆電圧保護機能を内蔵した 4.25V～60V 250mA の電流リミッタ

MAX17615

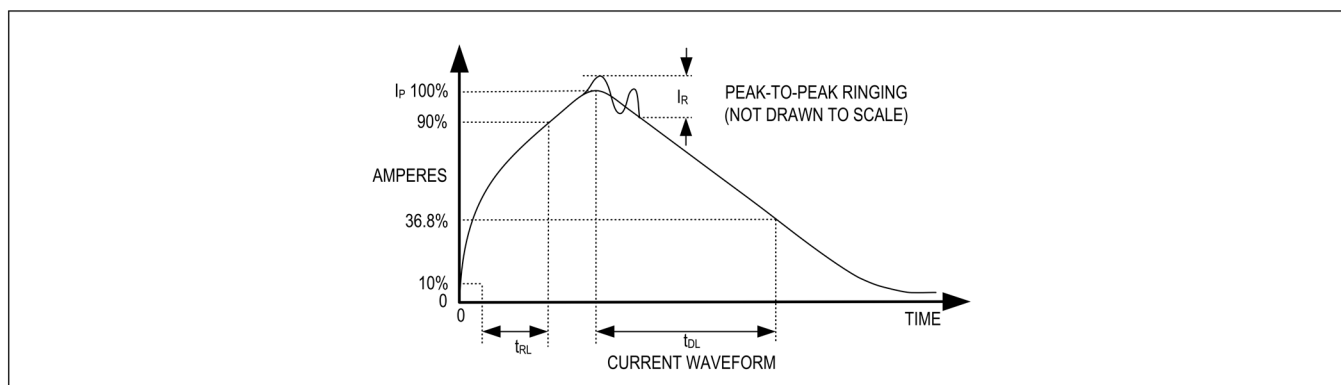
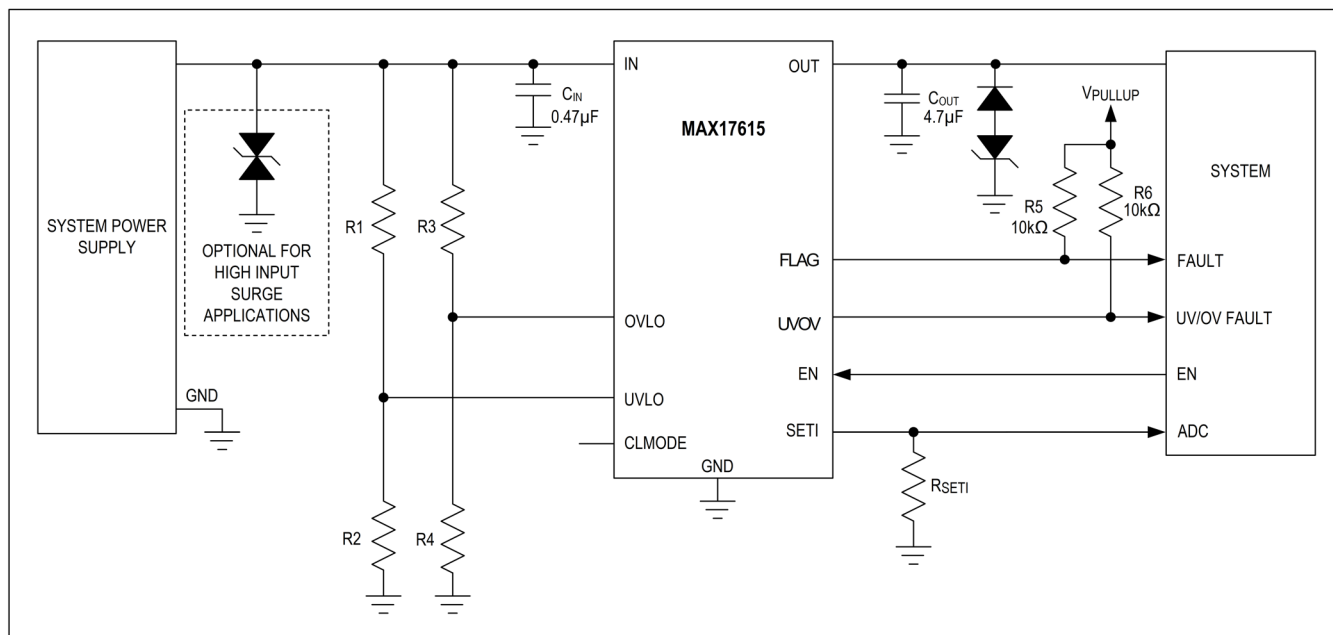


図 10. 人体モデルの電流波形

標準アプリケーション回路



型番

PART	TEMP RANGE	PIN PACKAGE
MAX17615ATB+	-40°C to +125°C	10 TDFN-EP*
MAX17615ATB+T	-40°C to +125°C	10 TDFN-EP*

+は鉛 (Pb) フリー／RoHS 準拠パッケージを表します。

T = テープ&リール

*EP = 露出パッド

過電圧／低電圧／逆電圧保護機能を内蔵した 4.25V～60V 250mA の電流リミッタ

MAX17615

改訂履歴

版数	改訂日	説明	改訂ページ
0	8/22	市場投入のためのリリース	—



アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。