

# MAXIM

## 高速ステップダウンコントローラ、 ノートブックコンピュータ用

### 概要

MAX1714は、高電圧バッテリーをステップダウンしてノートブックコンピュータの低電圧CPUコア電源又はチップセット/RAM電源を発生するために必要な高効率、優れた過渡応答及び高DC出力精度を備えたパルス幅変調(PWM)コントローラです。

マキシム社独自のQuick-PWM™クイック応答、一定オン時間PWM制御方式は、広い入力/出力電圧比を容易に処理し、比較的一定のスイッチング周波数を維持しながら、負荷トランジェントに対して100ns“インスタント・オン”応答を提供します。

MAX1714は、従来の電流モードPWMから電流検出抵抗を除去することにより、低価格で高い効率を達成しています。しかも、非常に大きな同期整流器MOSFETを駆動する能力によりさらに効率が向上されています。

1段バック変換を使用することにより高圧バッテリーを直接ステップダウンし、最高の効率を達成できます。これに対し、高いスイッチング周波数で2段変換(バッテリーの代わりに+5Vシステム電源をステップダウン)を使用すると、サイズを最小化できます。

MAX1714は、CPUコア、チップセット、DRAMその他、最低1Vまでの低電圧電源用です。MAX1714Aは20ピンQSOPパッケージで提供されており、過電圧保護が内蔵されています。MAX1714Bは16ピンQSOPパッケージで提供されており、過電圧保護は内蔵されていません。VIDへの適合又は出力電圧のDAC制御を必要とするアプリケーション用は、MAX1710/MAX1711データシートを参照して下さい。デュアル出力バージョンについてはMAX1715†データシートを参照して下さい。

### アプリケーション

ノートブックコンピュータ

CPUコア電源

最低1Vまでのチップセット/RAM電源

1.8V及び2.5V I/O電源

Quick-PWMは、Maxim Integrated Productsの商標です。

† 開発中。入手可能性についてはお問い合わせ下さい。

ピン配置はデータシートの最後に記載されています。

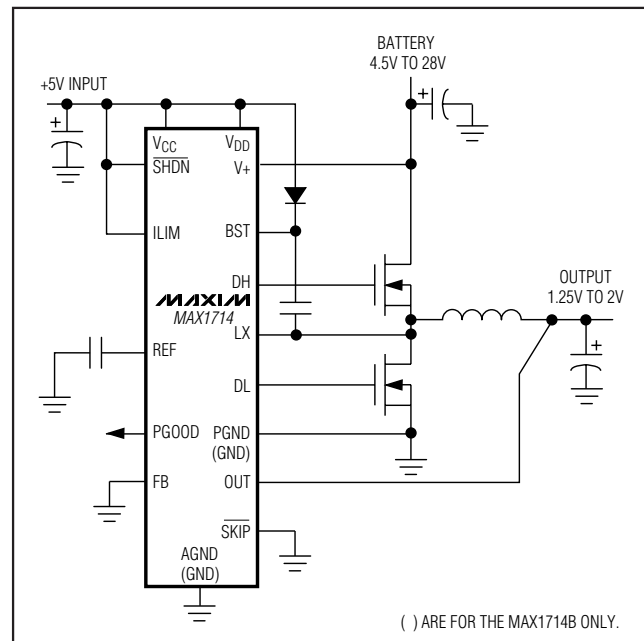
### 特長

- ◆ 超高効率
- ◆ 電流検出抵抗無し(無損失 $I_{LIMIT}$ )
- ◆ 負荷ステップ応答が100nsのQuick-PWM
- ◆ 全ライン及び負荷範囲において $V_{OUT}$ 精度が1%
- ◆ 出力範囲：固定2.5V/3.3V又は可変1V~5.5V
- ◆ バッテリ入力範囲：2V~28V
- ◆ スwitching周波数：200/300/450/600kHz
- ◆ 過電圧保護(MAX1714A)
- ◆ 低電圧保護
- ◆ 1.7msデジタルソフトスタート
- ◆ 大きな同期整流器FETを駆動
- ◆ リファレンス出力：2V ± 1%
- ◆ パワーグッドインジケータ

### 型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1714AEEP	-40°C to +85°C	20 QSOP
MAX1714BEEE	-40°C to +85°C	16 QSOP

### 最小動作回路



# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

## ABSOLUTE MAXIMUM RATINGS

V+ to AGND (Note 1).....	-0.3V to +30V	LX to BST.....	-6V to +0.3V
V <sub>DD</sub> , V <sub>CC</sub> to AGND (Note 1).....	-0.3V to +6V	REF Short Circuit to AGND.....	Continuous
PGND to AGND (Note 1).....	±0.3V	Continuous Power Dissipation (T <sub>A</sub> = +70°C)	
$\overline{\text{SHDN}}$ , PGOOD, OUT to AGND (Note 1).....	-0.3V to +6V	16-Pin QSOP (derate 8.3mW/°C above +70°C).....	667mW
ILIM, FB, REF, $\overline{\text{SKIP}}$ ,		20-Pin QSOP (derate 9.1mW/°C above +70°C).....	727mW
TON to AGND (Notes 1, 2).....	-0.3V to (V <sub>CC</sub> + 0.3V)	Operating Temperature Range .....	-40°C to +85°C
DL to PGND (Note 1).....	-0.3V to (V <sub>DD</sub> + 0.3V)	Junction Temperature .....	+150°C
BST to AGND (Note 1).....	-0.3V to +36V	Storage Temperature Range .....	-65°C to +150°C
DH to LX .....	-0.3V to (BST + 0.3V)	Lead Temperature (soldering, 10s) .....	+300°C

**Note 1:** For the MAX1714B, AGND and PGND refer to a single pin designated GND.

**Note 2:**  $\overline{\text{SKIP}}$  may be forced below -0.3V, temporarily exceeding the absolute maximum rating, disabling over/undervoltage fault detection for the purpose of debugging prototypes (Figure 6). Limit the current drawn to 5mA maximum.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, 4A components from Table 1, V+ = +15V, V<sub>CC</sub> = V<sub>DD</sub> = +5V,  $\overline{\text{SKIP}}$  = AGND, T<sub>A</sub> = 0°C to +85°C, unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Input Voltage Range	Battery voltage, V+		2		28	V
	V <sub>CC</sub> , V <sub>DD</sub>		4.5		5.5	
Error Comparator Threshold (DC Output Voltage Accuracy) (Note 3)	V+ = 4.5V to 28V, $\overline{\text{SKIP}}$ = V <sub>CC</sub>	FB = OUT	0.99	1.0	1.01	V
		FB = AGND	2.475	2.5	2.525	
		FB = V <sub>CC</sub>	3.267	3.3	3.333	
Load Regulation Error	I <sub>LOAD</sub> = 0 to 3A, $\overline{\text{SKIP}}$ = V <sub>CC</sub>			9		mV
Line Regulation Error	V <sub>CC</sub> = 4.5V to 5.5V, V+ = 4.5V to 28V			5		mV
FB Input Bias Current			-0.1		0.1	μA
OUT Input Resistance	FB = AGND		100	190	300	kΩ
Soft-Start Ramp Time	Rising edge of $\overline{\text{SHDN}}$ to full I <sub>LIM</sub>			1.7		ms
On-Time	V+ = 24V, V <sub>OUT</sub> = 2V (Note 4)	TON = AGND (600kHz)	140	160	180	ns
		TON = REF (450kHz)	175	200	225	
		TON = unconnected (300kHz)	260	290	320	
		TON = V <sub>CC</sub> (200kHz)	380	425	470	
Minimum Off-Time	(Note 4)			400	500	ns
Quiescent Supply Current (V <sub>CC</sub> )	FB forced above the regulation point			550	750	μA
Quiescent Supply Current (V <sub>DD</sub> )	FB forced above the regulation point			<1	5	μA
Quiescent Supply Current (V+)				25	40	μA
Shutdown Supply Current (V <sub>CC</sub> )	V $\overline{\text{SHDN}}$ = 0			<1	5	μA
Shutdown Supply Current (V <sub>DD</sub> )	V $\overline{\text{SHDN}}$ = 0			<1	5	μA
Shutdown Supply Current (V+)	V $\overline{\text{SHDN}}$ = 0, V+ = 28V, V <sub>CC</sub> = V <sub>DD</sub> = 0 or 5V			<1	5	μA
Reference Voltage	V <sub>CC</sub> = 4.5V to 5.5V, no external REF load		1.98	2	2.02	V
Reference Load Regulation	I <sub>REF</sub> = 0 to 50μA				0.01	V
REF Sink Current	REF in regulation		10			μA
REF Fault Lockout Voltage	Falling edge, hysteresis = 40mV			1.6		V

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, 4A components from Table 1,  $V_+ = +15V$ ,  $V_{CC} = V_{DD} = +5V$ ,  $\overline{SKIP} = AGND$ ,  $T_A = 0^\circ C$  to  $+85^\circ C$ , unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Oversvoltage Trip Threshold	With respect to error comparator threshold (MAX1714A only)	10.5	12.5	14.5	%	
Oversvoltage Fault Propagation Delay	FB forced 2% above trip threshold (MAX1714A only)		1.5		$\mu s$	
Output Undervoltage Protection Threshold	With respect to error comparator threshold	65	70	75	%	
Output Undervoltage Protection Blanking Time	From $\overline{SHDN}$ signal going high	10		30	ms	
Current-Limit Threshold (Positive Direction, Fixed)	PGND - LX, $I_{LIM} = V_{CC}$	90	100	110	mV	
Current-Limit Threshold (Positive Direction, Adjustable)	PGND - LX	$V_{LIM} = 0.5V$	40	50	60	mV
		$V_{LIM} = 2.0V$	170	200	230	
Current-Limit Threshold (Negative Direction)	PGND - LX, $\overline{SKIP} = V_{CC}$ , $T_A = +25^\circ C$ , with respect to positive current-limit threshold	-90	-120	-140	%	
Current-Limit Threshold (Zero Crossing)	PGND - LX, $\overline{SKIP} = AGND$		3		mV	
PGOOD Propagation Delay	FB forced 2% below PGOOD trip threshold, falling edge		1.5		$\mu s$	
PGOOD Output Low Voltage	$I_{SINK} = 1mA$			0.4	V	
PGOOD Leakage Current	High state, forced to 5.5V			1	$\mu A$	
Thermal Shutdown Threshold	Hysteresis = $10^\circ C$		150		$^\circ C$	
$V_{CC}$ Undervoltage Lockout Threshold	Rising edge, hysteresis = 20mV, PWM disabled below this level	4.1		4.4	V	
DH Gate-Driver On-Resistance	BST - LX forced to 5V		1.5	5	$\Omega$	
DL Gate-Driver On-Resistance (Pull-Up)	DL, high state		1.5	5	$\Omega$	
DL Gate-Driver On-Resistance (Pull-Down)	DL, low state		0.5	1.7	$\Omega$	
DH Gate-Driver Source/Sink Current	DH forced to 2.5V, BST - LX forced to 5V		1		A	
DL Gate-Driver Source Current	DL forced to 2.5V		1		A	
DL Gate-Driver Sink Current	DL forced to 2.5V		3		A	
Dead Time	DL rising		35		ns	
	DH rising		26			
$\overline{SKIP}$ Input Current Logic Threshold	To disable oversvoltage and undervoltage fault detection, $T_A = +25^\circ C$	-1.5		-0.1	mA	
PGOOD Trip Threshold	Measured at FB with respect to error comparator threshold, falling edge	-8	-6	-4	%	
Logic Input High Voltage	$\overline{SHDN}$ , $\overline{SKIP}$	2.4			V	
Logic Input Low Voltage	$\overline{SHDN}$ , $\overline{SKIP}$			0.8	V	
Logic Input Current	$\overline{SHDN}$ , $\overline{SKIP}$	-1		1	$\mu A$	
ILIM Input Current	$\overline{SHDN}$ , $\overline{SKIP}$		$\pm 10$		nA	

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, 4A components from Table 1,  $V_+ = +15V$ ,  $V_{CC} = V_{DD} = +5V$ ,  $\overline{SKIP} = AGND$ ,  $T_A = 0^\circ C$  to  $+85^\circ C$ , unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
TON V <sub>CC</sub> Level		V <sub>CC</sub> - 0.4			V
TON Float Voltage		3.15		3.85	V
TON Reference Level		1.65		2.35	V
TON AGND Level				0.5	V
TON Input Current	Forced to AGND or V <sub>CC</sub>	-3		3	μA

## ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, 4A components from Table 1,  $V_+ = 15V$ ,  $V_{CC} = V_{DD} = +5V$ ,  $\overline{SKIP} = AGND$ ,  $T_A = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted.) (Notes 1, 5)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Voltage Range	Battery voltage, $V_+$	2		28	V
	V <sub>CC</sub> , V <sub>DD</sub>	4.5		5.5	
Error Comparator Threshold (DC Output Voltage Accuracy) (Note 3)	$V_+ = 4.5V$ to $28V$ , $\overline{SKIP} = V_{CC}$	FB = OUT	0.985	1.015	V
		FB = AGND	2.462	2.538	
		FB = V <sub>DD</sub>	3.25	3.35	
On-Time	$V_+ = 24V$ , $V_{OUT} = 2V$ (Note 4)	TON = AGND (600kHz)	140	180	ns
		TON = REF (450kHz)	175	225	
		TON = unconnected (300kHz)	260	320	
		TON = V <sub>CC</sub> (200kHz)	380	470	
Minimum Off-Time	(Note 4)			500	ns
Quiescent Supply Current (V <sub>CC</sub> )	FB forced above the regulation point			750	μA
Reference Voltage	V <sub>CC</sub> = 4.5V to 5.5V, no external REF load	1.98		2.02	V
Overshoot Trip Threshold	With respect to error comparator threshold (MAX1714A only)	10		15	%
Output Undervoltage Protection Threshold	With respect to error comparator threshold	65		75	%
Current-Limit Threshold (Positive Direction, Fixed)	PGND - LX, ILIM = V <sub>CC</sub>	85		115	mV
Current-Limit Threshold (Positive Direction, Adjustable)	PGND - LX	V <sub>LIM</sub> = 0.5V	35	65	mV
		V <sub>LIM</sub> = 2.0V	160	240	
V <sub>CC</sub> Undervoltage Lockout Threshold	Rising edge, hysteresis = 20mV, PWM disabled below this level	4.1		4.4	V
Logic Input High Voltage	$\overline{SHDN}$ , $\overline{SKIP}$	2.4			V
Logic Input Low Voltage	$\overline{SHDN}$ , $\overline{SKIP}$			0.8	V
Logic Input Current	$\overline{SHDN}$ , $\overline{SKIP}$	-1		1	μA

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, 4A components from Table 1,  $V_+ = +15V$ ,  $V_{CC} = V_{DD} = +5V$ ,  $\overline{SKIP} = AGND$ ,  $T_A = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted.) (Notes 1, 5)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNIT
PGOOD Trip Threshold	Measured at FB with respect to error comparator threshold, falling edge	-8		-4	%
PGOOD Output Low Voltage	$I_{SINK} = 1mA$			0.4	V
PGOOD Leakage Current	High state, forced to 5.5V			1	$\mu A$

**Note 1:** For the MAX1714B, AGND and PGND refer to a single pin designated GND.

**Note 2:** SKIP may be forced below -0.3V, temporarily exceeding the absolute maximum rating, disabling over/undervoltage fault detection for the purpose of debugging prototypes (Figure 6). Limit the current drawn to 5mA maximum.

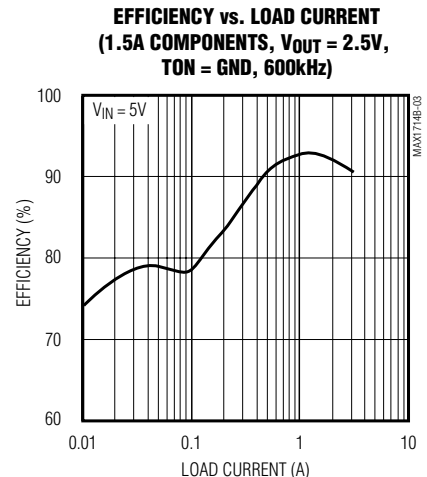
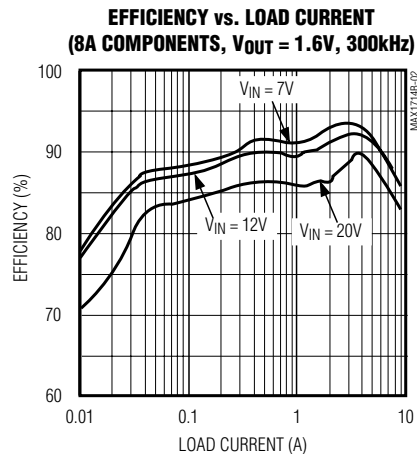
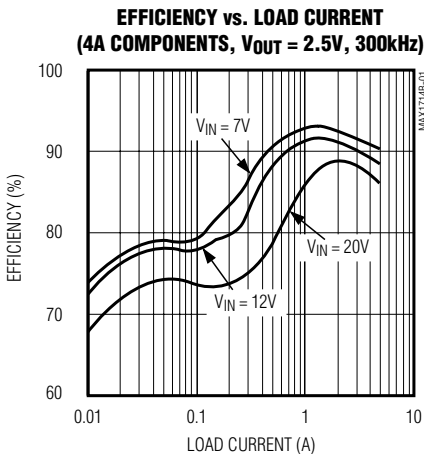
**Note 3:** When the inductor is in continuous conduction, the output voltage will have a DC regulation level higher than the error-comparator threshold by 50% of the ripple. In discontinuous conduction ( $\overline{SKIP} = AGND$ , light-loaded), the output voltage will have a DC regulation level higher than the trip level by approximately 1.5% due to slope compensation.

**Note 4:** On-time and off-time specifications are measured from 50% point to 50% point at the DH pin with  $LX = PGND$ ,  $V_{BST} = 5V$ , and a 250pF capacitor connected from DH to LX. Actual in-circuit times may differ due to MOSFET switching speeds.

**Note 5:** Specifications to  $-40^\circ C$  are guaranteed by design, not production tested.

## 標準動作特性

(Circuit of Figure 1, components from Table 1,  $V_{IN} = +15V$ ,  $\overline{SKIP} = AGND$ ,  $TON =$  unconnected,  $T_A = +25^\circ C$ , unless otherwise noted.)

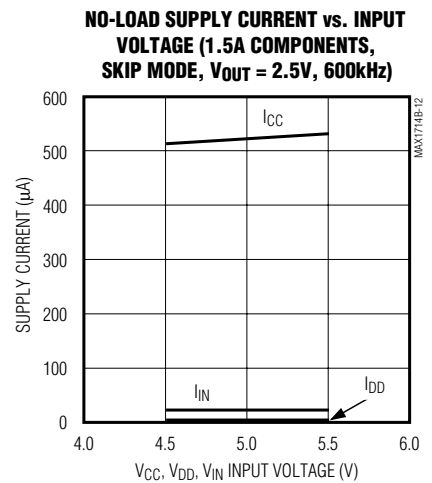
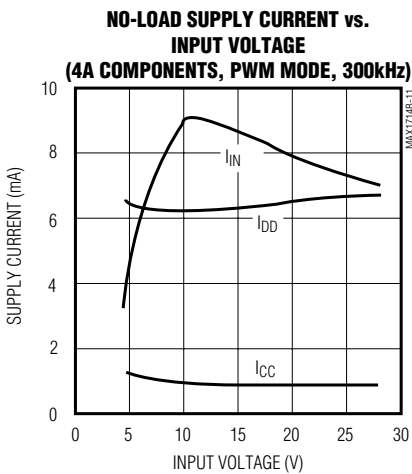
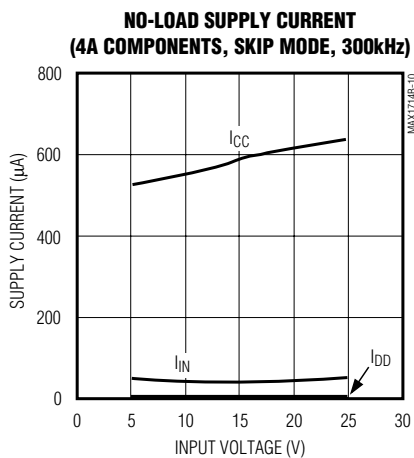
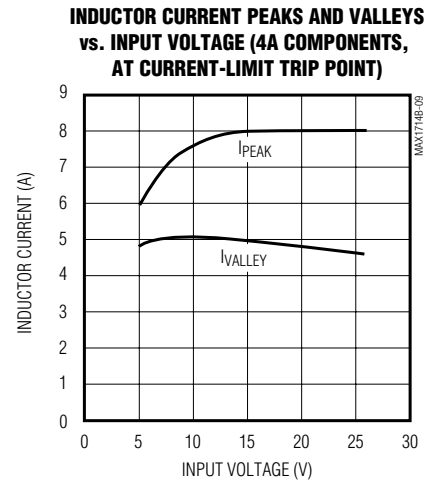
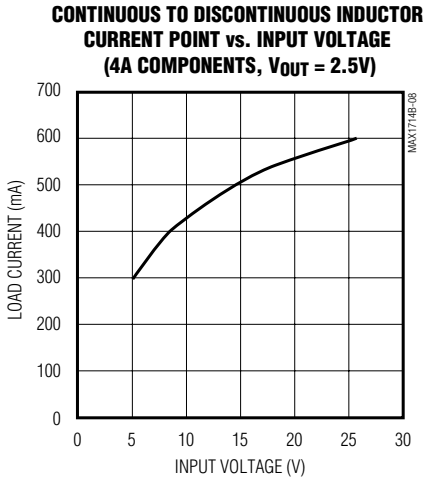
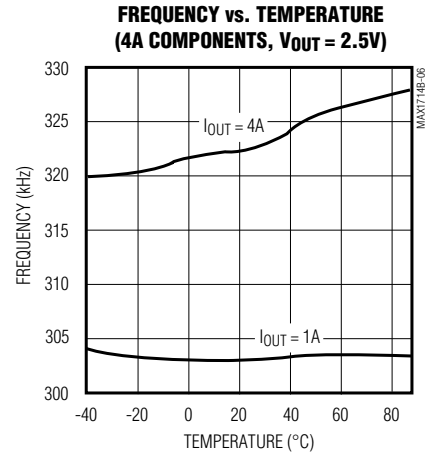
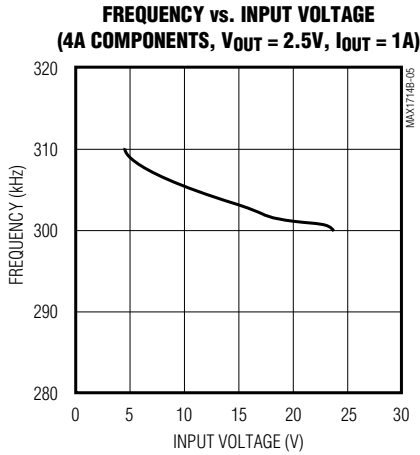
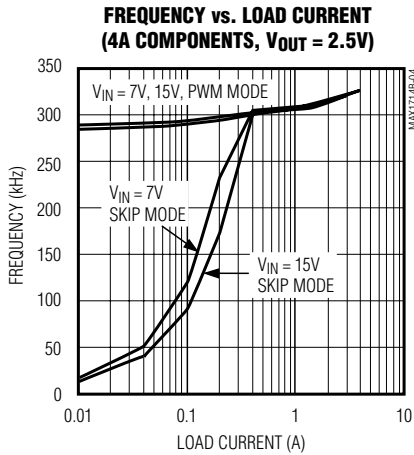


# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

## 標準動作特性(続き)

(Circuit of Figure 1, components from Table 1,  $V_{IN} = +15V$ ,  $\overline{SKIP} = AGND$ , TON = unconnected,  $T_A = +25^\circ C$ , unless otherwise noted.)



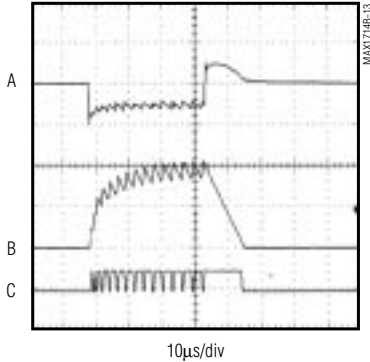
# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

## 標準動作特性(続き)

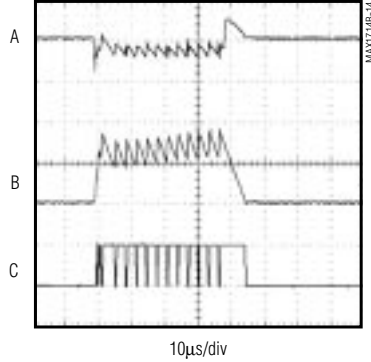
(Circuit of Figure 1, components from Table 1,  $V_{IN} = +15V$ ,  $\overline{SKIP} = AGND$ ,  $TON = \text{unconnected}$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

**LOAD-TRANSIENT RESPONSE**  
(4A COMPONENTS,  $V_{OUT} = 2.5V$ , 300kHz)



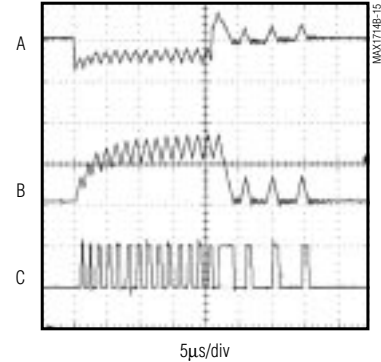
A =  $V_{OUT}$ , AC-COUPLED, 100mV/div  
B = INDUCTOR CURRENT, 2A/div  
C = DL, 10V/div

**LOAD-TRANSIENT RESPONSE**  
(8A COMPONENTS,  $V_{OUT} = 1.6V$ , 300kHz)



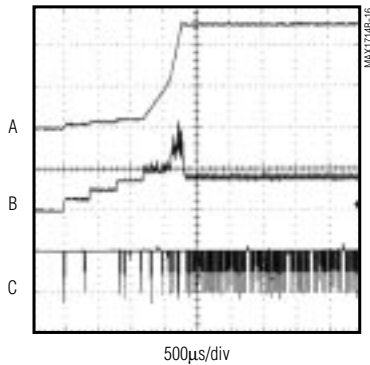
A =  $V_{OUT}$ , AC-COUPLED, 100mV/div  
B = INDUCTOR CURRENT, 5A/div  
C = DL, 5V/div

**LOAD-TRANSIENT RESPONSE**  
(1.5A COMPONENTS,  $V_{IN} = 5V$ ,  
 $V_{OUT} = 2.5V$ , 600kHz)



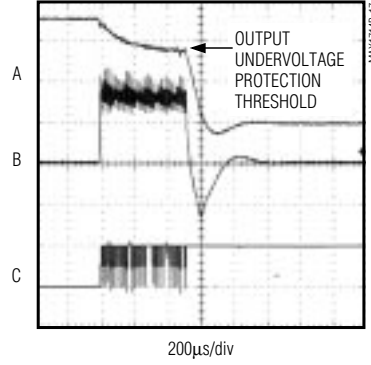
A =  $V_{OUT}$ , AC-COUPLED, 100mV/div  
B = INDUCTOR CURRENT, 1A/div  
C = DL, 5V/div

**START-UP WAVEFORM**  
(4A COMPONENTS,  $I_{OUT} = 4A$ , ACTIVE LOAD,  
 $V_{OUT} = 2.5V$ , 300kHz)



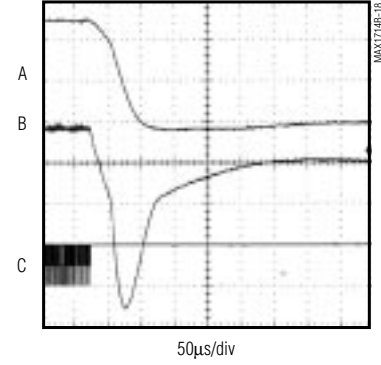
A =  $V_{OUT}$ , 1V/div  
B = INDUCTOR CURRENT, 5A/div  
C = DL, 5V/div

**OUTPUT OVERLOAD WAVEFORM**  
(4A COMPONENTS,  $V_{OUT} = 2.5V$ , 300kHz)



A =  $V_{OUT}$ , 1V/div  
B = INDUCTOR CURRENT, 5A/div  
C = DL, 5V/div

**SHUTDOWN WAVEFORM**  
(4A COMPONENTS,  $V_{OUT} = 2.5V$ , 300kHz)



A =  $V_{OUT}$ , 1V/div  
B = INDUCTOR CURRENT, 5A/div  
C = DL, 5V/div

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

## 端子説明

端子		名称	機能
MAX1714A	MAX1714B		
1	1	DH	ハイサイドゲートドライバ出力。スイング電圧はLX ~ BSTです。
2, 9, 11	-	N.C.	無接続。これらのピンは内部回路に接続されていません。熱伝導を改善するため、N.C.ピンはグラウンドに接続して下さい。
3	2	$\overline{\text{SHDN}}$	シャットダウン制御入力。 $\overline{\text{SHDN}}$ をAGNDに駆動するとMAX1714は強制的にシャットダウンします。 $V_{\text{CC}}$ に駆動又は接続すると通常動作になります。 $\overline{\text{SHDN}}$ の立上がりエッジがフォルトラッチをクリアします。
4	3	FB	フィードバック入力。AGNDに接続すると+2.5V固定出力、 $V_{\text{CC}}$ に接続すると+3.3V固定出力になります。FBをOUTとの間の抵抗分圧器に接続すると可変出力になります。
5	4	OUT	出力電圧接続。外部と出力フィルタコンデンサに直接接続して下さい。OUTは出力電圧を検出してオン時間を決め、また固定出力モードにおけるフィードバック入力としても機能します。
6	5	ILIM	電流リミットスレッシュホールド調節。ILIMを $V_{\text{CC}}$ に接続すると電流リミットスレッシュホールドが100mVになります。可変スレッシュホールドにするには、外部電源をILIMに接続するか、又は抵抗2つの分圧器をREFとAGNDの間に接続して下さい。外部調節範囲0.5V ~ 2.0Vが電流リミットスレッシュホールド50mV ~ 200mVに対応します。
7	6	REF	+2.0Vリファレンス出力。0.22 $\mu\text{F}$ (min)コンデンサでAGNDにバイパスして下さい。外部負荷に対して50 $\mu\text{A}$ の電流を供給できます。
8	-	AGND	アナロググラウンド。
10	7	PGOOD	パワーグッドオーブンドレイン出力。PGOODは、出力電圧が正常なレギュレーションポイントより6%以上低い場合及びソフトスタート中にローになります。PGOODは出力が安定化状態でソフトスタートが終了すると、ハイインピーダンスになります。
-	8	GND	アナログ及びパワーグラウンド。AGND及びPGNDは内部接続されています。
12	-	PGND	電源グラウンド。ローサイドMOSFETのソースに直接接続して下さい。電流リミットコンパレータの負入力としての役割も果たしています。
13	9	DL	ローサイドゲートドライバ出力。スイング電圧はPGND ~ $V_{\text{DD}}$ です。
14	10	$V_{\text{DD}}$	DLゲートドライブの電源入力。システム電源電圧(+4.5V ~ +5.5V)に接続して下さい。1 $\mu\text{F}$ (min)セラミックコンデンサでPGNDにバイパスして下さい。
15	11	$V_{\text{CC}}$	アナログ電源入力。直列20 抵抗でシステム電源電圧(+4.5V ~ +5.5V)に接続して下さい。1 $\mu\text{F}$ (min)セラミックコンデンサでAGNDにバイパスして下さい。
16	12	TON	オン時間選択制御入力。これは、DHオン時間を求めるために使用される4レベル入力です。TONをAGND、REF又は $V_{\text{CC}}$ に接続するか、無接続にしておくことによって次のスイッチング周波数が設定されます：AGND = 600kHz、REF = 450kHz、フローティング = 300kHz、 $V_{\text{CC}}$ = 200kHz。
17	13	V+	バッテリー電圧検出接続。入力電源に接続して下さい。V+は、PWM単安定マルチバイブレータのタイミング設定専用です。
18	14	$\overline{\text{SKIP}}$	パルススキッピング制御入力。 $V_{\text{CC}}$ に接続すると低ノイズ強制PWMモードになります。AGNDに接続するとパルススキッピング動作になります。
19	15	BST	ブーストフライングコンデンサの接続。標準アプリケーション回路(図1)に従って、外部コンデンサ及びダイオードに接続して下さい。「MOSFETゲートドライバ(DH、DL)」を参照して下さい。
20	16	LX	外部インダクタ接続部。LXはインダクタのスイッチ側に接続して下さい。LXは、DHハイサイドゲートドライバの低い方の電源電圧として使用します。又、電流リミットコンパレータの正入力用としても使用します。



# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

## 標準アプリケーション回路

標準アプリケーション回路(図1)は、ノートブックコンピュータの汎用低電圧電源電圧(I/O電源、固定CPUコア電源、DRAM電源)を発生します。このDC-DCコンバータは、高い効率及び精度でバッテリー又はACアダプタ電圧を1.0V~5.5Vのレベルにステップダウンします。

一般アプリケーション用の部品リストについては表1、部品メーカーについては表2を参照して下さい。

## 詳細

MAX1714は、ノートブックコンピュータの低電圧電源用のバックコントローラです。MAX1714で使用しているマキシム社独自のQuick-PWMパルス幅変調器は、広い範囲の入力電圧にわたって比較的一定の動作周波数とインダクタ動作点を維持しながら、こうした高速負荷ステップを扱えるように設計されています。このQuick-PWM構造は、従来の一定オン時間及び一定オフ時間PWM技術に伴うスイッチング周波数の大幅な変化による問題を回避すると共に、一定周波数電流モードPWMの負荷トランジェントタイミングの問題も回避します。

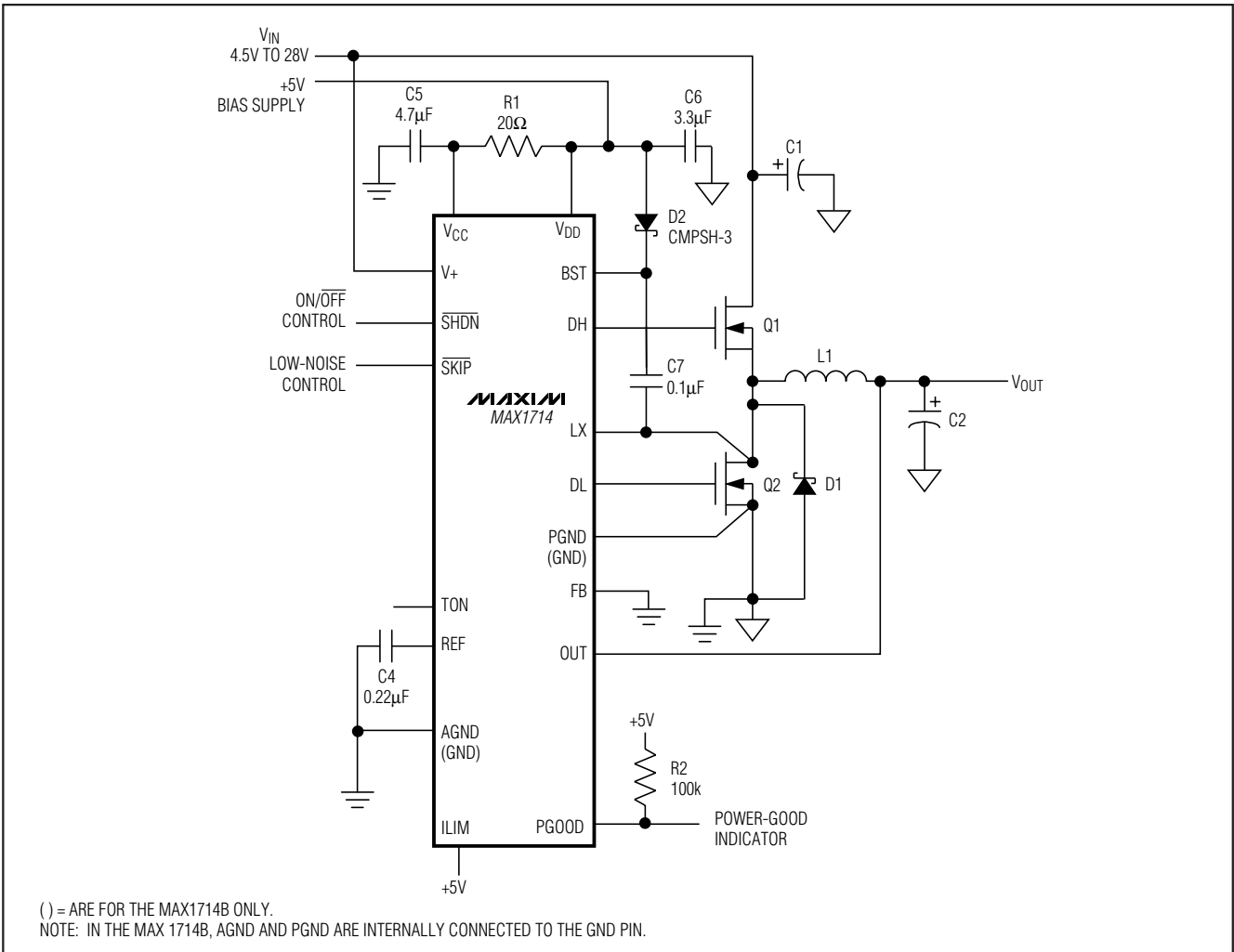


図1. 標準アプリケーション回路

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

表1. 標準アプリケーション用の部品

COMPONENT	2.5V AT 4A	1.6V AT 8A	2.5V AT 1.5A
Input Range	7V to 20V	7V to 20V	4.5V to 5.5V
Frequency	300kHz	300kHz	600kHz
Q1 High-Side MOSFET	Fairchild Semiconductor 1/2 FDS6982A	International Rectifier IRF7811	International Rectifier 1/2 IRF7301
Q2 Low-Side MOSFET	Fairchild Semiconductor 1/2 FDS6982A	Fairchild Semiconductor FDS6670A	International Rectifier 1/2 IRF7301
D2 Rectifier	Nihon EP10QY03	Motorola MBRS340T3	Motorola MBR0520LT1
L1 Inductor	6.8μH Coilcraft DO3316P-682	1.5μH Sumida CEP1251R5MC	3.3μH Coiltronics UP1B-3R3
C1 Input Capacitor	10μF, 25V Taiyo Yuden TMK432BJ106KM	(2) 10μF, 25V Taiyo Yuden TMK432BJ106KM	100μF, 10V Sanyo POSCAP 10TPA100M
C2 Output Capacitor	470μF, 6V Kemet T510X477108M006AS	(2) 470μF 6V Kemet T510X477108M006AS	100μF, 10V Sanyo POSCAP 10TPA100M

表2. 部品メーカー

MANUFACTURER	USA PHONE	FACTORY FAX [Country Code]
AVX	803-946-0690	[1] 803-626-3123
Central Semiconductor	516-435-1110	[1] 516-435-1824
Coilcraft	847-639-6400	[1] 847-639-1469
Coiltronics	561-241-7876	[1] 561-241-9339
Fairchild	408-822-2181	[1] 408-721-1635
International Rectifier	310-322-3331	[1] 310-322-3332
Kemet	408-986-0424	[1] 408-986-1442
Matsuo	714-969-2491	[1] 714-960-6492
Motorola	602-303-5454	[1] 602-994-6430
Murata	814-237-1431 800-831-9172	[1] 814-238-0490
NIEC (Nihon)	805-867-2555*	[81] 3-3494-7414
Sanyo	619-661-6835	[81] 7-2070-1174
Siliconix	408-988-8000 800-554-5565	[1] 408-970-3950
Sprague	603-224-1961	[1] 603-224-1430
Sumida	847-956-0666	[81] 3-3607-5144
Taiyo Yuden	408-573-4150	[1] 408-573-4159
TDK	847-390-4461	[1] 847-390-4405

\*Distributor

## +5Vバイアス電源(V<sub>CC</sub>及びV<sub>DD</sub>)

MAX1714は、バッテリーの他に+5Vの外部バイアス電源を必要とします。通常、この+5Vバイアス電源は、ノートブックコンピュータの95%効率5Vシステム電源になります。バイアス電源をICの外部に配置すると効率を向上できるだけでなく、PWM回路及びゲートドライバで必要となる+5Vリニアレギュレータのコストを除去することもできます。スタンドアロン機能が必要な場合は、MAX1615等の外部リニアレギュレータで+5V電源を発生できます。

入力が一定の4.5V~5.5V電源である場合は、バッテリー及び+5Vバイアス入力をまとめて接続できます。+5Vバイアス電源オーバッテリ電源の前にパワーアップする場合は、スタートアップを保証するために、バッテリー電圧が得られるまでイネーブル信号(SHDN)を遅延する必要があります。この+5Vバイアス電源は、V<sub>CC</sub>及びゲート駆動パワーを供給しなければならないため、最大消費電流は次のようになります。

$$I_{BIAS} = I_{CC} + f(Q_{G1} + Q_{G2}) = 5mA \sim 30mA(\text{typ})$$

ここで、I<sub>CC</sub>は600μA(typ)、fはスイッチング周波数、Q<sub>G1</sub>及びQ<sub>G2</sub>はMOSFETデータシートのV<sub>GS</sub> = 5Vにおける合計ゲートチャージ仕様リミットです。

## 入力フィードフォワードを備えたフリーランニング、一定オン時間PWMコントローラ

Quick-PWM制御構造は、電圧フィードフォワードを備えたほぼ固定周波数の一定オン時間電流モードタイプです(図2)。この構造は、フィルタコンデンサのESRを電流検出抵抗として利用するため、PWMランプ信号は出力リップル電圧から得ることができます。制御アルゴリズムは簡単です。ハイサイドスイッチのオン時間は、周期が入力電圧に反比例し、出力電圧に正比例する単安定マルチバイブレータだけによって決まります。もう一つの単安定マルチバイブレータは、最小オフ時間(400ns typ)を設定します。オン時間単安定マルチバイブレータは、誤差コントローラがローで、ローサイドスイッチ電流が電流リミットスレッシュホールド以下であり、さらに最小オフ時間単安定マルチバイブレータでタイムアウトが発生した場合にトリガされます。

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

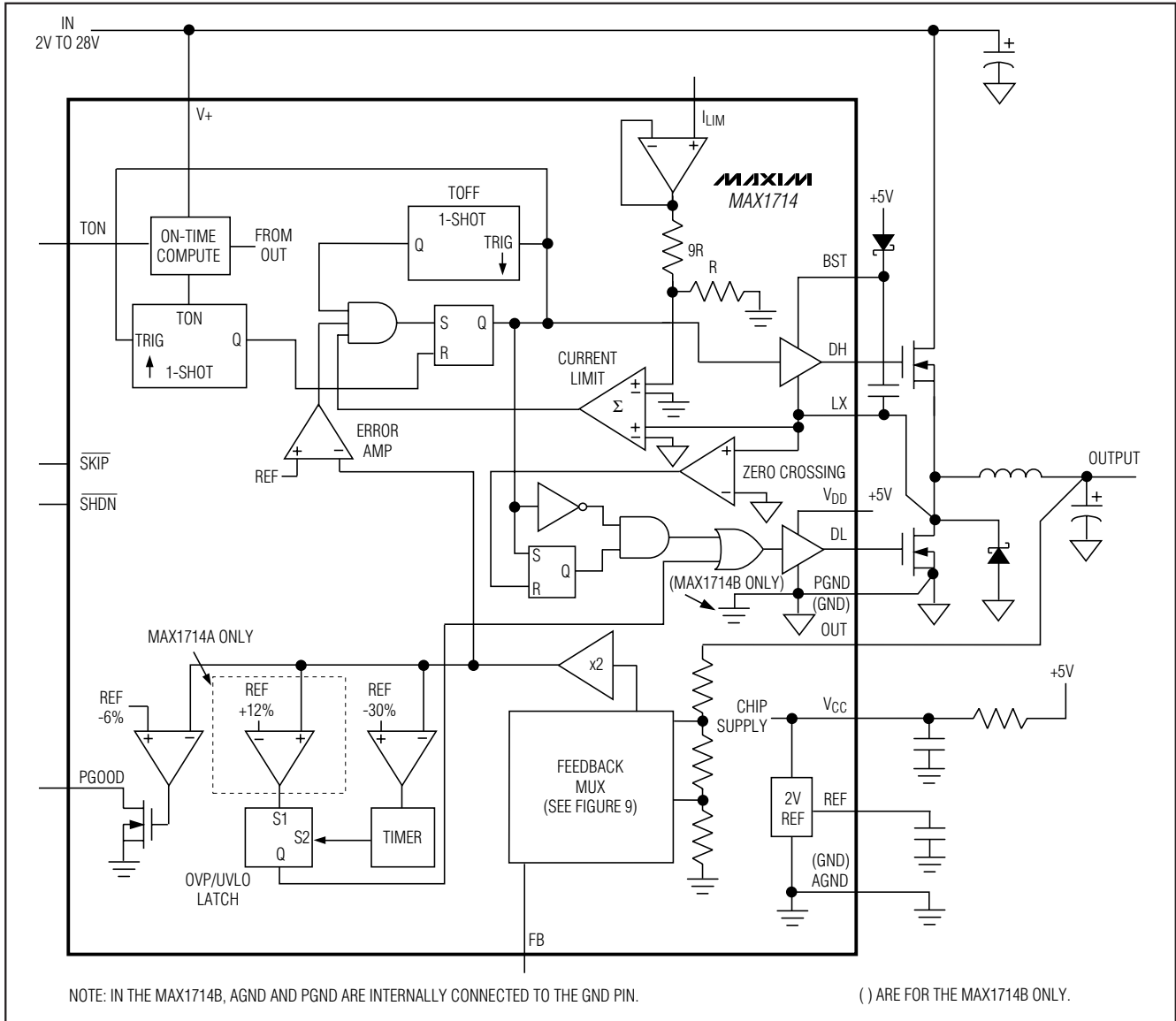


図2. MAX1714のファンクションダイアグラム

## オン時間単安定マルチバイブレータ(TON)

PWMの心臓部は、ハイサイドスイッチのオン時間を設定する単安定マルチバイブレータです。この高速、低ジッタ、可変単安定マルチバイブレータには、バッテリー及び出力電圧に応じてオン時間を変えるための回路が含まれています。ハイサイドスイッチのオン時間は、V+入力で測定されるバッテリー電圧に反比例し、DACコードで設定される出力電圧に正比例します。このアルゴリズムは、固定周波数クロックジェネレータが無いにもかかわらず、ほぼ一定のスイッチング周波数を提供します。一定スイッチング周波数の利点は2つありますが、その1つは、周波数を選択して455kHz IF帯域などのノイズに敏感な領域を避けられることです。

もう1つは、インダクタリップル電流動作点が比較的一定に保たれるため、設計が容易になるだけでなく、出力電圧リップルを予測できることです。

$$\text{オン時間} = K(V_{\text{OUT}} + 0.075V) / V_{\text{IN}}$$

ここで、KはTONピンストラップ接続で設定される値で、予想されるローサイドMOSFETスイッチ両端の電圧降下に対応する概算値は0.075Vです。伝播遅延は固定であるため、オン時間設定が短い程単安定マルチバイブレータタイミング誤差が増大し、600kHz及び400kHzでは約±12.5%、より遅い他の2つの設定では±10%になります。従って、より高い周波数ではスイッチング周波数精度が低下することになります(表5)。ローサイドMOSFET両端の電圧降下の増大が原因で、スイッチング

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

周波数は負荷電流の関数として増大し、これによってインダクタ電流放電ランプがより速くなります。「Electrical Characteristics」で保証しているオン時間には、外部ハイサイドパワーMOSFETのスイッチング遅延が影響しています。

スイッチング周波数の精度に影響する外部要因としては、2つの導通ループに存在する抵抗性電圧降下(インダクタ及びプリント基板の抵抗を含む)及びデッドタイム効果の2つがあります。これらの要因は、負荷電流の変化に伴う周波数変化の最大の原因となります。デッドタイム効果は実効オン時間を増大させ、スイッチング周波数を低減します。これは、片方あるいは両方のデータタイムが実効オン時間に加算されるためです。これは、SKIPがハイで負荷電流が小さいか、負の場合にインダクタ電流が反転する時にだけ発生します。インダクタ電流が反転すると、インダクタのEMFによって、通常よりも早くLXがハイになり、ローからハイへのデッドタイムだけオン時間が長くなります。

臨界導通点以上の負荷では、実際のスイッチング周波数は次の通りです。

$$f = \frac{V_{OUT} + V_{DROP1}}{t_{ON}(V_{IN} + V_{DROP2})}$$

ここで、 $V_{DROP1}$ は、同期整流器、インダクタ、及びプリント基板の抵抗を含め、インダクタ放電経路内の寄生電圧降下の合計値、 $V_{DROP2}$ は充電経路内の抵抗の合計値、 $t_{ON}$ はMAX1714で計算したオン時間を示します。

## 自動パルススキップ切換え

スキップモード(SKIPロー)には、PFMへの自動切換えが発生します。この切換えには、インダクタ電流のゼロクロスでローサイドスイッチのオン時間を中絶するコンパレータが影響します。このメカニズムによって、パルススキップPFMと非スキップPWM動作間のスレッシュホールドが、連続及び断続インダクタ電流動作間の境界と一致します(「臨界導通」点としても知られています。「標準動作特性」のContinuous to Discontinuous Inductor Current Point vs. Input Voltageのグラフを参照して下さい)。低デューティサイクルのアプリケーションにおいては、このスレッシュホールドはバッテリー電圧に多少依存しますが比較的一定しています。

$$I_{LOAD(SKIP)} \approx \frac{KV_{OUT}}{2L} \cdot \frac{V_{IN} - V_{OUT}}{V_{IN}}$$

ここで、Kはオン時間スケールファクタを示します(表5参照)。PFM/PWMクロスオーバーが発生する負荷電流レベル( $I_{LOAD(SKIP)}$ )は、インダクタ値の関数であるピーク間リップル電流の1/2に等しくなります(図3)。

例えば、 $K = 3.3\mu s$ (表5参照)、 $V_{OUT} = 2.5V$ 、及び $L = 6.8\mu H$ の標準アプリケーション回路では、 $I_{LOAD} = 0.51A$ (全負荷の約1/8)でパルススキップ動作への切換えが発生します。スイング(ソフト飽和)インダクタを使用した場合は、クロスオーバー点がより低い値で発生します。

軽負荷によってパルススキップ動作が発生すると、スイッチング波形はノイズが多く非同期のように見えることもあります。これは軽負荷効率が高くなる正常な動作です。PFMノイズと軽負荷効率間の妥協点は、インダクタ値を変えることによって調整できます。一般に、インダクタ値が低いと効率対負荷曲線がより広くなり、インダクタ値が高いと全負荷効率が高くなり(コイル抵抗が一定の場合)、出力電圧リップルが小さくなります。但し、インダクタ値を高くすると物理的なサイズが増し、(特に低入力電圧レベルにおいて)負荷過渡応答が劣化します。

DC出力精度仕様は、エラーコンパレータのエラーコンパレータスレッシュホールドに言及しています。インダクタが連続導通である時、出力電圧のDCレギュレーションレベルは、トリップレベルよりもリップルの50%だけ高くなっています。断続導通モード(SKIP = AGND、軽負荷)においては、出力電圧のDCレギュレーションレベルはエラーコンパレータのスレッシュホールドよりも約1.5%高くなっています(スロー補償のため)。

## 強制PWMモード(SKIP = ハイ)

低ノイズ、強制PWMモード(SKIPをハイで駆動)においては、ローサイドスイッチのオン時間を制御するゼロクロスコンパレータがディセーブルされます。これによって、ローサイドゲート駆動波形がハイサイドゲート駆動波形と相補的になります。この結果、PWMループがデューティサイクルを $V_{OUT}/V_{IN}$ に維持しようとするため、インダクタ電流は軽負荷で逆転します。強制PWMモードの利点は、スイッチング周波数をほぼ一定に保つことですが、この場合無負荷時のバッテリー電流が10mA ~ 40mA(外部MOSFETに依存)になりうるという問題が生じます。

強制PWMモードが最も有効となるのは、オーディオ周波数ノイズを低減する場合、負荷過渡応答を向上する場合、動的出力電圧調整用のシンク電流機能を提供する場合、及びフライバックトランス又は結合インダクタを使用した複数出力アプリケーションのクロスレギュレーションを向上する場合です。

## 電流リミット回路(ILIM)

電流リミット回路には、ローサイドMOSFETのオン状態の抵抗を電流検出素子として使用するユニークな「谷間」

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

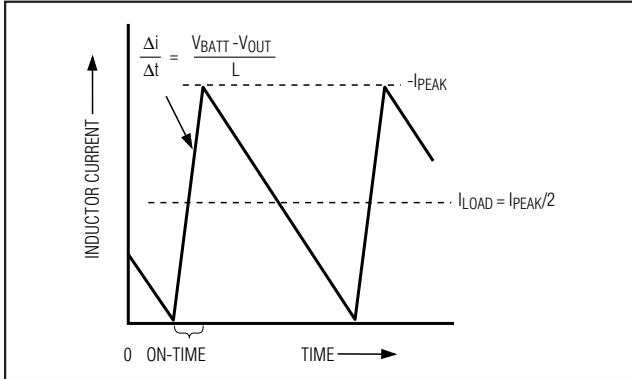


図3. パルススキップ断続クロスオーバー点

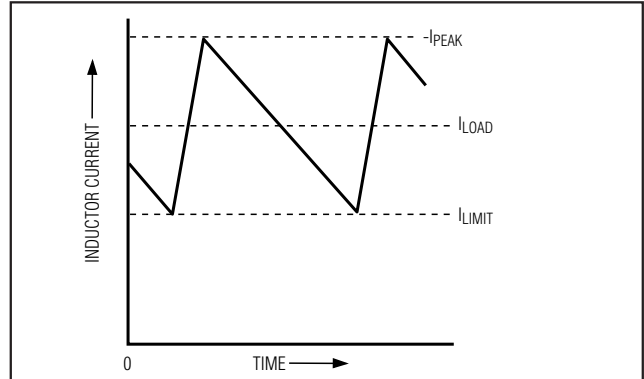


図4. “谷間”電流リミットスレッショルド点

電流検出アルゴリズムを採用しています(図4)。電流検出信号(PGND - LX)が電流リミットスレッショルドよりも大きい時は、PWMの新しいサイクルを開始できません。実際のピーク電流は、電流リミットスレッショルドよりもインダクタリップル電流の量だけ大きくなります。従って、正確な電流リミット特性と最大負荷性能は、MOSFETオン抵抗、インダクタ値、及びバッテリー電圧の関数になります。この不確実性という対価を支払うことにより、損失のない確実な過電流検出が達成できます。UVP保護回路と組み合わせると、この電流リミット技術は殆どの状況で有効になります。

又、 $V_{OUT}$ が電流のシンクとなっている時に過剰な逆インダクタ電流を防止する負の電流リミットも存在します。負の電流リミットスレッショルドは、正の電流リミットの約120%に設定されるため、ILIMの調整時に正の電流リミットに追随します。

電流リミットスレッショルドは、ILIMの外付抵抗で調整できます。分圧器電流としては、 $1\mu A$ (min)をお勧めします。電流リミットスレッショルド調節範囲は50mV ~ 200mVです。可変モードでは、電流リミットスレッショルド電圧は、ILIMの電圧のちょうど1/10です。ILIMを $V_{CC}$ に接続した時のデフォルトスレッショルドは100mVです。この100mVデフォルト値への切換え用ロジックスレッショルドは、約 $V_{CC} - 1V$ です。

可変電流リミットは、広範囲のオン抵抗特性を持つMOSFETへの対応を可能にします(「設計手順」の項参照)。

プリント基板レイアウトのガイドラインを厳守し、LX及びPGNDから見た電流検出信号が、ノイズ及びDC誤差によって汚染されないようにして下さい。このICはローサイドMOSFETの近くに取り付け、ソース及びドレイン端子へのケルビン検出接続を短くダイレクトなトレースで行うことが必要です。

MOSFETゲートドライバ(DH、DL)

DH及びDLドライバは、中間サイズのハイサイド及びより大きなローサイドパワーMOSFETの駆動用として最適化されています。これは、 $V_{BATT} - V_{OUT}$ の差が大きなノートブックCPU環境に見られる低デューティ係数に合っています。適応デッドタイム回路はDL出力を監視し、DLが完全にオフになる前にハイサイドFETがオンになるのを防ぎます。この適応デッドタイム回路を正しく動作させるには、DLドライバからMOSFETゲートへの低抵抗、低インダクタンス経路が必要です。さもないと、MAX1714内の検出回路は、MOSFETゲートに現実にはまだ電荷が残っている時に、MOSFETゲートがオフであるものと解釈します。経路には、20平方までの非常に短く太いトレースを使用して下さい(MOSFETがMAX1714から1インチの場合は、50 ~ 100 mils)。

反対側のデッドタイム(DHターンオフ)は、固定の35ns(typ)内部遅延によって決まります。

DLをローに駆動する内部プルダウン抵抗は、0.5 (typ)のオン抵抗を持つ堅牢性のあるものです。これは、大きなローサイド同期整流器MOSFETのドレインからゲートへの容量カップリングによって、インダクタノードの高速立上り時間にDLがプルアップされるのを防ぎます。但し、大電流アプリケーションにおいては、ハイサイドFET及びローサイドFETの組合せによって過剰なゲートドレインカップリングが起これ、これが原因で、効率の低下及びEMIの発生を伴う貫通電流が発生する可能性もあります。この問題は、多くの場合BSTと直列に抵抗を追加することで解決することが可能で、この場合ターンオフ時間に影響を及ぼさずことなくハイサイドFETのターンオン時間を増大できます(図5)。

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

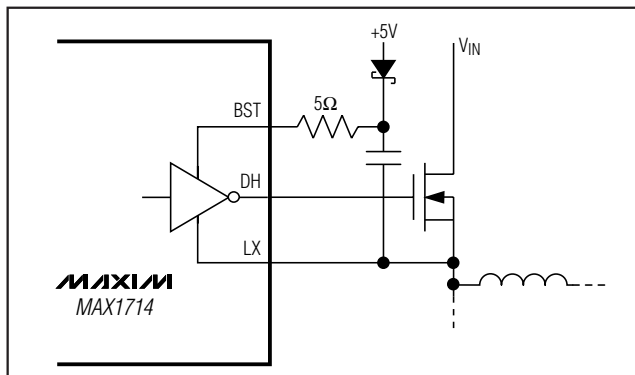


図5. スwitchングノードの立上がり時間の低減

## POR、UVLO、及びソフトスタート

$V_{CC}$ が約2Vを超えて上昇すると、パワーオンリセット(POR)が発生し、フォルトラッチ及びソフトスタートカウンタがリセットされ、PWMが準備されます。 $V_{CC}$ 低電圧ロックアウト(UVLO)回路はスイッチングを禁止し、 $V_{CC}$ が4.2V以上になるまでDLゲートドライバを強制的にハイにします(出力過電圧保護を実施するため)。 $V_{CC}$ が4.2V以上になると、内部ディジタルソフトスタートタイマが最大許容電流リミットを直線的に増加し始めます。この増加は20%、40%、60%、80%、100%の5ステップで発生し、1.7ms $\pm$ 50%後に100%の電流が利用できるようになります。

連続調整可能なアナログソフトスタート機能は、ILIMで $R_{LIM}$ と並列にコンデンサを追加することによって実現できます。このソフトスタート法では、 $R_{LIM}$ でコンデンサを放電するための時間が必要なため、パワーダウンとパワーアップの間に最小インターバルが必要です。

## パワーグッド出力(PGOOD)

出力(FB)に低電圧状態が存在しないかどうかは、PGOODコンパレータによって連続的に監視されています。シャットダウン及びスタンバイモードでは、PGOODが能動的にローに維持されます。ディジタルソフトスタートが終了した後、ディジタル出力がエラーコンパレータのスレッシュホールドから6%以内であれば、PGOODがリリースされます。PGOOD出力は、寄生ESDダイオードのない真のオープンドレイン型です。尚、PGOOD低電圧検出器は、出力UVPフォルト検出器から完全に独立しています。

## 出力過電圧保護

過電圧保護(OVP)回路は、MAX1714Aにのみ提供されており、大電流を流してバッテリーヒューズを切断することによって、ハイサイドMOSFETの短絡から保護するように設計されています。出力電圧が過電圧になっていないかどうかについては、継続的に監視されています。

出力がエラーアンプのトリップレベルよりも12.5%以上上昇すると、過電圧保護(OVP)がトリガされ、回路がシャットダウンされます。この結果DLローサイドゲートドライバ出力は、 $\overline{SHDN}$ がトグルされるか $V_{CC}$ 電源が1V以下に低下するまでハイにラッチされます。これによって、同期整流器MOSFETが100%デューティでオンになり、出力フィルタコンデンサが急速に放電され、出力が強制的にグラウンドレベルになります。過電圧の原因(ハイサイドMOSFETの短絡など)が取り除かれない場合、バッテリーヒューズが切断されます。DLは、シャットダウンモードの時及び $V_{CC}$  UVLOがアクティブの時も常時ハイに維持されます(表3)。

尚、DLがハイにラッチされていると、OVPの起動時に出力LCに蓄積されているエネルギーが原因で、出力極性反転が発生する可能性があります。負荷が強制的な負の電圧に耐えられない場合は、逆極性クランプとして動作するパワーショットキダイオードをこの出力の両端に接続するのが適切です。

過電圧保護は、ノーフォルトテストモードで解除できます(「ノーフォルトテストモード」参照)。

## 出力低電圧保護

出力低電圧保護(UVP)機能はフの字過電流リミットに似ていますが、可変電流リミットの代わりにタイマを使用します。MAX1714の出力がシャットダウンの解除20ms後に標準値の70%以下の場合、PWMのラッチがオフになり、 $V_{CC}$ 電源が低下するか $\overline{SHDN}$ がトグルされるまでは再起動しません。低電圧保護機能はノーフォルトテストモードで解除できます。

## ノーフォルトテストモード

過電圧/低電圧保護機能が作動していると、障害を突き止めるための時間が(最長で)数ミリ秒しかないため、プロトタイプブレッドボードのデバッグ処理が難しくなります。従って、OVP、UVP及びサーマルシャットダウン機能を完全にディセーブルし、すでに設定してある場合は障害ラッチをクリアするためのテストモードが提供されています。PWMは、 $\overline{SKIP}$ が接地されているかのように動作します(PFM/PWMモード)。

抵抗と直列に接続した外部の負電圧ソースを介して $\overline{SKIP}$ から1.5mAシンクすると、ノーフォルトテストモードに入ります(図6)。 $\overline{SKIP}$ は、シリコンダイオードでAGNDにクランプされているため、 $(V_{FORCE} - 0.65V) / 1.5mA$ に等しい抵抗値を選択して下さい。

## 設計手順

MAX1714用の部品の選択は、主に次の4つの要因によって決まります。

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

表3. 動作モードの真理値表

SHDN	SKIP	DL	MODE	COMMENTS
0	X	High	Shutdown	Low-power shutdown state. DL is forced to V <sub>DD</sub> , enforcing OVP. I <sub>CC</sub> < 1μA typ.
1	Below AGND	Switching	No Fault	Test mode with OVP, UVP, and thermal faults disabled and latches cleared. Otherwise normal operation, with automatic PWM/PFM switchover for pulse skipping at light loads (Figure 6).
1	V <sub>CC</sub>	Switching	Run (PWM), Low Noise	Low-noise operation with no automatic switchover. Fixed-frequency PWM action is forced regardless of load. Inductor current reverses at light load levels. Low noise, high I <sub>Q</sub> .
1	AGND	Switching	Run (PFM/PWM)	Normal operation with automatic PWM/PFM switchover for pulse skipping at light loads. Best light-load efficiency.
1	X	High	Fault	Fault latch has been set by OVP, output UVLO, or thermal shutdown. Device will remain in FAULT mode until V <sub>CC</sub> power is cycled, SKIP is forced below ground (Figure 6), or SHDN is toggled.

- 1) 入力電圧範囲。最大値(V<sub>IN(MAX)</sub>)は、ACアダプタのワーストケースの高電圧に対応させる必要があります。最小値(V<sub>IN(MIN)</sub>)は、コネクタ、ヒューズ、及びバッテリーセレクトスイッチによる電圧降下後の最低バッテリー電圧に対応させる必要があります。選択できる場合は、より低い入力電圧の方が効率は高くなります。
- 2) 最大負荷電流。考慮すべき値は2つあります。ピーク負荷電流(I<sub>LOAD(MAX)</sub>)は、瞬時的な素子のストレス及びフィルタリング条件を決定するため、出力コンデンサの選択、インダクタ飽和定格、及び電流リミット回路の設計を左右します。連続負荷電流(I<sub>LOAD</sub>)は、熱ストレスを決定するため、入力コンデンサ、MOSFET及びその他の重要な発熱部品の選択を左右します。最近のノートブックCPUでは、次式が一般的です。

$$I_{LOAD} = I_{LOAD(MAX)} \cdot 80\%$$

- 3) スイッチング周波数。サイズと効率間の基本的な妥協点は、スイッチング周波数によって決まります。MOSFETスイッチング損失は周波数及びV<sub>IN2</sub>に比例するため、最適周波数は主に最大入力電圧の関数になります。又、MOSFET技術の急速な進歩によってより高い周波数が実用的になっていることから、最適周波数は変わりつつあります(表4)。
- 4) インダクタ動作点。この選択は、サイズと効率間の妥協点を提供します。インダクタ値が低い程リップル電流が大きくなり、サイズが小さくなりますが、効率は劣化し出力ノイズは大きくなります。実用的な最小のインダクタ値は、臨界導通点(最大負荷時にインダクタ電流が各サイクルでちょうどゼロに達する点)で回路が動作する値です。インダクタ値をこれ以上小さくしても、サイズ低減の利点はありません。

MAX1714のパルススキップアルゴリズムは、臨界導通点でスキップモードを開始します。従って、PFM/PWM切り換えが発生する負荷電流値も、インダクタ動作点で決まります。

これら4つの要因が部品選択作業に影響します。部品を選択してMAX1714の動作に対するその影響を計算するにはスプレッドシートが便利です。与えられた式を使用して、最小及び最大入力電圧に対するLIR(インダクタリップル電流と設計最大負荷電流の比)を計算して下さい。LIRを20%~50%の範囲に収めるのが安全です。スプレッドシートを使用することにより、部品選択を迅速に評価できます。

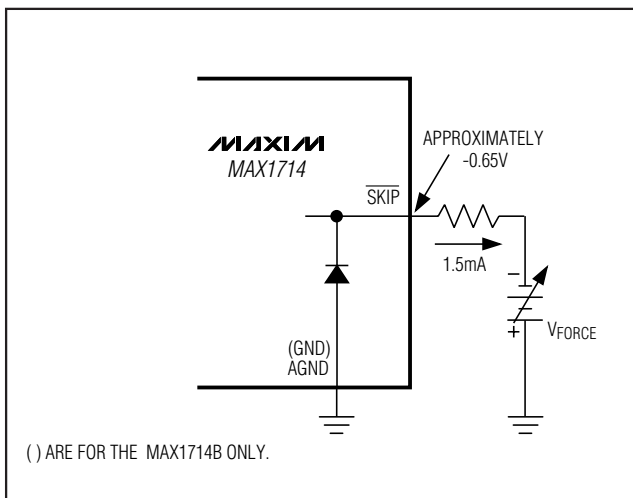


図6. 過電圧/低電圧保護のディセーブル  
(ノーフォルトテストモード)

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

## インダクタの選択

インダクタ値は、次に示すようにスイッチング周波数(オン時間)及び動作点(%リップル又はLIR)によって決まります。

$$L = \frac{V_{OUT} (V_{IN} - V_{OUT})}{V_{IN} \cdot f \cdot LIR \cdot I_{LOAD(MAX)}}$$

例:  $I_{LOAD(MAX)} = 8A$ ,  $V_{IN} = 7V$ ,  $V_{OUT} = 1.5V$ ,  $f = 300kHz$ , 33%リップル電流又はLIR = 0.33の場合。

$$L = \frac{1.5V (7V - 1.5V)}{7V \cdot 300kHz \cdot 0.33 \cdot 8A} = 1.49\mu H$$

割当てたスペースに収まる最小のDC抵抗を持つ低損失インダクタを使用して下さい。鉄粉コアは安価で200kHzでも良好に動作しますが、通常はフェライトコアが最適です。コアは、ピークインダクタ電流( $I_{PEAK}$ )で飽和しないインダクタ値であることが必要です。

$$I_{PEAK} = I_{LOAD(MAX)} + [(LIR / 2) \cdot I_{LOAD(MAX)}]$$

殆どのインダクタメーカーはインダクタを1.0 $\mu H$ 、1.5 $\mu H$ 、2.2 $\mu H$ 、3.3 $\mu H$ 等の標準値で提供しています。非標準値の方が入力電圧範囲にわたって良好にLIRの妥協点を提供する場合があります。例えば、Sumida社のCDRH125シリーズでは3.1 $\mu H$ 及び4.4 $\mu H$ が提供されています。スイングインダクタ(無負荷インダクタンスが電流の増加と共に直線的に減少するタイプ)を使用する場合は、適正にスケールされたインダクタンス値を使用しLIRを評価して下さい。

## 過渡応答

インダクタのリップル電流は、過渡応答性能にも影響を与えます。この影響は( $V_{IN} - V_{OUT}$ )が小さいと特に顕著です。インダクタの値が小さいと、インダクタ電流が速く変化して、急激な負荷ステップによって出力フィルタコンデンサから奪われた電荷を回復することができ

表4. 周波数選択ガイドライン

FREQUENCY (kHz)	TYPICAL APPLICATION	COMMENTS
200 TON = VCC	4-cell Li+ notebook	Use for absolute best efficiency.
300 TON = Float	4-cell Li+ notebook	Considered mainstream by current standards.
450 TON = REF	3-cell Li+ notebook	Useful in 3-cell systems for lighter loads than the CPU core or where size is key.
600 TON = AGND	+5V input	Good operating point for compound buck designs or desktop circuits.

ます。出力の落ち込みの量は、最大デューティファクタ(オン時間と最小オフ時間から計算)の関数でもあります。

$$V_{SAG} = \frac{(\Delta I_{LOAD(MAX)})^2 \cdot L}{2 \cdot C_F \cdot DUTY (V_{IN(MIN)} - V_{OUT})}$$

ここで、

$$DUTY = \frac{K (V_{OUT} + 0.075V) V_{IN}}{K (V_{OUT} + 0.075V) V_{OUT} + \text{min off-time}}$$

最小オフ時間 = 400ns(typ)(K値については表5を参照)です。

全負荷から無負荷への変化時の過渡的なオーバーシュートの大きさは、インダクタに保存されたエネルギーによって決まり、次式で計算されます。

$$V_{SOAR} \approx \frac{L \cdot I_{PEAK}^2}{2C_{OUT} V_{OUT}}$$

ここで、 $I_{PEAK}$ はピークインダクタ電流です。

## 電流リミットの設定

最小電流リミットスレッショルドは、最大負荷電流に対応できる大きさであることが必要です。インダクタ電流の谷間は、 $I_{LOAD(MAX)}$ からリップル電流の半分を差し引いた時点で発生するため(図4を参照)、次のようになります。

$$I_{LIMIT(LOW)} > I_{LOAD(MAX)} - (LIR / 2) I_{LOAD(MAX)}$$

ここで、 $I_{LIMIT(LOW)}$ は、最小電流リミットスレッショルド電圧をQ2の $R_{DS(ON)}$ で割り算した値を示します。MAX1714では、最小電流リミットスレッショルド(100mVデフォルト設定)は90mVです。 $R_{DS(ON)}$ に関しては、MOSFET Q2データシートから最悪の場合の最大値を選択し、温度による $R_{DS(ON)}$ の上昇を考慮した余裕分を追加します。一般に、上昇温度1℃につき0.5%の抵抗を追加するのが適切です。

高い温度における最大 $R_{DS(ON)}$ が12m $\Omega$ である8AノートブックCPU回路の例では、次のようになります。

$$I_{LIMIT(LOW)} = 90mV / 12m\Omega = 7.5A$$

7.5Aは谷間電流6.7Aよりも大きいため、この回路はデフォルト100mV標準ILIMスレッショルドを使用し、容易に全定格8Aを供給できます。

可変スレッショルドにするためには、抵抗2つの分圧器をREFとAGNDの間に接続し、ILIMをセンタータップに接続して下さい。外部調節範囲0.5V~2.0Vが電流リミットスレッショルド50mV~200mVに対応します。電流リミットを調整する時は、電流リミット許容差の誤差が増大するのを防ぐために、公差1%の $R_{LIM}$ 抵抗を使用して下さい。分圧器の電流は少なくとも1 $\mu A$ にして下さい。



# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

## 出力コンデンサの選択

出力フィルタコンデンサの実効直列抵抗(ESR)は、出力リップル及び負荷過渡条件を満足できる低さであることが必要ですが、それと同時にESRは安定性の条件を満足できる大きさであることが必要です。又容量値は、過電圧保護回路をトリップすることなく、全負荷から無負荷状態に向かうインダクタエネルギーを吸収できる大きさでなければなりません。

出力が急激な負荷トランジェントにさらされるCPU  $V_{CORE}$  コンバータや他のアプリケーションでは、出力コンデンサのサイズは負荷トランジェントによる過剰な出力低下を防止するために必要なESRの量に依存します。有限容量による電圧落ち込みを無視すると、次のようになります。

$$R_{ESR} \leq \frac{V_{DIP}}{I_{LOAD(MAX)}}$$

CPU以外のアプリケーションでは、出力コンデンサのサイズは、次に示すように、許容できる出力電圧リップルを維持するために必要なESRの量に依存します。

$$R_{ESR} \leq \frac{V_{p-p}}{LIR \cdot I_{LOAD(MAX)}}$$

実際に必要な容量値(マイクロファラッド)は、低ESRを達成するのに必要な物理サイズ及びコンデンサの種類に関係します。従って、コンデンサは通常容量値ではなく、ESR仕様及び電圧定格によって選択します(これに該当するのはタンタル、OS-CON、及びその他の電解コンデンサです)。

セラミックやポリマーなどの低容量フィルタコンデンサを使用する場合は、通常、全負荷から無負荷状態に遷移する時に  $V_{SAG}$  及び  $V_{SOAR}$  が問題を起こすのを防ぐのに必要な容量を基にしてコンデンサのサイズを決定します。一般に、オーバシュート条件を満足する容量を一旦追加すれば、負荷の立上りエッジでのアンダーシュートが問題になることはありません(「過渡応答」の  $V_{SAG}$  及び  $V_{SOAR}$  の式を参照)。

## 出力コンデンサの安定性

安定性は、スイッチング周波数に対するESRゼロの値によって決まります。不安定性の時点は、次式から求めることができます。

$$f_{ESR} = \frac{f}{\pi}$$

$$\text{ここで、} f_{ESR} = \frac{1}{2 \cdot \pi \cdot R_{ESR} \cdot C_F}$$

標準的な300kHzアプリケーションでは、ESRゼロ周波数が95kHzよりもはるかに低くしなければならず、

望ましいのは50kHz以下です。このデータシートの発行時に広く使用されているタンタルやOS-CONコンデンサでは、標準ESRゼロ周波数が25kHzになっています。インダクタの選択で使用した設計例では、50mVp-pリップルをサポートするのに必要なESRは  $60\text{mV}/2.7\text{A} = 22\text{m}\Omega$  です。低ESRタンタルコンデンサである470 $\mu\text{F}/4\text{V}$  Kemet T510を3つ並列に接続すると、22m (max)のESRが得られます。この場合、標準の複合ESRは27kHzでゼロになり、十分安定範囲内にあります。

安定性の保証を考慮せずに、大きな値を持つセラミックコンデンサを高速フィードバック検出ポイントに直接配置することは避けて下さい。値の大きなセラミックコンデンサはESRゼロ周波数が高く、不規則で不安定な動作になります。この場合、(インダクタのできるだけ近くの)フィードバック検出ポイントから5cm程度離れた場所にコンデンサを配置すると、十分な直列抵抗を容易に追加できます(「全セラミックコンデンサアプリケーション」の項を参照)。

不安定な動作は、ダブルパルス及び高速フィードバックループ不安定性といった関連性はあっても全く異なる2つの問題として現れます。

ダブルパルスは、出力のノイズが原因で発生するか、ESRが低すぎて出力電圧信号に十分な電圧ランプが得られないことが原因で発生します。この結果、400ns最小オフ時間期間が経過した直後に、新しいサイクルが誤差コンパレータによって誤って開始されます。ダブルパルスは有害であるというよりもやっかいで、出力リップルの増大を除いて悪影響はありません。但し、ESRが不十分なことに起因してループ不安定性が生じている可能性があります。

ループ不安定性は、ライン又は負荷変動後の出力に振動を起こし、このために過電圧保護ラッチをトリップしたり、出力電圧を許容差以下に降下させることがあります。

安定性をチェックする最も簡単な方法は、非常に速いゼロから最大への負荷トランジェントを与え、出力電圧リップルエンベロープのオーバシュート及びリングングを観察する方法です。この場合、AC電流プローブでインダクタ電流を同時に監視できます。最初のステップ応答アンダーシュート又はオーバシュート後は、リングングを1サイクルより多く発生させないで下さい。

## 入力コンデンサの選択

入力コンデンサは、スイッチング電流に必要なリップル電流条件( $I_{RMS}$ )を満足する必要があります。パワーアップサージ電流への耐性から、タンタル以外のコンデンサ(セラミック、アルミ、又はOS-CON)が適切です。

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

$$I_{RMS} = I_{LOAD} \left( \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}} \right)$$

回路の信頼性をよくするため、ピークリップル電流における温度上昇が10℃以下のコンデンサを選んで下さい。

## パワーMOSFETの選択

ここで示すMOSFETガイドラインは、高電圧(> 20V) ACアダプタを使用した時に高負荷電流能力(> 5A)を得ることに焦点を置いています。低電流アプリケーションでは、通常これ程注意する必要はありません。

最大の効率を得るには、ハイサイドMOSFET(Q1)として最適バッテリー電圧(15V)で導通損失がスイッチング損失と同じになるものを選択します。この場合、最小入力電圧における導通損失がパッケージの熱リミットを超えないこと、又は全体的な熱許容量に違反しないことを確認して下さい。さらに、最大入力電圧での導通損失にスイッチング損失を加えた値がパッケージ定格を超えないこと、又は全体的な熱許容量に違反しないことを確認して下さい。

ローサイドMOSFET(Q2)としては、 $R_{DS(ON)}$ が最低で、中間から小型パッケージ(SO-8等)で提供され妥当な価格のものを選択します。MAX1714 DLゲートドライバがQ2を駆動できることを確認して下さい。即ち、ドレイン・ゲート間の寄生容量によってハイサイドスイッチのターンオン時にゲートがプルアップされてクロスコンダクションの問題が発生することがないことを確認します。バック構成で使用した場合、ローサイドMOSFETはゼロ電圧スイッチデバイスになるため、スイッチング損失が問題になることはありません。

## MOSFETの電力消費

最悪条件下における導通損失は、極端なデューティ係数で発生します。ハイサイドMOSFETでは、次に示すように最小バッテリー電圧で、抵抗による電力消費が最悪になります。

$$PD(Q1 \text{ Resistive}) = (V_{OUT} / V_{IN(MIN)}) \cdot I_{LOAD}^2 \cdot R_{DS(ON)}$$

一般に、高い入力電圧でスイッチング損失を低減するには、小さなハイサイドMOSFETが望ましくなります。しかし、MOSFETをどれだけ小さくできるかは、パッケージ電力消費リミットを守るために必要な $R_{DS(ON)}$ によってしばしば制限されます。最適なものは、上でも述べたようにスイッチング(AC)損失と導通( $R_{DS(ON)}$ )損失が等しい時です。通常、入力が約15Vを超えない限り、ハイサイドスイッチング損失が問題になることはありません。

ハイサイドMOSFETのスイッチング損失は、最大ACアダプタ電圧が印加された時に深刻な熱の問題を起こすことがあります。これは $CV^2F$ スイッチング損失の式の二乗項が原因です。低バッテリー電圧で十分な $R_{DS(ON)}$ が得られるように選択したハイサイドMOSFETが、 $V_{IN(MAX)}$ によって極端に熱くなる場合は、MOSFETを選択し直すことが必要です。

ターンオン時間とターンオフ時間に影響する要因は数量化が難しいため、スイッチング損失によるQ1の電力消費を計算するのは困難です。これらの要因としては、内部ゲート抵抗、ゲートチャージ、スレッショルド電圧、ソースインダクタンス、及びプリント基板のレイアウト特性があります。次に示すスイッチング損失の計算式は概算であって、ブレッドボード評価に代わるものではありません。ブレッドボード評価には、Q1に取り付けた熱電対を使用した健全性チェックを含めることが望まれます。

$$PD(Q1 \text{ switching}) = \frac{C_{RSS} \cdot V_{IN(MAX)}^2 \cdot f \cdot I_{LOAD}}{I_{GATE}}$$

ここで、 $C_{RSS}$ はQ1の逆伝達容量、 $I_{GATE}$ はピークゲート駆動ソース/シンク電流(1A typ)を示します。

ローサイドMOSFET(Q2)に関しては、次に示すように常に最大バッテリー電圧で電力消費が最悪になります。

$$PD(Q2) = (1 - V_{OUT} / V_{IN(MAX)}) \cdot I_{LOAD}^2 \cdot R_{DS(ON)}$$

絶対的に最悪のMOSFET電力消費が発生するのは、 $I_{LOAD(MAX)}$ を超えている一方で、電流リミットを超えてフォルトラッチをトリップする程大きくはない重負荷がかかっている場合です。これを回避するには、 $I_{LOAD} = I_{LIMIT(HIGH)} + (LIR/2) \cdot I_{LOAD(MAX)}$ に耐える回路を設計することが必要です。ここで、 $I_{LIMIT(HIGH)}$ はスレッショルド公差及びオン抵抗変動を含め、電流リミット回路に許される最大谷間電流を示します。これは、MOSFETのヒートシンクをかなりうまく行わなければならないことを意味します。過負荷保護は必要なく、短絡保護だけで十分な場合は、通常の $I_{LOAD}$ 値を使用して部品ストレスを計算できます。

デッドタイム中にQ2 MOSFETボディダイオードがオンになるのを防止するには、順方向電圧が十分低いショットキダイオードD1を選択して下さい。原則として、DC電流定格が負荷電流の1/3に等しいダイオードで十分です。このダイオードはオプションで、効率が重要でない場合は省略して構いません。

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

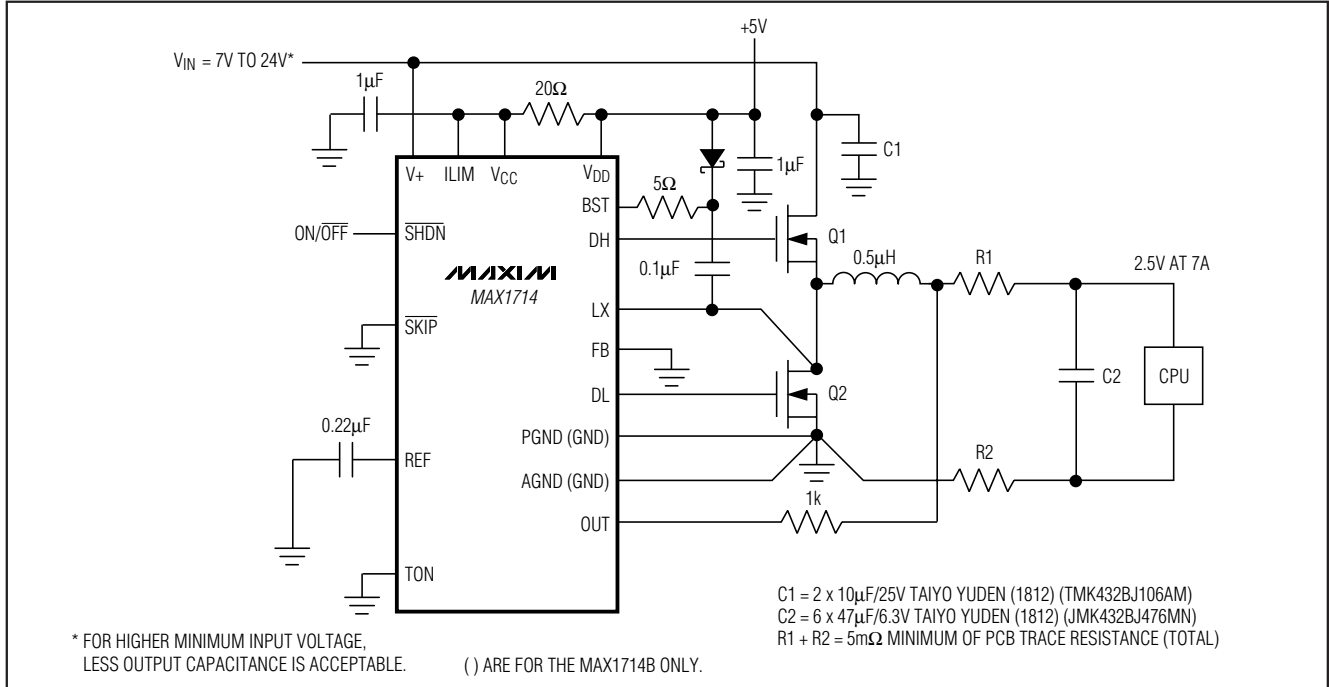


図7. 全セラミックコンデンサアプリケーション

表5. おおよそのK係数誤差

TON SETTING (kHz)	K FACTOR (µs)	APPROXIMATE K-FACTOR ERROR (%)	MIN VIN AT VOUT = 2V (V)
200	5	±10	2.6
300	3.3	±10	2.9
450	2.2	±12.5	3.2
600	1.7	±12.5	3.6

## アプリケーション情報

### ドロップアウト性能

連続導通動作の出力電圧調整範囲は、固定500ns(max)最小オフ時間単安定マルチバイブレータによって制限されます。最も優れたドロップアウト性能を得るには、最も遅い(200kHz)オン時間設定を使用します。低入力電圧における動作時は、オン時間及びオフ時間として最悪の値を使ってデューティ係数リミットを計算する必要があります。製造公差及び内部伝播遅延は、TON Kファクタに誤差を発生します。この誤差は、周波数が高い程大きくなります(表5)。又、ドロップアウト付近で動作させた時のバックレギュレータの過渡応答性能は低く、バルク出力容量の追加が必要になることが一般的です(「過渡応答」の項のV<sub>SAG</sub>式を参照)。

ドロップアウト設計例: V<sub>IN</sub> = 3V(min)、V<sub>OUT</sub> = 2V、f = 300kHz。必要なデューティは、(V<sub>OUT</sub> + V<sub>SW</sub>)/(V<sub>IN</sub> - V<sub>SW</sub>) = (2V + 0.1V)/(3.0V - 0.1V) = 72.4%です。最悪のオン時間は、(V<sub>OUT</sub> + 0.075)/V<sub>IN</sub> · K = 2.075V/3V · 3.35µs · V · 90% = 2.08µsです。ICのデューティ係数リミットは次の通りです。

$$DUTY = \frac{t_{ON(MIN)}}{t_{ON(MIN)} + t_{OFF(MAX)}} = \frac{2.08\mu s}{2.08\mu s + 500ns} = 80.6\%$$

これは必要なデューティを満たします。

最悪のドロップアウトデューティ係数を計算する時は、必ずインダクタ抵抗及びMOSFETオン状態電圧降下(V<sub>SW</sub>)を含めて下さい。

### 全セラミックコンデンサアプリケーション

セラミックコンデンサには長所と短所があります。これらはESRが非常に低く、非燃焼性で、比較的小型であるうえ無極性です。この反面、高価でもろく、超低ESR抑制によってESRゼロ周波数が異常に高くなる場合があります(安定性に影響)。それだけではなく、バルクのタンタル又は電解コンデンサを並列に接続してインダクタに溜まったエネルギーを吸収させないと、急に全負荷から無負荷状態に遷移した時に出力オーバーシュートが発生することもあります。場合によっては、電解

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

コンデンサ用のスペースがないこともあり、セラミック  
だけを使用するDC-DC設計が必要になります。

図7に示す全セラミックコンデンサアプリケーションの  
基本性能は7A標準アプリケーション回路と同じですが、  
タンタル出力コンデンサをセラミックコンデンサで置き  
換えています。この設計で重要な点は、ESRゼロ周波数  
を低減するために最小5m の寄生プリント基板トレース  
抵抗をコンデンサと直列に接続してあることです。この  
小さな抵抗は、MAX1714回路をCPUから5cm ~ 7.5cm  
離し、全部のセラミックコンデンサをCPUの近くに配置  
することによって容易に得ることができます。抵抗値が  
5m 以上の場合は、安定性だけが向上します(これは、  
「標準動作特性」で示す負荷過渡応答特性をチェックする  
と分かります)。プリント基板のトレース抵抗は効率に  
悪影響があるため、余分に追加しないようにして下さい。  
7A回路では5m で十分です。

$$R_{ESR} \geq \frac{1}{2fC_{OUT}}$$

最小出力容量条件は $V_{SOAR}$ によって決まります。この例  
では、負荷ステップの回復時にインダクタからコンデンサ  
に伝送されるエネルギーを最小にするために、(標準8A  
回路の300kHz及び1.5 $\mu$ Hに比べ)スイッチング周波数  
を600kHzに増加し、インダクタ値を0.5 $\mu$ Hに低減して  
います。OVPラッチのトリップを回避するために、

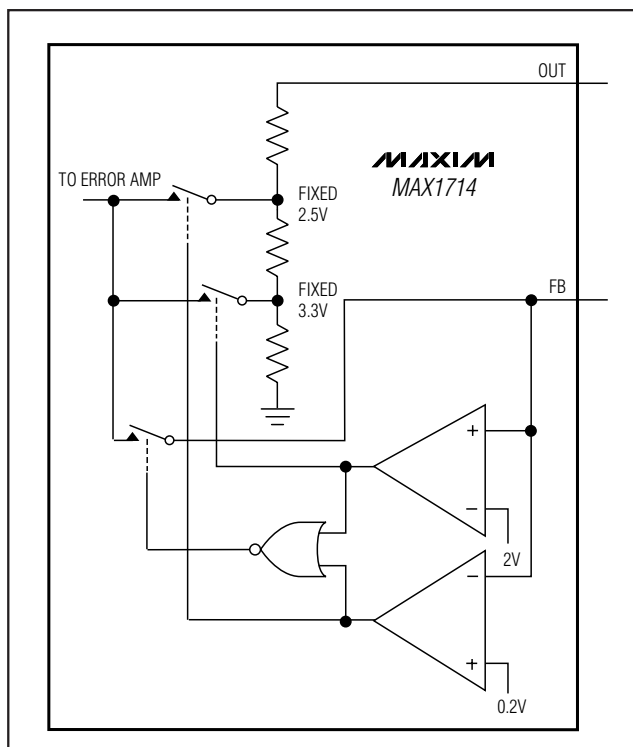


図8. フィードバックマルチプレクサ

オーバシュートを計算する必要があります。600kHzで  
動作させた場合の効率低下は、入力電圧により約2% ~  
3%です。

ここでは、1k 抵抗(オプション)をOUTに直列に配置  
しています。この抵抗は一部の基板の高周波ノイズを  
減衰させます(このノイズはダブルパルスの原因になり  
ます)。

## 固定出力電圧

MAX1714はDual Mode™動作であるため、外付部品なし  
で一般的な電圧を選択することができます(図8)。FBを  
AGNDに接続すると固定+2.5V出力、 $V_{CC}$ に接続すると  
+3.3V出力になり、FBを直接OUTに接続すると固定  
1.0V出力になります。

## 抵抗分圧器における $V_{OUT}$ の設定

抵抗分圧器を使用することにより、出力電圧を調整でき  
ます(図9)。出力電圧を調整するための式を次に示します。

$$V_{OUT} = V_{FB} \left( 1 + \frac{R1}{R2} \right)$$

ここで $V_{FB}$ は1.0Vです。

## 2段(5V電源)ノートブックCPU バックレギュレータ

高電圧バッテリーを非常に低い出力電圧にステップダウン  
する最も効率的でコスト効果の高い方法は、1段の  
バックレギュレータを使用し、これオーババッテリーから  
直接駆動する方法です。しかし、バッテリーのバスをCPU  
の近くに配線できない場合や、スペースの制約から局部  
DC-DCコンバータを非常に小さくしなければならない  
場合があります。このような場合は、図10の5V駆動  
回路が適切です。入力電圧を低減しているため、スイッ  
チング周波数をより高くし、インダクタ値をより小さく  
することができます。

## プリント基板レイアウトのガイドライン

低スイッチング損失及びクリーンで安定した動作を達成  
するには、プリント基板のレイアウトに注意が必要です。  
特に、スイッチング電力段には細心の注意が必要です  
(図11)。できれば全ての電力部品をボードの上面に  
実装し、グランド端子が互いにぴったり接触するように  
します。良好なプリント基板レイアウトを達成するには、  
次のガイドラインに従って下さい。

Dual ModeはMaxim Integrated Productsの商標です。

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

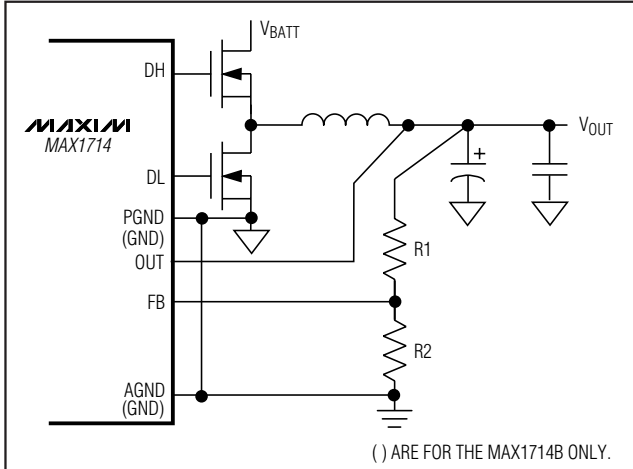


図9.  $V_{OUT}$ を抵抗分圧器で設定

- 大電流経路は特にグランド端子部で短くします。これは、ジッタのない安定した動作を得る上で重要です。
- ICの近くでAGNDとPGNDを接続します。MAX1714Bは、内部でGNDが接続されています。「レイアウト手順」のステップ4に示すグラウンディング方法に従ってください。
- 電源トレース及び負荷接続は短くして下さい。これは、高効率を達成する上で重要です。厚い銅のプリント基板(2オンス対1オンス)を使用すると、全負荷時の効率が1%以上向上します。プリント基板のトレースの配線はミリメートル単位の違いを考慮しなければならぬため、容易な作業ではありません。トレース抵抗が1ミリオーム大きくなると、効率の低下が測定値に現れます。
- 電流リミット用のQ2へのLX及びPGND接続は、電流リミットの精度を保证するためにケルビン検出接続を使用して行って下さい。SOP-8 MOSFETの場合は、PGNDとLXを8ピンSOPパッケージの内部(下側)に接続し、最上の銅層を使用して外側からMOSFETに電源を配線するのが最良です。
- トレース長に妥協が必要な場合は、インダクタ放電経路よりも充電経路の方を長くします。例えば、インダクタとローサイドMOSFETの間又はインダクタと出力フィルタコンデンサの間よりも、入力コンデンサとハイサイドMOSFETの間の経路を長くするのが適切です。

- $C_{OUT}$ へのOUT接続は短くし、ダイレクトにします。但し、場合によってはOUTインダクタノードと出力フィルタコンデンサの間にわざとある程度の長さのトレースを設けた方が望ましいこともあります(「全セラミックコンデンサアプリケーション」の項を参照)。
- 高速スイッチングノード(BST、LX、DH、DL)は敏感なアナログ領域(REF、FB)から遠ざけて下さい。
- 全てのピストラップ制御入力接続(SKIP、ILIMなど)は、PGNDが $V_{DD}$ ではなく、AGNDが $V_{CC}$ に行ってください。

## レイアウト手順

- 1) グランド端子を隣接させ、電力部品を先に配置します(Q2ソース、CIN-、COUT-、D1アノード)。できればこれらの接続は全て最上層の隙間のない広い銅領域で行います。
- 2) コントローラICをMOSFET Q2の隣りに配置します。この場合、裏面のQ2の反対側に配置して、LX、PGND及びDLゲート駆動ラインを短く太くするのが適切です。DLゲートトレースは、短く太く(10~20平方)する必要があります(MOSFETがコントローラICから2.5cm離れている場合は、幅50~100ミル)。
- 3) ゲート駆動部品(BSTダイオード及びコンデンサ、 $V_{DD}$ バイパスコンデンサ)は、コントローラICの近くでひとまとめにします。
- 4) DC-DCコントローラのグランド接続は図11のようにします。この図には、全ての大電力部品が集まる出力グランド、PGNDピン及び $V_{DD}$ バイパスコンデンサ用のPGNDプレーン、及び敏感なアナログ部品用のアナログAGNDプレーンの3つのグランドプレーンが存在します。アナロググランドプレーン及びPGNDプレーンは、ICの真下の一点においてだけ交差するようにして下さい。MAX1714Bでは、このポイントをGNDに接続して下さい。  
その後、これら2つのプレーンは、 $V_{DD}$ キャップ/PGNDからローサイドMOSFET Q2のソース(星型グランドの中央)への短い接続で、大電力出力グランドに接続します。又、この点は、出力コンデンサのグランド端子の非常に近くである必要があります。
- 5) 出力電力プレーン( $V_{CORE}$ 及びシステムグランドプレーン)を、複数ビアで出力フィルタコンデンサの正及び負端子に直接接続します。DC-DCコンバータ回路全体を、実用上可能な限りCPUの近くに配置して下さい。

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

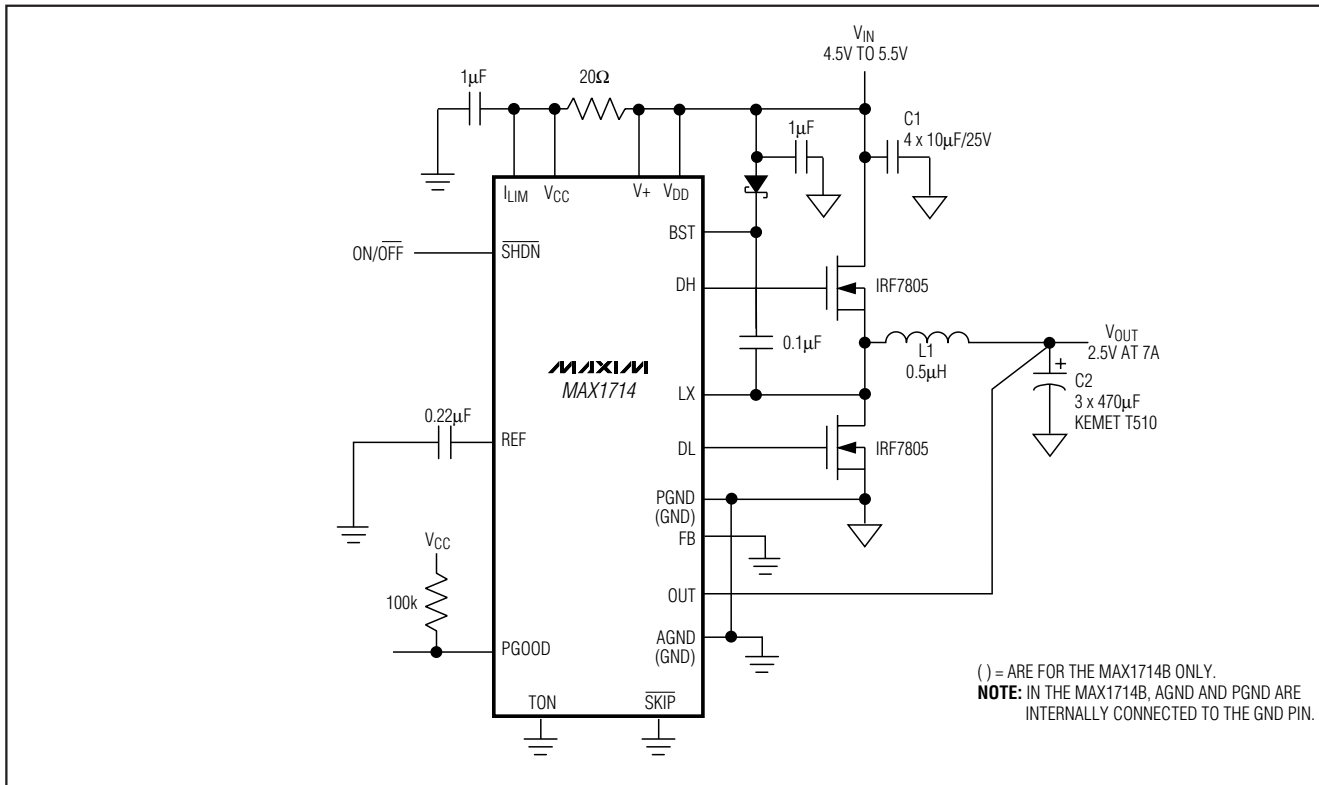
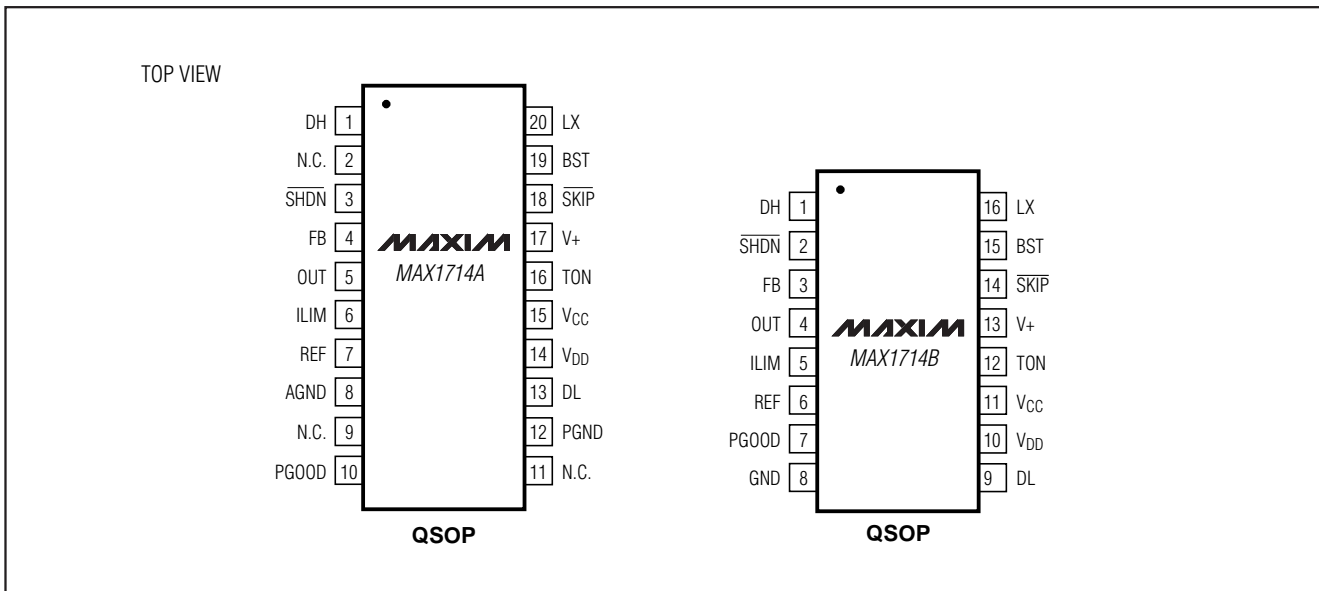


図10. 5V駆動の7A CPUバックレギュレータ

## ピン配置



# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

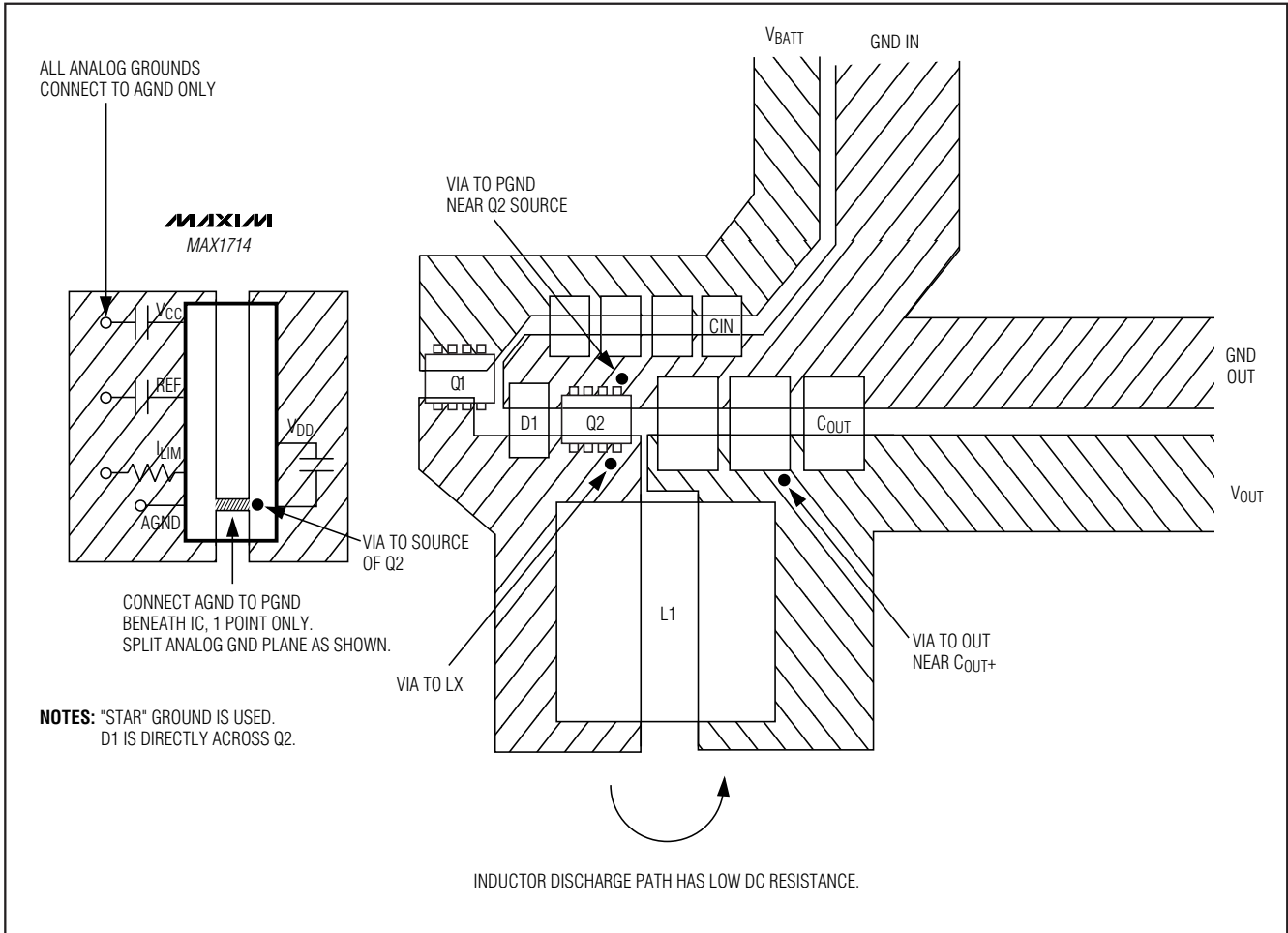


図11. 電力段のプリント基板レイアウトの例

# 高速ステップダウンコントローラ、 ノートブックコンピュータ用

MAX1714

パッケージ

