

クワッド 40V_{IN}、3A Silent Switcher® μ Module レギュレータ (パッケージ・レベルの EMI シールド付き)

特長

- ▶ パッケージ・レベルの EMI シールド機能
 - ▶ 近傍電界ノイズを最小化
 - ▶ 近傍磁界ノイズを低減
- ▶ LTM8060 とピン互換
- ▶ 4 つのフル機能 3A (4A ピーク) 降圧スイッチング電源
- ▶ 低ノイズ Silent Switcher® (サイレント・スイッチャ) アーキテクチャ
- ▶ CISPR22 クラス B/CISPR25 クラス 5 に適合
- ▶ 広い入力電圧範囲: 3V~40V
- ▶ 広い出力電圧範囲: 0.8V~8V
- ▶ チャンネルあたりの連続出力電流 (12V_{IN}、3.3V_{OUT}、f_{SW} = 2MHz、T_A = 60°C): 4A
- ▶ 出力電流増加のために、多相またはマルチモジュールを並列接続可能
- ▶ 低熱抵抗、 $\theta_{JA} = 8.4^{\circ}\text{C/W}$ 、 $\theta_{JCTop} = 4.6^{\circ}\text{C/W}$ 、 $\theta_{JCbot} = 1^{\circ}\text{C/W}$
- ▶ 選択可能なスイッチング周波数: 200kHz~3MHz
- ▶ 165 ピン、16mm × 11.9mm × 2.9mm のコンパクトなプレソルダード・グリッド・アレイ (PSGA) パッケージを採用

アプリケーション

- ▶ ATE (自動試験装置)
- ▶ 工業用電源
- ▶ 医療機器

概要

LTM8060F は、クワッド 40V_{IN}、3A (ピーク 4A) 降圧 Silent Switcher®電源 μ Module® (マイクロモジュール) レギュレータで、パッケージ・レベルの電磁干渉 (EMI) シールドを備えています。パッケージ・レベルの EMI シールドにより、ファラデー・ケージを LTM8060F パッケージに直接適用できます。また、EMI シールドは GND ピンに電気的に接続されるため、コンパクトで効果的な近傍界 EMI 低減が実現します。この EMI シールドが電界ノイズをすべて排除し、磁界ノイズについては 10dB の低減が達成されます。Silent Switcher アーキテクチャは、高い効率を実現しながら EMI を最小限に抑えます。

このパッケージには、コントローラ、パワー・スイッチ、インダクタ、サポート部品が含まれています。LTM8060F は、広い入力電圧範囲で動作し、0.8V~8V の出力電圧および 200kHz~3MHz のスイッチング周波数範囲を、それぞれ 1 つの抵抗で設定できます。設計を仕上げるために必要なのは、入出力部のバルク・フィルタ・キャパシタのみです。LTM8060F の出力は、最大 12A (16A ピーク) までアレイで並列化できます (図 1 参照)。

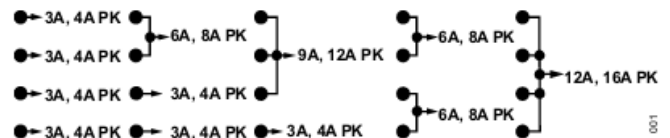


図 1. 設定可能な出力アレイ

LTM8060F は、165 ピン、16mm × 11.9mm × 2.9mm のコンパクトなプレソルダード・グリッド・アレイ (PSGA) パッケージを採用しており、標準的な表面実装装置による自動アセンブリに適しています。LTM8060F は LTM8060 とピン互換です。LTM8060F は RoHS 適合製品です。

※こちらのデータシートには正誤表が付属しています。当該資料の最終ページ以降をご参照ください。

代表的なアプリケーション回路

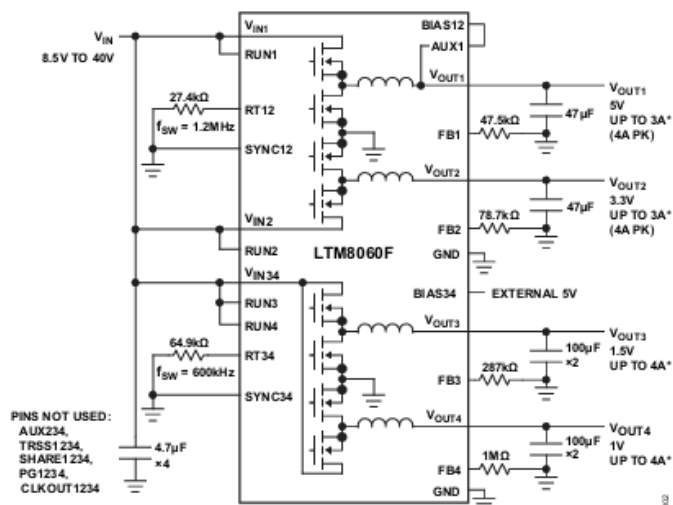


図 2. 8.5V~40V 入力からのクワッド 3A (4A ピーク) 出力

* 図 2 の出力電流能力 (トランジェント・ピークまたは連続) は、周囲温度、空気流、その他の冷却手法といった環境要因の影響を受けます。異なる V_{IN} 、 V_{OUT} 、 T_A 条件については、[電気的特性](#)の注のセクション (注 3) と[アプリケーション情報](#)のセクションのディレーティング曲線を参照してください。

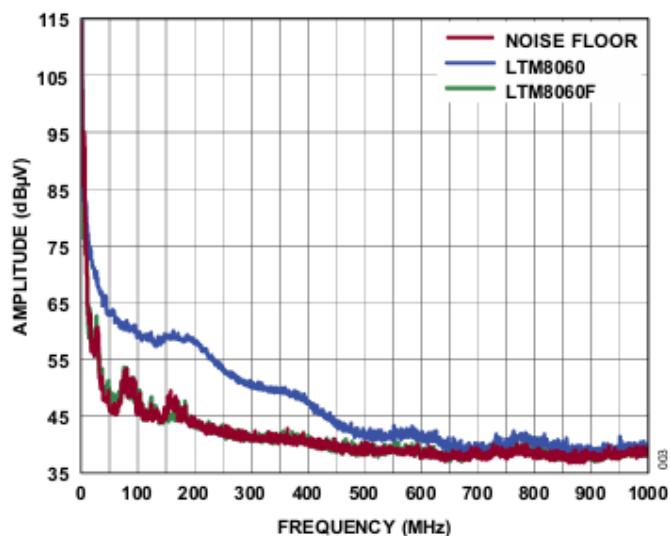


図 3. 近傍電界、100%除去、すべての近傍電界ノイズが除去、1MHz~1GHz

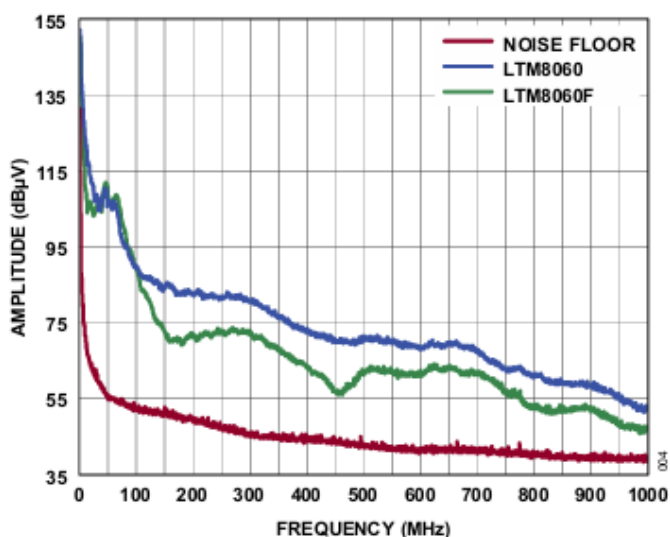


図 4. 近傍磁界、10dB 低減、近傍電界ノイズが低減、1MHz~1GHz

目次

特長.....	1
アプリケーション.....	1
概要.....	1
代表的なアプリケーション回路.....	2
改訂履歴.....	4
仕様.....	5
絶対最大定格.....	7
熱抵抗.....	8
静電放電 (ESD)	8
ESD 定格	8
ESD に関する注意.....	8
ピン配置およびピン機能の説明	9
ピンの説明	9
代表的な性能特性.....	13
動作原理.....	21
LTM8060F の概要	21
アプリケーション情報.....	23
出力電圧の設定.....	23
キャパシタの選択に関する考慮事項.....	23
周波数の選択	24
動作周波数のトレードオフ	24
BIASn ピンに関する考慮事項	25
最大負荷.....	25
パワー・ディレーティング	26
負荷分担.....	29
Burst Mode 動作.....	29
最小入力電圧.....	29
出力電圧のトラッキングおよびソフト・スタート	29
プリバイアス出力	30
周波数フォールドバック	30
同期.....	30
短絡入力保護.....	30
PCB レイアウト.....	31
ホットプラグにおける安全性	32
熱に関する考慮事項.....	32
代表的なアプリケーション	34
関連製品.....	39
外形寸法.....	40
オーダー・ガイド.....	41
選択ガイド.....	42

パッケージ写真	42
設計リソース	42

改訂履歴

10/2024 - Rev. 0: Initial Release.

仕様

表 1. 電気的特性

(特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{\text{INn}} = 12\text{V}$ 、 $\text{RUNn} = 2\text{V}$ 。 ^{1,2)})

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Minimum V_{IN1} Input Voltage	V_{INn}		$-40^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$			3.0	V
Minimum V_{IN34} Input Voltage	V_{INn}		$-40^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$			3.0	V
Minimum V_{IN2} Input Voltage	V_{INn}	$V_{\text{IN1}} = 3\text{V}$	$-40^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$			2.0	V
Output DC Voltage	V_{OUT}	FBn open			0.8		V
		FBn = 21.5k Ω			10		V
Maximum Output DC Current	$I_{\text{OUT(MAX)}}$	³				6	A
Quiescent Current into V_{INn}	$I_{\text{Q(VIN)}}$	RUNn = 0				8	μA
		BIASn = 5V, SYNCn = 3.3V, no load			7		mA
Current into BIASn	I_{BIASn}	RUNn = 0, BIASn = 5V				0.5	μA
		BIASn = 5V, SYNCn = 3.3V, no load			18		mA
Line Regulation	V_{LINEREG}	$5\text{V} < V_{\text{INn}} < 40\text{V}$, $I_{\text{OUTn}} = 1\text{A}$			0.05	0.3	%
Load Regulation	V_{LOADREG}	12V_{INn} , $0.1\text{A} < I_{\text{OUTn}} < 4\text{A}$			0.1	0.5	%
Output RMS Ripple	V_{RIPPLE}	$3.3\text{V}_{\text{OUTn}}$, $I_{\text{OUTn}} = 4\text{A}$			10		mV
FBn Voltage	V_{FB}			792	800	808	mV
			$-40^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$	784	800	816	mV
Current out of FBn	I_{FB}	$V_{\text{OUTn}} = 1\text{V}$, FBn = 0V			4		μA
Minimum BIASn for Proper Operation	I_{BIAS}					3.2	V
Switching Frequency	f_{SW}	$R_{\text{Tn}} = 200\text{k}\Omega$			200		kHz
		$R_{\text{Tn}} = 35.7\text{k}\Omega$			1		MHz
		$R_{\text{Tn}} = 8.06\text{k}\Omega$			3		MHz
RUNn Threshold	$V_{\text{RUN(ON)}}$				0.74		V
RUNn Input Current	I_{RUN}	RUNn = 0V				100	nA
PGn Threshold at FBn	V_{FBL}	Lower threshold			740		mV
	V_{FBH}	Upper threshold			860		mV
PGn Output Sink Current	I_{PG}	PGn = 0.1V		100			μA
CLKOUTn V_{OL}	$V_{\text{OL(CLK)}}$				0.2		V
CLKOUTn V_{OH}	$V_{\text{OH(CLK)}}$				3.2		V
SYNCn Input High Threshold	$V_{\text{INH(SYNC)}}$			1.5			V
SYNCn Input Low Threshold	$V_{\text{INL(SYNC)}}$					0.8	V

(特に指定のない限り、 $T_A = 25^{\circ}\text{C}$ 、 $V_{\text{INn}} = 12\text{V}$ 、 $\text{RUNn} = 2\text{V}$ 。^{1,2)}

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
SYNCn Threshold to Enable Spread Spectrum	$V_{\text{EN}(\text{SYNC})}$			2.8		4.0	V
SYNCn Current	I_{SYNC}	SYNCn = 6V			60		μA
TRSSn Source Current	I_{TRSS}	TRSSn = 0V			2		μA
TRSSn Pull-Down Resistance	R_{TRSS}	Fault condition, TRSSn = 0.1V			200		Ω

- 1 LTM8060FE は、 $0^{\circ}\text{C} \sim 125^{\circ}\text{C}$ の内部温度で性能仕様を満たすよう設計されています。 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ の内部動作温度範囲にわたる仕様は、設計、特性評価、および統計のプロセス制御との相関によって確認されています。LTM8060FI は、 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ の内部動作温度範囲全域で仕様を満たすよう設計されています。最高内部温度は、基板レイアウト、パッケージの定格熱抵抗、およびその他の環境要因に加え、個々の動作条件によって決定されることに注意してください。
- 2 n は各チャンネルを表します。4 つの出力が個別にテストされていますが、各出力に適用されたテスト条件は同一です。
- 3 いずれのチャンネルから出力される最大電流も、LTM8060F の内部温度で制限される場合があります。異なる V_{IN} 、 V_{OUT} 、 T_A の条件の場合は、[アプリケーション情報のセクションの出力電流ディレーティングの説明](#)を参照してください。

絶対最大定格

特に指定のない限り、 $T_A = 25^{\circ}\text{C}$ 。

表 2. 絶対最大定格

PARAMETER	RATING
V_{INn} , RUNn, PGn	42V
V_{OUTn} , BIASn, AUXn	10V
FBn, TRSSn, SHAREn, RTn	4V
SYNCn	6V
Maximum Internal Temperature	125°C
Storage Temperature	-55°C to 125°C
Peak Solder Reflow Package Body Temperature	245°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。これはストレス定格のみを定めたものであり、本仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意が必要です。

静電放電（ESD）


以下の ESD 情報は、ESD の影響を受けやすいデバイスを、ESD から保護された環境で取り扱う場合にのみ適用されます：
ANSI/ESDA/JEDEC JS-001 準拠の人体モデル（HBM）、ANSI/ESDA/JEDEC JS-002 準拠の電界誘起帯電デバイス・モデル（FICDM）および帯電デバイス・モデル（CDM）。国際電気標準会議（IEC）による電磁両立性：Part 4-2（IEC）（IEC 61000-4-2 準拠）。ANSI/ESD STM5.2 によるマシン・モデル（MM）。MM 電圧値は特性評価にのみ使われます。

ESD 定格

表 3. LTM8060F の ESD 定格

ESD MODEL	WITHSTAND THRESHOLD (V)	CLASS
HBM	±4000	3A
CDM	±1250	C3

ESD に関する注意

	<p>ESD（静電放電）の影響を受けやすいデバイスです。</p> <p>帯電したデバイスや回路基板は、検出されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。</p>
--	--

ピン配置およびピン機能の説明

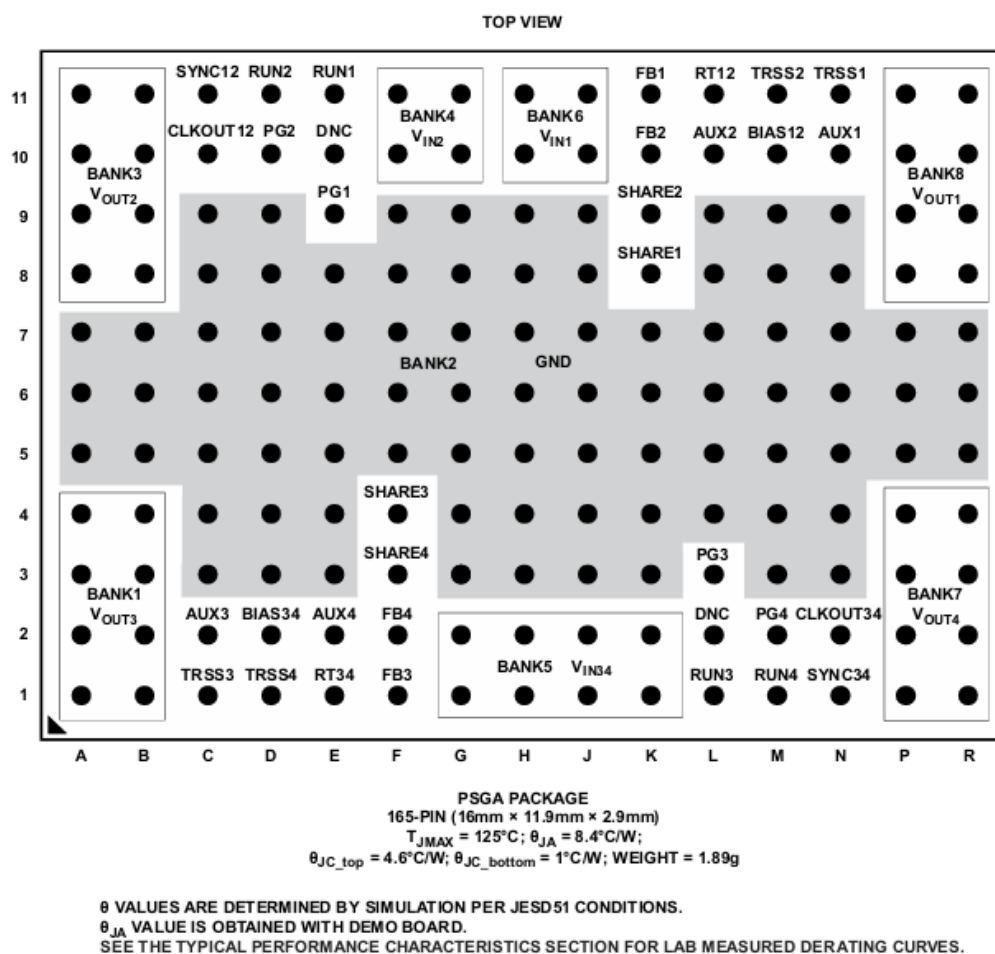


図 5. ピン配置構成



PACKAGE ROW AND COLUMN LABELING MAY VARY
AMONG μ Module PRODUCTS. REVIEW EACH PACKAGE
LAYOUT CAREFULLY.

ピンの説明

表 4. ピンの説明

端子	名称	説明
CFG 1		
Bank2	GND	これらの GND ピンは、LTM8060F および回路部品の下層のローカル・グラウンド・プレーンに接続します。ほとんどのアプリケーションでは、LTM8060F から出る熱流の大部分はこれらのパッドを通ります。そのため、プリント回路基板（PCB）設計は、デバイスの熱性能に大きく影響します。詳細については、 PCB レイアウト のセクションと 熱に対する考慮事項 のセクションを参照してください。帰還分周器（RFB）はこのネットワークに戻します。

端子 CFG 1	名称	説明
Bank 4	V _{IN2}	チャンネル 2 レギュレータ用入力電力。低 ESR（等価直列抵抗）キャパシタを外付けして V _{IN2} とグラウンドをデカップリングします。推奨値については、表 6 を参照してください。
Bank 5	V _{IN34}	チャンネル 3 およびチャンネル 4 レギュレータ用入力電力。V _{IN34} バンクはチャンネル 3 およびチャンネル 4 両方の内部制御回路に給電し、低電圧ロックアウト回路によってモニタされています。LTM8060F のチャンネル 3 またはチャンネル 4 のいずれも、動作するためには V _{IN34} の電圧が 3V 以上であることが必要です。低 ESR キャパシタを外付けして V _{IN34} とグラウンドをデカップリングします。推奨値については、表 6 を参照してください。
Bank 6	V _{IN1}	チャンネル 1 レギュレータ用入力電力。V _{IN1} はチャンネル 1 およびチャンネル 2 の内部制御回路に給電し、低電圧ロックアウト回路によってモニタされています。LTM8060F のチャンネル 1 またはチャンネル 2 のいずれも、動作するためには V _{IN1} の電圧が 3V 以上であることが必要です。低 ESR キャパシタを外付けして V _{IN1} とグラウンドをデカップリングします。推奨値については、表 6 を参照してください。
Banks 8, 3, 1, 7	V _{OUT1-OUT4}	それぞれチャンネル 1～チャンネル 4 の電力出力。出力フィルタ・キャパシタと出力負荷をこれらのピンと GND プレーンの間に配置します。
C10, N2	CLKOUT12, 34	同期出力。SYNC12、34 > 2.8V の場合、CLKOUT12 ピンはチャンネル 1 と、CLKOUT34 ピンはチャンネル 3 と約 90 度位相のずれた波形を出力します。これにより、最大 4 相の他のレギュレータと同期できます。外部クロックが SYNC12、34 ピンに入力されている場合、CLKOUT12、34 ピンは SYNC12、34 の波形と位相、デューティ・サイクル、および周波数が同じである波形を出力します。Burst Mode®動作の場合、CLKOUT12、34 ピンは内部で接地されます。CLKOUT12、34 の機能を使わない場合は、このピンをフロート状態にします。これらのピンは駆動しないでください。
C11, N1	SYNC12, 34	外部クロック同期入力。低出力負荷時に低リップル Burst Mode 動作を行うためには、これらのピンを接地します。それにより、CLKOUT 機能も無効化されます。スペクトラム拡散変調を行う強制連続モード（FCM）動作では、2.8V～4V の DC 電圧を印加します。スペクトラム拡散変調を行わない FCM 動作では、SYNCh ピンはフロート状態にします。外部周波数に同期させる場合は、クロック・ソースを SYNCh ピンに接続します。外部周波数を加えた場合は、LTM8060F は FCM になります。
E9, D10, L3, M2	PG1-PG4	PGn ピンは内部コンパレータのオープンドレイン出力です。PGn ピンは、FBn ピンが最終レギュレーション電圧の±7.5%以内になり、かつフォルト状態がなくなるまでは、ローを保ちます。V _{INn} の UVLO 時、サーマル・シャットダウン時、または RUNn ピンがローの場合は、PGn ピンはローにプルダウンされます。
E10, L2	DNC	これらのピンは接続しないでください。
E11, D11, L1, M1	RUN1-RUN4	LTM8060F の対応するチャンネルは、これらのピンがローの場合シャットダウンされ、これらのピンがハイの場合アクティブになります。このシャットダウン機能を使わない場合は、V _{INn} に接続してください。V _{INn} との間に抵抗分圧器を外付けすれば、V _{INn} のスレッシュホールドをプログラムして、そのスレッシュホールド未満で LTM8060F の対応チャンネルがシャットダウンするようにできます。これらのピンはフロート状態にしないでください。

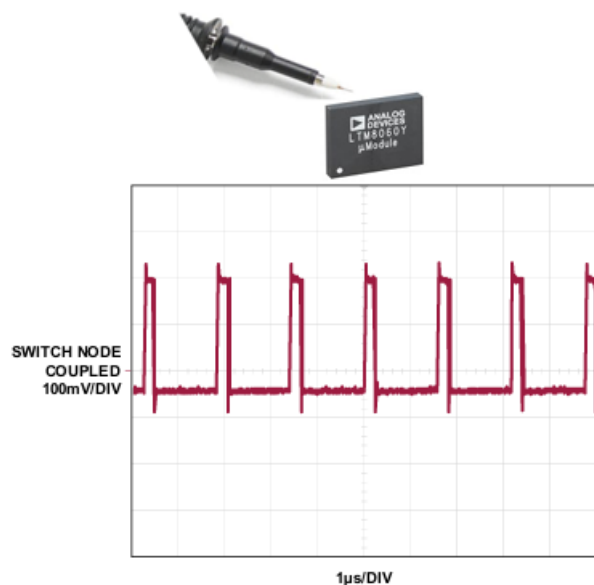
端子 CFG 1	名称	説明
K8, K9, F4, F3	SHARE1-SHARE4	チャンネル 1~チャンネル 4 の電流分担制御。並列出力時は SHAREn を互いに接続します。 LTM8060F はモジュール間の電流分担も可能です。チャンネル間の電流分担とモジュール間の電流分担については、 代表的なアプリケーション のセクションを参照してください。
K11, K10, F1, F2	FB1-FB4	LTM8060F は、FBn ピンを 800mV に安定化します。帰還抵抗をこれらのピンに接続して出力電圧を設定します。
L11, E1	RT12, 34	RTn ピンとグラウンドの間に抵抗を接続して、スイッチング周波数を設定します。これらのピンは駆動しないでください。
M10, D2	BIAS12, 34	BIASn を 3.2V を超える電圧に接続すると、内部レギュレータへの電流は V_{IN1} や V_{IN34} ではなく BIASn から供給されます。出力電圧が 3.3V 以上の場合は、これらのピンを V_{OUTn} に接続する必要があります。これらのピンを V_{OUTn} 以外の電源に接続する場合は、これらのピンに局所的なバイパス・キャパシタを接続してください。
N10, L10, C2, E2	AUX1-AUX4	BIAS 用小電流電圧源。多くの設計では、BIAS ピンは AUX ピンを介して単に V_{OUT} に接続するだけです。AUXn ピンは V_{OUTn} に内部接続されており、プリント回路基板の配線の引き回しを簡単にするために BIASn ピンに隣接して配置されています。 これらのピンは内部で V_{OUT} に接続されていますが、大電流を供給することを目的としたものではないため、これらのピンを負荷に接続することは決してしないでください。これらのピンを BIAS に接続しない場合は、フロート状態にします。
N11, M11	TRSS1, 2	出力トラッキングおよびソフト・スタート・ピン。これらのピンを使用すると、起動時に出力電圧の上昇率を制御できます。TRSSn ピンの電圧が 0.8V より低くなると、LTM8060F は FBn ピンの電圧を TRSSn ピンの電圧と等しくなるように安定化します。TRSSn ピンの電圧が 0.8V を超えると、トラッキング機能が無効化され、内部リファレンスによるエラー・アンプの制御が再開されます。これらのピンには 2 μ A の内部プルアップ電流が流れるので、キャパシタを使って出力電圧のスルー・レートを設定できます。これらのピンは、シャットダウン時とフォルト状態ではグラウンド電位になります。低インピーダンス出力を用いて駆動する場合は、直列抵抗を使用してください。ソフト・スタート機能を使わない場合は、これらのピンをフロート状態のままにしておくことができます。

表 5. LTM8060F のピンアウト（ピン番号順）

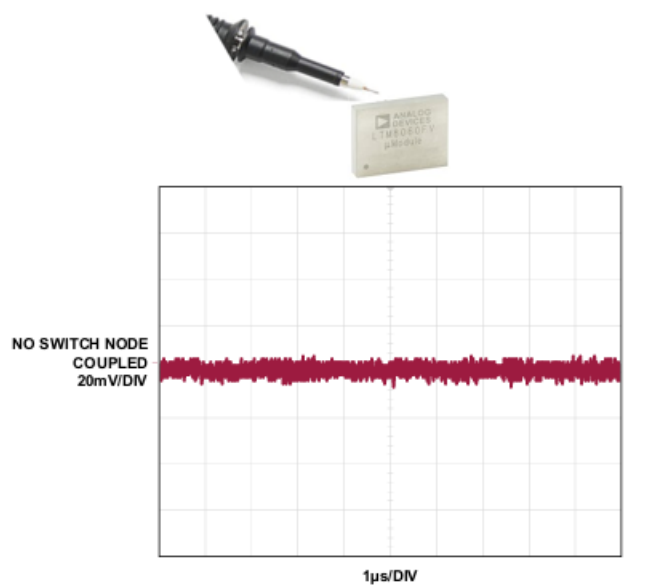
PIN	PIN NAME	PIN	PIN NAME	PIN	PIN NAME	PIN	PIN NAME
A1-D11							
A1	V _{OUT3}	B1	V _{OUT3}	C1	TRSS3	D1	TRSS4
A2	V _{OUT3}	B2	V _{OUT3}	C2	AUX3	D2	BIAS34
A3	V _{OUT3}	B3	V _{OUT3}	C3	GND	D3	GND
A4	V _{OUT3}	B4	V _{OUT3}	C4	GND	D4	GND
A5	GND	B5	GND	C5	GND	D5	GND
A6	GND	B6	GND	C6	GND	D6	GND
A7	GND	B7	GND	C7	GND	D7	GND
A8	V _{OUT2}	B8	V _{OUT2}	C8	GND	D8	GND
A9	V _{OUT2}	B9	V _{OUT2}	C9	GND	D9	GND
A10	V _{OUT2}	B10	V _{OUT2}	C10	CLKOUT12	D10	PG2
A11	V _{OUT2}	B11	V _{OUT2}	C11	SYNC12	D11	RUN2
E1-H11							
E1	RT34	F1	FB3	G1	V _{IN34}	H1	V _{IN34}
E2	AUX4	F2	FB4	G2	V _{IN34}	H2	V _{IN34}
E3	GND	F3	SHARE4	G3	GND	H3	GND
E4	GND	F4	SHARE3	G4	GND	H4	GND
E5	GND	F5	GND	G5	GND	H5	GND
E6	GND	F6	GND	G6	GND	H6	GND
E7	GND	F7	GND	G7	GND	H7	GND
E8	GND	F8	GND	G8	GND	H8	GND
E9	PG1	F9	GND	G9	GND	H9	GND
E10	DNC	F10	V _{IN2}	G10	V _{IN2}	H10	V _{IN1}
E11	RUN1	F11	V _{IN2}	G11	V _{IN2}	H11	V _{IN1}
J1-M11							
J1	V _{IN34}	K1	V _{IN34}	L1	RUN3	M1	RUN4
J2	V _{IN34}	K2	V _{IN34}	L2	DNC	M2	PG4
J3	GND	K3	GND	L3	PG3	M3	GND
J4	GND	K4	GND	L4	GND	M4	GND
J5	GND	K5	GND	L5	GND	M5	GND
J6	GND	K6	GND	L6	GND	M6	GND
J7	GND	K7	GND	L7	GND	M7	GND
J8	GND	K8	SHARE1	L8	GND	M8	GND
J9	GND	K9	SHARE2	L9	GND	M9	GND
J10	V _{IN1}	K10	FB2	L10	AUX2	M10	BIAS12
J11	V _{IN1}	K11	FB1	L11	RT12	M11	TRSS2
N1-R11							
N1	SYNC34	P1	V _{OUT4}	R1	V _{OUT4}		
N2	CLKOUT34	P2	V _{OUT4}	R2	V _{OUT4}		
N3	GND	P3	V _{OUT4}	R3	V _{OUT4}		
N4	GND	P4	V _{OUT4}	R4	V _{OUT4}		
N5	GND	P5	GND	R5	GND		
N6	GND	P6	GND	R6	GND		
N7	GND	P7	GND	R7	GND		
N8	GND	P8	V _{OUT1}	R8	V _{OUT1}		
N9	GND	P9	V _{OUT1}	R9	V _{OUT1}		
N10	AUX1	P10	V _{OUT1}	R10	V _{OUT1}		
N11	TRSS1	P11	V _{OUT1}	R11	V _{OUT1}		

代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、表 6 に従って動作。



(a) EMI シールドを使用しない LTM8060



(b) EMI シールドを使用した LTM8060F

図 6. LTM8060F と LTM8060 のスイッチ・ノイズの比較

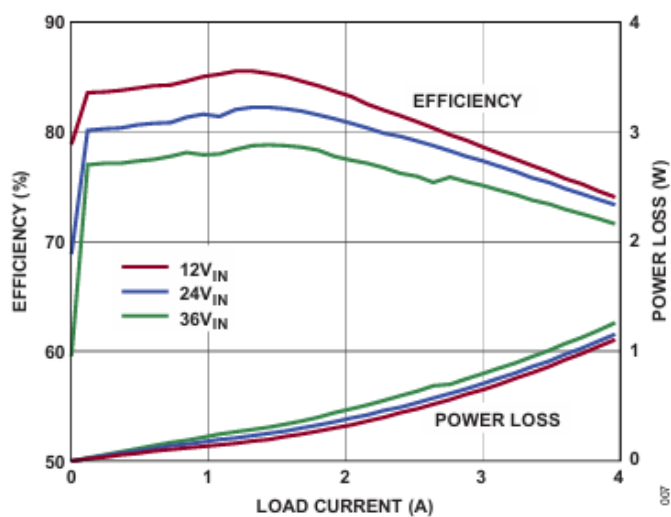


図 7. 効率と電力損失の関係、 $V_{OUT} = 0.8\text{V}$ 、BIAS = 5V、Burst Mode 動作

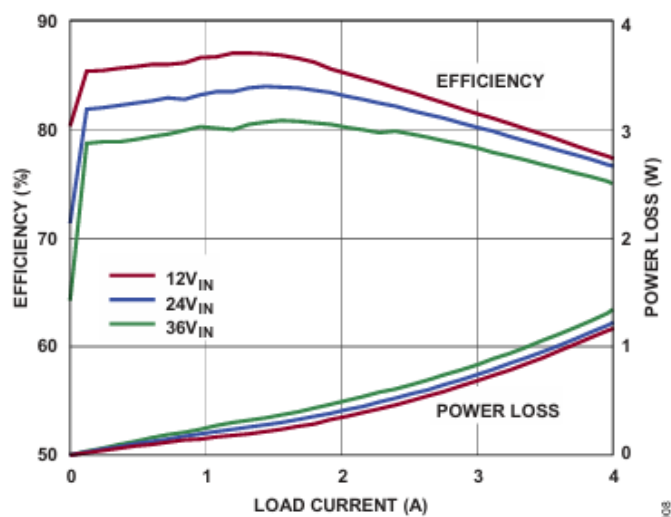


図 8. 効率と電力損失の関係、 $V_{OUT} = 1\text{V}$ 、BIAS = 5V、Burst Mode 動作

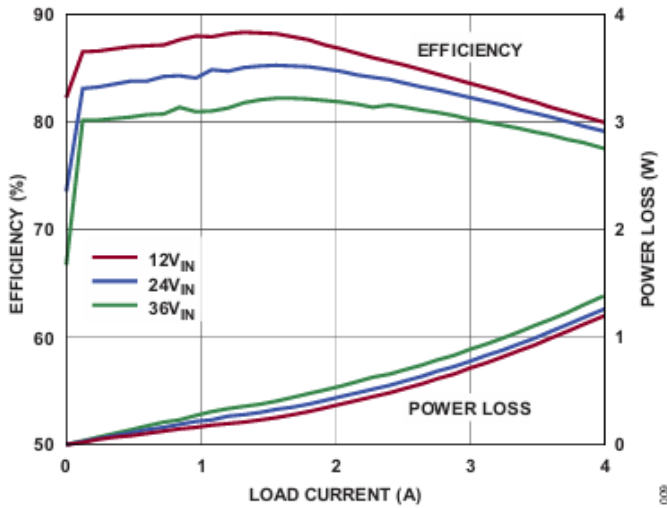


図 9. 効率と電力損失の関係、 $V_{OUT} = 1.2V$ 、 $BIAS = 5V$ 、Burst Mode 動作

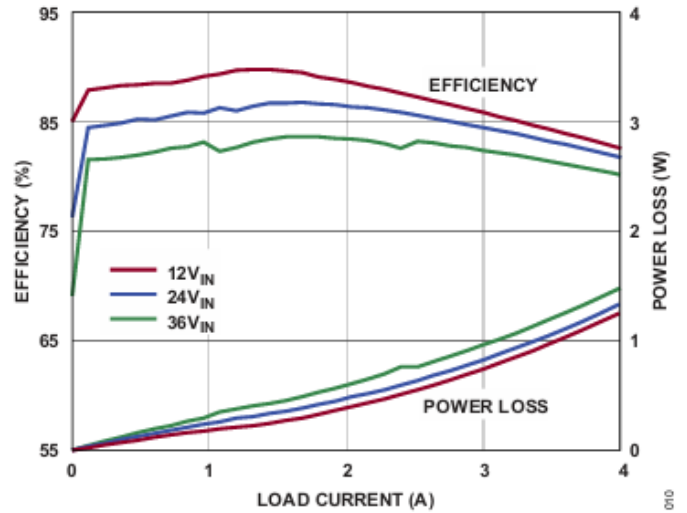


図 10. 効率と電力損失の関係、 $V_{OUT} = 1.5V$ 、 $BIAS = 5V$ 、Burst Mode 動作

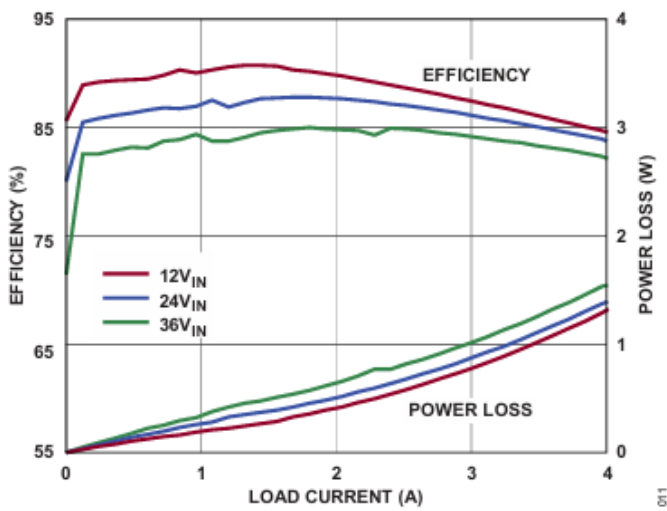


図 11. 効率と電力損失の関係、 $V_{OUT} = 1.8V$ 、 $BIAS = 5V$ 、Burst Mode 動作

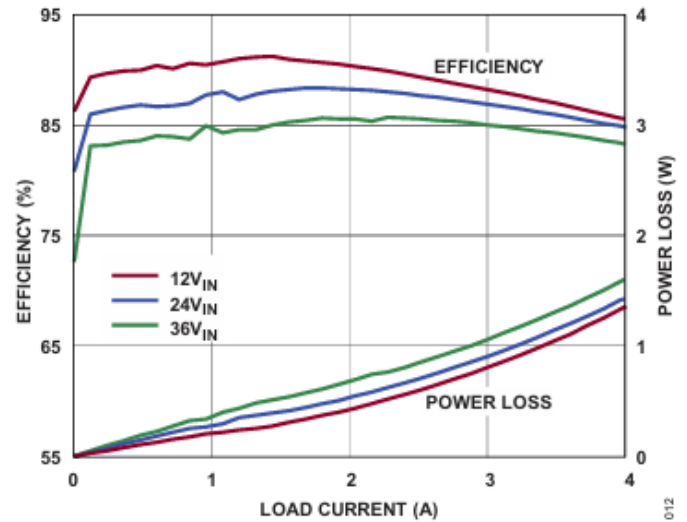


図 12. 効率と電力損失の関係、 $V_{OUT} = 2V$ 、 $BIAS = 5V$ 、Burst Mode 動作

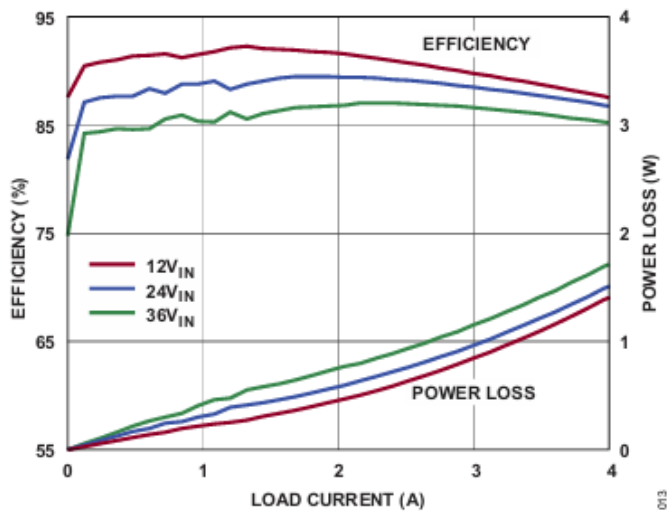


図 13. 効率と電力損失の関係、 $V_{OUT} = 2.5V$ 、 $BIAS = 5V$ 、Burst Mode 動作

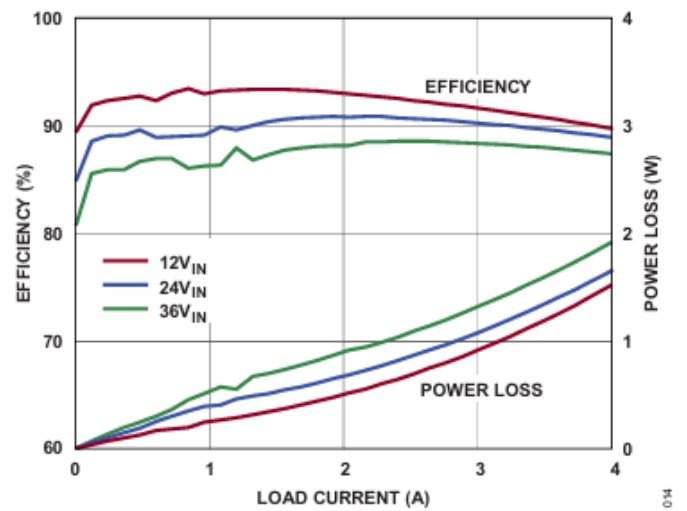


図 14. 効率と電力損失の関係、 $V_{OUT} = 3.3V$ 、 $BIAS = 5V$ 、Burst Mode 動作

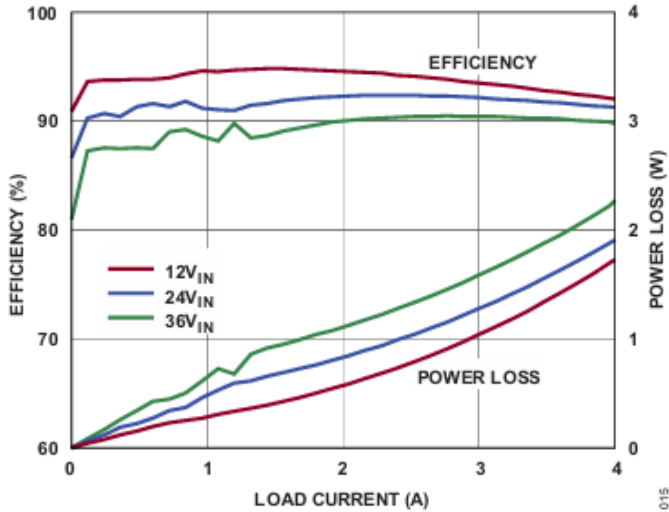


図 15. 効率と電力損失の関係、 $V_{OUT} = 5V$ 、 $BIAS = 5V$ 、Burst Mode 動作

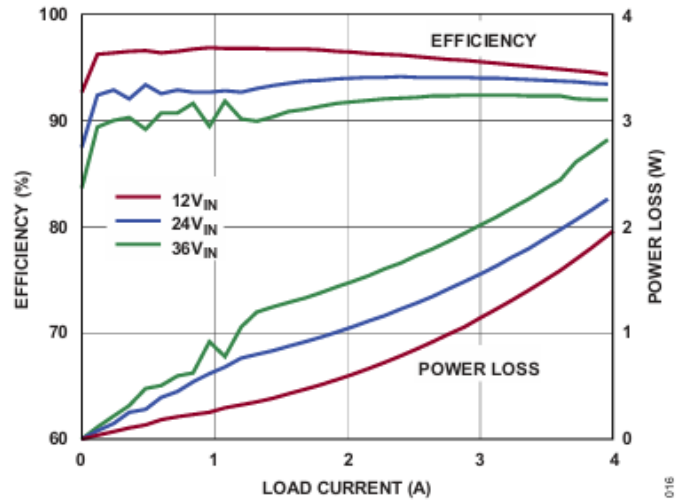


図 16. 効率と電力損失の関係、 $V_{OUT} = 8V$ 、 $BIAS = 5V$ 、Burst Mode 動作

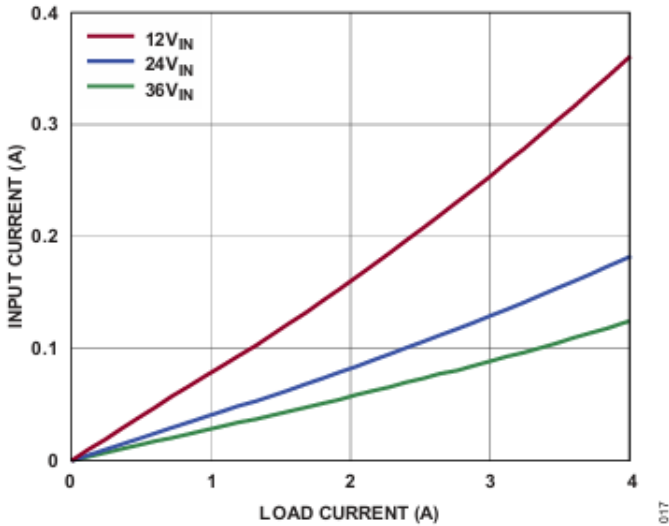


図 17. 入力と負荷電流の関係、 $V_{OUT} = 0.8V$ 、 $BIAS = 5V$ 、Burst Mode 動作

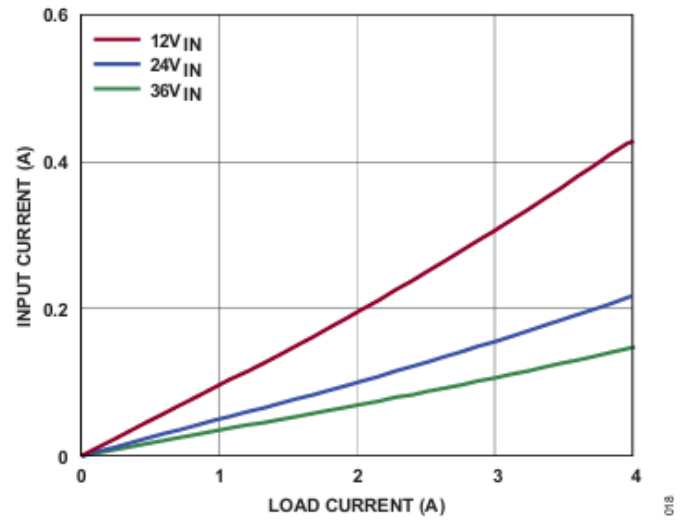


図 18. 入力と負荷電流の関係、 $V_{OUT} = 1V$ 、 $BIAS = 5V$ 、Burst Mode 動作

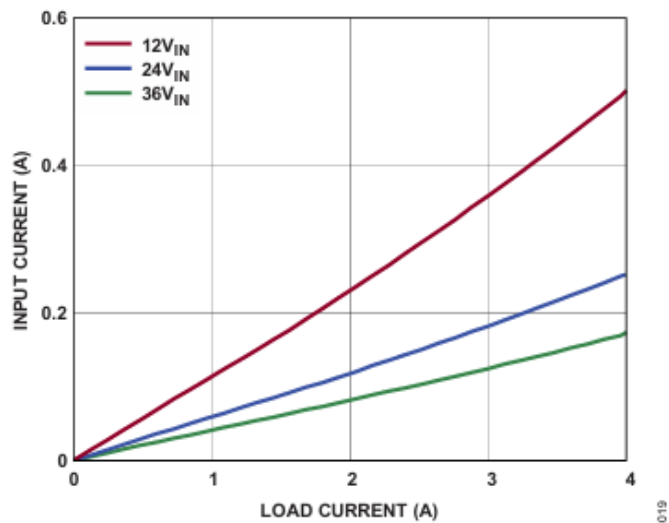


図 19. 入力と負荷電流の関係、 $V_{OUT} = 1.2V$ 、 $BIAS = 5V$ 、Burst Mode 動作

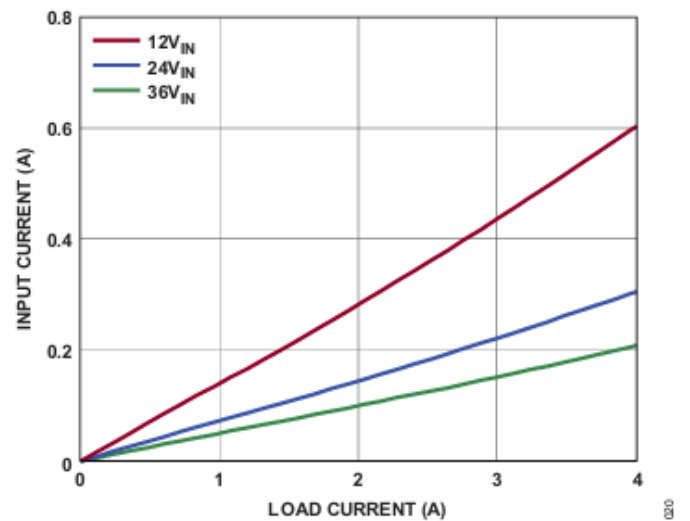


図 20. 入力と負荷電流の関係、 $V_{OUT} = 1.5V$ 、 $BIAS = 5V$ 、Burst Mode 動作

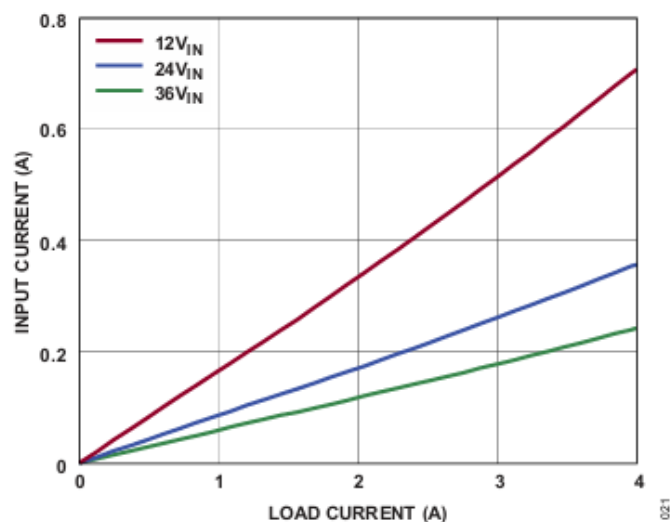


図 21. 入力と負荷電流の関係、 $V_{OUT} = 1.8V$ 、 $BIAS = 5V$ 、Burst Mode 動作

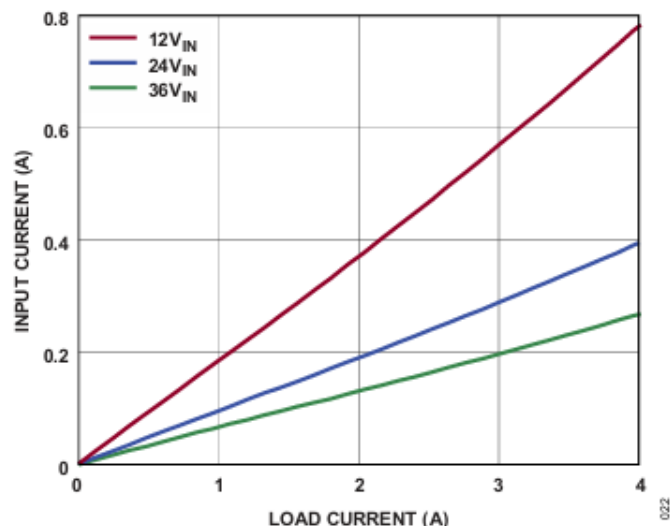


図 22. 入力と負荷電流の関係、 $V_{OUT} = 2V$ 、 $BIAS = 5V$ 、Burst Mode 動作

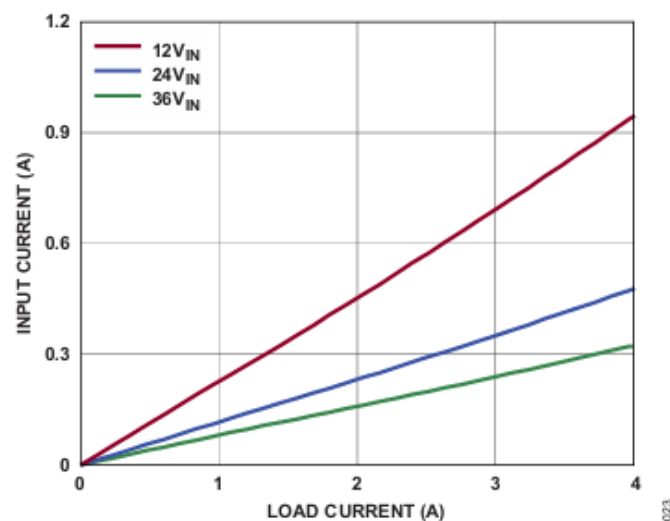


図 23. 入力と負荷電流の関係、 $V_{OUT} = 2.5V$ 、 $BIAS = 5V$ 、Burst Mode 動作

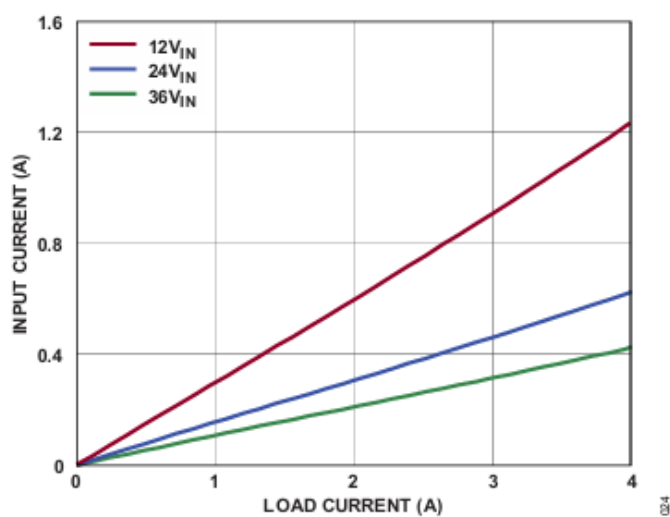


図 24. 入力と負荷電流の関係、 $V_{OUT} = 3.3V$ 、 $BIAS = 5V$ 、Burst Mode 動作

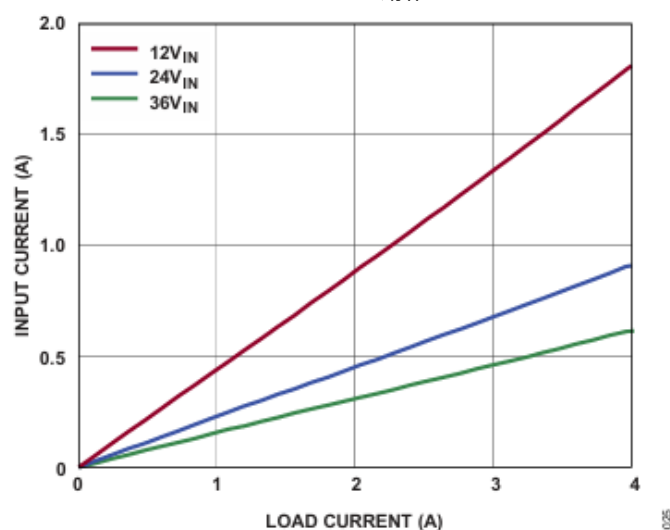


図 25. 入力と負荷電流の関係、 $V_{OUT} = 5V$ 、 $BIAS = 5V$ 、Burst Mode 動作

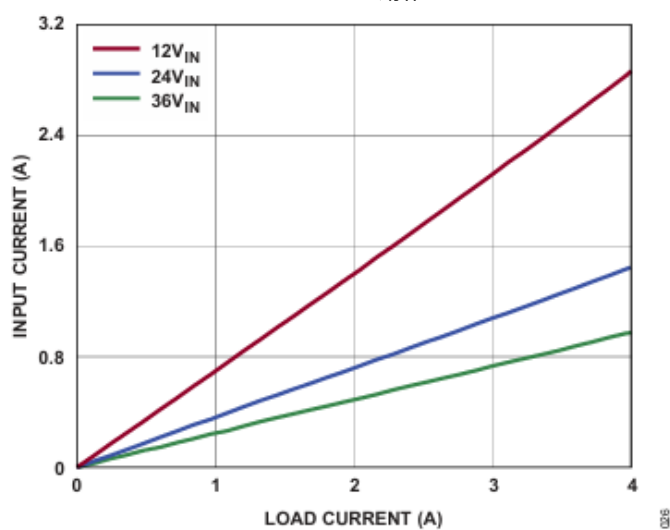


図 26. 入力と負荷電流の関係、 $V_{OUT} = 8V$ 、 $BIAS = 5V$ 、Burst Mode 動作

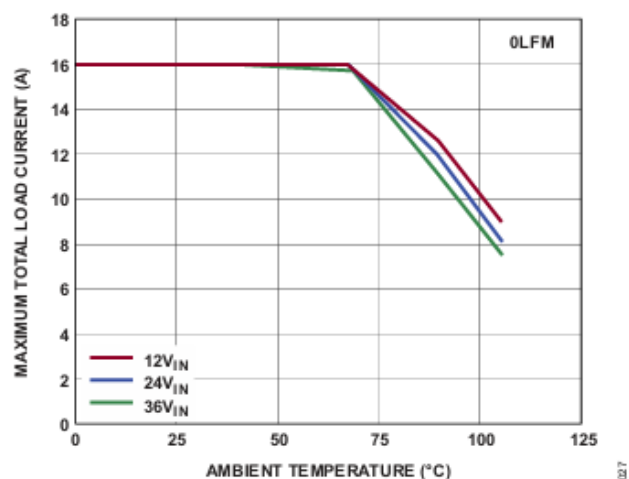


図 27. ディレーティング、 $V_{OUT} = 0.8V$ 、 $BIAS = 5V$ 、DC2820A-B
デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作、
全チャンネルが等負荷

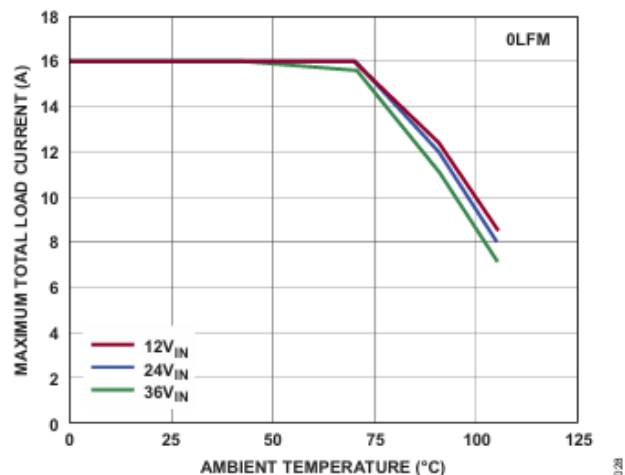


図 28. ディレーティング、 $V_{OUT} = 1V$ 、 $BIAS = 5V$ 、DC2820A-B
デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作、
全チャンネルが等負荷

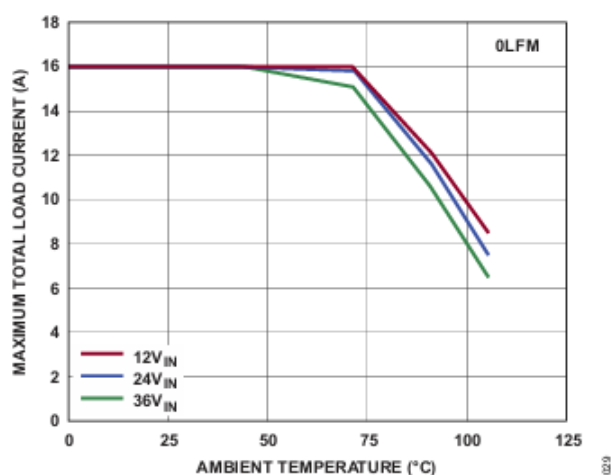


図 29. ディレーティング、 $V_{OUT} = 1.2V$ 、 $BIAS = 5V$ 、DC2820A-B
デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作、
全チャンネルが等負荷

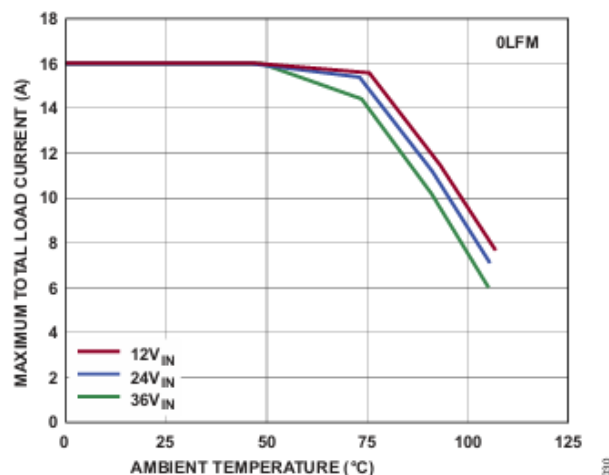


図 30. ディレーティング、 $V_{OUT} = 1.5V$ 、 $BIAS = 5V$ 、DC2820A-B
デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作、
全チャンネルが等負荷

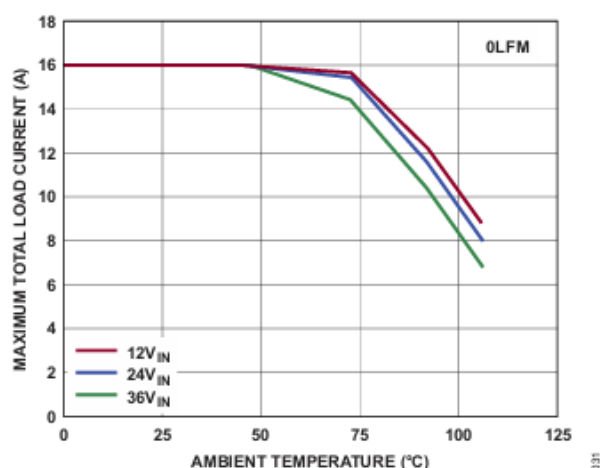


図 31. ディレーティング、 $V_{OUT} = 1.8V$ 、 $BIAS = 5V$ 、DC2820A-B
デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作、
全チャンネルが等負荷

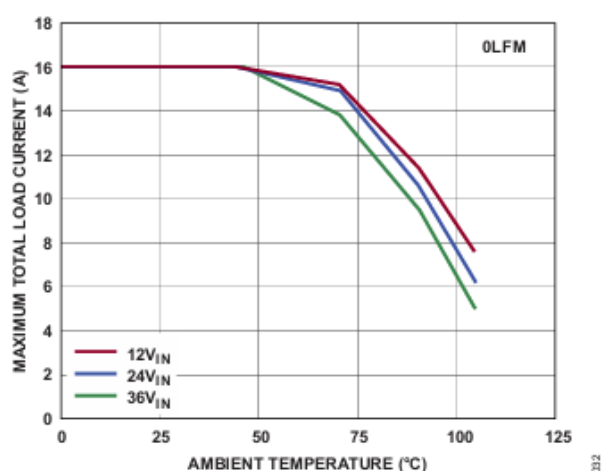


図 32. ディレーティング、 $V_{OUT} = 2V$ 、 $BIAS = 5V$ 、DC2820A-B
デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作、
全チャンネルが等負荷

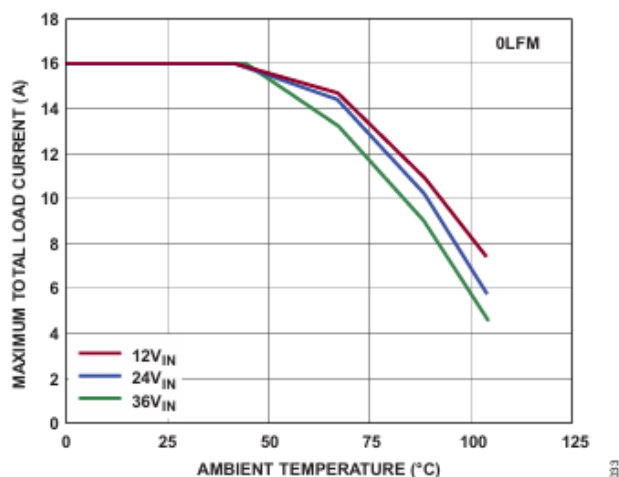


図 33. ディレーティング、 $V_{OUT} = 2.5V$ 、 $BIAS = 5V$ 、DC2820A-B デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作、全チャンネルが等負荷

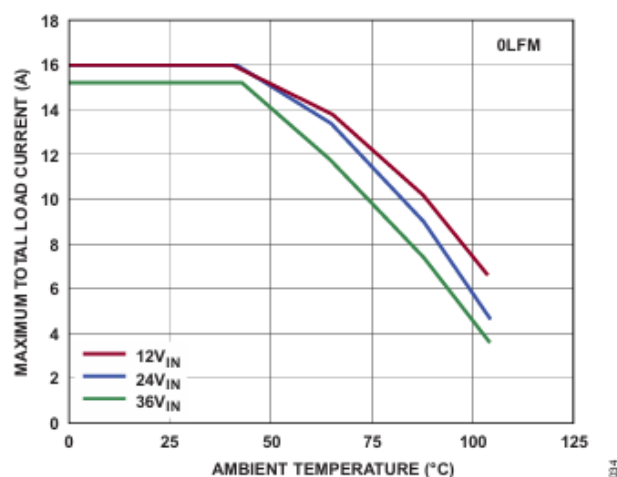


図 34. ディレーティング、 $V_{OUT} = 3.3V$ 、 $BIAS = 5V$ 、DC2820A-B デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作、全チャンネルが等負荷

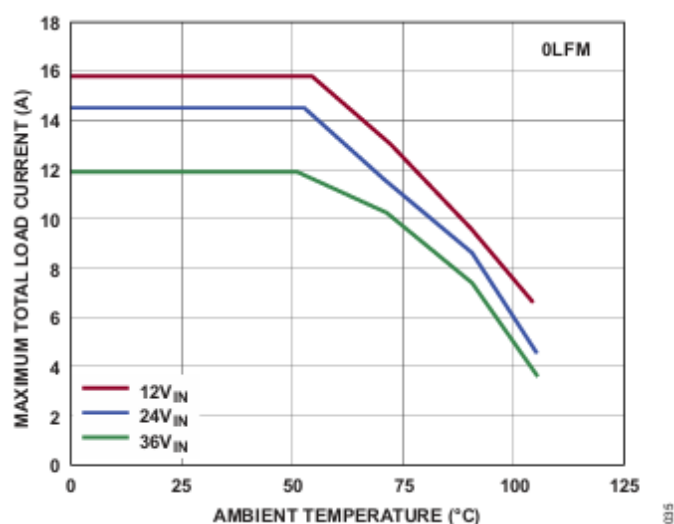


図 35. ディレーティング、 $V_{OUT} = 3.3V$ 、 $f_{SW} = 2MHz$ 、 $BIAS = 5V$ 、DC2820A-B デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作、全チャンネルが等負荷

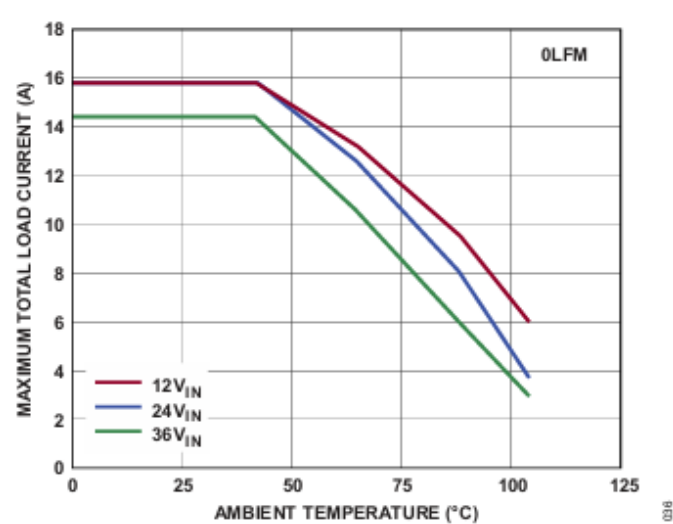


図 36. ディレーティング、 $V_{OUT} = 5V$ 、 $BIAS = 5V$ 、DC2820A-B デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作、全チャンネルが等負荷

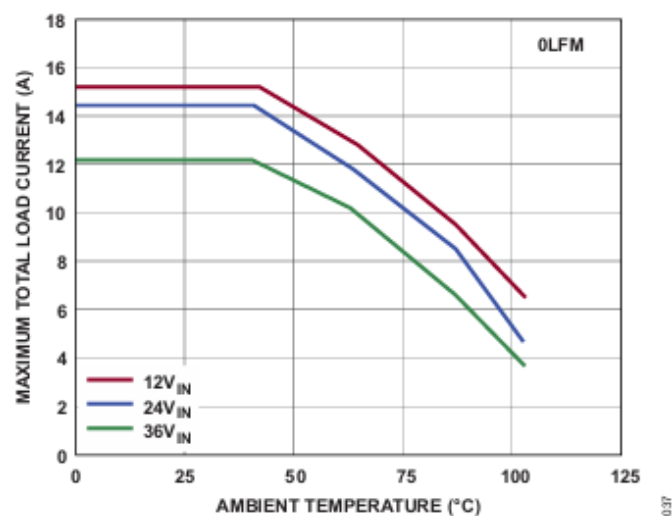


図 37. ディレーティング、 $V_{OUT} = 5V$ 、 $f_{SW} = 2MHz$ 、 $BIAS = 5V$ 、DC2820A-B デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作、全チャンネルが等負荷

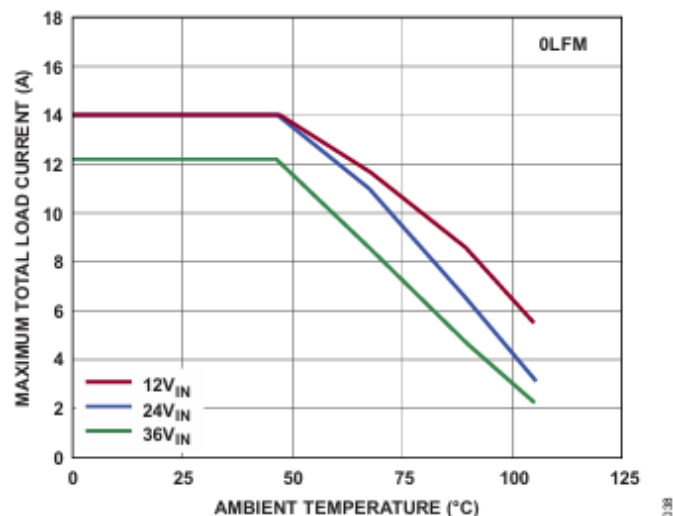


図 38. ディレーティング、 $V_{OUT} = 8V$ 、 $BIAS = 5V$ 、DC2820A-B デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作、全チャンネルが等負荷

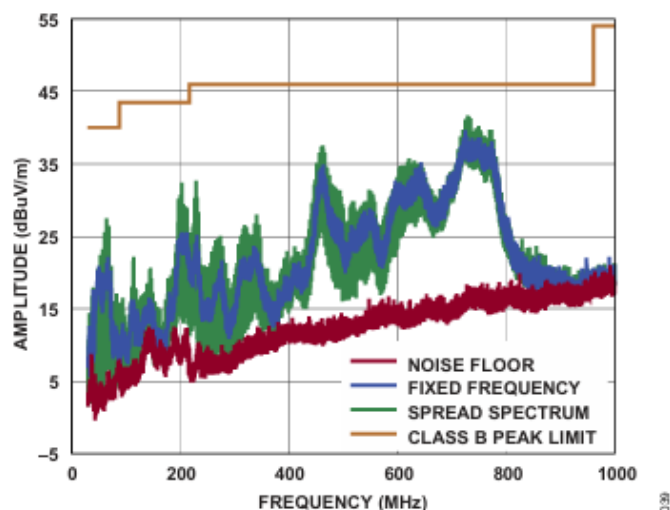


図 39. CISPR22 クラス B エミッション、DC2820A-B デモ・ボード、 $V_{IN} = 24V$ 、 $V_{OUT} = 5V$ 、 $f_{SW} = 1.2MHz$ 、全チャンネルを並列接続、 $I_{OUT} = 10A$

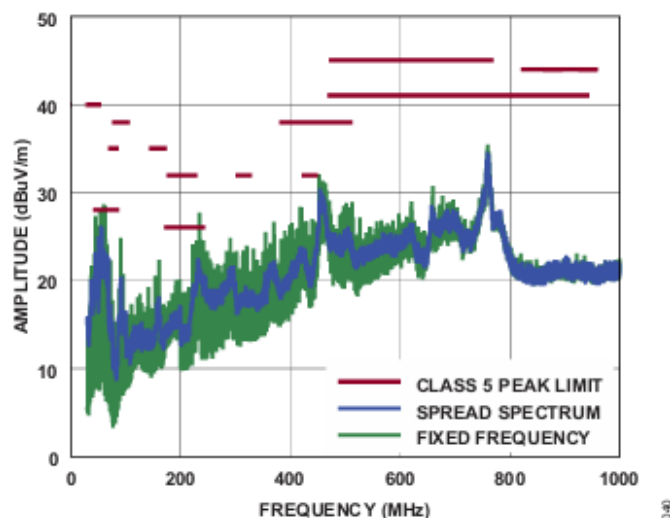


図 40. CISPR25 放射エミッション（クラス 5 ピーク制限付き）、DC2820A-B デモ・ボード、 $V_{IN} = 14V$ 、 $V_{OUT} = 5V$ 、 $f_{SW} = 1.2MHz$ 、全チャンネルを並列接続、 $I_{OUT} = 12A$

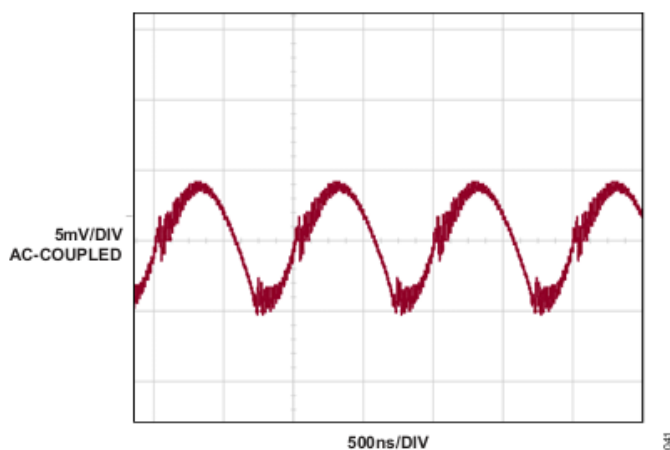


図 41. 出力電圧リップル、DC2820A-B デモ・ボード、 $V_{IN} = 12V$ 、 $V_{OUT} = 3.3V$ 、 $I_{OUT} = 3A$ 、 $f_{SW} = 1MHz$

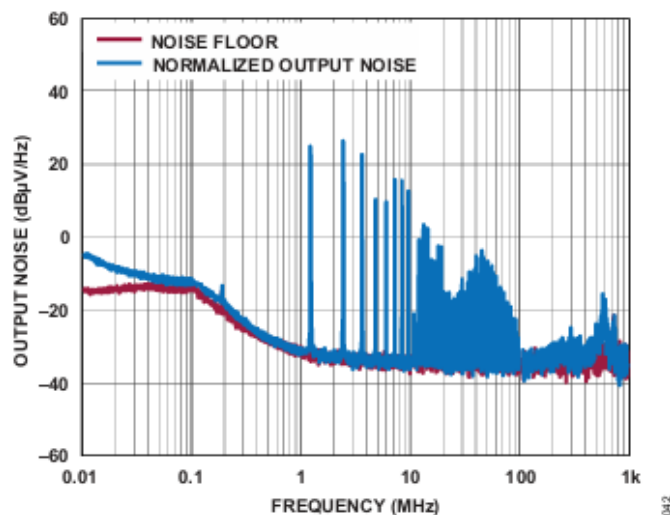


図 42. 出力ノイズ・スペクトル、DC2820A-B デモ・ボード、 $V_{IN} = 24V$ 、 $V_{OUT} = 5V$ 、 $I_{OUT} = 3A$ 、 $f_{SW} = 1.2MHz$

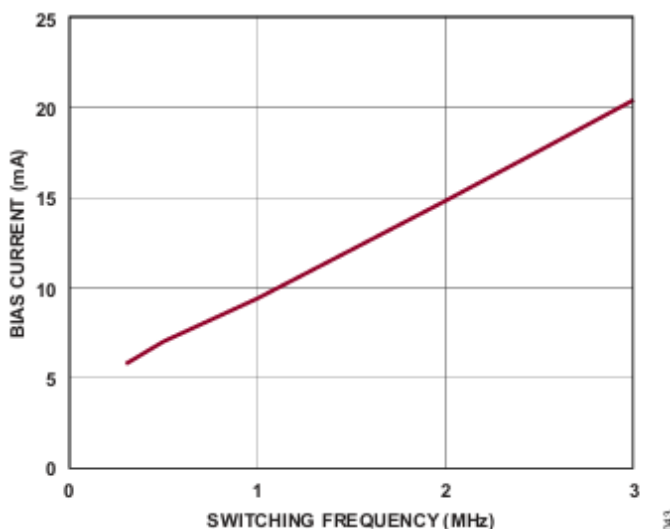


図 43. BIAS 電流と周波数の関係、 $12V_{IN}$ 、 $3.3V_{OUT}$ 、FCM

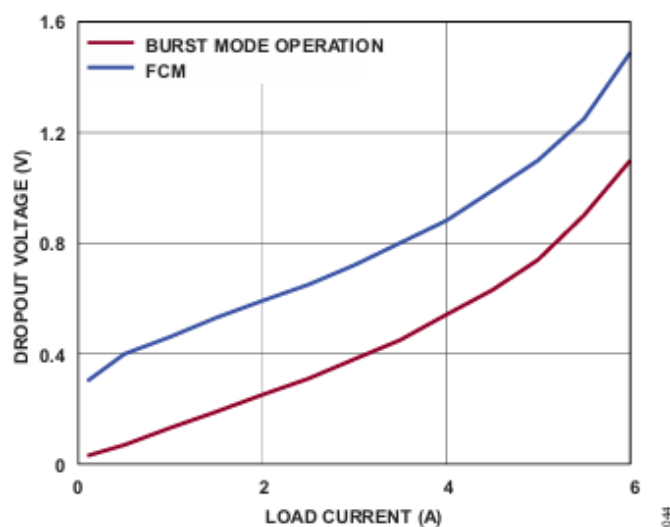


図 44. ドロップアウト電圧と負荷電流の関係

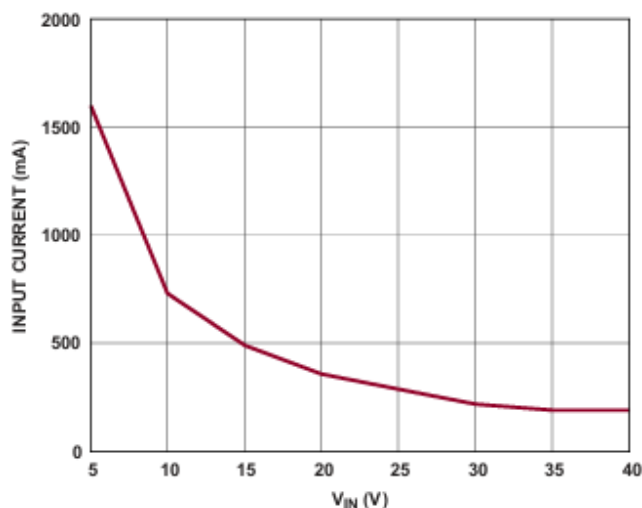


図 45. 入力電流と V_{IN} の関係、 V_{OUT} を短絡

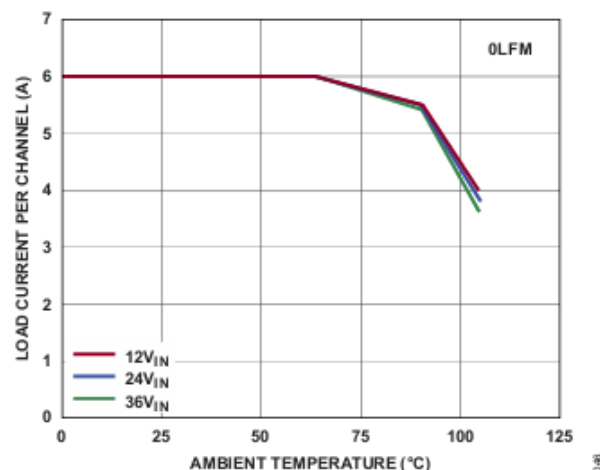


図 46. シングル・チャンネルのディレーティング、 $V_{OUT} = 1.5V$ 、CH1 オン、CH2~CH4 オフ、BIAS = 5V、DC2820A-B デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作

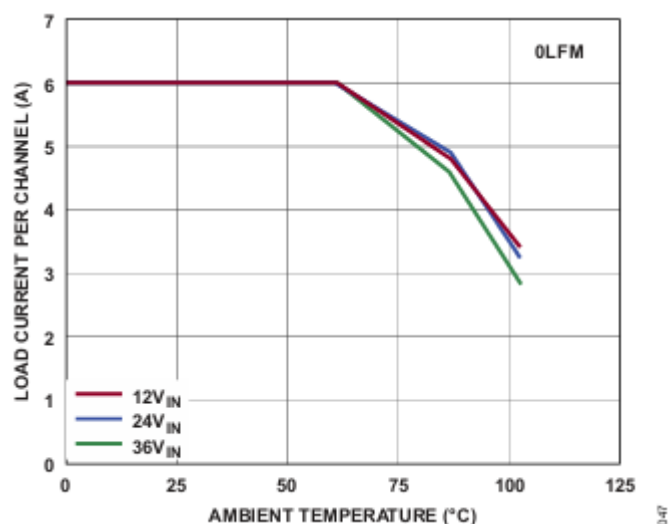


図 47. シングル・チャンネルのディレーティング、 $V_{OUT} = 3.3V$ 、CH1 オン、CH2~CH4 オフ、BIAS = 5V、DC2820A-B デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作

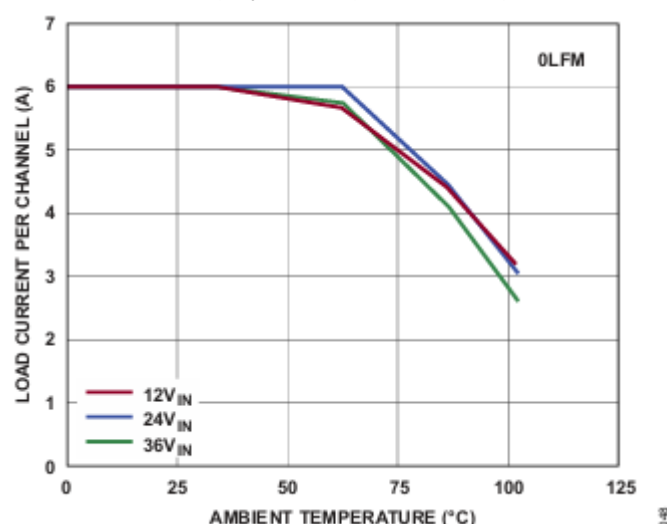


図 48. シングル・チャンネルのディレーティング、 $V_{OUT} = 5V$ 、CH1 オン、CH2~CH4 オフ、BIAS = 5V、DC2820A-B デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作

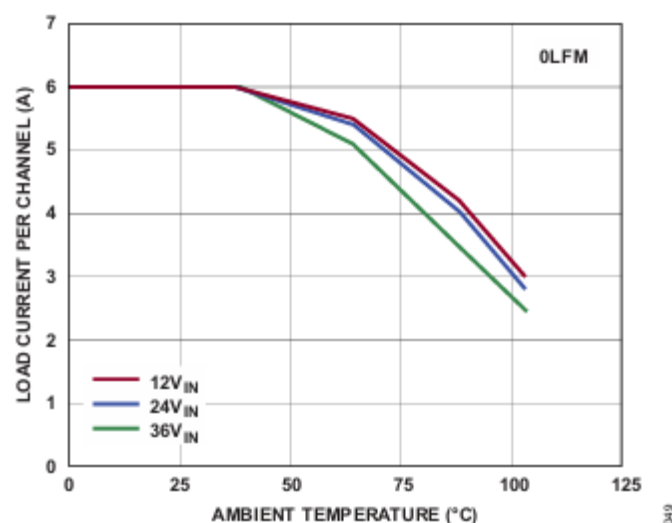


図 49. デュアル・チャンネルのディレーティング、 $V_{OUT} = 1.5V$ 、CH1/CH3 オン、CH2/CH4 オフ、BIAS = 5V、DC2820A-B デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作

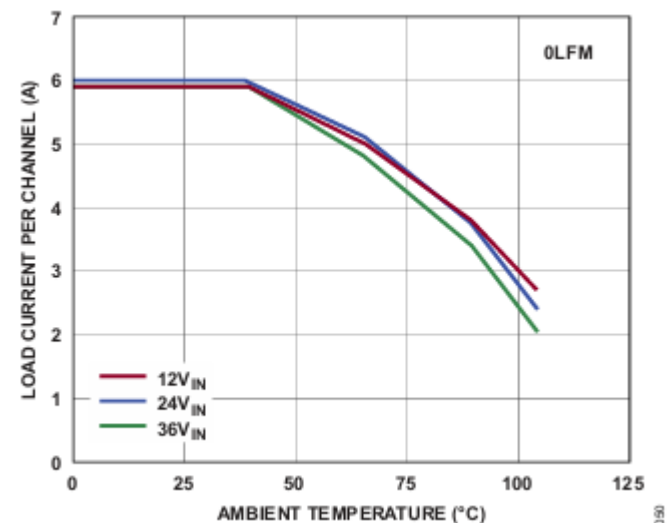


図 50. デュアル・チャンネルのディレーティング、 $V_{OUT} = 3.3V$ 、CH1/CH3 オン、CH2/CH4 オフ、BIAS = 5V、DC2820A-B デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作

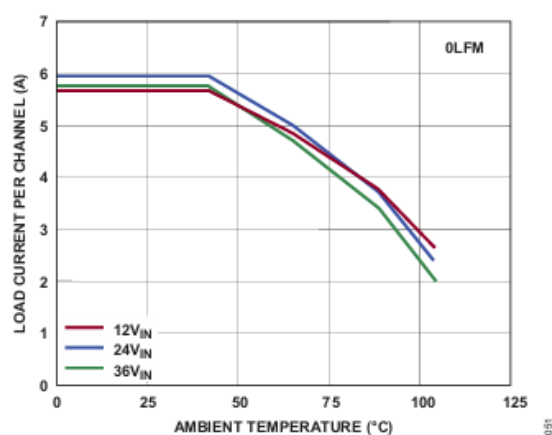


図 51. デュアル・チャンネルのディレーティング、 $V_{OUT} = 5V$ 、CH1/CH3 オン、CH2/CH4 オフ、BIAS = 5V、DC2820A-B デモ・ボード、 $T_J = 120^{\circ}C$ 、Burst Mode 動作

動作原理

LTM8060F の概要

LTM8060F は、スタンドアロンの非絶縁型クワッド降圧スイッチング DC/DC 電源で、チャンネルあたり最大で 4A のピーク電流を供給します。連続電流は内部の動作温度に左右されます。このデバイスは、1 個の外付け抵抗で設定可能な出力電圧を 0.8V~8V の間で正確に安定化することができます。 V_{IN1} と V_{IN34} の入力電圧範囲は 3V~40V、 V_{IN2} の入力電圧範囲は 2V~40V です。

LTM8060F が降圧コンバータであることを考慮すると、入力電圧には目的の出力電圧と負荷電流に対応できるだけの高さがが必要です。LTM8060F には、信頼できるクロック・インターリーブをサポートする、固定 f_{sw} のピーク電流モード・アーキテクチャが採用されています。簡略ブロック図については図 52 を参照してください。

LTM8060F は、電流モード・コントローラ、パワー・スイッチング・エレメント、パワー・インダクタ、適量の入力および出力キャパシタを内蔵しています。LTM8060F は、固定周波数パルス幅変調 (PWM) レギュレータです。スイッチング周波数は RTn ピンと GND の間に適切な値の抵抗を接続するだけで設定できます。

制御回路には、内部レギュレータが電力を供給します。バイアス・レギュレータは通常、 V_{INn} ピンから給電されますが、BIASn ピンが 3.2V を超える外部電圧に接続されている場合は、バイアス電力は外部ソース（通常は安定化された出力電圧）から供給されます。これにより効率が向上します。使用しない場合は、BIASn ピンを GND に接続します。

効率向上のため、軽負荷または無負荷の状況では LTM8060F は Burst Mode 動作に自動的に切り替わります。バーストとバーストの間は、出力スイッチの制御に関連するすべての回路がシャットダウンされ、入力電源電流がわずか数 μA に減少します。

TRSSn ノードはエラー・アンプの補助入力として機能します。FBn の電圧は、TRSSn 電圧が 0.8V を超えるまで TRSSn 電圧に対しサーボ制御されます。TRSSn ピンに電圧ランプを生成することでソフト・スタートが実行されます。この電圧ランプは、内部の 2 μA の定電流によって充電された外付けキャパシタを使用して生成されます。または、TRSSn ピンを信号源または抵抗ネットワークで駆動することで、トラッキング機能が可能となります。TRSSn ピンは低インピーダンスの電圧源では駆動しないでください。詳細については、アプリケーション情報のセクションを参照してください。

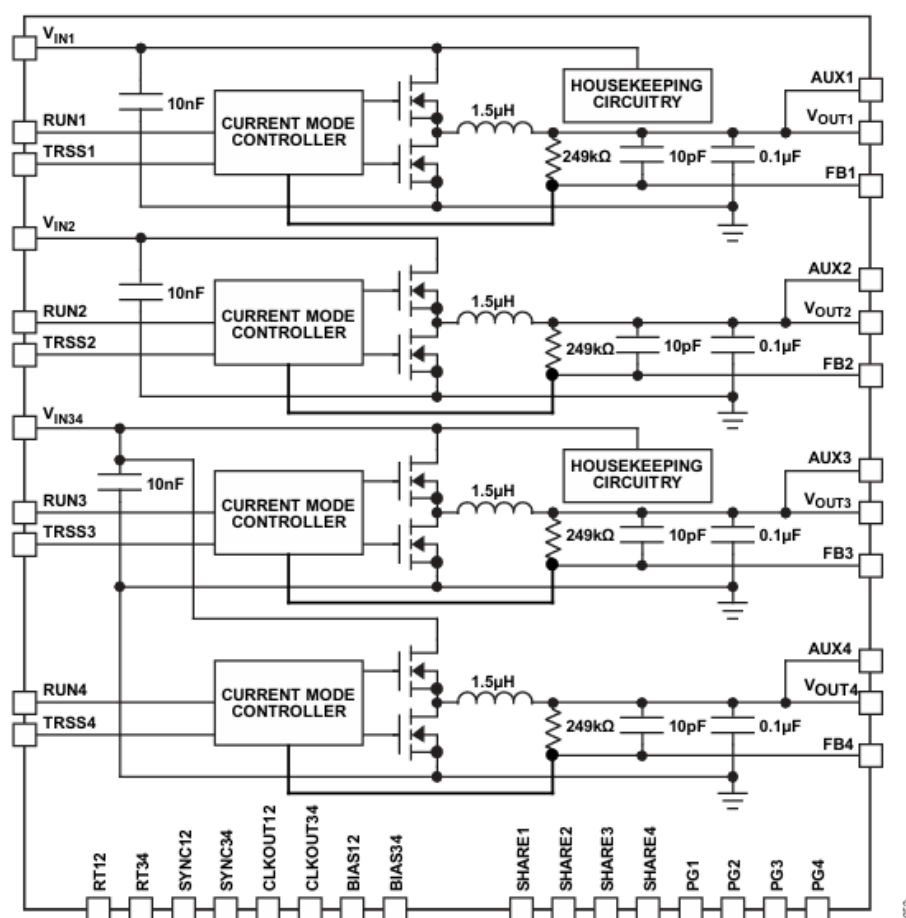


図 52. LTM8060F の簡略ブロック図

LTM8060F には、FBn ピンがレギュレーション値の約±8%となった場合に作動するパワー・グッド・コンパレータが内蔵されています。PGn 出力はオープンドレイン・トランジスタで、出力がレギュレーション状態にある場合はオフになるため、外付け抵抗によって PGn ピンをハイにプルアップできます。

LTM8060F には、ジャンクション温度が高い場合にパワー・スイッチングを行わないようにするサーマル・シャットダウン機能が備わっています。この機能が有効となるスレッショルドは、通常動作との干渉を避けるため最高温度定格より高い値となっています。そのため、サーマル・シャットダウンが動作する状態で長時間または繰り返し動作するとデバイスの信頼性を損なう可能性があります。

アプリケーション情報

ほとんどのアプリケーションでは、設計プロセスは簡単です。以下に概要を示します。

1. 表 6 を参照し、目的の入力範囲と出力電圧を満たす行を見つけます。
2. C_{IN} 、 C_{OUT} 、 R_{FB} 、 R_T の推奨値を適用します。
3. $BIAS$ を指示のとおりに接続します。

LTM8060F を様々な出力電圧で使用する場合、一般に表 6 で推奨される高い方の周波数を用いると良好な動作が得られます。これらの素子の組み合わせは適切な動作が実現できるようテストされていますが、目的のシステムのライン電源、負荷、環境などの条件に対し動作が適切であることをユーザの責任において検証してください。最大出力電流は、ジャンクション温度、入力電圧の大きさと出力電圧の大きさの関係、およびその他の要因によって決まる点に注意してください。目安については、[代表的な性能特性](#)のセクションのグラフを参照してください。

LTM8060F がスイッチングできる最大周波数（および付随する R_T 値）は、表 6 の最大 f_{SW} の列に示されていますが、所定の入力条件に対して最適な効率を実現する推奨周波数（および R_T 値）は、 f_{SW} の列に示されています。同期機能を使用する場合は、これ以外にもいくつかの条件を満たす必要があります。詳細については、[同期](#)のセクションを参照してください。

出力電圧の設定

出力電圧は、図 53 に示すように FB 抵抗で設定できます。式 1 に従って抵抗値を選択します。

$$R_{FB} = \frac{249k\Omega}{\frac{V_{OUT}}{0.8V} - 1} \quad (1)$$

出力電圧の精度を確保するために、1% の抵抗を推奨します。

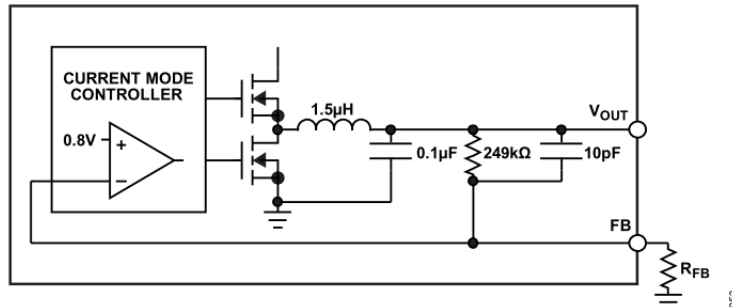


図 53. FB 抵抗による出力電圧の設定

キャパシタの選択に関する考慮事項

表 6 の C_{IN} と C_{OUT} のキャパシタの値は、対応する動作条件において推奨される最小値です。表 6 に示した値より小さいキャパシタを採用することは、望ましくない動作につながる可能性があるため、推奨しません。必要に応じてこれより大きな値を使用することは一般的に可能で、動的応答が向上する可能性があります。その場合でも、目的のシステムのライン電源、負荷、環境などの条件に対しユーザの責任において動作が適切であることを検証してください。

セラミック・キャパシタは小型、堅牢で、ESR が非常に小さいキャパシタです。ただし、すべてのセラミック・キャパシタが適しているわけではありません。X5R タイプおよび X7R タイプは温度と印加電圧に対し安定で、信頼できる性能を持っています。Y5V や Z5U などのその他のタイプでは、キャパシタの温度係数と電圧係数が非常に大きくなっています。アプリケーション回路によっては、これらのキャパシタの公称容量にわずかな誤差があるだけで、予想を超える大きな出力電圧リップルが発生する原因となる可能性があります。セラミック・キャパシタには圧電効果もあります。Burst Mode 動作時の LTM8060F のスイッチング周波数は、負荷電流に依存します。また、セラミック・キャパシタを可聴周波数で共振させて、可聴ノイズを発生することがあります。Burst Mode 時の LTM8060F は低い電流制限値で動作するので、通常は非常に静かでノイズが気になることはありませんが、許容できない場合は、出力に高性能の電解キャパシタを使用してください。セラミック・キャパシタと低コストの電解キャパシタを並列に組み合わせることも可能です。

セラミック・キャパシタに関する最後の注意点は、LTM8060F の最大入力電圧定格に関することです。セラミック入力キャパシタに配線パターンまたはケーブルのインダクタンスが組み合わさることにより、高い Q（不足減衰）のタンク回路が形成されます。LTM8060F 回路がライブ電源に接続された場合、入力電圧は公称値の 2 倍に達し、デバイスの定格を超える可能性があります。この状況は容易に回避可能です。[ホットプラグにおける安全性](#)のセクションを参照してください。

表 6. 推奨部品値と設定（T_A = 25°C）

V _{IN} ¹ (V)	V _{OUT} (V)	R _{FB} (Ω)	C _{IN} ² (μF)	C _{OUT} (μF)	BIAS	C _{FF} (pF)	f _{SW} (Hz)	R _T (kΩ)	MAX f _{SW} (Hz)	MIN R _T (kΩ)
3 to 40	0.8	Open	4.7 50V X5R 1206	2 × 100 4V X5R 0805	3.2 to 10	100	400k	100	600k	64.9
3 to 40	1	1M	4.7 50V X5R 1206	2 × 100 4V X5R 0805	3.2 to 10	100	400k	100	725k	52.3
3 to 40	1.2	499k	4.7 50V X5R 1206	2 × 100 4V X5R 0805	3.2 to 10	68	500k	76.8	875k	42.2
3.2 to 40	1.5	287k	4.7 50V X5R 1206	2 × 100 4V X5R 0805	3.2 to 10	–	600k	64.9	1M	35.7
3.5 to 40	1.8	200k	4.7 50V X5R 1206	1 × 100 4V X5R 0805	3.2 to 10	–	650k	59	1.3M	25.5
3.5 to 40	2	165k	4.7 50V X5R 1206	1 × 100 4V X5R 0805	3.2 to 10	–	700k	54.9	1.4M	23.2
4.2 to 40	2.5	118k	4.7 50V X5R 1206	1 × 47 4V X5R 0805	3.2 to 10	–	800k	46.4	1.7M	18.2
5.5 to 40	3.3	78.7k	4.7 50V X5R 1206	1 × 47 6.3V X5R 0805	3.2 to 10	–	1M	35.7	2.2M	12.7
8.5 to 40	5	47.5k	4.7 50V X5R 1206	1 × 47 6.3V X5R 1206	3.2 to 10	–	1.2M	27.4	3M	8.06
11 to 40	8	27.4k	4.7 50V X5R 1206	1 × 47 10V X5R 1206	3.2 to 10	–	1.6M	19.6	3M	8.06

1 LTM8060F はより低い入力電圧で動作できる場合もありますが、スイッチング・サイクルがスキップされる可能性があります。

2 入力用のバルク・キャパシタが必要です。

周波数の選択

LTM8060F は固定周波数の PWM アーキテクチャを採用しており、RT ピンとグラウンドの間に抵抗を接続することによって、200kHz～3MHz の範囲でスイッチング周波数を設定できます。[表 7](#) に、R_T 抵抗値とそれによる周波数を示します。[表 7](#) の抵抗は標準的な 1% E96 の値です。

動作周波数のトレードオフ

入出力動作条件に対し、[表 7](#) に示す最適な R_T 値を使用することを推奨します。LTM8060F を様々な出力電圧で使用する場合、一般に[表 7](#) で推奨される高い方の周波数を用いると良好な動作が得られます。ただし、システム・レベルやその他の考慮事項によっては別の動作周波数が必要となる場合があります。LTM8060F は広い範囲の動作周波数に対応できる柔軟性を備えていますが、周波数を無計画に選択すると、特定の動作条件やフォルト条件において好ましくない動作を示す可能性があります。周波数が高すぎると、効率が低下したり過剰な熱が発生することがあります。また、出力が過負荷になったり短絡した場合には、LTM8060F が損傷する可能性があります。周波数が低すぎると、最終設計において出力リップルが大きすぎたり、出力キャパシタが大きくなりすぎる可能性があります。

表 7. スイッチング周波数と R_T 値の関係

f_{sw} (MHz)	R_T (k Ω)
0.2	200
0.3	137
0.4	100
0.5	76.8
0.6	64.9
0.7	54.9
0.8	46.4
0.9	41.2
1.0	35.7
1.2	27.4
1.4	23.2
1.6	19.6
1.8	16.9
2.0	14.7
2.2	12.7
2.4	11.3
2.6	10.2
2.8	9.09
3.0	8.06

BIASn ピンに関する考慮事項

BIASn ピンは、内蔵パワー・スイッチング段の駆動電力を供給し、その他の内部回路を動作させます。最適動作のためには 3.2V 以上で給電される必要があります。出力電圧が 3.2V 以上に設定されている場合は、BIASn を V_{OUTn} に接続するだけで済むこともあります。 V_{OUTn} が 3.2V を下回る場合は、BIASn を V_{INn} またはその他の電圧源に接続することができます。BIASn ピンの電圧が高すぎると、LTM8060F の効率が低下する可能性があります。最適な BIASn 電圧は、負荷電流、入力電圧、出力電圧、スイッチング周波数など多くの要因で決まります。いかなる場合も、BIASn ピンの最大電圧は 10V 未満となるようにしてください。BIASn がリモートの電圧源やノイズの多い電圧源から給電される場合は、そのピンに対し局部的にデカップリング・キャパシタを接続することが必要となる可能性があります。1 μ F のセラミック・キャパシタが適しています。効率がわずかに低下しますが、BIASn ピンを GND ピンに接続することもできます。

最大負荷

LTM8060F が駆動できるチャンネルあたりの実用的な最大連続負荷は定格では 3A（4A ピーク）となっていますが、実際には内部電流制限値と内部温度の両方に依存します。内部電流制限値は、過負荷や短絡が発生した場合に LTM8060F の損傷を防ぐよう設計されています。LTM8060F の内部温度は、周囲温度、供給電力、システムのヒート・シンク能力によって異なります。例えば、LTM8060F の V_{OUT1} が 1.5V で安定化するように構成され、他の 3 チャンネルがオフになっている場合、周囲温度が 60°C 未満に制御されていれば V_{OUT1} は 24V_{IN} から 4A の連続電流を供給できます。これは 3A（4A ピーク）の連続電流定格よりかなり大きな値です。代表的な性能特性のセクションを参照してください。同様に、LTM8060F の 4 チャンネルすべてが 3.3V_{OUT} を供給し、周囲温度が 100°C の場合は、各チャンネルが 24V_{IN} から供給できるのは最大でも 1.5A で、これは 3A（4A ピーク）の連続電流定格より小さい値です。

パワー・ディレーティング

図 54～図 56 の電力損失曲線と負荷電流ディレーティング曲線（図 57～図 65）を併用することで、空気流がある状態での LTM8060F の θ_{JA} 熱抵抗を概算できます。電力損失曲線の測定は室温で行われ、125°C では 1.35～1.4 倍に増加します。これらの係数はレギュレータの電力損失が 25°C から 150°C の間で約 45% 増加し、125°C の温度差で 45% の変化は約 0.35%/°C の電力損失の増加に相当する、という事実によります。125°C の最大ジャンクション温度から 25°C の室温を差し引くと、100°C の増加に相当します。この 100°C の増加に 0.35%/°C を乗じると 125°C のジャンクション温度での電力損失の増加は 35% になるため、係数は 1.35 となります。

ディレーティング曲線は、合計負荷電流が 16A で低周囲温度から始まる同じ動作条件で 4 通りの V_{OUTn} についてプロットされています。空気流がある場合のディレーティング曲線は、出力電圧が 1.5V、3.3V、5V の場合について測定されています。これらは熱抵抗との相関を検証するため、低めの出力電圧範囲と高めの出力電圧範囲を含めるよう選択されています。熱モデルは温度制御されたチャンバー内での複数回の温度測定と、熱有限要素法解析（FEA）モデリングから得られています。

ジャンクション温度は、空気流がある場合とない場合について周囲温度を上げながらモニタします。電力損失は、周囲温度の変化に伴って増加し、これがディレーティング曲線に加味されます。周囲温度が上昇した場合は出力電流または出力電力を減少させて、ジャンクション温度を最大で約 120°C に維持します。この出力電流の減少により、周囲温度が上昇してもモジュール内部の損失が低下します。

表 8～表 10 に示す様々な条件での算出熱抵抗に、周囲温度の関数として算出した電力損失を乗じると、周囲温度からの温度上昇値が得られ、これから最大ジャンクション温度が得られます。室温での電力損失は電力損失曲線から求めることができ、上述の周囲温度乗算係数で調整できます。プリント回路基板は 1.6mm 厚の 6 レイヤ基板で、全層に 2 オンスの銅（50μm）を使用しています。

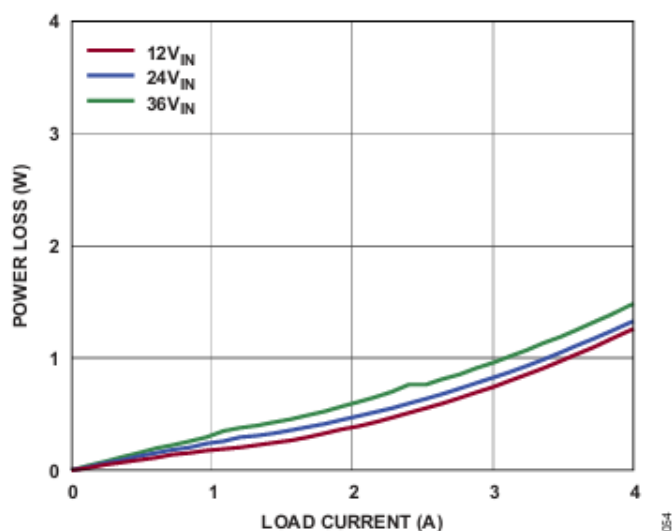


図 54. 1.5V_{OUT} 時の電力損失曲線

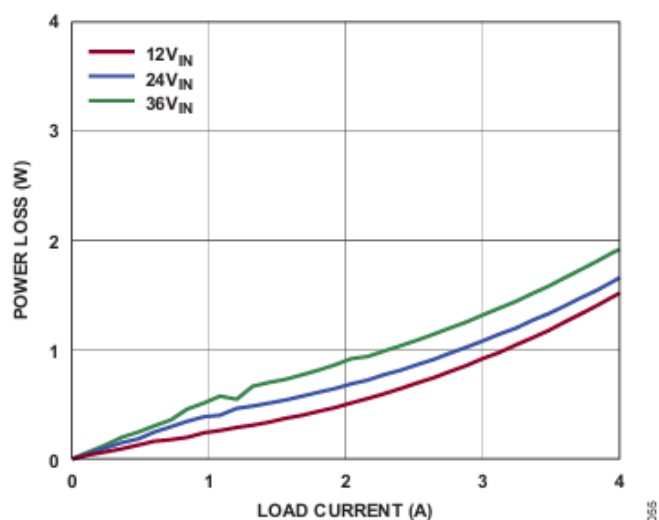


図 55. 3.3V_{OUT} 時の電力損失曲線

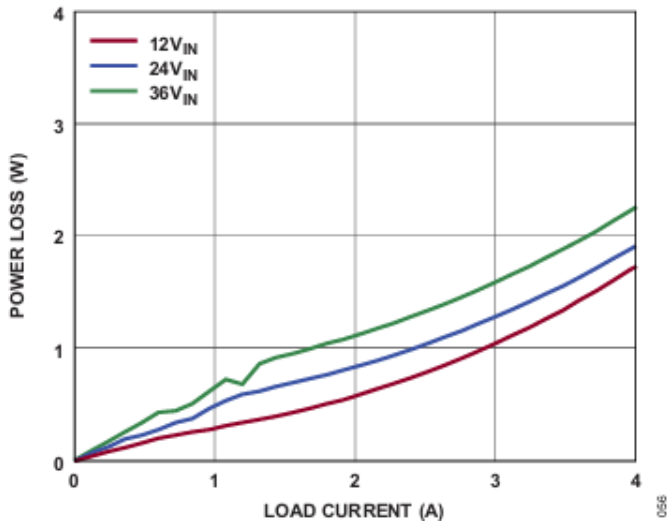


図 56. 5V_{OUT} 時の電力損失曲線

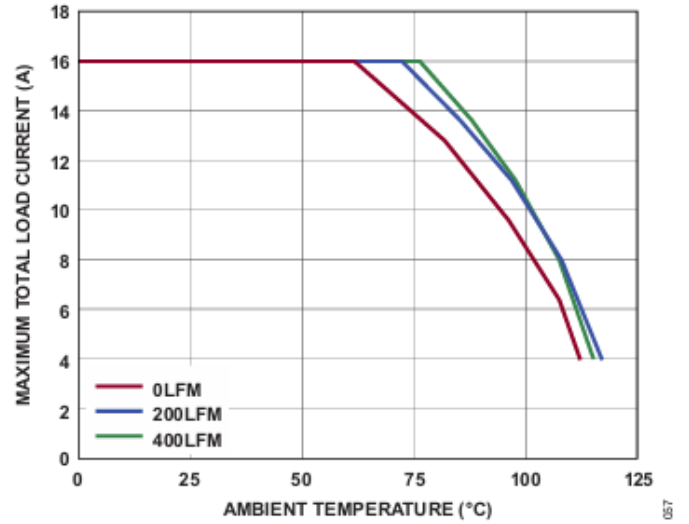


図 57. 12V_{IN}、1.5V_{OUT} のディレーティング (空気流あり)

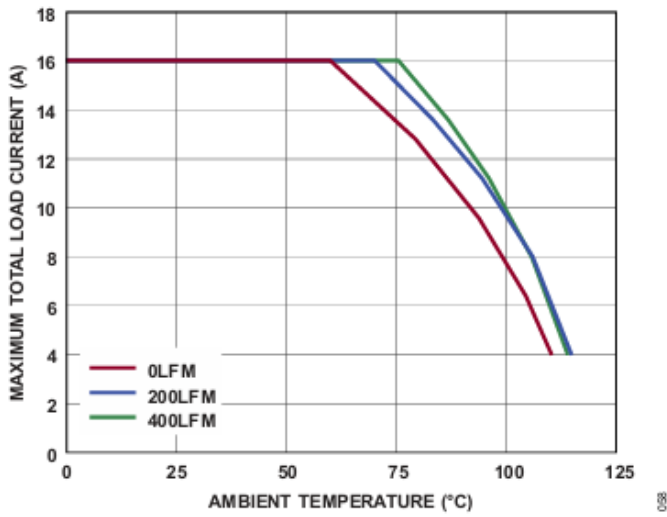


図 58. 24V_{IN}、1.5V_{OUT} のディレーティング (空気流あり)

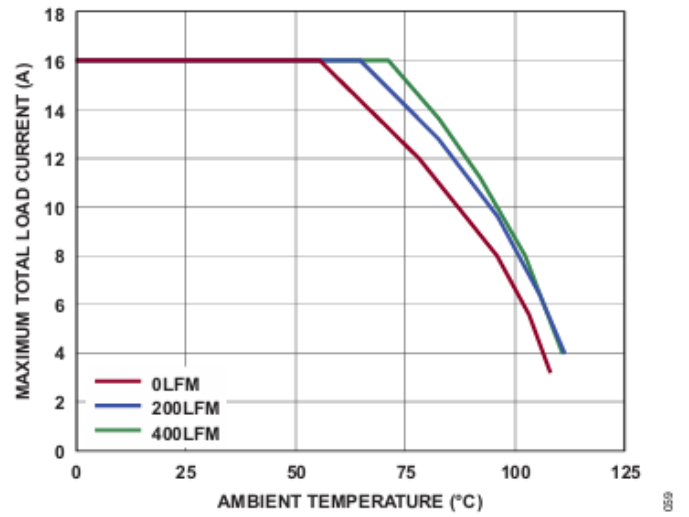


図 59. 36V_{IN}、1.5V_{OUT} のディレーティング (空気流あり)

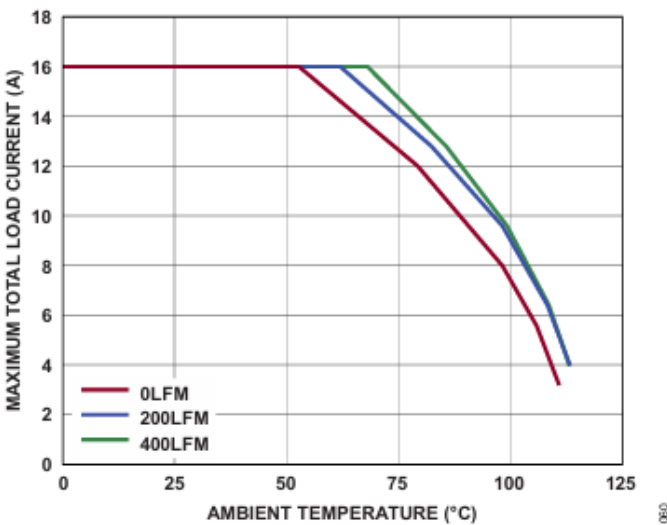


図 60. 12V_{IN}、3.3V_{OUT} のディレーティング (空気流あり)

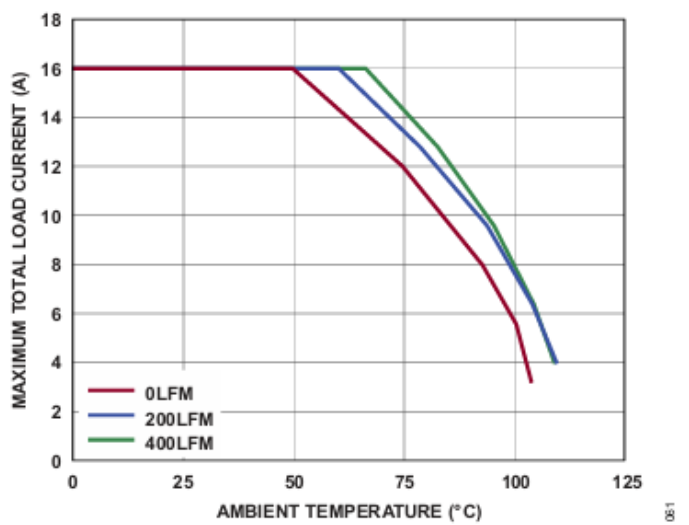


図 61. 24V_{IN}、3.3V_{OUT} のディレーティング (空気流あり)

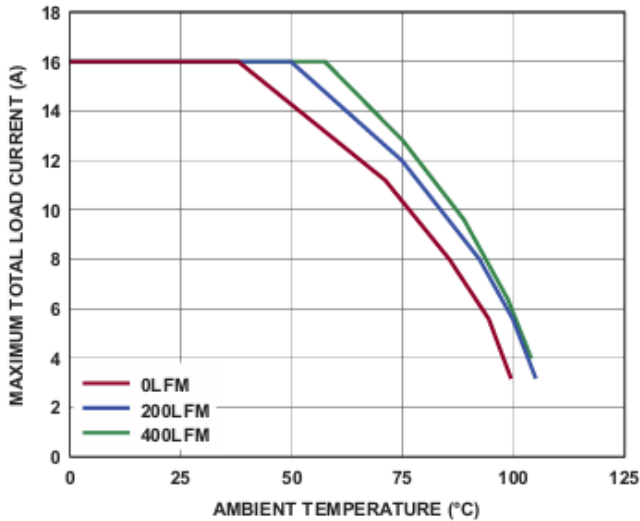


図 62. 36V_{IN}、3.3V_{OUT} のディレーティング (空気流あり)

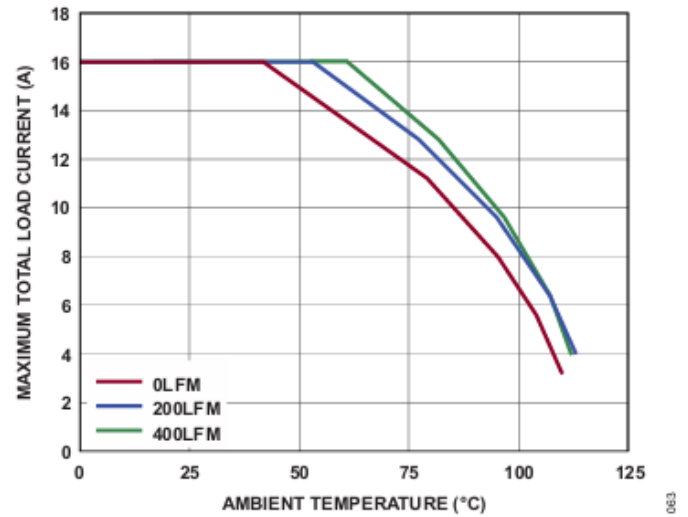


図 63. 12V_{IN}、5V_{OUT} のディレーティング (空気流あり)

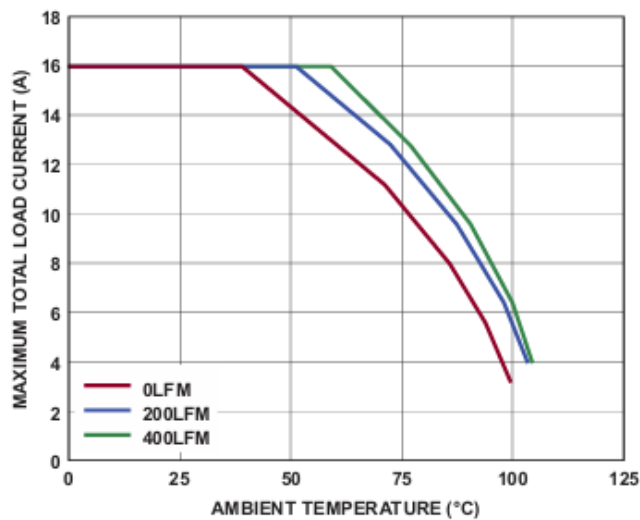


図 64. 24V_{IN}、5V_{OUT} のディレーティング (空気流あり)

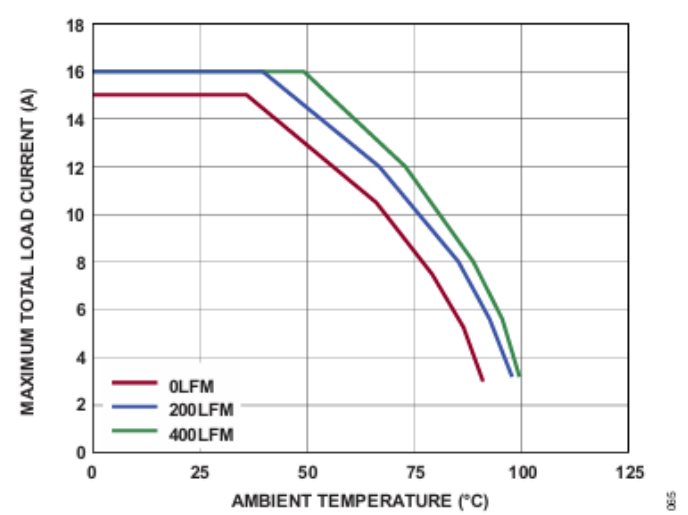


図 65. 36V_{IN}、5V_{OUT} のディレーティング (空気流あり)

表 8. 1.5V 出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVES	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
Figure 57, Figure 58, Figure 59	12, 24, 36	Figure 54	0	None	9
Figure 57, Figure 58, Figure 59	12, 24, 36	Figure 54	200	None	7.5
Figure 57, Figure 58, Figure 59	12, 24, 36	Figure 54	400	None	6.5

表 9. 3.3V 出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVES	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
Figure 60, Figure 61, Figure 62	12, 24, 36	Figure 55	0	None	9
Figure 60, Figure 61, Figure 62	12, 24, 36	Figure 55	200	None	7.5
Figure 60, Figure 61, Figure 62	12, 24, 36	Figure 55	400	None	6.5

表 10. 5V 出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVES	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
Figure 63, Figure 64, Figure 65	12, 24, 36	Figure 56	0	None	9
Figure 63, Figure 64, Figure 65	12, 24, 36	Figure 56	200	None	7.5
Figure 63, Figure 64, Figure 65	12, 24, 36	Figure 56	400	None	6.5

負荷分担

LTM8060F の 4 つのチャンネルは並列化することでより大きな電流を生成することができます。これを複数の LTM8060F モジュールに対して行うには、並列化するすべてのチャンネル／モジュールの V_{INn} ピン、V_{OUTn} ピン、FBn ピン、SHAREn ピンを互いに接続します。並列化したチャンネルが確実に同時起動するように、TRSSn ピンもすべて互いに接続します。TRSSn ピンを連結することに不都合がある場合は、各 μModule レギュレータに同じ値のソフト・スタート・キャパシタを使用します。n 個のユニット間で負荷が分担され 1 個の R_{FB} 抵抗が用いられている場合は、抵抗の値は式 2 で与えられます。

$$R_{FB} = \frac{199.2}{n(V_{OUT} - 0.8)}, \text{ where } R_{FB} \text{ is in } k\Omega \quad (2)$$

代表的なアプリケーションのセクションの図 70～図 73 に、負荷分担アプリケーションの例を示します。

Burst Mode 動作

軽負荷時の効率を向上するために、LTM8060F は Burst Mode 動作に自動で切り替わります。このモードでは、入力静止電流を最小限に抑えながら、出力キャパシタを適切な電圧に充電された状態に保ちます。Burst Mode 動作では、LTM8060F は単一サイクルの電流バーストを出力キャパシタに送り、その後はスリープ期間とします。スリープ期間では内部回路の大半がオフになり電力は出力キャパシタから負荷に供給されます。スリープ時には V_{INn} および BIASn の静止電流が大幅に減少するため、負荷電流が減少して無負荷状態に近づくにつれ、LTM8060F がスリープ・モードで動作する時間の割合は増加し、平均入力電流は大きく減少します。その結果、軽負荷時の効率が向上します。

Burst Mode 動作は SYNC を GND に接続すると有効になります。

最小入力電圧

LTM8060F は降圧コンバータであるため、出力をレギュレーション状態に維持するには最低限のヘッドルームが必要です。適切な動作を維持するには入力が 3V を上回るようにしてください。電圧トランジエントやリップルの谷が原因で入力が 3V 未満となり、LTM8060F がオフになる可能性があります。

チャンネル 1 とチャンネル 2 が動作するためには V_{IN1} が 3V を超えていることが必要です。V_{IN1} が 3V を超えていれば、チャンネル 2 は V_{IN2} が 2V を超えている限り動作します。

チャンネル 3 とチャンネル 4 が動作するためには V_{IN34} が 3V を超えていることが必要です。

出力電圧のトラッキングおよびソフト・スタート

LTM8060F では、TRSSn ピンを用いて出力電圧の上昇率をプログラムすることができます。2μA の内部電流により、TRSSn ピンが約 2.4V にプルアップされています。TRSSn ピンにキャパシタを外付けすると、出力のソフト・スタートを有効化して入力電源の電流サージを低減することができます。ソフト・スタートによる電圧上昇時には、出力電圧が TRSSn ピンの電圧に比例してトラッキングします。出力トラッキング・アプリケーションの場合、TRSSn は別の電圧源によって外部から駆動できます。0V～0.8V の範囲では、TRSSn 電圧がエラー・アンプに入力される 0.8V の内部リファレンスをオーバーライドするため、FBn ピンの電圧が TRSSn ピンの電圧に安定化されます。TRSSn が 0.8V を超えると、トラッキングは無効化され、帰還電圧は内部リファレンス電圧に安定化されます。この機能が不要な場合は、TRSSn ピンをフロート状態のままにしておくことができます。

TRSSn ピンにはアクティブ・プルダウン回路が接続されています。この回路は、フォルト状態になると外付けのソフト・スタート・キャパシタを放電し、フォルトが解消されると電圧上昇を再開します。ソフト・スタート・キャパシタをクリアするようなフォルト状態になるのは、RUNn ピンがローに遷移した場合、 V_{INn} 電圧が低くなりすぎた場合、またはサーマル・シャットダウンが発生した場合です。

ブリバイアス出力

出力電圧のトラッキングおよびソフト・スタートのセクションで説明したように、TRSSn が 0.8V 未満の場合は必ず、LTM8060F は出力を TRSSn ピンによって決まる FBn 電圧に安定化します。LTM8060F 出力が目標の出力電圧より高く、SYNCn が 0.8V 未満に維持されていない場合、LTM8060F は少量の電力を入力電源に戻すことで出力を目標電圧に安定化しようとします。入力電源に負荷がない場合、その電圧は上昇できます。入力電圧が LTM8060F の絶対最大定格を超えるほど増加することがないように注意してください。SYNC が接地されている場合、LTM8060F が電流を入力に戻すことはありません。

周波数フォールドバック

LTM8060F には、短絡または出力過負荷状態のときに内部のパワー素子に加わる熱ストレスや電力ストレスを緩和するよう動作する、周波数フォールドバック機能が備わっています。出力が低下しレギュレーションできなくなったことを LTM8060F が検出すると、出力が目標電圧を下回る度合いに応じてスイッチング周波数が低下します。それによってフォルト状態にある負荷に供給される電力量が制限されます。起動時にも、負荷の出力容量が大きくなる可能性がある場合に供給電力を制限するため、周波数フォールドバックが作動します。SYNCn ピンにクロックを入力した場合、SYNCn ピンをフロート状態にした場合、またはハイに保持した場合、周波数フォールドバック機能は無効化され、スイッチング周波数は過電流状態のときのみ低下するようになります。

同期

低リップルの Burst Mode 動作を選択するには、SYNCn ピンを約 0.8V 未満の電圧に接続します（グラウンドまたはロジック・ロー出力のいずれかでかまいません）。LTM8060F の発振器を外部周波数に同期させるには、矩形波（デューティ・サイクルが約 20%～80%）を SYNCn ピンに接続します。矩形波の振幅の谷は 0.8V 未満、ピークは 1.5V を超えている必要があります。

LTM8060F は 200kHz～3MHz の範囲で同期できます。外部クロックに同期している間は、LTM8060F は軽出力負荷時に Burst Mode 動作に入ることはありません。 R_T 抵抗は、スイッチング周波数が同期入力周波数の最小値以下となるように選ぶ必要があります。例えば、同期信号が 500kHz 以上の場合、500kHz 以下となる R_T を選択する必要があります。

LTM8060F は、電磁干渉／電磁干渉適合性（EMI/EMC）放射を更に減らすためにスペクトラム拡散動作機能を備えています。スペクトラム拡散動作を有効にするには、SYNCn ピンに 2.8V～4V の電圧を加えます。このモードでは三角波周波数変調を使用し、 R_T によって設定された値から、その値より約 20%高い値までの範囲で、スイッチング周波数を変化させます。変調周波数は約 7kHz です。例えば、LTM8060F を 2MHz に設定すると、周波数は 2MHz～2.4MHz の範囲を 7kHz のレートで変化します。スペクトラム拡散動作を選択すると Burst Mode 動作は無効化され、デバイスは不連続導通モードで動作する可能性があります。

短絡入力保護

LTM8060F への入力がない場合でも出力が高い電圧に維持されるシステムでは注意が必要です。このような状態となる可能性があるのは、バッテリー電源やその他の電源が LTM8060F の出力とダイオード OR 接続されているバッテリー充電アプリケーションや、バッテリー・バックアップ・システムです。 V_{INn} ピンをフロート状態にできる場合に、（ロジック信号によって、あるいは V_{INn} に接続されているために）RUNn ピンがハイに保持されていると、LTM8060F の内部回路には内部パワー・スイッチを通じて静止電流が流れます。システムがこの状態で数 mA の電流を許容できる場合は、このことが問題になることはありません。RUNn ピンが接地されていれば内部電流はゼロに低下します。しかし、出力を高い値に保持した状態で V_{INn} ピンが接地されている場合は、出力から V_{INn} ピンを通して、LTM8060F 内部の寄生ダイオードに大きな電流が流れる可能性があります。入力電圧が存在する場合にのみ動作し、短絡入力や反転入力に対する保護機能を備えた回路を図 66 に示します。

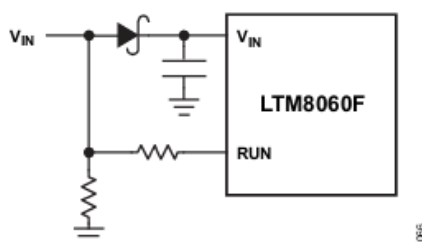


図 66. 出力に接続されたバックアップ・バッテリーが短絡入力によって放電されることを入力ダイオードが防止。
ダイオードは反転入力からの回路保護機能も備える。LTM8060F は入力が存在する場合のみ動作。

PCB レイアウト

PCB レイアウトの設計に関する問題のほとんどは、LTM8060F の高レベルの集積によって緩和もしくは除去されています。しかしながら、LTM8060F はスイッチング電源であり、EMI を最小化し適切な動作を確保するための注意が必要です。集積レベルが高いとはいえ、レイアウトが無計画であったり粗雑であったりすると、仕様規定された動作を実現できない可能性があります。推奨レイアウトについては図 67 を参照してください。グラウンディングやヒート・シンクは確実に許容可能なものにしてください。

留意すべきいくつかのルールを以下に示します。

1. R_{FB} 抵抗と R_T 抵抗はそれぞれのピンのできるだけ近くに配置します。
2. C_{IN} キャパシタは LTM8060F の V_{IN} と GND の接続部のできるだけ近くに配置します。
3. C_{OUT} キャパシタは LTM8060F の V_{OUT} と GND の接続部のできるだけ近くに配置します。
4. C_{IN} キャパシタと C_{OUT} キャパシタはそれらのグラウンド電流が LTM8060F の直近または下を流れるように配置します。
5. すべての GND 接続部を最上層のできるだけ大きなベタ銅箔またはプレーン面に接続してください。外部部品と LTM8060F の間のグラウンド接続が断線しないようにしてください。
6. ビアを使用して GND 銅領域を基板の内部グラウンド・プレーンに接続します。このような GND ビアを多数配置することにより、PCB 内層プレーンとのグラウンド接続および熱経路を良好なものにできます。図 67 のサーマル・ビアの位置と密度に注意を払ってください。LTM8060F は、電力処理を行う内蔵部品の近くにビアがあるため、その場所の内部 GND プレーンに接続されたビアによるヒート・シンクのメリットを生かすことができます。サーマル・ビアの最適な数は PCB の設計に依存します。例えば、非常に小さいビア・ホールを使用する基板もあります。その場合、大きなホールを使用する基板よりも多くのサーマル・ビアを使用する必要があります。

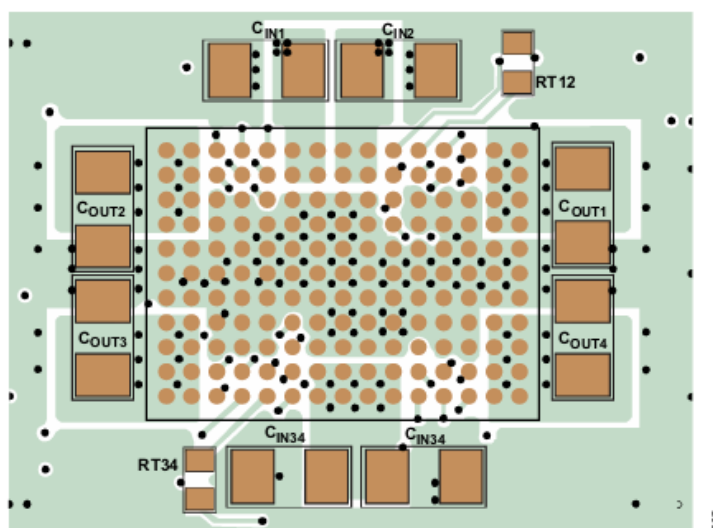


図 67. 推奨外部部品、GND プレーン、サーマル・ビアを示したレイアウト

ホットプラグにおける安全性

セラミック・キャパシタには小型、堅牢、低インピーダンスという特長があるため、LTM8060F の入力バイパス・キャパシタの有力な選択肢となります。ただし、このようなキャパシタは、LTM8060F を通電状態の電源に接続すると問題を引き起こす可能性があります（詳細についてアナログ・デバイセズのアプリケーション・ノート 88 を参照してください）。低損失のセラミック・キャパシタに電源と直列の浮遊インダクタンスが組み合わさると、不足減衰のタンク回路が生じ、LTM8060F の V_{IN} ピンが通常の入力電圧の 2 倍以上にまで上昇し、LTM8060F の定格を超えて損傷を与える可能性があります。入力電源の制御が良好でない場合や LTM8060F が通電状態の電源にホットプラグされる場合は、このオーバーシュートを防止する入力ネットワークを設計する必要があります。これは、小型の抵抗を V_{IN} に直列に挿入することでも実現できますが、入力電圧オーバーシュートを制御する最も一般的な方法は、電解バルク・キャパシタを V_{IN} 回路に追加することです。このキャパシタは等価直列抵抗が比較的高いため、回路を減衰し電圧オーバーシュートを低減できます。キャパシタを追加すると低周波数のリップル・フィルタリング機能が向上し、回路の効率も若干向上できます。ただし、回路の中で最も大型の部品となる可能性があります。

熱に関する考慮事項

高い周囲温度で動作させる必要がある場合は、LTM8060F の出力電流をディレーティングする必要があります。電流ディレーティングの量は入力電圧、出力電力、周囲温度によって異なります。[代表的な性能特性](#)のセクションに示したディレーティング曲線をガイドとして使用できます。これらのグラフは、LTM8060F を 104cm² の 6 レイヤ FR4 PCB に実装して測定したものです。その他のサイズやレイヤ数の基板を使用すると、熱特性が異なる可能性があります。そのため、目的のシステムのライン電源、負荷、環境などの動作条件に対し、ユーザの責任において動作が適切であることを検証してください。

実際のアプリケーションに対する精度と忠実度を向上させるため、多くの設計者は FEA または数値流体力学（CFD）を使用して熱性能を予測しています。そのため、ピン配置には、一般的に以下の 3 つの主要熱係数が示されています。

1. θ_{JA} – ジャンクションから周囲環境への熱抵抗
2. θ_{Jbot} – ジャンクションから製品ケース底部までの熱抵抗
3. θ_{Jtop} – ジャンクションから製品ケース上部までの熱抵抗

これらの係数の意味はわかりやすいように思われますが、JEDEC では混乱や矛盾を避けるためそれぞれを定義しています。これらの定義は JESD5112 に示されており、以下のように引用もしくは言い換えることができます。

1. θ_{JA} は、1 立方フィートの密封容器内で測定された、自然対流下におけるジャンクションと周囲環境の間の空気熱抵抗です。この環境は「静止空気」と呼ばれることもありますが、実際には自然対流により空気の移動が起きます。この値はデバイスを JESD519 定義のテスト基板にマウントして得られたものであり、実際のアプリケーションや現実的な動作条件を反映したものではありません。
2. θ_{JCbot} は、デバイスの消費電力のすべてがパッケージ底部まで流れる場合のジャンクションと基板の間の熱抵抗です。標準的な μ Module レギュレータでは熱の大半がパッケージの底面から放出されますが、周囲環境への熱の放出も必ず発生します。したがって、この熱抵抗値はパッケージの比較に役立ちますが、そのテスト条件は一般的にはユーザのアプリケーションに即したものではありません。
3. θ_{JCtop} は、デバイスの消費電力のほぼすべてがパッケージ上部まで流れるものとして定められます。標準的な μ Module レギュレータの電氣的接続はパッケージの底面で行われるので、熱の大半がジャンクションからデバイス上面へ流れるような形でアプリケーションが動作することは稀です。 θ_{JCbot} の場合のように、この値はパッケージ同士の比較には有用な場合がありますが、そのテスト条件は一般的にはユーザのアプリケーションに即したものではありません。

こうした定義を見ると、これらの熱係数のいずれも μ Module レギュレータの実際の物理動作条件を反映していないことは明らかです。したがって、これらのいずれかを個別に使用して製品の熱性能を正確に予測することはできません。同様に、いずれか 1 つの係数を使用して製品データシートに記載されたジャンクション温度と負荷の関係を示すグラフに関係付けることは不適切です。これらの係数を用いる唯一の適切な方法は、熱抵抗のすべてを同時に考慮する FEA などの詳細な熱解析を実行することです。

これらの主要な熱抵抗の概略を図 68 に視覚的に示します。パッケージ側面から流れる熱など、一部の熱抵抗要素は JEDEC 規格では定義されておらず、図示されていません。青色で示した抵抗は μ Module 内部にあるもので、緑色は外側にあるものです。

LTM8060F のダイ温度は、最大定格より低くなければなりません。そのため、回路のレイアウト時においては、LTM8060F の良好なヒート・シンクが確保できるよう注意を払う必要があります。LTM8060F からの熱流の大部分はパッケージ底部とパッドを通じて PCB に流れます。したがって、PCB の設計に問題があると過剰な熱が生じ、性能や信頼性の低下につながります。設計の推奨事項については、PCB レイアウトのセクションを参照してください。

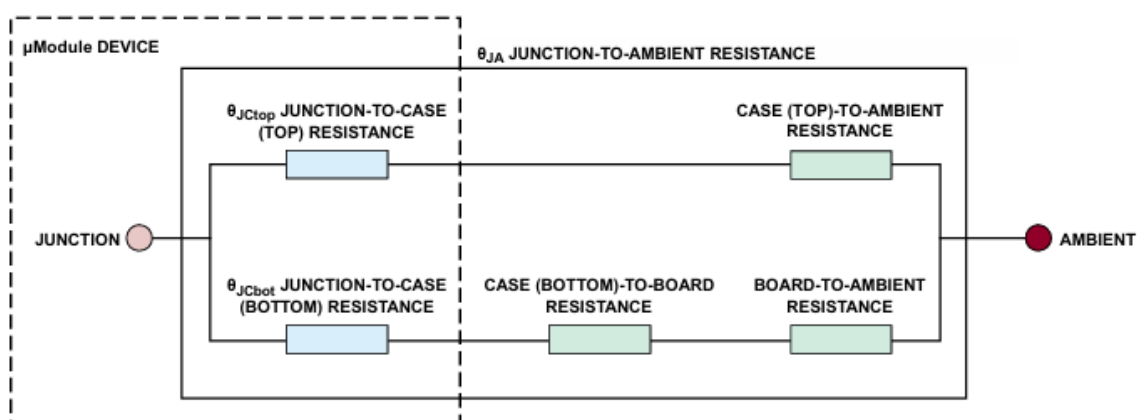


図 68. 熱係数の概要を示す図、JESD5112 の用語を含む

代表的なアプリケーション

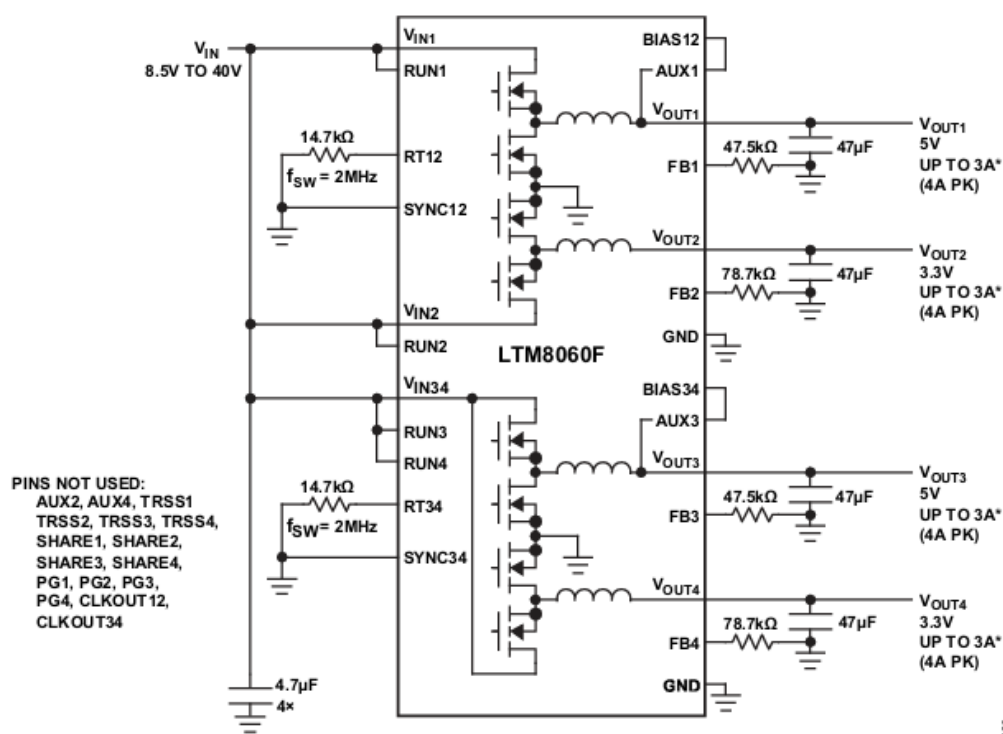


図 69. 8.5V~40V の入力による 5V/3A (4A ピーク)、3.3V/3A (4A ピーク)、5V/3A (4A ピーク)、3.3V/3A (4A ピーク) の出力

* 出力電流能力（トランジェント・ピークまたは連続）は、周囲温度、空気流、その他の冷却手法といった環境要因の影響を受けます。異なる VIN、VOUT、TA 条件については、[電氣的特性](#)の注のセクション（注3）および[アプリケーション情報](#)のセクションのディレーティング曲線を参照してください。

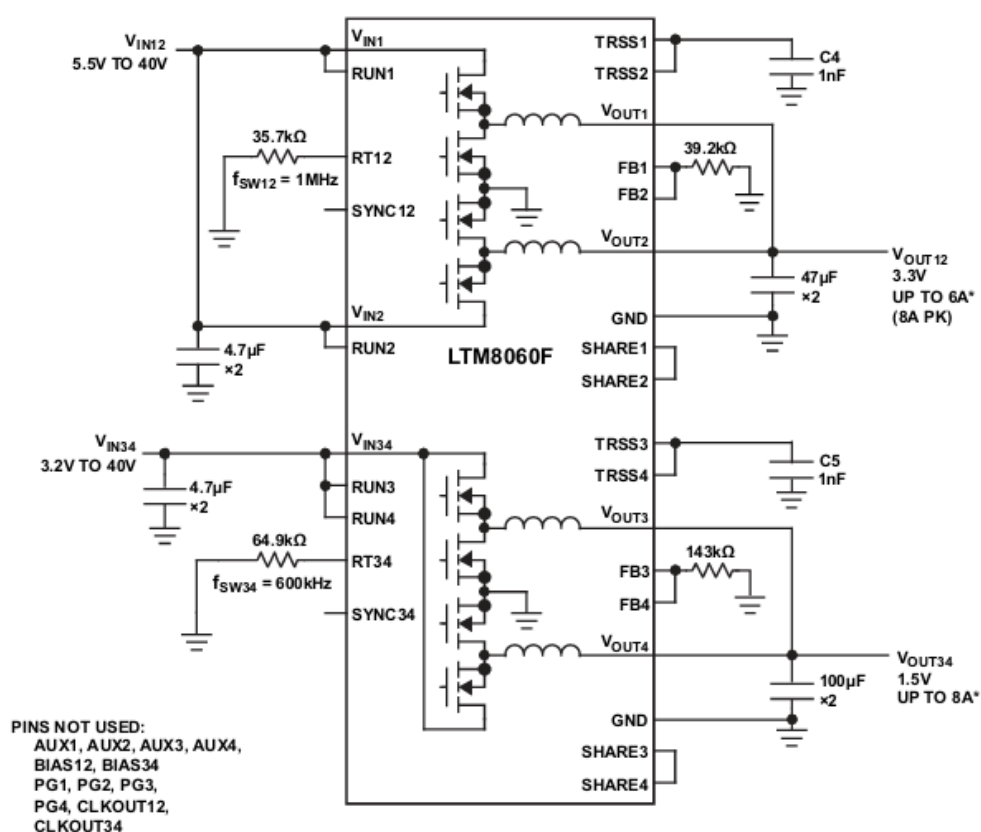


図 70. 5.5V~40V の入力による 3.3V/6A (8A ピーク) の並列出力、3.2V~40V の入力による 1.5V/8A の並列出力

* 出力電流能力（トランジェント・ピークまたは連続）は、周囲温度、空気流、その他の冷却手法といった環境要因の影響を受けます。異なる VIN、VOU_T、TA 条件については、[電氣的特性](#)の注のセクション（注 3）および[アプリケーション情報](#)のセクションのディレーティング曲線を参照してください。

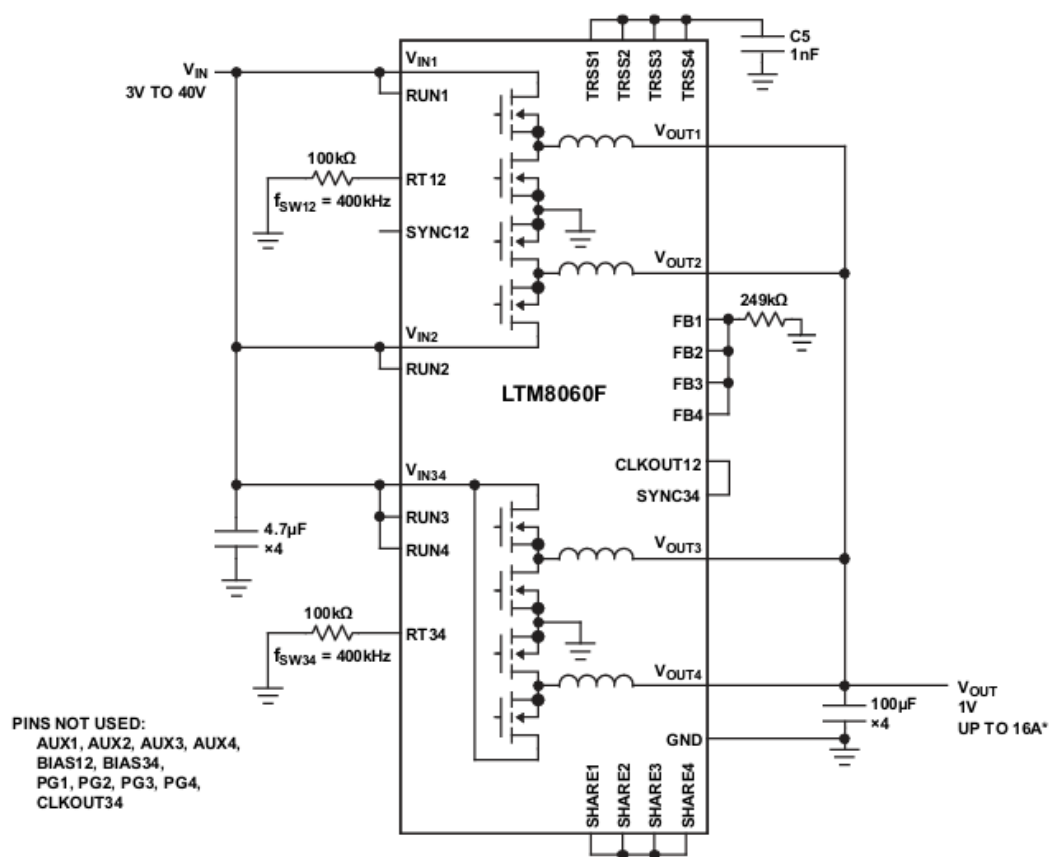


図 71. 3V~40V の入力による 1V/16A の並列出力

* 出力電流能力（トランジェント・ピークまたは連続）は、周囲温度、空気流、その他の冷却手法といった環境要因の影響を受けます。異なる VIN、VOUT、TA 条件については、[電氣的特性](#)の注のセクション（注3）および[アプリケーション情報](#)のセクションのディレーティング曲線を参照してください。

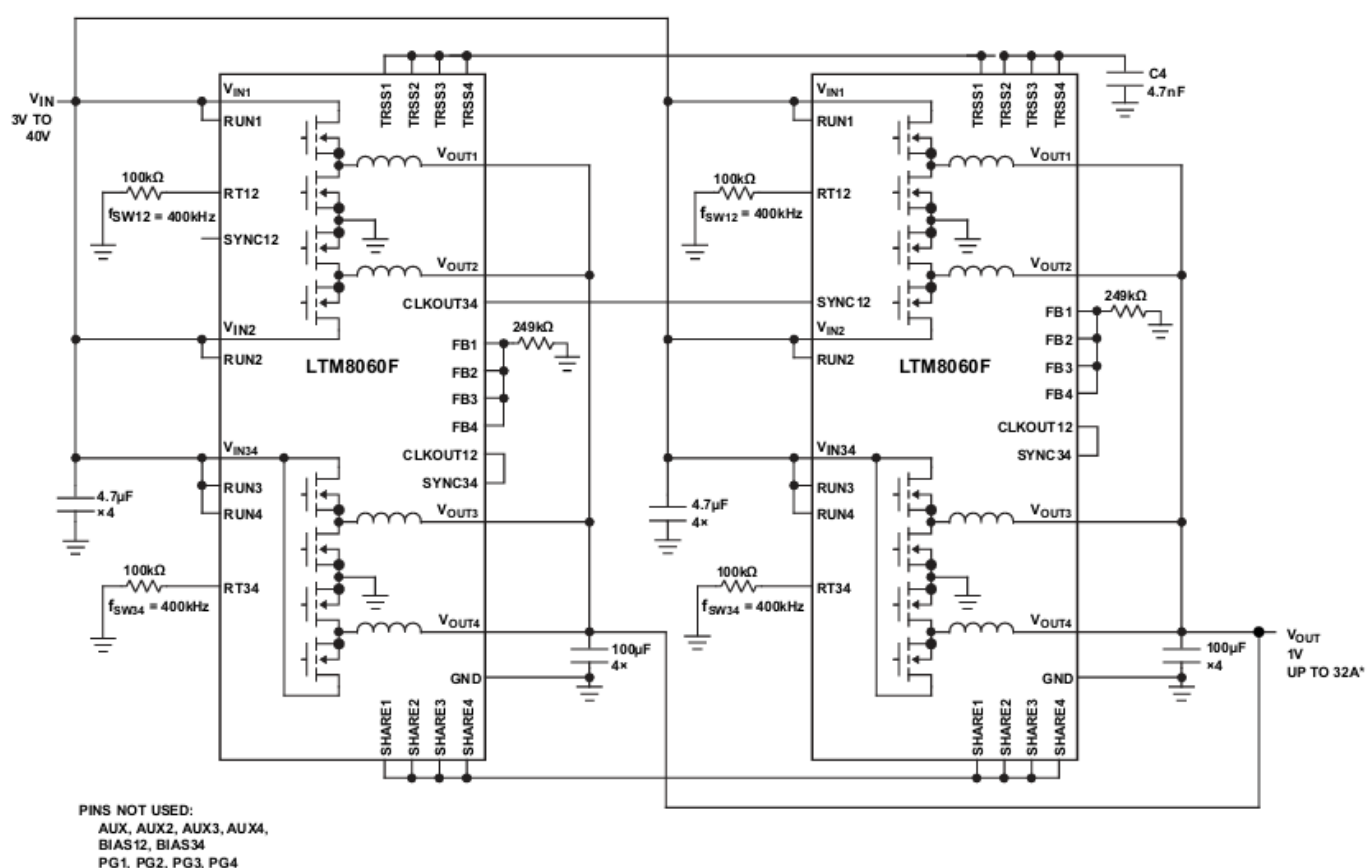


図 72. 2 つの LTM8060F を並列化して FCM で 1V/32A 出力を供給

* 出力電流能力（トランジェント・ピークまたは連続）は、周囲温度、空気流、その他の冷却手法といった環境要因の影響を受けます。異なる VIN、VOUT、TA 条件については、[電氣的特性](#)の注のセクション（注 3）および[アプリケーション情報](#)のセクションのディレーティング曲線を参照してください。

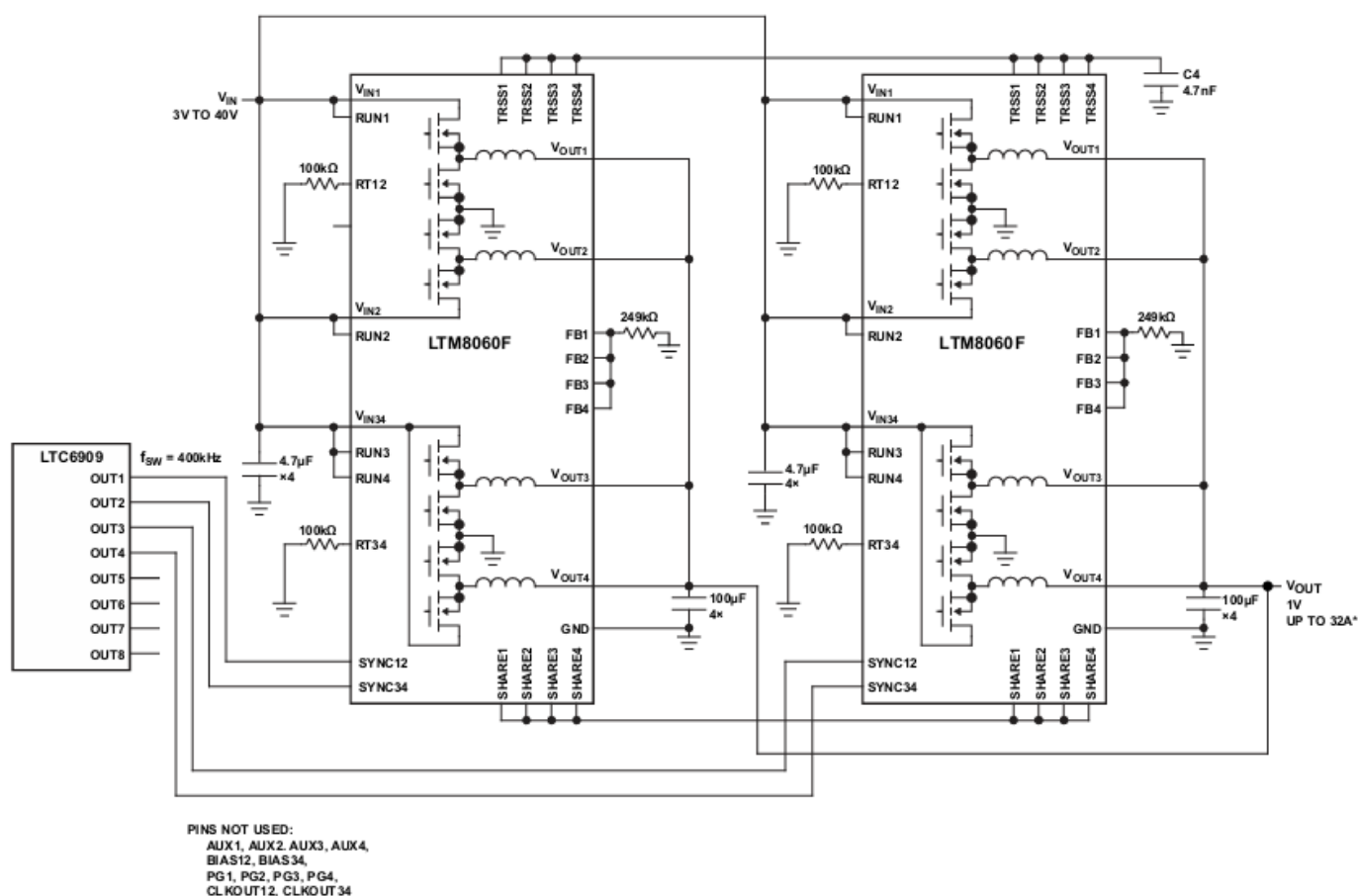


図 73. 2 つの LTM8060F を並列化し、8 つのチャンネルすべての間に 45° の位相シフト・インターリーブがある 1V/32A 出力を供給

* 出力電流能力（トランジェント・ピークまたは連続）は、周囲温度、空気流、その他の冷却手法といった環境要因の影響を受けます。異なる V_{IN} 、 V_{OUT} 、 T_A 条件については、[電氣的特性](#)の注のセクション（注 3）および[アプリケーション情報](#)のセクションのディレーティング曲線を参照してください。

関連製品

表 11. 関連製品

製品番号	説明	注釈
LTM8063	40V、2A 降圧 Silent Switcher μ Module レギュレータ	$3.2V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 15V$ 、 4mm \times 6.25mm \times 2.22mm BGA パッケージ
LTM8065	40V、2.5A 降圧 Silent Switcher μ Module レギュレータ	$3.4V \leq V_{IN} \leq 40V$ 、 $0.97V \leq V_{OUT} \leq 18V$ 、 6.25mm \times 6.25mm \times 2.32mm BGA パッケージ
LTM8053	40V、3.5A 降圧 Silent Switcher μ Module レギュレータ	$3.4V \leq V_{IN} \leq 40V$ 、 $0.97V \leq V_{OUT} \leq 15V$ 、 6.25mm \times 9mm \times 3.32mm BGA パッケージ
LTM8078	40V、デュアル 1.4A 降圧 Silent Switcher μ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 10V$ 、 6.25mm \times 6.25mm \times 2.32mm BGA パッケージ
LTM8024	40V、デュアル 3.5A 降圧 Silent Switcher μ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 9mm \times 11.25mm \times 3.32mm BGA パッケージ
LTM8051	40V、クワッド 1.2A 降圧 Silent Switcher μ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 6.25mm \times 11.25mm \times 2.32mm BGA パッケージ
LTM8060	40V、クワッド 3A 降圧 Silent Switcher μ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 16mm \times 11.9mm \times 3.32mm BGA パッケージ
LTM8073	60V、3A 降圧 μ Module レギュレータ	$3.4V \leq V_{IN} \leq 60V$ 、 $0.85V \leq V_{OUT} \leq 15V$ 、 6.25mm \times 9mm \times 3.32mm BGA パッケージ
LTM8071	60V、5A 降圧 Silent Switcher μ Module レギュレータ	$3.6V \leq V_{IN} \leq 60V$ 、 $0.97V \leq V_{OUT} \leq 15V$ 、 9mm \times 11.25mm \times 3.32mm BGA パッケージ
LTM4644	クワッド 4A、14V 降圧 μ Module レギュレータ	$4V \leq V_{IN} \leq 14V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、 9mm \times 15mm \times 5.01mm BGA パッケージ
LTM4643	クワッド 3A、20V 降圧 μ Module レギュレータ	$4V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 3.3V$ 、 9mm \times 15mm \times 1.82mm LGA パッケージおよび 9mm \times 15mm \times 2.42mm BGA パッケージ

外形寸法

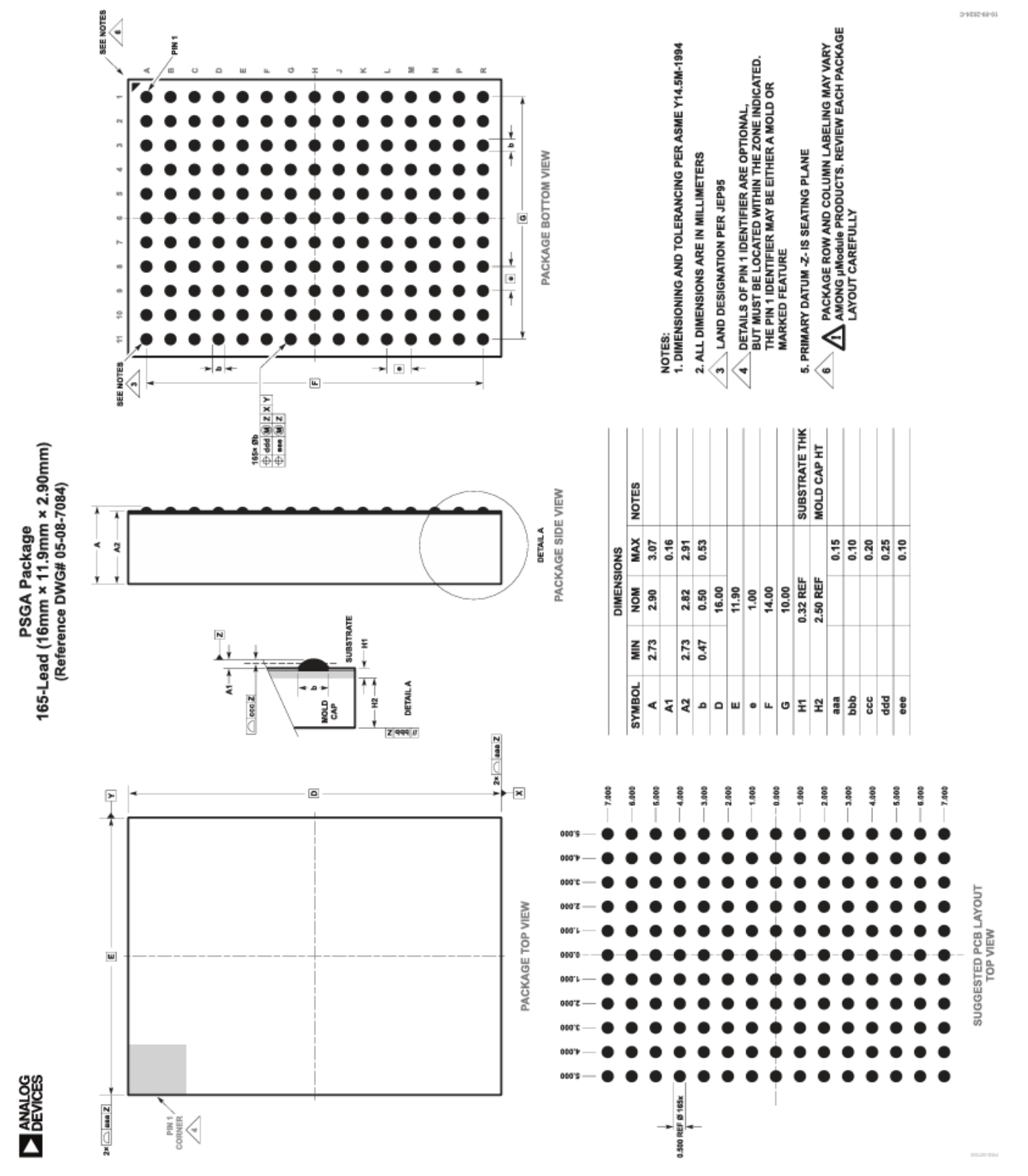


図 74. 165 ピン、16mm × 11.9mm × 2.9mm、プレス溶ダード・グリッド・アレイ (PSGA)

オーダー・ガイド

表 12. オーダー・ガイド

モデル	温度範囲 1	パッケージの説明	パッケージ・オプション
LTM8060FEV#PBF	-40°C～125°C	LTM8060FV 製品マーキング SAC305 (RoHS) パッド仕上げ* E1 仕上げコード 湿度感受性レベル 4 (MSL4) 定格デバイス	165 ピン、16mm × 11.9mm × 2.9mm、プレ ソルダード・グリッド・アレイ (PSGA)
LTM8060FIV#PBF	-40°C～125°C	LTM8060FV 製品マーキング SAC305 (RoHS) パッド仕上げ E1 仕上げコード 湿度感受性レベル 4 (MSL4) 定格デバイス	165 ピン、16mm × 11.9mm × 2.9mm、プレ ソルダード・グリッド・アレイ (PSGA)

1 LTM8060FE は、0°C～125°C の内部温度で性能仕様を満たすよう設計されています。-40°C～125°C の内部動作温度範囲にわたる仕様は、設計、特性評価、および統計のプロセス制御との相関によって確保されています。LTM8060FI は、-40°C～125°C の内部動作温度範囲全域で仕様を満たすよう設計されています。最高内部温度は、基板レイアウト、パッケージの定格熱抵抗、およびその他の環境要因に加え、個々の動作条件によって決定されることに注意してください。

更に広い動作温度範囲仕様のデバイスについては、弊社または弊社代理店までお問い合わせください。*パッドの仕上げコードは IPC/JEDEC J-STD-609 によります。デバイスの温度グレードは、出荷容器のラベルに表示されています。本製品では、セカンド・サイド・リフローを行うことは推奨しません。この製品は湿度に敏感です。詳細については、[LGA および BGA の PCB のアッセンブリと製造の推奨手順](#)を参照してください。PSGA パッケージは、BGA のアッセンブリと製造の手順に従う必要があります。

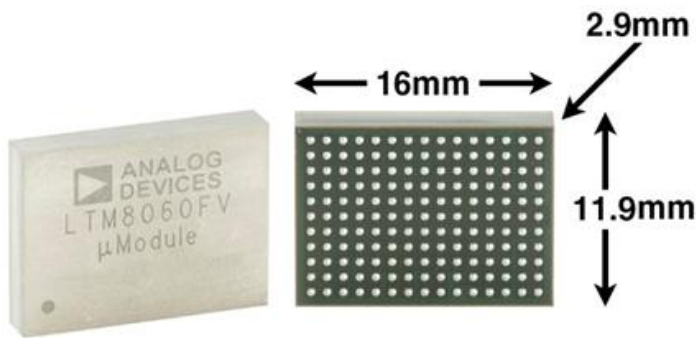
LGA および BGA のパッケージ図面とトレイ図面。

表 13. 評価用ボード

PART NUMBER	DESCRIPTION
DC2820A-B	40V _{IN} quad 3A Silent Switcher μModule regulator with EMI shield.

選択ガイド

パッケージ写真



(製品マーキングはレーザ・マーキングです)

設計リソース

表 14. 設計リソース

項目	説明
μModule の設計と製造リソース	<div>設計：</div> <ul style="list-style-type: none">▶ 選択ガイド▶ デモ・ボードおよびガーバー・ファイル▶ 無償シミュレーション・ツール <div>製造：</div> <ul style="list-style-type: none">▶ クイック・スタート・ガイド▶ PCB 設計、アッセンブリ、製造ガイドライン▶ パッケージ・レベルおよびボード・レベルの信頼性
μModule レギュレータ製品検索	<div>▶ パラメータごとに製品をソートし、結果をスプレッドシートとしてダウンロードします。</div> <div>▶ Quick Power Search パラメータ表を使って検索します。</div> <div><div>Quick Power Search</div><div><div>INPUT </div><div><div>V_{in}(Min)</div><div><input type="text"/></div><div>V</div></div><div><div>V_{in}(Max)</div><div><input type="text"/></div><div>V</div></div></div><div><div>OUTPUT </div><div><div>V_{Out}</div><div><input type="text"/></div><div>V</div></div><div><div>I_{out}</div><div><input type="text"/></div><div>A</div></div></div><div><div>FEATURES </div><div><div><input type="checkbox"/> Low EMI</div><div><input type="checkbox"/> Ultrathin</div><div><input type="checkbox"/> Internal Heat Sink</div></div></div><div><div>Multiple Outputs</div><div>Search</div></div></div>
デジタルパワー・システム・マネージメント	<div>アナログ・デバイスズのデジタル電源管理 IC ファミリーは、電源モニタリング、監視、マーギニング、シーケンシングなどの必須機能と、ユーザ設定およびフォルト・ログ記録の保存のための EEPROM を備えた、高度に集積化されたソリューションです。</div>

ここに含まれるすべての情報は現状のまま提供されるものであり、アナログ・デバイセズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイセズ社は、その情報の利用に関して、あるいはその利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。仕様は予告なく変更される場合があります。明示か黙示かを問わず、アナログ・デバイセズ製品またはサービスが使用される組み合わせ、機械、またはプロセスに関するアナログ・デバイセズの特許権、著作権、マスクワーク権、またはその他のアナログ・デバイセズの知的財産権に基づくライセンスは付与されません。商標および登録商標は、各社の所有に属します。ここに記載されているすべてのアナログ・デバイセズ製品は、出荷および在庫状況に依存します。



©2024 Analog Devices, Inc. All rights reserved.

本社 / 〒105-6891 東京都港区東新橋 1-9-1 東京汐留ビルディング 23F
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
名古屋営業所 / 〒451-6038 愛知県名古屋市西区牛島町 6-1 名古屋ルーセントタワー 38F

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2025 年 4 月 30 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2025 年 4 月 30 日

製品名：LTM8060F

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所： 2 頁、図 4 下の説明

【誤】

「図 4. 近傍磁界、10dB 低減、近傍電界ノイズが低減」

【正】

「図 4. 近傍磁界、10dB 低減、近傍磁界ノイズが低減」