

# 15V<sub>IN</sub>、PMBus 対応シングル 15A 降圧 $\mu$ Module レギュレータ

## 特長

- ▶ 1cm<sup>2</sup> (片面 PCB) または 0.5cm<sup>2</sup> (両面 PCB) 未満のフル機能ソリューション
- ▶ 出力電流、出力電圧、入力電圧、ジャンクション温度の PMBus テレメトリ
- ▶ LTM4739 とピン互換
- ▶ 入力電圧範囲：3V~15V
- ▶ 出力電圧範囲：0.4V~5.5V
- ▶ 調整可能なリファレンス電圧：0.4V~0.8V (デフォルトは 0.5V)
- ▶ 全負荷時効率：90% (12V<sub>IN</sub>~1.5V<sub>OUT</sub>, 15A 時)
- ▶ 温度変化に対する最大 DC 出力誤差：±1%
- ▶ 広い周波数範囲：500kHz~2MHz
- ▶ 内部補償
- ▶ パワー・グッド・インジケータ
- ▶ 定周波数ピーク電流モード制御
- ▶ 差動リモート検出
- ▶ シングルフェーズ・ポイントオブロード動作
- ▶ 49ピン、6.25mm × 6.25mm × 5.07mm BGA パッケージ

## アプリケーション

- ▶ データ・センターの電源、サーバー、ストレージ
- ▶ テレコム、ネットワーク、産業用機器
- ▶ ポイントオブロード (POL) 電圧レギュレータ

## 代表的なアプリケーション回路

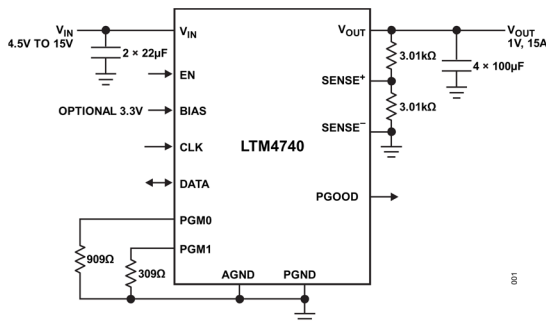


図 1. 4.5V~15V 入力、1V/15A 出力

## 概要

LTM4740 は、6.25mm × 6.25mm × 5.07mm の小型ボール・グリッド・アレイ (BGA) パッケージに収容された、PMBus インターフェース搭載のフル機能 15A 降圧スイッチング・モード・パワー  $\mu$ Module<sup>®</sup> (マイクロモジュール) レギュレータです。このパッケージには、スイッチング・コントローラ、パワー MOSFET、インダクタ、および補助部品が内蔵されています。LTM4740 は、3V~15V の入力電圧範囲で動作し、出力電圧範囲は 0.4V~5.5V をサポートしています。高効率設計により、最大 15A の連続出力電流を供給します。必要なのは、バルク入力コンデンサとバルク出力コンデンサだけです。スイッチング周波数を 500kHz~2MHz の範囲で設定できるため、サイズと性能に関して設計の最適化が可能です。PMBus 対応の 10A  $\mu$ Module レギュレータである LTM4739 とピン互換です。したがって、1つのレイアウトで異なる電力レベル要求に柔軟に対応できます。また、オプションの BIAS 入力ピンも備えているため、2.8V~5.5V のバイアス入力電源を接続することで、効率を最適化できます。動作設定と設定可能な機能は、2つのピストラップ抵抗を PGMn ピンとグラウンドの間に接続することで選択でき、後から PMBus コマンドを使用して調整することも可能です。LTM4740 は、堅牢な設計を確保するために、正側および負側の過電流 (POC/NOC)、出力過電圧 (OV)、過熱 (OT) など複数の保護機能を備えています。このデバイスは RoHS 適合の端子仕上げで提供されます。

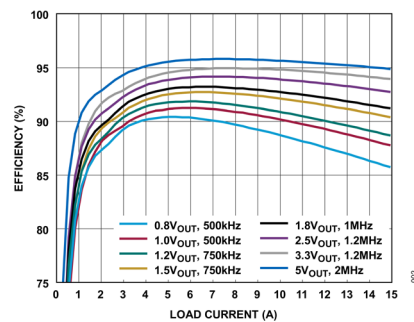


図 2. 効率、VIN = 12V、VBias = 3.3V

※こちらのデータシートには正誤表が付属しています。当該資料の最終ページ以降をご参照ください。

Rev. 0

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

## 目次

特長.....	1
アプリケーション.....	1
概要.....	1
代表的なアプリケーション回路.....	1
改訂履歴.....	3
仕様.....	4
絶対最大定格.....	7
熱抵抗.....	8
静電放電 (ESD) 定格.....	8
ESD 定格.....	8
ESDに関する注意.....	8
ピン配置およびピン機能の説明.....	9
端子説明.....	9
代表的な性能特性.....	11
動作原理.....	15
LTM4740 の概要.....	15
LTM4740 の主要機能.....	15
簡略ブロック図.....	16
デカップリング条件.....	16
アプリケーション情報.....	17
コンデンサの選択に関する考慮事項.....	17
ピンストラップのプログラマビリティ.....	18
PMBus インターフェース.....	20
LTpowerPlay : デジタル・パワー・マネージメント用のインタラクティブ GUI.....	22
周波数の選択.....	23
高度変調方式.....	23
出力電圧の検出.....	23
動作周波数のトレードオフ.....	24
最大負荷.....	25
電圧ループ・ゲイン.....	25
最低入力電圧.....	25
プリバイアス出力.....	25
不連続導通モード動作.....	25
短絡入力保護.....	25

フォルトの処理 .....	26
入力低電圧ロックアウト .....	26
出力過電圧保護 .....	26
正の過電流保護 .....	26
負の過電流保護 .....	27
過熱保護 .....	27
ホットプラグにおける安全性 .....	27
安全に関する考慮事項 .....	27
熱に関する考慮事項と出力電流のディレーティング .....	27
温度ディレーティング曲線 .....	30
PCB レイアウトに関する推奨事項 .....	33
代表的なアプリケーション .....	34
関連製品 .....	36
外形寸法 .....	37
オーダー・ガイド .....	38
選択ガイド .....	39
パッケージ写真 .....	39
設計リソース .....	39

## 改訂履歴

版数	改訂日	説明	改訂ページ
0	1/26	初版発行	-

## 仕様

表 1. 電気的特性

(T<sub>A</sub> = 25°C、V<sub>IN</sub> = 12V)

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Input DC voltage	V <sub>IN</sub>		-40°C ≤ T <sub>J</sub> ≤ 125°C	3		15	V
Optional BIAS input voltage range	V <sub>BIAS</sub>		-40°C ≤ T <sub>J</sub> ≤ 125°C	2.8		5.5	V
Output voltage range	V <sub>OUT(RANGE)</sub>		-40°C ≤ T <sub>J</sub> ≤ 125°C	0.4		5.5	V
Output voltage, total variation with line and load	V <sub>OUT(DC)</sub>	C <sub>IN</sub> = 22μF, C <sub>OUT</sub> = 400μF ceramic V <sub>IN</sub> = 3V to 15V, I <sub>OUT</sub> = 0A to 15A	-40°C ≤ T <sub>J</sub> ≤ 125°C	0.99	1	1.01	V
Input supply current (shutdown)	I <sub>S(VIN)</sub>	Shutdown, EN = 0, V <sub>IN</sub> = 12V, BIAS = 3.3V		90	120	150	μA
BIAS pin input current	I <sub>BIAS</sub>	Shutdown, EN = 0, BIAS = 3.3V			1	10	μA
Input supply quiescent current	I <sub>Q(VIN)</sub>	V <sub>IN</sub> = 12V, EN = 1V, V <sub>OUT</sub> = 1V, forced continuous mode (FCM), BIAS is open		40	47	55	mA
		V <sub>IN</sub> = 12V, EN = 1V, V <sub>OUT</sub> = 1V, discontinuous- conduction mode (DCM), BIAS is open		8	10	12	mA
Start-up time	t <sub>START</sub>	C <sub>OUT</sub> = 400μF ceramic, no load, V <sub>IN</sub> = 12V, V <sub>OUT</sub> = 1V			1.3		ms
Soft-start slew rate	SS	SENSE <sup>+</sup> - SENSE <sup>-</sup>			0.5		V/ms
EN pin rising threshold	V <sub>EN(RISE)</sub>	EN rising	-40°C ≤ T <sub>J</sub> ≤ 125°C	0.8	0.85		V
EN pin falling threshold	V <sub>EN(FALL)</sub>	EN falling	-40°C ≤ T <sub>J</sub> ≤ 125°C		0.66	0.7	V
Output continuous current range	I <sub>OUT(DC)</sub>	V <sub>IN</sub> = 12V, V <sub>OUT</sub> = 1V <sup>4</sup>				15	A
Line regulation accuracy	ΔV <sub>OUT(LINE)</sub> /V <sub>OUT</sub>	V <sub>OUT</sub> = 1V, V <sub>IN</sub> = 3V to 15V, I <sub>OUT</sub> = 0A	-40°C ≤ T <sub>J</sub> ≤ 125°C		0.001	0.02	%/V
Load regulation accuracy	ΔV <sub>OUT(LOAD)</sub> /V <sub>OUT</sub>	V <sub>OUT</sub> = 1V, I <sub>OUT</sub> = 0A to 15A	-40°C ≤ T <sub>J</sub> ≤ 125°C		0.2	0.6	%

(T<sub>A</sub> = 25°C, V<sub>IN</sub> = 12V)

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Output ripple voltage <sup>4</sup>	V <sub>OUT(AC)</sub>	I <sub>OUT</sub> = 0A, C <sub>OUT</sub> = 400μF ceramic, V <sub>IN</sub> = 12V, V <sub>OUT</sub> = 1V		16.5	5	20.5	mV
Output current limit	I <sub>OUTPK</sub>	V <sub>IN</sub> = 12, V <sub>OUT</sub> = 1V		16	18	20	A
Positive overcurrent (POC) protection threshold <sup>5</sup>	I <sub>POC</sub>	Inductor peak current, POC = 20A		18	20	22	A
Fast positive overcurrent (FPOC) protection threshold <sup>5</sup>	I <sub>FPOC</sub>	Inductor peak current, FPOC = 25A, will shut down the μModule		23	25	29	A
Minimum on-time	t <sub>ON(MIN)</sub>				50	60	ns
PGOOD output low	V <sub>PGOODL</sub>	I <sub>PGOOD</sub> = 4mA				0.4	V
PGOOD trip level V <sub>REF</sub> = 0.5V	V <sub>PGOOD</sub>	Output undervoltage threshold		-16	-13	-10	%
		Output OV protection threshold		10	13	16	%
PGOOD leakage	I <sub>PGOOD</sub>					0.1	μA
PGOOD pull-down resistance	R <sub>PGOOD</sub>				68		Ω
Oscillator frequency	f <sub>OSC</sub>	R <sub>PGM1</sub> = 309Ω			500		kHz
		R <sub>PGM1</sub> = 21.5kΩ			1		MHz
		R <sub>PGM1</sub> = 115kΩ			2		MHz
Internal low dropout (LDO)-regulated output to power gate drives	V <sub>CC</sub>	V <sub>IN</sub> = 3V to 15V		1.7	1.8	1.9	V
Analog AV <sub>DD</sub> voltage to power internal circuitry	V <sub>AVDD</sub>	V <sub>IN</sub> = 3V to 15V			1.8		V
V <sub>IN</sub> undervoltage lockout	V <sub>IN_UVLO</sub>	Rising		2.4	2.5	2.6	V
		Hysteresis			100		mV
Feedback voltage accuracy	SENSE <sup>+</sup> / SENSE <sup>-</sup>	SENSE <sup>+</sup> and SENSE <sup>-</sup> , overline and load range	-40°C ≤ T <sub>J</sub> ≤ 125°C	0.495	0.5	0.505	V
Feedback voltage range	SENSE <sup>+</sup> / SENSE <sup>-</sup>	Set by PMBus command, 1.95mV resolution		0.4		0.8	V
Negative voltage sense input range	V <sub>SENSE<sup>-</sup></sub>			-0.1		0.1	V
Positive voltage sense current	I <sub>SENSE<sup>+</sup></sub>			-1		1	μA

(T<sub>A</sub> = 25°C、V<sub>IN</sub> = 12V)

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Negative voltage sense current	I <sub>SENSE<sup>-</sup></sub>				300		μA
<b>Power Management Bus (PMBus) Interface</b>							
CLK, DATA input logic low voltage						0.8	V
CLK, DATA input logic high voltage				1.45			V
CLK, DATA input leakage current				-1		1	μA
DATA output logic low		Sinking 4mA				0.4	V
PMBus operating frequency	f <sub>CLK</sub>					1	MHz
<b>PMBus Telemetry</b>							
Reading update rate <sup>4</sup>		READ_IOUT, READ_VOUT, and READ_VIN			1.47		ms
		READ_TEMPERATURE			2.86		ms
READ_IOUT range						15	A
READ_IOUT accuracy		I <sub>OUT</sub> = 0A		-1		1	A
		0A < I <sub>OUT</sub>		-1.5		1.5	A
READ_VOUT range				400		800	mV
READ_VOUT accuracy				-1		1	%
READ_VIN range				3		15	V
READ_VIN accuracy				-350		350	mV
READ_TEMPERATURE range				-40		125	°C
READ_TEMPERATURE accuracy <sup>4</sup>					±4		°C

LTM4740 は T<sub>J</sub> ≈ T<sub>A</sub> となるようなパルス負荷条件下でテストされています。LTM4740E は、0°C~125°C の内部動作温度範囲内で性能仕様を満たすよう設計されています。-40°C~125°C の内部動作温度範囲にわたる仕様は、設計、特性評価、および統計的プロセス制御との相関によって確認されています。LTM4740I は、-40°C~125°C の内部動作温度範囲全域で仕様を満たすよう設計されています。ここに示す仕様に見合った最大周囲温度は、具体的な動作条件と、ボード・レイアウト、パッケージの定格熱抵抗値、その他の環境条件との組み合わせによって決まります。

- 1 最小オン時間のテストは、ウェハ選別時に行っています。
- 2 様々な V<sub>IN</sub>、V<sub>OUT</sub>、T<sub>A</sub> の条件における出力電流のディレーティング曲線については、[図 30](#)~[図 38](#) を参照してください。
- 3 設計により確保されています。
- 4 ウェハ・レベルで 100%テストしています。

**絶対最大定格**

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 2. 絶対最大定格

PARAMETER	RATING
$V_{IN}$ , SW	18V
$V_{OUT}$ , BIAS	6V
PGOOD, DATA, CLK, EN	4V
$AV_{DD}$ , $V_{CC}$	2.5V
SENSE <sup>+</sup> , PGM0, PGM1	$AV_{DD}$
SENSE <sup>-</sup>	0.3V
Internal operating temperature range (E-grade, I-grade)	-40°C to 125°C
Storage temperature range	-55°C to 150°C
Peak solder reflow body temperature	250°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらはストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCBの熱設計には、細心の注意を払う必要があります。

## 静電放電（ESD）定格

以下の ESD 情報は、ESD の影響を受けやすいデバイスを、ESD から保護された環境で取り扱う場合にのみ適用されます：ANSI/ESDA/JEDEC JS-001 準拠の人体モデル（HBM）、ANSI/ESDA/JEDEC JS-002 準拠の電界誘起チャージ・デバイス・モデル（FICDM）およびチャージ・デバイス・モデル（CDM）。国際電気標準会議（IEC）による電磁両立性：Part 4-2（IEC）（IEC 61000-4-2 準拠）。ANSI/ESD STM5.2 によるマシン・モデル（MM）。MM 電圧値は特性評価にのみ使われます。

## ESD 定格

表 3. LTM4740 の ESD 定格

ESD MODEL	WITHSTAND THRESHOLD (V)	CLASS
HBM	±4000	3A
CDM	±1250	C3

## ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

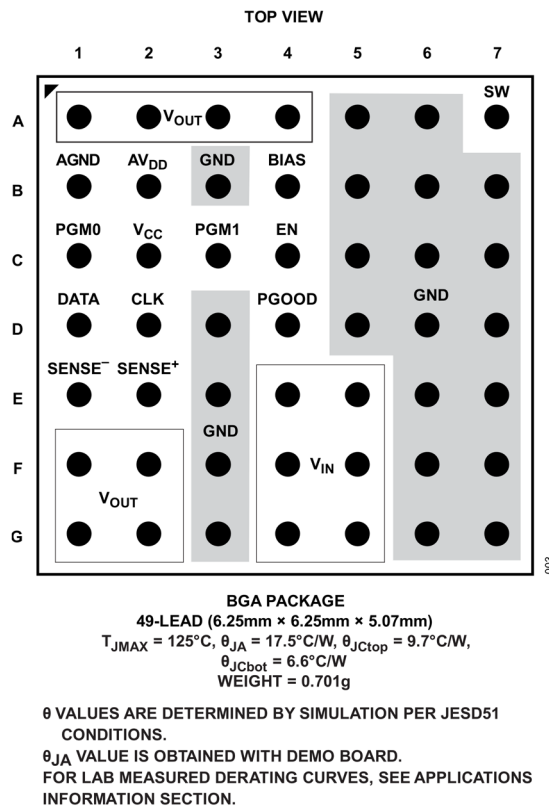


図 3. ピン配置



μModule 製品では、パッケージの行と列のラベル表示が製品ごとに異なることがあります。各パッケージのレイアウトをよくご確認ください。

端子説明

表 4. 端子説明

端子	名称	説明
CFG 1		
A1, A2, A3, A4, F1, F2, G1, G2	V <sub>OUT</sub>	電力出力ピン。これらのピンと GND ピンの間に出力負荷を加えます。これらのピンと GND ピンの間には、出力デカップリング・コンデンサを直接接続することを推奨します。詳細については、 <a href="#">デカップリング条件</a> の表を参照してください。
A5, A6, B3, B5-B7, C5-C7, D5-D7, E6, E7, F6, F7, G6, G7, D3, E3, F3, G3	GND	入出力ターン用電源グラウンド・ピン。

端子 CFG 1	名称	説明
A7	SW	LTM4740のスイッチング・ノード。このピンはテスト専用です。外部回路を使ってSWピンに負荷をかけることはしないでください。
B1	AGND	アナログ・グラウンド。このピンをGNDプレーンに一点接地で接続します。
B2	AV <sub>DD</sub>	アナログ回路用の1.8V電源。AV <sub>DD</sub> とAGNDの間には1μFのセラミック・コンデンサが内部で接続されています。AV <sub>DD</sub> ピンはオープンのままにすることもできます。
B4	BIAS	オプションの2.8V~5.5V LDO入力電源。外部バイアスにより効率が向上します。2.2μFの外付けバイアス・コンデンサが必要です。使用しない場合は、BIASピンをフロート状態のままにします。
C1	PGM0	プログラム入力。プログラミング抵抗を介して、PGM0ピンとグラウンドを接続します。PGM0により、過電流(OC)保護とPMBusアドレスが設定されます。
C2	V <sub>CC</sub>	内部1.8Vレギュレータのバイパス・ピン。内部パワー・ドライバおよび制御回路には、この電圧から給電されます。V <sub>CC</sub> とGNDの間には4.4μFのコンデンサが内部で接続されています。外部回路でV <sub>CC</sub> ピンに負荷をかけることはしないでください。V <sub>CC</sub> ピンはフローティング状態にしてください。
C3	PGM1	プログラム入力。プログラミング抵抗を介して、PGM1ピンとグラウンドを接続します。PGM1により、周波数と制御ループ・ゲインが設定されます。
C4	EN	スイッチング・モード・レギュレータの各チャンネルのEN制御入力。1Vを超える電圧にENを接続するとデバイスを動作させることができます。このピンをGNDに接続するとデバイスはシャットダウンします。
D1	DATA	PMBus データ。
D2	CLK	PMBus クロック。
D4	PGOOD	出力パワー・グッド・インジケータ。PGOODピンは内部コンパレータのオープン・ドレイン出力です。PGOODピンは、V <sub>SENSE+</sub> - V <sub>SENSE-</sub> の電圧が最終レギュレーション電圧の±13%以内になり、かつフォルト状態がなくなるまでは、ローを保ちます。
E1	SENSE <sup>-</sup>	出力電圧リモート検出の負側入力ピン。
E2	SENSE <sup>+</sup>	出力電圧リモート検出の正側入力ピン。V <sub>SENSE+</sub> は負荷の出力電圧に接続します。出力とV <sub>SENSE+</sub> の間に抵抗分圧器を挿入すると、リファレンス電圧より高い電圧に出力を安定化できます。
E4, E5, F4, F5, G4, G5	V <sub>IN</sub>	電力入力ピン。V <sub>IN</sub> ピンとGNDピンの間に入力電圧を印加します。V <sub>IN</sub> ピンとGNDピンの間には、入力デカップリング・コンデンサを直接接続することを推奨します。

代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

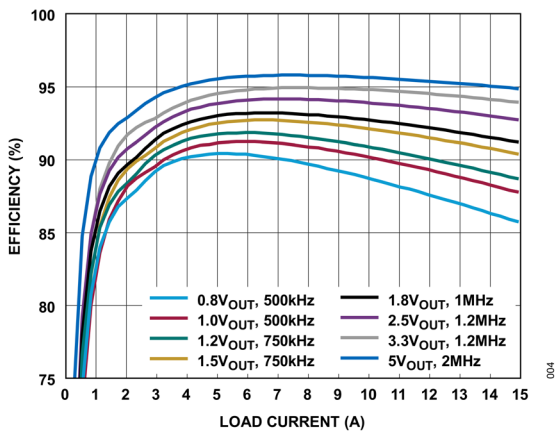


図 4. 効率、 $V_{IN} = 12\text{V}$ 、 $V_{BIAS} = 3.3\text{V}$

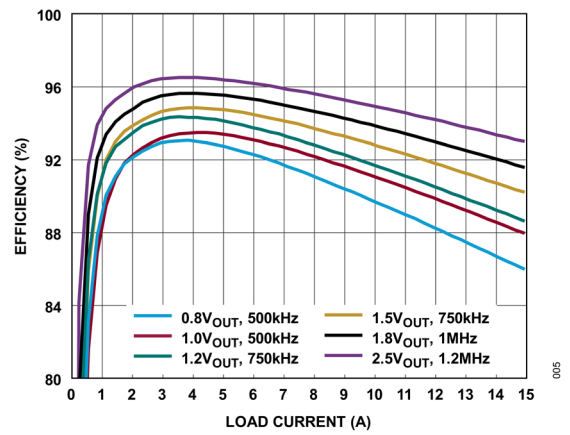


図 5. 効率、 $V_{IN} = 5\text{V}$ 、 $V_{BIAS} = 3.3\text{V}$

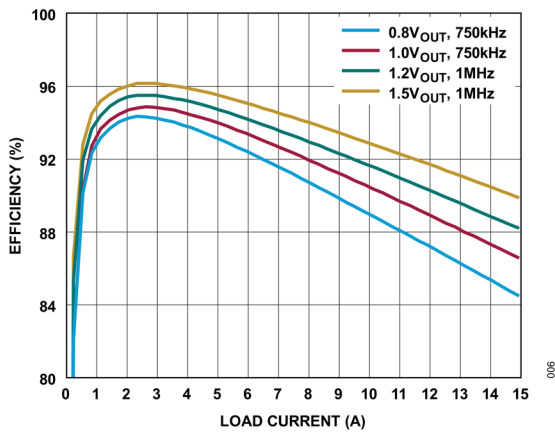


図 6. 効率、 $V_{IN} = 3.3\text{V}$ 、 $V_{BIAS} = 3.3\text{V}$

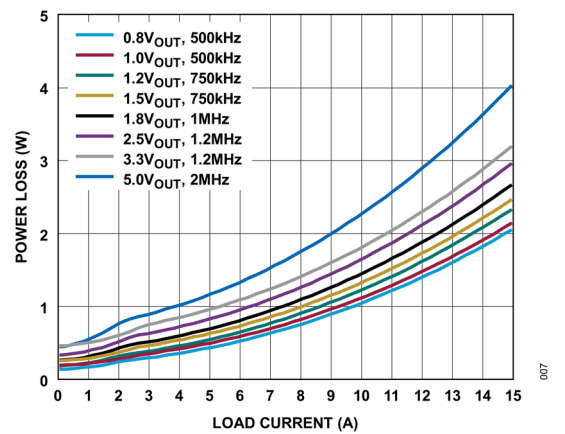


図 7. 電力損失、 $V_{IN} = 12\text{V}$ 、 $V_{BIAS} = 3.3\text{V}$

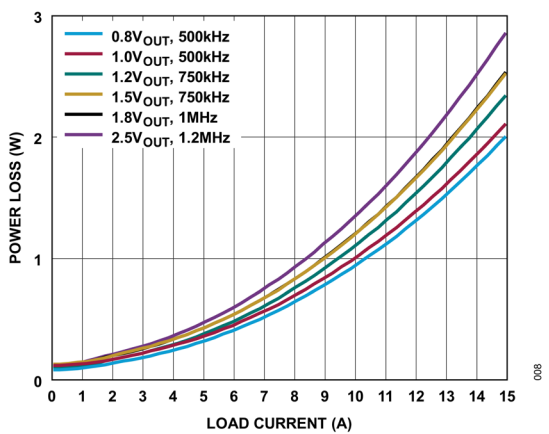


図 8. 電力損失、 $V_{IN} = 5\text{V}$ 、 $V_{BIAS} = 3.3\text{V}$

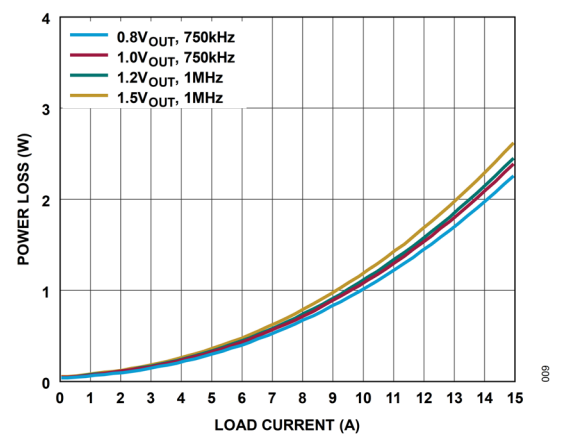


図 9. 電力損失、 $V_{IN} = 3.3\text{V}$ 、 $V_{BIAS} = 3.3\text{V}$

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

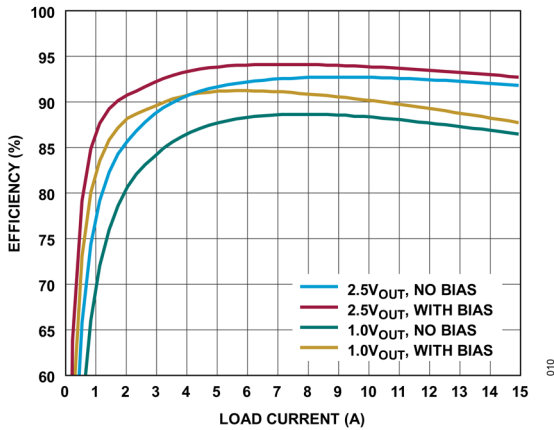


図 10. 効率と負荷の関係、 $V_{IN} = 12\text{V}$ 、外部バイアスあり／なし

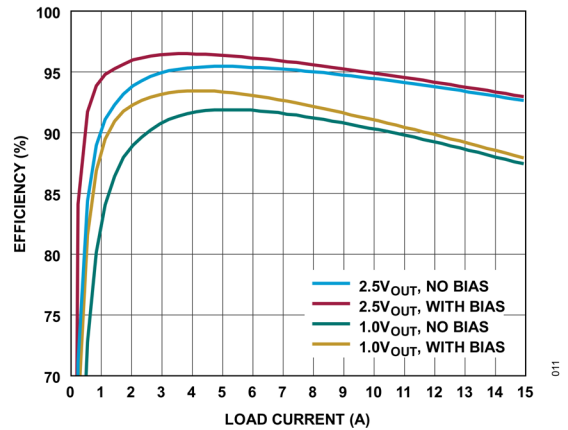


図 11. 効率と負荷の関係、 $V_{IN} = 5\text{V}$ 、外部バイアスあり／なし

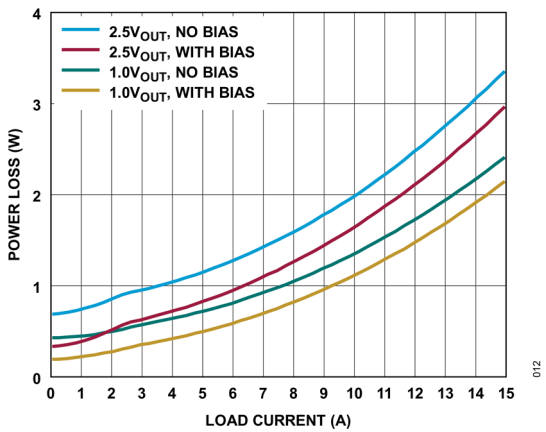


図 12. 効率と負荷の関係、 $V_{IN} = 12\text{V}$ 、外部バイアスあり／なし

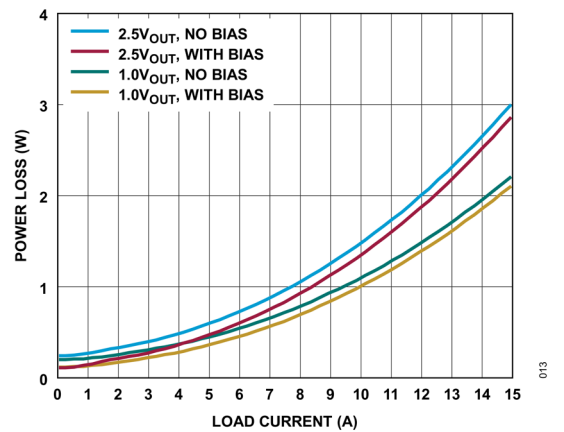


図 13. 効率と負荷の関係、 $V_{IN} = 5\text{V}$ 、外部バイアスあり／なし

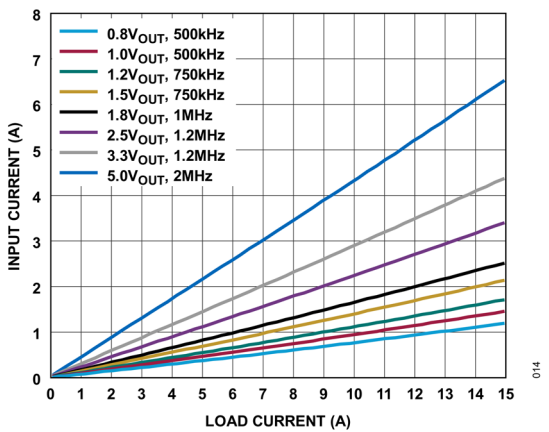


図 14. 入力電流、 $V_{IN} = 12\text{V}$ 、 $V_{BIAS} = 3.3\text{V}$

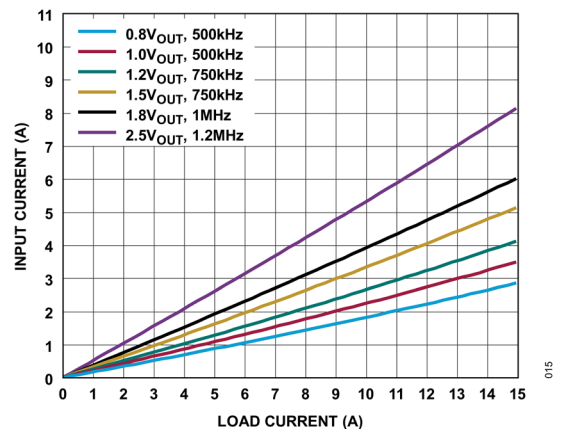


図 15. 入力電流、 $V_{IN} = 5\text{V}$ 、 $V_{BIAS} = 3.3\text{V}$

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

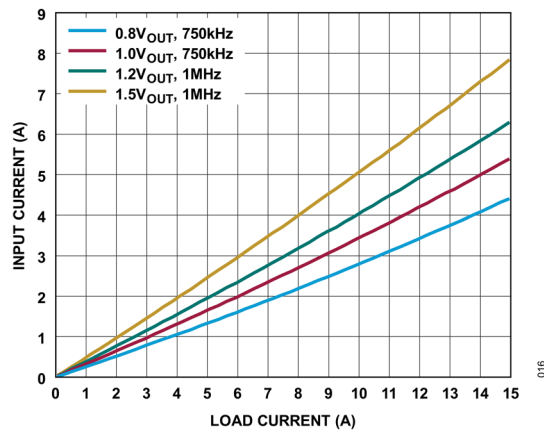


図 16. 入力電流、 $V_{IN} = 3.3\text{V}$ 、 $V_{BIAS} = 3.3\text{V}$

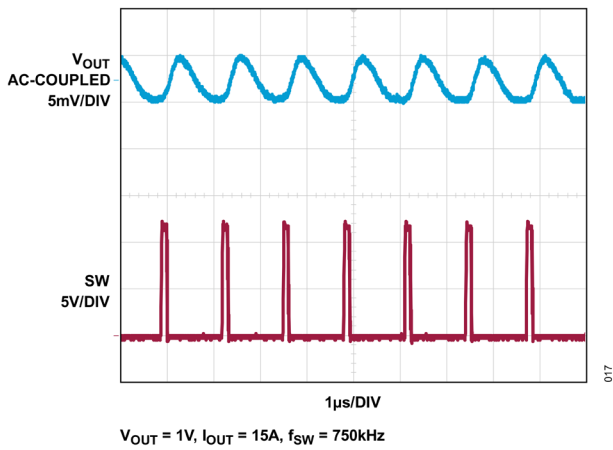


図 17. 出力電圧リップル (FCM)

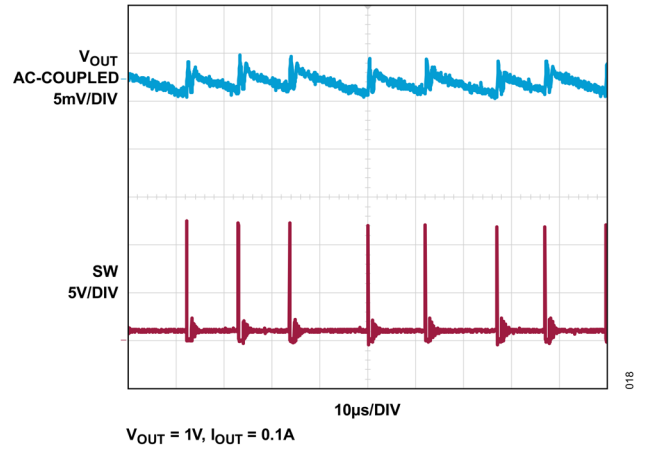


図 18. 出力電圧リップル (DCM)

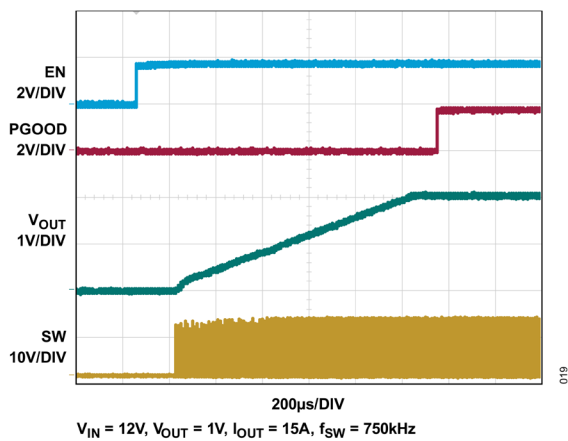


図 19. プリバイアがないときのスタートアップ

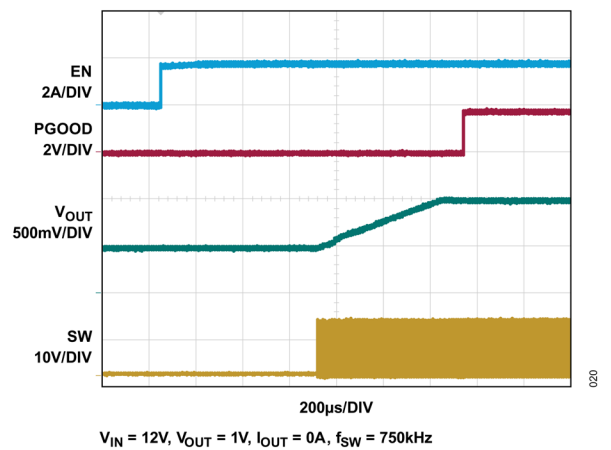
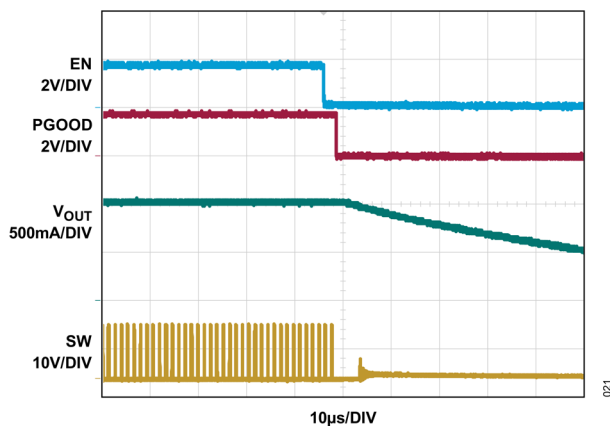


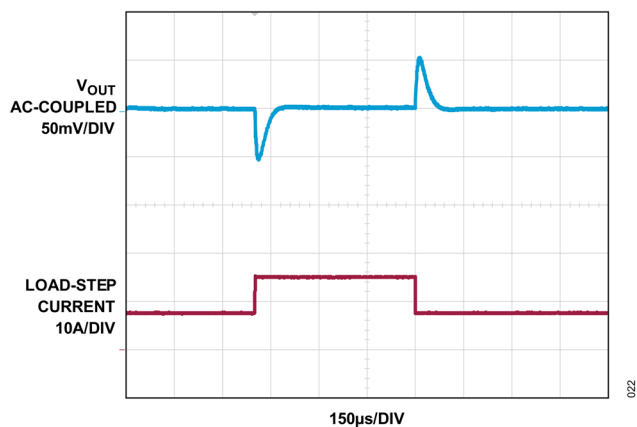
図 20. プリバイアス 0.5V 時のスタートアップ

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。



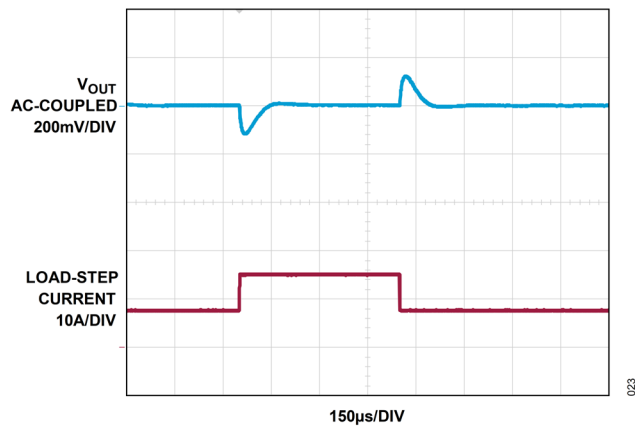
$V_{IN} = 12\text{V}$ ,  $V_{OUT} = 1\text{V}$ ,  $I_{OUT} = 15\text{A}$ ,  $f_{SW} = 750\text{kHz}$

図 21. シャットダウン



$V_{IN} = 12\text{V}$ ,  $V_{OUT} = 1\text{V}$ ,  $I_{OUT} = 7.5\text{A TO } 15\text{A}$ ,  
 $C_{OUT} = 4 \times 220\mu\text{F CERAMIC CAPACITOR}$ ,  $f_{SW} = 2\text{MHz}$

図 22. 出力過渡応答、1V



$V_{IN} = 12\text{V}$ ,  $V_{OUT} = 5\text{V}$ ,  $I_{OUT} = 7.5\text{A TO } 15\text{A}$ ,  
 $C_{OUT} = 4 \times 220\mu\text{F CERAMIC CAPACITOR}$ ,  $f_{SW} = 2\text{MHz}$

図 23. 出力過渡応答、5V

## 動作原理

### LTM4740 の概要

LTM4740 は、PMBus を備えたシングルフェーズ・ポイントオブロード (POL) 降圧レギュレータで、最大 15A を供給できます。連続電流は内部の動作温度に左右されます。このデバイスは 2 個の外付け抵抗により出力電圧を設定可能で、0.4V~5.5V の値に正確に安定化することができます。入力電圧範囲は 3V~15V です。LTM4740 が降圧コンバータであることを考慮すると、入力電圧には目的の出力電圧と負荷電流に対応できるだけの高さがが必要です。簡略化したブロック図 (図 24) を参照してください。アナログ・デバイセズの [LTpowerPlay](#)® グラフィカル・ユーザ・インターフェース (GUI)、[DC1613A](#) USB-PMBus アダプタ、[EVAL-LTM4740-AZ](#) 評価用ボードが提供されています。

LTM4740 には、電流モード・コントローラ、パワー・スイッチング・エレメント、パワー・インダクタ、適度な容量の入出力コンデンサが内蔵されています。LTM4740 は、固定周波数のパルス幅変調 (PWM) レギュレータです。スイッチング周波数は PGM1 ピンと GND の間に適切な値の抵抗を接続するだけで設定できます。LTM4740 では高度変調方式 (AMS) が選択可能で、この使用により高速負荷過渡応答時の性能が向上します。動作と機能の設定は、ピンストラップ抵抗を PGMn ピンとグラウンドの間に接続するか、PMBus コマンドを使用することで選択可能です。詳細については、[アプリケーション情報](#)のセクションを参照してください。内蔵レギュレータが制御回路に電力を供給します。すべての負荷に対する効率を改善するためには、BIAS をフローティング状態のままにせず、制御回路への電源電流を外部の 3.3V<sub>BIAS</sub> から供給することができます。EN ピンを使用して、LTM4740 を動作状態またはシャットダウンにします。LTM4740 を強制連続モード (FCM) で動作させると、広い負荷範囲にわたって高速過渡応答を得ることができます。また、最大周波数での動作が可能です。FCM では発振器が連続的に動作し、正の SW 遷移がクロックに同期されます。負のインダクタ電流も許容されます。このモードでは、LTM4740 が出力から電流をシンクしてその電荷を入力に戻せるので、負荷ステップ過渡応答が改善されます。軽負荷時の効率を向上するため、LTM4740 は軽負荷状態では不連続導通モード (DCM) で動作させることができます。DCM はデフォルトではディスエーブルされており、PMBus コマンドでイネーブルできます。詳細については、[アプリケーション情報](#)のセクションを参照してください。

LTM4740 はパワー・グッド・コンパレータを備えており、SENSE<sup>+</sup>ピンと SENSE<sup>-</sup>ピンの間の電圧が代表値の±10%の範囲に入っていれば作動します (例えば代表値が 0.5V であれば、PGOOD 範囲は 0.45V~0.55V)。PGOOD 出力はオープン・ドレイン・トランジスタで、出力がレギュレーション状態にある場合はオフになるため、外付け抵抗によって PGOOD ピンをハイにプルアップできます。LTM4740 には、ジャンクション温度が高い場合にパワー・スイッチングを行わないようにするサーマル・シャットダウン機能が備わっています。この機能が有効となるスレッシュホールドは、通常動作との干渉を避けるため 125°C より高い値となっています。そのため、サーマル・シャットダウンが作動する状態で長時間または繰り返し動作するとデバイスの信頼性を損なう可能性があります。LTM4740 は大電流を出力するための並列動作をサポートしていません。

### LTM4740 の主要機能

- ▶ 強制連続モード (FCM) 動作および不連続導通モード (DCM) 動作。
- ▶ 固定周波数制御ループ。
- ▶ 500kHz~2MHz の範囲でプログラムできる設定可能な周波数。
- ▶ 過渡応答を改善できる高度変調方式 (AMS) を選択可能。
- ▶ オプションの外部バイアス入力電源による高効率化。
- ▶ ピンストラップのプログラマビリティ。
- ▶ 出力電流、出力電圧、入力電圧、ジャンクション温度の PMBus テレメトリ。
- ▶ PMBus の適応性のある電圧スケーリング (AVS)、リファレンス範囲は 0.4V~0.8V。
- ▶ 入出力の低電圧と過電圧、過電流、過電力のフォルト、通信、メモリ、ロジック (CML) のフォルトの PMBus によるフォルトや警告のモニタリング。



## アプリケーション情報

ほとんどのアプリケーションでは、設計プロセスは簡単です。その概要を以下に示します。

1. 表 6 を参照し、目的の入力範囲と出力電圧を満たす行を見つけます。
2. 推奨される  $C_{IN}$ 、 $C_{OUT}$ 、抵抗の値を適用します。

これらの部品の組み合わせは適切な動作が実現できるようテストされていますが、目的のシステムの入力電源、負荷、環境などの条件の全域で動作が適切であることを、ユーザの責任のもとで検証してください。最大出力電流は、ジャンクション温度、入力と出力の電圧の大きさの関係、極性、およびその他の要因によって制限されるという点に注意してください。詳細については、[代表的な性能特性](#)のセクションのグラフを参照してください。

所定の入力条件の全域で最適な効率を実現するための推奨周波数（および  $R_{PGM1}$  値）を表 6 に示します。

表 6. 推奨部品値と設定 ( $T_A = 25^\circ\text{C}$ )

$V_{IN}$ (V)	$V_{OUT}$ (V)	$R_{FB1}$ (k $\Omega$ )	$R_{FB2}$ (k $\Omega$ )	$C_{IN}$ ( $\mu\text{F}$ )	$C_{OUT}$ ( $\mu\text{F}$ )	$f_{SW}$ (Hz)	$R_{PGM1}$ ( $\Omega$ )
4.5 to 15	0.8	1.82	3.01	2 × 22 (25V)	4 × 100	500k	309
4.5 to 15	1	3.01	3.01	2 × 22 (25V)	4 × 100	500k	309
4.5 to 15	1.2	4.22	3.01	2 × 22 (25V)	4 × 100	750k	2.15k
4.5 to 15	1.5	6.02	3.01	2 × 22 (25V)	4 × 100	750k	2.15k
4.5 to 15	1.8	7.87	3.01	2 × 22 (25V)	4 × 100	1M	21.5k
5 to 15	2.5	12.01	3.01	2 × 22 (25V)	4 × 100	1.2M	56.2k
6.6 to 15	3.3	16.9	3.01	2 × 22 (25V)	4 × 100	1.2M	56.2k
10.5 to 15	5	22.6	2.49	2 × 22 (25V)	4 × 100	2M	115k

## コンデンサの選択に関する考慮事項

表 6 の  $C_{IN}$  と  $C_{OUT}$  のコンデンサの値は、対応する動作条件において推奨される最小値です。表 6 に示した値より小さいコンデンサを採用すると望ましくない動作が生じる可能性があるため、推奨しません。必要に応じてこれより大きな値を使用することは一般的に可能で、動的応答が向上する可能性があります。その場合でも、目的のシステムの入力電源、負荷、環境などの条件に対し動作が適切であることをユーザの責任のもとで検証してください。

セラミック・コンデンサは小型、堅牢で、ESR が非常に小さいコンデンサです。ただし、すべてのセラミック・コンデンサが適しているわけではありません。X5R タイプおよび X7R タイプは温度と印加電圧の変化に対して安定しており、信頼できる性能を備えています。Y5V や Z5U などのその他のタイプでは、容量の温度係数と電圧係数が非常に大きくなっています。アプリケーション回路によっては、これらのコンデンサの公称容量にわずかな誤差があるだけで、予想を超える大きな出力電圧リップルが発生する原因となる可能性があります。セラミック・コンデンサには圧電効果もあります。DCM 動作時の LTM4740 のスイッチング周波数は、負荷電流に依存します。セラミック・コンデンサを可聴周波数で発振させて、可聴ノイズを発生することがあります。DCM がイネーブルされているときのみ、LTM4740 は軽負荷条件でパルスをスキップすることができます。これが発生すると、有効なスイッチング周波数が低減し、程度により可聴周波数範囲で動作する可能性があります。このシナリオでは、LTM4740 は下限電流値で動作するので、可聴ノイズは抑制されます。許容できない場合は、出力に高性能の電解コンデンサを使用してください。セラミック・コンデンサと低コストの電解コンデンサを並列に組み合わせることも可能です。セラミック・コンデンサに関する最後の注意点は、LTM4740 の最大入力電圧定格に関することです。セラミック入力コンデンサに配線パターンまたはケーブルのインダクタンスが組み合わさることにより、高い Q（不足減衰）のタンク回路が形成されます。LTM4740 回路がライブ電源に接続された場合、入力電圧は公称値の 2 倍に達し、デバイスの定格を超える可能性があります。この状況は容易に回避できます（詳細については[ホットプラグにおける安全性](#)のサブセクションを参照）。

## ピンストラップのプログラマビリティ

LTM4740 には 2 つのプログラム・ピン (PGM0 と PGM1) があり、このデバイスの主要な構成をいくつか設定できます (詳細については表 7 と表 8 を参照)。PGMn ピンの値は、起動の初期化中に読み出されます。PGM0 ピンと PGM1 ピンには、それぞれ 32 個の検出レベルがあります。PGMn ピンと AGND の間にピンストラップ抵抗を 1 個接続することで、32 個のコードの中から 1 つを選択します。PGM0 は、POC レベルと PMBus アドレスの選択に使用します。PGM1 ピンは、スイッチング周波数と事前定義済みシナリオを選択します。このシナリオは、電圧ループ・ゲインと高度変調方式 (AMS) の選択に対応しています。事前定義済みシナリオを表 9 にまとめています。

表 7. PGM0 による POC と PMBus アドレスの選択

CODES	$R_{PGM0}$ ( $\Omega$ )	POC (A)	PMBus ADDRESS
0	95.3	20	0x38h
1	200		0x39h
2	309		0x3Ah
3	422		0x3Bh
4	536		0x3Ch
5	649		0x3Dh
6	768		0x3Eh
7	909		0x3Fh
8	1.05k	17.3	0x38h
9	1.21k		0x39h
10	1.4k		0x3Ah
11	1.62k		0x3Bh
12	1.87k		0x3Ch
13	2.15k		0x3Dh
14	2.49k		0x3Eh
15	2.87k		0x3Fh
16	3.74k	14.6	0x38h
17	8.06k		0x39h
18	12.4k		0x3Ah
19	16.9k		0x3Bh
20	21.5k		0x3Ch
21	26.1k		0x3Dh
22	30.9k		0x3Eh
23	36.5k		0x3Fh
24	42.2k	12	0x38h
25	48.7k		0x39h
26	56.2k		0x3Ah
27	64.9k		0x3Bh
28	75k		0x3Ch
29	86.6k		0x3Dh
30	100k		0x3Eh
31	115k		0x3Fh

表 8. PGM1 によるスイッチング周波数およびシナリオの選択

CODES	$R_{PGM1}$ ( $\Omega$ )	SWITCHING FREQUENCY (Hz)	SCENARIO #
0	95.3	500k	A
1	200		B
2	309		C
3	422		D
4	536		E
5	649		F
6	768	600k	A
7	909		B
8	1.05k		C
9	1.21k		D
10	1.4k		E
11	1.62k		F
12	1.87k	750k	A
13	2.15k		B
14	2.49k		C
15	2.87k		D
16	3.74k		E
17	8.06k		F
18	12.4k	1M	A
19	16.9k		B
20	21.5k		C
21	26.1k		D
22	30.9k		E
23	36.5k		F
24	42.2k	1.2M	A
25	48.7k		B
26	56.2k		C
27	64.9k		D
28	75k		E
29	86.6k		F
30	100k	2M	A
31	115k		B

LTM4740 には、表 9 に概要を示す 6 つの事前定義済みシナリオがあります。これらは、PGM1 ピンと AGND の間に接続されたピンストラップ抵抗 1 個により選択できます。制御ループの性能を最適化するための電圧ループ・ゲイン抵抗 (RVGA) の選択についての情報は、電圧ループ・ゲインのセクションを参照してください。シナリオごとに、高度変調方式 (AMS) オプションも選択されます。

表 9. 事前定義済みシナリオ

SCENARIO #	RVGA (kΩ)	AMS OPTION
A	15.7	Disabled
B	22.7	Disabled
C	15.7	Enabled
D	22.7	Enabled
E	31.3	Enabled
F	44.8	Enabled

## PMBus インターフェース

PMBus は、電力変換デバイスとの通信手段を定義する業界標準です。業界標準の SMBus シリアル・インターフェースと PMBus コマンド言語で構成されています。LTM4740 は、ホスト (コントローラ) デバイスと通信するための PMBus インターフェースをサポートしています。このデバイスの PMBus アドレスは、PGM0 ピンと AGND の間に接続されたピンストラップ抵抗によって選択されます (ピンストラップのプログラマビリティのサブセクションを参照)。表 10 に、サポートされている PMBus コマンドを示します。詳細については、ユーザ・リファレンス・マニュアルを参照してください。

表 10. サポートされている PMBus コマンド

コマンド・コード	コマンド名	説明	タイプ	データ・フォーマット	工場出荷時の値
0x01	OPERATION	出力のイネーブル/ディスエーブル。	R/W byte	Bit field	0x80
0x02	ON_OFF_CONFIG	EN ピンと PMBus 動作コマンドの設定。	R/W byte	Bit field	0x1F
0x03	CLEAR_FAULTS	セットされたフォルト・ビットをクリア。	Send byte		N/A
0x10	WRITE_PROTECT	意図せぬ変更を防ぐためにデバイスが提供する保護レベル。	R/W byte	Bit field	0x20
0x19	CAPABILITY	LTM4740 がサポートしている PMBus オプション通信プロトコルの概要。	R byte	Bit field	0xA0
0x20	VOUT_MODE	出力電圧のデータ・フォーマットと仮数指数。	R byte	Bit field	0x17
0x21	VOUT_COMMAND	掃還リファレンス電圧の設定値。	R/W word	ULINEAR16	0x0100

コマンド・コード	コマンド名	説明	タイプ	データ・フォーマット	工場出荷時の値
0x24	VOUT_MAX	リファレンス電圧の上限設定値。	RW word	ULINEAR16	0x019A
0x78	STATUS_BYTE	デバイスのフォルト状態を 1 バイトに要約したもの。	R byte	Bit field	N/A
0x79	STATUS_WORD	デバイスのフォルト状態を 2 バイトに要約したもの。	R word	Bit field	N/A
0x7A	STATUS_VOUT	出力電圧フォルトおよび警告ステータス。	R byte	Bit field	N/A
0x7B	STATUS_IOUT	出力電流フォルトおよび警告ステータス。	R byte	Bit field	N/A
0x7C	STATUS_INPUT	入力電圧フォルトおよび警告ステータス。	R byte	Bit field	N/A
0x7D	STATUS_TEMPERATURE	デバイスのジャンクション温度フォルトおよび警告ステータス。	R byte	Bit field	N/A
0x7E	STATUS_CML	通信フォルトおよび警告ステータス。	R byte	Bit field	N/A
0x80	STATUS_MFR_SPECIFIC	メーカー固有のフォルトおよび警告ステータス。	R byte	Bit field	N/A
0x88	READ_VIN	入力電圧のテレメトリ。	R word	LINEAR11	N/A
0x8B	READ_VOUT	帰還電圧のテレメトリ。	R word	ULINEAR16	N/A
0x8C	READ_IOUT	出力電流のテレメトリ。	R word	LINEAR11	N/A
0x8D	READ_TEMPERATURE_1	デバイスのジャンクション温度のテレメトリ。	R word	LINEAR11	N/A
0xAD	IC_DEVICE_ID	デバイスのルート製品番号。	R block	ASCII	"LTM4740"
0xAE	IC_DEVICE_REV	デバイスのリビジョン・コード。	R block	ASCII	N/A
0xD0	MFR_PINSTRAP	メーカー固有のデバイス動作設定。	RW byte	Bit field	PGM0/PGM1 dependent
0xD1	MFR_SCENARIO_0	メーカー固有のデバイス動作設定。	RW byte	Bit field	PGM1 dependent
0xD2	MFR_SCENARIO_1	メーカー固有のデバイス動作設定。	RW byte	Bit field	PGM1 dependent
0xD3	MFR_SCENARIO_2	メーカー固有のデバイス動作設定。	RW byte	Bit field	N/A

## LTPowerPlay : デジタル・パワー・マネージメント用のインタラクティブ GUI

LTPowerPlay<sup>®</sup>は、LTM4740を含むアナログ・デバイセズのデジタル・パワー・システム・マネージメント (PSM) デバイスをサポートする、Windows ベースの強力な開発環境です。LTPowerPlay のメイン・インターフェースを、[図 25](#) に示します。

LTPowerPlay は、評価用ボードまたはユーザ・アプリケーションに接続することにより、アナログ・デバイセズ製 IC の評価に使用できます。この LTPowerPlay 設計ソフトウェアは、様々な作業をサポートします。(ハードウェアを接続しない) オフライン・モードで使用することも可能であり、複数のデバイス構成ファイルを作成し、保存して後でロードし直すことができます。LTPowerPlay は従来にない診断機能とデバッグ機能を備えており、基板の機能確認時に電源システムのプログラムや調整を行ったり、レールの機能確認時にパワーに関する問題を診断したりする場合に、貴重な診断ツールとなります。LTPowerPlay は、アナログ・デバイセズの DC1613A USB- $\mu$ C/SMBus/PMBus アダプタを利用して、アナログ・デバイセズの EVAL-LTM4740-AZ 評価用ボードを含む様々なターゲットと通信を行います。このソフトウェアは自動更新機能も備えており、デバイス・ドライバと技術文書一式を含めて、常に最新のリリースを維持します。また、LTPowerPlay について、いくつかのチュートリアル・デモを含む充実したコンテキスト・ヘルプを備えています。詳細については、アナログ・デバイセズの [LTPowerPlay](#) のウェブ・ページを参照してください。

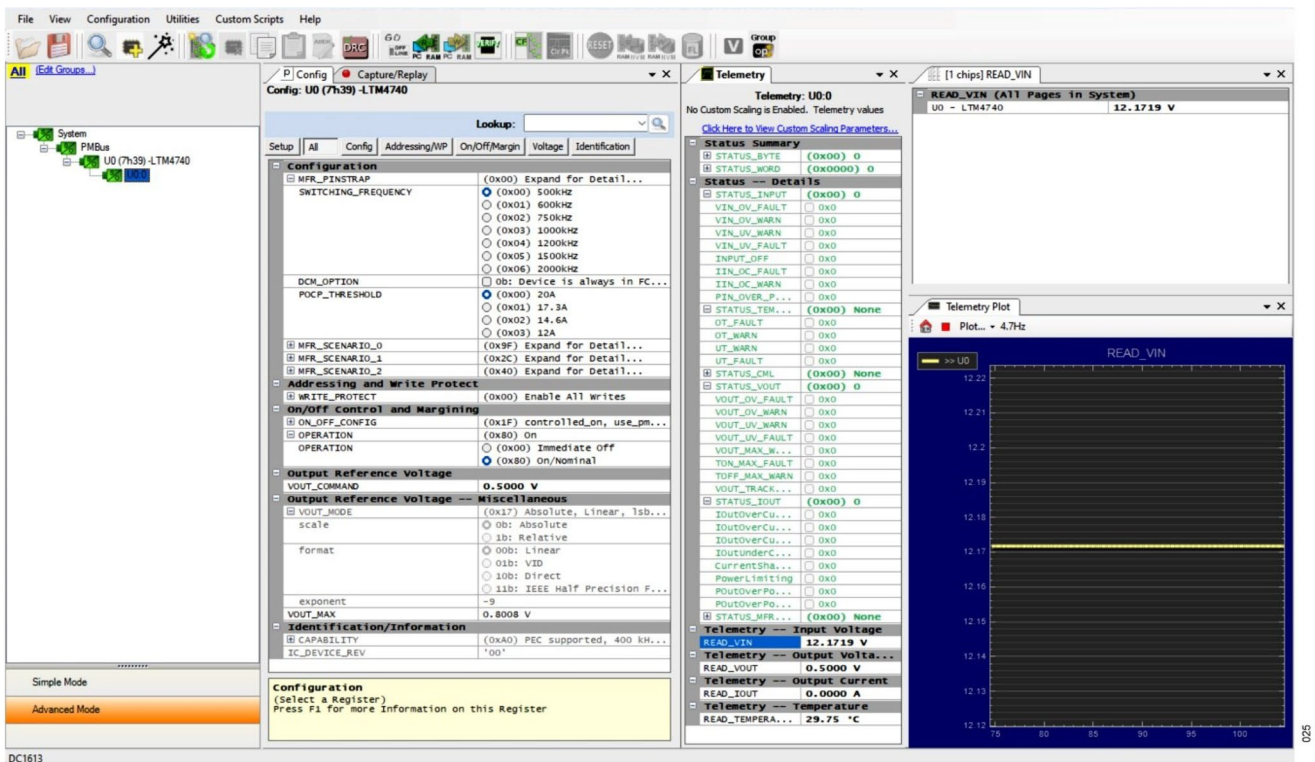


図 25. LTPowerPlay のメイン・インターフェース

## 周波数の選択

LTM4740 は固定周波数のパルス幅変調 (PWM) アーキテクチャを採用しており、PGM1 ピンとグラウンドの間に抵抗を接続することによって、500kHz~2MHz の範囲にスイッチング周波数を設定できます。詳細については、表 8 を参照してください。

## 高度変調方式

LTM4740 は、選択可能な高度変調方式 (AMS) を備えており、過渡応答を向上できます。AMS は、一般的な固定周波数 PWM 方式よりも大きな利点が得られます。AMS 機能を有効にすると、立上がりエッジと立下がりエッジの両方での変調が可能になり、その結果、大きな負荷過渡応答時にスイッチング周波数が一時的に増加または減少します。図 26 は、LTM4740 で AMS がイネーブルされている場合の、一般的な立下がりエッジ変調に加えて立上がりエッジ変調を行う方式を示しています。

この変調方式により、最小限の遅延でオン/オフの切り替えが可能になります。全インダクタ電流が非常に急速に増加するため、負荷要求が満たされ、出力コンデンサから引き出される電流は減少します。AMS を有効にすると、位相マージンを犠牲にすることなく、システムのクロズド・ループ帯域幅を拡張できます。その結果、出力容量を最小限に抑えることができます。

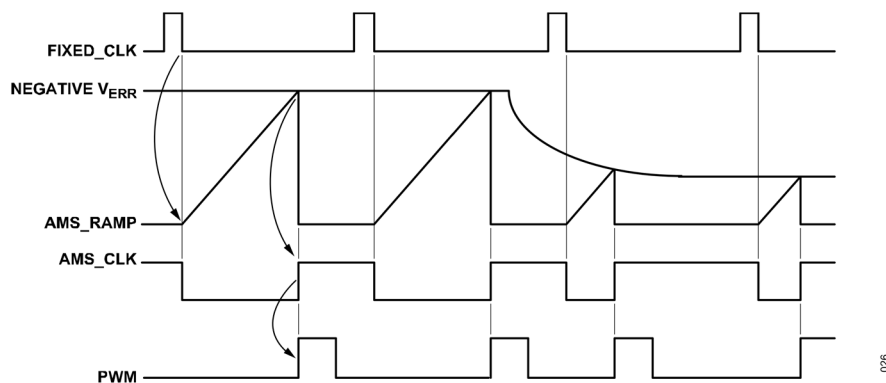


図 26. 高度変調方式の動作

## 出力電圧の検出

LTM4740 のデフォルトのリファレンス電圧は 0.5V です。リファレンス電圧は、PMBus の VOUT\_COMMAND を使い、1.95mV の分解能で 0.4V~0.8V の範囲に調整できます。目的の出力電圧が VREF より高い場合、RFB1 と RFB2 の抵抗分圧器を用いて、出力電圧を検出する必要があります。RFB2 の値が 5kΩ を超えないようにすることを推奨します。抵抗分圧比は式 1 で求められます。

$$V_{OUT} = V_{REF} \times \left( 1 + \frac{R_{RFB1}}{R_{RFB2}} \right) \quad (1)$$

ここで、

V<sub>OUT</sub> は出力電圧。

V<sub>REF</sub> はリファレンス電圧。

R<sub>FBI</sub> は上側の分圧器抵抗。

R<sub>FB2</sub> は下側の分圧器抵抗。

## 動作周波数のトレードオフ

入出力動作条件に対し、表 6 に示す最適な  $R_{PGM1}$  値を使用することを推奨します。ただし、システム・レベルやその他の考慮事項によっては別の動作周波数が必要となる場合があります。LTM4740 は広い範囲の動作周波数に対応できる柔軟性を備えていますが、周波数を無計画に選択すると、特定の動作条件やフォルト条件において好ましくない動作を示す可能性があります。周波数が高すぎると、効率が低下したり過剰な熱が発生することがあります。また、出力が過負荷になったり短絡した場合には、LTM4740 が損傷する可能性があります。周波数が低すぎると、最終設計において出力リップルが大きすぎたり、出力コンデンサが大きくなりすぎたりする可能性があります。

LTM4740 は、安定性を確保しノイズ耐性を向上させるために、オン時間中の電流ループに適用するスロープ補償機能を内蔵しています。スロープ補償が電流ループを飽和させないようにするには、最大オン時間を式 2 により制限する必要があります。

$$t_{ON(MAX)} = \frac{5pF \left[ 800mV - \left( I_{OUT(MAX)} + \frac{I_{RIPPLE}}{2} \right) \times \frac{1.6\Omega}{62.5} \right]}{I_{SLOPE}} \quad (2)$$

ここで、

$t_{ON(MAX)}$  はハイサイド MOSFET の最大オン時間。

$I_{OUT(MAX)}$  は最大負荷電流。

$I_{RIPPLE}$  はインダクタ電流リップルのピーク to ピーク値。

$I_{SLOPE}$  は内部スロープ補償の振幅。デフォルト値は  $3.78\mu A$  で、この値は PMBus の MFR\_SCENARIO\_0 コマンドによって調整できます。

最小スイッチング周波数の推奨値は、式 3 で計算します。

$$f_{SW(MIN)} = \frac{V_{OUT}}{t_{ON(MAX)} \times V_{IN(MIN)}} \quad (3)$$

ここで、

$f_{SW(MIN)}$  は選択可能な最小スイッチング周波数。

システム・ノイズの混入により、定常状態の動作であっても、通常、SW の立上がりエッジと立下がりエッジにはランダムなジッタ・ノイズが発生します。スイッチング周波数 ( $f_{sw}$ ) を選択する場合は、ジッタを考慮に入れ、 $f_{SW(MIN)}$  より高く、 $f_{SW(MAX)}$  より低くする必要があります。SW のジッタを改善するには、より小さいインダクタ値を用い、電圧ループ・ゲインを低くして、ノイズ感度を最小限に抑えることを推奨します。

周波数は、制御可能な最小オン時間と制御可能な最小オフ時間に違反しないように選択する必要があります。最大スイッチング周波数の推奨値は、式 4 で計算します。

$$f_{SW(MAX)} = \text{MIN} \left\{ \frac{V_{OUT}}{t_{ON(MIN)} \times V_{IN(MAX)}}, \frac{V_{IN(MIN)} - V_{OUT}}{t_{OFF(MIN)} \times V_{IN(MIN)}} \right\} \quad (4)$$

ここで、

$f_{SW(MAX)}$  は選択可能な最大スイッチング周波数。

$V_{IN(MAX)}$  は最大入力電圧。

$V_{IN(MIN)}$  は最小入力電圧。

$t_{ON(MIN)}$  は制御可能な最小オン時間。

$t_{OFF(MIN)}$  は制御可能な最小オフ時間。

## 最大負荷

LTM4740 が駆動できる実用最大連続負荷は、定格では 15A となっていますが、内部電流制限値と内部温度の両方に依存します。内部電流制限値は、過負荷や短絡が生じた場合に LTM4740 の損傷を防ぐよう設計されています。LTM4740 の内部温度は、周囲温度、供給電力、システムのヒート・シンク能力によって変動します。例えば、LTM4740 が 1V で安定化するように構成されている場合は、周囲温度が 60°C 未満に制御されていれば、12V<sub>IN</sub> から 15A の連続電流を供給できます。図 30 と図 31 に示す、V<sub>OUT</sub> = 1V の条件におけるディレーティング曲線を参照してください。同様に、出力電圧が 5V、周囲温度が 85°C の場合は、図 38 のディレーティング曲線に示すように、LTM4740 が 12V<sub>IN</sub> から供給できるのは最大でも 8.5A 程度で、15A の連続電流定格より小さい値になります。

## 電圧ループ・ゲイン

安定性を確保するために、電圧ループ帯域幅 (BW) は、スイッチング周波数の 1/5 より小さくすることを推奨します。出力コンデンサに多層セラミック・コンデンサ (MLCC) を使用するケースを考えます。このコンデンサは、対象周波数範囲内ではほぼ理想的なインピーダンス特性を持ち、等価直列抵抗 (ESR) と等価直列インダクタンス (ESL) は無視できるレベルであるとしています。電圧ループ BW は、式 5 で算出できます。

$$BW = \frac{R_{FB2}}{R_{FB2} + R_{FB1}} \times \frac{R_{VGA}}{2\pi \times 8m\Omega \times C_{OUT}} \quad (5)$$

ここで、

R<sub>VGA</sub> = 電圧ループ・ゲイン抵抗で、選択したシナリオによって設定されます (表 9 を参照)。

## 最低入力電圧

LTM4740 は降圧コンバータなので、出力をレギュレーション状態に維持するには最低限のヘッドルームが必要です。適切な動作を維持するには、V<sub>IN</sub> が 3V を上回るようにしてください。

## プリバイアス出力

LTM4740 は SENSE<sup>+</sup> と SENSE<sup>-</sup> の間の電圧に向けて出力を安定化させます。LTM4740 の出力が目標の出力電圧より高い場合、LTM4740 は少量の電力を入力電源に戻すことで出力を目標電圧に向けて安定化しようとします。入力電源に負荷がない場合、その電圧は上昇できます。入力電圧が LTM4740 の絶対最大定格を超えるほど増加することがないように注意してください。

## 不連続導通モード動作

不連続導通モード (DCM) 動作は、軽負荷時の効率を向上させるためのオプション機能です。このデバイスは DCM 電流検出コンパレータを備えており、強制連続モード (FCM) での動作中にインダクタの谷電流をモニタします。軽負荷時にインダクタの谷電流が 56 サイクル連続して DCM コンパレータのスレッシュホールドを下回ると、LTM4740 はシームレスに DCM 動作に移行します。DCM に移行すると、負荷の減少につれてスイッチング周波数が減少します。インダクタの谷電流が 0A を上回ると、デバイスは直ちに FCM 動作に戻ります。LTM4740 では DCM はデフォルトでディスエーブルされており、PMBus コマンドでイネーブルできます。

## 短絡入力保護

LTM4740 への電力の入力がない場合でも出力が高い電圧に維持されるシステムでは注意が必要です。このような状態となる可能性があるのは、バッテリーやその他の電源が LTM4740 の出力とダイオード OR 接続されているバッテリー充電アプリケーションやバッテリー・バックアップ・システムです。V<sub>IN</sub> ピンをフロート状態にできる場合に、(ロジック信号によって、あるいは V<sub>IN</sub> に接続されているために) EN ピンがハイに保持されていると、LTM4740 の内部回路には内部パワー・スイッチを通じて静止電流が流れます。システムがこの状態で数 mA の電流を許容できる場合は、このことが問題になることはありません。EN ピンが接地されていれば内部電流は実質的にゼロに低下します。しかし、出力を高い電圧に保持した状態で V<sub>IN</sub> ピンが接地されている場合は、LTM4740 内部の寄生ダイオードにより、出力から V<sub>IN</sub> ピンに大きな電流が流れる可能性があります。入力電圧が存在する場合にのみ動作し、短絡入力や反転入力に対する保護機能を備えた回路を図 27 に示します。出力に接続されたバックアップ・バッテリーが短絡入力によって放電されることを、入力ダイオードが防止します。また、反転入力からも回路を保護します。LTM4740 は入力が存在する場合のみ動作します。

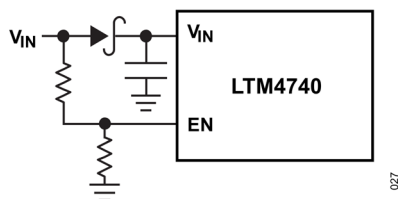


図 27. 反転入力に対応可能な短絡入力保護

## フォルトの処理

LTM4740 は、デバイスと負荷を保護するための包括的なフォルトの検出と処理の機能を備えています。LTM4740 は、過電流 (OC)、過電圧 (OV)、低電圧 (UV)、過熱 (OT)、短絡のようなフォルトの状況をモニタします。フォルトを検出すると、デバイスは設定に応じてシャットダウンやセーフ・モードに入ることによって応答できます。フォルト・ステータスは PMBus 経由で通信され、ホスト (コントローラ) が特定して修正のアクションをとることができます。

## 入力低電圧ロックアウト

LTM4740 は、内部で  $V_{IN}$  の電圧レベルをモニタします。入力電源電圧が低電圧ロックアウト (UVLO) スレッショルドを下回ると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。UVLO ステータスがクリアされると、デバイスは 20ms 後に再起動します。

## 出力過電圧保護

ソフトスタート時の上昇が完了すると、出力過電圧に備えて  $V_{SENSE}^+$  と  $V_{SENSE}^-$  の帰還電圧がモニタされます。帰還電圧が OV デグリッチ・フィルタ遅延時間を超えて過電圧 (OV) 保護スレッショルドを上回ると、スイッチングを停止して PGOOD ピンをローに駆動します。OV ステータスがクリアされると、デバイスは 20ms 後に再起動します。

## 正の過電流保護

LTM4740 のピーク電流モード制御アーキテクチャは、電流制限と短絡保護の機能を本来的に備えています。インダクタ電流は、スイッチング中に連続的にモニタされます。インダクタのピーク電流はサイクル単位で制限されます。スイッチング・サイクルごとに、インダクタ電流の検出値が過電流 (OC) 保護スレッショルドを超過すると、デバイスはハイサイド MOSFET をオフにし、ローサイド MOSFET をオンにして、インダクタ電流が出力電圧によって放電されるようにします。アップダウン・カウンタは、スイッチング・サイクルごとの OC イベントの連続発生数を累積します。このカウンタが 1024 を超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。OC にはヒカップ保護があり、20ms 経過後にリスタートします。

LTM4740 には 4 つの OC スレッショルド (20A、17.3A、14.6A、12A) があり、PGM0 ピンで選択できます (ピンストラップのプログラマビリティのセクションを参照)。OC デグリッチ遅延があるため、アプリケーションのユース・ケースによっては、実際の OC スレッショルドは更に高く設定する必要があります。

電流制限 OC の他に、インダクタの短絡や飽和など極端な過電流状態から保護するための高速正過電流 (FPOC) 保護機能も備えています。FPOC のスレッショルドは 25A です。インダクタ電流検出値が FPOC スレッショルドを超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動してデバイスをラッチします。ラッチされた FPOC フォルトをクリアして動作を再開するには、電源を再投入する必要があります。

## 負の過電流保護

このデバイスには、インダクタの谷電流に対する負の過電流 (NOC) 保護機能もあります。NOC スレッシュホールドは POC スレッシュホールドの-83%です。スイッチング・サイクルごとに、インダクタ電流の検出値が NOC スレッシュホールドを超過すると、180ns の固定時間の間ローサイド MOSFET をオフにし、ハイサイド MOSFET をオンにして、インダクタ電流が入力電圧によって充電されるようにします。POC と同様に、アップダウン・カウンタを用いて、NOC イベントの連続発生回数を累積します。このカウンタが 1024 を超えると、デバイスはスイッチングを停止し PGOOD ピンをローに駆動します。NOC はヒックアップ保護であり、デバイスは 20ms 経過後に再起動します。

## 過熱保護

過熱 (OT) 保護のスレッシュホールドは 155°C で、ヒステリシスは 20°C です。動作中にジャンクション温度が OT スレッシュホールドに達すると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。OT ステータスがクリアされると、デバイスは 20ms 後に再起動します。

## ホットプラグにおける安全性

セラミック・コンデンサには小型、堅牢、低インピーダンスという特長があるため、LTM4740 の入力バイパス・コンデンサの有力な選択肢となります。ただし、このようなコンデンサは、LTM4740 が通電状態の電源に接続される場合には問題を引き起こす可能性があります (詳細については、アナログ・デバイセズのアプリケーション・ノート 88 を参照してください)。低損失のセラミック・コンデンサと、電源と直列の浮遊インダクタンスとを組み合わせただけの場合には不足減衰のタンク回路が生じ、LTM4740 の  $V_{IN}$  ピンが公称入力電圧の 2 倍以上にまで上昇することで LTM4740 の定格を超え、デバイスに損傷を与える可能性があります。入力電源の制御が良好でない場合や LTM4740 が通電状態の電源にホットプラグされる場合は、このオーバーシュートを防止する入力ネットワークを設計する必要があります。これは、小型の抵抗を  $V_{IN}$  に直列に挿入することで実現できますが、入力電圧オーバーシュートを制御する最も一般的な方法は、電解バルク・コンデンサを  $V_{IN}$  回路に追加することです。このコンデンサは等価直列抵抗が比較的高いため、回路を減衰し電圧オーバーシュートを低減できます。コンデンサを追加すると低周波数のリップル・フィルタリング機能が向上し、回路の効率も若干向上できます。ただし、回路の中で最も大型の部品となる可能性があります。

## 安全に関する考慮事項

LTM4740 モジュールの  $V_{IN}$  と  $V_{OUT}$  は、電氣的に絶縁されていません。また、内部ヒューズもありません。必要に応じて、最大入力電流の 2 倍の定格値を持つ低速溶断ヒューズを使って、各ユニットを致命的損傷から保護してください。デバイスは、サーマル・シャットダウンと過電流保護機能をサポートしています。

## 熱に関する考慮事項と出力電流のディレーティング

高い周囲温度で動作させる必要がある場合は、LTM4740 の出力電流をディレーティングする必要があります。電流ディレーティングの量は、入力電圧、出力電力、周囲温度によって異なります。図 30 から図 38 に示したディレーティング曲線をガイドとして使用できます。これらのグラフは、LTM4740 を 58cm<sup>2</sup> の 4 層 FR4 プリント回路基板に実装して測定したものです。異なるサイズや層数の基板を使用すると、熱特性が異なる可能性があります。そのため、目的のシステムのライン電源、負荷、環境などの動作条件に対し、ユーザの責任において動作が適切であることを検証してください。

実際のアプリケーションに対する精度と忠実度を向上させるため、多くの設計者は熱シミュレーション・ソフトウェアを使用して熱性能を予測しています。ピン配置およびピン機能の説明のセクションでは、一般的に以下の 4 つの熱係数を示しています。

1.  $\theta_{JA}$  : パッケージ・ケース底部から基板へと流れるジャンクションから周辺への熱抵抗、図 28 参照。
2.  $\theta_{JCbott}$  : ジャンクションからの熱抵抗。
3.  $\theta_{JTop}$  : ジャンクションからパッケージ・ケース上部への熱抵抗。

これらの係数の意味はわかりやすいと思いますが、JEDEC では混乱や矛盾を避けるためにその定義を定めています。以下の定義は JESD5112 によるもので、引用または言い換えの形で示されています。

1.  $\theta_{JA}$  は、1 立方フィートの密封容器内で測定された自然対流下におけるジャンクションと周囲空気との熱抵抗です。この環境は「静止空気」と呼ばれることもありますが、実際には自然対流により空気の移動が起きます。この値はデバイスを JESD519 定義のテスト基板に取り付けて得られたものであり、実際のアプリケーションや現実的な動作条件を反映したものではありません。
2.  $\theta_{Jcbot}$  は、デバイスの消費電力のすべてがパッケージ底部を通じて流れる場合のジャンクションと基板との熱抵抗です。標準的な  $\mu$ Module レギュレータでは熱の大半がパッケージの底面から放出されますが、周囲環境への熱の放出も必ず発生します。結果として、この熱抵抗の値はパッケージの比較には有用な場合がありますが、テストの条件は一般にはユーザのアプリケーションに即したものではありません。
3.  $\theta_{Jctop}$  は、デバイスの消費電力のほぼすべてがパッケージ上部を通じて流れるものとして定められます。代表的な  $\mu$ Module の電気的接続はパッケージ底部で行われるため、動作時に熱の大半がジャンクションからデバイス上部まで流れるようなアプリケーションはまれです。 $\theta_{Jctop}$  の場合のように、この値はパッケージの比較には有用な場合がありますが、テストの条件は一般にはユーザのアプリケーションに即したものではありません。

こうした定義を見ると、これらの熱係数のいずれも  $\mu$ Module レギュレータの実際の物理動作条件を反映していないことは明らかです。したがって、これらを個別に使用して製品の熱性能を正確に予測することはできません。同様に、いずれか 1 つの係数を使用して製品データシートに記載されたジャンクション温度と負荷の関係を示すグラフに関係づけることは不適切です。これらの係数を用いる唯一の適切な方法は、熱抵抗のすべてを同時に考慮する、有限要素法解析 (FEA) などの詳細な熱解析を実行することです。

これらの熱抵抗を図 28 に視覚的に示します。青色で示した抵抗は  $\mu$ Module レギュレータ内部にあるもので、緑色は外側にあるものです。

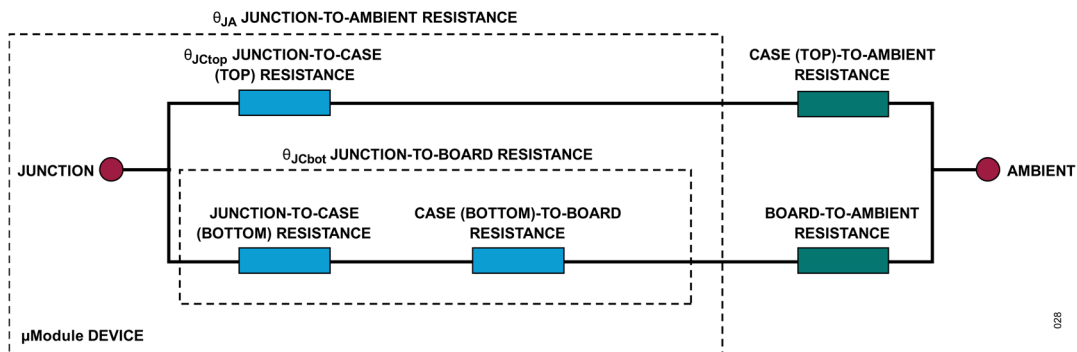


図 28. デバイスのジャンクションと周囲環境間の熱抵抗を視覚的に示した図 (JESD5112 の用語を含む)

図 29 に、ヒート・シンクなし、空気流なし、12V 入力、500kHz、1V/15A 出力の場合の LTM4740 の熱画像を示します。

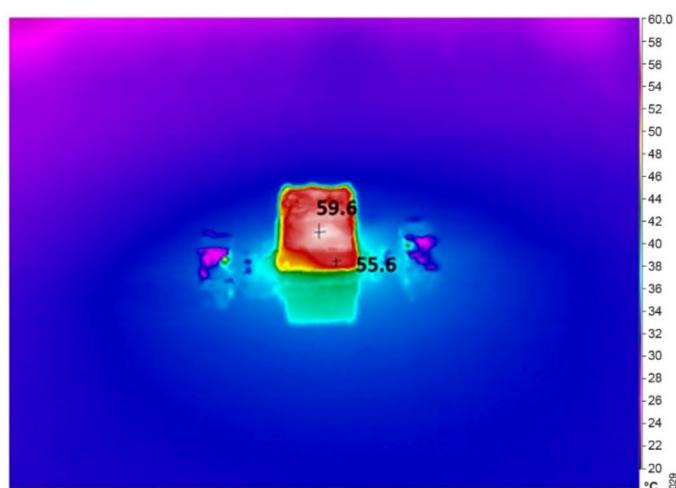


図 29. 12V<sub>IN</sub>、1V/15A 出力、空気流なし、ヒート・シンクなし、T<sub>A</sub> = 25°C での熱画像

LTM4740 のダイ温度は、125°C の最大定格より低くなければなりません。そのため、回路のレイアウト時には、LTM4740 の良好なヒート・シンクが確保できるよう注意を払う必要があります。LTM4740 からの熱の大部分は、パッケージ底部とパッドを通じて PCB に流れ出します。したがって、プリント回路基板の設計に問題があると過剰な熱が生じ、性能や信頼性の低下につながります。PCB 設計の推奨事項については、[PCB レイアウトに関する推奨事項](#)のセクションを参照してください。

温度ディレーティング曲線

図 30～図 38 に示す温度ディレーティング曲線は、様々な空気流条件における熱抵抗  $\theta_{JA}$  の概略値を計算するために使用できます。

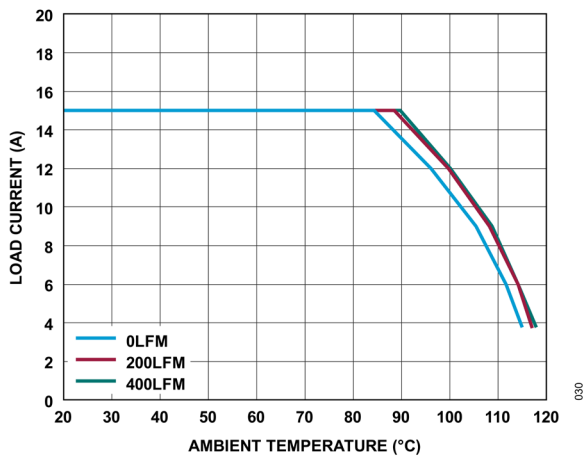


図 30. ディレーティング曲線、ヒート・シンクなし、 $V_{IN} = 5V$ 、 $V_{OUT} = 1V$ 、 $f_{SW} = 500kHz$

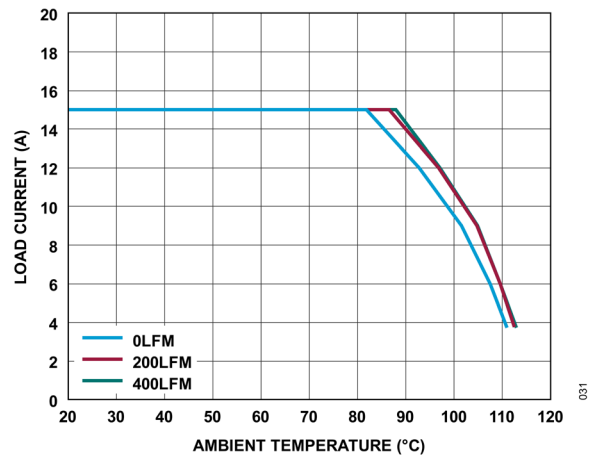


図 31. ディレーティング曲線、ヒート・シンクなし、 $V_{IN} = 5V$ 、 $V_{OUT} = 1.8V$ 、 $f_{SW} = 1MHz$

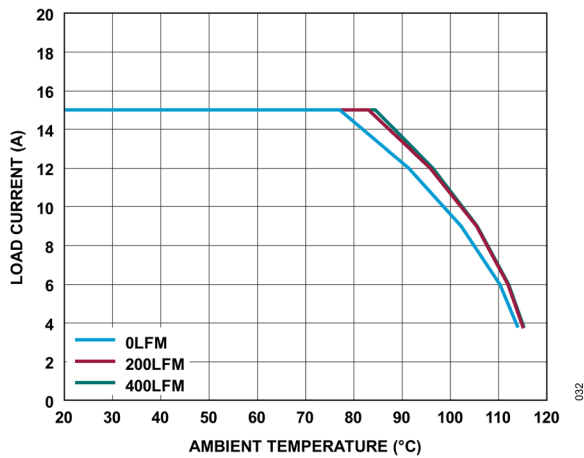


図 32. ディレーティング曲線、ヒート・シンクなし、 $V_{IN} = 12V$ 、 $V_{OUT} = 1V$ 、 $f_{SW} = 500kHz$

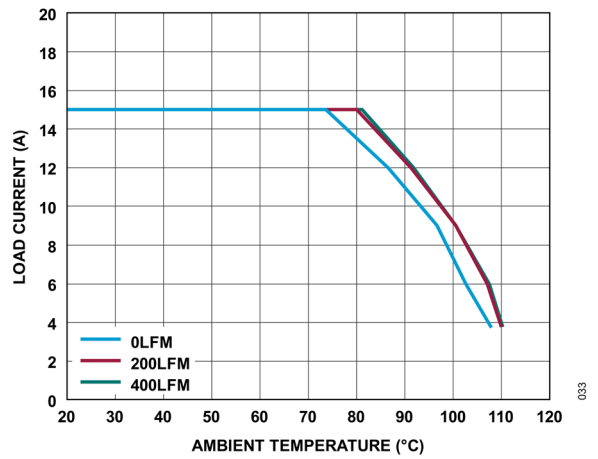


図 33. ディレーティング曲線、ヒート・シンクなし、 $V_{IN} = 12V$ 、 $V_{OUT} = 1.8V$ 、 $f_{SW} = 1MHz$

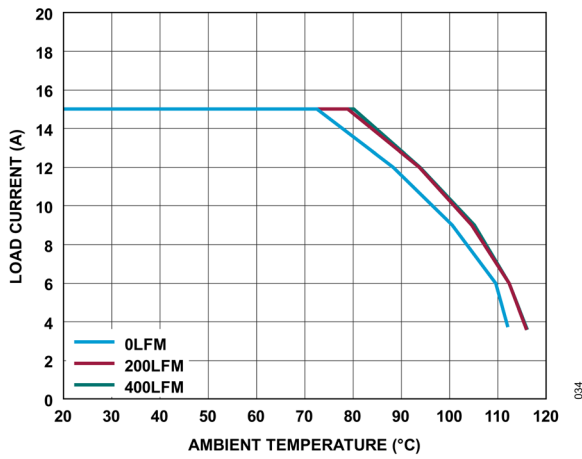


図 34. ディレーティング曲線、ヒート・シンクなし、  
 $V_{IN} = 5V$ 、 $V_{OUT} = 2.5V$ 、 $f_{sw} = 1.2MHz$

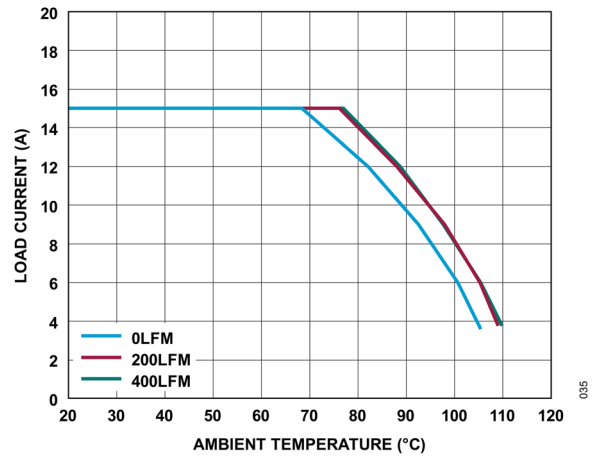


図 35. ディレーティング曲線、ヒート・シンクなし、  
 $V_{IN} = 12V$ 、 $V_{OUT} = 2.5V$ 、 $f_{sw} = 1.2MHz$

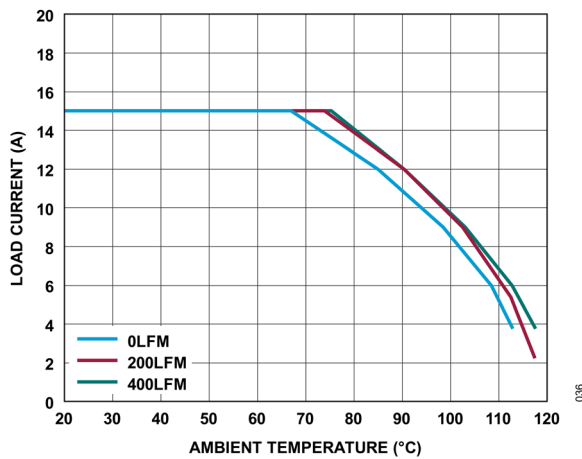


図 36. ディレーティング曲線、ヒート・シンクなし、  
 $V_{IN} = 5V$ 、 $V_{OUT} = 3.3V$ 、 $f_{sw} = 1.5MHz$

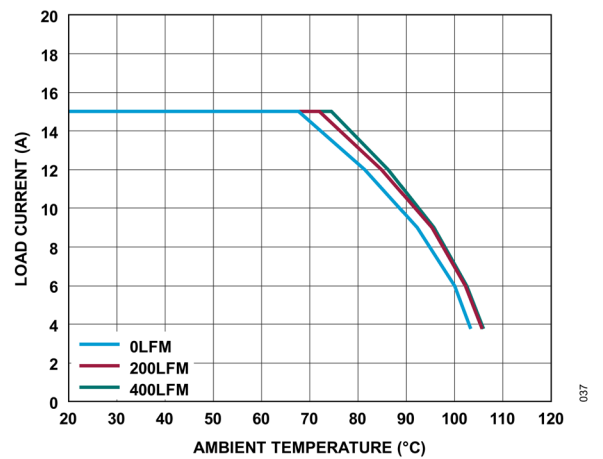


図 37. ディレーティング曲線、ヒート・シンクなし、  
 $V_{IN} = 12V$ 、 $V_{OUT} = 3.3V$ 、 $f_{sw} = 1.2MHz$

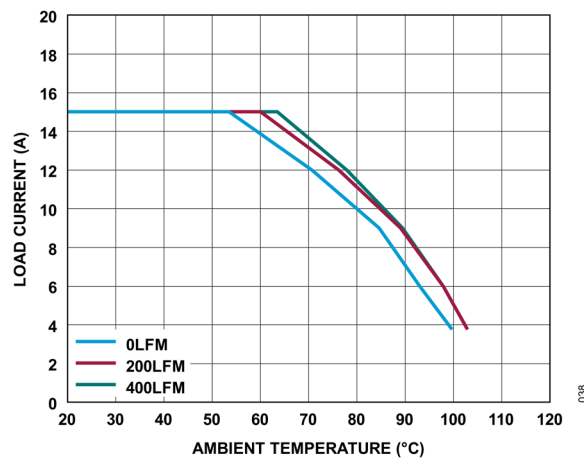


図 38. ディレーティング曲線、ヒート・シンクなし、 $V_{IN} = 12V$ 、 $V_{OUT} = 5V$ 、 $f_{sw} = 2MHz$

表 11. 1V 出力

DERATING CURVE	V <sub>IN</sub> (V)	AIRFLOW (LFM)	HEAT SINK	θ <sub>JA</sub> (°C/W)
<a href="#">Figure 30, Figure 31</a>	5, 12	0	None	13.56, 13.88
<a href="#">Figure 30, Figure 31</a>	5, 12	200	None	11.99, 12.15
<a href="#">Figure 30, Figure 31</a>	5, 12	400	None	11.51, 11.68

表 12. 1.8V 出力

DERATING CURVE	V <sub>IN</sub> (V)	AIRFLOW (LFM)	HEAT SINK	θ <sub>JA</sub> (°C/W)
<a href="#">Figure 32, Figure 33</a>	5, 12	0	None	13.89, 14.11
<a href="#">Figure 32, Figure 33</a>	5, 12	200	None	12.03, 12.17
<a href="#">Figure 32, Figure 33</a>	5, 12	400	None	11.61, 11.68

表 13. 2.5V 出力

DERATING CURVE	V <sub>IN</sub> (V)	AIRFLOW (LFM)	HEAT SINK	θ <sub>JA</sub> (°C/W)
<a href="#">Figure 34, Figure 35</a>	5, 12	0	None	13.88, 14.45
<a href="#">Figure 34, Figure 35</a>	5, 12	200	None	12.03, 12.34
<a href="#">Figure 34, Figure 35</a>	5, 12	400	None	11.70, 12.05

表 14. 3.3V 出力

DERATING CURVE	V <sub>IN</sub> (V)	AIRFLOW (LFM)	HEAT SINK	θ <sub>JA</sub> (°C/W)
<a href="#">Figure 36, Figure 38</a>	5, 12	0	None	14.27, 13.96
<a href="#">Figure 36, Figure 38</a>	5, 12	200	None	14.25, 12.84
<a href="#">Figure 36, Figure 38</a>	5, 12	400	None	12.09, 12.14

表 15. 5V 出力

DERATING CURVE	V <sub>IN</sub> (V)	AIRFLOW (LFM)	HEAT SINK	θ <sub>JA</sub> (°C/W)
<a href="#">Figure 38</a>	12	0	None	14.30
<a href="#">Figure 38</a>	12	200	None	12.92
<a href="#">Figure 38</a>	12	400	None	12.22

## PCB レイアウトに関する推奨事項

PCB レイアウトに関する問題のほとんどは、LTM4740 の高レベルの集積によって緩和もしくは除去されています。しかしながら、LTM4740 はスイッチング電源であり、EMI を最小化し適切な動作を確保するための注意が必要です。集積レベルが高いとはいえ、無計画なレイアウトや粗雑なレイアウトでは、仕様規定された動作を実現できない可能性があります。推奨レイアウトについては図 39 を参照してください。グラウンディングやヒート・シンクは確実に許容可能なものにしてください。

留意すべきいくつかのルールを以下に示します。

1.  $C_{IN}$  コンデンサは LTM4740 の  $V_{IN}$  と GND の接続部のできるだけ近くに配置します。
2.  $C_{OUT}$  コンデンサは LTM4740 の  $V_{OUT}$  と GND の接続部のできるだけ近くに配置します。
3.  $C_{IN}$  コンデンサと  $C_{OUT}$  コンデンサはそれらのグラウンド電流が LTM4740 の直近または下を流れるように配置します。
4. すべての GND 接続部を最上層のできるだけ大きなベタ銅箔または銅プレーン領域に接続してください。外部部品と LTM4740 の間のグラウンド接続が断線しないようにしてください。
5. ビアを使用して GND 銅領域を基板の内部グラウンド・プレーンに接続します。このような GND ビアを多数配置することにより、プリント回路基板の内層プレーンとの良好なグラウンド接続および熱経路を実現できます。図 39 のサーマル・ビアの位置と密集度に注意を払ってください。LTM4740 は、電力処理を行う内蔵部品の近くにビアがあるため、内層 GND プレーンに接続することによる放熱効果のメリットを生かすことができます。サーマル・ビアの最適な数はプリント回路基板の設計に依存します。例えば、非常に小さいビア・ホールを使用する基板もあります。その場合、大きなホールを使用する基板よりも多くのサーマル・ビアを使用する必要があります。
6. 帰還抵抗分圧器とオプションの外部補償ネットワークは、ノイズの混入を最小限に抑えるため、LTM4740 のできるだけ近くに配置してください。

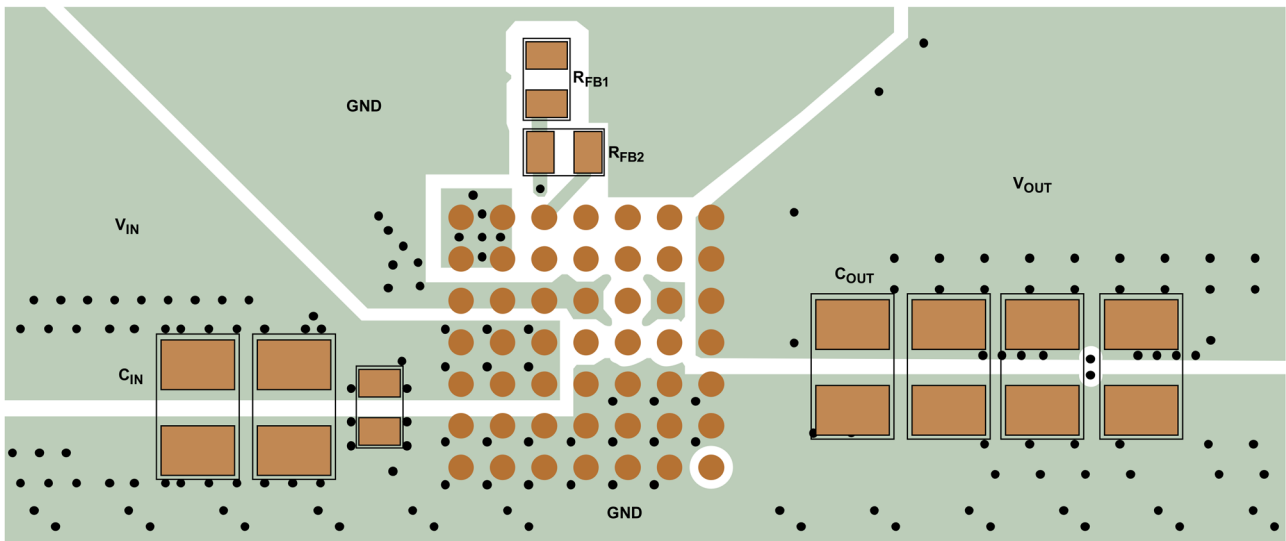


図 39. 推奨の外付け部品、GND プレーン、サーマル・ビアを示した推奨 PCB レイアウト

代表的なアプリケーション

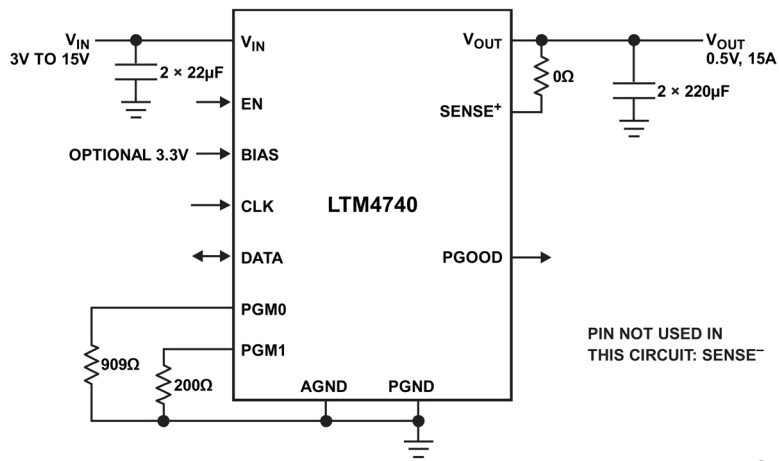


図 40. 0.5V/15A 負荷、3V~15V 入力、500kHz スイッチング周波数の設計

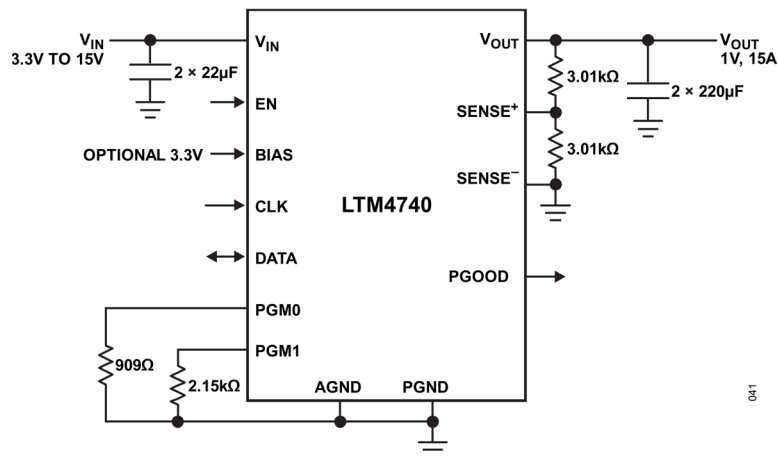


図 41. 1V/15A 負荷、3.3V~15V 入力、750kHz スイッチング周波数の設計

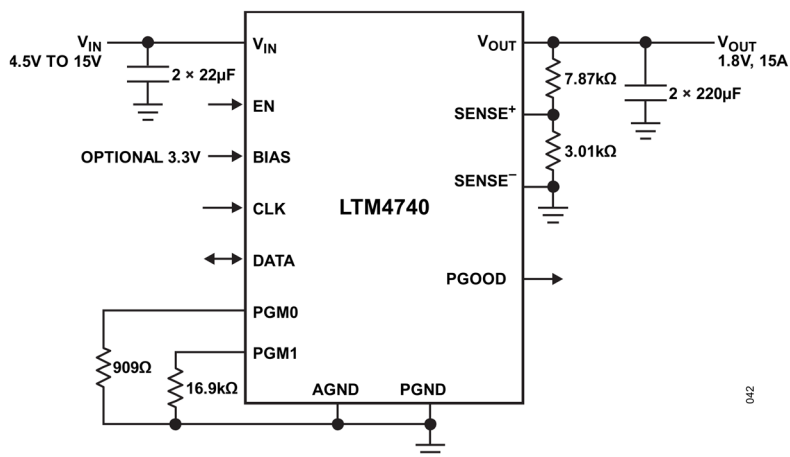


図 42. 3.1.8V/15A 負荷、4.5V~15V 入力、1MHz スイッチング周波数の設計

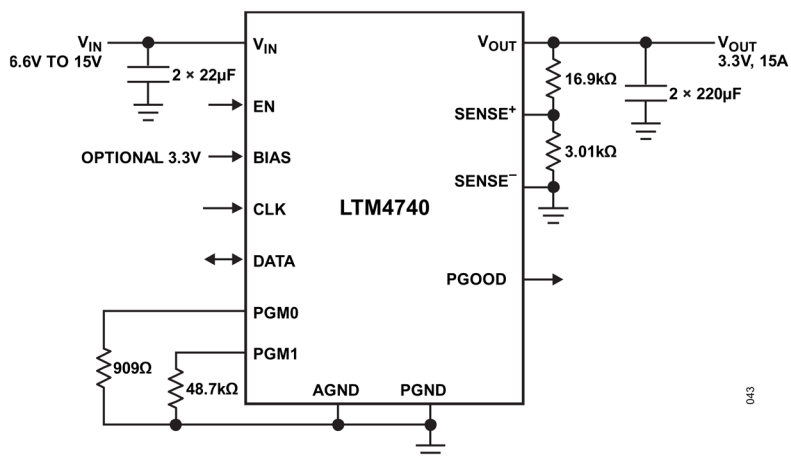


図 43. 3.3V 出力、15A 負荷、6.6V~15V 入力、1.2MHz スイッチング周波数の設計

## 関連製品

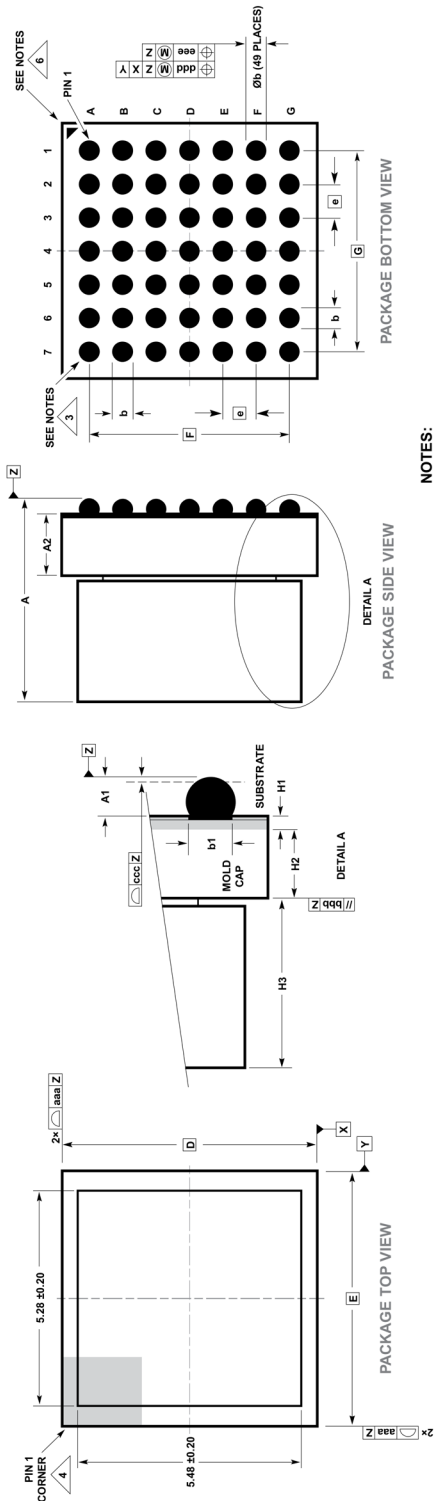
表 18. 関連製品

製品番号	説明	注釈
LTM4739	15V <sub>IN</sub> 、PMBus 対応シングル 10A 降圧 $\mu$ Module レギュレータ	$3V \leq V_{IN} \leq 15V$ 、 $0.4V \leq V_{OUT} \leq 5.5V$ 、 6.25mm × 6.25mm × 5.07mm BGA
LTM4657	8A $\mu$ Module レギュレータ、LTM <sup>®</sup> 4626、LTM4638、LTM4640 と ピン互換	$3.1V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、 6.25mm × 6.25mm × 3.87mm BGA
LTM4626	12A $\mu$ Module レギュレータ、LTM4657、LTM4638、LTM4640 と ピン互換	$3.1V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、 6.25mm × 6.25mm × 3.87mm BGA
LTM4638	15A $\mu$ Module レギュレータ、LTM4657、LTM4626、LTM4640 と ピン互換	$3.1V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、 6.25mm × 6.25mm × 5.02mm BGA
LTM4640	20A $\mu$ Module レギュレータ、LTM4657、LTM4626、LTM4638 と ピン互換	$3.1V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 3.3V$ 、 6.25mm × 6.25mm × 5.07mm BGA
LTM4702	10A Silent Switcher <sup>®</sup> 3 $\mu$ Module レギュレータ、LTM4703 および LTM4707 とピン互換	$3V \leq V_{IN} \leq 16V$ 、 $0.3V \leq V_{OUT} \leq 6V$ 、 6.25mm × 6.25mm × 5.07mm BGA
LTM4703	12A Silent Switcher 3 $\mu$ Module レギュレータ、LTM4702 および LTM4707 とピン互換	$3V \leq V_{IN} \leq 16V$ 、 $0.3V \leq V_{OUT} \leq 6V$ 、 6.25mm × 6.25mm × 5.07mm BGA
LTM4707	15A Silent Switcher 3 $\mu$ Module レギュレータ、LTM4702 および LTM4703 とピン互換	$3V \leq V_{IN} \leq 16V$ 、 $0.3V \leq V_{OUT} \leq 6V$ 、 6.25mm × 6.25mm × 5.07mm BGA
LTM4686	デジタル・パワー・システム・マネージメント機能を搭載した 超薄型デュアル 10A/シングル 20A $\mu$ Module レギュレータ	$4.5V \leq V_{IN} \leq 15V$ 、 $0.6V \leq V_{OUT} \leq 3.6V$ 、 11.9mm × 16mm × 1.82mm LGA
LTM4686-1	デジタル・パワー・システム・マネージメント機能を搭載した 超薄型デュアル 10A/シングル 20A $\mu$ Module レギュレータ	$2.375V \leq V_{IN} \leq 17V$ 、 $5V_{BIAS}$ 、 $0.6V \leq V_{OUT} \leq 3.6V$ 、 11.9mm × 16mm × 1.82mm LGA
LTM4675	デジタル・パワー・システム・マネージメント機能を搭載した デュアル 9A/シングル 18A 降圧 $\mu$ Module レギュレータ	$4.5V \leq V_{IN} \leq 17V$ 、 $0.5V \leq V_{OUT} \leq 5.5V$ 、 11.9mm × 16mm × 5.01mm BGA
LTM4676A	デジタル・パワー・システム・マネージメント機能を搭載した デュアル 13A/シングル 26A 降圧 $\mu$ Module レギュレータ	$4.5V \leq V_{IN} \leq 26.5V$ 、 $0.5V \leq V_{OUT} \leq 5.5V$ 、 16mm × 16mm × 5.01mm BGA
LTM4677	デジタル・パワー・システム・マネージメント機能を搭載した デュアル 18A/シングル 36A 降圧 $\mu$ Module レギュレータ	$4.5V \leq V_{IN} \leq 16V$ 、 $0.6V \leq V_{OUT} \leq 1.8V$ 、 16mm × 16mm × 5.01mm BGA
LTM4678	デジタル・パワー・システム・マネージメント機能を搭載した 超薄型デュアル 25A/シングル 50A $\mu$ Module レギュレータ	$4.5V \leq V_{IN} \leq 16V$ 、 $0.5V \leq V_{OUT} \leq 3.3V$ 、 16mm × 16mm × 5.86mm BGA

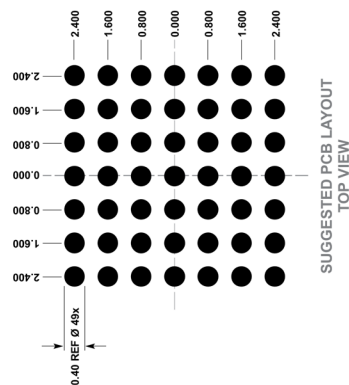
外形寸法



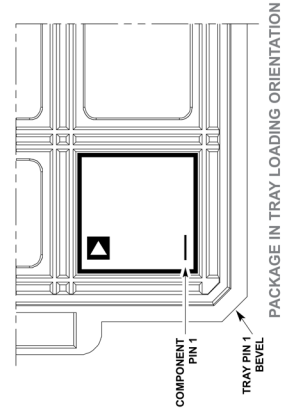
BGA Package  
49-Lead (6.25mm × 6.25mm × 5.07mm)  
BC-49-9



SYMBOL	DIMENSIONS		NOTES
	MIN	MAX	
A	4.76	5.07	5.39
A1	0.30	0.40	0.50
A2	1.43	1.52	1.61
b	0.45	0.50	0.55
b1	0.37	0.40	0.43
D	6.25		
E	6.25		
e	0.80		
F	4.80		
G	4.80		
H1	0.32 REF		SUBSTRATE THK
H2	1.20 REF		MOLD CAP HT
H3			INDUCTOR HT
aaa			3.28
bbb			0.15
ccc			0.10
ddd			0.20
eee			0.20
eee			0.08
TOTAL NUMBER OF BALLS:			49



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994
  2. ALL DIMENSIONS ARE IN MILLIMETERS
  3. BALL DESIGNATION PER JEP95
  4. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE PIN 1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE
  5. PRIMARY DATUM -Z- IS SEATING PLANE
  6. PACKAGE ROW AND COLUMN LABELING MAY VARY AMONG  $\mu$ Module PRODUCTS. REVIEW EACH PACKAGE LAYOUT CAREFULLY



44. 49ピン 6.25mm × 6.25mm × 5.07mm BGA

## オーダー・ガイド

表 16. LTM4740 の型番

MODEL <sup>4</sup>	TEMPERATURE RANGE <sup>1,2</sup>	PACKAGE DESCRIPTION	PACKAGE OPTION <sup>6</sup>
LTM4740EY#PBF	-40°C to 125°C	Part marking: 4740 SAC305 (RoHS) pad finish <sup>3</sup> e1 finish code Moisture sensitivity level 4 (MSL 4) rated device <sup>5</sup>	49-Lead 6.25mm × 6.25mm × 5.07mm BGA
LTM4740IY#PBF	-40°C to 125°C	Part marking: 4740 SAC305 (RoHS) pad finish <sup>3</sup> e1 finish code Moisture sensitivity level 4 (MSL 4) rated device <sup>5</sup>	49-Lead 6.25mm × 6.25mm × 5.07mm BGA

<sup>1</sup> LTM4740 は  $T_J \approx T_A$  となるようなパルス負荷条件下でテストされています。LTM4740E は、0°C~125°C の内部動作温度範囲内で性能仕様を満たすよう設計されています。-40°C~125°C の内部動作温度範囲にわたる仕様は、設計、特性評価、および統計的プロセス制御との相関によって確認されています。LTM4740I は-40°C~125°C の内部動作温度範囲全域で仕様を満たすよう設計されています。ここに示した仕様を満たす最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗、および他の環境要因に加え、個々の動作条件によって決定されることに留意してください。

<sup>2</sup> 更に広い動作温度範囲仕様のデバイスについては、弊社または弊社代理店までお問い合わせください。

<sup>3</sup> パッドの仕上げコードは IPC/JEDEC J-STD-609 に依ります。

<sup>4</sup> デバイスの温度グレードは、出荷容器のラベルに表示されています。

<sup>5</sup> 本製品では、セカンド・サイド・リフローを行うことは推奨しません。また、湿度に敏感です。詳細については、アナログ・デバイセズの [μModule LGA および BGA パッケージのケアとアセンブリに関する説明書](#) の文書を参照してください。

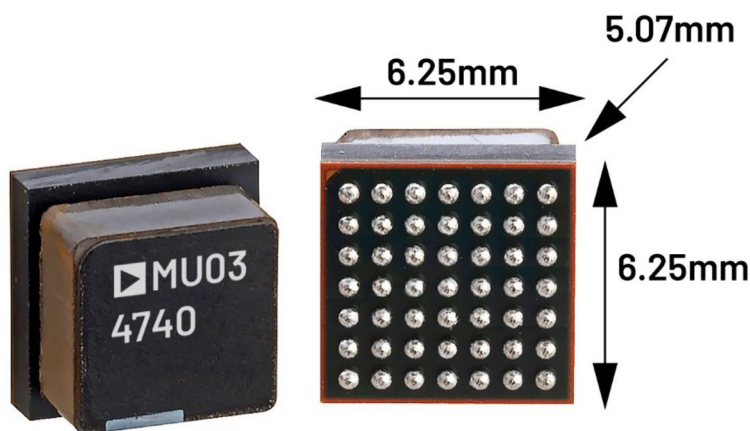
<sup>6</sup> BGA パッケージは、アセンブリと製造の手順に従う必要があります。詳細については、アナログ・デバイセズの [μModule BGA および LGA パッケージのアセンブリに関する考察のガイドライン](#) を参照してください。

表 17. 評価用ボードの型番

MODEL	DESCRIPTION
EVAL-LTM4740-AZ	15V, 15A μModule regulator evaluation board with the PMBus feature.

選択ガイド

パッケージ写真



(製品マーキングはレーザ・マーキングです。)

設計リソース

表 18. μModule 電力技術

資料	説明									
<a href="#">μModuleの設計、製造、アセンブリ</a>	<b>設計：</b> <ul style="list-style-type: none"> <li>▶ 評価用ガイド・ボードとガーバー・ファイル</li> <li>▶ LTspice®とLTpowerCAD®を含む無料設計ツール</li> <li>▶ 回路シミュレーション</li> </ul>	<b>製造：</b> <ul style="list-style-type: none"> <li>▶ クイック・スタート・ガイド</li> <li>▶ PCB設計、組み立て、製造のガイドライン</li> <li>▶ パッケージ・レベルおよびボード・レベルの信頼性</li> </ul>								
<a href="#">μModuleレギュレータ製品検索</a>	<ul style="list-style-type: none"> <li>▶ 列を操作してパラメータごとに製品をソートし、結果をスプレッドシートとしてダウンロードします。</li> </ul> <div data-bbox="710 1265 1385 1440" style="border: 1px solid #ccc; padding: 5px; margin: 5px 0;"> <div style="display: flex; justify-content: space-between; align-items: center;"> <span>Manage Columns 13 of 46</span> <span>Sort By Latest Launch Day ▾</span> </div> <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="text-align: center;">Parts 235 ↑↓</td> <td style="text-align: center;">Output Current max ↑↓</td> <td style="text-align: center;">Vin min ↑↓</td> <td style="text-align: center;">Vin max ↑↓</td> </tr> <tr> <td style="text-align: center;">Q Filter Parts</td> <td style="text-align: center;">to A</td> <td style="text-align: center;">to V</td> <td style="text-align: center;">to V</td> </tr> </table> </div>		Parts 235 ↑↓	Output Current max ↑↓	Vin min ↑↓	Vin max ↑↓	Q Filter Parts	to A	to V	to V
Parts 235 ↑↓	Output Current max ↑↓	Vin min ↑↓	Vin max ↑↓							
Q Filter Parts	to A	to V	to V							
<a href="#">デジタルパワー・システム・マネージメント</a>	<p>アナログ・デバイセズのデジタル電源管理ICファミリーは、電源モニタリング、監視、マージニング、シーケンシングなどの必須機能と、ユーザ設定およびフォルト・ログ記録の保存のためのEEPROMを備えた、高度に集積化されたソリューションです。</p>									

ここに含まれるすべての情報は、現状のまま提供されるものであり、アナログ・デバイセズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイセズは、その情報の利用に関して、また利用によって生じる第三者の特許またはその他の権利の侵害に関して、一切の責任を負いません。仕様は予告なく変更されることがあります。明示か黙示かを問わず、アナログ・デバイセズ製品またはサービスが使用される組み合わせ、機械、またはプロセスに関するアナログ・デバイセズの特許権、著作権、マスクワーク権、またはその他のアナログ・デバイセズの知的財産権に基づくライセンスは付与されません。商標および登録商標は、各社の所有に属します。ここに記載のすべてのアナログ・デバイセズ製品は、販売状況および在庫状況に依存します。

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2026年5月14日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。  
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2026年5月14日  
製品名： LTM4740  
対象となるデータシートのリビジョン(Rev)： Rev.0

訂正箇所： 27頁、下から4行目

**【誤】**

「ピン配置およびピン機能の説明のセクションでは、一般的に以下の 4つの熱係数を示しています。」

**【正】**

「ピン配置およびピン機能の説明のセクションでは、一般的に以下の 3つの熱係数を示しています。」

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2026年5月14日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。  
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2026年5月14日

製品名：LTM4740

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所：27頁、下から2行目

【正】

2.  $\theta_{JCbot}$  : ジャンクションからパッケージ・ケース底部への熱抵抗。

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2026年5月14日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。  
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2026年5月14日

製品名： LTM4740

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所： 32頁、表14、DERATING CURVEの行

**【誤】**

*Figure 36, Figure 38* という説明欄の記述

**【正】**

*Figure 36, Figure 37*