データシート
LTM4739

15V_{IN}、PMBus 対応シングル 10A 降圧 µModule レギュレータ

特長

- 1cm²（片面 PCB）または 0.5cm²（両面 PCB）未満のフル機能ソリューション
- 出力電流、出力電圧、入力電圧、ジャンクション温度の PMBus テレメトリ
- 入力電圧範囲：3V～15V
- 出力電圧範囲：0.4V～5.5V
- 調整可能なリファレンス電圧：0.4V～0.8V（デフォルトは 0.5V）
- 12V_{IN}、1.8V_{OUT}（T_A = 90ºC）での連続出力電流：10A
- 12V_{IN}、1V_{OUT}、10A での全負荷効率：90%
- 温度変化に対する最大 DC 出力誤差：±1%
- 広い周波数範囲：500kHz～2MHz
- 内部補償
- パワー・グッド・インジケータ
- 定周波数ピーク電流モード制御
- 差動リモート検出
- シングルフェーズ・ポイントオブロード（POL）動作
- 49 ピン、6.25mm × 6.25mm × 5.07mm BGA パッケージ

アプリケーション

- データ・センターの電源、サーバー、ストレージ
- テレコム、ネットワーク、産業用機器
- ポイントオブロード電圧レギュレータ

概要

LTM4739 は、6.25mm × 6.25mm × 5.07mm の小型ボール・グリッド・アレイ（BGA）パッケージに収容された、PMBus インターフェース搭載のフル機能 10A 降圧スイッチング・モード・パワーµModule®（マイクロモジュール）レギュレータです。このパッケージには、スイッチング・コントローラ、パワー MOSFET、インダクタ、および補助部品が内蔵されています。LTM4739 は、3V～15V の入力電圧範囲で動作し、出力電圧範囲は 0.4V～5.5V をサポートしています。高効率設計により、最大 10A の連続出力電流を供給します。必要なのは、バルク入力コンデンサとバルク出力コンデンサだけです。スイッチング周波数を 500kHz～2MHz の範囲で設定できるため、サイズと性能に関して設計の最適化が可能です。

また、オプションの BIAS 入力ピンも備えているため、2.8V～5.5V のバイアス入力電源を接続することで、効率を最適化できます。動作設定と設定可能な機能は、2 つのピンストラップ抵抗を PGMn ピンとグラウンドの間に接続することで選択でき、後から PMBus コマンドを使用して調整することも可能です。LTM4739 は、堅牢な設計を確保するために、正側および負側の過電流（POC/NOC）、出力過電圧（OV）、過熱（OT）など複数の保護機能を備えています。LTM4739 は、RoHS 適合の端子仕上げで提供されます。

代表的なアプリケーション回路

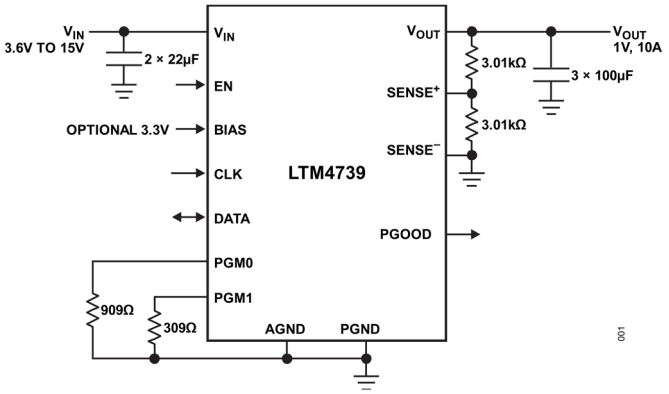


図 1. 3.6V～15V 入力、1V/10A 出力

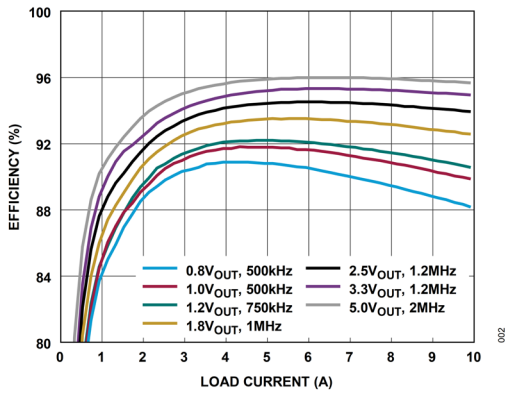


図 2. 効率、V_{IN} = 12V、V_{BIAS} = 3.3V

※こちらのデータシートには正誤表が付属しています。当該資料の最終ページ以降をご参照ください。

Rev. 0

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長 1
アプリケーション 1
概要 1
代表的なアプリケーション回路 1
改訂履歴 3
仕様 4
絶対最大定格 7
熱抵抗 8
静電放電（ESD） 8
ESD 定格 8
ESD に関する注意 8
ピン配置およびピン機能の説明 9
端子説明 9
代表的な性能特性 11
動作原理 15
LTM4739 の概要 15
LTM4739 の主要機能 15
簡略化したブロック図 16
デカップリング条件 16
アプリケーション情報 17
キャパシタの選択に関する考慮事項 17
ピンストラップのプログラマビリティ 18
PMBus インターフェース 20
LTpowerPlay：デジタル・パワー・マネージメント用のインタラクティブ GUI 22
周波数の選択 23
高度変調方式 23
出力電圧の検出 23
動作周波数のトレードオフ 23
最大負荷 25
電圧ループ・ゲイン 25
最小入力電圧 25
プリバイアス出力 25
不連続導通モード動作 25
短絡入力保護 26

フォルトの処理 26
入力低電圧ロックアウト 26
出力過電圧保護 26
正の過電流保護 26
負の過電流保護 27
過熱保護 27
ホットプラグにおける安全性 27
安全に関する考慮事項 27
熱に関する考慮事項と出力電流のディレーティング 28
温度ディレーティング曲線 29
PCB レイアウトに関する推奨事項 33
代表的なアプリケーション 34
関連製品 36
外形寸法 37
オーダー・ガイド 38
選択ガイド 39
パッケージ写真 39
設計リソース 39

改訂履歴

版数	改訂日	説明	改訂ページ
0	6/25	初版発行	–

仕様

表 1. 電気的特性 [1]

（T_A = 25ºC、V_{IN} = 12V）

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Input DC voltage	V_{IN}		−40°C ≤ T_J ≤ 125°C	3		15	V
Optional BIAS input voltage range	V_{BIAS}		−40°C ≤ T_J ≤ 125°C	2.8		5.5	V
Output voltage range	$V_{OUT(RANGE)}$		−40°C ≤ T_J ≤ 125°C	0.4		5.5	V
Output voltage, total variation with line and load	$V_{OUT(DC)}$	C_{IN} = 22µF, C_{OUT} = 300µF ceramic, V_{IN} = 3V to 15V, I_{OUT} = 0A to 10A	−40°C ≤ T_J ≤ 125°C	0.99	1	1.01	V
Input supply current (shutdown)	$I_{S(VIN)}$	Shutdown, EN = 0, V_{IN} = 12V, BIAS = 3.3V		90	120	150	µA
BIAS pin input current	I_{BIAS}	Shutdown, EN = 0, BIAS = 3.3V			1	10	µA
Input supply quiescent current	$I_{Q(VIN)}$	V_{IN} = 12V, EN = 1V, V_{OUT} = 1V, Forced continuous mode (FCM), BIAS is open		40	47	55	mA
		V_{IN} = 12V, EN = 1V, V_{OUT} = 1V, Discontinuous-conduction mode (DCM), BIAS is open		9	10	11	mA
Start-up time	t_{START}	C_{OUT} = 300µF ceramic, no load, V_{IN} = 12V, V_{OUT} = 1V			1.3		ms
Soft-start slew rate	SS	$SENSE^+$ – $SENSE^-$			0.5		V/ms
EN pin rising threshold	$V_{EN(RISE)}$	EN rising	−40°C ≤ T_J ≤ 125°C	0.8	0.85		V
EN pin falling threshold	$V_{EN(FALL)}$	EN falling	−40°C ≤ T_J ≤ 125°C		0.66	0.7	V
Output continuous current range	$I_{OUT(DC)}$	V_{IN} = 12V, V_{OUT} = 1V[4]				10	A
Line regulation accuracy	$\Delta V_{VOUT(LINE)}/V_{OUT}$	V_{OUT} = 1V, V_{IN} = 3V to 15V, I_{OUT} = 0A	−40°C ≤ T_J ≤ 125°C		0.001	0.02	%/V
Load regulation accuracy	$\Delta V_{OUT(LOAD)}/V_{OUT}$	V_{OUT} = 1V, I_{OUT} = 0A to 10A	−40°C ≤ T_J ≤ 125°C		0.2	0.6	%

（T_A = 25°C、V_{IN} = 12V）

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Output ripple voltage[4]	$V_{OUT(AC)}$	I_{OUT} = 0A, C_{OUT} = 300µF ceramic, V_{IN} = 12V, V_{OUT} = 1V			5		mV
Output current limit	I_{OUTPK}	V_{IN} = 12V, V_{OUT} = 1V		11	13	15	A
Positive overcurrent (POC) protection threshold[5]	I_{POC}	Inductor peak current, POC = 15A		14	15	16.5	A
Fast positive overcurrent (FPOC) protection threshold[5]	I_{FPOC}	Inductor peak current, FPOC = 19A, will shutdown the µModule		17.1	19	21.6	A
Minimum on-time	$t_{ON(MIN)}$				50	60	ns
PGOOD output low	V_{PGOODL}	I_{PGOOD} = 4mA				0.4	V
PGOOD trip level V_{REF} = 0.5V	V_{PGOOD}	Output undervoltage threshold		–16	–13	–10	%
		Output OV protection threshold		10	13	16	%
PGOOD leakage	I_{PGOOD}					0.1	µA
PGOOD pull-down resistance	R_{PGOOD}				67		Ω
Oscillator frequency	f_{OSC}	R_{PGM1} = 309Ω			500		kHz
		R_{PGM1} = 21.5kΩ			1		MHz
		R_{PGM1} = 115kΩ			2		MHz
Internal LDO-regulated output to power gate drives	V_{CC}	V_{IN} = 3V to 15V		1.7	1.8	1.9	V
Analog AV_{DD} voltage to power internal circuitry	V_{AVDD}	V_{IN} = 3V to 15V			1.8		V
V_{IN} undervoltage lockout	V_{IN_UVLO}	Rising		2.4	2.5	2.6	V
		Hysteresis			100		mV
Feedback voltage accuracy	$SENSE^+$/ $SENSE^-$	$SENSE^+$ and $SENSE^-$, over line and load range	–40°C ≤ T_J ≤ 125°C	0.495	0.5	0.505	V
Feedback voltage range	$SENSE^+$/ $SENSE^-$	Set by PMBus command, 1.95mV resolution		0.4		0.8	V
Negative voltage sense input range	V_{SENSE^-}			–0.1		0.1	V
Positive voltage sense current	I_{SENSE^+}			–1		1	µA
Negative voltage sense current	I_{SENSE^-}				300		µA

（T_A = 25ºC、V_{IN} = 12V）

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
PMBus Interface							
CLK, DATA input logic low voltage						0.8	V
CLK, DATA input logic high voltage				1.45			V
CLK, DATA input leakage current				–1		1	µA
DATA output logic low		Sinking 4mA				0.4	V
PMBus operating frequency	f_{CLK}					1	MHz
PMBus Telemetry							
Reading update rate[4]		READ_IOUT, READ_VOUT, and READ_VIN			1.47		ms
		READ_TEMPERATURE			2.86		ms
READ_IOUT range						10	A
READ_IOUT accuracy		I_{OUT} = 0A		–1		1	A
		0A < I_{OUT} < 10A		–1.5		1.5	A
READ_VOUT range				400		800	mV
READ_VOUT accuracy				–1		1	%
READ_VIN range				3		15	V
READ_VIN accuracy				–350		350	mV
READ_TEMPERATURE range				–40		125	°C
READ_TEMPERATURE accuracy [4]					±4		°C

1 LTM4739 は $T_J \approx T_A$ となるようなパルス負荷条件下でテストされています。LTM4739E は、0ºC～125ºC の内部動作温度範囲内で性能仕様を満たすよう設計されています。−40ºC～125ºC の内部動作温度範囲にわたる仕様は、設計、特性評価、および統計的プロセス制御との相関によって確認されています。LTM4739I は、−40ºC～125ºC の内部動作温度範囲全域で仕様を満たすよう設計されています。ここに示した仕様を満たす最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗、および他の環境要因に加え、個々の動作条件によって決定されることに留意してください。

2 最小オン時間のテストは、ウェーハ選別時に行っています。

3 様々な V_{IN}、V_{OUT}、T_A の条件における出力電流のディレーティング曲線については、図 35 から図 42 を参照してください。

4 設計により性能を確保しています。

5 ウェハ・レベルで 100%テストしています。

絶対最大定格

特に指定のない限り、T_A = 25ºC。

表 2. 絶対最大定格

PARAMETER	RATING
V_{IN}, SW	18V
V_{OUT}, BIAS	6V
PGOOD, DATA, CLK, EN	4V
AV_{DD}, V_{CC}	2.5V
$SENSE^+$, PGM0, PGM1	AV_{DD}
$SENSE^-$	0.3V
Internal operating temperature range (E-grade, I-grade)	–40°C to 125°C
Storage temperature range	–55°C to 150°C
Peak solder reflow body temperature	250°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらはストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意が必要です。

静電放電（ESD）

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものですが、対象は ESD 保護区域内だけに限られます。人体モデル（HBM）は ANSI/ESDA/JEDEC JS-001 に、電界誘導帯電デバイス・モデル（FICDM）とチャージ・デバイス・モデル（CDM）は ANSI/ESDA/JEDEC JS-002 に準拠しています。国際電気標準会議（IEC）による電磁両立性：Part 4-2（IEC）（IEC 61000-4-2 準拠）。ANSI/ESD STM5.2 によるマシン・モデル（MM）。MM 電圧値は特性評価にのみ使われます。

ESD 定格

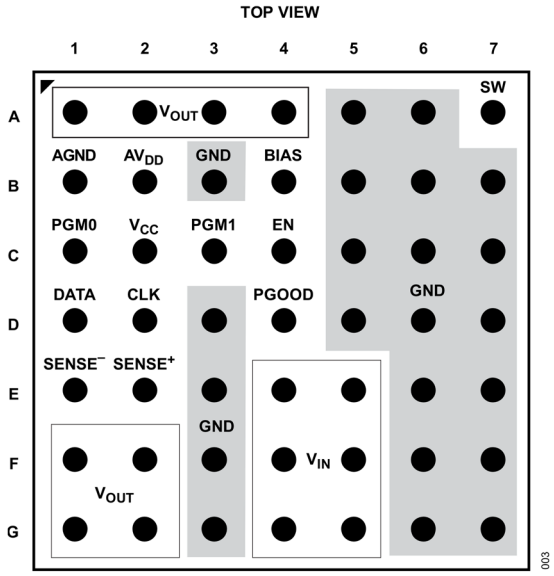
表 3. LTM4739 の ESD 定格

ESD MODEL	WITHSTAND THRESHOLD (V)	CLASS
HBM	±4000	3A
CDM	±1250	C3

ESD に関する注意

ESD（静電放電）の影響を受けやすいデバイスです。
電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



BGA PACKAGE
49-LEAD (6.25mm × 6.25mm × 5.07mm)
T_{JMAX} = 125°C, θ_{JA} = 16°C/W, θ_{JCtop} = 9.2°C/W,
θ_{JCbot} = 6.1°C/W
WEIGHT = 0.71g

θ VALUES ARE DETERMINED BY SIMULATION PER JESD51 CONDITIONS.
θ_{JA} VALUE IS OBTAINED WITH DEMO BOARD.
FOR LAB MEASURED DERATING CURVES, SEE APPLICATIONS INFORMATION SECTION.

図 3. ピン配置

μModule 製品では、パッケージの行と列のラベル表示が製品ごとに異なることがあります。各パッケージのレイアウトをよくご確認ください。

端子説明

表 4. 端子説明

端子	名称	説明
A1, A2, A3, A4, F1, F2, G1, G2	V_{OUT}	電力出力ピン。これらのピンと GND ピンの間に出力負荷を加えます。 これらのピンと GND ピンの間には、出力デカップリング・コンデンサを直接接続することを推奨します。詳細については、デカップリング条件の表を参照してください。
A5, A6, B3, B5-B7, C5-C7, D5- D7, E6, E7, F6, F7, G6, G7, D3, E3, F3, G3	GND	入出力リターン用電源グラウンド・ピン。
A7	SW	LTM4739 のスイッチング・ノード。このピンはテスト専用です。外部回路を使って SW ピンに負荷をかけることはしないでください。
B1	AGND	アナログ・グラウンド。このピンを GND プレーンに一点接地で接続します。

端子	名称	説明
B2	AV_{DD}	アナログ回路用の 1.8V 電源。AV_{DD} と AGND の間には 1μF のセラミック・コンデンサが内部で接続されています。AV_{DD} ピンはオープンのままにすることもできます。
B4	BIAS	オプションの 2.8V～5.5V LDO 入力電源。外部バイアスにより効率が向上します。 2.2μF の外付けバイアス・コンデンサが必要です。使用しない場合は、BIAS ピンをフロート状態のままにします。
C1	PGM0	プログラム入力。プログラミング抵抗を介して、PGM0 ピンとグラウンドを接続します。PGM0 により、過電流（OC）保護と PMBus アドレスが設定されます。
C2	V_{CC}	内部 1.8V レギュレータのバイパス・ピン。内部パワー・ドライバおよび制御回路には、この電圧から給電されます。V_{CC} と GND の間には 4.4μF のコンデンサが内部で接続されています。 外部回路で V_{CC} ピンに負荷をかけることはしないでください。V_{CC} ピンはフローティング状態にしてください。
C3	PGM1	プログラム入力。プログラミング抵抗を介して、PGM1 ピンとグランドを接続します。PGM1 により、周波数と制御ループ・ゲインが設定されます。
C4	EN	スイッチング・モード・レギュレータの各チャンネルの EN 制御入力。1V を超える電圧に EN を接続するとデバイスを動作させることができます。このピンを GND に接続するとデバイスはシャットダウンします。
D1	DATA	PMBus データ。
D2	CLK	PMBus クロック。
D4	PGOOD	出力パワー・グッド・インジケータ。PGOOD ピンは内部コンパレータのオープン・ドレイン出力です。PGOOD ピンは、$V_{SENSE}^{+} - V_{SENSE}^{-}$の電圧が最終レギュレーション電圧の±13%以内になり、かつフォルト状態がなくなるまでは、ローを保ちます。
E1	$SENSE^{-}$	出力電圧リモート検出の負側入力ピン。
E2	$SENSE^{+}$	出力電圧リモート検出の正側入力ピン。V_{SENSE}^{+}は負荷の出力電圧に接続します。出力と V_{SENSE}^{+}の間に抵抗分圧器を挿入すると、リファレンス電圧より高い電圧に出力を安定化できます。
E4, E5, F4, F5, G4, G5	V_{IN}	電力入力ピン。V_{IN} ピンと GND ピンの間に入力電圧を印加します。 V_{IN} ピンと GND ピンの間には、入力デカップリング・コンデンサを直接接続することを推奨します。

代表的な性能特性

特に指定のない限り、T_A = 25ºC。

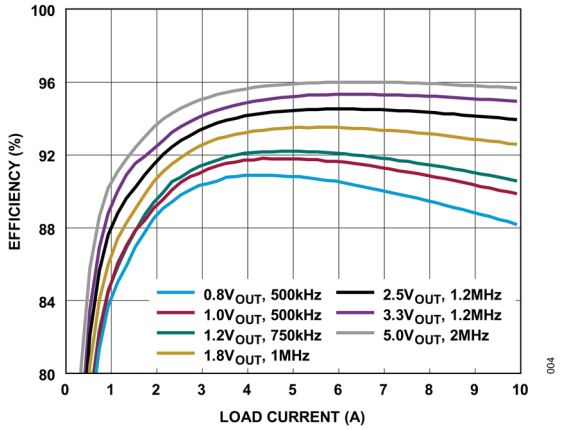


図 4. 効率、V_{IN} = 12V、V_{BIAS} = 3.3V

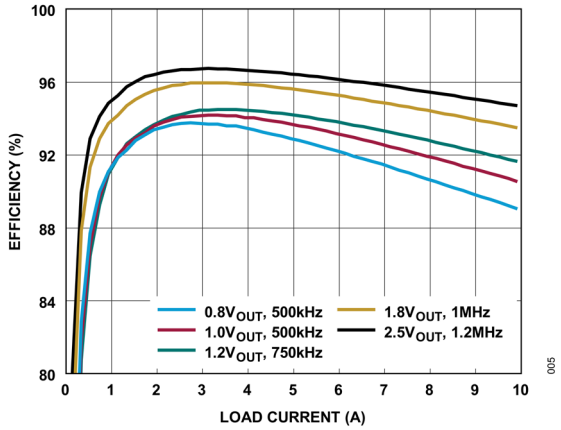


図 5. 効率、V_{IN} = 5V、V_{BIAS} = 3.3V

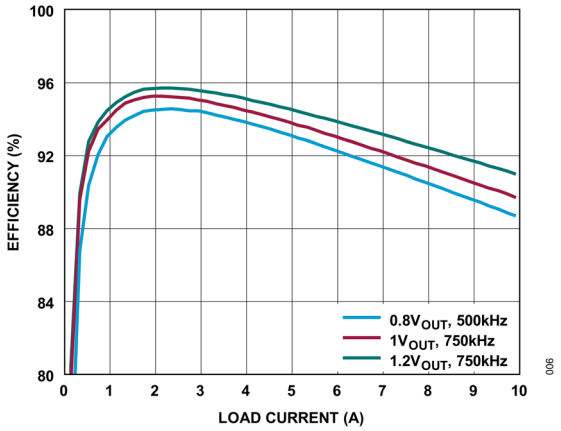


図 6. 効率、V_{IN} = 3.3V、V_{BIAS} = 3.3V

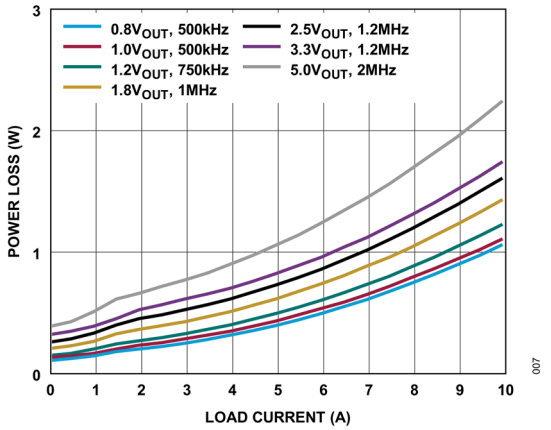


図 7. 電力損失、V_{IN} = 12V、V_{BIAS} = 3.3V

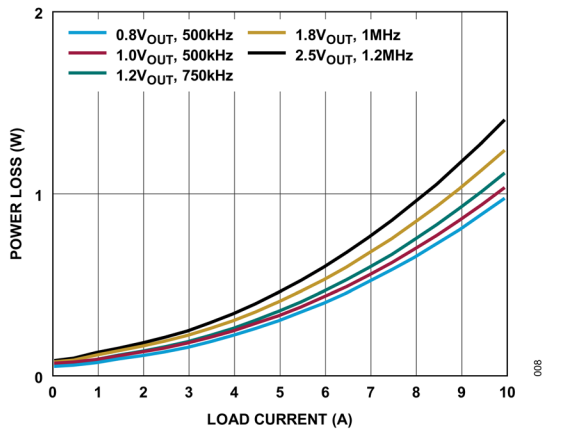


図 8. 電力損失、V_{IN} = 5V、V_{BIAS} = 3.3V

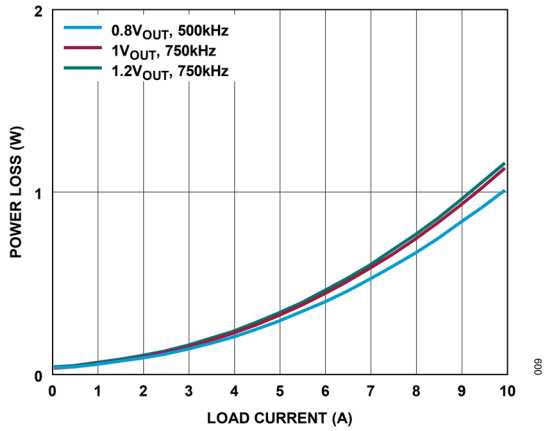


図 9. 電力損失、V_{IN} = 3.3V、V_{BIAS} = 3.3V

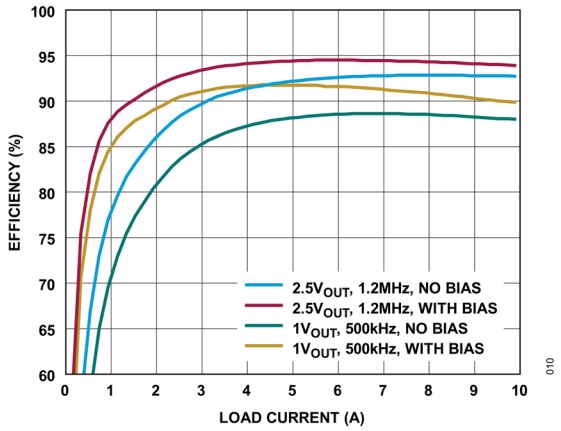


図 10. 効率と負荷の関係、V_{IN} = 12V、外部バイアスあり／なし

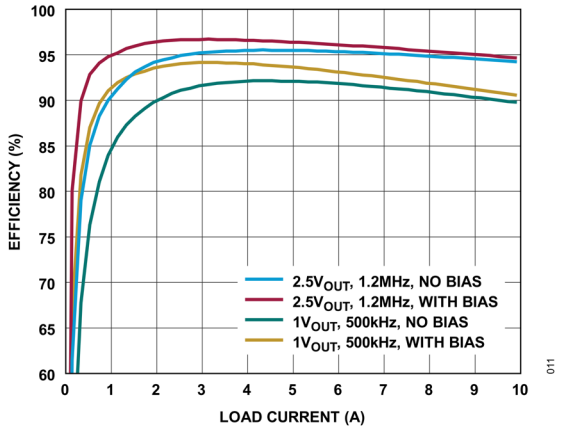


図 11. 効率と負荷の関係、V_{IN} = 5V、外部バイアスあり／なし

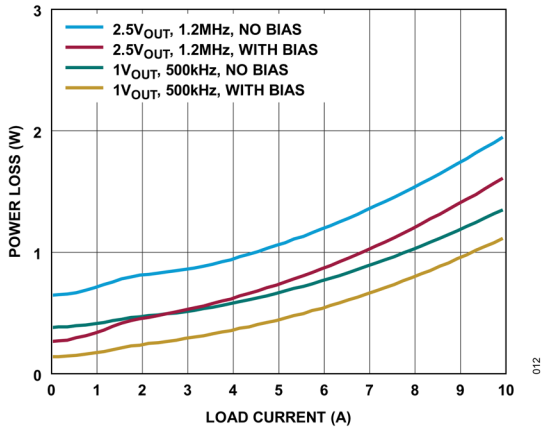


図 12. 電力損失と負荷の関係、
V_{IN} = 12V、外部バイアスあり／なし

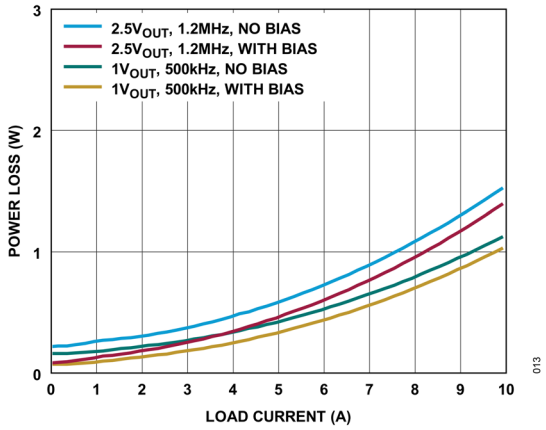


図 13. 電力損失と負荷の関係、
V_{IN} = 5V、外部バイアスあり／なし

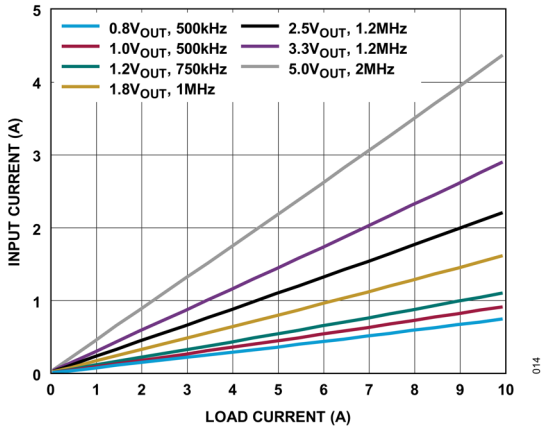


図 14. 入力電流、V_{IN} = 12V、V_{BIAS} = 3.3V

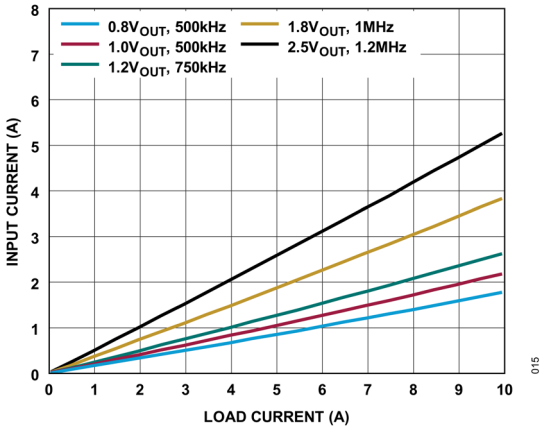


図 15. 入力電流、V_{IN} = 5V、V_{BIAS} = 3.3V

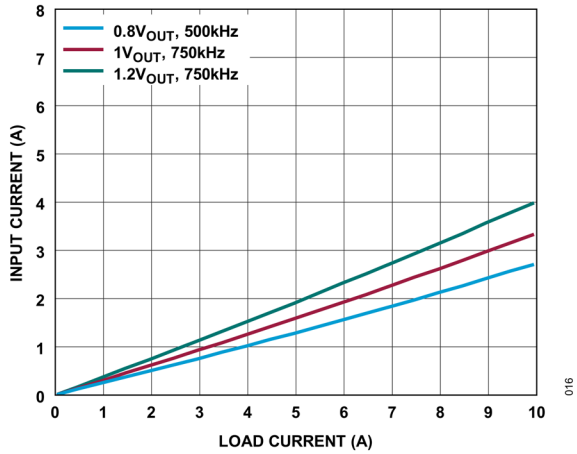


図 16. 入力電流、V_{IN} = 3.3V、V_{BIAS} = 3.3V

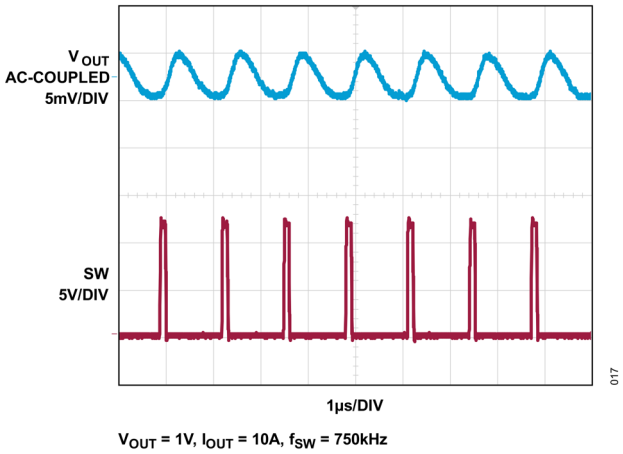


図 17. 出力電圧リップル（FCM）

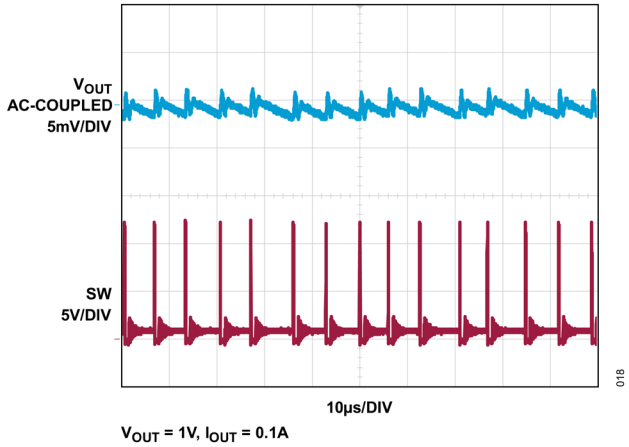


図 18. 出力電圧リップル（DCM）

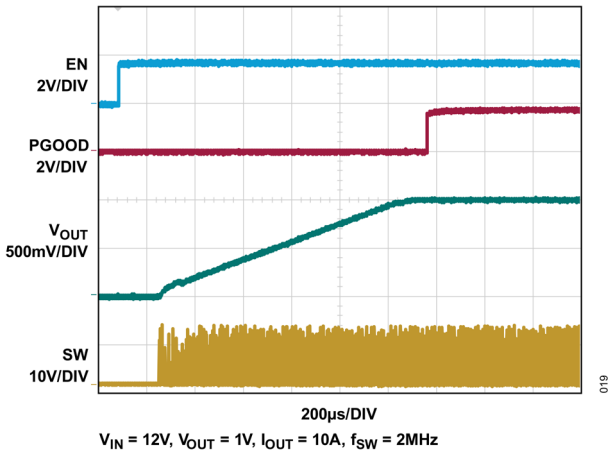


図 19. プリバイアスがないときのスタートアップ

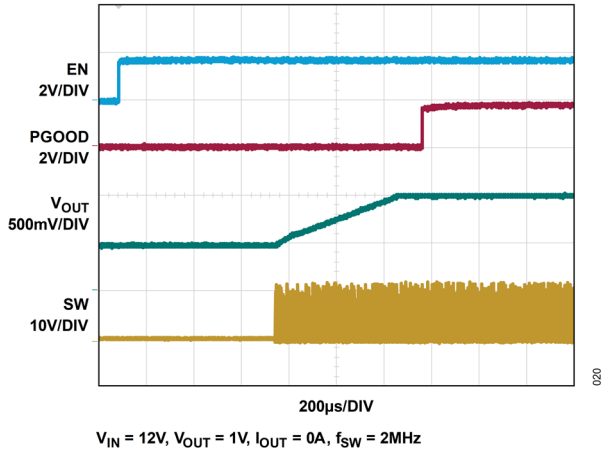


図 20. プリバイアス 0.5V 時のスタートアップ

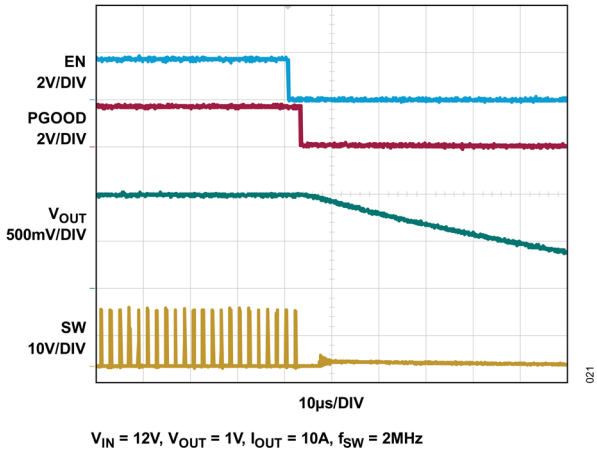


図 21. シャットダウン

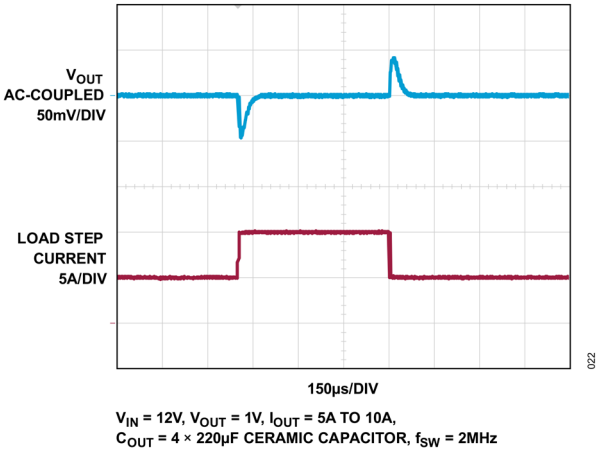


図 22. 出力過渡応答、1V

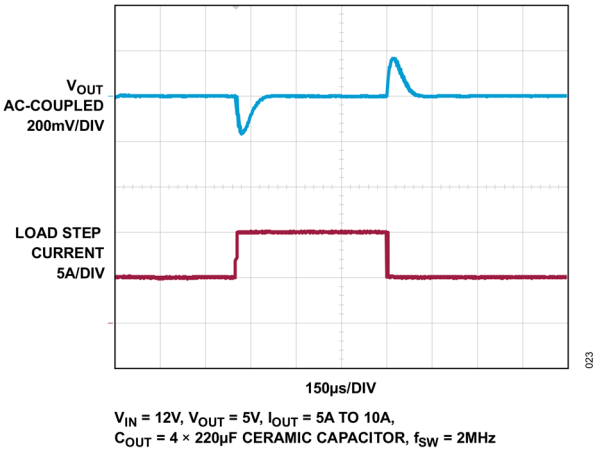


図 23. 出力過渡応答、5V

動作原理

LTM4739 の概要

LTM4739 は、PMBus を備えたシングルフェーズ POL 降圧レギュレータであり、最大 10A を供給できます。連続電流は内部の動作温度に左右されます。このデバイスは、出力電圧を正確に安定化し、その出力電圧は 2 個の外付け抵抗により 0.4V～5.5V の範囲でプログラム可能です。入力電圧範囲は 3V～15V です。LTM4739 が降圧コンバータであることを考慮すると、入力電圧には目的の出力電圧と負荷電流に対応できるだけの高さが必要です。簡略化したブロック図（図 24）を参照してください。アナログ・デバイセズの LTpowerPlay®グラフィカル・ユーザ・インターフェース（GUI）、DC1613A USB-PMBus アダプタ、EVAL-LTM4739-AZ 評価用ボードが提供されています。

LTM4739 には、電流モード・コントローラ、パワー・スイッチング・エレメント、パワー・インダクタ、適度な容量の入出力コンデンサが内蔵されています。LTM4739 は、固定周波数のパルス幅変調（PWM）レギュレータです。スイッチング周波数は PGM1 ピンと GND の間に適切な値の抵抗を接続するだけで設定できます。LTM4739 では高度変調方式（AMS）が選択可能で、この使用により高速負荷過渡応答時の性能が向上します。動作と機能の設定は、ピンストラップ抵抗を PGMn ピンとグラウンドの間に接続するか、PMBus コマンドを使用することで選択可能です。詳細については、アプリケーション情報のセクションを参照してください。内蔵レギュレータが制御回路に電力を供給します。すべての負荷に対する効率を改善するためには、BIAS をフローティング状態のままにせず、制御回路への電源電流を外部の $3.3V_{BIAS}$ から供給することができます。EN ピンを使用して、LTM4739 を動作状態またはシャットダウンにします。LTM4739 を強制連続モード（FCM）で動作させると、広い負荷範囲にわたって高速過渡応答を得ることができます。また、最大周波数での動作が可能です。FCM では発振器が連続的に動作し、正の SW 遷移がクロックに同期されます。負のインダクタ電流も許容されます。このモードでは、LTM4739 が出力から電流をシンクしてその電荷を入力に戻せるので、負荷ステップ過渡応答が改善されます。軽負荷時の効率を向上するため、LTM4739 は軽負荷状態では不連続導通モード（DCM）で動作させることができます。DCM はデフォルトではディスエーブルされており、PMBus コマンドでイネーブルできます。詳細については、アプリケーション情報のセクションを参照してください。

LTM4739 はパワー・グッド・コンパレータを備えており、$SENSE^+$ピンと $SENSE^-$ピンの間の電圧が代表値の±10%の範囲に入っていれば作動します（例えば代表値が 0.5V であれば、PGOOD 範囲は 0.45V～0.55V）。PGOOD 出力はオープン・ドレイン・トランジスタで、出力がレギュレーション状態にある場合はオフになるため、外付け抵抗によって PGOOD ピンをハイにプルアップできます。LTM4739 には、ジャンクション温度が高い場合にパワー・スイッチングを行わないようにするサーマル・シャットダウン機能が備わっています。この機能が有効となる閾値は、通常動作との干渉を避けるため 125ºC より高い値となっています。そのため、サーマル・シャットダウンが作動する状態で長時間または繰り返し動作するとデバイスの信頼性を損なう可能性があります。LTM4739 は大電流を出力するための並列動作をサポートしていません。

LTM4739 の主要機能

- FCM 動作と DCM 動作。
- 固定周波数制御ループ。
- 500kHz～2MHz の範囲でプログラムできる設定可能な周波数。
- 過渡応答を改善できる高度変調方式（AMS）を選択可能。
- オプションの外部バイアス入力電源による高効率化。
- ピンストラップのプログラマビリティ。
- 出力電流、出力電圧、入力電圧、ジャンクション温度の PMBus テレメトリ。
- PMBus の適応性のある電圧スケーリング（AVS）、リファレンス範囲は 0.4V～0.8V。
- 入出力の低電圧と過電圧、過電流、過電力のフォルト、通信、メモリ、ロジック（CML）のフォルトの PMBus によるフォルトや警告のモニタリング。

簡略化したブロック図

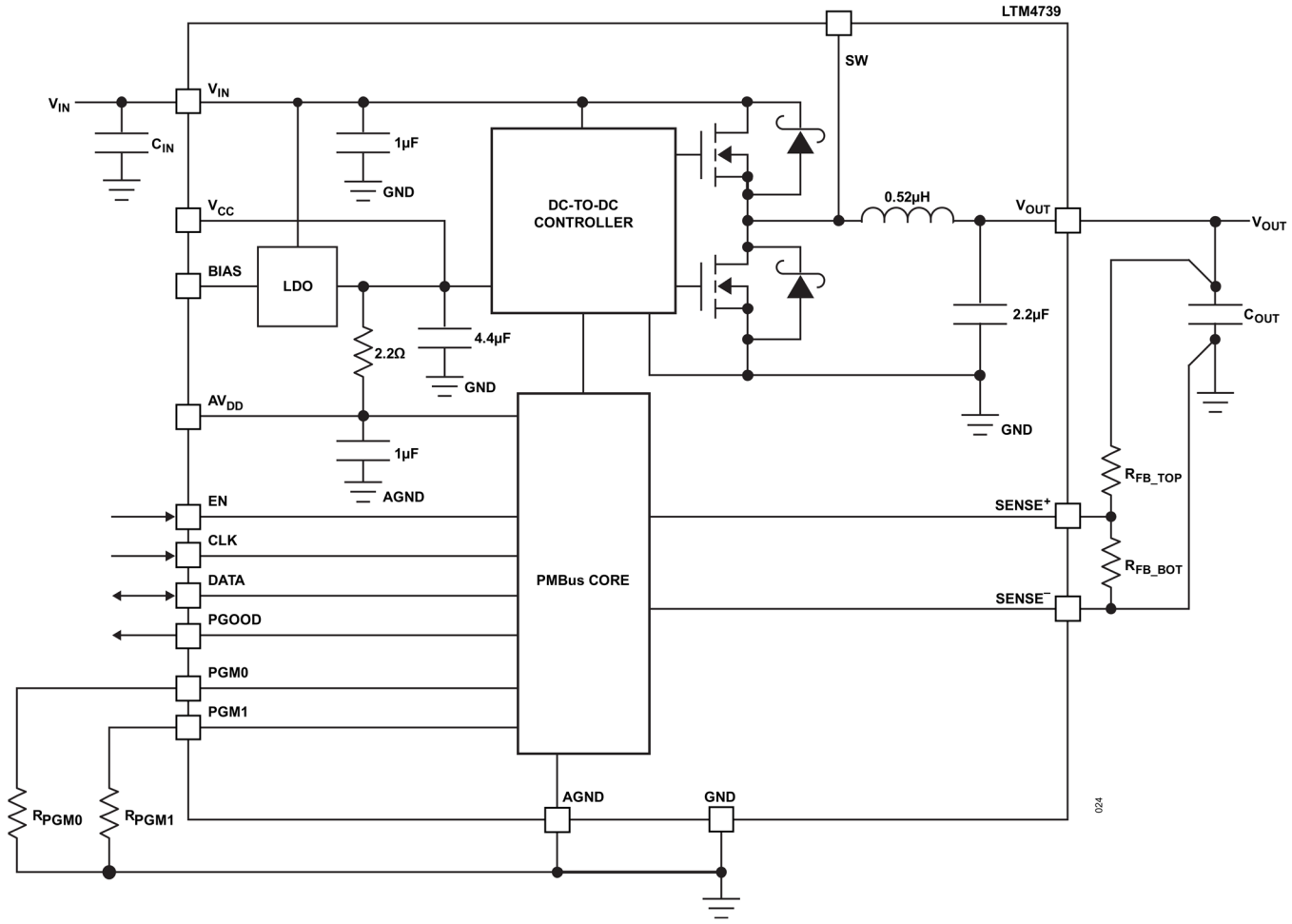


図 24. LTM4739 の簡略化したブロック図

デカップリング条件

表 5. デカップリング条件

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C_{IN}	External input capacitor requirement (V_{IN} = 12V, V_{OUT} = 1.5V)	I_{OUT} = 10A	10	22		µF
C_{OUT}	External output capacitor requirement (V_{IN} = 12V, V_{OUT} = 1.5V)	I_{OUT} = 10A	200	300		µF

アプリケーション情報

ほとんどのアプリケーションでは、設計プロセスは以下に概要を示すように簡単です。

1. 表 6 を参照し、目的の入力範囲と出力電圧にあてはまる行を見つけます。
2. 推奨される C_{IN}、C_{OUT}、抵抗の値を適用します。

これらの部品の組み合わせは適切な動作が実現できるようテストされていますが、目的のシステムの入力電源、負荷、環境などの条件の全域で動作が適切であることを、ユーザの責任のもとで検証してください。最大出力電流は、ジャンクション温度、入力と出力の電圧の大きさの関係、極性、およびその他の要因によって制限されるという点に注意してください。詳細については、代表的な性能特性のセクションのグラフを参照してください。

所定の入力条件の全域で最適な効率を実現するための推奨周波数（および R_{PGM1} 値）を表 6 に示します。

表 6. 推奨部品値と設定（T_A = 25°C）

V_{IN} (V)	V_{OUT} (V)	R_{FB1} (kΩ)	R_{FB2} (kΩ)	C_{IN} (µF)	C_{OUT} (µF)	f_{SW} (Hz)	R_{PGM1} (Ω)
3 to 15	0.8	1.82	3.01	2 × 22 (25V)	3 × 100	500k	309
3.6 to 15	1	3.01	3.01	2 × 22 (25V)	3 × 100	500k	309
3 to 15	1.2	4.22	3.01	2 × 22 (25V)	3 × 100	750k	2.15k
3.6 to 15	1.5	6.02	3.01	2 × 22 (25V)	3 × 100	750k	2.15k
3.6 to 15	1.8	7.87	3.01	2 × 22 (25V)	3 × 100	1M	21.5k
5 to 15	2.5	12.01	3.01	2 × 22 (25V)	3 × 100	1.2M	56.2k
6.6 to 15	3.3	16.9	3.01	2 × 22 (25V)	3 × 100	1.2M	56.2k
10 to 15	5	22.6	2.49	2 × 22 (25V)	3 × 100	2M	115k

キャパシタの選択に関する考慮事項

表 6 の C_{IN} と C_{OUT} のコンデンサの値は、対応する動作条件において推奨される最小値です。表 6 に示した値より小さいコンデンサを採用すると望ましくない動作が生じる可能性があるため、推奨しません。必要に応じてこれより大きな値を使用することは一般的に許容され、動的応答が向上する可能性があります。その場合でも、目的のシステムの入力電源、負荷、環境などの条件に対し動作が適切であることをユーザの責任のもとで検証してください。

セラミック・コンデンサは小型、堅牢で、ESR が非常に小さいコンデンサです。ただし、すべてのセラミック・コンデンサが適しているわけではありません。X5R タイプおよび X7R タイプは温度と印加電圧の変化に対し安定で、信頼できる性能を備えています。Y5V や Z5U などのその他のタイプでは、容量の温度係数と電圧係数が非常に大きくなっています。アプリケーション回路によっては、これらのキャパシタの公称容量にわずかな誤差があるだけで、予想を超える大きな出力電圧リップルが発生する原因となる可能性があります。セラミック・コンデンサには圧電効果もあります。DCM 動作時の LTM4739 のスイッチング周波数は、負荷電流に依存します。セラミック・コンデンサを可聴周波数で発振させて、可聴ノイズを発生することがあります。DCM がイネーブルされているときのみ、LTM4739 は軽負荷条件でパルスをスキップすることができます。これが発生すると、有効なスイッチング周波数が低減し、程度により可聴周波数範囲で動作する可能性があります。このシナリオでは、LTM4739 は下限電流値で動作するので、可聴ノイズは抑制されます。許容できない場合は、出力に高性能の電解キャパシタを使用してください。セラミック・コンデンサと低コストの電解コンデンサを並列に組み合わせることも可能です。セラミック・コンデンサに関する最後の注意点は、LTM4739 の最大入力電圧定格に関することです。セラミック入力キャパシタに配線パターンまたはケーブルのインダクタンスが組み合わさることにより、高い Q（不足減衰）のタンク回路が形成されます。LTM4739 回路がライブ電源に接続された場合、入力電圧は公称値の 2 倍に達し、デバイスの定格を超える可能性があります。この状況は容易に回避できます（詳細についてはホットプラグにおける安全性のセクションを参照）。

ピンストラップのプログラマビリティ

LTM4739 には 2 つのプログラム・ピン（PGM0 と PGM1）があり、このデバイスの主要な構成をいくつか設定できます（詳細については表 7 と表 8 を参照）。PGMn ピンの値は、起動の初期化中に読み出されます。PGM0 ピンと PGM1 ピンには、それぞれ 32 個の検出レベルがあります。PGMn ピンと AGND の間にピンストラップ抵抗を 1 個接続することで、32 個のコードの中から 1 つを選択します。PGM0 は、POC レベルと PMBus アドレスの選択に使用します。PGM1 ピンは、スイッチング周波数と事前定義済みシナリオの選択に使用します。このシナリオは、電圧ループ・ゲインと高度変調方式（AMS）の選択に対応しています。事前定義済みシナリオを表 9 にまとめています。

表 7. PGM0 による POC と PMBus アドレスの選択

CODES	R_{PGM0} (Ω)	POC (A)	PMBus ADDRESS
0	95.3	15	0x38h
1	200		0x39h
2	309		0x3Ah
3	422		0x3Bh
4	536		0x3Ch
5	649		0x3Dh
6	768		0x3Eh
7	909		0x3Fh
8	1.05k	13	0x38h
9	1.21k		0x39h
10	1.4k		0x3Ah
11	1.62k		0x3Bh
12	1.87k		0x3Ch
13	2.15k		0x3Dh
14	2.49k		0x3Eh
15	2.87k		0x3Fh
16	3.74k	11	0x38h
17	8.06k		0x39h
18	12.4k		0x3Ah
19	16.9k		0x3Bh
20	21.5k		0x3Ch
21	26.1k		0x3Dh
22	30.9k		0x3Eh
23	36.5k		0x3Fh
24	42.2k	9	0x38h
25	48.7k		0x39h
26	56.2k		0x3Ah
27	64.9k		0x3Bh
28	75k		0x3Ch
29	86.6k		0x3Dh
30	100k		0x3Eh
31	115k		0x3Fh

表 8. PGM1 によるスイッチング周波数およびシナリオの選択

CODES	R_{PGM1} (Ω)	SWITCHING FREQUENCY (Hz)	SCENARIO #
0	95.3	500k	A
1	200		B
2	309		C
3	422		D
4	536		E
5	649		F
6	768	600k	A
7	909		B
8	1.05k		C
9	1.21k		D
10	1.4k		E
11	1.62k		F
12	1.87k	750k	A
13	2.15k		B
14	2.49k		C
15	2.87k		D
16	3.74k		E
17	8.06k		F
18	12.4k	1M	A
19	16.9k		B
20	21.5k		C
21	26.1k		D
22	30.9k		E
23	36.5k		F
24	42.2k	1.2M	A
25	48.7k		B
26	56.2k		C
27	64.9k		D
28	75k		E
29	86.6k		F
30	100k	2M	A
31	115k		B

LTM4739 には、表 9 に概要を示す 6 つの事前定義済みシナリオがあり、ピンストラップ抵抗 1 個を PGM1 ピンと AGND の間に接続することにより選択できます。制御ループの性能を最適化するための電圧ループ・ゲイン抵抗（R_{VGA}）の選択についての情報は、電圧ループ・ゲインのセクションを参照してください。シナリオごとに、高度変調方式（AMS）オプションも選択されます。

表 9. 事前定義済みシナリオ

SCENARIO #	R_{VGA} (kΩ)	AMS OPTION
A	15.7	Disabled
B	22.7	Disabled
C	22.7	Enabled
D	26.8	Enabled
E	31.3	Enabled
F	44.8	Enabled

PMBus インターフェース

PMBus は、電力変換デバイスとの通信手段を定義する業界標準です。業界標準の SMBus シリアル・インターフェースと PMBus コマンド言語で構成されています。LTM4739 は、ホスト（コントローラ）デバイスと通信するための PMBus インターフェースをサポートしています。このデバイスの PMBus アドレスは、PGM0 ピンと AGND の間に接続されたピンストラップ抵抗によって選択されます（詳細についてはピンストラップのプログラマビリティのセクションを参照してください）。表 10 に、サポートされている PMBus コマンドを示します。詳細については、LTM4739 ユーザ・リファレンス・マニュアルを参照してください。

表 10. サポートされている PMBus コマンド

コマンドのコード	コマンド名	説明	タイプ	データ・フォーマット	工場出荷時の値
0x01	OPERATION	出力のイネーブル／ディスエーブル。	R/W byte	Bit field	0x80
0x02	ON_OFF_CONFIG	EN ピンと PMBus 動作コマンドの設定。	R/W byte	Bit field	0x1F
0x03	CLEAR_FAULTS	セットされたフォルト・ビットをクリア。	Send byte		N/A
0x10	WRITE_PROTECT	意図せぬ変更を防ぐためにデバイスが提供する保護レベル。	R/W byte	Bit field	0x20
0x19	CAPABILITY	LTM4739 がサポートしている PMBus オプション通信プロトコルの概要。	R byte	Bit field	0xA0
0x20	VOUT_MODE	出力電圧のデータ・フォーマットと仮数指数。	R byte	Bit field	0x17
0x21	VOUT_COMMAND	帰還リファレンス電圧の設定値。	R/W word	ULINEAR16	0x0100

表 10. サポートされている PMBus コマンド（続き）

コマンドのコード	コマンド名	説明	タイプ	データ・フォーマット	工場出荷時の値
0x24	VOUT_MAX	リファレンス電圧の上限設定値。	R/W word	ULINEAR16	0x019A
0x78	STATUS_BYTE	デバイスのフォルト状態を 1 バイトに要約したもの。	R byte	Bit field	N/A
0x79	STATUS_WORD	デバイスのフォルト状態を 2 バイトに要約したもの。	R word	Bit field	N/A
0x7A	STATUS_VOUT	出力電圧フォルトおよび警告ステータス。	R byte	Bit field	N/A
0x7B	STATUS_IOUT	出力電流フォルトおよび警告ステータス。	R byte	Bit field	N/A
0x7C	STATUS_INPUT	入力電圧フォルトおよび警告ステータス。	R byte	Bit field	N/A
0x7D	STATUS_TEMPERATURE	IC のジャンクション温度フォルトおよび警告ステータス。	R byte	Bit field	N/A
0x7E	STATUS_CML	通信フォルトおよび警告ステータス。	R byte	Bit field	N/A
0x80	STATUS_MFR_SPECIFIC	メーカー固有のフォルトおよび警告ステータス。	R byte	Bit field	N/A
0x88	READ_VIN	入力電圧のテレメトリ。	R word	LINEAR11	N/A
0x8B	READ_VOUT	帰還電圧のテレメトリ。	R word	ULINEAR16	N/A
0x8C	READ_IOUT	出力電流のテレメトリ。	R word	LINEAR11	N/A
0x8D	READ_TEMPERATURE_1	IC のジャンクション温度のテレメトリ。	R word	LINEAR11	N/A
0xAD	IC_DEVICE_ID	デバイスのルート製品番号。	R block	ASCII	“LTM4739”
0xAE	IC_DEVICE_REV	デバイスのリビジョン・コード。	R block	ASCII	N/A
0xD0	MFR_PINSTRAP	メーカー固有のデバイス動作設定。	R/W byte	Bit field	PGM0/PGM1 dependent
0xD1	MFR_SCENARIO_0	メーカー固有のデバイス動作設定。	R/W byte	Bit field	PGM1 dependent
0xD2	MFR_SCENARIO_1	メーカー固有のデバイス動作設定。	R/W byte	Bit field	PGM1 dependent
0xD3	MFR_SCENARIO_2	メーカー固有のデバイス動作設定。	R/W byte	Bit field	N/A

LTpowerPlay：デジタル・パワー・マネージメント用のインタラクティブ GUI

LTpowerPlay は、LTM4739 を含むアナログ・デバイセズのデジタル・パワー・システム・マネージメント（PSM）IC をサポートする、Windows ベースの強力な開発環境です。LTpowerPlay のメイン・インターフェースを、図 25 に示します。

LTpowerPlay は、評価用ボードまたはユーザ・アプリケーションに接続することにより、アナログ・デバイセズ製 IC の評価に使用できます。この LTpowerPlay 設計ソフトウェアは、様々な作業をサポートします。（ハードウェアを接続しない）オフライン・モードで使用することも可能であり、複数のデバイス構成ファイルを作成し、保存して後でロードし直すことができます。LTpowerPlay は従来にない診断機能とデバッグ機能を備えており、基板の機能確認時に電源システムのプログラムや調整を行ったり、レールの機能確認時にパワーに関する問題を診断したりする場合に、貴重な診断ツールとなります。LTpowerPlay は、アナログ・デバイセズの DC1613A USB-I²C/SMBus/PMBus アダプタを利用して、アナログ・デバイセズの EVAL-LTM4739-AZ 評価用ボードを含む様々なターゲットと通信を行います。このソフトウェアは自動更新機能も備えており、最新のデバイス・ドライバと技術文書一式を備えた最新リビジョンの状態を常に維持します。また、LTpowerPlay について、いくつかのチュートリアル・デモを含む充実したコンテキスト・ヘルプを備えています。詳細については、アナログ・デバイセズの LTpowerPlay のウェブ・ページを参照してください。

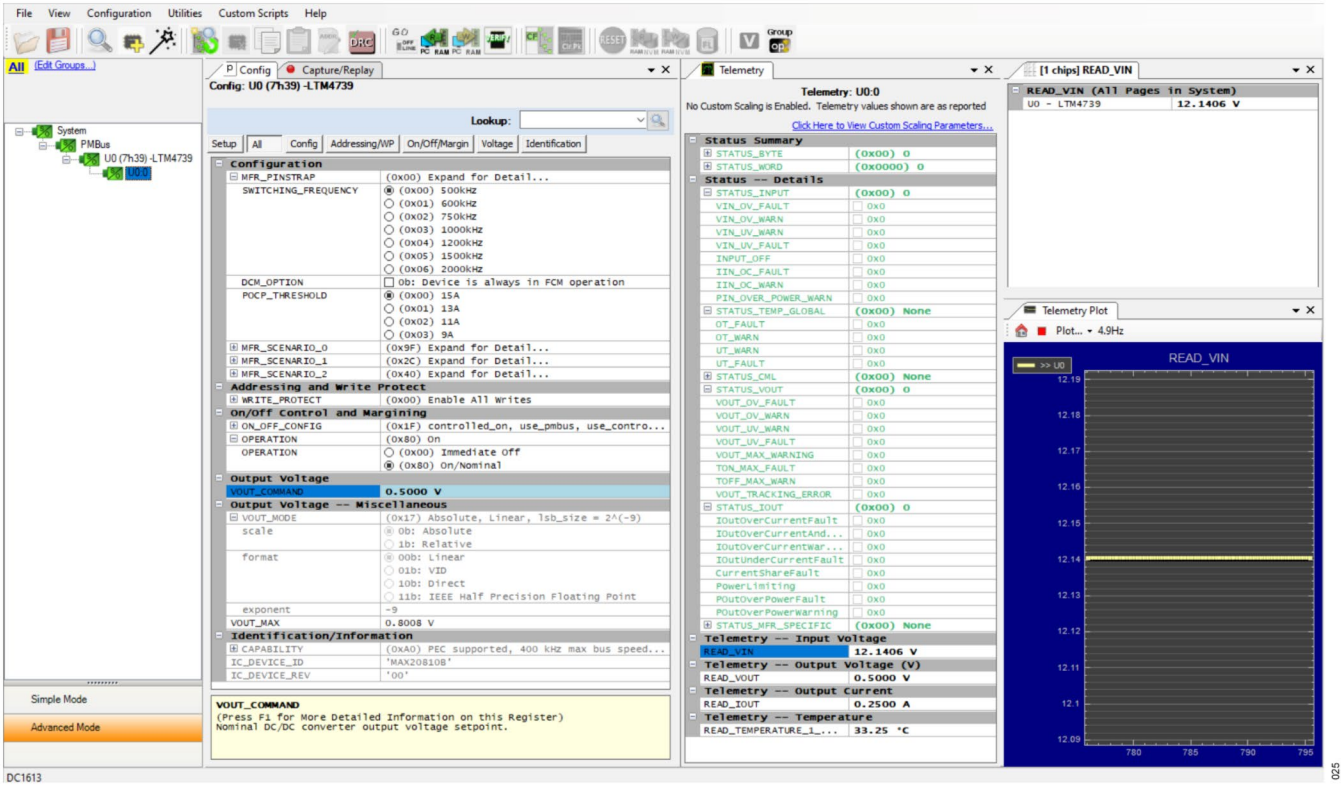


図 25. LTpowerPlay のメイン・インターフェース

周波数の選択

LTM4739 は固定周波数の PWM アーキテクチャを採用しており、PGM1 ピンとグラウンドの間に抵抗を接続することによって、500kHz～2MHz の範囲でスイッチング周波数を設定できます。詳細については、表 8 を参照してください。

高度変調方式

LTM4739 では、過渡応答を改善できる高度変調方式（AMS）を選択できます。AMS は、一般的な固定周波数 PWM 方式よりも大きな利点が得られます。AMS 機能を有効にすると、立上がりエッジと立下がりエッジの両方での変調が可能になり、その結果、大きな負荷過渡応答時にスイッチング周波数が一時的に増加または減少します。図 26 は、LTM4739 で AMS がイネーブルされている場合の、一般的な立下がりエッジ変調に加えて立上がりエッジ変調を行う方式を示しています。

この変調方式により、最小限の遅延でオン／オフの切り替えが可能になります。全インダクタ電流が非常に急速に増加するため、負荷要求が満たされ、出力コンデンサから引き出される電流は減少します。AMS を有効にすると、位相マージンを犠牲にすることなく、システムのクローズド・ループ帯域幅を拡張できます。その結果、出力容量を最小限に抑えることができます。

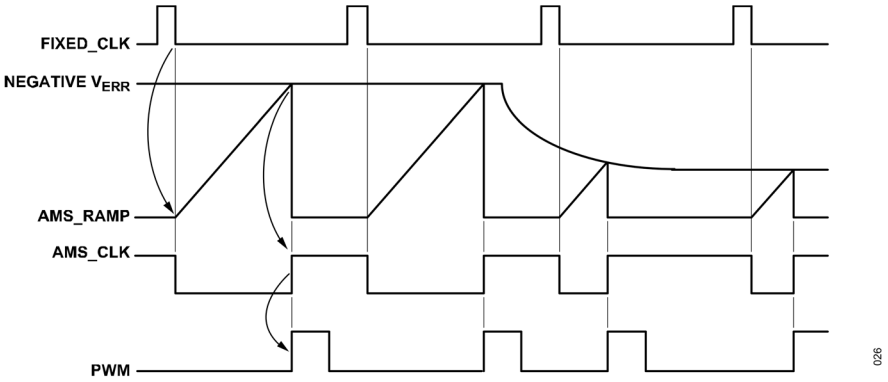


図 26. 高度変調方式の動作

出力電圧の検出

LTM4739 のデフォルトのリファレンス電圧は 0.5V です。リファレンス電圧は、PMBus の VOUT_COMMAND を用いて、0.4V～0.8V の範囲で 1.95mV の分解能で調整できます。目的の出力電圧が V_{REF} より高い場合、R_{FB1} と R_{FB2} の抵抗分圧器を用いて、出力電圧を検出する必要があります。R_{FB2} の値が 5kΩ を超えないようにすることを推奨します。抵抗分圧比は式 1 で求められます。

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R_{RFB1}}{R_{RFB2}}\right) \qquad (1)$$

ここで、

V_{OUT} は出力電圧。

V_{REF} はリファレンス電圧。

R_{FB1} は上側の分圧器抵抗。

R_{FB2} は下側の分圧器抵抗。

動作周波数のトレードオフ

入出力動作条件に対し、表 6 に示す最適な R_{PGM1} 値を使用することを推奨します。ただし、システム・レベルやその他の考慮事項によっては別の動作周波数が必要となる場合があります。LTM4739 は広い範囲の動作周波数に対応できる柔軟性を備えていますが、周波数を無計画に選択すると、特定の動作条件やフォルト条件において好ましくない動作を示す可能性があります。周波数が高すぎると、効率が低下したり過剰な熱が発生することがあります。また、出力が過負荷になったり短絡した場合には、LTM4739 が損傷する可能性もあります。周波数が低すぎると、最終設計において出力リップルが大きすぎたり、出力キャパシタが大きくなりすぎる可能性があります。

LTM4739 は、安定性を確保しノイズ耐性を向上させるために、オン時間中の電流ループに適用するスロープ補償機能を内蔵しています。スロープ補償が電流ループを飽和させないようにするには、最大オン時間を式 2 により制限する必要があります。

$$t_{ON(MAX)} = \frac{5pF\left[800mV - \left(I_{OUT(MAX)} + \frac{I_{RIPPLE}}{2}\right) \times \frac{1.6\Omega}{62.5}\right]}{I_{SLOPE}} \qquad (2)$$

ここで、

$t_{ON(MAX)}$はハイサイド MOSFET の最大オン時間。

$I_{OUT(MAX)}$は最大負荷電流。

I_{RIPPLE} はインダクタ電流リップルのピーク to ピーク値。

I_{SLOPE} は内部スロープ補償の振幅。デフォルト値は 3.78µA で、この値は PMBus の MFR_SCENARIO_0 コマンドによって調整できます。

最小スイッチング周波数の推奨値は、式 3 で計算します。

$$f_{SW(MIN)} = \frac{V_{OUT}}{t_{ON(MAX)} \times V_{IN(MIN)}} \qquad (3)$$

ここで、

$f_{SW(MIN)}$は選択可能な最小スイッチング周波数。

システム・ノイズの混入により、定常状態の動作であっても、通常、SW の立上がりエッジと立下がりエッジにはランダムなジッタ・ノイズが発生します。スイッチング周波数（f_{SW}）を選択する場合は、ジッタを考慮に入れ、$f_{SW(MIN)}$より高く、$f_{SW(MAX)}$より低くする必要があります。SW のジッタを改善するには、より小さいインダクタ値を用い、電圧ループ・ゲインを低くして、ノイズ感度を最小限に抑えることを推奨します。

周波数は、制御可能な最小オン時間と制御可能な最小オフ時間に違反しないように選択する必要があります。最大スイッチング周波数の推奨値は、式 4 で計算します。

$$f_{SW(MAX)} = MIN\left\{\frac{V_{OUT}}{t_{ON(MIN)} \times V_{IN(MAX)}}, \frac{V_{IN(MIN)} - V_{OUT}}{t_{OFF(MIN)} \times V_{IN(MIN)}}\right\} \qquad (4)$$

ここで、

$f_{SW(MAX)}$は選択可能な最大スイッチング周波数。

$V_{IN(MAX)}$は最大入力電圧。

$V_{IN(MIN)}$は最小入力電圧。

$t_{ON(MIN)}$は制御可能な最小オン時間。

$t_{OFF(MIN)}$は制御可能な最小オフ時間。

最大負荷

LTM4739 が駆動できる実用最大連続負荷は、定格では 10A となっていますが、内部電流制限値と内部温度の両方に依存します。内部電流制限値は、過負荷や短絡が生じた場合に LTM4739 の損傷を防ぐよう設計されています。LTM4739 の内部温度は、周囲温度、供給電力、システムのヒート・シンク能力によって変動します。例えば、LTM4739 が 1V で安定化するよう構成されている場合、周囲温度が 60ºC 未満に制御されていれば、$12V_{IN}$ から 10A の連続電流を供給できます。図 35 に示す V_{OUT} = 1V の条件のディレーティング曲線を参照してください。同様に、出力電圧が 5V、周囲温度が 85ºC の場合、LTM4739 が $12V_{IN}$ から供給できるのは最大でも 8.5A で、これは 10A の連続電流定格より小さい値です。

電圧ループ・ゲイン

安定性を確保するために、電圧ループ帯域幅（BW）は、スイッチング周波数の 1/5 より小さくすることを推奨します。対象の周波数範囲でほぼ理想的なインピーダンス特性を持ち、ESR と ESL が無視できる多層セラミック出力コンデンサを用いる場合について考察します。電圧ループ BW は、式 5 で算出できます。

$$BW = \frac{\frac{R_{FB2}}{R_{FB2} + R_{FB1}} \times \frac{R_{VGA}}{10k\Omega}}{2\pi \times 8m\Omega \times C_{OUT}} \qquad (5)$$

ここで、

R_{VGA} = 電圧ループ・ゲイン抵抗であり、選択したシナリオで設定されます（詳細は表 9 を参照）。

最小入力電圧

LTM4739 は降圧コンバータであるため、出力をレギュレーション状態に維持するには最低限のヘッドルームが必要です。適切な動作を維持するには、V_{IN} が 3V を上回るようにしてください。

プリバイアス出力

LTM4739 は $SENSE^+$ と $SENSE^-$ の間の電圧に向けて出力を安定化させます。LTM4739 の出力が目標の出力電圧より高い場合、LTM4739 は少量の電力を入力電源に戻すことで出力を目標電圧に向けて安定化しようとします。入力電源に負荷がない場合、その電圧が上昇することがあります。入力電圧が LTM4739 の絶対最大定格を超えるほど増加することがないように注意してください。

不連続導通モード動作

DCM 動作は、軽負荷時の効率改善に使用できるオプション機能です。このデバイスは、連続電流モード（FCM）で動作中にインダクタの谷電流をモニタするための、DCM 電流検出コンパレータを備えています。軽負荷時にインダクタの谷電流が 56 サイクル連続して DCM コンパレータのスレッショルドを下回ると、LTM4739 はシームレスに DCM 動作に移行します。DCM に移行すると、負荷の減少につれてスイッチング周波数が減少します。インダクタの谷電流が 0A を上回ると、デバイスは直ちに FCM 動作に戻ります。LTM4739 では、DCM はデフォルトでディスエーブルされており、PMBus コマンドでイネーブルできます。

短絡入力保護

LTM4739 への電力の入力がない場合でも出力が高い電圧に維持されるシステムでは注意が必要です。このような状態となる可能性があるのは、バッテリやその他の電源が LTM4739 の出力とダイオード OR 接続されているバッテリ充電アプリケーションやバッテリ・バックアップ・システムです。V_{IN} ピンをフロート状態にできる場合に、（ロジック信号によって、あるいは V_{IN} に接続されているために）EN ピンがハイに保持されていると、LTM4739 の内部回路には内部パワー・スイッチを通じて静止電流が流れます。システムがこの状態で数 mA の電流を許容できる場合は、このことが問題になることはありません。EN ピンが接地されていれば内部電流は実質的にゼロに低下します。しかし、出力を高い電圧に保持した状態で V_{IN} ピンが接地されている場合は、LTM4739 内部の寄生ダイオードにより、出力から V_{IN} ピンに大きな電流が流れる可能性があります。入力電圧が存在する場合にのみ動作し、短絡入力や反転入力に対する保護機能を備えた回路を図 27 に示します。出力に接続されたバックアップ・バッテリが短絡入力によって放電されることを、入力ダイオードが防止します。また、反転入力からも回路を保護します。LTM4739 は入力が存在する場合のみ動作します。

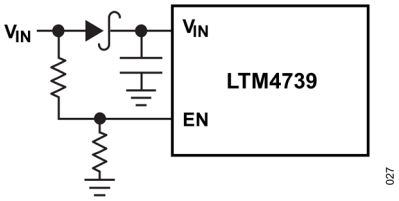


図 27. 反転入力に対応可能な短絡入力保護

フォルトの処理

LTM4739 は、デバイスと負荷を保護するための包括的なフォルトの検出と処理の機能を備えています。LTM4739 は、過電流（OC）、過電圧（OV）、低電圧（UV）、過熱（OT）、短絡のようなフォルトの状況をモニタします。フォルトを検出すると、デバイスは設定に応じてシャットダウンやセーフ・モードに入ることで応答できます。フォルト・ステータスは PMBus 経由で通信され、ホスト（コントローラ）が特定して修正のアクションをとることができます。

入力低電圧ロックアウト

LTM4739 は、内部で V_{IN} の電圧レベルをモニタします。入力電源電圧が低電圧ロックアウト（UVLO）スレッショルドを下回ると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。UVLO ステータスがクリアされると、デバイスは 20ms 後に再起動します。

出力過電圧保護

ソフトスタート時の上昇が完了すると、出力過電圧に備えて V_{SENSE}^{+}と V_{SENSE}^{-}の帰還電圧がモニタされます。帰還電圧が、OV デグリッチ・フィルタ遅延時間より長い間過電圧（OV）保護スレッショルドを上回ると、スイッチングを停止し、PGOOD ピンをローに駆動します。OV ステータスがクリアされると、デバイスは 20ms 後に再起動します。

正の過電流保護

LTM4739 のピーク電流モード制御アーキテクチャは、電流制限と短絡保護の機能を本来的に備えています。インダクタ電流は、スイッチング中に連続的にモニタされます。インダクタのピーク電流はサイクル単位で制限されます。スイッチング・サイクルごとに、インダクタ電流の検出値が過電流（OC）保護スレッショルドを超過すると、デバイスはハイサイド MOSFET をオフにし、ローサイド MOSFET をオンにして、インダクタ電流が出力電圧によって放電されるようにします。アップダウン・カウンタを使用して、スイッチング・サイクルごとの OC イベントの連続発生数を累積します。このカウンタが 1024 を超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。OC にはヒカップ保護があり、20ms 経過後にリスタートします。

LTM4739 には 4 つの OC スレッショルド（15A、13A、11A、9A）があり、PGM0 ピンで選択できます（ピンストラップのプログラマビリティのセクションを参照）。OC デグリッチ遅延があるため、アプリケーションのユース・ケースによっては、実際の OC スレッショルドは更に高く設定する必要があります。

電流制限 OC 保護の他に、インダクタの短絡や飽和など極端な過電流状態から保護するための高速正過電流（FPOC）保護機能も備えています。FPOC のスレッショルドは 19A です。インダクタ電流検出値が FPOC スレッショルドを超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動してデバイスをラッチします。ラッチされた FPOC フォルトをクリアして動作を再開するには、電源を再投入する必要があります。

負の過電流保護

このデバイスには、インダクタの谷電流に対する負の過電流（NOC）保護機能もあります。NOC スレッショルドは POC スレッショルドの-83%です。スイッチング・サイクルごとに、インダクタ電流の検出値が NOC スレッショルドを超過すると、180ns の固定時間の間ローサイド MOSFET をオフにし、ハイサイド MOSFET をオンにして、インダクタ電流が入力電圧によって充電されるようにします。POC と同様に、アップダウン・カウンタを使用して NOC イベントの連続発生数を累積します。このカウンタが 1024 を超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。NOC はヒカップ保護であり、デバイスは 20ms 経過後に再起動します。

過熱保護

過熱（OT）保護のスレッショルドは 155℃で、ヒステリシスは 20ºC です。動作中にジャンクション温度が OT スレッショルドに達すると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。OT ステータスがクリアされると、デバイスは 20ms 後に再起動します。

ホットプラグにおける安全性

セラミック・コンデンサには小型、堅牢、低インピーダンスという特長があるため、LTM4739 の入力バイパス・キャパシタの有力な選択肢となります。ただし、このようなコンデンサは、LTM4739 が通電状態の電源に接続される場合には問題を引き起こす可能性があります（詳細については、アナログ・デバイセズのアプリケーション・ノート 88 を参照してください）。低損失のセラミック・コンデンサと、電源と直列の浮遊インダクタンスとを組み合わせた場合には不足減衰のタンク回路が生じ、LTM4739 の V_{IN} ピンが通常の入力電圧の 2 倍以上にまで上昇することで、LTM4739 の定格を超えて損傷を与える可能性があります。入力電源の制御が良好でない場合や LTM4739 が通電状態の電源にホットプラグされる場合は、このオーバーシュートを防止する入力ネットワークを設計する必要があります。これは、小型の抵抗を V_{IN} に直列に挿入することで実現できますが、入力電圧オーバーシュートを制御する最も一般的な方法は、電解バルク・コンデンサを V_{IN} 回路に追加することです。このキャパシタは等価直列抵抗が比較的高いため、回路を減衰し電圧オーバーシュートを低減できます。キャパシタを追加すると低周波数のリップル・フィルタリング機能が向上し、回路の効率も若干向上できます。ただし、回路の中で最も大型の部品となる可能性があります。

安全に関する考慮事項

LTM4739 モジュールの V_{IN} と V_{OUT} は、電気的に絶縁されていません。また、内部ヒューズもありません。必要に応じて、最大入力電流の 2 倍の定格値を持つ低速溶断ヒューズを使って、各ユニットを致命的損傷から保護してください。デバイスは、サーマル・シャットダウンと過電流保護機能をサポートしています。

熱に関する考慮事項と出力電流のディレーティング

高い周囲温度で動作させる必要がある場合は、LTM4739 の出力電流をディレーティングする必要があります。電流ディレーティングの量は入力電圧、出力電力、周囲温度によって異なります。図 35 から図 42 に示したディレーティング曲線をガイドとして使用できます。これらのグラフは、LTM4739 を 58cm^2 の 4 層 FR4 プリント回路基板に実装して測定したものです。その他のサイズや層数の基板を使用すると熱特性が異なる可能性があります。そのため、目的のシステムのライン電源、負荷、環境などの動作条件に対し、ユーザの責任において動作が適切であることを検証してください。

実際のアプリケーションに対する精度と忠実度を向上させるため、多くの設計者は熱シミュレーション・ソフトウェアを使用して熱性能を予測しています。ピン配置およびピン機能の説明のセクションでは、一般的に以下の 4 つの熱係数を示しています。

1. θ_{JA} - パッケージ・ケース底部から基板へと流れるジャンクションから周辺への熱抵抗、図 28 参照。
2. θ_{JCbot} - ジャンクションから周囲環境への熱抵抗。
3. θ_{JCtop} - ジャンクションからパッケージ・ケース上部までの熱抵抗。

これらの係数の意味はわかりやすいように思われますが、JEDEC では混乱や矛盾を避けるためそれぞれを定義しています。これらの定義は JESD 51-12 に示されており、以下のように引用もしくは言い換えることができます。

1. θ_{JA}は、1 立方フィートの密封容器内で測定された、自然対流下におけるジャンクションと周囲環境空気の間の熱抵抗です。この環境は「静止空気」と呼ばれることもありますが、実際には自然対流により空気の移動が起きます。この値はデバイスを JESD 51-9 定義のテスト基板にマウントして得られたものであり、実際のアプリケーションや現実的な動作条件を反映したものではありません。
2. θ_{JCbot} は、デバイスの消費電力のすべてがパッケージ底部に流れる場合のジャンクションと基板の間の熱抵抗です。代表的な µModule レギュレータでは熱の大半はパッケージ底部を通じて流出しますが、周囲環境への熱放散も常に発生します。結果として、この熱抵抗の値はパッケージの比較には有用な場合がありますが、テストの条件は一般にはユーザのアプリケーションに即したものとはなりません。
3. θ_{JCtop} は、デバイスの消費電力のほぼすべてがパッケージ上部に流れるものとして定められます。代表的な µModule の電気的接続はパッケージ底部で行われるため、熱の大半がジャンクションからデバイス上部まで流れるようなアプリケーションはまれです。θ_{JCbot} の場合のように、この値はパッケージ同士の比較には有用な場合がありますが、テストの条件は一般的にユーザのアプリケーションに即したものとはなりません。

こうした定義を見ると、これらの熱係数のいずれも µModule レギュレータの実際の物理動作条件を反映していないことは明らかです。したがって、これらのいずれかを個別に使用して製品の熱性能を正確に予測することはできません。同様に、いずれか 1 つの係数を使用して製品データシートに記載されたジャンクション温度と負荷の関係を示すグラフに関係付けることは不適切です。これらの係数を用いる唯一の適切な方法は、熱抵抗のすべてを同時に考慮する FEA などの詳細な熱解析を実行することです。

これらの熱抵抗を図 28 に視覚的に示します。青色で示した抵抗は µModule レギュレータ内部にあるもので、緑色は外側にあるものです。

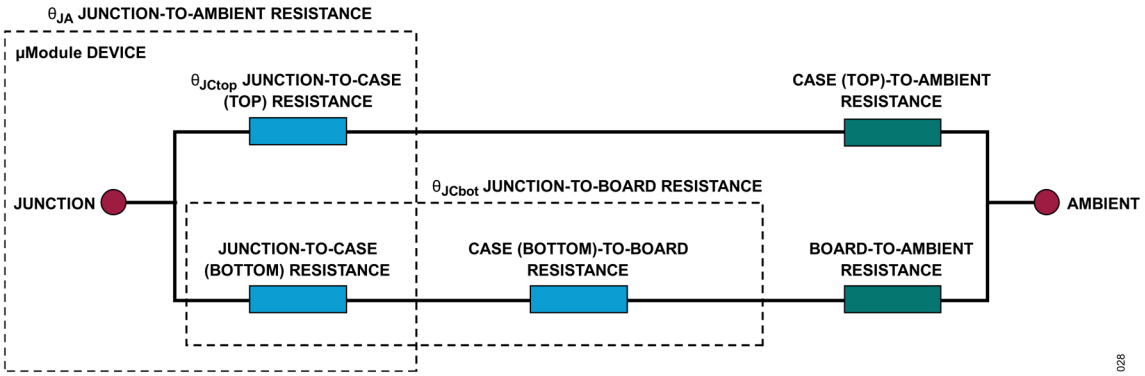


図 28. JESD5112 の用語を使用した、デバイスのジャンクションと周囲環境の間の熱抵抗のグラフ表現

図 29 に、ヒート・シンクを使用せず空気流がない場合の、12V 入力、500kHz、1V/10A 出力時の LTM4739 の熱画像を示します。

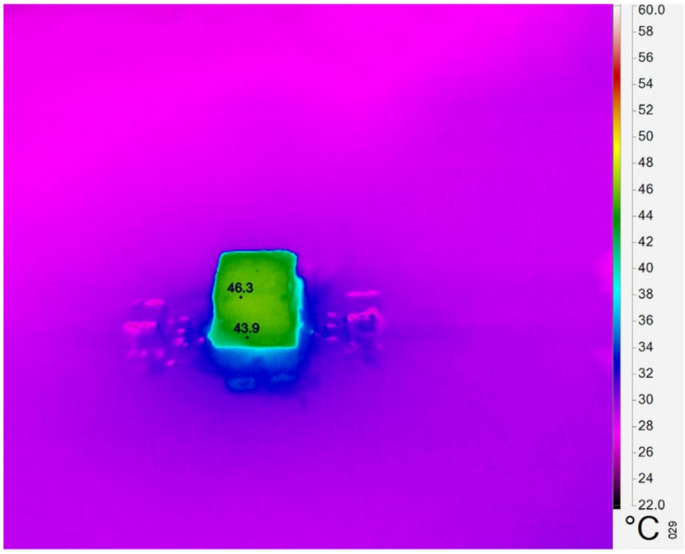


図 29. 空気流なし、ヒート・シンクなしの場合の 12V_{IN}、1V/10A 出力時の熱画像、T_A = 25ºC

LTM4739 のダイ温度は、125ºC の最大定格より低くなければなりません。そのため、回路のレイアウト時には、LTM4739 の良好なヒート・シンクが確保できるよう注意を払う必要があります。LTM4739 からの熱流の大部分はパッケージ底部とパッドを通じてプリント回路基板に流れます。したがって、プリント回路基板（PCB）の設計に問題があると過剰な熱が生じ、性能や信頼性の低下につながります。プリント回路基板設計の推奨事項については、PCB レイアウトに関する推奨事項のセクションを参照してください。

温度ディレーティング曲線

図 30 から図 42 に示す温度ディレーティング曲線は、様々な空気流条件における熱抵抗 θ_{JA} の概略値を計算するために使用できます。

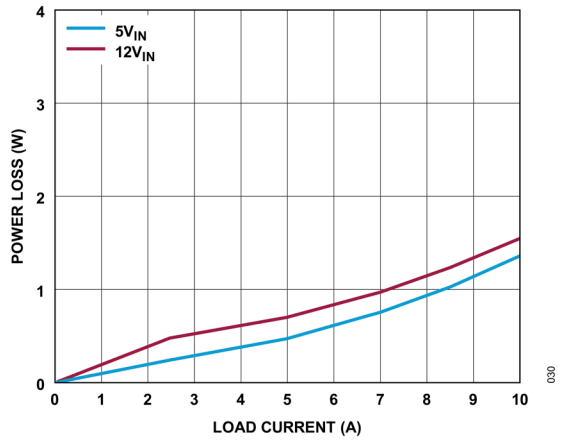


図 30. 温度ディレーティング、電力損失と負荷電流の関係、
V_{OUT} = 1V、f_{SW} = 500kHz、V_{BIAS} なし

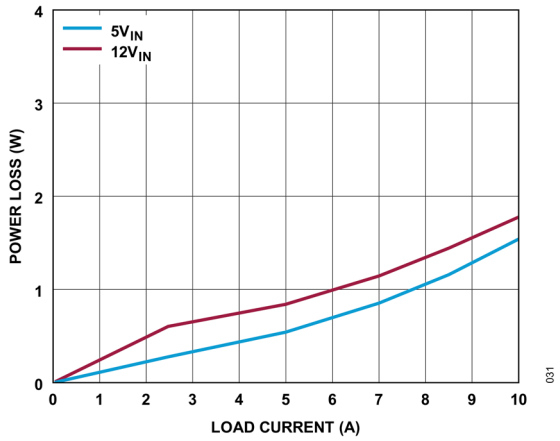


図 31. 温度ディレーティング、電力損失と負荷電流の関係、
V_{OUT} = 1.5V、f_{SW} = 750kHz、V_{BIAS} なし

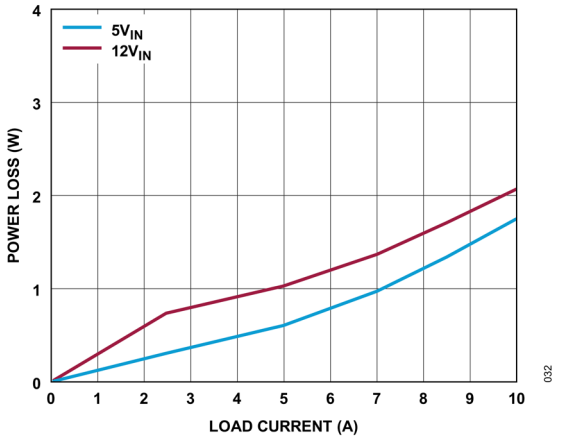


図 32. 温度ディレーティング、電力損失と負荷電流の関係、
V_{OUT} = 2.5V、f_{SW} = 1MHz、V_{BIAS} なし

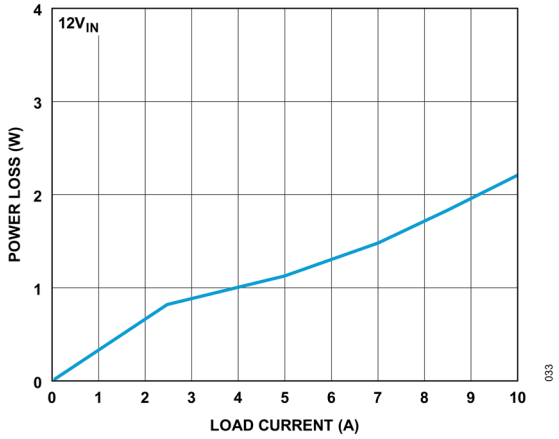


図 33. 温度ディレーティング、電力損失と負荷電流の関係、
V_{OUT} = 3.3V、f_{SW} = 1MHz、V_{BIAS} なし

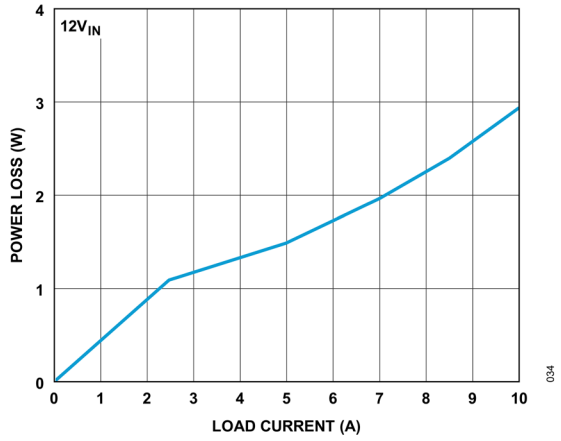


図 34. 温度ディレーティング、電力損失と負荷電流の関係、
V_{OUT} = 5V、f_{SW} = 2MHz、V_{BIAS} なし

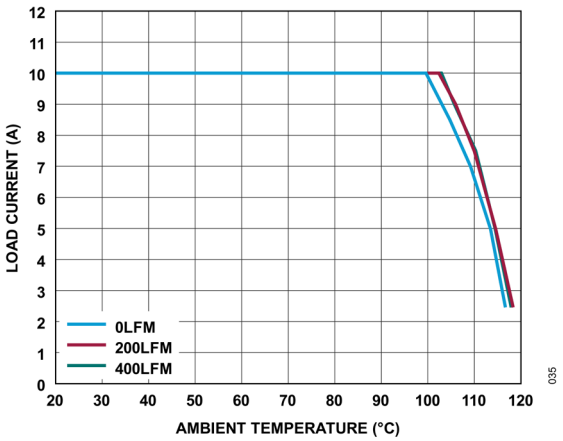


図 35. ディレーティング曲線、ヒート・シンクなし、
V_{IN} = 5V、V_{OUT} = 1V、f_{SW} = 500kHz

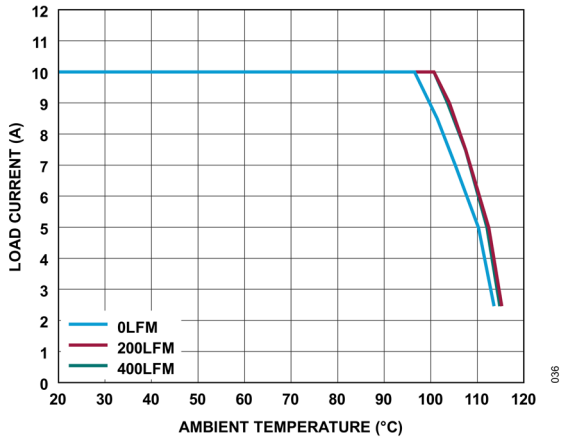


図 36. ディレーティング曲線、ヒート・シンクなし、
V_{IN} = 12V、V_{OUT} = 1V、f_{SW} = 500kHz

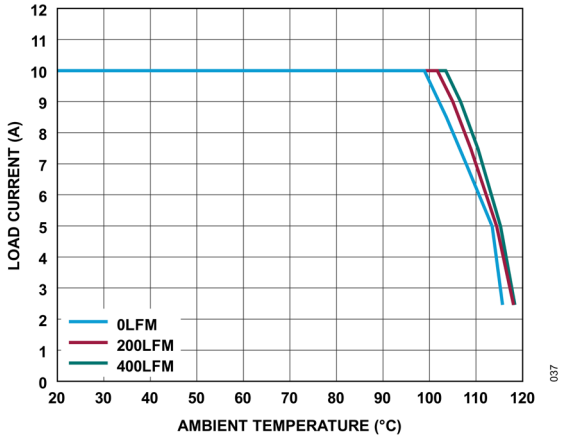


図 37. ディレーティング曲線、ヒート・シンクなし、
V_{IN} = 5V、V_{OUT} = 1.5V、f_{SW} = 750kHz

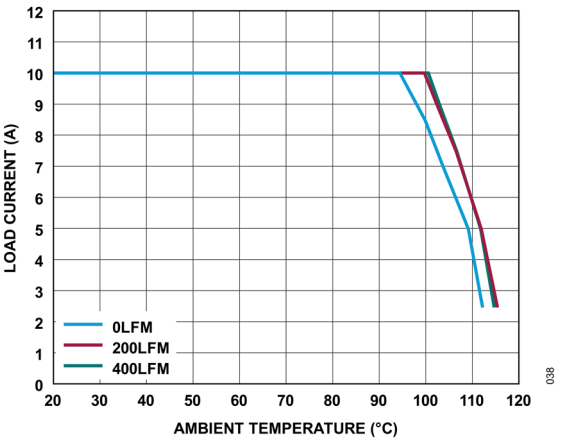


図 38. ディレーティング曲線、ヒート・シンクなし、
V_{IN} = 12V、V_{OUT} = 1.5V、f_{SW} = 750kHz

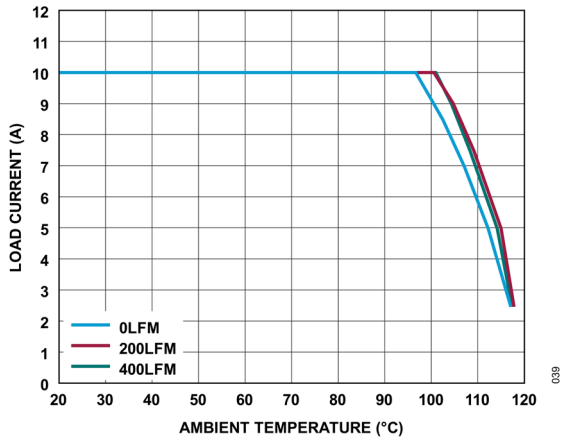


図 39. ディレーティング曲線、ヒート・シンクなし、
V_{IN} = 5V、V_{OUT} = 2.5V、f_{SW} = 1MHz

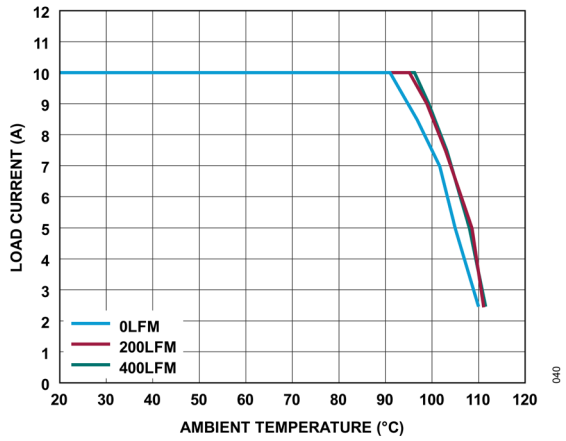


図 40. ディレーティング曲線、ヒート・シンクなし、
V_{IN} = 12V、V_{OUT} = 2.5V、f_{SW} = 1MHz

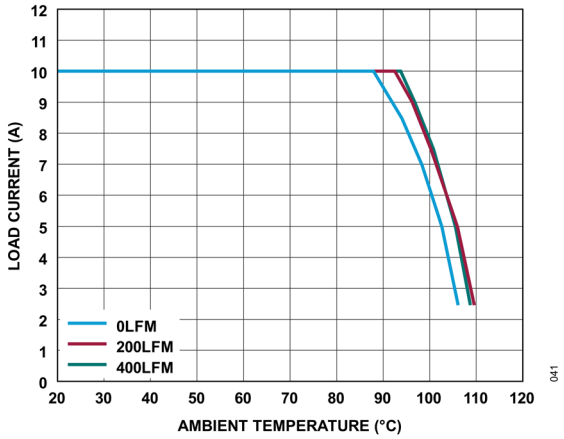


図 41. ディレーティング曲線、ヒート・シンクなし、
V_{IN} = 12V、V_{OUT} = 3.3V、f_{SW} = 1MHz

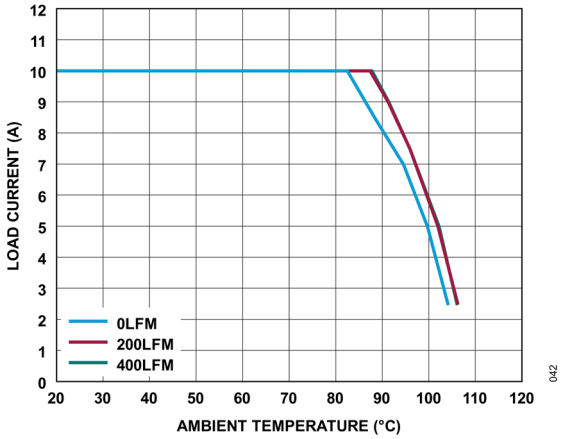


図 42. ディレーティング曲線、ヒート・シンクなし、
V_{IN} = 12V、V_{OUT} = 5V、f_{SW} = 2MHz

表 11. 1V 出力

DERATING CURVE	V_{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ_{JA} (°C/W)
Figure 35, Figure 36	5, 12	*Figure 30*	0	None	14.81, 14.94
Figure 35, Figure 36	5, 12	*Figure 30*	200	None	12.71, 12.27
Figure 35, Figure 36	5, 12	*Figure 30*	400	None	12.37, 12.3

表 12. 1.5V 出力

DERATING CURVE	V_{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ_{JA} (°C/W)
Figure 37, Figure 38	5, 12	*Figure 31*	0	None	13.63, 14.20
Figure 37, Figure 38	5, 12	*Figure 31*	200	None	11.74, 11.27
Figure 37, Figure 38	5, 12	*Figure 31*	400	None	10.83, 10.93

表 13. 2.5V 出力

DERATING CURVE	V_{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ_{JA} (°C/W)
Figure 39, Figure 40	5, 12	*Figure 32*	0	None	13.21, 13.86
Figure 39, Figure 40	5, 12	*Figure 32*	200	None	10.88, 11.80
Figure 39, Figure 40	5, 12	*Figure 32*	400	None	10.66, 11.28

表 14. 3.3V 出力

DERATING CURVE	V_{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ_{JA} (°C/W)
Figure 41	12	*Figure 33*	0	None	14.4
Figure 41	12	*Figure 33*	200	None	12.24
Figure 41	12	*Figure 33*	400	None	11.7

表 15. 5V 出力

DERATING CURVE	V_{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ_{JA} (°C/W)
Figure 42	12	*Figure 34*	0	None	12.74
Figure 42	12	*Figure 34*	200	None	11
Figure 42	12	*Figure 34*	400	None	10.84

PCB レイアウトに関する推奨事項

PCB レイアウトに関する問題のほとんどは、LTM4739 の高レベルの集積によって緩和もしくは除去されています。しかしながら、LTM4739 はスイッチング電源であり、EMI を最小化し適切な動作を確保するための注意が必要です。集積レベルが高いとはいえ、無計画なレイアウトや粗雑なレイアウトでは、仕様規定された動作を実現できない可能性があります。推奨レイアウトについては図 43 を参照してください。グラウンディングやヒート・シンクは確実に許容可能なものにしてください。

留意すべきいくつかのルールを以下に示します。

1. C_{IN} コンデンサは LTM4739 の V_{IN} と GND の接続部のできるだけ近くに配置します。
2. C_{OUT} コンデンサは LTM4739 の V_{OUT} と GND の接続部のできるだけ近くに配置します。
3. C_{IN} コンデンサと C_{OUT} コンデンサはそれらのグラウンド電流が LTM4739 の直近または下を流れるように配置します。
4. すべての GND 接続部を最上層のできるだけ大きなベタ銅箔または銅プレーン領域に接続してください。外部部品と LTM4739 の間のグラウンド接続が断線しないようにしてください。
5. ビアを使用して GND 銅領域を基板の内部グランド・プレーンに接続します。このような GND ビアを多数配置することにより、プリント回路基板の内層プレーンとの良好なグラウンド接続および熱経路を実現できます。図 43 のサーマル・ビアの位置と密集度に注意を払ってください。LTM4739 は、電力処理を行う内蔵部品の近くにビアがあるため、内層 GND プレーンに接続することによる放熱効果のメリットを生かすことができます。サーマル・ビアの最適な数はプリント回路基板の設計に依存します。例えば、非常に小さいビア・ホールを使用する基板もあります。その場合、大きなホールを使用する基板よりも多くのサーマル・ビアを使用する必要があります。
6. 帰還抵抗分圧器とオプションの外部補償ネットワークは、ノイズの混入を最小限に抑えるため、LTM4739 のできるだけ近くに配置してください。

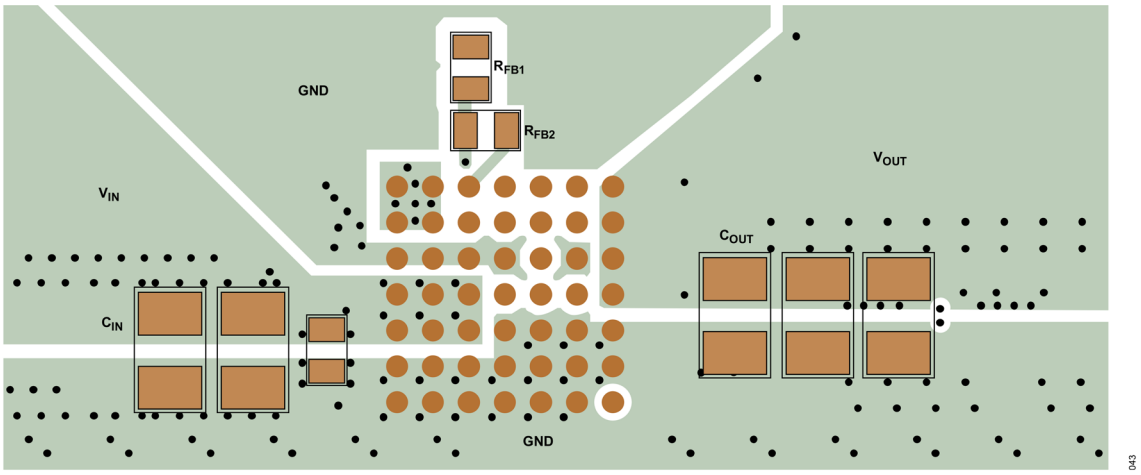


図 43. 推奨の外付け部品、GND プレーン、サーマル・ビアを示した推奨 PCB レイアウト

代表的なアプリケーション

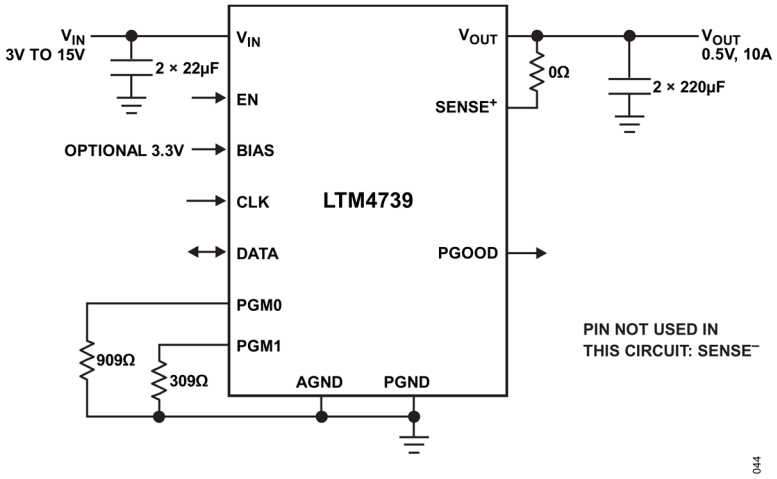


図 44. 0.5V/10A 負荷、3V～15V 入力、500kHz スイッチング周波数の設計

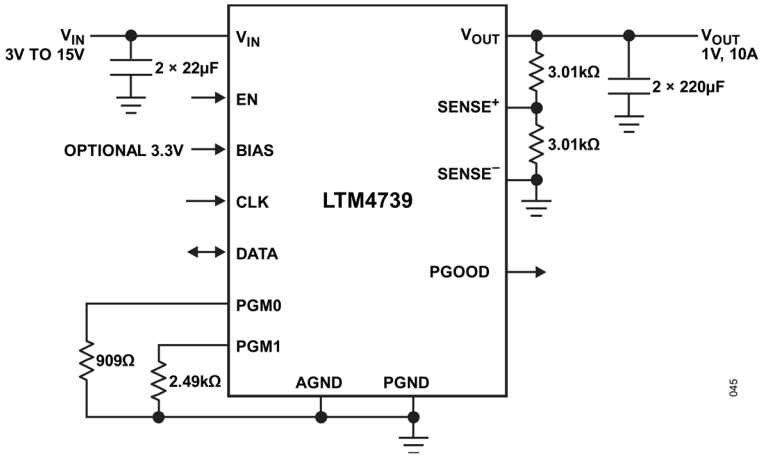


図 45. 1V/10A 負荷、3V～15V 入力、750kHz スイッチング周波数の設計

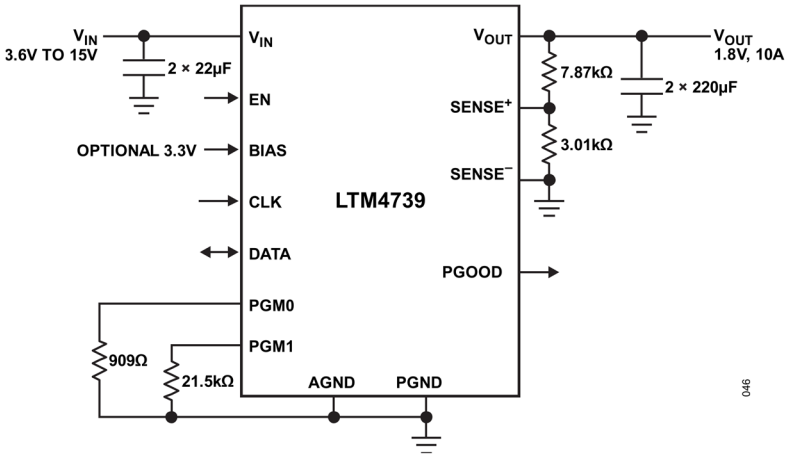


図 46. 1.8V/10A 負荷、3.6V～15V 入力、1MHz スイッチング周波数の設計

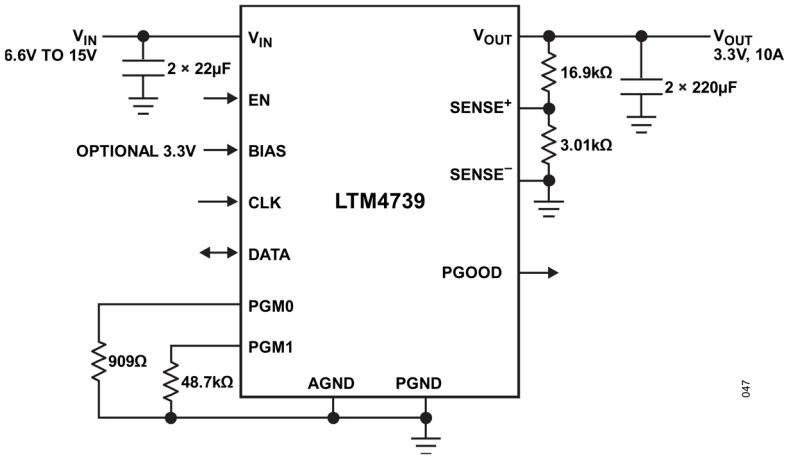
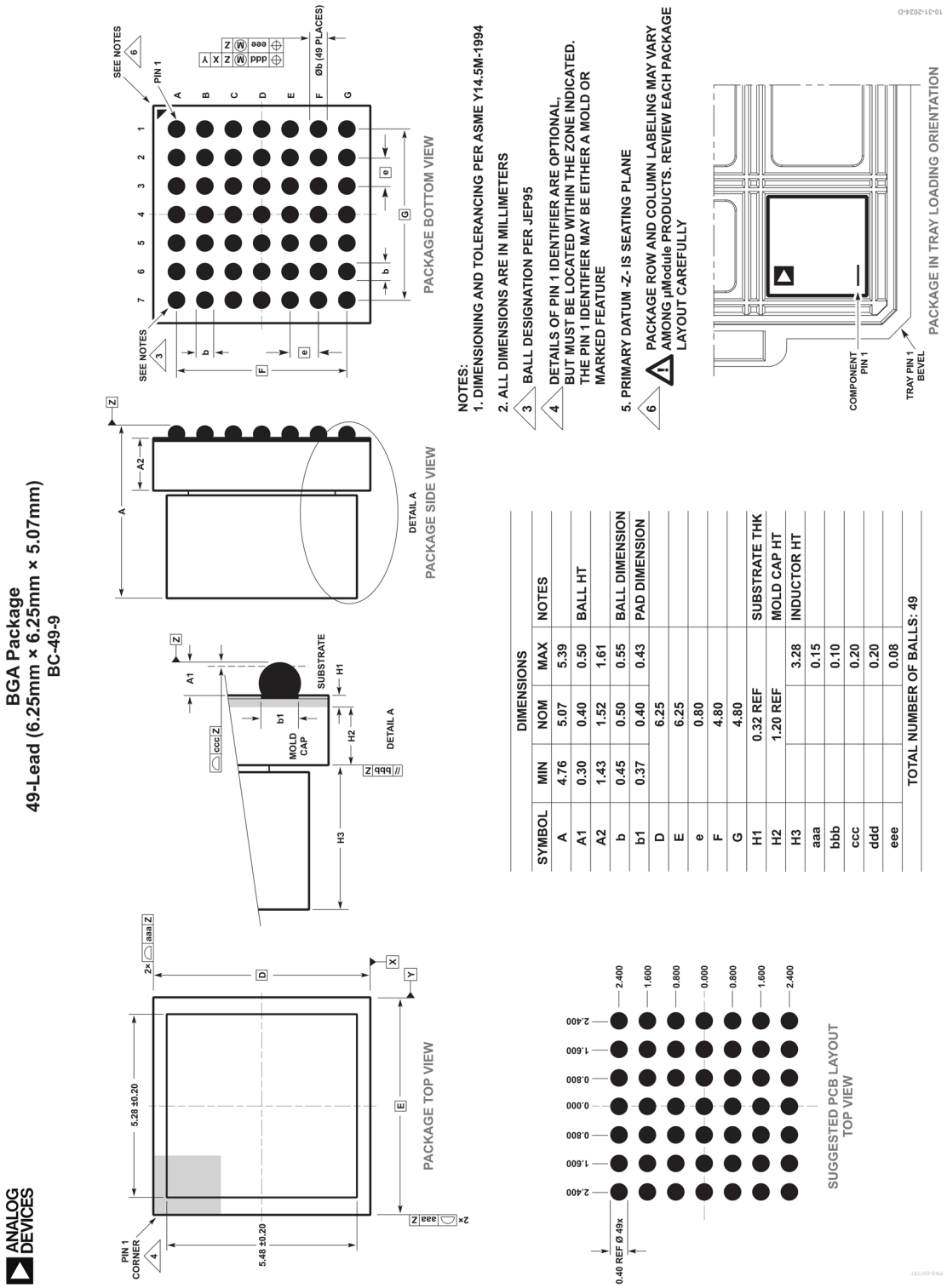


図 47. 3.3V 出力、10A 負荷、6.6V～15V 入力、1.2MHz スイッチング周波数の設計

関連製品

製品番号	説明	注釈
LTM4657	8A µModule レギュレータ、LTM4626、LTM4638、LTM4640 とピン互換	3.1V ≤ V_{IN} ≤ 20V、0.6V ≤ V_{OUT} ≤ 5.5V、6.25mm × 6.25mm × 3.87mm BGA
LTM4626	12A µModule レギュレータ、LTM4657、LTM4638、LTM4640 とピン互換	3.1V ≤ V_{IN} ≤ 20V、0.6V ≤ V_{OUT} ≤ 5.5V、6.25mm × 6.25mm × 3.87mm BGA
LTM4638	15A µModule レギュレータ、LTM4657、LTM4626、LTM4640 とピン互換	3.1V ≤ V_{IN} ≤ 20V、0.6V ≤ V_{OUT} ≤ 5.5V、6.25mm × 6.25mm × 5.02mm BGA
LTM4640	20A µModule レギュレータ、LTM4657、LTM4626、LTM4638 とピン互換	3.1V ≤ V_{IN} ≤ 20V、0.6V ≤ V_{OUT} ≤ 3.3V、6.25mm × 6.25mm × 5.07mm BGA
LTM4702	10A Silent Switcher®3 µModule レギュレータ、LTM4703 および LTM4707 とピン互換	3V ≤ V_{IN} ≤ 16V、0.3V ≤ V_{OUT} ≤ 6V、6.25mm × 6.25mm × 5.07mm BGA
LTM4703	12A Silent Switcher 3 µModule レギュレータ、LTM4702 および LTM4707 とピン互換	3V ≤ V_{IN} ≤ 16V、0.3V ≤ V_{OUT} ≤ 6V、6.25mm × 6.25mm × 5.07mm BGA
LTM4707	15A Silent Switcher 3 µModule レギュレータ、LTM4702 および LTM4703 とピン互換	3V ≤ V_{IN} ≤ 16V、0.3V ≤ V_{OUT} ≤ 6V、6.25mm × 6.25mm × 5.07mm BGA
LTM4686	デジタル・パワー・システム・マネージメント機能を搭載した超薄型デュアル 10A／シングル 20A µModule レギュレータ	4.5V ≤ V_{IN} ≤ 15V、0.6V ≤ V_{OUT} ≤ 3.6V、11.9mm × 16mm × 1.82mm LGA
LTM4686-1	デジタル・パワー・システム・マネージメント機能を搭載した超薄型デュアル 10A／シングル 20A µModule レギュレータ	2.375V ≤ V_{IN} ≤ 17V、5V_{BIAS}、0.6V ≤ V_{OUT} ≤ 3.6V、 11.9mm × 16mm × 1.82mm LGA
LTM4675	デジタル・パワー・システム・マネージメント機能を搭載したデュアル 9A／シングル 18A 降圧 µModule レギュレータ	4.5V ≤ V_{IN} ≤ 17V、0.5V ≤ V_{OUT} ≤ 5.5V、11.9mm × 16mm × 5.01mm BGA
LTM4676A	デジタル・パワー・システム・マネージメント機能を搭載したデュアル 13A／シングル 26A 降圧 µModule レギュレータ	4.5V ≤ V_{IN} ≤ 26.5V、0.5V ≤ V_{OUT} ≤ 5.5V、16mm × 16mm × 5.01mm BGA
LTM4677	デジタル・パワー・システム・マネージメント機能を搭載したデュアル 18A／シングル 36A 降圧 µModule レギュレータ	4.5V ≤ V_{IN} ≤ 16V、0.6V ≤ V_{OUT} ≤ 1.8V、16mm × 16mm × 5.01mm BGA
LTM4678	デジタル・パワー・システム・マネージメント機能を搭載した超薄型デュアル 25A／シングル 50A µModule レギュレータ	4.5V ≤ V_{IN} ≤ 16V、0.5V ≤ V_{OUT} ≤ 3.3V、16mm × 16mm × 5.86mm BGA

外形寸法



SYMBOL	DIMENSIONS MIN	NOM	MAX	NOTES
A	4.76	5.07	5.39	
A1	0.30	0.40	0.50	BALL HT
A2	1.43	1.52	1.61	
b	0.45	0.50	0.55	BALL DIMENSION
b1	0.37	0.40	0.43	PAD DIMENSION
D		6.25		
E		6.25		
e		0.80		
F		4.80		
G		4.80		
H1		0.32 REF		SUBSTRATE THK
H2		1.20 REF		MOLD CAP HT
H3			3.28	INDUCTOR HT
aaa			0.15	
bbb			0.10	
ccc			0.20	
ddd			0.20	
eee			0.08	
TOTAL NUMBER OF BALLS: 49				

図 48. 49 ピン 6.25mm × 6.25mm × 5.07mm BGA

オーダー・ガイド

表 16. LTM4739 の型番

MODEL[4]	TEMPERATURE RANGE[1, 2]	PACKAGE DESCRIPTION	PACKAGE OPTION[6]
LTM4739EY#PBF	–40°C to 125°C	Part marking: 4739 SAC305 (RoHS) pad finish[3] e1 finish code Moisture sensitivity level 4 (MSL 4) rated device [5]	*49-Lead 6.25mm × 6.25mm × 5.07mm* BGA
LTM4739IY#PBF	–40°C to 125°C	Part marking: 4739 SAC305 (RoHS) pad finish[3] e1 finish code Moisture sensitivity level 4 (MSL 4) rated device[5]	*49-Lead 6.25mm × 6.25mm × 5.07mm* BGA

[1] LTM4739 は $T_J \approx T_A$ となるようなパルス負荷条件下でテストされています。LTM4739E は、0ºC～125ºC の内部動作温度範囲内で性能仕様を満たすよう設計されています。–40ºC～125ºC の内部動作温度範囲にわたる仕様は、設計、特性評価、および統計的プロセス制御との相関によって確認されています。LTM4739I は–40ºC～125ºC の内部動作温度範囲全域で仕様を満たすよう設計されています。ここに示した仕様を満たす最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗、および他の環境要因に加え、個々の動作条件によって決定されることに留意してください。

[2] 更に広い動作温度範囲仕様のデバイスについては、弊社または弊社代理店までお問い合わせください。

[3] パッドの仕上げコードは IPC/JEDEC J-STD-609 に準拠しています。

[4] デバイスの温度グレードは、出荷容器のラベルに表示されています。

[5] 本製品では、セカンド・サイド・リフローを行うことは推奨しません。また、湿度に敏感です。詳細については、アナログ・デバイセズの µModule LGA および BGA パッケージのケアとアセンブリに関する説明書の文書を参照してください。

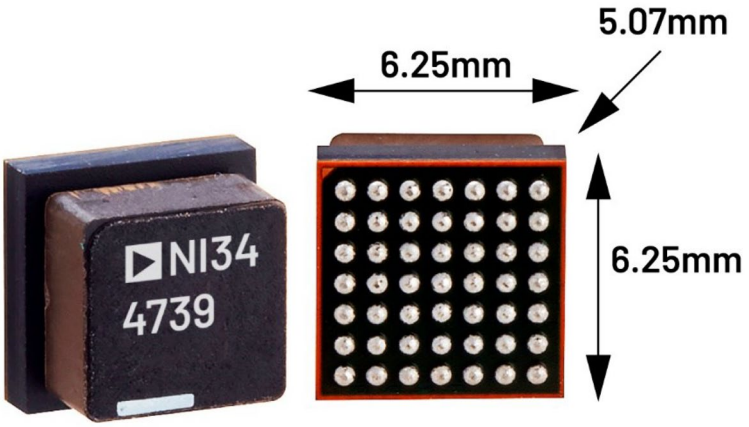
[6] BGA パッケージは、アセンブリと製造の手順に従う必要があります。詳細については、アナログ・デバイセズの µModule BGA および LGA パッケージのアセンブリに関する考察のガイドラインを参照してください。

表 17. 評価用ボードの型番

MODEL	DESCRIPTION
EVAL-LTM4739-AZ	15V, 10A µModule regulator evaluation board with PMBus feature.

選択ガイド

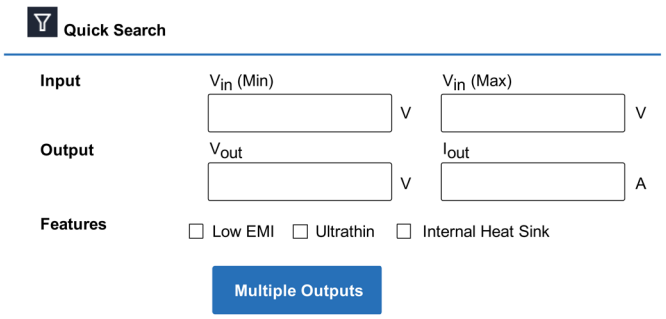
パッケージ写真



（製品マーキングはレーザ・マーキングです。）

設計リソース

表 18. µModule 電力技術

資料	説明	
µModuleの設計、製造、アセンブリ	**設計：** ▶ 評価用ボードとガーバー・ファイル ▶ LTspice®とLTpowerCAD®を含む無料設計ツール ▶ 回路シミュレーション	**製造：** ▶ クイック・スタート・ガイド ▶ PCB設計、組み立て、製造のガイドライン ▶ パッケージ・レベルおよびボード・レベルの信頼性
µModuleレギュレータ製品検索	▶ パラメータによって製品表をソートし、結果をスプレッドシートとしてダウンロードします。 ▶ Quick Power Searchパラメータ表を使って検索します。  	
デジタルパワー・システム・マネージメント	アナログ・デバイセズのデジタル電源管理ICファミリは、電源モニタリング、監視、マージニング、シーケンシングなどの必須機能と、ユーザ設定およびフォルト・ログ記録の保存のためのEEPROMを備えた、高度に集積化されたソリューションです。	

ここに含まれるすべての情報は、現状のまま提供されるものであり、アナログ・デバイセズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイセズは、その情報の利用に関して、また利用によって生じる第三者の特許またはその他の権利の侵害に関して、一切の責任を負いません。仕様は予告なく変更されることがあります。明示か黙示かを問わず、アナログ・デバイセズ製品またはサービスが使用される組み合わせ、機械、またはプロセスに関するアナログ・デバイセズの特許権、著作権、マスクワーク権、またはその他のアナログ・デバイセズの知的財産権に基づくライセンスは付与されません。商標および登録商標は、各社の所有に属します。

©2025 Analog Devices, Inc. All rights reserved.　商標および登録商標は各社の所有に属します。

本　　社／〒105-7323　東京都港区東新橋 1-9-1　東京汐留ビルディング 23F
大 阪営業所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36　新大阪トラストタワー 10F
名古屋営業所／〒451-6038　愛知県名古屋市西区牛島町 6-1　名古屋ルーセントタワー 38F

正誤表

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2025 年 10 月 29 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2025 年 10 月 29 日
製品名： LTM4379
対象となるデータシートのリビジョン(Rev)：Rev.0
訂正箇所： 28 頁、上から 9,10 行目

【誤】
1. θ_{JA} - パッケージ・ケース底部から基板へと流れるジャンクションから周辺への熱抵抗、図 28 参照。
2. θ_{JCbot} - ジャンクションから周囲環境への熱抵抗。

【正】

1. θ_{JA} - ジャンクションから周囲環境への熱抵抗。
2. θ_{JCbot} - パッケージ・ケース底部から基板へと流れるジャンクションから周辺への熱抵抗、図 28 参照。

アナログ・デバイセズ株式会社

本　　社／〒105-7323 東京都港区東新橋 1-9-1
東京汐留ビルディング 23F
大　阪営業所／〒532-0003 大阪府大阪市淀川区宮原 3-5-36
新大阪トラストタワー 10F
名古屋営業所／〒451-6038 愛知県名古屋市西区牛島 6-1
名古屋ルーセントタワー 40F