

16V_{IN}、16A、超低ノイズ Silent Switcher® (サイレント・スイッチャ) 3 μModule レギュレータ

特長

- ▶ 1cm² (片面 PCB) または 0.5cm² (両面 PCB) 未満のフル機能ソリューション
- ▶ 低ノイズ Silent Switcher® (サイレント・スイッチャ) 3 アーキテクチャ
 - ▶ 超低 EMI 放射
 - ▶ 超低実効値ノイズ (10Hz~100kHz) : 8μV_{RMS}
- ▶ ライン、負荷、温度に対する最大合計 DC 出力電圧誤差 : ±1.5%
- ▶ 入力電圧範囲 : 3V~16V
- ▶ 出力電圧範囲 : 0.3V~6V
- ▶ 最大連続出力電流 : 16A
- ▶ 調整と同期が可能 : 300kHz~3MHz
- ▶ 電流モード制御、高速過渡応答
- ▶ 強制連続モード (FCM) 機能
- ▶ 電流分担による多相並列接続が可能
- ▶ プログラマブルなパワー・グッド
- ▶ 49 ピン、6.25mm × 6.25mm × 5.07mm、BGA パッケージで提供

概要

LTM4707 は、6.25mm × 6.25mm × 5.07mm の小型 BGA パッケージに収容された、フル機能の 16A 降圧 Silent Switcher 3 パワー μModule® (パワー・マイクロモジュール) レギュレータです。パッケージには、スイッチング・コントローラ、パワー MOSFET、インダクタ、および補助部品が内蔵されています。LTM4707 は、3V~16V の入力電圧範囲で動作し、0.3V~6V の範囲の電圧を出力します。単一の抵抗で出力電圧を設定でき、出力範囲全域でユニティ・ゲイン動作が可能です。これにより、出力電圧に関係なく出力ノイズをほぼ一定に維持できます。設計を仕上げるのに必要なのは、入出力のバルク・コンデンサのみです。

LTM4707 は、ホット・ループ・バイパス・コンデンサを内蔵した Silent Switcher 3 アーキテクチャを採用しており、低電磁干渉 (EMI) と高効率を実現します。LTM4707 には、優れた低周波数 (100kHz 未満) 出力ノイズ性能を実現するために、超低ノイズ・アーキテクチャが採用されています。この低 EMI および低ノイズの特長から、LTM4707 は、大電流アプリケーションやノイズに敏感なアプリケーションに最適です。これは、同期スイッチング・レギュレータの高い効率によるものです。LTM4707 は、RoHS に適合した端子仕上げで提供されます。

アプリケーション

- ▶ テレコム、ネットワーク、産業用機器
- ▶ PLL、VCO、ミキサー、LNA、PA などの RF 電源
- ▶ 低ノイズ計測器
- ▶ 高速かつ高精度のデータ・コンバータ

代表的なアプリケーション回路

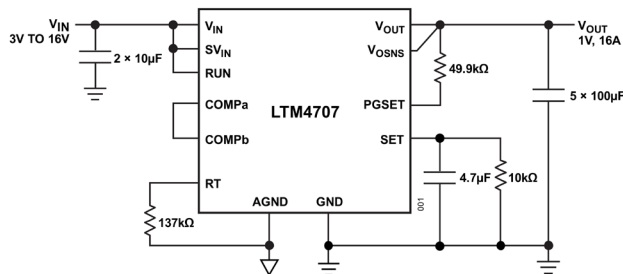


図 1. 3V~16V 入力、1V/16A 出力

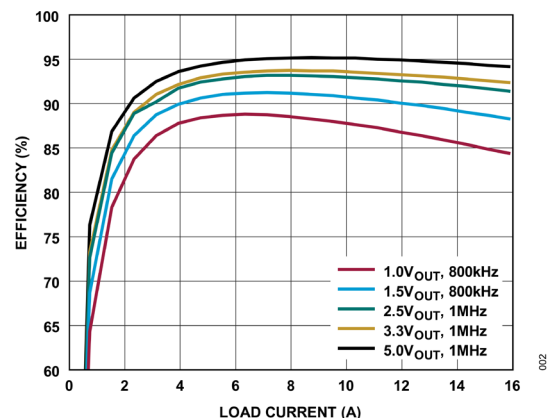


図 2. 効率、V_{IN} = 12V

※こちらのデータシートには正誤表が付属しています。当該資料の最終ページ以降をご参照ください。

Rev. 0

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長	1
アプリケーション	1
概要	1
代表的なアプリケーション回路	1
改訂履歴	3
仕様	4
絶対最大定格	7
熱抵抗	8
静電放電 (ESD)	8
ESD 定格	8
ESD に関する注意	8
ピン配置およびピン機能の説明	9
端子説明	9
代表的な性能特性	12
動作原理	17
LTM4707 の概要	17
アプリケーション情報	18
コンデンサの選択に関する考慮事項	19
周波数の選択	20
動作周波数のトレードオフ	20
最大負荷	20
負荷分担	21
最小入力電圧	22
SET ピン (バイパス) 容量 : ノイズ、過渡応答、ソフトスタート	22
ソフトスタートおよび電源投入シーケンス	22
高速スタートアップ	22
連続強制モード	23
パルススキッピング・モード	24
同期	24
プログラマブルなパワー・グッド	24
短絡保護と逆入力保護	25
温度モニタリング	25
ホットプラグにおける安全性	26
熱に関する考慮事項	27

PCB レイアウト	28
代表的なアプリケーション	30
関連製品.....	35
外形寸法.....	36
オーダー・ガイド.....	37
選択ガイド.....	38
パッケージ写真.....	38
設計リソース.....	38

改訂履歴

12/2024 - Rev. 0, Initial Release.

仕様

表 1. 電気的特性

(T_A = 25°C、V_{IN} = 12V、代表的なアプリケーション回路を参照。¹⁾)

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Power input DC voltage	V _{IN}		-40°C ≤ T _J ≤ 125°C	3		16	V
Signal input DC voltage ⁶	SV _{IN}		-40°C ≤ T _J ≤ 125°C	3		16	V
Output voltage range	V _{OUT(RANGE)}	V _{PGSET} = 0.5V	-40°C ≤ T _J ≤ 125°C	0.3		6	V
Output voltage, total variation with line and load	V _{OUT(DC)}	R _T = 47kΩ FCM, V _{IN} = 3V to 16V, I _{OUT} = 100mA to 16A	-40°C ≤ T _J ≤ 125°C	0.985	1	1.015	V
SET pin current	I _{SET}	V _{SET} = 1V, I _{OUT} = 100mA		99.5	100	100.5	μA
Fast startup set pin current	I _{SET_START}	V _{SET} = 1V, V _{PGSET} = 0V		2.2	2.7	3.2	mA
Startup time ^{2,7}	t _{START}	V _{OUT} = 1V, C _{SET} = 1μF, V _{PGSET} = 0.5V			25		ms
		V _{OUT} = 1V, C _{SET} = 4.7μF, V _{PGSET} = 0.5V			120		ms
		V _{OUT} = 1V, C _{SET} = 1μF, R _{PGSET} = 49.9kΩ			1		ms
		V _{OUT} = 1V, C _{SET} = 4.7μF, R _{PGSET} = 49.9kΩ			2.5		ms
RUN pin ON threshold	V _{RUN}	V _{RUN} rising	-40°C ≤ T _J ≤ 125°C	1.27	1.32	1.37	V
RUN pin hysteresis	V _{RUN}				44		mV
Internal V _{CC} voltage	V _{INTVCC}	SV _{IN} = 4V to 16V		3.2	3.4	3.6	V
SV _{IN} quiescent current	I _{Q_SVIN}	V _{RUN} = 0V, shutdown			55		μA
		R _T = 47kΩ, FCM			40		mA
Output noise spectral density (2kHz) ^{2,3,4,5}	V _{OUT_SPOTNOISE}	V _{OUT} = 1V, C _{OUT} = 500μF, R _{SET} = 10kΩ, C _{SET} = 4.7μF, f _{SW} = 2MHz			4		nV/√Hz
Output rms noise (10Hz to 100kHz) ^{2,3,4,5}	V _{OUT_RMSNOISE}	V _{OUT} = 1V, BW = 10Hz to 100kHz, I _{OUT} = 0.5A, C _{OUT} = 500μF, R _{SET} = 10kΩ, C _{SET} = 4.7μF, 2MHz			8		μV _{RMS}
Output continuous current range	I _{OUT(DC)}	V _{OUT} = 1V				16	A

(T_A = 25°C、V_{IN} = 12V、代表的なアプリケーション回路を参照。¹⁾)

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Output voltage line regulation	$\Delta V_{OUT(LINE)}/V_{OUT}$	V _{OUT} = 1V, V _{IN} = 3V to 16V, I _{OUT} = 100mA	-40°C ≤ T _J ≤ 125°C			0.15	%
Output voltage load regulation ⁵	$\Delta V_{OUT(LOAD)}/V_{OUT}$	V _{OUT} = 1V, I _{OUT} = 100mA to 16A	-40°C ≤ T _J ≤ 125°C			1.2	%
V _{OSNS} output current	I _{VOSNS}	V _{OSNS} = 1V		80	160	240	nA
Output ripple voltage ²	V _{OUT(AC)}	I _{OUT} = 100mA, C _{OUT} = 500μF, V _{OUT} = 1V, R _T = 47kΩ			8		mV
Output current limit	I _{OUT_PK}				27	30	A
Minimum on-time	t _{ON_MIN}	V _{IN} = 16V			18		ns
PGSET upper threshold	V _{PGSET}	PGSET rising		525	537.5	550	mV
PGSET upper threshold hysteresis	V _{PGSET}				8		mV
PGSET lower threshold	V _{PGSET}	PGSET falling		455	462.5	475	mV
PGSET lower threshold hysteresis	V _{PGSET}				8		mV
PGSET pin current	I _{PGSET}	V _{PGSET} = 0.5V			10		μA
PG leakage	I _{PG}	V _{PG} = 3.3V, SV _{IN} = 0V		-40		40	nA
PG pull-down resistance	R _{PG}	V _{PG} = 0.5V			380	420	Ω
Oscillator frequency	f _{OSC}	R _T = 392kΩ			300		kHz
		R _T = 47kΩ			2		MHz
		R _T = 28.7kΩ			3		MHz
SYNC threshold	SYNC_LEVEL	SYNC DC and clock low-level voltage		0.7			V
		SYNC DC and clock high-level voltage				1.5	V
PHMODE threshold	V _{PHMODE}	180° phase shift				0.7	V
PHMODE thresholds	V _{PHMODE}	90° phase shift		2.7			V

¹ LTM4707 は T_J ≈ T_A となるようなパルス負荷条件下でテストされています。LTM4707E は、0°C ~ 125°C の内部動作温度範囲内で性能仕様を満たすよう設計されています。-40°C ~ 125°C の内部動作温度範囲全体における仕様は、設計、特性評価、および統計のプロセス制御との相関付けによって裏付けられています。LTM4707I は -40°C ~ 125°C の内部動作温度範囲全域で仕様を満たすよう設計されています。ここに示した仕様を満たす最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗、および他の環境要因に加え、個々の動作条件によって決定されることに留意してください。

- ² 出荷テストは実施していません。設計により性能を確保しています。
- ³ V_{OSNS} を V_{OUT} に直接接続します。
- ⁴ SET ピンの抵抗にコンデンサを追加すると、出力電圧ノイズが減少します。このコンデンサの追加により、SET ピンの抵抗の熱ノイズとリファレンス電流のノイズがバイパスされます。SET ピンにバイパス・コンデンサを使用するとスタートアップ時間の増加にもつながります。
- ⁵ V_{IN} 、 V_{OUT} 、 T_A の他の条件については、[代表的な性能特性](#)のセクションに示す出力電流のディレーティング曲線を参照してください。
- ⁶ SV_{IN} ピンは、内蔵回路およびレギュレータに電流を供給します。ライン電源、負荷、温度に対する最大合計 DC 出力電圧誤差が $\pm 1.5\%$ となるレギュレーションを行うには、 SV_{IN} を 4V より高くする必要があります。また、SET ピンの電流リファレンスに十分なヘッドルームを確保するには、 SV_{IN} ピンを目的の V_{OUT} より 0.4V 高くする必要があります。
- ⁷ スタートアップ時間は、RUN ピンの立上がり時間が RUN 閾値を超えてから V_{OUT} が最終値の 90%に達するまでに要する時間として定義されます。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 2. 絶対最大定格¹

PARAMETER	RATING
V_{IN} , SV_{IN} , RUN, PG	18V
SYNC, V_{OUT} , V_{OSNS} , SET, PGSET	6V
PHMODE, COMP _A , RT	4V
T_{SENSE}^+ to T_{SENSE}^- (current)	5mA
Internal operating temperature range (E-grade and I-grade)	-40°C to 125°C
Storage temperature range	-55°C to 125°C
Peak solder reflow body temperature	250°C

¹ LTM4707 は $T_J \approx T_A$ となるようなパルス負荷条件下でテストされています。LTM4707E は、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲内で性能仕様を満たすよう設計されています。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲全体における仕様は、設計、特性評価、および統計的プロセス制御との相関付けによって裏付けられています。LTM4707I は $-40^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲全域で仕様を満たすよう設計されています。ここに示した仕様を満たす最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗、および他の環境要因に加え、個々の動作条件によって決定されることに留意してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらはストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意が必要です。

静電放電（ESD）


以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したのですが、対象は ESD 保護区域内だけに限られます。人体モデル（HBM）は ANSI/ESDA/JEDEC JS-001 に準拠、電界誘導帯電デバイス・モデル（FICDM）とチャージ・デバイス・モデル（CDM）は ANSI/ESDA/JEDEC JS-002 に準拠しています。国際電気標準会議（IEC）による電磁両立性：Part 4-2（IEC）（IEC 61000-4-2 準拠）。ANSI/ESD STM5.2 によるマシン・モデル（MM）。MM 電圧値は特性評価にのみ使われます。

ESD 定格

表 3.LTM4707 の ESD 定格

ESD MODEL	WITHSTAND THRESHOLD (V)	CLASS
HBM	±4000	2
CDM	±1250	C3

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

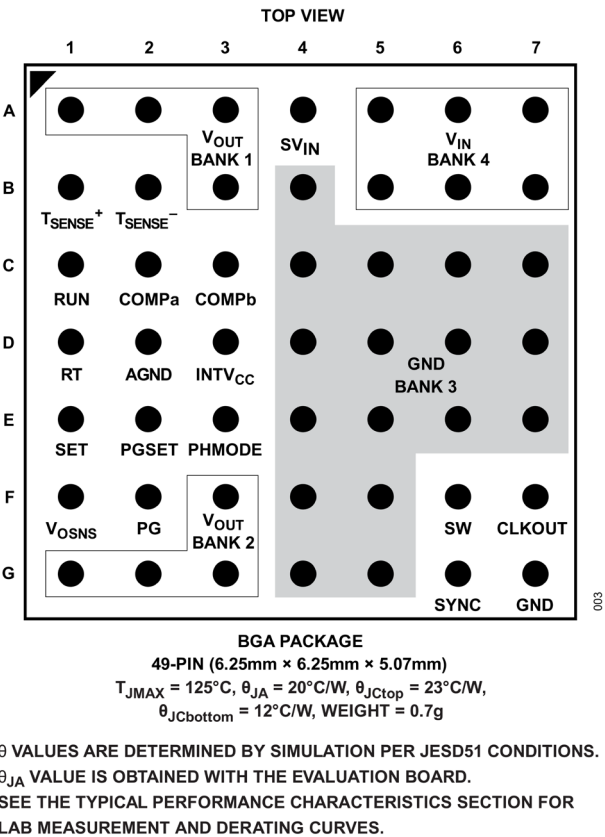


図 3. ピン配置



μModule 製品では、パッケージの行と列のラベル表示が製品ごとに異なることがあります。各パッケージのレイアウトをよくご確認ください。

端子説明

表 4. 端子説明

端子	名称	説明
CFG 1		
A4	SV _{IN}	信号 V _{IN} 。このピンは LTM4707 の内部回路およびレギュレータに電流を供給します。V _{IN} 以外の別の電源に接続する場合は、このピンの近くに 1μF のバイパス・コンデンサを接続してください。
Bank 1 and Bank 2	V _{OUT}	電力出力ピン。これらのピンと GND ピンの間に出力負荷を加えます。これらのピンと GND ピンの間には、出力デカップリング・コンデンサを直接接続することを推奨します。
Bank 3 and G7	GND	入出力ターン用の電源グラウンド・ピン。

端子	名称	説明
CFG 1		
Bank 4	V _{IN}	電力入力ピン。これらのピンと GND ピンの間に入力電圧を印加します。V _{IN} ピンと GND ピンの間には、入力デカップリング・コンデンサを直接接続することを推奨します。
B1	T _{SENSE} ⁺	内蔵温度モニタの高電圧側ピン。NPN トランジスタの内部ダイオード接続が T _{SENSE} ⁺ ピンと T _{SENSE} ⁻ ピンの間に配置されています。 アプリケーション情報 のセクションを参照してください。
B2	T _{SENSE} ⁻	内蔵温度モニタの低電圧側ピン。
C1	RUN	RUN 制御入力。1.32V（代表値）を超える電圧に RUN を接続することでチップを動作させることができます。0.4V を下回る電圧に RUN ピンを接続させるとデバイスをシャットダウンできます。
C2	COMP _a	内蔵エラー・アンプの出力。このピンの電圧はピーク・スイッチ電流を制御します。並列動作させる場合は、異なるチャンネルの COMP _a ピンを互いに接続してください。内部補償を使用するには、COMP _b に接続します。また、カスタマイズした補償を使用する場合には、外部の RC 回路に接続します。
C3	COMP _b	内部補償回路。大多数のアプリケーションでは、COMP _a に接続して内部補償を使用します。
D1	RT	このピンは、AGND との間に接続された外付け抵抗を使って発振周波数を設定します。
D2	AGND	アナログ・グラウンド。SYNC ピン、RT ピン、COMP ピンのグラウンド・リターンです。
D3	INTV _{CC}	内部 3.4V レギュレータのバイパス・ピン。内部パワー・ドライバおよび制御回路には、この電圧から給電されます。INTV _{CC} ピンには外部回路からの負荷をかけないでください。このピンはフロート状態にしてください。
E1	SET	出力電圧の設定。このピンは、エラー・アンプの非反転入力で、LTM4707 のレギュレーションの設定値となります。SET ピンは、GND との間に接続された外付け抵抗を通じて 100μA の高精度電流を供給します。LTM4707 の出力電圧は、 $V_{SET} = I_{SET} \times R_{SET}$ によって決まります。出力電圧範囲は 0.3V~6V です。SET と GND の間にコンデンサを追加すると、ノイズは改善されますがスタートアップ時間が長くなります。最適な負荷レギュレーションを実現するため、SET ピンの抵抗のグラウンド側を負荷に直接ケルビン接続します。
E2	PGSET	<p>パワー・グッド設定。PGSET が 537.5mV を超えるか 462.5mV 未満になると、PG ピンはローに引き下げられます。V_{OUT} と PGSET の間にプルアップ抵抗を接続することで、式 1 に示すプログラマブルなパワー・グッド閾値を設定できます。</p> $0.5V (\pm 7.5\%) \times \left(1 + \frac{R_{PGSET}}{49.9k\Omega}\right) \quad (1)$ <p>また、アプリケーション情報のセクションで説明するように、PGSET を使用して高速スタートアップ回路を起動することができます。パワー・グッド機能と高速スタートアップ機能が不要な場合、PGSET ピンを 0.5V に接続してください。PGSET ピンはフロート状態にしないでください。</p>
E3	PHMODE	PHMODE ピンは、CLKOUT ピンのクロック信号の位相シフトを設定します。180° の位相シフトの場合は PHMODE をグラウンドに接続します。また、120° の位相シフトの場合はフロート状態にし、90° の位相シフトの場合は INTV _{CC} （約 3.4V）または 3V より高い外部電源に接続してハイ状態にします。
F1	V _{OSNS}	出力電圧検出。このピンは、エラー・アンプへの反転入力です。最適なトランジェント性能と負荷レギュレーションを実現するため、V _{OSNS} は出力コンデンサと負荷に直接ケルビン接続します。また、出力コンデンサの GND 接続と SET ピン・コンデンサの GND 接続を互いに直接接続します。

端子 CFG 1	名称	説明
F2	PG	出力パワー・グッド・インジケータ。PG ピンは内部コンバータのオープン・ドレイン出力です。PG ピンは、 V_{OSNS} ピンが最終レギュレーション電圧の $\pm 7.5\%$ 以内になり、かつフォルト状態がなくなるまでは、ローを保ちます。PG ピンは、EN が 1V 未満になった場合、 $INTV_{CC}$ が低くなりすぎた場合、 SV_{IN} が低くなりすぎた場合、あるいはサーマル・シャットダウンが発生した場合もローになります。 SV_{IN} が 3V より高い場合は PG が有効です。
F6	SW	LTM4707 のスイッチング・ノード。このピンはテスト専用です。外部回路を使って SW ピンに負荷をかけることはしないでください。
F7	CLKOUT	PolyPhase [®] 動作の出力クロック信号。CLKOUT ピンは、スイッチング周波数の 50%デューティサイクル矩形波を出力します。LTM4707 の内部クロックに対する CLKOUT の位相は、PHMODE ピンの状態によって決まります。CLKOUT のピーク to ピーク振幅は $INTV_{CC} \sim GND$ です。CLKOUT 機能を使わない場合は、このピンをフロート状態にしてください。
G6	SYNC	このピンを使用して、次の 3 種類の動作モードを設定します。 1. パルススキッピング・モード (PSM)。このピンを GND に接続すると PSM が有効になり、軽負荷時の効率を向上させることができます。 2. 強制連続モード (FCM)。このモードでは、広い負荷範囲にわたって高速過渡応答が得られると共に、最大周波数での動作が可能になります。このピンを $INTV_{CC}$ (約 3.4V) または 3V より高い外部電源に接続してハイ状態にすると FCM が有効になります。また、このピンをフロート状態のままにすると、デバイスはデフォルトでこのモードで動作します。 3. 同期モード。クロック源を用いてこのピンを駆動すると、外部クロックに同期し、デバイスは FCM モードになります。

代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

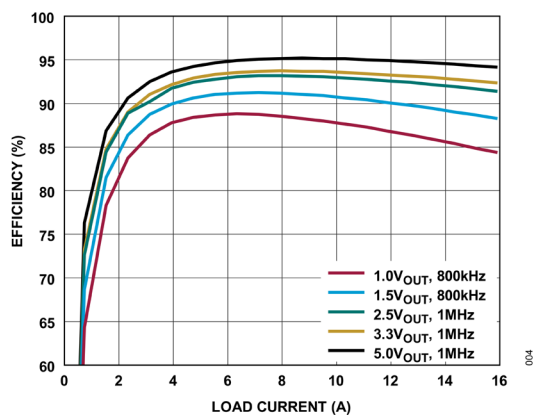


図 4. 効率と負荷の関係、 $V_{IN} = 12\text{V}$

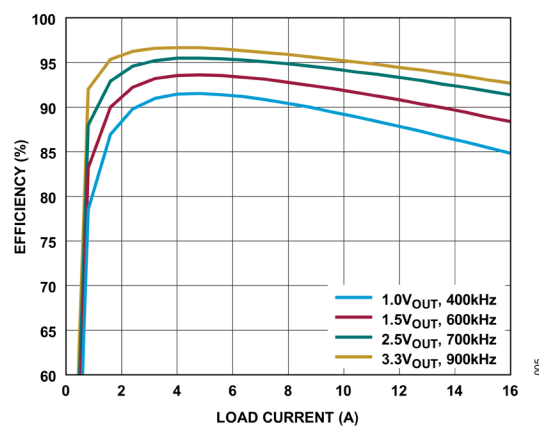


図 5. 効率と負荷の関係、 $V_{IN} = 5\text{V}$

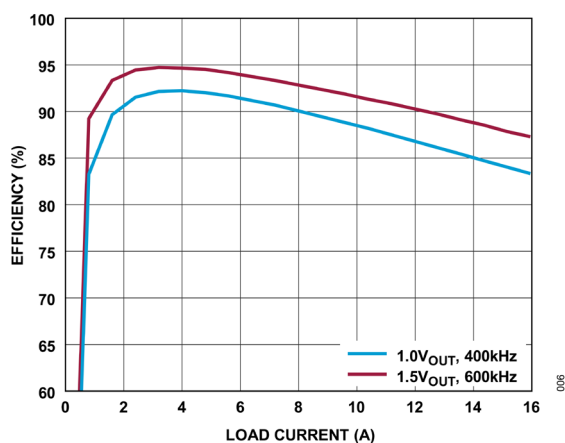


図 6. 効率と負荷の関係、 $V_{IN} = 3.3\text{V}$

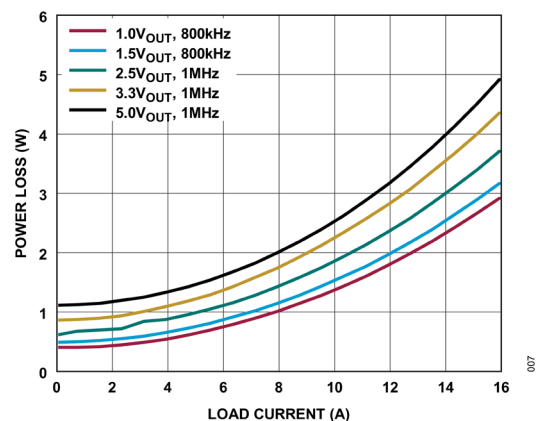


図 7. 電力損失と負荷の関係、 $V_{IN} = 12\text{V}$

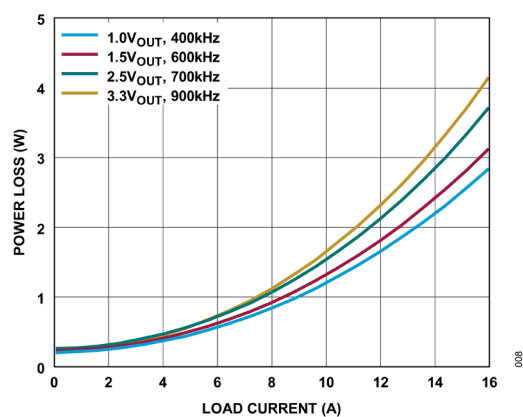


図 8. 電力損失と負荷の関係、 $V_{IN} = 5\text{V}$

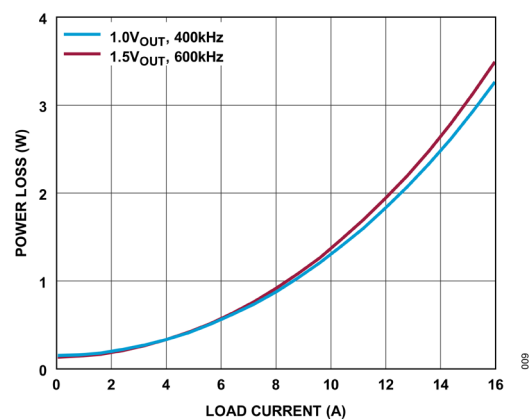


図 9. 電力損失と負荷の関係、 $V_{IN} = 3.3\text{V}$

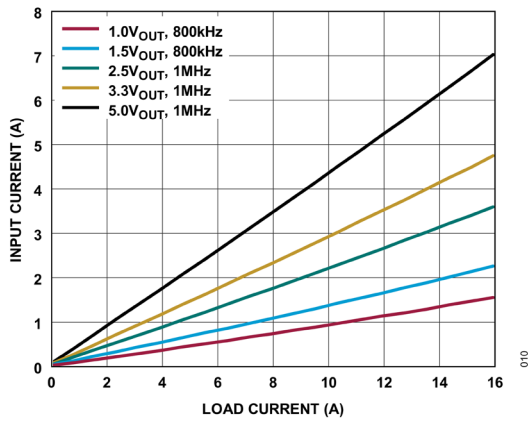


図 10. 入力と負荷電流の関係、 $V_{IN} = 12V$

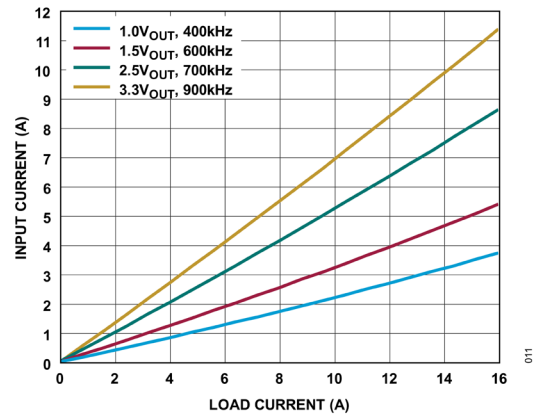


図 11. 入力と負荷電流の関係、 $V_{IN} = 5V$

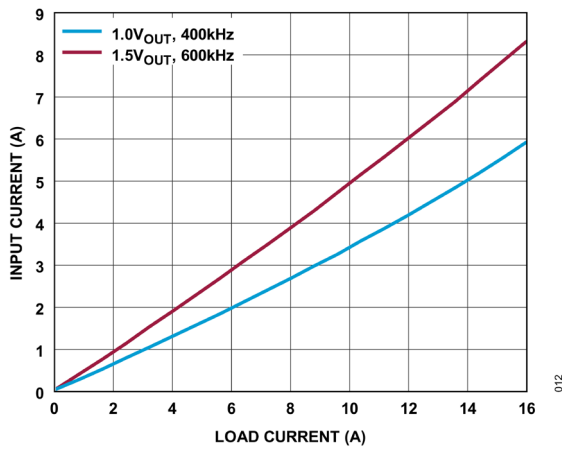


図 12. 入力と負荷電流の関係、 $V_{IN} = 3.3V$

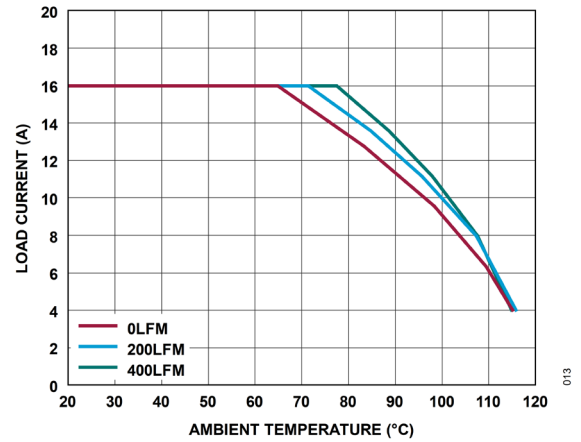


図 13. ディレーティング曲線、
 $V_{IN} = 5V$ 、 $V_{OUT} = 1V$ 、 $f_{SW} = 600kHz$

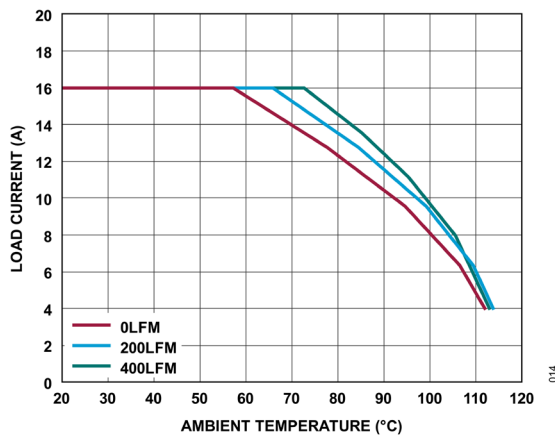


図 14. ディレーティング曲線、
 $V_{IN} = 5V$ 、 $V_{OUT} = 1.5V$ 、 $f_{SW} = 600kHz$

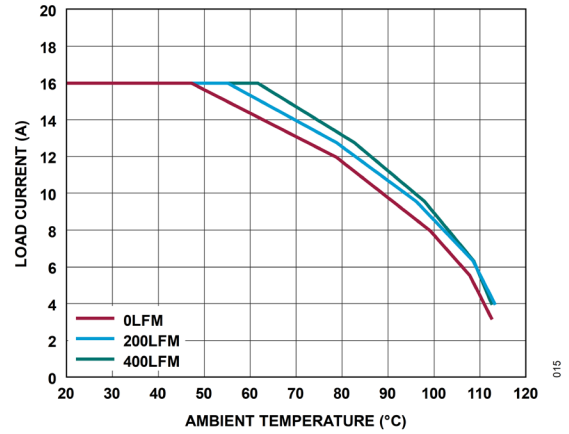


図 15. ディレーティング曲線、
 $V_{IN} = 5V$ 、 $V_{OUT} = 2.5V$ 、 $f_{SW} = 800kHz$

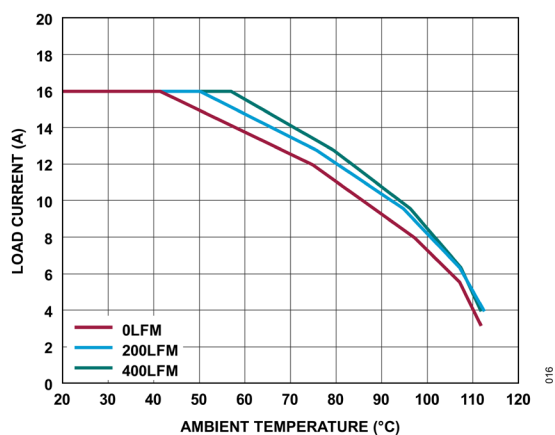


図 16. ディレーティング曲線、
 $V_{IN} = 5V$ 、 $V_{OUT} = 3.3V$ 、 $f_{SW} = 1MHz$

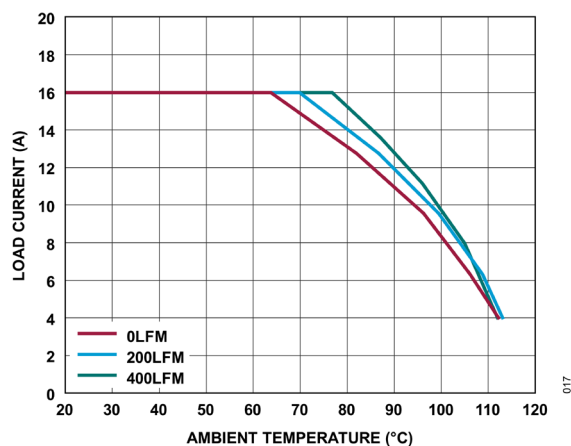


図 17. ディレーティング曲線、
 $V_{IN} = 12V$ 、 $V_{OUT} = 1V$ 、 $f_{SW} = 800kHz$

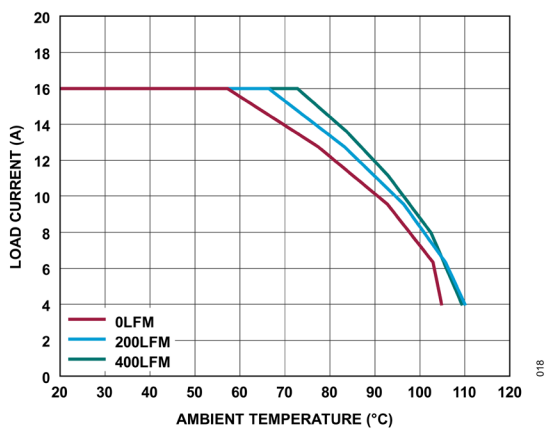


図 18. ディレーティング曲線、
 $V_{IN} = 12V$ 、 $V_{OUT} = 1.5V$ 、 $f_{SW} = 800kHz$

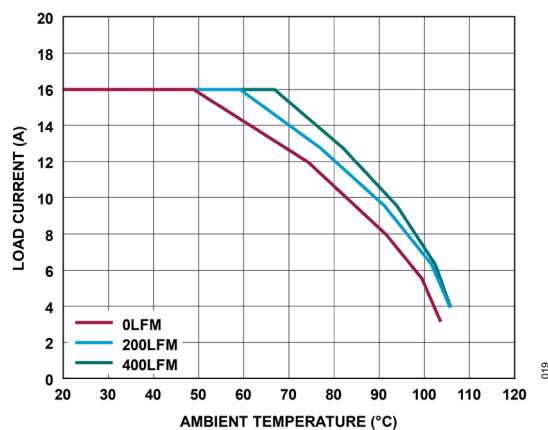


図 19. ディレーティング曲線、
 $V_{IN} = 12V$ 、 $V_{OUT} = 2.5V$ 、 $f_{SW} = 1MHz$

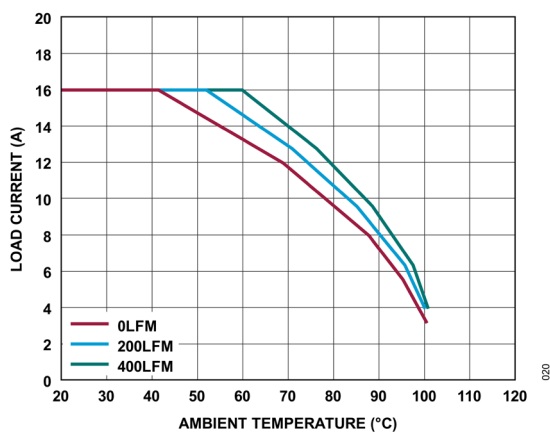


図 20. ディレーティング曲線、
 $V_{IN} = 12V$ 、 $V_{OUT} = 3.3V$ 、 $f_{SW} = 1MHz$

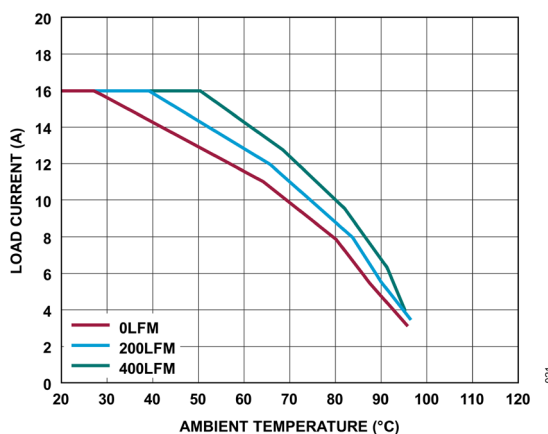


図 21. ディレーティング曲線、
 $V_{IN} = 12V$ 、 $V_{OUT} = 5V$ 、 $f_{SW} = 1MHz$

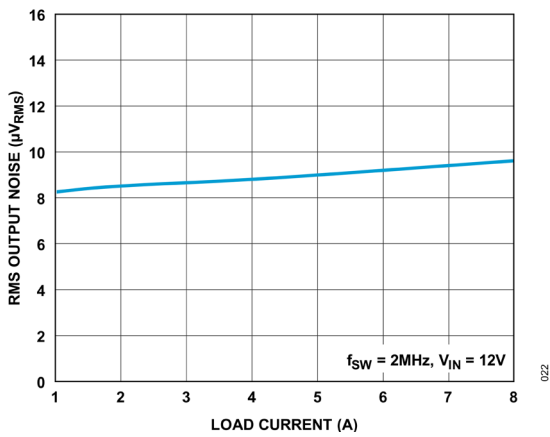


図 22. 総合実効値出力ノイズ (10Hz~100kHz) と負荷の関係

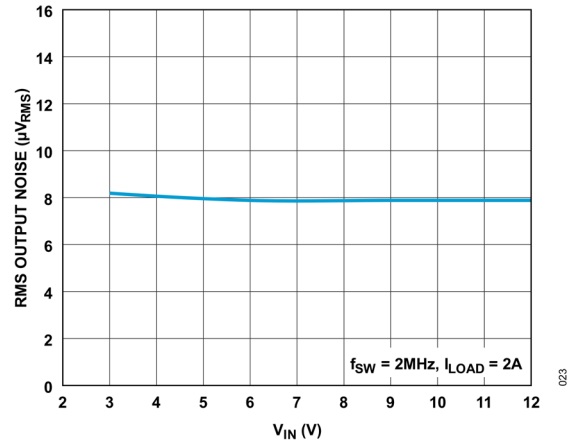


図 23. 総合実効値出力ノイズ (10Hz~100kHz) と V_{IN} の関係

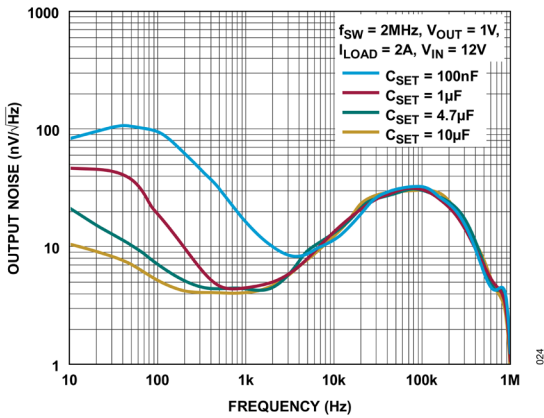


図 24. ノイズ・スペクトル密度と C_{SET} の関係

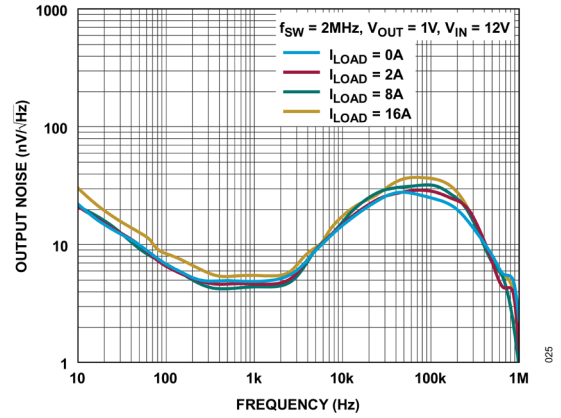


図 25. ノイズ・スペクトル密度と負荷の関係

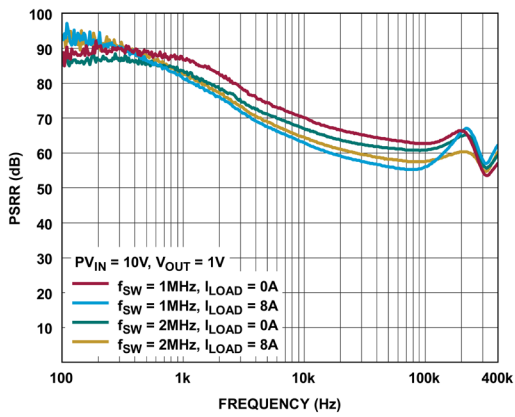


図 26. 電源電圧リップル除去

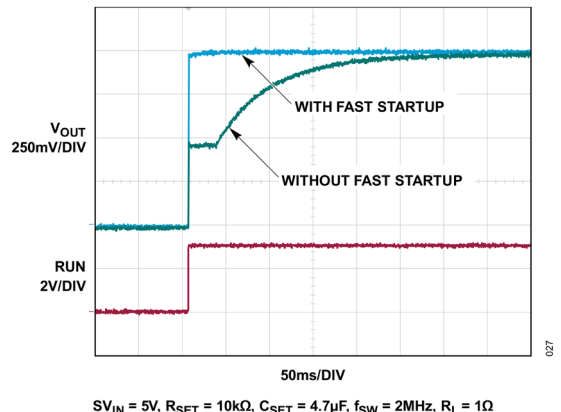
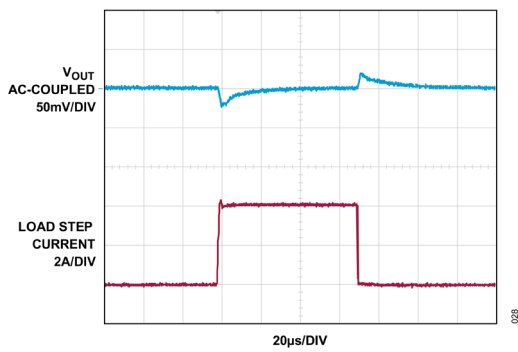
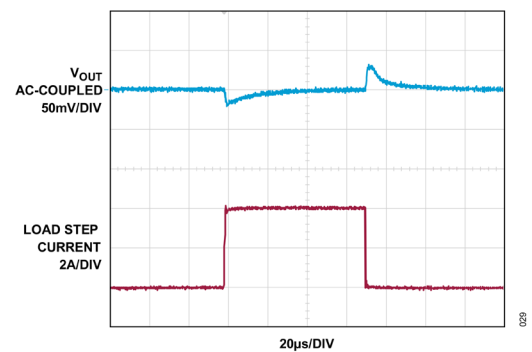


図 27. 高速スタートアップ回路 (大容量 C_{SET})



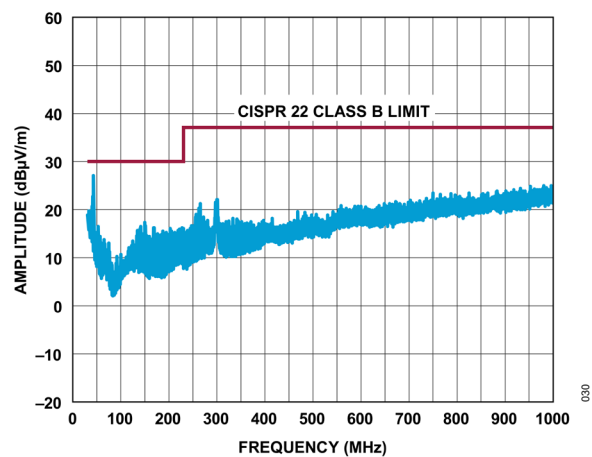
$V_{IN} = 12V$, $V_{OUT} = 1V$, $I_{OUT} = 4A$ TO $8A$, $f_{SW} = 2MHz$
 $C_{OUT} = 5 \times 100\mu F$ CERAMIC CAPACITOR
 INTERNAL COMPENSATION
 CONNECT COMP_a TO COMP_b

図 28. 1V 出力の過渡応答



$V_{IN} = 12V$, $V_{OUT} = 5V$, $I_{OUT} = 4A$ TO $8A$, $f_{SW} = 2MHz$
 $C_{OUT} = 5 \times 100\mu F$ CERAMIC CAPACITOR
 INTERNAL COMPENSATION
 CONNECT COMP_a TO COMP_b

図 29. 5V 出力の過渡応答



EVAL-LTM4707-AZ EVALUATION BOARD
 WITH EMI FILTER
 $V_{IN} = 12V$, $V_{OUT} = 1V$, $I_{OUT} = 16A$, $f_{SW} = 800kHz$

図 30. CISPR22 クラス B 放射

動作原理

LTM4707 の概要

LTM4707 は、スタンドアロンの非絶縁型スイッチング DC/DC 電源で、最大 16A の電流を供給できます。連続電流は内部の動作温度に左右されます。このデバイスは、1 個の外付け抵抗を使用し、出力電圧を 0.3V~6V の間で正確にレギュレーションすることが可能です。入力電圧範囲は 3V~16V です。LTM4707 が降圧コンバータであることから、入力電圧は目的の出力電圧と負荷電流に対応できるだけの十分な高さである必要があります。詳細については、図 31 (ブロック図) を参照してください。

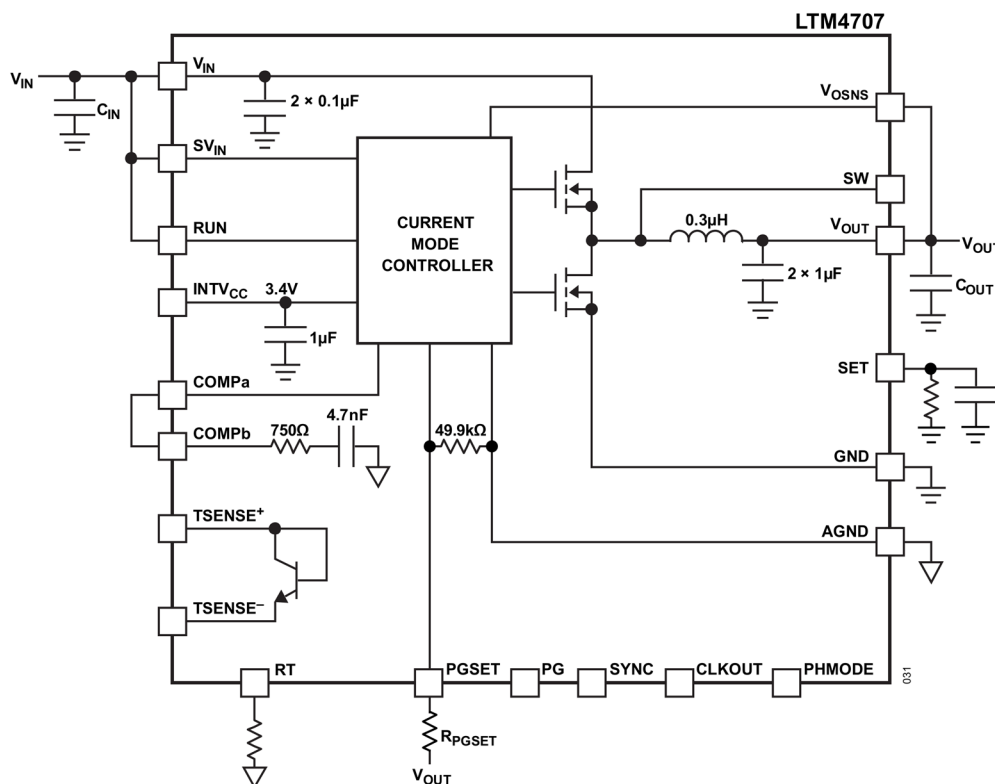


図 31. LTM4707 のブロック図

LTM4707 には、電流モード・コントローラ、パワー・スイッチング・エレメント、パワー・インダクタ、適度な容量の入出力コンデンサが内蔵されています。LTM4707 は、固定周波数のパルス幅変調 (PWM) レギュレータです。スイッチング周波数は RT ピンと AGND の間に抵抗を接続するだけで設定できます。

内蔵レギュレータが制御回路に電力を供給しています。すべての負荷に対する効率を改善するため、SVIN ピンは、VIN より低い電圧の独立した電源から給電できます。RUN ピンが 0.4V を下回ると、LTM4707 はシャットダウンし、入力から流れる電流は 50µA になります。RUN ピンが 1.32V (代表値) を超えると、LTM4707 はアクティブになります。

軽負荷状態で低出力リップルと高効率が必要なアプリケーションでは、SYNC ピンを GND に接続してパルススキッピング・モード (PSM) を使用してください。軽負荷時には、内蔵の電流コンパレータが数サイクルの間作動したままになり、上側 MOSFET を数サイクルの間オフにしたままにするため、サイクルがスキップされます。このモードではインダクタ電流は反転しません。

低電流での効率より固定周波数の動作が重要なアプリケーション、および出力リップルを最小限に抑える必要があるアプリケーションでは、FCM 動作を使用します。FCM 動作は、SYNC ピンを INTVCC に接続することで有効になります。このモードでは、低出力負荷の状態ではインダクタ電流を反転させることができ、COMP 電圧が終始電流コンパレータの閾値を制御し、上側 MOSFET は発振器のパルスごとに必ずオンになります。スタートアップ時には FCM は無効になっており、LTM4707 の出力電圧がレギュレーション状態になるまでインダクタ電流が反転するのを防ぎます。

LTM4707は高速スタートアップ回路を備えており、超低ノイズ・アプリケーション用に大きな値のSETピン・コンデンサを用いながらもデバイスは短時間で起動できます。詳細については、[アプリケーション情報](#)のセクションを参照してください。

LTM4707には、PGSETピンが462.5mV～537.5mVの範囲になった場合に作動するパワー・グッド・コンパレータが内蔵されています。PG出力はオープン・ドレイン・トランジスタで、出力がレギュレーション状態にある場合はオフになるため、外付け抵抗によってPGピンをハイにプルアップできます。PG信号が有効になるのは、 SV_{IN} が3Vより高い場合です。 SV_{IN} が3Vを上回りRUNがローの場合は、PGはローのままとなります。

LTM4707はサーマル・シャットダウン機能を備えており、ジャンクション温度が高い場合にはパワー・スイッチングを行いません。この機能が有効となる閾値は、通常動作との干渉や、サーマル・シャットダウンが作動する状態での長時間動作または繰り返し動作を防止するため、125°Cより高い値となっています。このような状態になると、デバイスに損傷を与えたり信頼性を損なったりする可能性があります。

複数のLTM4707を並列動作させると、より大きな電流を生成することができます。また、COMP_AピンとCLKOUTピンを使用すれば、複数のLTM4707を異なる位相で動作させ、必要な入出力コンデンサの数を減らすことができます。PHMODEピンは、様々なマルチフェーズ・アプリケーションに合わせてCLKOUTの位相設定を選択します。COMP_Aピンを使用すれば、高速過渡応答に対応するようLTM4707のループ補償を最適化できます。

アプリケーション情報

ほとんどのアプリケーションでは、設計プロセスは以下に概要を示すように簡単です。

1. [表5](#)を参照し、目的の入力範囲と出力電圧を満たす行を見つけます。
2. 推奨される C_{IN} 、 C_{OUT} 、 R_{SET} 、 R_T の値を適用します。
3. C_{SET} を（SETとGNDの間に）適用します。

これらの素子の組み合わせは適切な動作が実現できるようテストされていますが、目的のシステムのライン電圧、負荷、環境などの条件に対し動作が適切であることを検証してください。最大出力電流は、ジャンクション温度、入力と出力の電圧の大きさおよび極性の関係、およびその他の要因によって制限されます。詳細については、[代表的な性能特性](#)のセクションのグラフを参照してください。

LTM4707がスイッチングできる最大周波数（および付随する R_T 値）は、[表5](#)の最大 f_{sw} の列に示されていますが、所定の入力条件に対して最適な効率を実現する推奨周波数（および R_T 値）は、 f_{sw} の列に示されています。同期機能を使用する場合は、これ以外にもいくつかの条件を満たす必要があります。詳細については[同期](#)のセクションを参照してください。

コンデンサの選択に関する考慮事項

表 5 の C_{IN} と C_{OUT} のコンデンサの値は、対応する動作条件において推奨される最小値です。表 5 に示した値より小さいコンデンサを採用すると望ましくない動作が生じる可能性があるため、推奨しません。これより大きな値を使用することも一般的には可能で、動的応答が向上する可能性があります。その場合でも、目的のシステムのライン電圧、負荷、環境などの条件に対し動作が適切であることを検証してください。

セラミック・コンデンサは小型、堅牢で、ESR が小さいコンデンサです。ただし、すべてのセラミック・コンデンサが適しているわけではありません。X5R タイプおよび X7R タイプは温度と印加電圧に対し安定で、信頼できる性能を持っています。Y5V や Z5U などのその他のタイプでは、コンデンサの温度係数と電圧係数が大きくなっています。アプリケーション回路によっては、これらのコンデンサの公称容量にわずかな誤差があるだけで、予想を超える大きな出力電圧リップルが発生する可能性があります。

セラミック・コンデンサには圧電効果もあります。PSM 動作時の LTM4707 は低い電流制限値で動作するので、通常は非常に静かでノイズが気になることはありませんが、許容できない場合は、出力に高性能の電解コンデンサを使用してください。セラミック・コンデンサと低コストの電解コンデンサを並列に組み合わせることも可能です。

セラミック・コンデンサに関する最後の注意点は、LTM4707 の最大入力電圧定格に関することです。セラミック入力コンデンサにパターンまたはケーブルのインダクタンスが組み合わさることにより、高い Q （不足減衰）のタンク回路が構成されます。LTM4707 回路がライブ電源に接続された場合、入力電圧は公称値の 2 倍に達し、デバイスの定格を超える可能性があります。この状況は容易に回避できます（詳細については[ホットプラグにおける安全性](#)のセクションを参照）。

表 5. 推奨部品値と設定 ($T_A = 25^\circ\text{C}$)

V_{IN}^1 (V)	V_{OUT} (V)	R_{SET} (k Ω)	C_{IN}^2	C_{OUT}	f_{SW} (kHz)	R_T (k Ω)	MAX f_{SW} (kHz)	MIN R_T (k Ω)
3 to 16	1	10	$2 \times 10\mu\text{F}$ X7R 25V	$5 \times 100\mu\text{F}$ X7R 6.3V	800	137	2500	35.7
3.3 to 16	1.5	15	$2 \times 10\mu\text{F}$ X7R 25V	$5 \times 100\mu\text{F}$ X7R 6.3V	800	137	2500	35.7
3.9 to 16	2.5	24.9	$2 \times 10\mu\text{F}$ X7R 25V	$5 \times 100\mu\text{F}$ X7R 6.3V	1000	105	2500	35.7
4.5 to 16	3.3	33.2	$2 \times 10\mu\text{F}$ X7R 25V	$5 \times 100\mu\text{F}$ X7R 6.3V	1000	105	2500	35.7
9 to 16	5	49.9	$2 \times 10\mu\text{F}$ X7R 25V	$5 \times 100\mu\text{F}$ X7R 10V	1000	105	3000	28.7

¹ LTM4707 はより低い入力電圧で動作できる場合もありますが、スイッチング・サイクルがスキップされる可能性があります。

² パルク・コンデンサが必要です。

周波数の選択

LTM4707 は固定周波数の PWM アーキテクチャを採用しており、RT ピンとグラウンドの間に抵抗を接続することによって、300kHz～3MHz の範囲でスイッチング周波数を設定できます。表 6 に、RT 抵抗値とそれによる周波数を示します。

表 6. スwitchング周波数と RT 値の関係

f _{sw} (MHz)	R _T (kΩ)
0.3	392
0.4	287
0.5	226
0.6	187
0.7	154
0.8	137
0.9	118
1.0	105
1.2	86.6
1.4	71.5
1.6	61.9
1.8	53.6
2	47
2.5	35.7
3	28.7

動作周波数のトレードオフ

入出力動作条件に対し、表 6 に示す最適な RT 値を使用することを推奨します。ただし、システムレベルの動作やその他の考慮事項によっては別の動作周波数が必要となる場合があります。LTM4707 は広い範囲の動作周波数に対応できる柔軟性を備えていますが、周波数を無計画に選択すると、特定の動作条件やフォルト条件において好ましくない動作を示す原因となる可能性があります。周波数が高すぎると、効率が低下したり過剰な熱が発生したりすることがあります。また、出力が過負荷または短絡回路となっている場合には LTM4707 が損傷する可能性があります。周波数が低すぎると、最終設計において出力リップルが大きすぎたり、出力コンデンサが大きくなりすぎたりする可能性があります。

最大負荷

LTM4707 が駆動できる実用最大連続負荷は、定格では 16A となっていますが、内部電流制限値と内部温度の両方に依存します。内部電流制限値は、過負荷や短絡が生じた場合に LTM4707 の損傷を防ぐよう設計されています。LTM4707 の内部温度は、周囲温度、供給電力、システムのヒート・シンク能力などの動作条件によって異なります。例えば、LTM4707 が 1V で安定化するように構成されている場合、周囲温度が 73°C 未満に制御されていれば、12V_{IN} から 16A の連続電流を供給できます。代表的な性能特性のセクションの 12V_{IN}、1V_{OUT} のディレーティング曲線を参照してください。同様に、出力電圧が 5V、周囲温度が 85°C の場合、LTM4707 が 12V_{IN} から供給できるのは最大でも 5.5A 程度で、これは 16A の連続電流定格より小さい値です。

負荷分担

複数の LTM4707 を並列化することで、より大きな電流を生成できます。これを行うには、並列化するすべての LTM4707 の V_{IN} 、 V_{OUT} 、 V_{OSNS} 、 $COMP_a$ 、 $COMP_b$ ピンを互いに接続します。2 個の LTM4707 で負荷分担を行うように構成した例を [アプリケーション情報のセクションの図 41](#) に示します。

CLKOUT 信号を後続の LTM4707 の SYNC ピンに接続すれば、システム全体の周波数と位相の両方を揃えることができます。PHMODE ピンを GND ピンに接続すると、LTM4707 の内部クロックと CLKOUT の間には 180° の位相差が生じます。これは 2 相動作に相当します。また、INTV_{CC} ピンに接続した場合は位相差 90° で 4 相動作、フロート状態のままにした場合は位相差 120° で 3 相動作になります。それぞれの LTM4707 の PHMODE ピンを異なる電圧レベルにプログラムすることによって、合計 12 位相を互いに位相の異なる状態で同時に並列動作させることができます。図 32 は 4 相アプリケーションの例で、4 つの LTM4707 を並列に接続して、1 つの出力最大 64A を供給できるようにしています。FCM モードおよび同期モードでは、すべてのデバイスが同じ周波数で動作します。n 個のユニット間で負荷が分担され 1 個の R_{SET} が用いられている場合は、抵抗の値は式 2 で与えられます。

$$R_{SET} = \frac{V_{OUT}}{n \times 100\mu A} \quad (2)$$

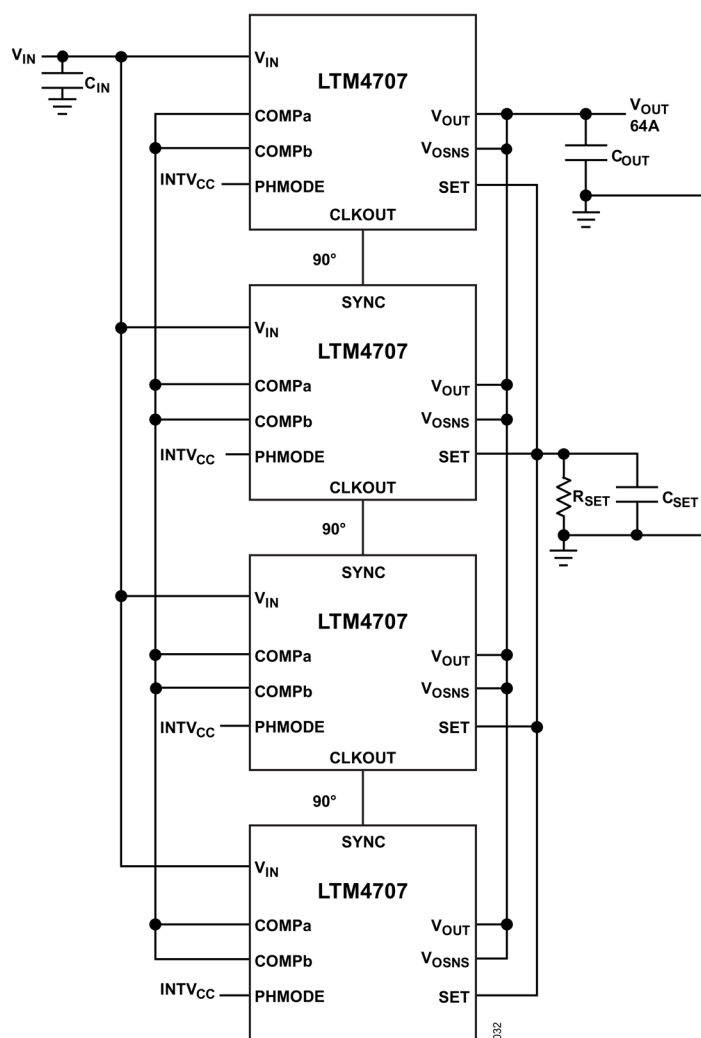


図 32. 4 個の LTM4707 の並列接続

最小入力電圧

LTM4707 は降圧コンバータで、出力をレギュレーション状態に維持するには最低限のヘッドルームが必要です。適切な動作を維持するには、 V_{IN} が 3V を上回るようにしてください。SV_{IN} および V_{IN} ピンが異なる電源から給電される場合、INTV_{CC} = 3.4V を維持し最適なレギュレーションを確保するために、SV_{IN} の電圧は 4V より高い値になるようにしてください。電圧トランジエントやリップルの谷が原因で SV_{IN} が 3V 未満になると、LTM4707 がオフになる可能性があります。

SET ピン (バイパス) 容量 : ノイズ、過渡応答、ソフトスタート

SET ピンのバイパス・コンデンサを用いると、出力ノイズを減らす他に、SET ピンに加わる電圧スパイクの寄生カップリングに対する感度を減らすこともできます。なお、バイパス・コンデンサのリークにより、LTM4707 の DC レギュレーション性能は低下します。コンデンサのリークが 100nA の場合でも 0.1% の DC 誤差が生じます。そのため、高品質で、低リークのセラミック・コンデンサを使用することを推奨します。

また、SET ピンのバイパス・コンデンサは、出力をソフトスタートさせ、突入電流を制限します。出力のソフトスタートは、入力電源の電流サージを防ぎます。SET ピンのコンデンサと抵抗の値により、リファレンス電圧の立上がり時間が設定され、出力電圧はこの電圧に追従します。SET ピンの抵抗は、アプリケーションに必要な出力電圧によって決まりますが、容量は、必要な立上がり時間を実現するように選択できます。

高速スタートアップを有効化していない場合は、SET ピンの抵抗とコンデンサで形成される RC 時定数によってソフトスタート時間が制御されます。PGSET ピンを 0.5V に接続すると高速スタートアップを無効化できます。公称 V_{OUT} の 0% から 90% への上昇率は式 3 で得られます。

$$t_{START_NO_FAST_STARTUP} = 2.3 \times R_{SET} \times C_{SET} \quad (3)$$

高速スタートアップを有効化している場合は、式 4 で与えられる公称 V_{OUT} の 0% から 90% に達するまでの立上がり時間に従い、スタートアップ時間は大幅に短縮されます。

$$t_{START_NO_FAST_STARTUP} = \frac{100\mu A \times R_{SET} \times C_{SET}}{2.7mA} \quad (4)$$

ほとんどのアプリケーションでは、高速スタートアップを有効化します。その場合、リファレンス電圧の過充電を防ぐと共に良好なノイズ性能を確保するために、SET コンデンサを 1μF 以上とするよう推奨します。

ソフトスタートおよび電源投入シーケンス

SET ピン (バイパス) 容量 : ノイズ、過渡応答、ソフトスタートのセクションで説明したように、ソフトスタートは、制御された SET ピン電圧の立上がり時間を通じて行われます。ソフトスタートが確実に行われるのは、V_{IN} と SV_{IN} が接続されている場合です。

V_{IN} と SV_{IN} が異なる電源から給電されている場合、ソフトスタートが確実に行われるように電源投入シーケンスを考慮する必要があります。SET ピン電圧は、V_{IN} が印加されている場合、0V から開始する必要があります。ソフトスタートを確実に行うには、V_{IN}、SV_{IN}、および RUN ピンのシーケンスにおいて V_{IN} が最後に給電されることのないようにします。例えば、V_{IN} に給電する前に SV_{IN} および RUN に給電するようなケースは避けるべきです。このような場合、V_{IN} に電圧が印加された時点で、SET ピンの電圧が 0V よりもある程度高い電圧に上昇しており、LTM4707 はソフトスタートを正しく実行できません。

高速スタートアップ

低 1/f ノイズが必要となる（すなわち、100Hz 未満の周波数での）超低ノイズのアプリケーションでは、最大 22μF の大容量の SET ピン・コンデンサが必要です。これより大きな値のコンデンサも使用できますが、リークに関して注意が必要です。大きな値のコンデンサを用いると、一般的にはレギュレータのスタートアップ時間が大幅に増加しますが、LTM4707 にはスタートアップ時に SET ピン電流を約 2.7mA まで増加させる高速スタートアップ回路が内蔵されています。

スタートアップ時、2.7mA の電流源は、PGSET が 462.5mV のパワー・グッド閾値未満である限り、動作し続けます。ただし、レギュレータがサーマル・シャットダウン状態にある場合、SV_{IN}が低すぎる場合、INTV_{CC}が低下しすぎている場合を除きます。

PGSET がパワー・グッド閾値をひとたび超えると、デバイスがパワー・ダウンするか、RUN ピンが GND に引き下げられてデバイスがシャットダウン状態になるまで、高速スタートアップ回路は無効のままとなります。

スタートアップ時に 2.7mA の電流源が無効化される条件はもう 1 つあります。この条件の目的は、V_{SET}が過充電になるのを防ぐことです。LTM4707 では、PGSET ピンが SET ピンの電圧を正確に示していることを前提としているため、V_{OSNS}が V_{SET}に厳格に追従するものとしています。ただし、これが常に当てはまるとは限りません。例えば、出力容量が非常に大きい場合、あるいは何らかの理由で出力が GND に短絡している場合です。そのため、COMP_A ピンがその最大値まで上昇した場合（V_{SET}が V_{OSNS}を大幅に上回った場合）も、常に高速充電は無効化されます。これにより、V_{SET}がその想定された値を超えた場合でも 2.7mA の電流源がオン状態を維持するというような、不適切な動作をするのを防ぐことができます。

つまり、リファレンス電圧の過充電となることなく高速スタートアップを用いるには、最小 SET コンデンサ条件もあるということです。この場合、最大値まで上昇した COMP_A ピン電圧によってデバイスに高速充電の停止が伝達されるため、補償ネットワークに依存することになります。

リファレンス電圧の過充電を防ぐために推奨される最小 SET 容量は式 5 で示されます。

$$MIN C_{SET} = 27 \times \frac{C_{COMP}}{V_{SET}} \quad (5)$$

プログラマブルなパワー・グッド機能および高速スタートアップ機能が不要な場合、PGSET ピンは 0.5V に接続する必要があります。この 0.5V は、PGSET 用の外部電圧リファレンスとすることもできます。図 40 の回路にその例を示します。

連続強制モード

LTM4707 を FCM で動作させると、広い負荷範囲にわたって高速過渡応答を得ることができ、最大周波数での動作が可能です。FCM では発振器が連続的に動作し、正の SW ピンの遷移がクロックに同期されます。軽負荷時や大きなトランジェント状態時には、負のインダクタ電流が許容されます。FCM により負荷ステップに対する過渡応答が改善されます（図 33 参照）。軽負荷時には FCM 動作の方が PSM 動作より効率が低下しますが、スイッチング高調波が信号帯域内に入らないようにする必要のあるアプリケーションでは、FCM の方が適している場合があります。出力に電流をシンクさせる必要がある場合は FCM を使用してください。FCM を有効化するには、SYNC ピンを INTV_{CC}に接続する、または 3V より高い電圧に接続するか、フロート状態にします。

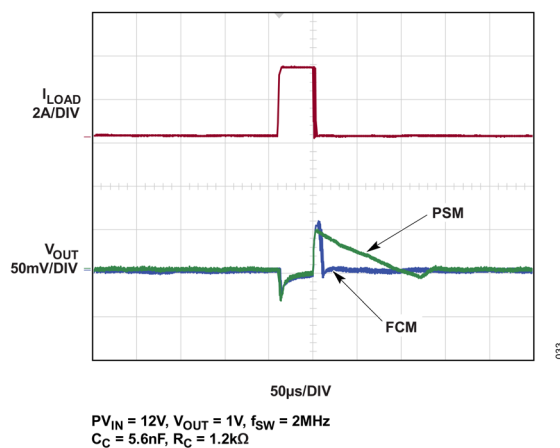


図 33. FCM 使用時と未使用時における 0.1A~3.1A の負荷ステップに対する過渡応答

V_{OUT} が高すぎる場合（PGSET ピンが 537.5mV より高い電圧に維持）、 V_{IN} が過電圧状態（ V_{IN} ピンが 18V より高い電圧に維持）になると FCM は無効化されます。また、スタートアップ時には、 V_{OUT} の電圧がその最終値の 92.5%まで充電される（PGSET ピンが 462.5mV より高い電圧に上昇したことが示される）まで、FCMは無効化されています。この2つの状態については、PGSET ピンが適切な抵抗により出力電圧に接続されていることが前提となります。このような形で FCM が無効化された場合は、負のインダクタ電流が許容されず、LTM4707 は PSM で動作します。

パルススキッピング・モード

FCM で動作しない場合、LTM4707 は PSM で動作します。このモードでは負のインダクタ電流は許容されません。また、PSM では、LTM4707 は、負荷が非常に軽い場合に効率を向上させたり、デューティサイクルが非常に高い場合にドロップアウトを改善させたりするために、スイッチング・サイクルをスキップする場合があります。PSMを有効化するには、SYNC ピンを GND に接続します。

同期

LTM4707 の発振器を外部周波数に同期させるには、SYNC ピンに矩形波を接続します。この矩形波は、最小オン時間と最小オフ時間が 50ns 以上で、振幅の谷が 0.4V 未満、山が 1.5V を超える（最大 6V）ものとする必要があります。

LTM4707 は、外部クロックに同期している間は、FCM で動作してレギュレーションを維持します。LTM4707 は 300kHz～3MHz の範囲で同期できます。 R_T 抵抗は、LTM4707のスイッチング周波数が最小同期入力を約 20%下回るように選ぶ必要があります。例えば、同期信号が 500kHz 以上になる場合は、スイッチング周波数が 400kHz となるように R_T 抵抗を選択します。

プログラマブルなパワー・グッド

LTM4707 では、OUT ピンと PGSET ピンの間に 1 つの抵抗を接続することでプログラマブルなパワー・グッドが可能です（式 6）。

$$V_{OUT(PG_THRESHOLD)} = 0.5 \times \left(1 + \frac{R_{PGSET}}{49.9k\Omega}\right) + I_{PGSET} \times R_{PGSET} \quad (6)$$

PGSET ピンの電圧が 537.5mV より高くなるか 462.5mV 未満になると、オープン・ドレインの PG ピンはアサート解除され、低インピーダンスになります。パワー・グッド・コンパレータには 5mV のヒステリシスがあります。抵抗の値を決める際には、電気的特性の表より、PGSET ピンの電流（ I_{PGSET} ）を考慮する必要があります。なお、プログラマブルなパワー・グッド機能と高速スタートアップ機能は、PGSET が 0.5V に接続されている場合、またはデバイスがシャットダウン状態にある場合は、無効化される点に注意してください。一般的な V_{OUT} 構成に対する 1% R_{PGSET} 抵抗の値を表 7 に示します。

表 7. 推奨 R_{PGSET} 抵抗値

V_{OUT} (V)	R_{PGSET} (k Ω)
0.8	30.1
0.9	40.2
1	49.9
1.2	69.8
1.5	100
1.8	130
2.5	200
3.3	280
5	453

短絡保護と逆入力保護

LTM4707 への電力の入力がない場合でも出力が高い電圧に維持されるシステムでは注意が必要です。このような状態となる可能性があるのは、バッテリーやその他の電源が LTM4707 の出力とダイオード OR 接続されているバッテリー充電アプリケーションやバッテリー・バックアップ・システムです。V_{IN} ピンをフロート状態にできる場合に、（ロジック信号によって、あるいは V_{IN} に接続されているために）RUN ピンがハイに保持されていると、LTM4707 の内部回路には内部パワー・スイッチを通じて静止電流が流れます。システムがこの状態で数 mA の電流を許容できる場合は、このことが問題になることはありません。RUN ピンを接地している場合、内部電流は実質的にゼロまで減少します。しかし、出力を高い値に保持した状態で V_{IN} ピンが接地されている場合は、出力から V_{IN} ピンを通して、LTM4707 内部の寄生ダイオードに大きな電流が流れる可能性があります。図 34 に示すように V_{IN} ピンと RUN ピンを接続すれば、LTM4707 は入力電圧が加わっているときにのみ動作し、短絡入力や逆入力に対して保護されます。

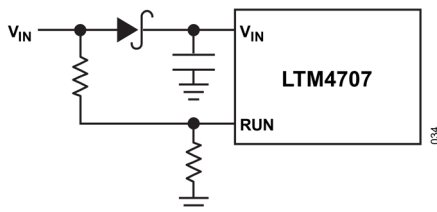


図 34. 逆入力保護

温度モニタリング

式 7 の標準的なダイオードの式で表される電流、電圧、温度の関係により、ダイオードの絶対温度を測定することができます。

$$I_D = I_S \times e^{\left(\frac{V_D}{\eta \times V_T}\right)} \text{ or } V_D = \eta \times V_T \times \ln \frac{I_D}{I_S} \quad (7)$$

ここで、I_D はダイオード電流、V_D はダイオード電圧、η は理想係数（通常 1.0 に近い値）、I_S（飽和電流）はプロセス依存のパラメータです。式 8 から V_T を計算できます。

$$V_T = \frac{k \times T}{q} \quad (8)$$

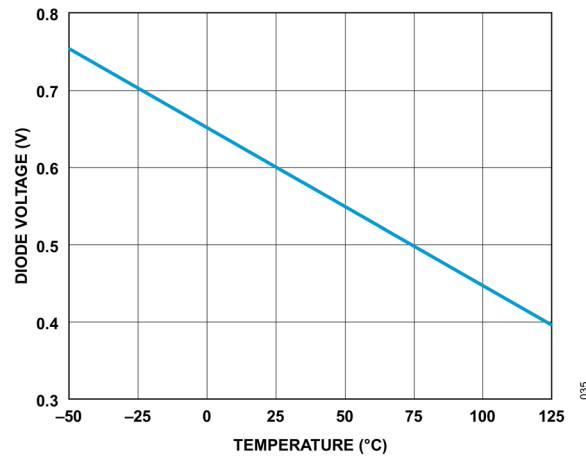
ここで、T はダイオードのジャンクション温度（単位：ケルビン）、q は電荷、k はボルツマン定数です。V_T は室温（298K）では約 26mV で、ケルビン温度に比例して増加します。ダイオードが温度センサーに適している理由は、この直線的な温度依存性にあります。式 8 の I_S の項は、ダイオード接合を通じて流れる電流をダイオードの端子間電圧がゼロ・ボルトの場合にまで外挿した値です。この I_S 項は、プロセスによっても温度によっても異なりますが、常に I_D より小さい値となります。式 9 は、すべての定数を 1 つの項にまとめたものです。

$$K_D = \frac{\eta \times T}{q} \quad (9)$$

ここで K_D = 8.26⁻⁵ であり、I_D は常に I_S より大きい値のため ln × I_D/I_S は常に正であることを考慮すると、式 10 が得られます。

$$V_D = T_{(KELVIN)} \times K_D \times \ln \frac{I_D}{I_S} \quad (10)$$

したがって、V_D は温度と共に増加するように見えます。電流源によりバイアスされたシリコン・ダイオードは、約 -2mV/°C の温度依存性を持つことが一般に知られています（図 35）。これは式 10 と食い違っています。実際は、I_S の項が温度と共に増加するため、絶対値が低下し、約 -2mV/°C という複合的なダイオード電圧勾配を生み出しています。

図 35. ダイオード電圧 V_D と温度の関係

電圧と温度の直線的な関係を引き出すために、自然対数項の I_S 変数を打ち消して式 9 の I_S 依存性をなくす必要があります。これを行うには、 I_1 と I_2 の 2 つの電流でダイオード電圧を測定し（ここで、 $I_1 = 10 \times I_2$ ）、減算を行うことで式 11 が得られます。

$$\Delta V_D = T_{(KELVIN)} \times K_D \times \ln \frac{I_1}{I_S} - T_{(KELVIN)} \times K_D \times \ln \frac{I_2}{I_S} \quad (11)$$

共通項をまとめて自然対数部を簡素化すると式 12 になります。

$$\Delta V_D = T_{(KELVIN)} \times K_D \times \ln \times 10 \quad (12)$$

式 13 のように定数を再定義します。

$$K'_D = K_D \times \ln \times 10 = \frac{198 \mu V}{K} \quad (13)$$

これにより式 14 が得られます。

$$\Delta V_D = K'_D \times T_{(KELVIN)} \quad (14)$$

温度を求めるには式 15 を用います。

$$T_{(KELVIN)} = \frac{\Delta V_D}{K'_D} \text{ (CELSIUS)} = T_{(KELVIN)} - 273.15 \quad (15)$$

ここで、 $300^\circ K = 27^\circ C$ は、10 倍異なる 2 つの電流値で測定したダイオードの電圧の差分をとると、その結果はジャンクション電圧が 1 ケルビンあたり $198 \mu V$ となり、0 ケルビンでの切片はゼロになることを意味します。

T_{SENSE+} ピンと T_{SENSE-} ピンの間にダイオード接続された NPN トランジスタを用いることで、LTM4707 の内部温度をモニタできます。

ホットプラグにおける安全性

セラミック・コンデンサには小型、堅牢、低インピーダンスという特長があるため、LTM4707 の入力バイパス・コンデンサの有力な選択肢となります。ただし、このようなコンデンサは、LTM4707 が通電状態の電源に接続されている場合には問題を引き起こす可能性があります（詳細については、アナログ・デバイスのアプリケーション・ノート 88 を参照してください）。低損失のセラミック・コンデンサに電源と直列の浮遊インダクタンスが組み合わさると、不足減衰のタンク回路が生じ、LTM4707 の V_{IN} ピンが通常の入力電圧の 2 倍以上にまで上昇し、LTM4707 の定格を超えて損傷を与える可能性があります。入力電源の制御が良好でない場合や LTM4707 が通電状態の電源にホットプラグされる場合は、このオーバーシュートを防止する入力ネットワークを設計する必要があります。これは、小型の抵抗を V_{IN} に直列に挿入することで実現できますが、入力電圧オーバーシュートを制御する最も一般的な方法は、電解バルク・コンデンサを V_{IN} 回路に追加することです。このコンデンサは等価直列抵抗が比較的高いため、回路を減衰し電圧オーバーシュートを低減できます。コンデンサを追加すると低周波数のリップル・フィルタリング機能が向上し、回路の効率も若干向上します。ただし、回路の中で最も大型の部品となる可能性があります。

図 36 に、ヒート・シンクを使用せず空気流がない場合の、12V 入力、1V/16A 出力での LTM4707 の熱画像を示します。

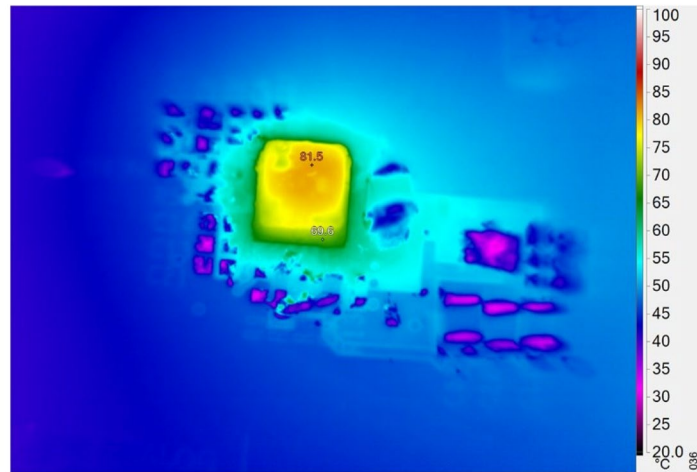


図 36. 空気流なし、ヒート・シンクなしの場合の 12V_{IN}、1V/16A 出力時の熱画像

熱に関する考慮事項

高い周囲温度で動作させる必要がある場合は、LTM4707 の出力電流をディレーティングする必要があります。電流ディレーティングの量は入力電圧、出力電力、周囲温度によって異なります。[代表的な性能特性](#)のセクションに示したディレーティング曲線をガイドとして使用できます。これらのグラフは、LTM4707 を 50cm² の 6 層 FR4 PCB に実装して測定したものです。その他のサイズや層数の基板を使用すると、熱特性が異なる可能性があります。目的のシステムのライン電源、負荷、環境などの動作条件に対し動作が適切であることを検証してください。

実際のアプリケーションに対する精度と忠実度を向上させるため、多くの設計者は有限要素法による解析（FEA）を使用して熱性能を予測しています。以下にそのための熱係数を示します。

1. θ_{JA} – ジャンクションから周囲環境への熱抵抗。
2. θ_{JCbot} – ジャンクションから製品ケース底部までの熱抵抗。
3. θ_{JCtop} – ジャンクションから製品ケース上部までの熱抵抗。

これらの係数の意味はわかりやすいように思われますが、JEDEC では混乱や矛盾を避けるためそれぞれを定義しています。これらの定義は JESD5112 に示されており、以下のように言い換えることができます。

1. θ_{JA} は、1 立方フィートの密封容器内で測定された自然対流下におけるジャンクションと周囲空気との熱抵抗です。この環境は「静止状態の空気」と呼ばれることもありますが、実際には自然対流により空気の動きが生じます。この値はデバイスを JESD519 定義のテスト基板にマウントして得られたものであり、実際のアプリケーションや現実的な動作条件を反映したものではありません。
2. θ_{JCbot} は、デバイスの消費電力のすべてがパッケージ底部を通じて流れる場合のジャンクションと基板との熱抵抗です。代表的な μ Module レギュレータでは熱の大半はパッケージ底部を通じて流出しますが、周囲環境への熱放散も常に発生します。その結果として、この熱抵抗値はパッケージの比較には有用ですが、テスト条件は一般的にユーザのアプリケーションに即したものではありません。

3. θ_{JCtop} は、デバイスの消費電力のほぼすべてがパッケージ上部を通じて流れるものとして定められます。代表的な μ Module の電氣的接続はパッケージ底部で行われるため、熱の大半がジャンクションからデバイス上部まで流れるようなアプリケーションはまれです。 θ_{JCbot} の場合のように、この値はパッケージ同士の比較には有用な場合がありますが、テストの条件は一般的にユーザのアプリケーションに即したものではありません。

こうした定義を見ると、これらの熱係数のいずれも μ Module レギュレータの実際の物理動作条件を反映していないことは明らかです。したがって、これらのいずれかを個別に使用して製品の熱性能を正確に予測することはできません。同様に、いずれか 1 つの係数を使用してこのデータシートに記載されたジャンクション温度と負荷の関係を示すグラフに関係づけることは不適切です。これらの係数を用いる唯一の適切な方法は、熱抵抗のすべてを同時に考慮する FEA などの詳細な熱解析を実行することです。

これらの熱抵抗を図 37 に視覚的に示します。パッケージ側面から流れる熱など、一部の熱抵抗要素は JEDEC 規格では定義されておらず、図示されていません。青色で示した抵抗は μ Module 内部にあるもので、緑色は外側にあるものです。

LTM4707 のダイ温度は、最大定格より低くなければなりません。そのため、回路のレイアウト時においては、良好なヒート・シンクが確保できるよう注意を払う必要があります。LTM4707 からの熱流の大部分はパッケージ底部とパッドを通じて PCB に流れます。したがって、PCB 設計に問題があると過剰な熱が生じ、性能や信頼性の低下につながります。PCB 設計の推奨事項については、[PCB レイアウト](#)のセクションを参照してください。

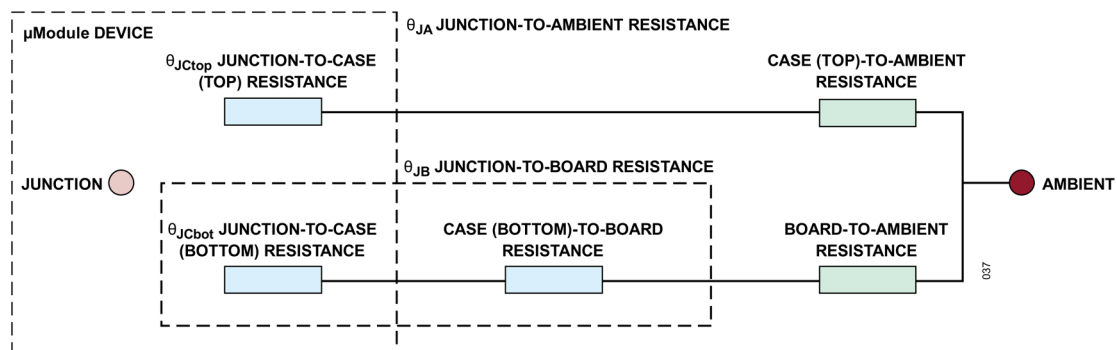


図 37. 熱係数の概要を示す図、JESD5112 の用語を含む

PCB レイアウト

PCB レイアウトに関する問題のほとんどは、LTM4707 の高レベルの集積によって緩和もしくは除去されています。しかしながら、LTM4707 はスイッチング電源であり、EMI を最小化し適切な動作を確保するための注意が必要です。集積レベルが高いとはいえ、無計画なレイアウトや粗雑なレイアウトでは、仕様規定された動作を実現できない可能性があります。推奨レイアウトについては[図 38](#)を参照してください。グラウンディングやヒート・シンクが許容可能なものであることを確認してください。

留意すべきルールを以下に示します。

1. C_{SET} 、 R_{SET} 、 R_T は、それぞれ対応するピンのできるだけ近くに配置します。
2. C_{IN} コンデンサは LTM4707 の V_{IN}/SV_{IN} と GND の接続部のできるだけ近くに配置します。
3. C_{OUT} コンデンサは LTM4707 の V_{OUT} と GND の接続部のできるだけ近くに配置します。
4. C_{IN} コンデンサと C_{OUT} コンデンサはそれらのグラウンド電流が LTM4707 の直近または下を流れるように配置します。

5. すべての GND 接続部を最上層のできるだけ大きなベタ銅箔またはプレーン面に接続してください。外部部品と LTM4707 の間のグラウンド接続が断線しないようにしてください。
6. ビアを使用して GND 銅領域を基板の内部グラウンド・プレーンに接続します。このような GND ビアを多数配置することにより、PCB の内層プレーンとの良好なグラウンド接続および熱経路を実現できます。図 38 のサーマル・ビアの位置と密集度に注意を払ってください。LTM4707 は、電力処理を行う内蔵部品の近くにビアがあるため、その場所の内部 GND プレーンに接続されたビアによるヒート・シンクのメリットを生かすことができます。サーマル・ビアの最適な数は PCB の設計に依存します。例えば、小さいビア・ホールを使用する基板もあります。その場合、大きなホールを使用する基板よりも多くのサーマル・ビアを使用する必要があります。

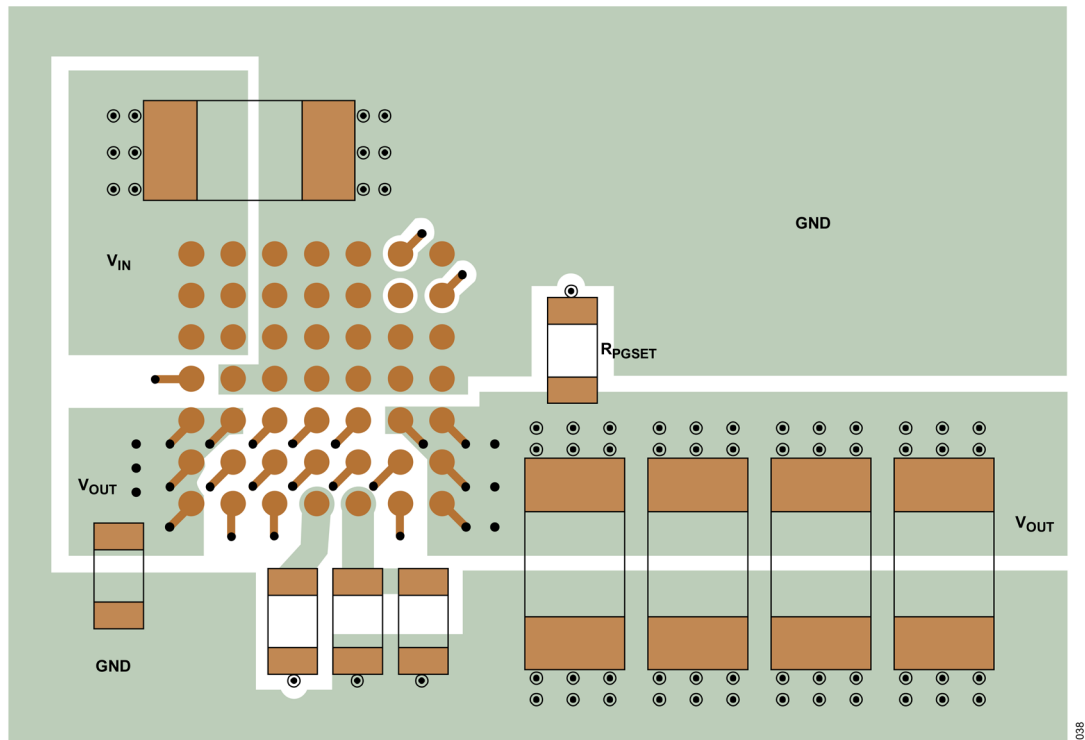
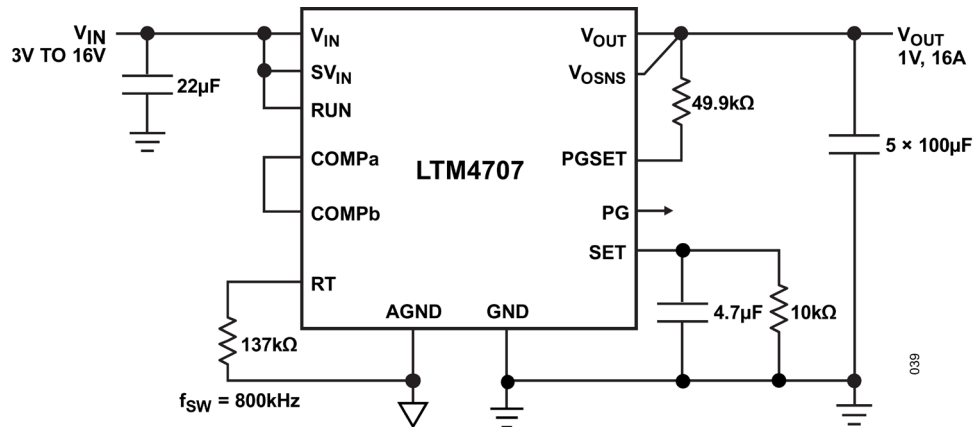


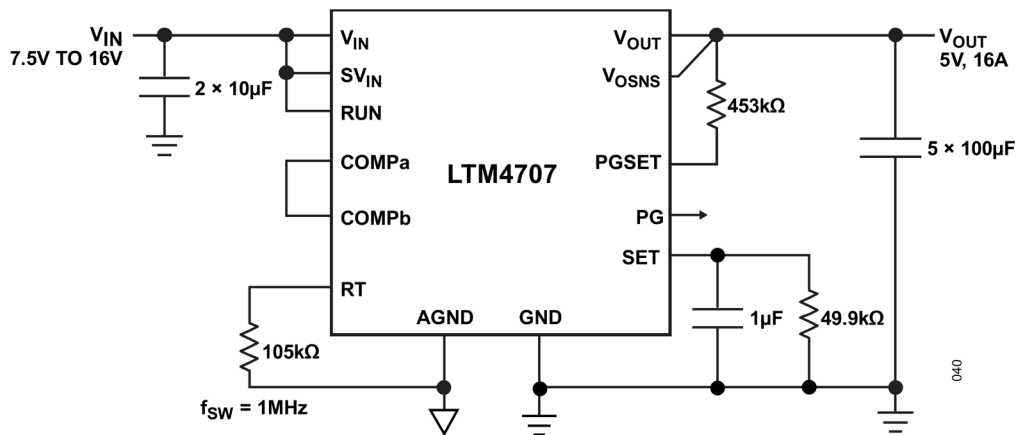
図 38. 推奨外部部品、GND プレーン、サーマル・ビアを示したレイアウト（最上層）

代表的なアプリケーション



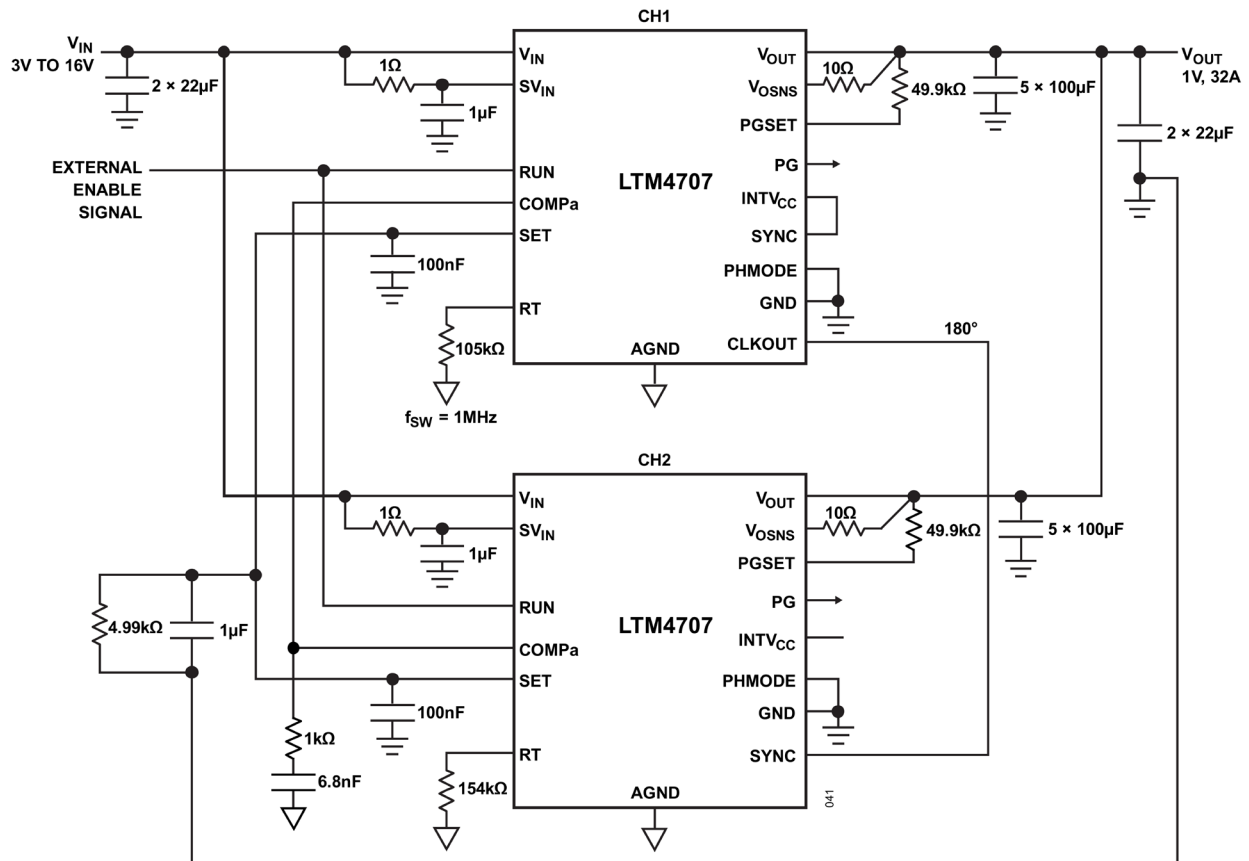
PINS NOT USED: SW, SYNC, PHMODE, CLKOUT, INTV_{CC}, T_{SENSE}⁺, T_{SENSE}⁻.
TO GUARANTEE SOFT START, DO NOT POWER V_{IN} LAST WHEN
SEQUENCING V_{IN}, SV_{IN}, AND RUN.

図 39. ソフトスタート、高速スタートアップ、パワー・グッド機能を備えた、800kHz、3V~16V_{IN}、1V/16A 出力



PINS NOT USED: SW, SYNC, PHMODE, CLKOUT, INTV_{CC}, T_{SENSE}⁺, AND T_{SENSE}⁻.

図 40. ソフトスタート、高速スタートアップ、パワー・グッド機能を備えた、1MHz、9V~16V_{IN}、5V/16A 出力



PINS NOT USED: COMPa, SW, T_{SENSE}^+ , AND T_{SENSE}^- .

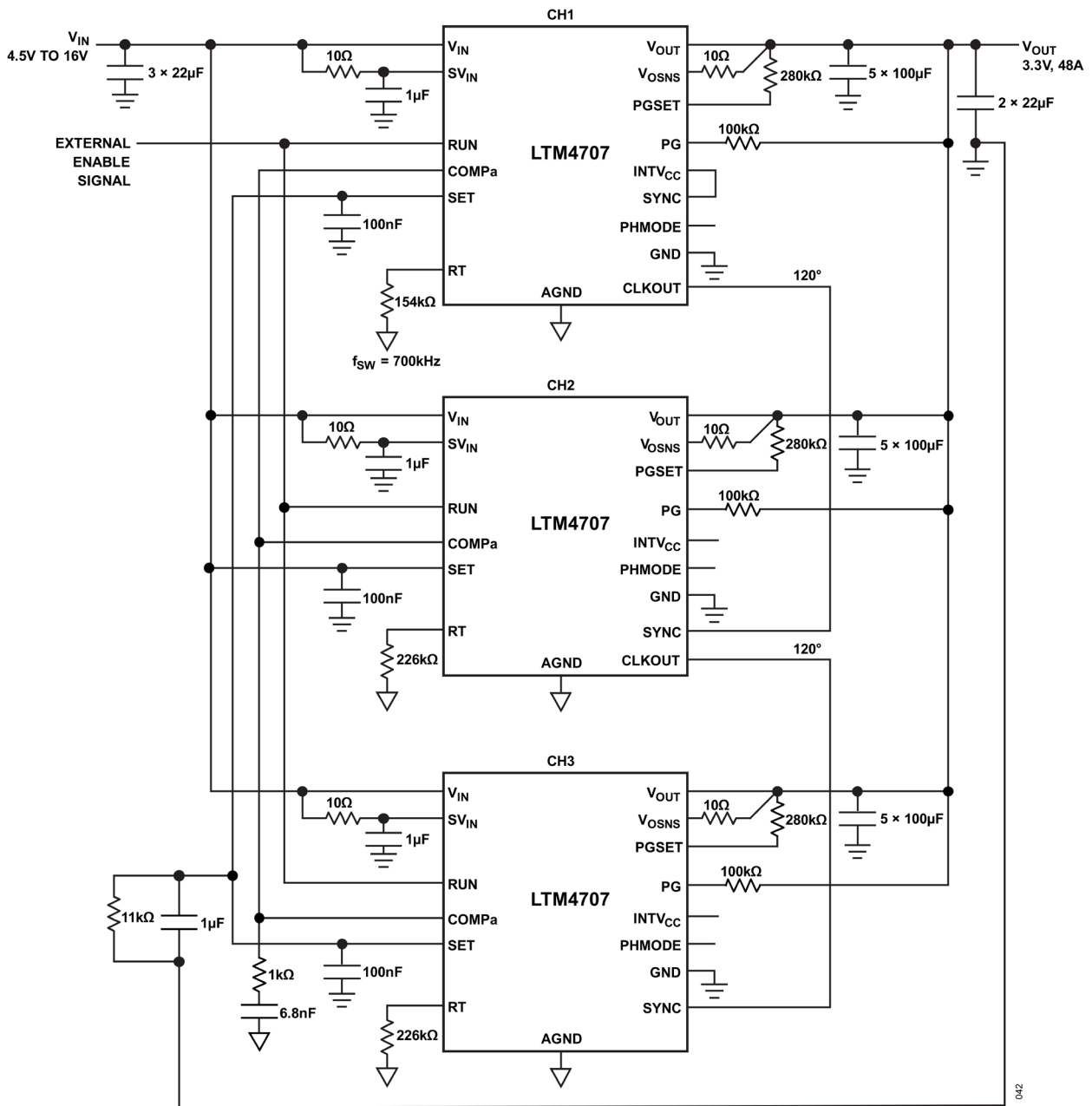
CH2 IS SYNCHRONIZED TO 1MHz THROUGH THE SYNC PIN. THE R_T RESISTOR VALUE MUST SET INTERNAL OSCILLATOR TO <800kHz (80% OF 1MHz).

THE COMPa PINS ARE CONNECTED TOGETHER.

THE PHMODE PIN IS CONNECTED TO GND FOR 180°. PHASE SHIFT AT CLKOUT.

THE SET PINS CAN BE CONNECTED TOGETHER FOR 200µA CURRENT REFERENCE; THIS PROVIDES LOWER 1/f NOISE AND BETTER CURRENT SHARING.

図 41. ソフトスタート、高速スタートアップ、パワー・グッド機能を備えた、1MHz、3V~16VIN、2 相 1V/32A 出力



PINS NOT USED: COMPb, SW, T_{SENSE}⁺, AND T_{SENSE}⁻.

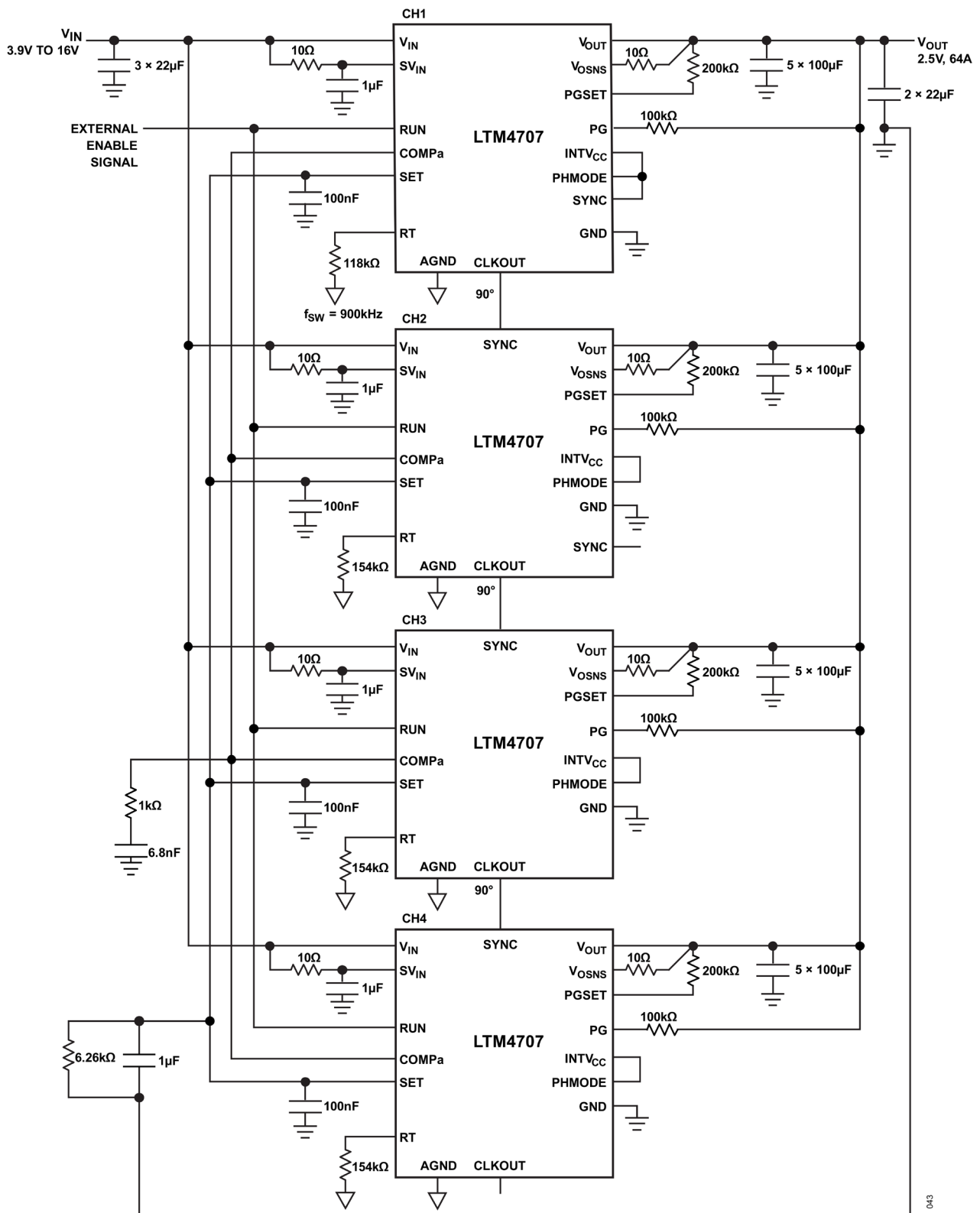
CH2 AND CH3 ARE SYNCHRONIZED TO 700kHz THROUGH THE SYNC PIN. THE R_T RESISTOR VALUE MUST SET INTERNAL OSCILLATOR TO <560kHz (80% OF 700kHz).

THE COMPa PINS ARE CONNECTED TOGETHER.

THE PH MODE PIN IS FLOATING FOR 120°. PHASE SHIFT AT CLKOUT.

THE SET PINS CAN BE CONNECTED TOGETHER FOR 300µA CURRENT REFERENCE; THIS PROVIDES LOWER 1/f NOISE AND BETTER CURRENT SHARING.

図 42. ソフトスタート、高速スタートアップ、パワー・グッド機能を備えた、700kHz、4.5V~16V_{IN}、3 相 3.3V/48A 出力



PINS NOT USED: COMPb, SW, TSENSE⁺, AND TSENSE⁻.

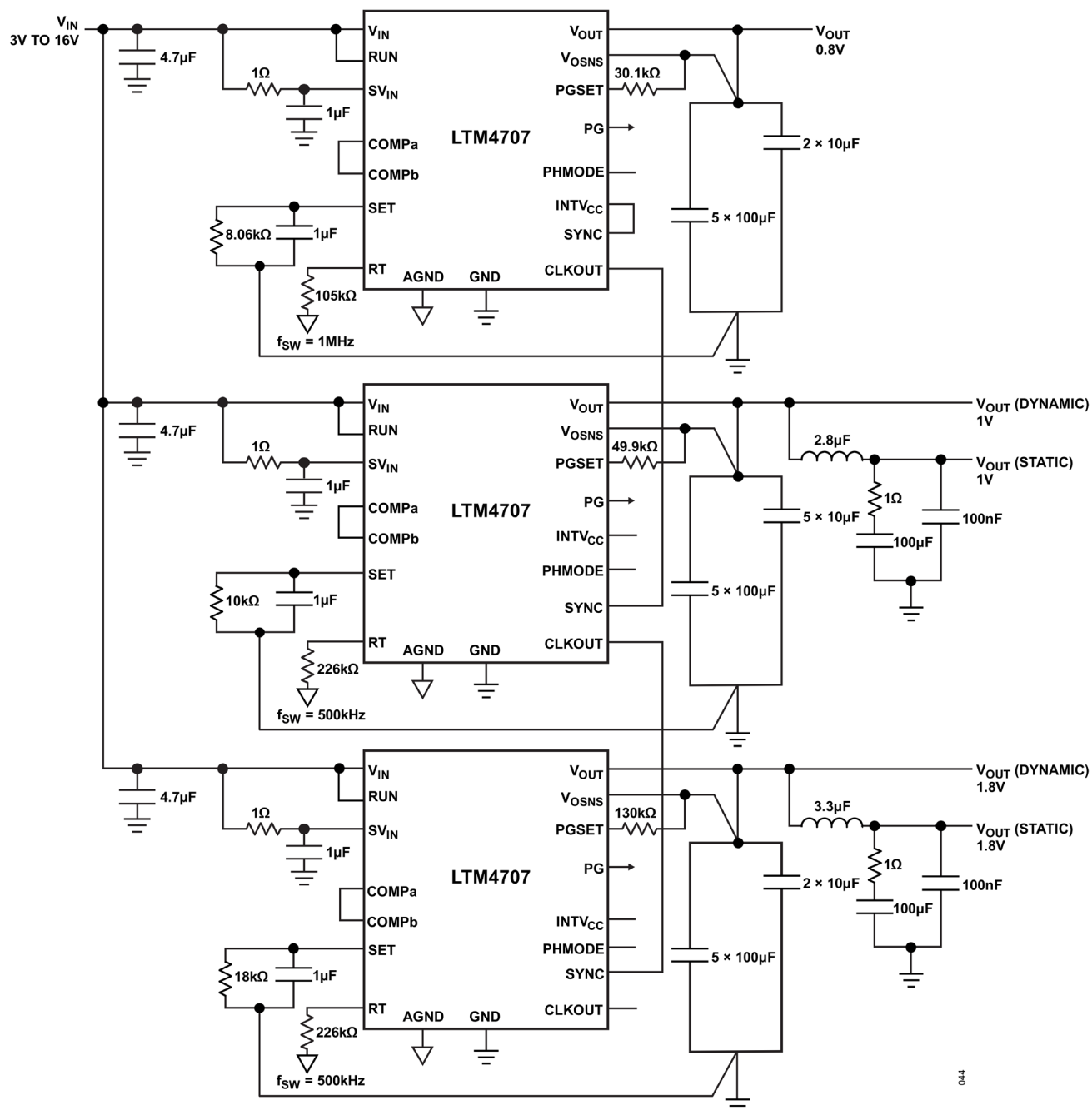
CH2 AND CH3 ARE SYNCHRONIZED TO 900kHz THROUGH THE SYNC PIN. THE RT RESISTOR VALUE MUST SET INTERNAL OSCILLATOR TO <720kHz (80% OF 900kHz).

THE COMPa PINS ARE CONNECTED TOGETHER.

THE PHMODE PIN IS CONNECTED TO INTVCC FOR 90° PHASE SHIFT AT CLKOUT.

THE SET PINS CAN BE CONNECTED TOGETHER FOR 400μA CURRENT REFERENCE; THIS PROVIDES LOWER 1/f NOISE AND BETTER CURRENT SHARING.

図 43. ソフトスタート、高速スタートアップ、パワー・グッド機能を備えた、900kHz、3.9V~16VIN、4 相 2.5V/64A 出力



PINS NOT USED: SW, T_{SENSE}^+ , AND T_{SENSE}^- .

図 44. 3 個の LTM4707 を使用したトランシーバへの給電

関連製品

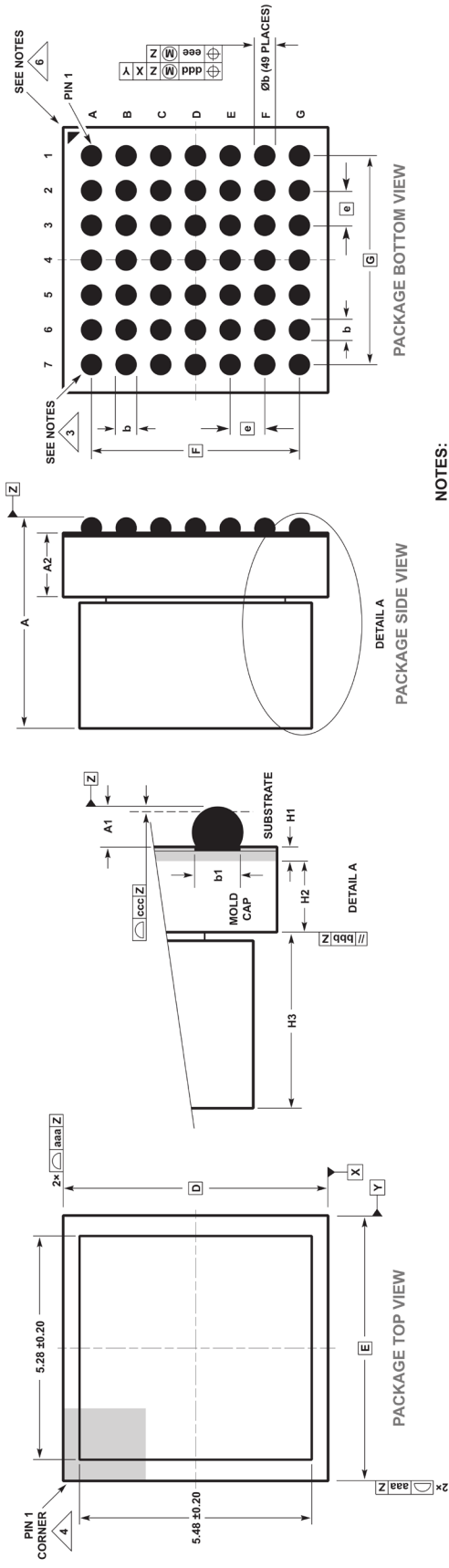
表 8. 関連製品

製品番号	説明	注釈
LTM [®] 8053	40V、3.5A、低 EMI の Silent Switcher μ Module レギュレータ	$3.4V \leq V_{IN} \leq 40V$ 、 $0.97V \leq V_{OUT} \leq 15V$ 、 $6.25mm \times 9mm \times 3.32mm$ BGA
LTM8065	40V、2.5A、低 EMI の Silent Switcher μ Module レギュレータ	$3.4V \leq V_{IN} \leq 40V$ 、 $0.97V \leq V_{OUT} \leq 18V$ 、 $6.25mm \times 6.25mm \times 2.32mm$ BGA
LTM8063	40V、2A、低 EMI の Silent Switcher μ Module レギュレータ	$3.2V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 15V$ 、 $4mm \times 6.25mm \times 2.22mm$ BGA
LTM8074	40V、1.2A、低 EMI の Silent Switcher μ Module レギュレータ	$3.2V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 12V$ 、 $4mm \times 4mm \times 1.82mm$ BGA
LTM8024	40V、デュアル 3.5A、低 EMI の Silent Switcher μ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 $9mm \times 11.25mm \times 3.32mm$ BGA
LTM8078	40V、デュアル 1.4A、低 EMI の Silent Switcher μ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 10V$ 、 $6.25mm \times 6.25mm \times 2.32mm$ BGA
LTM8060	40V、クワッド 3A、低 EMI の Silent Switcher μ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 $11.9mm \times 16mm \times 3.32mm$ BGA
LTM8051	40V、クワッド 1.2A、低 EMI の Silent Switcher μ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 $6.25mm \times 11.25mm \times 2.32mm$ BGA
LTM8080	40V _{IN} 、デュアル 500mA またはシングル 1A の超低ノイズ、超高 PSRR μ Module レギュレータ	$3.5V \leq V_{IN} \leq 40V$ 、 $0V \leq V_{OUT} \leq 8V$ 、 $6.25mm \times 9mm \times 3.32mm$ BGA
LTM4657	8A μ Module レギュレータ、LTM4638 および LTM4626 とピン互換	$3.1V \leq V_{IN} \leq 20V$ 、 $0.5V \leq V_{OUT} \leq 5.5V$ 、 $6.25mm \times 6.25mm \times 3.87mm$ BGA
LTM4626	12A μ Module レギュレータ、LTM4638 および LTM4657 とピン互換	$3.1V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、 $6.25mm \times 6.25mm \times 3.87mm$ BGA
LTM4638	15A μ Module レギュレータ、LTM4657/LTM4626 とピン互換	$3.1V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、 $6.25mm \times 6.25mm \times 5.02mm$ BGA
LTM4702	16V _{IN} 、8A、超低ノイズの Silent Switcher 3 μ Module レギュレータ、LTM4703 および LTM4707 とピン互換	$3V \leq V_{IN} \leq 16V$ 、 $0.3V \leq V_{OUT} \leq 5.7V$ 、 $6.25mm \times 6.25mm \times 5.07mm$ BGA
LTM4703	16V _{IN} 、12A、超低ノイズの Silent Switcher 3 μ Module レギュレータ、LTM4702 および LTM4707 とピン互換	$3V \leq V_{IN} \leq 16V$ 、 $0.3V \leq V_{OUT} \leq 6V$ 、 $6.25mm \times 6.25mm \times 5.07mm$ BGA
LTM4709	構成可能な出力アレイを備えたトリプル 3A、超低ノイズ、高 PSRR の超高速 μ Module リニア・レギュレータ	$0.6V \leq V_{IN} \leq 5.5V$ 、 $0.5V \leq V_{OUT} \leq 4.2V$ 、 $6mm \times 12mm \times 1.92mm$ BGA

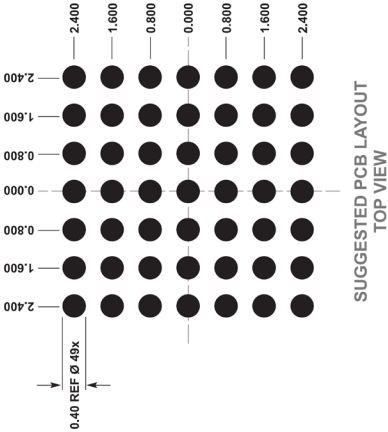
外形寸法



BGA Package
49-Lead (6.25mm × 6.25mm × 5.07mm)
BC-49-9



45. 49 ピン、6.25mm × 6.25mm × 5.07mm、BGA



DIMENSIONS				NOTES	
SYMBOL	MIN	NOM	MAX		
A	4.76	5.07	5.39		
A1	0.30	0.40	0.50		
A2	1.43	1.52	1.61		
b	0.45	0.50	0.55		
b1	0.37	0.40	0.43		
D		6.25			
E		6.25			
e		0.80			
F		4.80			
G		4.80			
H1		0.32 REF			
H2		1.20 REF			
H3		3.28			
aaa		0.15			
bbb		0.10			
ccc		0.20			
ddd		0.20			
eee		0.08			
				TOTAL NUMBER OF BALLS: 49	

オーダー・ガイド

表 9. オーダー・ガイド

MODEL	TEMPERATURE RANGE ¹	PACKAGE DESCRIPTION	PACKAGE OPTION
LTM4707EY#PBF	–40°C to 125°C	Part marking: 4707. SAC305 (RoHS) lead finish.* e1 finish code. Moisture sensitivity level 4 (MSL 4) rated device.	49-Lead, 6.25mm × 6.25mm × 5.07mm, BGA
LTM4707IY#PBF	–40°C to 125°C	Part marking: 4707. SAC305 (RoHS) lead finish.* e1 finish code. Moisture sensitivity level 4 (MSL 4) rated device.	49-Lead, 6.25mm × 6.25mm × 5.07mm, BGA

¹ LTM4707 は $T_J \approx T_A$ となるようなパルス負荷条件下でテストされています。LTM4707E は、0°C～125°C の内部動作温度範囲内で性能仕様を満たすよう設計されています。–40°C～125°C の内部動作温度範囲全体における仕様は、設計、特性評価、および統計的プロセス制御との相関付けによって裏付けられています。LTM4707I は–40°C～125°C の内部動作温度範囲全域で仕様を満たすよう設計されています。ここに示した仕様を満たす最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗、および他の環境要因に加え、個々の動作条件によって決定されることに留意してください。

更に広い動作温度範囲仕様のデバイスについては、弊社または弊社代理店までお問い合わせください。*リードの仕上げコードは IPC/JEDEC J-STD-609 に準拠しています。

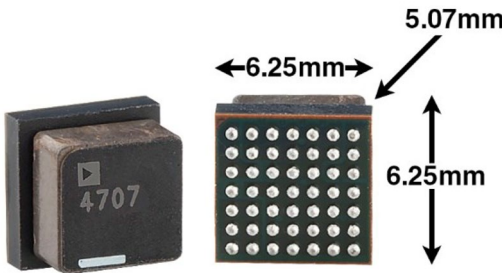
推奨される LGA および BGA PCB のアセンブリおよび製造手順。

LGA および BGA のパッケージ図面とトレイ図面。

表 10. 評価用ボード

PART NUMBER	DESCRIPTION
EVAL-LTM4707-AZ	16V, 16A ultralow noise Silent Switcher 3 μ Module regulator.

選択ガイド
パッケージ写真



(製品マーキングはインク・マーキングまたはレーザ・マーキングです。)

設計リソース

表 11. 設計リソース

	項目	説明
μModuleの設計と製造リソース	設計： <ul style="list-style-type: none">▶ 選択ガイド▶ 評価（デモ）用ボードとガーバー・ファイル▶ 無償シミュレーション・ツール	製造： <ul style="list-style-type: none">▶ クイック・スタート・ガイド▶ PCB設計、アセンブリ、製造のガイドライン▶ パッケージ・レベルおよびボード・レベルの信頼性
μModuleレギュレータ製品検索	<ul style="list-style-type: none">▶ パラメータによって製品表をソートし、結果をスプレッドシートとしてダウンロードします。▶ Quick Power Searchパラメータ表を使って検索します。 <div><div>Quick Power Search</div><div><div>INPUT </div><div>V_{in}(Min) <input type="text"/> V</div><div>V_{in}(Max) <input type="text"/> V</div></div><div><div>OUTPUT </div><div>V_{Out} <input type="text"/> V</div><div>I_{out} <input type="text"/> A</div></div><div><div>FEATURES </div><div><input type="checkbox"/> Low EMI</div><div><input type="checkbox"/> Ultrathin</div><div><input type="checkbox"/> Internal Heat Sink</div></div><div><div>Multiple Outputs</div><div>Search</div></div></div>	
デジタルパワー・システム・マネージメント	アナログ・デバイセズのデジタル電源管理ICファミリーは、電源モニタリング、監視、マーギニング、シーケンシングなどの必須機能と、ユーザ設定およびフォルト・ログ記録の保存のためのEEPROMを備えた、高度に集積化されたソリューションです。	

ここに含まれるすべての情報は、現状のまま提供されるものであり、アナログ・デバイセズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイセズは、その情報の利用に関して、また利用によって生じる第三者の特許またはその他の権利の侵害に関して、一切の責任を負いません。仕様は予告なく変更されることがあります。明示か黙示かを問わず、アナログ・デバイセズ製品またはサービスが使用される組み合わせ、機械、またはプロセスに関するアナログ・デバイセズの特許権、著作権、マスクワーク権、またはその他のアナログ・デバイセズの知的財産権に基づくライセンスは付与されません。商標および登録商標は、各社の所有に属します。



この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2025 年 5 月 13 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2025 年 5 月 13 日

製品名： LTM4707

対象となるデータシートのリビジョン(Rev)： Rev.0

訂正箇所： 26 頁、図 35 のすぐ下、最初の文

【誤】

「電圧と温度の直線的な関係を引き出すために、自然対数項の IS 変数を打ち消して式 9の IS 依存性をなくす必要があります。」

【正】

「電圧と温度の直線的な関係を引き出すために、自然対数項の IS 変数を打ち消して式 10の IS 依存性をなくす必要があります。」