

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2022 年 3 月 29 日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日： 2022 年 3 月 29 日

製品名： LTM4658

対象となるデータシートのリビジョン(Rev)： Rev.0

訂正箇所： 16 ページ 右の段 上から 8 行目

【誤】

「120℃のジャンクション温度から 81.6℃の周囲温度を差し引き、その差 43℃を 1.85W で除するとシステムの等価熱抵抗である θ_{JA} は 21℃/W となります。表 5 に仕様規定された 20.8℃/W にとても近い値です。」

【正】

「120℃のジャンクション温度から 81.6℃の周囲温度を差し引き、その差 38.4℃を 1.85W で除算すると、システムの等価熱抵抗である θ_{JA} は 20.8℃/W となります。表 5 に仕様規定された 20.6℃/W にとても近い値です」

低 V_{IN} 、高効率の 10A 降圧 DC/DC μ Module レギュレータ

特長

- 小型表面実装の 4mm × 4mm × 4.32mm LGA パッケージ
- Silent Switcher®2 アーキテクチャ
- 超低 EMI ノイズ
- 入力電圧範囲: 2.25V ~ 5.5V
- 出力電圧範囲: 0.5V ~ V_{IN}
- DC 出力電流: 10A
- 電流モード制御、高速過渡応答
- 複数の LTM4658 での多相並列電流分担
- 電圧トラッキング付き出力ソフトスタート
- 外部周波数同期
- 選択可能なパルススキッピング・モード
- パワー・グッド・インジケータ
- ダイ温度モニタリング出力
- 過電圧、過電流、過熱からの保護

アプリケーション

- テレコム、データコム、ネットワーク・システム
- 光学モジュール
- 産業用機器
- ポイントオブロード・レギュレーション

概要

LTM®4658 は、4mm × 4mm × 4.32mm の小型 LGA パッケージに収容されたフル機能デュアル 10A 降圧スイッチング・モード μ Module® レギュレータです。パッケージには、スイッチング・コントローラ、パワー MOSFET、インダクタ、およびすべてのサポート部品が含まれています。LTM4658 は、2.25V ~ 5.5V の入力電圧範囲で動作し、複数の外付け抵抗による設定で、0.5V ~ V_{IN} の範囲の電圧を出力します。高効率の設計により、10A の連続出力電流を供給します。必要なものはセラミック入力コンデンサおよび出力コンデンサのみです。

LTM4658 は、ホット・ループ・バイパス・コンデンサを内蔵した Silent Switcher 2 アーキテクチャを採用しており、高いスイッチング周波数で低 EMI と高効率を実現します。

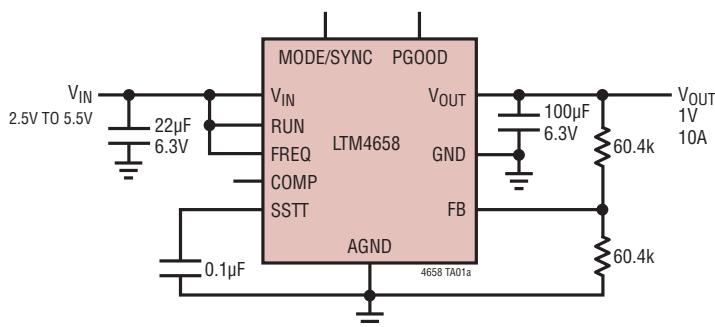
また、LTM4658 は、周波数同期、多相動作、選択可能なパルススキッピング・モード動作、電源レール・シーケンシングのための出力電圧トラッキング機能もサポートしています。高いスイッチング周波数と電流モード・アーキテクチャにより、安定性を犠牲にすることなくラインと負荷の変化に対して非常に高速の過渡応答を実現します。

フォルト保護機能として、過電圧保護、過電流保護、過熱保護を備えています。LTM4658 は鉛フリーで RoHS に準拠しています。

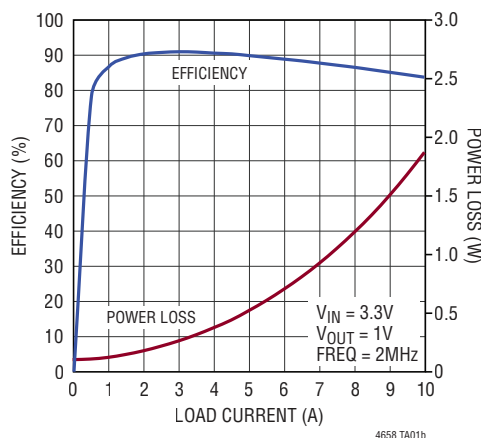
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

シングル 10A、1V 出力の DC/DC μ Module レギュレータ



効率と負荷電流の関係

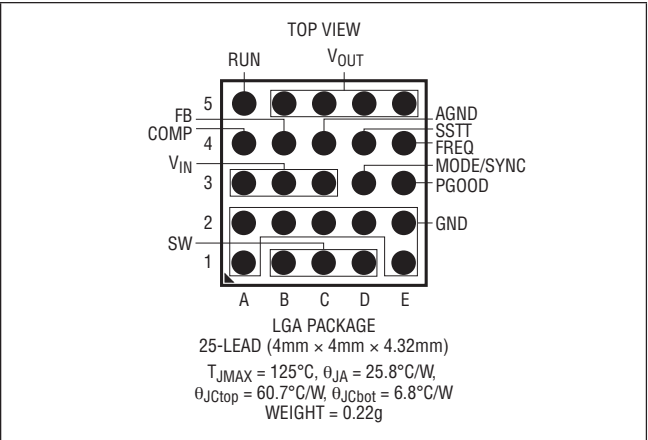


絶対最大定格
(Note 1)

V_{IN}	-0.3V~6V
V_{OUT}	-0.3V~ V_{IN}
PGOOD	-0.3V~6V
RUN, SSTT, MODE/SYNC, FB, COMP, FREQ	-0.3V~ V_{IN}
動作ジャンクション温度 (Note 2)	-40°C~125°C
保管温度範囲	-55°C~125°C
最高ハンダ・リフロー・ボディ温度	245°C

ピン配置

(ピン機能、ピン配置の表を参照)



発注情報

製品番号	パッド/ボール仕上げ	製品マーキング*		パッケージ・ タイプ	MSL レーティング	温度範囲 (Note 2)
		デバイス	仕上げコード			
LTM4658EV#PBF	Au (RoHS)	4658	4	LGA	4	-40°C~125°C
LTM4658IV#PBF		4LTV				

- より幅広い動作温度範囲が仕様規定された部品については製造元までお問い合わせください。
- パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609によります。
- 推奨されるLGAおよびBGAのPCBアセンブリおよび製造手順
- LGAおよびBGAのパッケージ図面とトレイ図面

電気的特性

●は、仕様規定された動作温度範囲に適用される仕様であることを示します。それ以外の仕様は、 $T_A = 25^\circ\text{C}$ (Note 2) です。
代表的なアプリケーションに従い、 $V_{IN} = 3.3\text{V}$ です。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN}	Input DC Voltage		2.25		5.5	V
$V_{OUT(RANGE)}$	Output Voltage Range	MODE/SYNC = 1MHz, FREQ = V_{IN}	0.5		V_{IN}	V
$V_{OUT(DC)}$	Output Voltage	MODE/SYNC = 1MHz, FREQ = V_{IN} , $V_{OUT} = 0.5\text{V}$	0.4925	0.5	0.5075	V
V_{IN_UVLO}	V_{IN} Undervoltage Lockout	V_{IN} Rising	2.0	2.1	2.2	V
$V_{IN_UVLO_HYS}$	V_{IN} Undervoltage Lockout Hysteresis			150		mV
V_{RUN}	RUN Pin On Threshold	V_{RUN} Rising	0.375	0.4	0.425	V
V_{RUN_HYS}	RUN Pin Hysteresis			60		mV
I_{RUN}	RUN Pin Leakage Current	RUN = 0.4V			±200	nA

電氣的特性

●は、仕様規定された動作温度範囲に適用される仕様であることを示します。それ以外の仕様は、 $T_A = 25^\circ\text{C}$ (Note 2) です。代表的なアプリケーションに従い、 $V_{IN} = 3.3\text{V}$ です。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
I _{Q(VIN)}	Input Supply Bias Current Pulse-Skipping Mode Forced Continuous Mode Shutdown	MODE/SYNC = FREQ = V _{IN} , V _{OUT} = 1.5V MODE/SYNC = 0V, FREQ = V _{IN} , V _{OUT} = 1.5V RUN = 0V			1.6 70 1		mA mA μA
I _{S(VIN)}	Input Supply Current	V _{OUT} = 1.5V, I _{OUT} = 10A			5.5		A
I _{OUT(DC)}	Output Continuous Current Range	V _{OUT} = 1.5V (Note 4)				10	A
ΔV _{OUT(Line)} /V _{OUT}	Line Regulation Accuracy	FREQ = V _{IN} , V _{OUT} = 1.5V, V _{IN} = 2.25V to 5.5V, I _{OUT} = 0A	●		0.001	0.30	%/V
ΔV _{OUT(Load)} /V _{OUT}	Load Regulation Accuracy	V _{IN} = FREQ = 3.3V, MODE/SYNC = 1.0MHz, V _{OUT} = 0.5V, I _{OUT} = 0A to 8A I _{OUT} = 0A to 10A (Notes 3 and 4)	●		0.2	1.5 1.5	% %
V _{OUT(AC)}	Output Ripple Voltage	I _{OUT} = 0A, C _{OUT} = 100μF + 2× 22μF Ceramic (Notes 4)			100		mV
ΔV _{OUT(START)}	Turn-On Overshoot	I _{OUT} = 0A, C _{OUT} = 100μF + 2× 22μF Ceramic (Notes 4)			5		mV
t _{START}	Turn-On Time	C _{OUT} = 100μF + 2× 22μF Ceramic, No Load, SSTD = 0.1μF (Note 4)			5		ms
I _{SSTD}	Track Pin Soft-Start Pull-Up Current	SSTD = 0.5V		7	10	13	μA
ΔV _{OUTLS}	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load C _{OUT} = 100μF + 2× 22μF Ceramic (Note 4)			157		mV
t _{SETTLE}	Settling Time for Dynamic Load Step	Load: 0% to 50% to 0% of Full Load C _{OUT} = 100μF + 2× 22μF Ceramic, (Note 4)			15		μs
I _{OUTPK}	Output Current Limit	V _{IN} = 3.3V, V _{OUT} = 0.5V			16		A
V _{FB}	Voltage at V _{FB} Pin	I _{OUT} = 0A, V _{OUT} = 1.5V	●	0.495	0.50	0.505	V
I _{FB}	Current at V _{FB} Pin					±20	nA
V _{PGOOD}	PGOOD Trip Level	As a Percentage of Regulated V _{OUT}					
	Undervoltage Falling Threshold	V _{FB} Ramping Negative		-4	-3	-2	%
	Overvoltage Rising Threshold	V _{FB} Ramping Positive		7	10	13	%
I _{PGOOD}	PGOOD Leakage	V _{PGOOD} = 5.5V				50	nA
f _{OSC}	Oscillator Frequency				2		MHz
SYNC_RANGE	Sync Frequency Range	FREQ = V _{IN}		1.0		2.6	MHz
SYNC_LEVEL	Clock Level High on SYNC Clock Level Low on SYNC			1.2		0.4	V V

Note 1: 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

Note 2: LTM4658 は $T_J \approx T_A$ となるようなパルス負荷条件下でテストされています。LTM4658E は、 0°C ~ 125°C の内部動作温度範囲内で性能仕様を満たすよう設計されています。 -40°C ~ 125°C の内部動作温度範囲全体における仕様は、設計、特性評価、および統計のプロセス制御との相関付けによって確認されています。LTM4658I は -40°C ~ 125°C の内部動作温度範

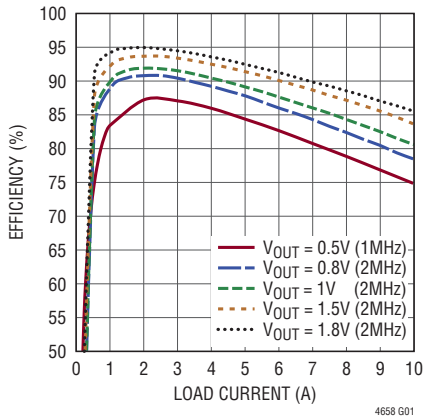
囲全体にわたり仕様を満たすよう設計されています。ここに示す仕様に見合った最大周囲温度は、具体的な動作条件と、ボード・レイアウト、パッケージの定格熱抵抗値、およびその他の環境条件の組み合わせによって決まります。

Note 3: 異なる V_{IN} 、 V_{OUT} 、 T_A については出力電流ディレーティング曲線を参照してください。

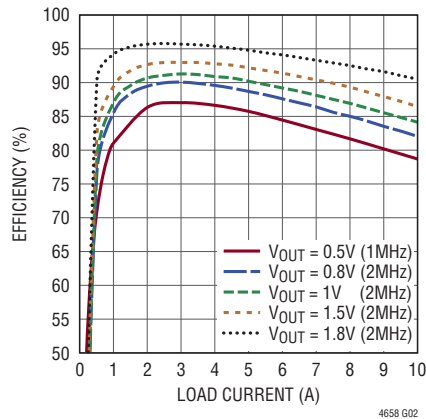
Note 4: 設計により性能を確保。

代表的な性能特性

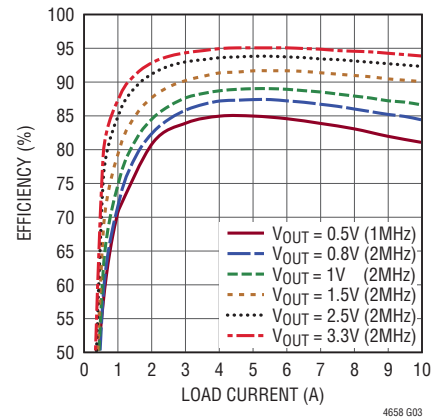
2.5V_{IN}での効率と負荷電流の関係



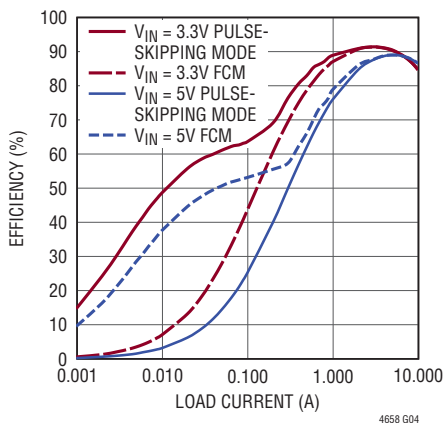
3.3V_{IN}での効率と負荷電流の関係



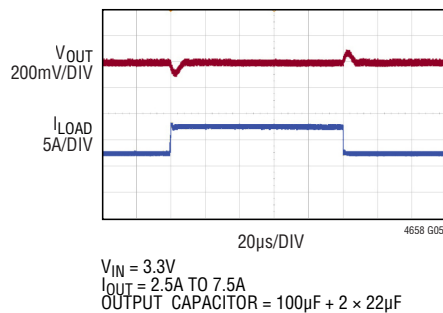
5V_{IN}での効率と負荷電流の関係



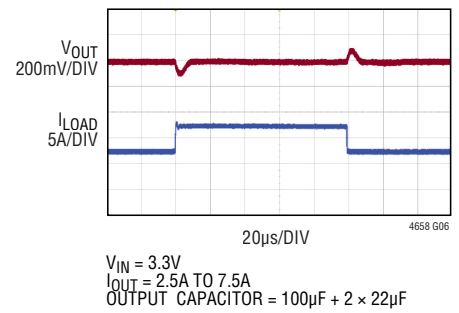
様々な動作モードでの効率と負荷電流の関係



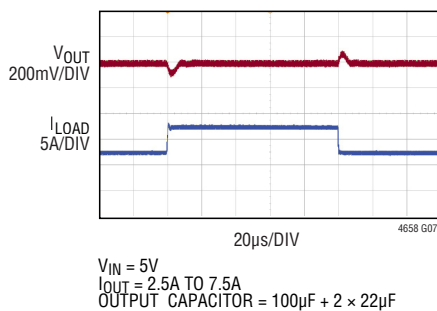
1.0V出力の過渡応答、VIN = 3.3V



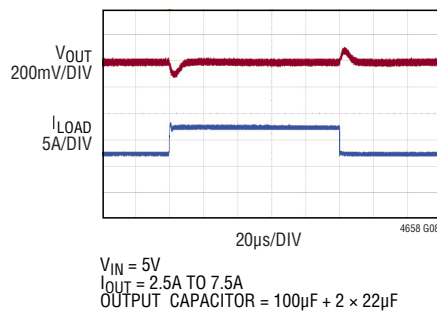
1.5V出力の過渡応答、VIN = 3.3V



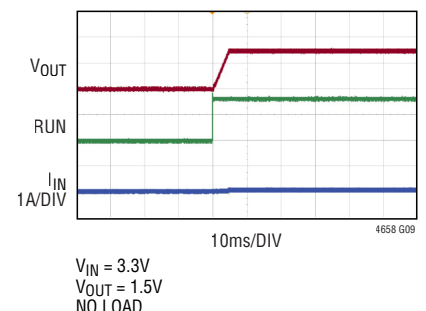
1.0V出力の過渡応答、VIN = 5V



1.5V出力の過渡応答、VIN = 5V

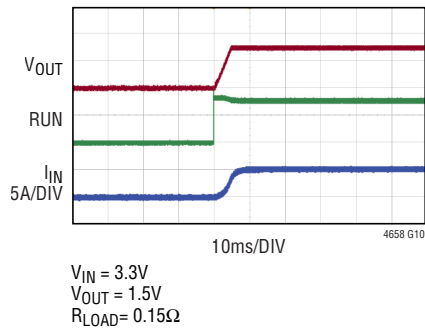


無負荷時のスタートアップ

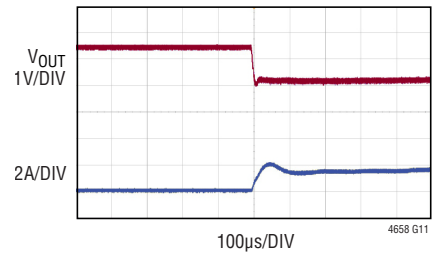


代表的な性能特性

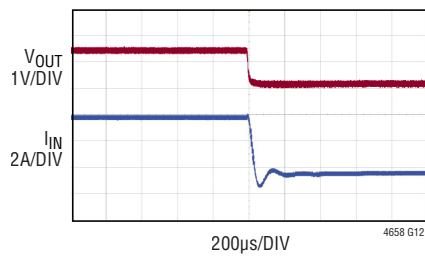
10A 負荷時のスタートアップ



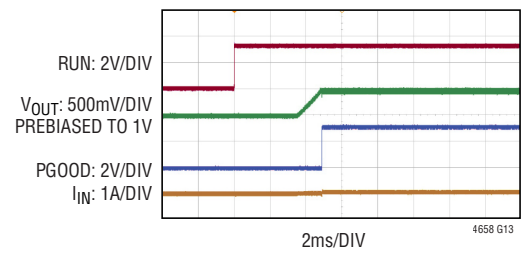
無負荷時の短絡



10A 負荷時の短絡



プリバイアス出力でのスタートアップ



ピン機能

GND (ピン A1、A2、B2、C2、D2、E1、E2) : 入出力リターン用電源グラウンド・ピン。

V_{IN} (ピン A3、B3、C3) : V_{IN}ピンは、内部回路と上側のパワー・スイッチに電流を供給します。すべてのV_{IN}ピンは、幅広の短いパターンで接続し、ピンのできるだけ近くに配置された低ESRコンデンサでPGNDにバイパスする必要があります。

COMP (ピン A4) : スイッチング・モード・レギュレータのチャンネルの電流制御閾値とエラー・アンプの補償点。電流コンパレータのトリップ閾値は、この電圧に正比例します。並列動作させる場合は、COMPピンを互いに接続してください。デバイスは、内部で補償されています。

RUN (ピン A5) : スイッチング・モード・レギュレータの各チャンネルの動作制御入力。RUNを0.4Vを超える電圧に接続することでチップを動作させることができます。これをGNDに接続するとデバイスはシャットダウンします。

SW (ピン B1、C1、D1) : MOSFETからインダクタへのスイッチング・ノードの内部大電流パス。切れ目のない銅箔領域で接続するか、フロート状態のままにします。

FB (ピン B4) : スイッチング・モード・レギュレータ用エラー・アンプの負入力。LTM4658はFBとAGNDの間の電圧を500mVにレギュレーションします。V_{OUT}に抵抗分圧器を接続することで出力電圧を設定します。PolyPhase[®]動作時は、スレーブ・チャンネルのFBピンをV_{IN}に接続して内部エラー・アンプを無効化します。詳細については、スイッチング・レギュレータの[アプリケーション情報](#)を参照してください。

V_{OUT} (ピン B5、C5、D5、E5) : 各スイッチング・モード・レギュレータの電源出力ピン。これらのピンとGNDピンの間に出力負荷を加えます。これらのピンとGNDピンの間には、デカップリング・コンデンサを直接接続することを推奨します。

AGND (ピン C4) : AGNDピンは、バンドギャップ電圧リファレンスなどの、内部アナログ回路のグラウンド基準です。良好な負荷レギュレーションを実現するには、AGNDピンを負荷の出力コンデンサ(C_{OUT})の負端子に接続します。大電流電源のグラウンド・リターン・パスのドロップが補償されます。FB抵抗分圧器やソフトスタート・コンデンサなどのすべての信号コンポーネントは、AGNDノードを基準にする必要があ

ります。AGNDノードはほとんど電流を流さないため、最小サイズのパターンで済みます。

MODE/SYNC (ピン D3) : MODE/SYNCピンは、マルチフェーズ動作と外部クロックへの同期に使用します。動作モードに応じて、MODE/SYNCピンは入力クロック・パルスを受け入れるか、動作周波数のクロック・パルスを出力します([アプリケーション情報の多相動作](#)のセクションを参照)。MODE/SYNCピンは、動作モード(パルススキッピングまたは強制連続)も設定します。

SSTT (ピン D4) : ソフトスタート、トラッキング、温度モニタ・ピン。ソフトスタート・ピンの外付けコンデンサへ流れる10μAの内部電流は、スタートアップ時における出力電圧の上昇率を設定します。SSTTが0.5V未満になった場合、V_{FB}ピンの電圧はSSTTピンの電圧をトラッキングします。SSTTが0.5Vを超えると、トラッキング機能が無効になり、内部リファレンスが誤差アンプの制御を再開し、SSTTピンがジャンクション温度を表す電圧にサーボ制御されます。出力短絡状態からクリーンに回復するために、SSTTピンはV_{FB}電圧より約140mV高い値までプルダウンされ、新しいソフトスタート・サイクルが開始します。シャットダウンおよびフォルト状態の間、SSTTピンはグラウンドにプルダウンされます。

PGOOD (ピン E3) : スイッチング・モード・レギュレータのチャンネルでのオープンドレイン・ロジックによるパワー・グッド出力。FBピンの電圧が0.5V内部リファレンスの-3%/10%値から外れると、PGOODはグラウンドにプルダウンされます。

FREQ (ピン E4) : FREQピンは、外付け抵抗を介してAGNDに接続することにより発振器周波数を設定するか、マルチフェーズ動作の位相を設定します([アプリケーション情報の多相動作](#)のセクションを参照してください)。

ブロック図

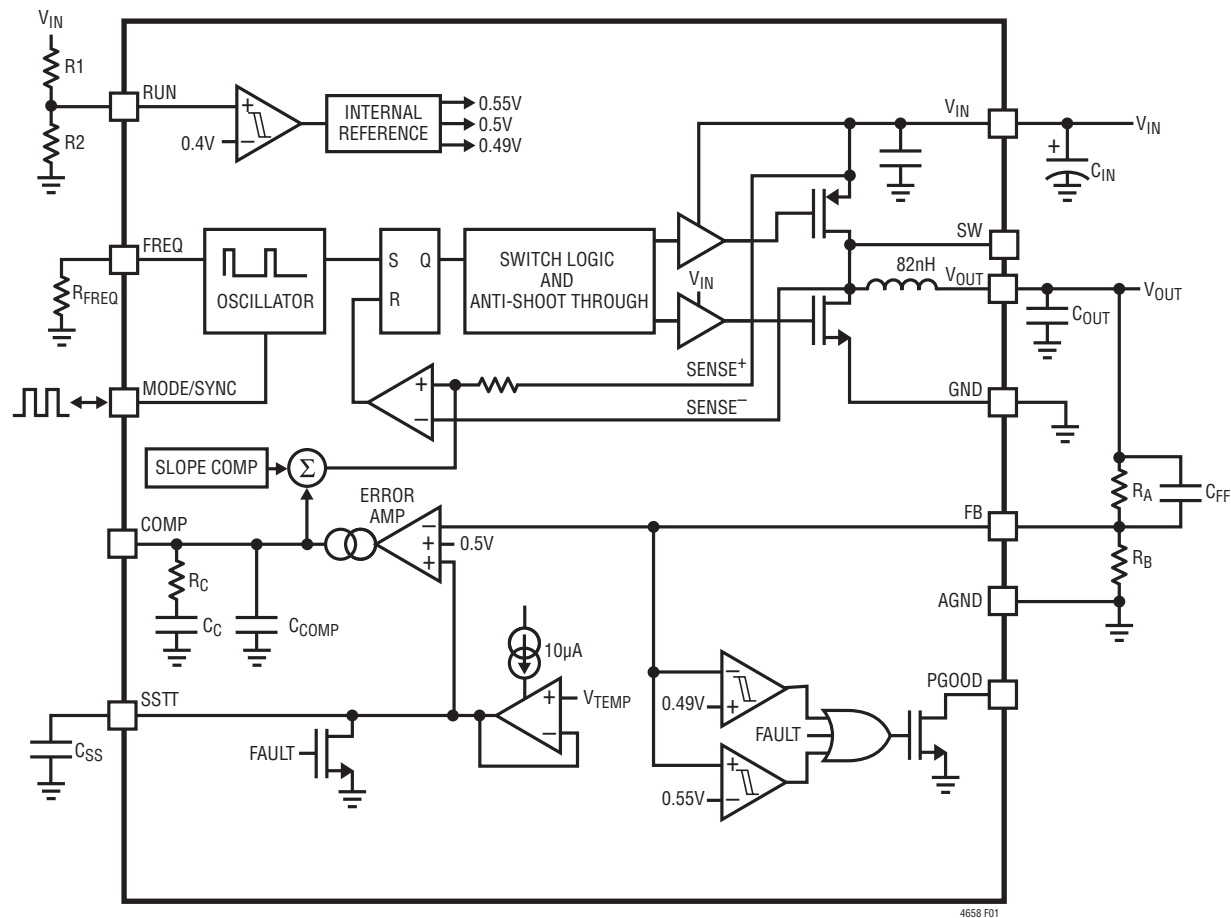


図 1. LTM4658 の簡略化したブロック図

デカップリングの条件

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C _{IN}	External Input Capacitor Requirement (V _{IN} = 2.25V to 5.5V, V _{OUT} = 1.5V)	I _{OUT} = 10A	22			µF
C _{OUT}	External Output Capacitor Requirement (V _{IN} = 2.25V to 5.5V, V _{OUT} = 1.5V)	I _{OUT} = 10A	100			µF

動作

LTM4658はスタンドアロンの非絶縁型降圧 μ Moduleレギュレータです。外付けの入出力コンデンサはほとんど必要とせず、最大10AのDC電流を出力できます。このモジュールは、2.25V～5.5Vの入力電圧範囲から、0.5V～5.5Vに高精度にレギュレーションされた電圧を出力します。代表的なアプリケーション回路図を1ページ目に示します。

LTM4658は、統合化された低周波数ピーク電流モードの降圧レギュレータで、パワー MOSFET やインダクタ、およびその他のディスクリート・サポート部品を内蔵しています。デフォルトのスイッチング周波数は2MHzです。外部からの1MHz～2.60MHzのクロックに同期できます。[アプリケーション情報](#)のセクションを参照してください。

電流モード制御は、サイクルごとに高速の電流制限を行い、過電流から保護します。内部帰還ループ補償を使用することにより、すべてセラミック出力コンデンサを使用する場合も含め、幅広い出力コンデンサで十分な安定性マージンと優れた過渡性能が得られます。

帰還電圧がレギュレーション・ポイントの-3%/10%の範囲から外れると、内蔵の低電圧コンパレータと過電圧コンパレータがオープンドレインのPGOOD出力をローに引き下げます。更に、過電圧状態の場合、内部の上側MOSFETがオフ、下側MOSFETがオンになり、過電圧状態が解消されるまでこれを維持します。

電力条件がより高いシステムでは、同期制御と位相制御を使用し、容易に多相動作を実行できます。

RUNピンをGNDに低下させるとコントローラはシャットダウン状態に入り、両方のパワー MOSFET とほとんどの内部制御回路をオフにします。軽負荷電流時には、MODE/SYNCピンを V_{IN} にセットすることによりパルススキッピング・モード動作が可能になり、強制連続モードより高い効率が得られます。電源のトラッキング、ソフトスタート・プログラミング、ダイ温度モニタリングには、SSTTピンを使用します。[アプリケーション情報](#)のセクションを参照してください。

アプリケーション情報

代表的な LTM4658 のアプリケーション回路を 1 ページ目に示します。外付け部品は、主に入力電圧、出力電圧、最大負荷電流によって選定します。用途に応じた外付け出力コンデンサの条件は表 8 を参照してください。

V_{IN} から V_{OUT} への降圧比

与えられた入力電圧で実現できる最小の V_{OUT} 降圧比は、レギュレータの最小オン時間で制限されます。

最小オン時間により、式 1 で計算されるコンバータの最小デューティ・サイクルが決まります。

$$D_{MIN} = T_{ON(MIN)} \cdot f_{SW} \quad (1)$$

ここで、 $T_{ON(MIN)}$ は最小オン時間で、この LTM4658 の場合、代表値は 45ns です。最小デューティ・サイクルを超えるまれなケースでは、出力が過電圧となり、高い V_{IN}/V_{OUT} 比を提供するにはスイッチング周波数を下げる必要があります。

LTM4658 は 100% の最大デューティ・サイクルが可能であるため、 V_{IN} から V_{OUT} へのドロップアウトは、上側スイッチの $R_{DS(ON)}$ 、インダクタの DCR、負荷電流によって制限されます。

実際に使用されるトランスコンダクタンス・アンプの出力電圧範囲には制限があるため、レギュレーション状態を保つには、補償ループの COMP 電圧がピーク電流値を反映したものになっている必要がある点に注意してください。出力が 0.7V 未満に設定されスイッチング周波数が 2MHz 以上の場合、わずかなリップル電流のために無負荷時の出力電圧がレギュレーションされない可能性があります。これは、トランスコンダクタンス・アンプがその低出力電圧制限値に低下して動作しているためです。この問題を避けるには、周波数を下げるか動作モードをパルススキッピング・モードに変更します。

出力電圧の設定と出力電圧の検出

PWM コントローラは 0.5V のリファレンス電圧を内蔵しています。 V_{OUT} のリモート検出ポイントと FB ピンの間および FB ピンと AGND ピンの間の抵抗分圧器によって出力電圧が設定されます (式 2)。ブロック図を参照してください。

$$V_{OUT} = 0.5V \cdot \frac{R_A + R_B}{R_B} \quad (2)$$

大電流動作では、LTM4658 のローカル・グラウンドと負荷のグラウンドの間にグラウンド・オフセットが生じる場合があります。このオフセットを相殺するには、AGND を負荷グラウンドにケルビン接続し、抵抗分圧器の最低電位ノードを AGND に接続する必要があります。内部の誤差アンプは、この帰還電圧と 0.5V の AGND リファレンス電圧の差を検出します。この方法により、ローカル・グラウンドとリモート出力グラウンド間のグラウンド・オフセットが相殺されるため、より正確な出力電圧が得られます。LTM4658 は、ローカル・グラウンドに対して $\pm 100\text{mV}$ のリモート出力グラウンド偏差を許容します。

入力デカップリング・コンデンサ

LTM4658 モジュールは、低 AC インピーダンスの DC 電源に接続する必要があります。すべての V_{IN} ピンは、幅広の短いパターンで接続し、ピンのできるだけ近くに配置された低 ESR コンデンサで PGND にバイパスする必要があります。RMS リップル電流をデカップリングするため、レギュレータには 1 個の 22 μF 入力セラミック・コンデンサを使用することを推奨します。バルクの入力コンデンサが必要になるのは、長い誘導性のリードやパターン、または電源の容量 (キャパシタンス) 不足によって入力ソース・インピーダンスが損なわれる場合に限られます。バルク・コンデンサには、アルミ電解コンデンサやポリマー・コンデンサを使用できます。

インダクタ電流リップルを考慮しなければ、入力コンデンサの RMS 電流は式 3 で概算できます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \cdot \sqrt{D \cdot (1-D)} \quad (3)$$

ここで、 $\eta\%$ は電源モジュールの推定効率です。

出力デカップリング・コンデンサ

高周波・広帯域に設計が最適化されている場合、LTM4658 の出力に 47 μF の低 ESR 出力セラミック・コンデンサを 2 個追加するだけで、低出力電圧リップルと優れた過渡応答を実現できます。出力リップルまたは動的トランジェント・スパイクを更に削減する必要がある場合、設計時に出力フィルタの追加が必要となる場合があります。表 8 に、2.5A (25%) の負荷ステップ・トランジェントが発生しているときに電圧低下や

アプリケーション情報

オーバーシュートを最小限に抑えるための、様々な出力電圧と出力コンデンサの組み合わせを示します。

マルチフェーズの動作では、フェーズの数に応じて有効な出力リップルが減少します。アプリケーション・ノート 77ではこのノイズ低減と出力リップル電流の相殺との関係について解説していますが、出力容量は安定性と過渡応答を決定する要素として更に重要です。アナログ・デバイセズの設計ツール **LTpowerCAD®** は、出力リップル、安定性および過渡応答の解析や、位相数をN倍に増加させたときの出力リップル低減の計算ができ、オンラインでダウンロードできます。

動作モード

MODE/SYNC ピンは、外部スイッチング周波数またはクロック出力に同期して、PWM モードを設定します。PWM 動作モードは、パルススキッピングまたは強制連続のいずれかです。表 1 を参照してください。

表 1. LTM4658 シングル・フェーズ構成

FREQ PIN CONNECTION	MODE/SYNC PIN CONNECTION	MODE OF OPERATION	SWITCHING FREQUENCY
V _{IN}	Clock Input	Forced Continuous	External Clock
V _{IN}	AGND	Forced Continuous	2MHz Default
V _{IN}	V _{IN}	Pulse-Skip	2MHz Default
Resistor to AGND	Clock Output	Forced Continuous	R _{FREQ} Programmed

LTM4658 は、低ノイズ用には強制連続モードで、軽負荷時の高効率化用にはパルススキッピング・モードで動作します。LTM4658 は、FREQ ピンと MODE/SYNC ピンの両方が V_{IN} に接続されている場合、パルススキッピング・モードで動作します。パルススキッピング・モードでは、出力電圧をレギュレーションするために、軽負荷時にスイッチング・サイクルがスキップされます。LTM4658 のレギュレーション時と同期時のデフォルト動作は強制連続です。強制連続モードでは、上側スイッチがサイクルごとにオンになり、負のインダクタ電流を許可することで軽負荷のレギュレーションが実現されます。

動作周波数の設定

FREQ ピンがフロート状態のままか、V_{IN} に接続されている場合、動作周波数はデフォルト値の 2MHz となります。このデ

フォルト値より高い周波数が必要な場合は、式 4 で求まる抵抗を FREQ ピンと AGND ピンの間に接続すると周波数を設定できます。

$$R_{FREQ} = 568 \cdot f_{SW}^{(-1.08)} \tag{4}$$

ここで R_{FREQ} は kΩ 単位です。また、f_{SW} は目的のスイッチング周波数で、単位は MHz です。

周波数は、1MHz～3MHz の範囲で設定できます。目的のスイッチング周波数に必要な R_{FREQ} の値を表 2 に示します。

表 2. スwitching 周波数と R_{FREQ} 値の関係

f _{SW} (MHz)	R _{FREQ} (kΩ)
1	549
2	274
2.2	243
3	178

発振器の外部クロックへの同期

LTM4658 のスイッチング周波数の調整は、内部の PLL 回路を MODE/SYNC ピンに接続された外部クロックに同期させることによって行うことができます。同期周波数範囲は 1MHz～2.6MHz です。LTM4658 は、外部クロックに同期する場合、強制連続モードで動作します。

FREQ ピンを V_{IN} に接続すると、MODE/SYNC ピンがクロック入力に設定されます。同期中、上側パワー・スイッチのターンオンは外部周波数ソースの立上がりエッジにロックされます。外部クロック周波数に対してスロープ補償が自動的に適用されます。

スタートアップ時、LTM4658 が MODE/SYNC に印加された外部クロックを認識するまでは、LTM4658 はデフォルトの周波数 2MHz でスイッチングを行います。外部から印加されたクロックを認識すると、スイッチング周波数はデフォルト周波数から印加周波数に徐々に移行します。外部クロックが除去されると、LTM4658 は緩やかにデフォルト周波数に戻ります。

同期クロックの振幅は 1.2V より大きく 0.4V より小さいことが必要で、パルス幅は 40ns より広いことが必要です。AGND への MODE/SYNC ピンの内部 200kΩ 抵抗により、MODE/SYNC ピンをフロート状態にできます。スイッチング周波数が

アプリケーション情報

低いとインダクタのピーク電流と出力電圧のリップルが増加することに注意してください。

多相動作

出力負荷に10Aを超える電流が必要な場合、複数のLTM4658を並列接続して位相をずらして動作させることで、入出力の電圧リップルを増やすことなく、より多くの出力電流を供給できます。表3を参照してください。

複数のLTM4658モジュールを並列化して、同じスイッチング周波数、完全にインターリーブされた位相シフト、異なるモジュール間での正確な電流分担を実現するには、いずれかのLTM4658がマスタ・モジュールとなり他のLTM4658がスレーブ・モジュールとなるよう、設定する必要があります。多相アプリケーションの回路を参照してください。

- 1. マスタ位相のFREQピンとAGNDピンの間に抵抗を接続して周波数をプログラムし、MODE/SYNCピンは、スレーブ位相のMODE/SYNCピンを駆動するために使用するクロック出力となるよう設定します。

マスタ・フェーズのFREQピンをVINに接続すると、MODE/SYNCピンが外部クロックを受け入れ可能な入力に設定されます。スタートアップ時など、外部クロックが使用できない場合、スイッチング周波数はデフォルトで公称2MHzの内部周波数になります。

FBピンをVINに接続すると、位相がスレーブとして設定されます。MODE/SYNCが入力になり、電圧制御ループは無効化されます。スレーブ位相の電流制御ループはアクティブのままで、ピーク電流は共有COMPノードを介して制御されます。位相間でCOMPノードをルーティングする際は、慎重に検討する必要があります。パスを低インダクタンスにするには、COMPノードとAGNDノードと一緒にルーティングすることを推奨します。

PGOODピンを一緒に接続し、外付けプルアップ抵抗を追加すると、スタートアップが完了したときにマスタ・フェーズがスレーブ・フェーズと通信できるようになります。

- 2. マスタ位相に対するスレーブ位相の設定は、FREQピンの抵抗分圧器を使用して行います(図2を参照)。1%抵抗の使用を推奨します。詳細については、表4を参照してください。

表3. 多相構成

MASTER/SLAVE	FREQ PIN	FB PIN	MODE/SYNC PIN	SWITCHING FREQUENCY (fsw)
Master	VIN	VOUT Divider	Clock Input	External Clock/2MHz Default
Master	Resistor to AGND	VOUT Divider	Clock Output	FREQ Programmed
Slave	VIN Divider	VIN	Clock Input	External Clock

表4. スレーブ位相角の設定

SYNC PHASE ANGLE	R3 RATIO	R4 RATIO	R3 EXAMPLE	R4 EXAMPLE
0°	0Ω	NA	0Ω	NA
90°	3・R	R	301k	100k
120°	7・R	5・R	243k	174k
180°	NA	0Ω	NA	0Ω
240°	5・R	7・R	174k	243k
270°	R	3・R	100k	300k

アプリケーション情報

マスタ/スレーブ動作に構成している場合、スレーブ位相は強制連続モードで動作します。

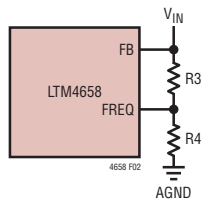


図2. 位相設定

LTM4658 デバイスは、本質的に電流モードで制御されるデバイスであるため、並列接続されたモジュールは優れた電流分担を示します。これにより、設計上、熱のバランスが良くなります。並列に配置された各チャンネルのRUNピン、SSTTピン、FBピン、COMPピンは互いに接続してください。図17～図19に並列動作とピン接続の例を示します。

入力RMSリップル電流の相殺

アプリケーション・ノート77では多相動作の詳細を解説しています。入力RMSリップル電流の相殺について数学的な導出が説明されていると共に、RMSリップル電流が、インターリーブされた位相数の関数として減少する様子がグラフで示されています。図3にこのグラフを示します。

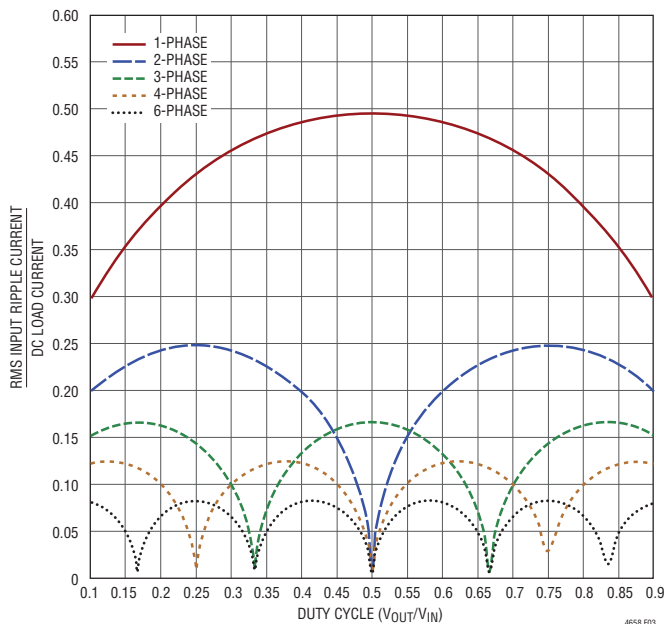


図3. デューティ・サイクルの関数として表したDC負荷電流に対する入力RMS電流の比

ソフトスタート/トラッキング/温度モニタ

LTM4658では、SSTTピンを用いて出力電圧の上昇率を設定できます。

内部の10μAでSSTTピンがプルアップされています。SSTTに外付けコンデンサを接続すると、出力がソフトスタートするので、入力電源の電流サージと出力電圧のオーバーシュートを防ぐことができます。ソフトスタートによる増加時、出力電圧はSSTTピンの電圧に比例して追従します。ソフトスタートが完了すると、このピンはLTM4658のジャンクション温度に比例する電圧にサーボ制御されます。SSTTピンの動作範囲については図4を参照してください。

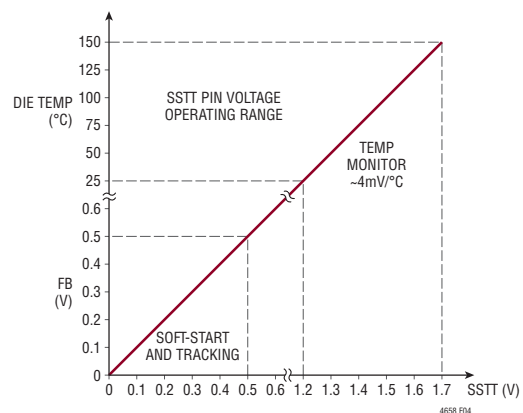


図4. ソフトスタートと温度モニタ動作

ソフトスタート時間は、式5で計算します。

$$T_{SS} = C_{SS} \cdot \frac{500\text{mV}}{10\mu\text{A}} \quad (5)$$

出力トラッキング・アプリケーションの場合、SSTTは別の電圧源によって外部から駆動できます。0V～0.5Vで、SSTT電圧が誤差アンプへの0.5V内部リファレンス入力をオーバーライドし、FBピン電圧がSSTTピンの電圧にレギュレーションされます。SSTTピンの電圧が0.5Vを超える場合はトラッキングがディセーブルされ、帰還電圧は内部リファレンス電圧にレギュレーションされます。

SSTTピンにはアクティブ・プルダウン回路が接続されており、フォルトが発生した場合に外付けのソフトスタート・コンデンサを放電します。フォルトが解消すると、ランプが再開します。ソフトスタート・コンデンサをクリアするフォルト状態は、RUN/UVピンの遷移が低い、V_IN電圧が低くなりすぎる、またはサーマル・シャットダウンです。

アプリケーション情報

ソフトスタート・サイクルが完了し、パワー・グッドの出力フラグがスローされると、SSTTピンはダイ・ジャンクション温度を通知します。LTM4658は、SSTTピンをジャンクション温度に比例する電圧にレギュレーションします。温度を通知している間、SSTT電圧は1V未満では無効となります。ジャンクション温度は式6で計算します。

$$T_J (^{\circ}\text{C}) = \frac{V_{\text{SSTT}}}{4\text{mV}} - 273 \quad (6)$$

ジャンクション温度をより正確に測定するには、次の手順を使用します。

1. 周囲温度 T_A を測定します。
2. パルススキッピング・モードで、 V_{OUT} がレギュレーションされた V_{OUT} よりもわずかに高くなった状態でSSTT電圧を測定します。
3. 式7を使用し、温度検出回路のスロープを計算します。

$$\text{Slope} \left(\frac{\text{mV}}{^{\circ}\text{C}} \right) = \frac{V_{\text{SSTT}}}{T_A + 273} \quad (7)$$

4. 補正済みの新しいスロープを用いてジャンクション温度を計算します。

出力電圧がレギュレーション範囲内から外れてパワー・グッド・ピンがローにプルダウンされると、ソフトスタート・ピンは温度を通知しなくなります。

パワー・グッド

PGOODピンはオープン・ドレイン・ピンで、出力電圧のレギュレーションが適切に行われているかどうかをモニタします。このピンは、レギュレーション・ポイントの-3/+10%の範囲をモニタします。モニタリングのため、抵抗を使用して特定の電源電圧までプルアップすることができます。トランジェント時または V_{OUT} が動的に変化したときに不要なPGOODグリッチが生じるのを防ぐため、LTM4658のPGOODの立下がりエッジには、約100 μs のブランキング遅延が含まれています。PGOODは、次のようなフォルト状態の間も動的にローにプルダウンされます。すなわち、RUNピンが低い、 V_{IN} が低すぎる、またはサーマル・シャットダウン中です。

安定性補償

LTM4658モジュールの内部補償ループは、低ESRセラミック出力コンデンサのみを使用するアプリケーション向けに設計および最適化が行われています。10pF~15pFの位相ブースト・コンデンサを V_{OUT} ピンとFBピンの間に配置すると、高い位相マージンを確保しやすくなります。制御ループの最適化のために、設計ツールLTpowerCADがダウンロードできます。

RUN 閾値の設定

LTM4658には、スイッチングをイネーブルまたはディスエーブルするために高精度な閾値のRUNピンがあります。RUNピンをグラウンドまで引き下げるとLTM4658はシャットダウン状態に入り、両方のパワー・MOSFETとほとんどの内部制御回路がオフになります。RUNピンを0.4Vより高い電圧に引き上げるとチップのすべてがオンになります。

RUNコンパレータの立上がり閾値は400mVで、60mVのヒステリシスがあります。シャットダウン機能を使用しない場合は、RUNピンを V_{IN} に接続します。 V_{IN} とRUNの間に抵抗分圧器を追加すると、 V_{IN} が所定の電圧を超えた場合のみ出力をレギュレーションするようにLTM4658を設定できます(ブロック図を参照)。通常、この閾値 $V_{\text{IN(RUN)}}$ は、入力電源を電流制限しているか、ソース抵抗が比較的大きい場合に使用します。スイッチング・レギュレータはソースから一定の電力を引き出すため、ソース電圧が低下するとソース電流が増加します。これは電源からは負性抵抗負荷のように見え、低電源電圧条件下では、電源が電流制限されたりローにラッチされることがあります。 $V_{\text{IN(RUN)}}$ 閾値は、問題が生じる可能性があるような電源電圧でレギュレータが動作するのを防ぎます。この閾値は、式8の条件を満たすように R_1 と R_2 の値を設定することによって調整できます。

$$V_{\text{IN(RUN)}} = \left(\frac{R_1}{R_2} + 1 \right) \cdot 400\text{mV} \quad (8)$$

この場合、LTM4658は、 V_{IN} が $V_{\text{IN(RUN)}}$ より大きくなるまでオフのままになります。コンパレータにはヒステリシスがあるので、入力が $V_{\text{IN(RUN)}}$ よりわずかに低くなるまでスイッチングは停止しません。

あるいは、別のレギュレータの出力からLTM4658のイネーブル・RUNピンへ抵抗分圧器を接続すると、他のレギュレータの出力が所定のレベルに達したときにLTM4658がイネーブルされる、イベント・ベースのパワーアップ・シーケンスを実行できます。

アプリケーション情報

出力過電圧保護

FBピンの電圧が公称値の110%を超える出力過電圧イベント時には、LTM4658の上側パワー・スイッチがオフになります。出力が100 μ sより長い時間レギュレーション範囲から外れると、PGOODピンはローにプルダウンされます。出力過電圧イベントは、通常の動作条件下では発生することはありません。

出力短絡保護と回復

電流コンパレータが上側のパワー・スイッチをシャットオフするピーク・インダクタ電流は、COMPピンの電圧によって制御されます。出力電流が増加すると、誤差アンプは平均インダクタ電流が新しい負荷電流と一致するまでCOMPピン電圧を上昇させます。通常の動作では、LTM4658は最大のCOMPピン電圧をクランプします。

出力がグラウンドに短絡すると、インダクタ両端の電圧が低くなるため、スイッチオフ時間中にインダクタ電流が非常にゆっくりと減衰します。電流を制御し続けるため、インダクタ電流の谷には第二の制限も課せられます。下側パワー・スイッチで測定されたインダクタ電流が $I_{\text{VALLEY(MAX)}}$ を超えて増加すると、上側パワー・スイッチはオフになり、インダクタ電流が減少するまでスイッチング・サイクルがスキップされます。

短絡からの回復は突然生じる可能性があり、出力が短絡していてレギュレーション電圧を下回っているため、レギュレータは出力を充電するために最大電流を要求します。短絡状態が解消されると、インダクタ電流が出力に極端な電圧オーバーシュートを引き起こすことがあります。LTM4658は、出力がレギュレーション範囲から外れたときは常に、SSTT電圧がFB電圧を少し上回るようにレギュレーションすることによってこの問題に対処します。したがって、出力短絡からの回復は、ソフトスタート・サイクルを経ることになります。出力の上昇は制御され、オーバーシュートが最小限に抑えられます。

熱に関する考慮事項と出力電流のディレーティング

ピン配置のセクションに記載されている熱抵抗は、JESD51-9に定義されたパラメータと一致しています。これらのパラメータは、有限要素解析(FEA)ソフトウェアのモデリング・ツールでの使用を意図したものです。これらのモデリング・ツールは、JESD51-9 (Test Boards for Area Array Surface Mount Package Thermal Measurements)によって定められたハードウェア・テスト・ボードに μ Moduleパッケー

ジを実装して行われた、熱的モデリング、シミュレーション、およびハードウェア評価との相関付けから得られた結果を利用します。これらの熱係数を提供する理由は、JESD51-12 (Guidelines for Reporting and Using Electronic Package Thermal Information)に記載されています。

設計者の多くは、様々な電気的および環境的動作条件下における自らのアプリケーションでの μ Moduleレギュレータの熱性能を予想するため、FEAソフトウェアを使用した作業の補足を目的として実験機器やデモ基板などのテスト手段を使用することがあります。FEAソフトウェアを使用しない場合、**ピン配置**のセクションに示す熱抵抗はそれ自体では熱性能のガイドとなりませんが、その代わりにデータシートにあるディレーティング曲線をアプリケーションの利用に関する考察やガイドとして使用でき、また熱性能とアプリケーションとの関係を把握するために応用できます。

ピン配置のセクションにはJESD51-12に明示的に定義された4つの熱係数の代表値が示されており、これらは以下のように説明されます：

1. θ_{JA} はジャンクションから環境への熱抵抗であり、1立方フィートの密閉された容器内で測定された、自然対流によるジャンクションから周囲の空気への熱抵抗です。この環境は「静止空気」と呼ばれることもありますが、実際には自然対流により空気の動きが生じます。この値はパーツをJESD51-9定義のテスト基板にマウントして得られたものであり、実際のアプリケーションや現実的な動作条件を反映したものではありません。
2. $\theta_{JCbottom}$ はジャンクションから製品ケース底部までの熱抵抗であり、すべてのコンポーネントからの熱放散がパッケージ底部を通じて起こるものとして決定されます。標準的なモジュール・レギュレータでは熱の大半がパッケージの底面から放出されますが、周囲環境への熱の放出も必ず発生します。その結果として、この熱抵抗の値はパッケージの比較には有用な場合がありますが、テスト条件は一般にはユーザのアプリケーションに即したものではありません。

アプリケーション情報

3. θ_{JCtop} はジャンクションから製品ケース上端への熱抵抗であり、コンポーネントからの熱放散のほぼすべてがパッケージ上端を通じて行われるものとして決定されます。代表的な μ Module の電氣的接続はパッケージ底部で行われるため、熱の大半がパーツ上端のジャンクション経由で放散されるようなアプリケーションはまれです。 $\theta_{JCbottom}$ の場合のように、この値はパッケージの比較には有用な場合がありますが、テスト条件は一般にはユーザのアプリケーションに即したものではありません。

前述の熱抵抗を視覚的に表したものが図5です。青色の部分が μ Module レギュレータ内部の熱抵抗で、緑色の部分は μ Module 外部の熱抵抗です。

実践的な注意点として、JESD51-12 に定義されている、あるいはピン配置のセクションに示す4種類の熱抵抗パラメータのいずれも、あるいはそれらのサブグループも、 μ Module の通常の動作条件を反映したものではないことに留意してください。例えば、基板にマウントされた通常のアプリケーションにおいては、JESD 51-12 が θ_{JCtop} と $\theta_{JCbottom}$ に対して定義しているように、そのデバイスの電力損失(熱)の100%が μ Module パッケージの上端のみ、あるいは、底部のみを通じて生じるということはありません。ヒート・シンクと空気流がない場合は熱の大半は基板へと流れるとしても、実際上は、電力損失はパッケージから両方向に熱として放散されます。

SIP(システム・イン・パッケージ)モジュール内部には、電力損失を生じるパワー・デバイスや部品が複数存在するので、結果として、各種の部品やダイの様々なジャンクションを基準にした熱抵抗は、パッケージの全電力損失に対して正確には線形になっていないという点に留意する必要があります。この複雑な問題を、モデリングの簡潔性を犠牲にすることなく(なおかつ現実的な実用性を無視することなく)解決するために、このデータシートに記載されている熱抵抗値は、実験室での恒温槽を使ったテストと FEA ソフトウェア・モデリングを併用する方法を採用して合理的に定義し、相関付けを行っています。(1) 最初に、FEA ソフトウェアを使用し、正しい材料係数と高精度の電力損失源定義に基づいて、 μ Module と指定 PCB の正確な機械的形狀モデルを作成します。(2) このモデルを使い、JESD51-9 に適合するソフトウェア定義の JEDEC 環境をシミュレーションして、様々な接合面における電力損失による熱の流れと温度値を予測します。これで、JEDEC 定義の熱抵抗値を計算することができます。(3) このモデルと FEA ソフトウェアを使用して、ヒート・シンクと空気流がある場合の μ Module の熱性能を評価します。(4) これらの熱抵抗値を計算して分析し、ソフトウェア・モデルで様々な動作条件によるシミュレーションを行ったうえで、徹底した実験室評価を実施してシミュレーションで得た状態を再現します。具体的には恒温槽を使い、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して温度を測定します。必要な注意事項を踏まえたうえで、この結果からこのデータシートの他のセクションに記載された一連のデイレレーティング曲線が得られます。

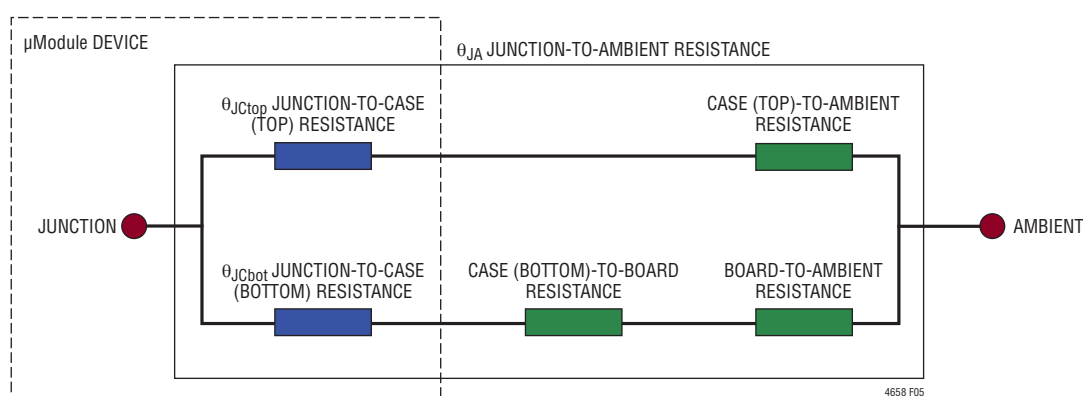


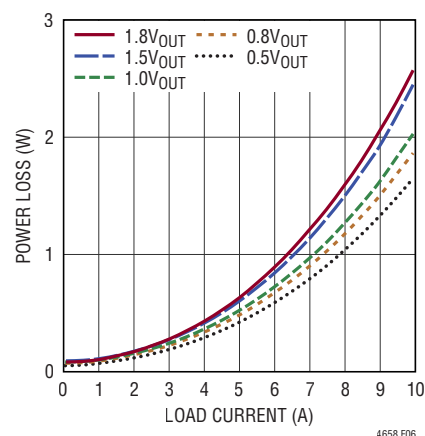
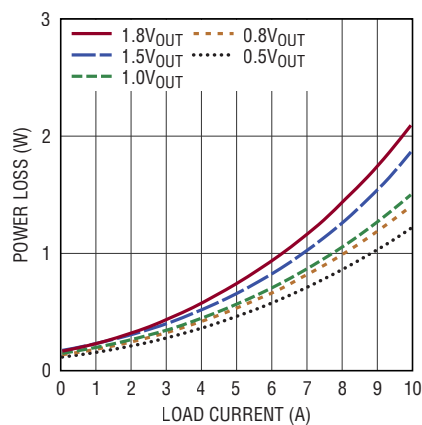
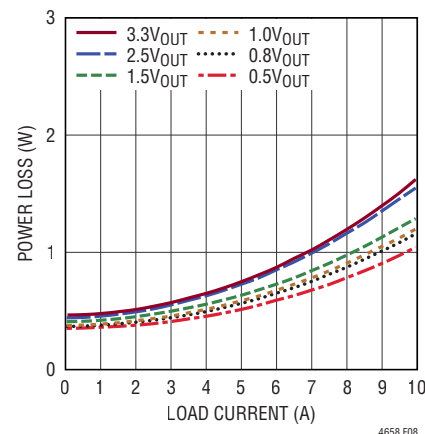
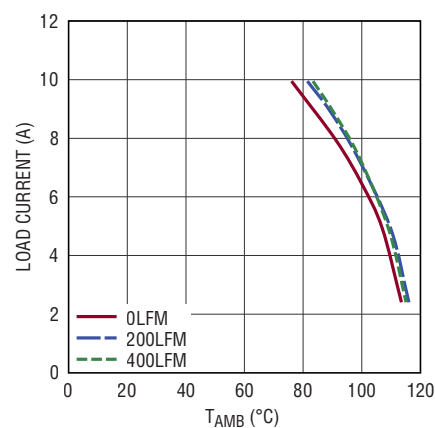
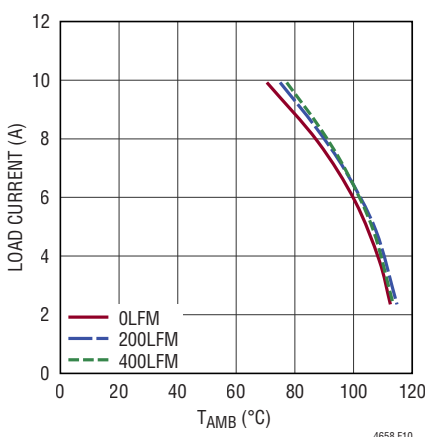
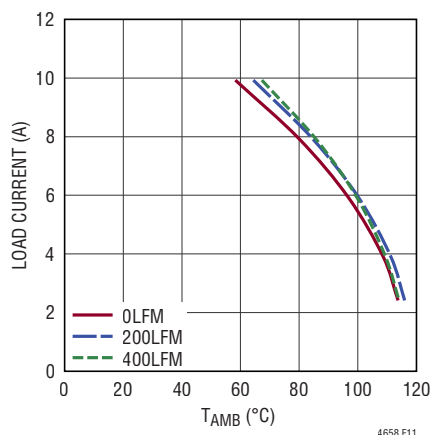
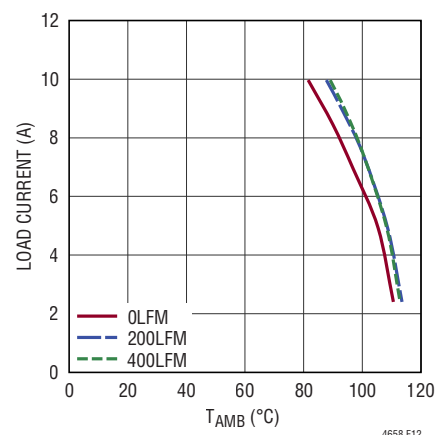
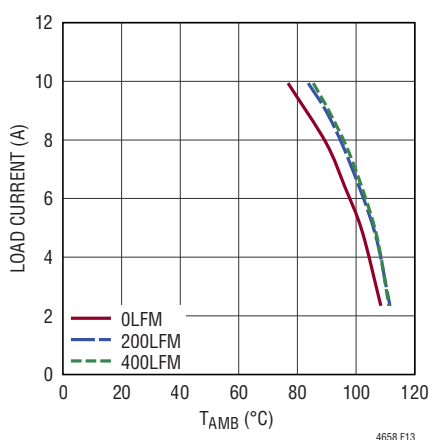
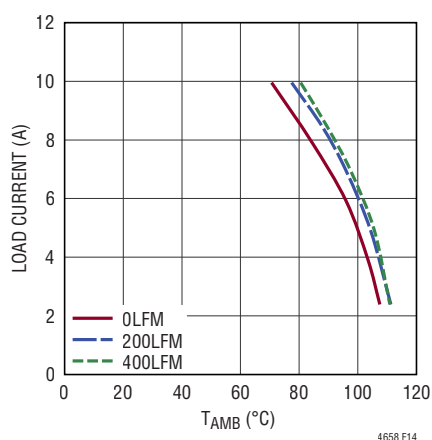
図5. JESD51-12 熱係数の図式

アプリケーション情報

図6、図7、図8に示す $2.5V_{IN}$ 、 $3.3V_{IN}$ 、 $5V_{IN}$ の電力損失曲線と、図9～図14の負荷電流デレーティング曲線を組み合わせて使用することにより、様々なヒート・シンク条件および空気流条件下におけるLTM4658の熱抵抗 θ_{JA} の概算値を求めることができます。電力損失曲線は室温で得られたものであり、ジャンクション温度により乗算的に増加します。ジャンクション温度が 120°C に近付いていると仮定すると、この係数は約1.2です。ジャンクション温度が 120°C (125°C の最大ジャンクション温度から 5°C の安全領域を見込んだ値)未満である限り、周囲温度が増加している間も最大負荷電流は実現可能です。ジャンクション温度が 120°C となるような周囲温度に達した場合、周囲温度が 120°C まで増加する間、負荷電流は 120°C のジャンクション温度を維持するよう低下します。デレーティング曲線は、電流値10Aで周囲温度 30°C からの出力電流についてプロットされています。出力電圧は1.0V、1.5V、2.5Vです。これらは熱抵抗との相関を検証するため、出力電圧のより低い範囲とより高い範囲を含めるよう選択されています。熱モデルは温度制御チャンバー内での複数回の温度測定と、熱モデリングによる分析から得られています。空気流ありと空気流なしの条件で、周囲温度を上げながらジャンクション温度をモニタします。デレーティング曲線には、周囲温度の変化に伴う電力損失の増加が加味されます。周囲温度が上昇している場合は出力電流または出力電力を減少させて、ジャンクションを 120°C に維持します。この出力電流の低下により、周囲温度の増加に

伴いモジュール内部の損失は低下します。モニタされているジャンクション温度 120°C から周囲動作温度を差し引いた値により、モジュール温度上昇の上限が規定されます。例えば、ヒート・シンクおよび空気流がない状態で、 $V_{IN} = 5V$ 、 $V_{OUT} = 1V$ および負荷電流が10Aの場合に許容できる最大周囲温度を求めるには、図7から電力損失を求め(この場合は1.54W)、それにジャンクション温度が 120°C の場合の係数1.2を乗じます。 120°C のジャンクション温度から 81.6°C の周囲温度を差し引き、その差 43°C を1.85Wで除すると、システムの等価熱抵抗である θ_{JA} は $21^{\circ}\text{C}/\text{W}$ となります。表5に仕様規定された $20.8^{\circ}\text{C}/\text{W}$ にとても近い値です。表6および表7は、空気流がある場合とない場合の出力1.5Vおよび2.5Vでの等価熱抵抗を示しています。ピン配置のセクションには、最も厳しい場合のシミュレーション・データが示されています。表5～表7は、空気流がある場合とない場合の出力1.0V、1.5V、2.5Vでの等価熱抵抗を示しています。表5～表7に示す様々な条件に対する熱抵抗値に周囲温度から計算された電力損失値を乗算すれば周囲温度からの温度上昇幅が得られ、それに基づいて最大ジャンクション温度が求められます。室温での電力損失は代表的な性能特性のセクションに示す効率曲線から求めることができ、更に前述の周囲温度の倍率で調整することができます。プリント回路基板は1.6mm厚の4層基板で、外側2層に2オンスの銅層、内側2層に1オンスの銅層が使用されています。PCBの寸法は $95\text{mm} \times 76\text{mm}$ です。

アプリケーション情報

図 6. 2.5V_{IN} 時の電力損失と
負荷電流の関係図 7. 3.3V_{IN} 時の電力損失と
負荷電流の関係図 8. 5V_{IN} 時の電力損失と
負荷電流の関係図 9. 3.3V~1V のディレーティング曲線、
ヒート・シンクなし図 10. 3.3V~1.5V のディレーティング曲線、
ヒート・シンクなし図 11. 3.3V~2.5V のディレーティング曲線、
ヒート・シンクなし図 12. 5V~1V のディレーティング曲線、
ヒート・シンクなし図 13. 5V~1.5V のディレーティング曲線、
ヒート・シンクなし図 14. 5V~2.5V のディレーティング曲線、
ヒート・シンクなし

アプリケーション情報

表 5. 1.0V 出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
Figure 9, Figure 12	3.3, 5	Figure 7, Figure 8	0	None	20.6
Figure 9, Figure 12	3.3, 5	Figure 7, Figure 8	200	None	18.5
Figure 9, Figure 12	3.3, 5	Figure 7, Figure 8	400	None	17.4

表 6. 1.5V 出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
Figure 10, Figure 13	3.3, 5	Figure 7, Figure 8	0	None	20.5
Figure 10, Figure 13	3.3, 5	Figure 7, Figure 8	200	None	18.3
Figure 10, Figure 13	3.3, 5	Figure 7, Figure 8	400	None	17.5

表 7. 2.5V 出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
Figure 11, Figure 14	3.3, 5	Figure 7, Figure 8	0	None	21.2
Figure 11, Figure 14	3.3, 5	Figure 7, Figure 8	200	None	18.3
Figure 11, Figure 14	3.3, 5	Figure 7, Figure 8	400	None	17.5

アプリケーション情報

表 8. 出力電圧応答とコンポーネントの対応関係 (表紙ページの図を参照) 0A~5A の負荷ステップで測定した代表値

C _{IN} CERAMIC VENDORS		VALUE (μF)	PART NUMBER		C _{OUT} VENDORS	VALUE (μF)	PART NUMBER	
Taiyo Yuden		10	EMK212BB7106MG-T		Murata	22	GRM188R60J226MEA0D	
Murata		22	GRM188R61A226ME15D		Murata	100	GRM21BR60J107ME15K	

V _{OUT} (V)	C _{IN} (CERAMIC) (μF)	C _{IN} (BULK)	C _{OUT} (CERAMIC) (μF)	C _{OUT} (BULK) (μF)	C _{FF} (pF)	V _{IN} (V)	DROOP (mV)	P-P Deviation (mV)	RECOVERY TIME (μs)	LOAD STEP (A/μs)	LOAD STEP SLEW RATE (A/μs)	FREQ. (kHz)
0.5	2 × 10	150	100 + 2 × 22	Open	Open	3.3	40	78	5	5	5	1000
0.8	2 × 10	150	100 + 2 × 22	Open	Open	3.3	45	92	10	5	5	2000
0.8	2 × 10	150	100 + 2 × 22	Open	Open	5	45	90	10	5	5	2000
1	2 × 10	150	100 + 2 × 22	Open	Open	3.3	55	109	10	5	5	2000
1	2 × 10	150	100 + 2 × 22	Open	Open	5	55	105	10	5	5	2000
1.5	2 × 10	150	100 + 2 × 22	Open	Open	3.3	80	157	10	5	5	2000
1.5	2 × 10	150	100 + 2 × 22	Open	Open	5	80	156	10	5	5	2000
2.5	2 × 10	150	100 + 2 × 22	Open	Open	3.3	120	239	15	5	5	2000
2.5	2 × 10	150	100 + 2 × 22	Open	Open	5	120	241	15	5	5	2000
3.3	2 × 10	150	100 + 2 × 22	Open	Open	5	120	291	15	5	5	2000

アプリケーション情報

安全に関する考慮事項

LTM4658 モジュールの V_{IN} と V_{OUT} は、電氣的に絶縁されてはいません。また、内部ヒューズ也没有ありません。必要に応じて、最大入力電流の2倍の定格値を持つ低速溶断ヒューズを使って、各ユニットを重大な損傷から保護してください。デバイスは、サーマル・シャットダウン機能と過電流保護機能を備えています。

レイアウトのチェックリスト/サンプル

LTM4658 は高度に集積化されているので、PCB 基板のレイアウトが極めて容易です。ただし、電氣的性能と熱的性能を最適化するには、やはりレイアウト上の配慮がいくつか必要になります。

- V_{IN} 、GND、 V_{OUT} を含む大電流経路では、PCB の銅箔面積を広くします。これは、PCB の導通損失と熱ストレスを最小限に抑える助けとなります。
- 高周波ノイズを最小限に抑えるために、高周波の入力／出力セラミック・コンデンサを V_{IN} 、GND、 V_{OUT} の各ピンのできるだけ近くに配置します。
- モジュールの下には専用の電源グラウンド・レイヤを配置します。
- ビアの伝導損を最小限に抑えると共にモジュールの熱応力を軽減するため、最上層レイヤと他の電力レイヤの間には複数のビアを使用してください。
- 充填ビアやメッキビアでない限り、パッド上に直接ビアを置かないでください。

- 信号ピンに接続されている部品には、他とは別の GND 銅箔プレーンを使用します。AGND はモジュールの下で GND と接続してください。
- モジュールを並列して使用する場合、 V_{OUT} ピン、 V_{FB} ピン、COMP ピンを互いに接続してください。内側の層を使用してこれらのピンを互いに短い距離で接続します。SSTT ピンはレギュレータのソフトスタート用に共通のコンデンサに接続できます。
- モニタリングのため、信号ピンからテスト・ポイントを引き出します。

推奨レイアウトの例を図 15 に示します。

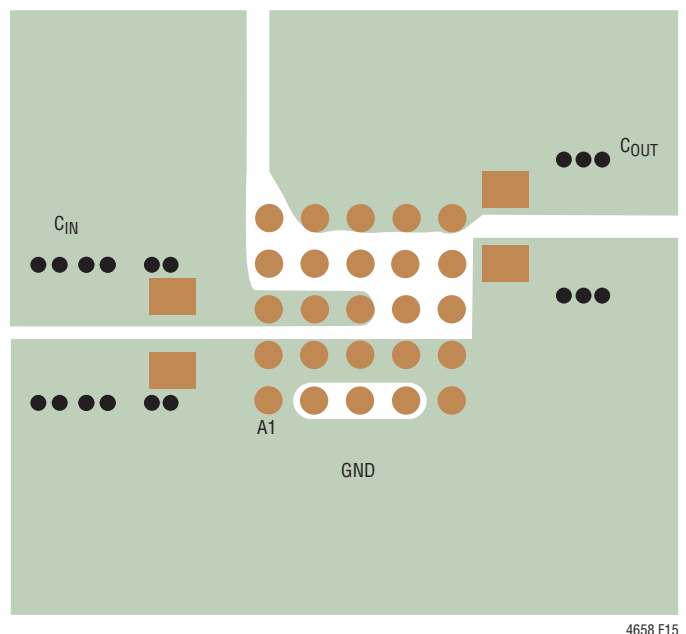


図 15. 推奨 PCB レイアウト

4658 F15

標準的応用例

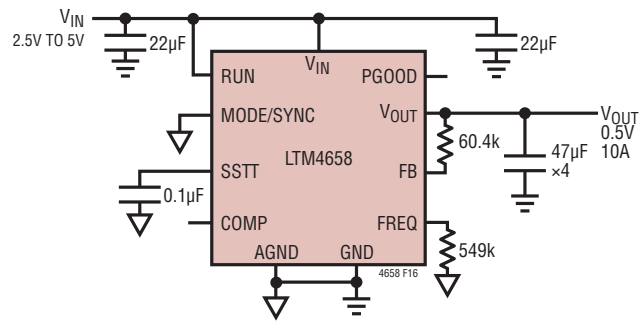


図 16. 高効率、1MHz、0.5V、10A 強制連続モード、少ない部品点数

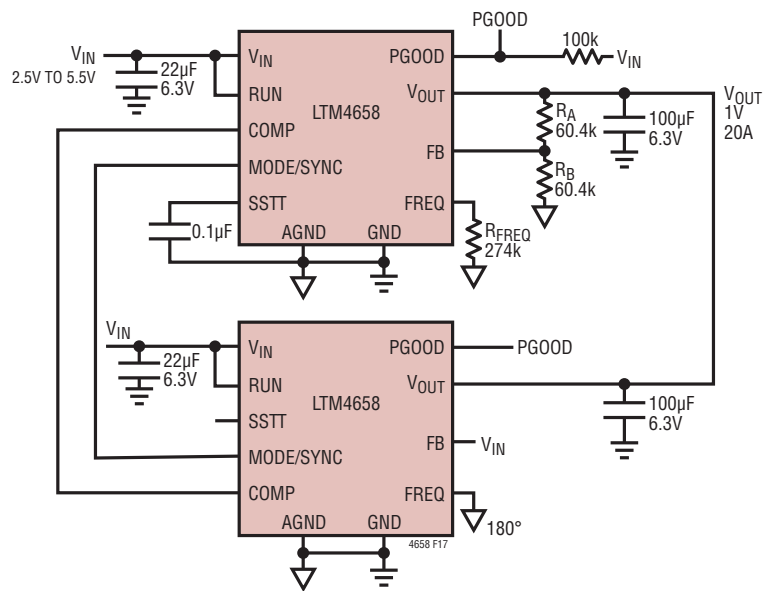


図 17. 180°の位相での二相アプリケーション

標準的応用例

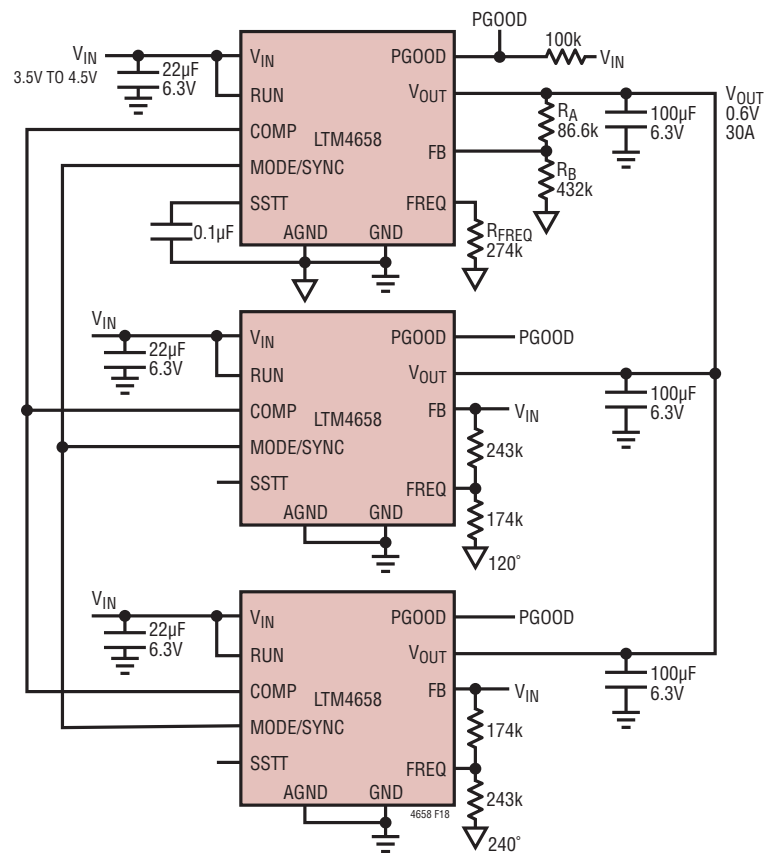


図 18. 三相アプリケーション

標準的応用例

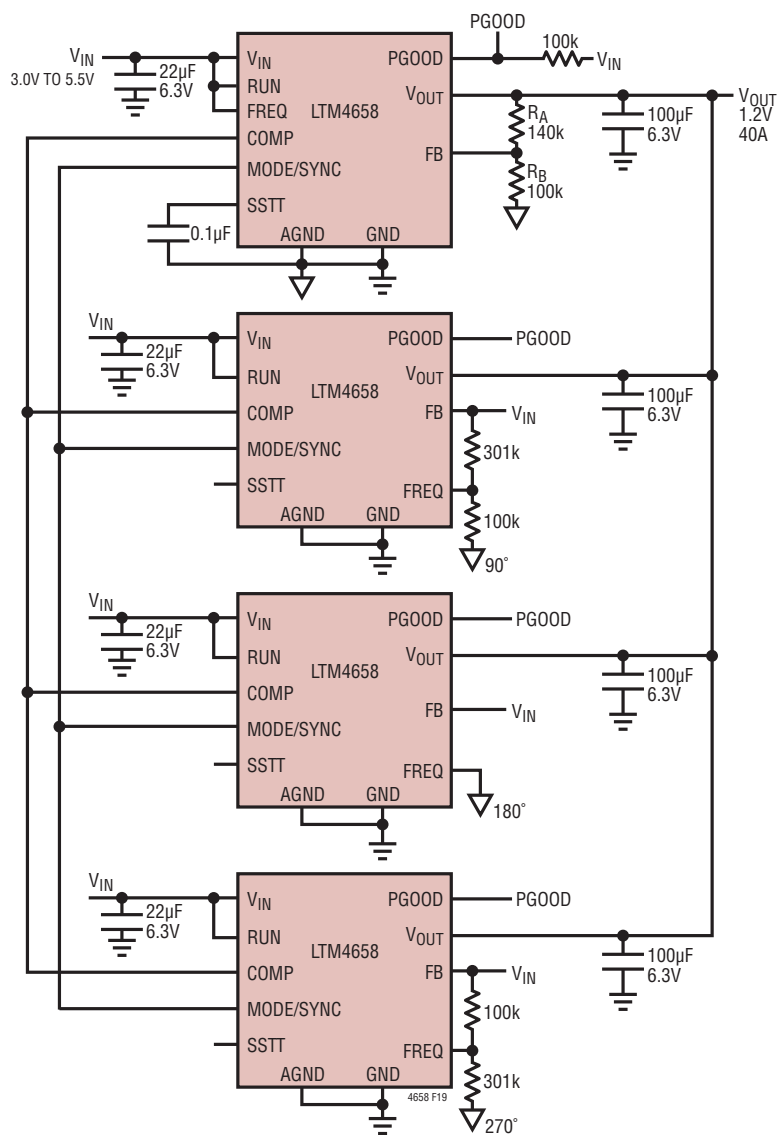


図 19. 四相アプリケーション

パッケージの説明



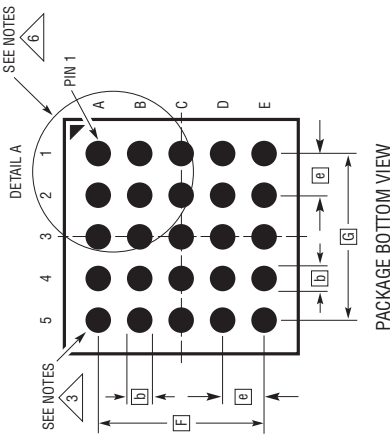
μModule 製品では、パッケージの行と列のラベル表示が製品ごとに異なることがあります。それぞれのパッケージのレイアウトを慎重に確認してください。

LTM4658 のコンポーネントのピンアウト

PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
A1	GND	A2	GND	A3	V _{IN}	A4	COMP	A5	RUN
B1	SW	B2	GND	B3	V _{IN}	B4	FB	B5	V _{OUT}
C1	SW	C2	GND	C3	V _{IN}	C4	AGND	C5	V _{OUT}
D1	SW	D2	GND	D3	MODE/SYNC	D4	TRACK/SS	D5	V _{OUT}
E1	GND	E2	GND	E3	PGOOD	E4	FREQ	E5	V _{OUT}

パッケージの説明

LGA Package
25-Lead (4mm × 4mm × 4.32mm)
(Reference LTC DWG# 05-08-1830 Rev 0)



NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994

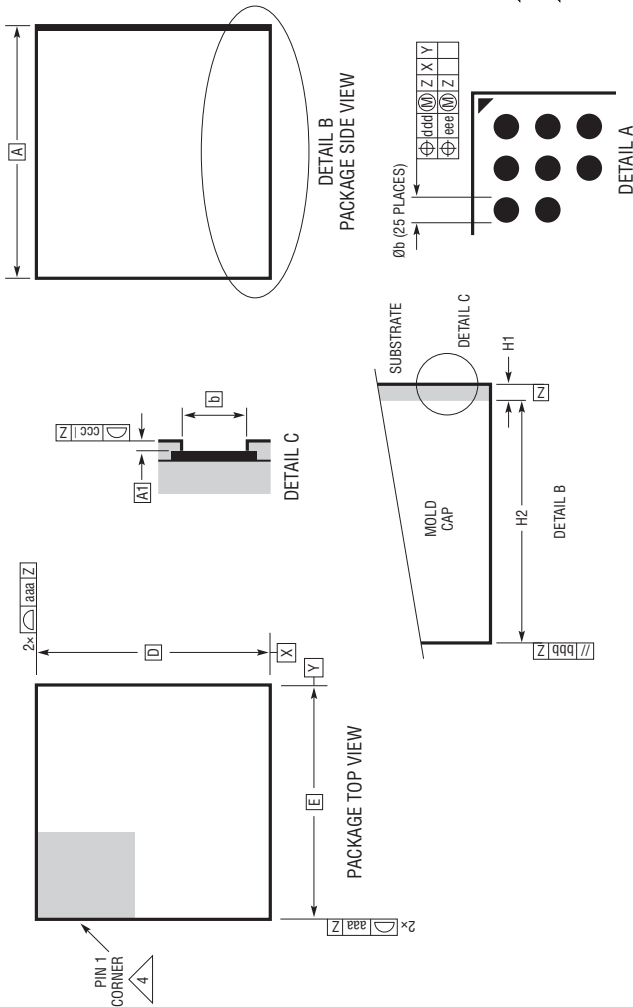
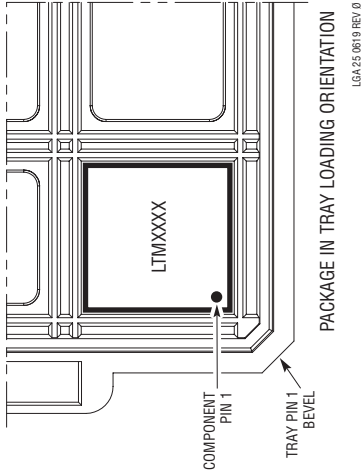
2. ALL DIMENSIONS ARE IN MILLIMETERS

3. LAND DESIGNATION PER JEP95

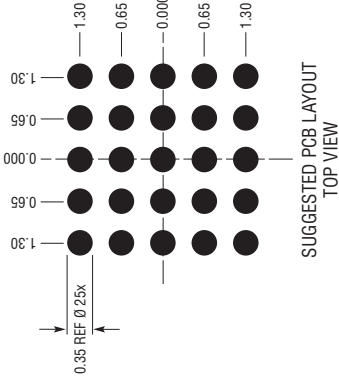
4. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE PIN 1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE

5. PRIMARY DATUM -Z- IS SEATING PLANE

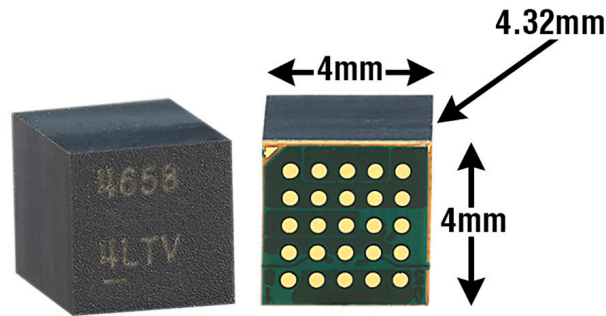
6. PACKAGE ROW AND COLUMN LABELING MAY VARY AMONG µModule PRODUCTS. REVIEW EACH PACKAGE LAYOUT CAREFULLY



DIMENSIONS					
SYMBOL	MIN	NOM	MAX	NOTES	
A	4.23	4.32	4.41		
A1					
b	0.32	0.35	0.38	PAD DIMENSION	
D		4.00			
E		4.00			
e		0.65			
F		2.60			
G		2.60			
H1		0.32 REF		SUBSTRATE THK	
H2		4.00 REF		MOLD CAP HT	
aaa			0.15		
bbb			0.10		
ccc			0.10		
ddd			0.15		
eee			0.08		



パッケージ写真



設計リソース

SUBJECT	DESCRIPTION	
μModule Design and Manufacturing Resources	Design: <ul style="list-style-type: none"> • Selector Guides • Demo Boards and Gerber Files • Free Simulation Tools 	Manufacturing: <ul style="list-style-type: none"> • Quick Start Guide • PCB Design, Assembly and Manufacturing Guidelines • Package and Board Level Reliability
μModule Regulator Products Search	1. Sort table of products by parameters and download the result as a spread sheet. 2. Search using the Quick Power Search parametric table. <div> <div>Quick Power Search</div> <div> <div>INPUT </div> <div>OUTPUT </div> <div>FEATURES </div> </div> <div> <div>$V_{IN}(\text{Min})$ <input type="text"/> V</div> <div>$V_{IN}(\text{Max})$ <input type="text"/> V</div> <div>V_{OUT} <input type="text"/> V</div> <div>I_{OUT} <input type="text"/> A</div> <div> <input type="checkbox"/> Low EMI <input type="checkbox"/> Ultrathin <input type="checkbox"/> Internal Heat Sink </div> <div>Multiple Outputs</div> <div>Search</div> </div> </div>	
Digital Power System Management	Analog Devices' family of digital power supply management ICs are highly integrated solutions that offer essential functions, including power supply monitoring, supervision, margining and sequencing, and feature EEPROM for storing user configurations and fault logging.	

関連製品

製品番号	概要	注釈
LTM4670	クワッド 10A 降圧 μModule レギュレータ	$2.25\text{V} \leq V_{IN} \leq 5.5\text{V}$, $0.5\text{V} \leq V_{OUT} \leq 5.5\text{V}$, $15\text{mm} \times 7.50\text{mm} \times 4.65\text{mm}$ BGA
LTM4691	低 V_{IN} 、超薄型のデュアル 2A 降圧 μModule レギュレータ	$2.25\text{V} \leq V_{IN} \leq 3.6\text{V}$, $0.5\text{V} \leq V_{OUT} \leq 2.5\text{V}$, $3\text{mm} \times 4\text{mm} \times 1.18\text{mm}$ LGA/BGA
LTM4668/ LTM4668A	クワッド 1.2A 降圧 μModule レギュレータ	$2.7\text{V} \leq V_{IN} \leq 17\text{V}$, $0.6\text{V} \leq V_{OUT} \leq 1.8\text{V}$ (LTM4668A: $0.6\text{V} \leq V_{OUT} \leq 5.5\text{V}$, 2.25MHz) $6.25\text{mm} \times 6.25\text{mm} \times 2.1\text{mm}$ BGA
LTM4622	超薄型、デュアル 2.5A またはシングル 5A 降圧 μModule レギュレータ	$3.6\text{V} \leq V_{IN} \leq 20\text{V}$, $0.6\text{V} \leq V_{OUT} \leq 5.5\text{V}$, $6.25\text{mm} \times 6.25\text{mm} \times 1.82\text{mm}$ LGA、 $6.25\text{mm} \times 6.25\text{mm} \times 2.42\text{mm}$ BGA
LTM4626	12A μModule レギュレータ。LTM4657、LTM4638 とピン互換	$3.1\text{V} \leq V_{IN} \leq 20\text{V}$, $0.6\text{V} \leq V_{OUT} \leq 5.5\text{V}$, $6.25\text{mm} \times 6.25\text{mm} \times 3.87\text{mm}$ BGA
LTM4657	8A μModule レギュレータ。LTM4626、LTM4638 とピン互換	$3.1\text{V} \leq V_{IN} \leq 20\text{V}$, $0.5\text{V} \leq V_{OUT} \leq 5.5\text{V}$, $6.25\text{mm} \times 6.25\text{mm} \times 3.87\text{mm}$ BGA
LTM4638	15A μModule レギュレータ。LTM4657、LTM4626 とピン互換	$3.1\text{V} \leq V_{IN} \leq 20\text{V}$, $0.6\text{V} \leq V_{OUT} \leq 5.5\text{V}$, $6.25\text{mm} \times 6.25\text{mm} \times 5.02\text{mm}$ BGA
LTM4663	超薄型の 1.5A μModule 熱電クーラー (TEC) レギュレータ	$2.7\text{V} \leq V_{IN} \leq 5.5\text{V}$, $3.5\text{mm} \times 4\text{mm} \times 1.3\text{mm}$ LGA
LTM4693	低 V_{IN} 、超薄型の 2A 昇降圧 μModule レギュレータ	$2.6\text{V} \leq V_{IN} \leq 5.5\text{V}$, $1.8\text{V} \leq V_{OUT} \leq 5.5\text{V}$, $3.5\text{mm} \times 4\text{mm} \times 1.25\text{mm}$ LGA