

55V、300W のソース／シンク・ハイブリッド降圧非絶縁型 μModule バス・コンバータ

特長

- ▶ 入力電圧範囲：20V～55V（絶対最大定格 57V）
- ▶ 広い出力電圧範囲：4.5V～18V（ $V_{OUT} < V_{IN}/2$ ）
- ▶ 効率：96.7%（9V/±15A 出力、48V_{IN} 時）
- ▶ 最大総合 DC 出力誤差：±3%
- ▶ 出力電力：最大 300W（ソース／シンク）
- ▶ より高電力のアプリケーション用にスケラブル
- ▶ 固定周波数電流モード制御
- ▶ 200kHz～1MHz でフェーズロック可能な外部同期
- ▶ DC/DC スイッチング動作前に C_{FLY} と C_{MID} の電圧バランスを取ることで、始動時の突入電流の低減を実現
- ▶ 出力電圧トラッキングとソフトスタート
- ▶ 調整可能な再試行タイマーによる短絡保護
- ▶ 過電流および過熱からの保護
- ▶ ダイオード温度モニタ内蔵
- ▶ オプションの外部リファレンス入力
- ▶ パワー・グッドおよび FAULT 出力インジケータ
- ▶ 120 ピン、16mm × 16mm × 8.96mm、BGA パッケージ

アプリケーション

- ▶ 非絶縁型の中間バス・パワー・アーキテクチャ
- ▶ テレコム、ネットワーク、テスト、測定装置
- ▶ 工業用アプリケーション

標準アプリケーション回路

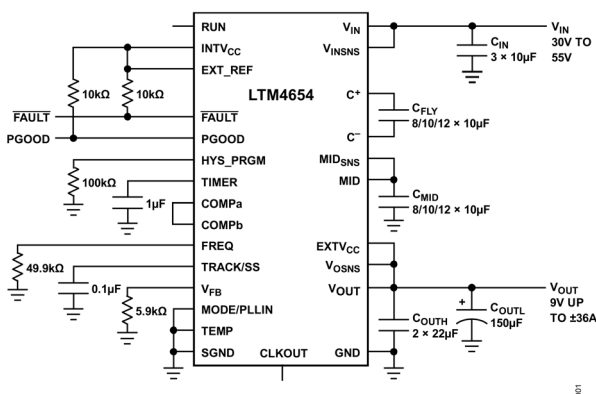


図 1. 9V、±36A の DC/DC μModule 非絶縁型バス・コンバータ

概要

LTM4654 は、全機能を内蔵した 300W 出力のソース／シンク・スイッチング・モード・ハイブリッド・トポロジ降圧 DC/DC パワーμModule®（マイクロモジュール）バス・コンバータです。パッケージ上部にはパワー・インダクタが露出して配置され、熱がパワー・モジュールから放出されてプリント回路基板（PCB）から放散するための経路を内在させています。このパッケージには、スイッチング・コントローラ IC、パワー MOSFET、および補助部品が内蔵されています。必要なのは、フライング（チャージ・ポンプ）コンデンサ、バルク入出力バイパス・コンデンサ、およびいくつかの構成用受動部品のみです。

LTM4654 は、双方向動作、周波数同期、Burst Mode®動作、出力電圧ソフトスタート、トラッキングの各機能を備えています。温度のモニタリングにはオンボードの温度ダイオードが使用できます。LTM4654 は拡張が可能のように設計されています。大電力アプリケーションでは、複数の LTM4654 パワー・モジュールを並列に接続できます。

LTM4654 は短絡、過電流（OC）、過熱（OT）の各フォルトに対し保護されています。LTM4654 は BGA パッケージで提供され、端子仕上げは RoHS に適合しています。

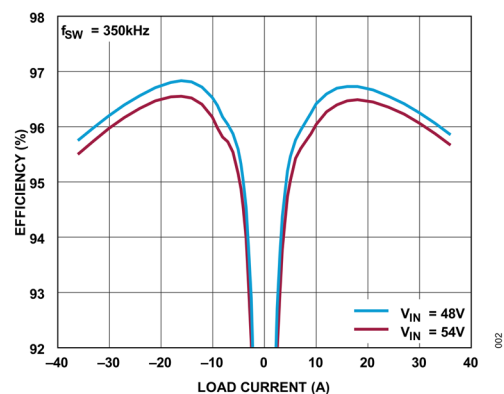


図 2. 効率と負荷電流の関係、 $V_{OUT} = 9V$

目次

特長.....	1
アプリケーション	1
概要.....	1
標準アプリケーション回路	1
改訂履歴.....	3
仕様.....	4
絶対最大定格	9
熱抵抗.....	10
静電放電 (ESD)	10
ESD 定格	10
ESD に関する注意	10
ピン配置およびピン機能の説明	11
代表的な性能特性.....	17
動作原理.....	20
LTM4654 パワーμModule の概要.....	20
ブロック図.....	21
コンデンサ・バランシング・フェーズ.....	22
メイン制御ループ	23
アプリケーション情報	24
INTV _{CC} /EXTV _{CC} 電源	24
シャットダウンと起動	24
出力電圧トラッキング	24
Burst Mode 動作、パルススキッピング・モード、または強制連続モード.....	26
周波数の選択とフェーズ・ロック・ループ (PLL)	26
温度モニタリング	27
パワー・グッド.....	28
FAULT	28
安定性補償.....	28
入力コンデンサの選択	29
出力コンデンサの選択	29
C _{FLY} と C _{MID} の選択.....	29
タイマーおよびコンデンサ・バランシング・フェーズ	30
HYS_PRGM の電圧.....	31
出力電圧の設定.....	31

最小オン時間に関する考慮事項	32
最大デューティサイクルに関する考慮事項	32
2 相動作	33
双方向（ソース／シンク）の電力フロー	33
負出力電圧の設定	33
熱に関する考慮事項と出力電流のディレーティング	35
ディレーティング曲線	37
コンデンサの選択に関する考慮事項	38
PCB レイアウトの推奨事項	38
安全に関する考慮事項	39
放射 EMI ノイズ	40
代表的なアプリケーション	41
関連製品	44
外形寸法	45
オーダー・ガイド	46
選択ガイド	47
パッケージ写真	47
設計リソース	47

改訂履歴

04/2025 - Rev. 0, Initial Release.

仕様

表 1. 電気的特性

(特に指定のない限り、 $T_A = 25^\circ\text{C}$ ¹、 $V_{IN} = V_{INSNS} = 48\text{V}$ 、 $\text{RUN} = \text{オープン・サーキット}$ 、 $\text{EXTV}_{CC} = 9\text{V}$ ²、出力負荷のない状態でブロック図の回路に従って設定されています。)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS		MIN	TYP	MAX	UNITS
Input DC voltage	V _{IN(DC)}	−40°C ≤ T _J ≤ 125°C		20		55	V
Output voltage, supported range of regulation ³	V _{OUT(RANGE)}	−40°C ≤ T _J ≤ 125°C		4.5		18	V
Output voltage, total variation with line and load ⁴	V _{OUT(DC)}	−20A ≤ I _{OUT} ≤ 20A		8.7	9	9.3	V
Minimum input voltage	V _{IN(DC,MIN)}	V _{OUT} = 9V, I _{OUT} = 0A ⁶		20		V	
		V _{OUT} = 9V, I _{OUT} = 10A ⁶		22			
		V _{OUT} = 12V, I _{OUT} = 0A ⁶		26			
		V _{OUT} = 12V, I _{OUT} = 10A ⁶		29			
		V _{OUT} = 18V, I _{OUT} = 0A ⁶		38			
		V _{OUT} = 18V, I _{OUT} = 10A ⁶		42			
Input Specifications							
Undervoltage lockout threshold	V _{IN(UVLO)}	V _{IN} rising	−40°C ≤ T _J ≤ 125°C	8.8	9.4	V	
		Hysteresis		0.45			
Input supply power current in Forced continuous mode (FCM)	I _{S(VIN, FCM)}	MODE/PLLIN = 0V, I _{OUT} = 0A ⁵		88		mA	
		MODE/PLLIN = 0V, I _{OUT} = 0.5A		185			
Input supply power current in Pulse-skipping mode (PSM)	I _{S(VIN, PS)}	MODE/PLLIN = INTV _{CC} , I _{OUT} = 0.5A		170		mA	
Input supply power current in Burst Mode (BM) operation	I _{S(VIN, BM)}	MODE/PLLIN = open circuit, I _{OUT} = 0.5A		105		mA	

(特に指定のない限り、 $T_A = 25^\circ\text{C}$ ¹、 $V_{IN} = V_{INSNS} = 48\text{V}$ 、 $\text{RUN} = \text{オープン・サーキット}$ 、 $\text{EXTV}_{CC} = 9\text{V}$ ²、出力負荷のない状態でブロック図の回路に従って設定されています。)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS		MIN	TYP	MAX	UNITS
Input supply power current in shutdown	I _{S(VIN,SHUTDOWN)}	Shutdown, RUN = GND			300		μA
Output Specifications							
Output continuous current range	I _{OUT(DC)}	4				±36	A
Line regulation accuracy	ΔV _{OUT(LINE)} / V _{OUT}	24V ≤ V _{IN} ≤ 55V, I _{OUT} = 0A			0.003	0.2	%/V
Load regulation accuracy	ΔV _{OUT} /V _{OUT}	−20A ≤ I _{OUT} ≤ 20A, V _{OUT} = 9V, R _{FREQ} = 61.9kΩ		−3	1.5	3	%
		−36A ≤ I _{OUT} ≤ 36A, V _{OUT} = 9V6			0.5		
Output voltage ripple	V _{OUT(AC)}	C _{OUT} = 2 × 150μF, 3 × 10μF6			110		mV _{P-P}
V _{OUT} ripple frequency	f _S	R _{FREQ} = 61.9kΩ			450		kHz
Turn-on start-up time	t _{START}	Delay measured from the MID pin reaching V _{IN} /2 to PGOOD exceeding 3V above GND, C _{TRACK/SS} = 0.1μF			7		ms
Peak output voltage deviation for dynamic load step	ΔV _{OUT(LS)}	Load: 0W to 150W in 1μs and 150W to 0W in 1μs, C _{OUT} = 2 × 150μF, 3 × 10μF6			0.2		V
Settling time for dynamic load step	t _{SETTLE}	Load: 0W to 150W in 1μs and 150W to 0W in 1μs, C _{OUT} = 2 × 150μF, 3 × 10μF6			250		μs
Control Section							
Regulated V _{FB} pin feedback voltage	V _{VFB}	I _{OUT} = 0A, V _{OUT} = 9V	−40°C ≤ T _J ≤ 125°C	0.792	0.8	0.808	V
V _{FB} pin leakage current	I _{VFB}	7			±10	±50	nA
Soft start charge current	I _{TRACK/SS}	V _{TRACK/SS} = 0V		−9	−10	−11	μA
Monitors							
V _{INSNS} bias current	I _{VINSNS}	V _{RUN} = 5V, normal mode			1		μA
		V _{RUN} = 0V, shutdown			35		

(特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = V_{INSNS} = 48\text{V}$ 、 $\text{RUN} = \text{オープン・サーキット}$ 、 $\text{EXTV}_{CC} = 9\text{V}^2$ 、出力負荷のない状態でブロック図の回路に従って設定されています。)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS		MIN	TYP	MAX	UNITS
RUN Enable Pins							
RUN turn-on threshold	V _{RUN}	V _{RUN} rising	−40°C ≤ T _J ≤ 125°C	1.1	1.3	1.6	V
RUN hysteresis	V _{RUN,HYS}			100			mV
RUN pull-up current	I _{RUN}	V _{RUN} = 0V		1			μA
Capacitor Voltage-Balancing							
The voltage at TIMER pin to start capacitor balancing	V _{TIMER_LOW}			0.5			V
The voltage at TIMER pin to stop capacitor balancing	V _{TIMER_HIGH}			1.25			V
TIMER pin charge current	I _{TIMER}	V _{TIMER} = 0.9V	−40°C ≤ T _J ≤ 125°C	−6	−7		μA
		V _{TIMER} = 2.8V	−40°C ≤ T _J ≤ 125°C	−3	−3.5 −4		
Capacitor balancing window comparator threshold	V _{HYS_PRGM}	V _{HYS_PRGM} = 0V		±0.3			V
		V _{HYS_PRGM} = 1.2V		±1.2			
		V _{HYS_PRGM} = INTV _{CC}		±0.8			
HYS_PRGM pin current	I _{HYS_PRGM}	V _{HYS_PRGM} = 0V	−40°C ≤ T _J ≤ 125°C	−9	−10	−11	μA
$\overline{\text{FAULT}}$ pin voltage low	V _{FAULT}	I _{FAULT} = 0.6mA		0.2 0.4			V
$\overline{\text{FAULT}}$ leakage current	I _{FAULT}	V _{FAULT} = 20V		1			μA
Current out of C ⁺ during capacitor balancing	I _{C⁺} (SOURCE)	V _{C⁺} − V _{C[−]} < V _{IN} /2, V _{C[−]} = 12V ¹		40			mA
Current into C ⁺ during capacitor balancing	I _{C⁺} (SINK)	V _{C⁺} − V _{C[−]} < V _{IN} /2, V _{C[−]} = 12V ¹		6			mA

(特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = V_{INSNS} = 48\text{V}$ 、 $\text{RUN} = \text{オープン・サーキット}$ 、 $\text{EXTVCC} = 9\text{V}$ 、出力負荷のない状態でブロック図の回路に従って設定されています。)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS	MIN	TYP	MAX	UNITS
Current into C^- during capacitor balancing	$I_{C^-}(\text{SINK})$	$V_{C^+} - V_{C^-} < V_{IN}/2$, $V_{C^-} = 12\text{V}$		40		mA
Current out of C^- during capacitor balancing	$I_{C^-}(\text{SOURCE})$	$V_{C^+} - V_{C^-} < V_{IN}/2$, $V_{C^-} = 12\text{V}$		6		mA
Current out of MID during capacitor balancing	$I_{\text{MID}}(\text{SOURCE})$	$V_{\text{MID}} < V_{IN}/2$, $V_{\text{MID}} = V_{\text{MIDSNS}} = 23\text{V}$, $V_{C^+} - V_{C^-} \geq 27\text{V}$, $V_{C^-} = 12\text{V}$		60		mA
Current into MID during capacitor balancing	$I_{\text{MID}}(\text{SINK})$	$V_{\text{MID}} > V_{IN}/2$, $V_{\text{MID}} = V_{\text{MIDSNS}} = 31\text{V}$, $V_{C^+} - V_{C^-} \geq 27\text{V}$, $V_{C^-} = 12\text{V}$		40		mA
Oscillator and Timer Circuits						
Oscillator synchronization frequency range	$f_{\text{SYNC}(\text{RANGE})}$		200		1000	kHz
Nominal switching frequency	f_{NOM}	$R_{\text{FREQ}} = 61.9\text{k}\Omega$		450		kHz
FREQ setting current	I_{FREQ}	$V_{\text{FREQ}} = 0\text{V}$	-9.5	-10	-10.5	μA
Power Good						
PGOOD pull-down resistance	$R_{\text{PGOOD}(\text{LOW})}$	$I_{\text{PGOOD}} = 0.6\text{mA}$		600		Ω
PGOOD leakage current	$I_{\text{PGOOD_LEAK}}$	$V_{\text{PGOOD}} = 20\text{V}$			± 1	μA
INTV_{CC} Regulator and EXTV_{CC} Circuits						
INTV _{CC} voltage no load	$V_{\text{INTVCC_INT}}$	$10\text{V} \leq V_{IN} \leq 55\text{V}$, $V_{\text{EXTVCC}} = 0\text{V}$	5.65	5.8	5.95	V
INTV _{CC} load regulation	$V_{\text{INTVCC_INT}}$	$I_{\text{INTVCC}} = 0$ to 50mA , $V_{\text{EXTVCC}} = 0\text{V}$		0.8	± 2	%
INTV _{CC} voltage no load with EXTV _{CC} bias	$V_{\text{INTVCC_EXT}}$	$8\text{V} < V_{\text{EXTVCC}} < 20\text{V}$	5.65	5.8	5.95	V
INTV _{CC} load regulation with EXTV _{CC} bias		$I_{\text{INTVCC}} = 0$ to 50mA , $V_{\text{EXTVCC}} = 9\text{V}$		0.5	± 2	%

(特に指定のない限り、 $T_A = 25^\circ\text{C}$ ¹、 $V_{IN} = V_{INSNS} = 48\text{V}$ 、 $\text{RUN} = \text{オープン・サーキット}$ 、 $\text{EXTV}_{CC} = 9\text{V}$ ²、出力負荷のない状態でブロック図の回路に従って設定されています。)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS	MIN	TYP	MAX	UNITS
EXTV _{CC} switchover voltage		EXTV _{CC} ramping positive	6.7	7	7.3	V
EXTV _{CC} hysteresis				220		mV

Temperature Sensor

Temperature sensor-forward voltage, $V_{TEMP^+} - V_{TEMP^-}$	ΔV_{TEMP}	$I_{TEMP^+} = 100\mu\text{A}$ and $I_{TEMP^-} = -100\mu\text{A}$ at $T_A = 25^\circ\text{C}$		0.587		V
ΔV_{TEMP} temperature coefficient	$TC_{\Delta V(TEMP)}$			-2		mV/°C

¹ LTM4654 は、E グレードと I グレードのデバイスを含め (表 12 を参照)、 $T_J \approx T_A$ となるようなパルス負荷条件でテストされています。LTM4654E は、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲内で性能仕様を満たすよう設計されています。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲にわたる仕様は、設計、特性評価、および統計のプロセス制御との相関付けによって裏付けられています。LTM4654I は全内部動作温度範囲で仕様を満たすよう設計されています。ここに示した仕様を満たす最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗、および他の環境要因に加え、個々の動作条件によって決定されることに留意してください。

² パワー・モジュールの内部温度の上昇を抑えるため、EXTV_{CC} を 7.5VDC (安全率を高めるため理想的には 8VDC) 以上でバイアスすることを推奨します。 $V_{OUT} \geq 8\text{V}$ となるアプリケーションでは、 V_{OUT} と EXTV_{CC} を接続してください。 $V_{OUT} < 8\text{V}$ となるアプリケーションでは、外部バイアス電源を使用して EXTV_{CC} を 8V (またはそれ以上) で駆動してください。

³ ハイブリッド・トポロジを備えた LTM4654 では、 V_{OUT} は常に $V_{IN}/2$ より低くなります。 $V_{IN}/2$ と V_{OUT} の間で必要な最小電圧差は動作条件によって決まり、設計で確保されています。詳細については、アプリケーション情報のセクションに記載の最大デューティサイクルに関する考慮事項および負出力電圧の設定を参照してください。

⁴ アプリケーション情報のセクションに記載された、様々な V_{IN} 、 V_{OUT} 、 T_A 条件でのディレーティング曲線 (図 33 ~ 図 38) を参照してください。

⁵ FCM 動作時の動的な電源電流は、スイッチング周波数でゲート電荷が供給されるため増加します。詳細については、アプリケーション情報のセクションを参照してください。

⁶ 設計により性能は確保されており、ベンチ測定で検証しています。

⁷ ATE (自動試験装置) 試験はウェハ・レベルでのみ実施しています。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ ¹。

表 2. 絶対最大定格

PARAMETER	RATING
Terminal Voltages ²	
V_{IN} , V_{INSNS}	-0.3V to 57V
V_{OUT} , V_{OSNS} , $EXTV_{CC}$, $PGOOD$, $\overline{FAULT}$	-0.3V to 20V
MID , MID_{SNS}	-0.3V to 28.5V
C^+	-0.3V to $V_{IN} + 0.3V$
C^-	-0.3V to $MID + 0.3V$
RUN , $FREQ$, HYS_PRGM , $TEMP$, V_{FB} , $TRACK/SS$, $TIMER$, $MODE_PLLIN$, EXT_REF , $COMP_a$, $COMP_b$	-0.3V to $INTV_{CC}$
Terminal Currents	
$TEMP^+$	-1mA to 1mA
$TEMP^-$	-1mA to 1mA
Temperatures	
Internal operating temperature range ¹	-40°C to 125°C
Storage temperature range	-55°C to 125°C
Peak package body temperature during reflow	245°C

¹ LTM4654 は、E グレードと I グレードのデバイスを含め（表 12 を参照）、 $T_J \approx T_A$ となるようなパルス負荷条件でテストされています。LTM4654E は、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲内で性能仕様を満たすよう設計されています。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲にわたる仕様は、設計、特性評価、および統計的プロセス制御との相関付けによって裏付けられています。LTM4654I は全内部動作温度範囲で仕様を満たすよう設計されています。ここに示した仕様を満たす最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗、および他の環境要因に加え、個々の動作条件によって決定されることに留意してください。

² 特に指定のない限り、すべての電圧は GND を基準としています。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらはストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、PCB の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意が必要です。

静電放電 (ESD)

以下の ESD 情報は ESD に敏感なデバイスを取り扱うために示したもので、その対象は ESD 保護区域内だけに限られます。人体モデル (HBM) は ANSI/ESDA/JEDEC JS-001 に準拠しています。電界誘起チャージ・デバイス・モデル (FICDM) とチャージ・デバイス・モデル (CDM) は ANSI/ESDA/JEDEC JS-002 に準拠しています。

ESD 定格

表 3. LTM4654 の ESD 定格

ESD MODEL	WITHSTAND THRESHOLD (V)	CLASS
HBM	±2500	2
CDM	±1250	C3

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

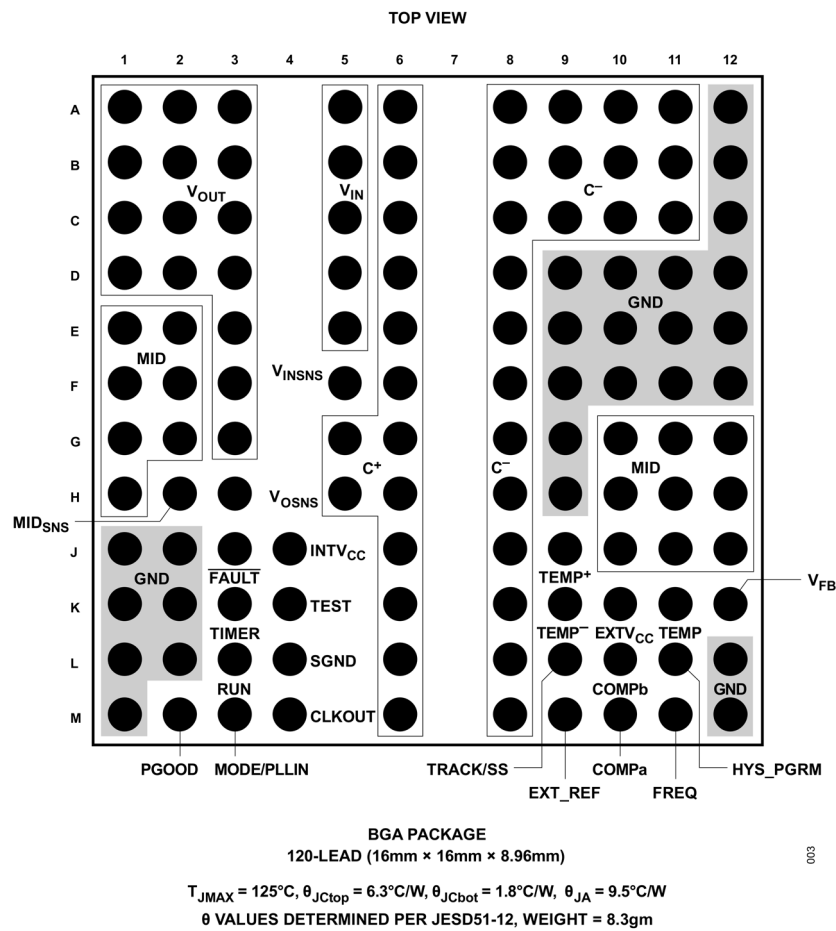


図 3. ピン配置

 μ Module 製品では、パッケージの行と列のラベル表示が製品ごとに異なることがあります。
各パッケージのレイアウトをよくご確認ください。

表 4. ピンの説明

端子	名称	説明
A1-A3, B1-B3, C1-C3, D1-D3, E3, F3, G3	V_{OUT}	出力電圧。このピンは、アプリケーションに応じた適切なコンデンサを使用して GND にバイパスします。 デカップリング条件 の表を参照してください。 V_{OSNS} がオープンになった場合には、 V_{OUT} と V_{OSNS} の間の内部 49.9 Ω 抵抗によって保護されます。
A5, B5, C5, D5, E5	V_{IN}	主入力電源。このピンは、適切な電圧定格値の 10 μF X7R または X7S タイプのコンデンサを少なくとも 3 個使用して GND にバイパスします。

A6, B6, C6, D6, E6, F6, G5, G6, H5, H6, J6, K6, L6, M6	C ⁺	フライング・コンデンサの 1 つの端子へのスイッチ・ノード接続。このピンの電圧は、 $V_{IN}/2 \sim V_{IN}$ の間で変動します。
A8-A11, B8-B11, C8-C11, D8, E8, F8, G8, H8, J8, K8, L8, M8	C ⁻	内部パワー・インダクタおよびフライング・コンデンサの 1 つの端子へのスイッチ・ノード接続。このピンの電圧はグラウンドより少し低い電圧から $V_{IN}/2$ まで変動します。
A12, B12, C12, D9- D12, E9- E12, F9- F12, G9, H9, J1, J2, K1, K2, L1, L2, L12, M1, M12	GND	電源グラウンド。パワー・モジュールのすべての GND ピンは、アプリケーションの電源グラウンド・プレーンに接続します。
E1, E2, F1, F2, G1, G2, G10-G12, H1, H10- H12, J10- J12	MID	V_{IN} からのハーフ電源。これらのピンを電流ソースとしては使用しないでください。このノードから GND に MLCC バイパス・コンデンサを接続します。少なくとも 8 個の 10 μ F X7R または X7S MLCC コンデンサを推奨します。12 個の 10 μ F X7R または X7S MLCC コンデンサを使用するとより高い効率を実現できます。すべての MID ピンはパワー・モジュールの内部で接続されていますが、最高の効率を得るには、すべての MID ピンを互いに接続し、モジュール外部の面積銅プレーンに接続することが必要です。詳細については、 アプリケーション情報の セクションを参照してください。
F5	V_{INSNS}	V_{IN} のケルビン検出入力。パワー・モジュールの制御回路用に内部で $V_{IN}/2$ を生成します。パワー・モジュールの下部で V_{IN} に接続します。
H2	MID_{SNS}	ハーフ電源モニタ。 MID_{SNS} とグラウンドの間の電圧をモニタするコンパレータのケルビン検出入力です。パワー・モジュールの下部で MID に接続します。
H3	V_{OSNS}	出力電圧検出ピン。このピンは、内部帰還抵抗 (60.4k Ω) の上端に接続されています。このピンは、パワー・モジュールの近くで、または V_{OUT} のリモート検出ポイントで V_{OUT} に接続してください。 V_{OSNS} がオープンになった場合には、 V_{OUT} と V_{OSNS} の間の内部 49.9 Ω 抵抗によって保護されます。
J3	$\overline{FAULT}$	オープン・ドレイン出力ピン。信号がローになった場合、次のいずれかの状態を示しています。1) コンデンサ・balancing・フェーズにおいて、コンデンサ C_{FLY} または C_{MID} が $V_{IN}/2$ まで充電されていない (詳細については、 代表的なアプリケーション を参照)。 $\overline{FAULT}$ のローは、 C_{FLY} または C_{MID} が $V_{IN}/2$ まで充電できない異常状態があることを示します。2) 通常動作時に、電圧が、HYS_PRGM ピン電圧で設定されたウィンドウ量だけ、 $V_{IN}/2$ から外れている。3) ダイ温度が内部で設定された制限値を超えている、あるいは、抵抗分圧器 (使用している場合) の下側抵抗として接続された正温度係数 (PTC) 抵抗が TEMP ピン閾値から外れている。4) これらの状態で TRACK/SS ピンもローにプルダウンされている。

J4	INTV _{CC}	内部レギュレータ出力。ゲート・ドライバ回路と制御回路にはこのレギュレータから電力が供給されます。INTV _{CC} ピンをこのデータシートに記載されていない他の目的のために使用しないでください。
J9	TEMP ⁺	温度センサーの正入力。2N3906 シリーズの PNP バイポーラ・ジャンクション・トランジスタ (BJT) のエミッタ。TEMP ⁺ ピンと一緒に使用し、 $I_{TEMP^+} = 100\mu A$ および $I_{TEMP^-} = -100\mu A$ の DC 電流を追加で印加すると、TEMP ⁺ と TEMP ⁻ の間の電圧差がモジュールの内部温度を表します。測定用に、TEMP ⁺ と TEMP ⁻ の間にフィルタ・コンデンサを追加することを推奨します。詳細については、 アプリケーション情報のセクション を参照してください。それ以外の場合には、電氣的にオープンにしておきます。
K3	TIMER	チャージ・バランシング・タイマー入力。このピンとグラウンドの間にコンデンサを接続し、コンデンサ・バランシング・フェーズ中に C _{FLY} と C _{MID} を $V_{IN}/2$ まで充電するために割り当てられる時間の量を設定します。また、コンデンサが設定時間内にこの電圧に達しなかった場合の自動再試行タイムアウトも設定できます。TIMER が 0.5V~1.2V の範囲にあるとき、コンデンサ C _{FLY} および C _{MID} の充電がイネーブルされます。TIMER 電圧が 1.2V になる前にコンデンサがバランスしたら、この電圧はグラウンドにリセットされ、通常動作がスタートします。ただし、電圧が 1.2V になったときにバランスに達していなかった場合は、コンデンサの充電が終了し、自動再試行タイムアウト時間がスタートします。TIMER コンデンサは、4V に達するまで半分のスルー・レートで増加し、その後ゼロにリセットされて元のスルー・レートでスタートします。0.5V に達すると C _{FLY} と C _{MID} の充電を再びスタートし、このプロセスを繰り返します。
K4	TEST	テスト・ピン。ATE 試験でのみ使用します。このピンは開放のままにしてください。
K9	TEMP ⁻	温度センサーの負入力。2N3906 シリーズの PNP バイポーラ・ジャンクション・トランジスタ (BJT) のコレクタとベース。TEMP ⁺ ピンと一緒に使用し、 $I_{TEMP^+} = 100\mu A$ および $I_{TEMP^-} = -100\mu A$ の DC 電流を追加で印加すると、TEMP ⁺ と TEMP ⁻ の間の電圧差がモジュールの内部温度を表します。測定用に、TEMP ⁺ と TEMP ⁻ の間にフィルタ・コンデンサを追加することを推奨します。詳細については、 アプリケーション情報のセクション を参照してください。それ以外の場合には、電氣的にオープンにしておきます。
K10	EXTV _{CC}	INTV _{CC} に接続された内蔵 LDO への外部電源入力。この LDO は INTV _{CC} に電力を供給し、EXTV _{CC} が 7V (代表値) より高いときは常に、 V_{IN} から電力を供給される内蔵 LDO はバイパスされます。このピンはフロート状態にしないでください。また、20V の絶対最大定格を超えないようにしてください。この機能を使わない場合、EXTV _{CC} は GND に接続してください。パワー・モジュールの内部温度の上昇を抑えるため、EXTV _{CC} を 7.5VDC (安全率を高めるため理想的には 8VDC) 以上でバイアスすることを強く推奨します。 $V_{OUT} \geq 8V$ となるアプリケーションでは、 V_{OUT} と EXTV _{CC} を接続してください。 $V_{OUT} < 8V$ となるアプリケーションでは、外部バイアス電源を使用して EXTV _{CC} を 8V (またはそれ以上) で駆動してください。EXTV _{CC} を外部から駆動する場合、常に $EXTV_{CC} \leq V_{IN}$ および $EXTV_{CC} \leq 20V$ が確保されるよう注意してください。
K11	TEMP	温度検出入力。PTC 抵抗を抵抗分圧器の下側抵抗として使用し、TEMP ピンを分圧器のコモン・ポイントに接続します。PTC 抵抗は、プリント回路基板 (PCB) の高熱部をモニタします。1.22V の TEMP 閾値に達すると、LTM4654 は 100ms 間スイッチングを停止してから、再試行します。使用しない場合は、このピンをグラウンドに接続します。

K12	V _{FB}	エラー・アンプの帰還入力。このピンと SGND の間に抵抗 R_{VFB} を接続して V_{OUT} 出力電圧を設定します。R_{VFB} は次式で与えられます。 $R_{VFB}(k\Omega) = \frac{60.4k\Omega}{\frac{V_{OUT}}{V_{FB}} - 1}$ EXT_REF が INTV_{CC} に接続されている場合、パワー・モジュールは V_{FB} ピンを 0.8V（公称値）で安定化します。EXT_REF を使用している場合、または TRACK/SS が外部駆動されて V_{FB} の目標サーボ電圧に影響を及ぼしている場合、R_{VFB} の値はそれに対応して計算する必要があります。（詳細については、アプリケーション情報のセクションを参照してください。）
L3	RUN	RUN 制御入力。このピンは、フロート状態にするか、1.3V を超える電圧を印加してコントローラをオンにします。電圧が 1.3V 未満の場合このピンには 1μA のブルアップ電流が流れています。
L4	SGND	信号グラウンド。すべての小信号部品と外部補償部品（使用している場合）は、この信号グラウンドに接続する必要があります。信号グラウンドは、パワー・モジュール内で GND に接続されています。外部で SGND と GND を接続する必要はありません。
L9	TRACK/SS	出力電圧のトラッキングとソフトスタート入力。LTM4654 は、V _{FB} の電圧を 0.8V、EXT_REF ピン電圧、TRACK/SS ピン電圧の 3 つのうち最も低い電圧に安定化します。このピンには 10μA の内部ブルアップ電流源が接続されています。このピンとグラウンドの間に接続したコンデンサにより、最終レギュレーション出力電圧までのランプ昇降時間が設定されます。あるいは、別の電圧源の抵抗分圧器をこのピンに接続すると、起動時に LTM4654 の出力電圧はその電源をトラッキングします。
L10	COMPb	デフォルト・ループ補償ネットワーク。COMP _a を COMP _b に接続して、デフォルトのループ補償を使用します。
L11	HYS_PRGM	このピンからは 10μA の電流が流れます。このピンからグラウンドに抵抗を接続することで生成される電圧で、V _{IN} /2 を中心に等しいウィンドウ閾値を持つウィンドウ・コンパレータが設定されます。MID _{SNS} の電圧がこのウィンドウ閾値内でない場合、FAULT がローに引き下げられ、スイッチングは停止します。C _{FLY} と C _{MID} が V _{IN} の半分に再度バランスされてから、通常動作を再開します。
M2	PGOOD	パワー・グッド・ピン。これはオープン・ドレイン出力です。50μs の内部マスク・タイマー終了後、V _{FB} ピンの電圧が設定ポイントの 7.5% 未満に低下した場合、または 8.5% を超えて増加した場合、PGOOD はグラウンドに引き下げられます。また、FAULT がトリップされた場合もローに引き下げられます。
M3	MODE/PLLIN	モード選択または位相検出器への外部同期入力。外部同期を使用しない場合、このピンを SGND、または INTV _{CC} に接続するか、オープンのままにすることで動作モードを選択できます。このピンを SGND に接続した場合 FCM が有効化され、INTV _{CC} に接続した場合 PSM が有効化されます。このピンをフローティング状態にすると、Burst Mode 動作が有効化されます。外部 SYNC の場合は、クロック信号をこのピンに印加します。内蔵 PLL と内部補償ネットワークにより、内部発振器をこのクロックに同期します。クロックが印加されると、FCM が有効化されます。
M4	CLKOUT	クロック出力ピン。このピンは、LTM4654 のメイン動作クロックと 180° 位相が異なるクロックを出力します。
M9	EXT_REF	外部リファレンス入力。このピンに電圧を印加することで、V _{FB} がその電圧に安定化するように設定されます。0.4V と 0.93V に設定された内部クランプは、EXT_REF がコマンドできる V _{FB} レギュレーションの下限と上限を設定します。このピンを INTV _{CC} に接続すると、内部リファレンスが出力電圧レギュレーションのために使用されます。

M10	COMP _a	電流制御閾値とエラー・アンプの補償点。電流コンパレータ閾値は、COMP _a 制御電圧に応じて増加します。デフォルトのループ補償を行う場合は、COMP _a と COMP _b を接続します。あるいは、アプリケーション固有のループ補償を行う場合は、COMP _a と SGND の間に直列に R-C ネットワークを接続します。
M11	FREQ	周波数設定ピン。このピンからは 10μA の電流が流れます。グラウンドとの間に抵抗を接続すると電圧が設定され、この電圧によってパワー・モジュールのスイッチング周波数がプログラムされます。

表 5. LTM4654 デバイスの BGA ピン配置（ピン番号順）

PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
A1-C12					
A1	V _{OUT}	B1	V _{OUT}	C1	V _{OUT}
A2	V _{OUT}	B2	V _{OUT}	C2	V _{OUT}
A3	V _{OUT}	B3	V _{OUT}	C3	V _{OUT}
A4	(No Pin)	B4	(No Pin)	C4	(No Pin)
A5	V _{IN}	B5	V _{IN}	C5	V _{IN}
A6	C ⁺	B6	C ⁺	C6	C ⁺
A7	(No Pin)	B7	(No Pin)	C7	(No Pin)
A8	C ⁻	B8	C ⁻	C8	C ⁻
A9	C ⁻	B9	C ⁻	C9	C ⁻
A10	C ⁻	B10	C ⁻	C10	C ⁻
A11	C ⁻	B11	C ⁻	C11	C ⁻
A12	GND	B12	GND	C12	GND
D1-F12					
D1	V _{OUT}	E1	MID	F1	MID
D2	V _{OUT}	E2	MID	F2	MID
D3	V _{OUT}	E3	V _{OUT}	F3	V _{OUT}
D4	(No Pin)	E4	(No Pin)	F4	(No Pin)
D5	V _{IN}	E5	V _{IN}	F5	V _{INSNS}
D6	C ⁺	E6	C ⁺	F6	C ⁺
D7	(No Pin)	E7	(No Pin)	F7	(No Pin)
D8	C ⁻	E8	C ⁻	F8	C ⁻
D9	GND	E9	GND	F9	GND
D10	GND	E10	GND	F10	GND
D11	GND	E11	GND	F11	GND
D12	GND	E12	GND	F12	GND

PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
G1-J12					
G1	MID	H1	MID	J1	GND
G2	MID	H2	MID _{SNS}	J2	GND
G3	V _{OUT}	H3	V _{OSNS}	J3	FAULT
G4	(No Pin)	H4	(No Pin)	J4	INTV _{CC}
G5	C ⁺	H5	C ⁺	J5	(No Pin)
G6	C ⁺	H6	C ⁺	J6	C ⁺
G7	(No Pin)	H7	(No Pin)	J7	(No Pin)
G8	C ⁻	H8	C ⁻	J8	C ⁻
G9	GND	H9	GND	J9	TEMP ⁺
G10	MID	H10	MID	J10	MID
G11	MID	H11	MID	J11	MID
G12	MID	H12	MID	J12	MID
K1-M12					
K1	GND	L1	GND	M1	GND
K2	GND	L2	GND	M2	PGOOD
K3	TIMER	L3	RUN	M3	MODE/PLLIN
K4	TEST	L4	SGND	M4	CLKOUT
K5	(No Pin)	L5	(No Pin)	M5	(No Pin)
K6	C ⁺	L6	C ⁺	M6	C ⁺
K7	(No Pin)	L7	(No Pin)	M7	(No Pin)
K8	C ⁻	L8	C ⁻	M8	C ⁻
K9	TEMP ⁻	L9	TRACK/SS	M9	EXT_REF
K10	EXTV _{CC}	L10	COMPb	M10	COMP _a
K11	TEMP	L11	HYS_PRGM	M11	FREQ
K12	V _{FB}	L12	GND	M12	GND

代表的な性能特性

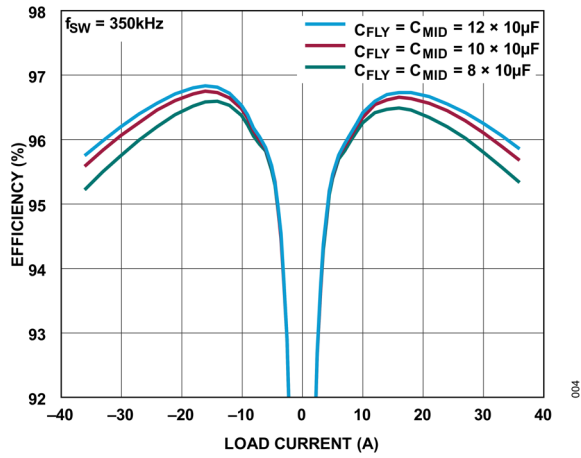


図 4. 効率と負荷電流の関係、 $V_{IN} = 48V$ 、 $V_{OUT} = 9V$

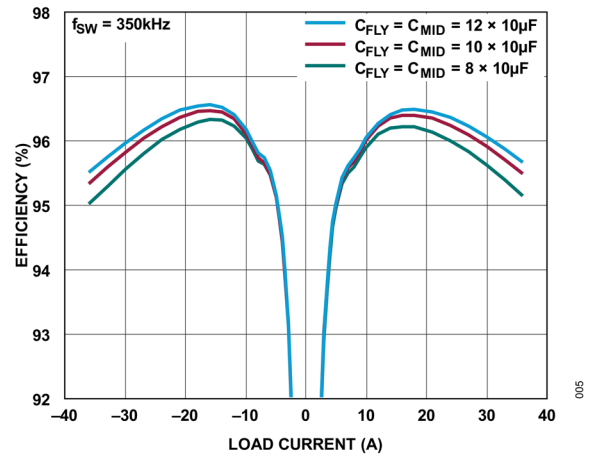


図 5. 効率と負荷電流の関係、 $V_{IN} = 54V$ 、 $V_{OUT} = 9V$

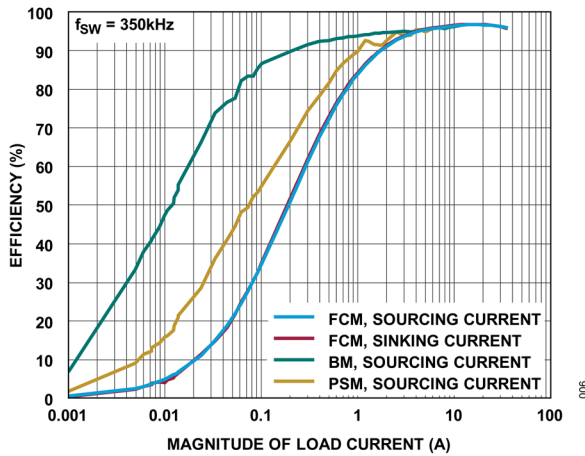


図 6. 効率と負荷電流の関係、 $V_{IN} = 48V$ 、 $V_{OUT} = 9V$

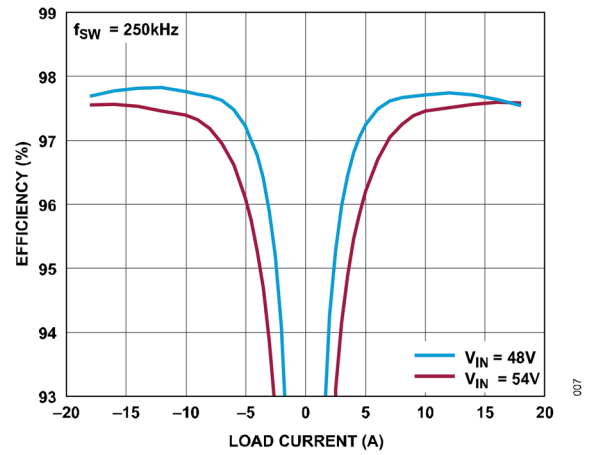


図 7. 効率と負荷電流の関係、 $V_{OUT} = 18V$

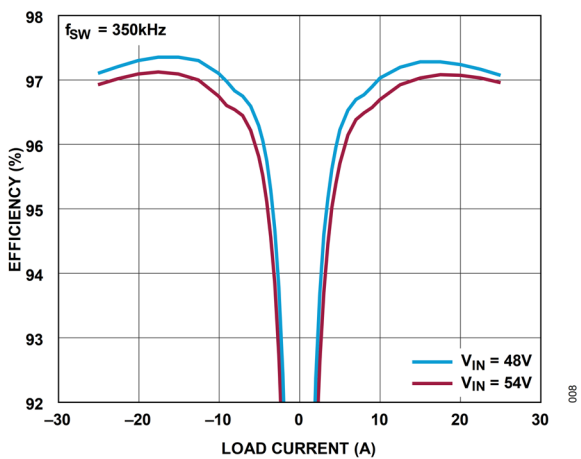


図 8. 効率と負荷電流の関係、 $V_{OUT} = 12V$

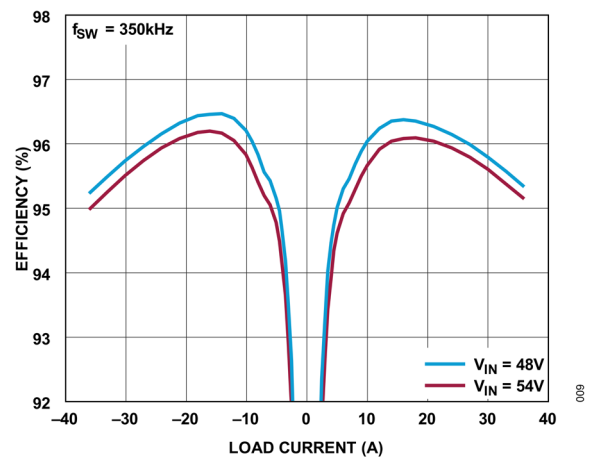


図 9. 効率と負荷電流の関係、 $V_{OUT} = 7.5V$

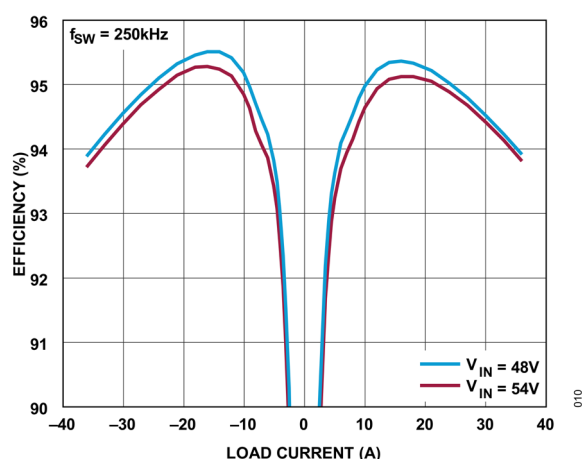


図 10. 効率と負荷電流の関係、 $V_{OUT} = 5V$ 、 $EXTV_{CC} = 8V$

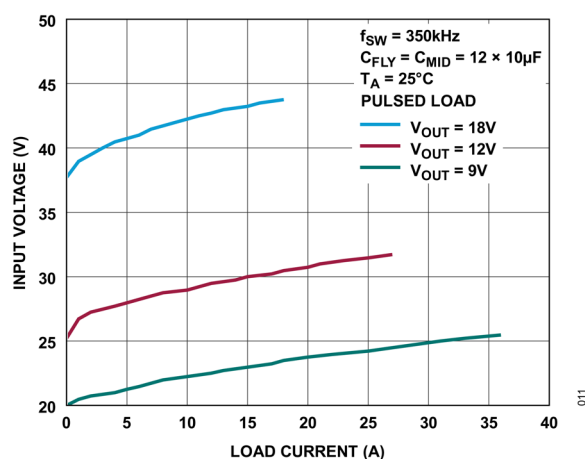


図 11. 代表的な V_{OUT} アプリケーションでの最小 V_{IN}

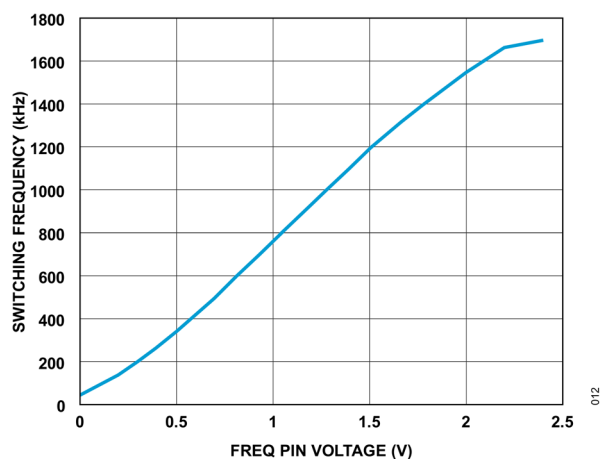


図 12. スイッチング周波数と FREQ ピン電圧の関係

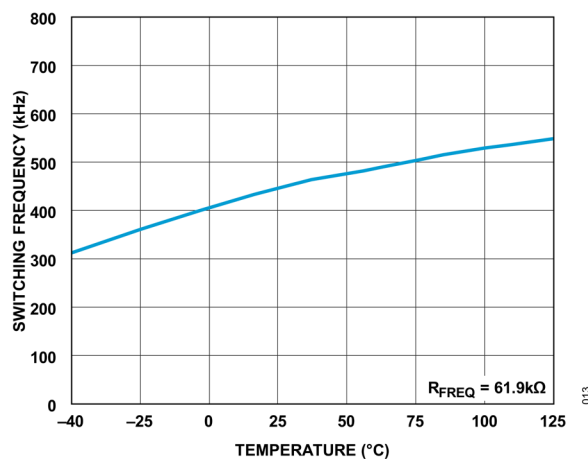


図 13. 発振器周波数と温度の関係

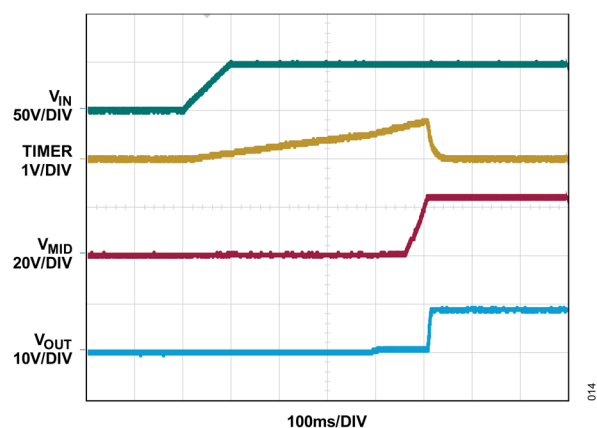


図 14. スタートアップ特性、 $V_{IN} = 48V$ 、 $V_{OUT} = 9V$

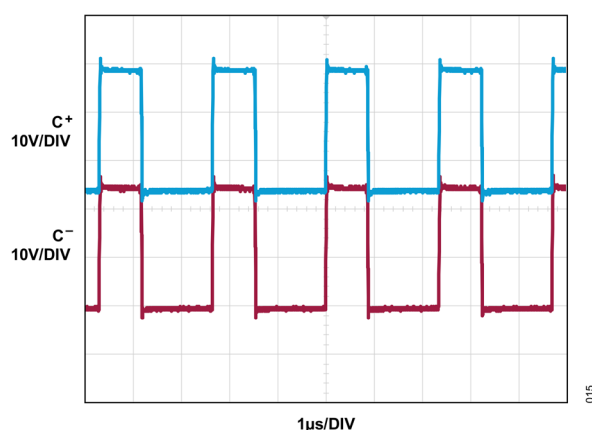


図 15. 定常状態の波形、 $V_{IN} = 48V$ 、 $V_{OUT} = 9V$ 、FCM

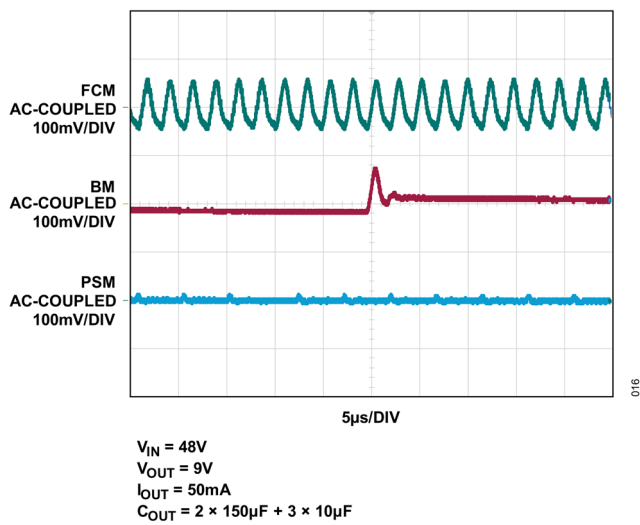


図 16. 定常状態の出力電圧リップル

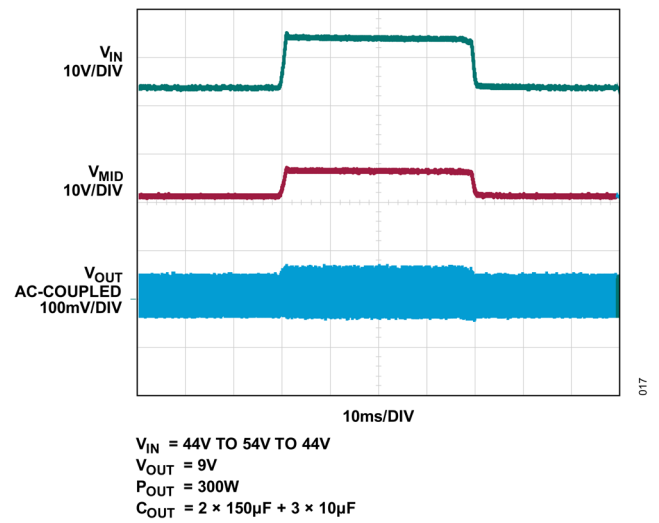


図 17. ライン・トランジェント、 V_{IN} のスルー・レート= 10V/ms

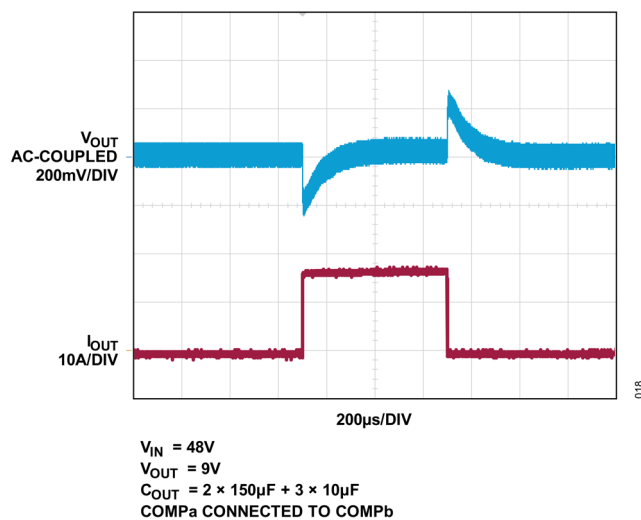


図 18. 負荷過渡応答、150W～300W～150W

動作原理

LTM4654 パワーμModule の概要

LTM4654 は、ハイブリッド・スイッチト・キャパシタ・トポロジを使用した高効率の双方向（ソース／シンク）中間バス・コンバータ（IBC）です。4つのパワー・スイッチとコンデンサ・バンク（ C_{FLY} および C_{MID} ）がスイッチト・キャパシタ段を形成し、入力電圧をMIDで2分の1にします。MIDでの電圧は、降圧スイッチング・コンバータのように、パワー・インダクタと出力コンデンサを通じて更に降圧されます。LTM4654 は、インダクタ電流のピーク電流モード制御を採用してスイッチのパルス幅変調（PWM）を行い、正確な出力レギュレーションを維持します。パワー・スイッチのソフト・スイッチングにより、優れた効率と電磁干渉（EMI）性能を実現します。

電流モード制御はインダクタ電流のサイクルごとの電流制限が可能であるため、短絡時にLTM4654の内部部品を保護できます。電流モード制御によって、LTM4654 は良好なトランジェント性能を示し、幅広い出力コンデンサに対して安定したマージンを確保しています。LTM4654 の内部補償ネットワークは、代表的なアプリケーションのほとんどに対して十分な性能を持っています。 V_{FB} ピンとグラウンドの間に1個の抵抗を接続することで、出力電圧を設定できます。

スイッチング周波数は、FREQ ピンとSGNDの間に抵抗を1個接続することで設定できます。LTM4654 を使用したIBCアプリケーションの代表的なスイッチング周波数は300kHz～500kHzです。パワー・モジュール内のフェーズ・ロック・ループ（PLL）により、スイッチング周波数を外部クロックに同期させることができます。

RUN ピンを1.1V未満に引き下げると、すべてのスイッチング回路および内部回路がオフになり、レギュレータはシャットダウン状態になります。TRACK/SS ピンを使用すると、起動時の出力電圧上昇と電圧トラッキングを設定できます。0.8Vの内部バンドギャップ・リファレンスは、EXT_REF ピンに適切な電圧を印加することでオーバーライドできます。詳細については、[アプリケーション情報](#)のセクションを参照してください。

パワー・モジュールの内部温度をモニタするために、汎用の温度ダイオードが内蔵されています。また、TEMP ピンを使用して過熱（OT）保護のトリップ・ポイントを設定できます。出力帰還電圧がレギュレーション・ウィンドウから外れると、内蔵の過電圧（OV）コンパレータまたは低電圧（UV）コンパレータがオープン・ドレインのPGOOD出力をローにします。

パワー・モジュールに外部接続されたコンデンサ・バンク C_{FLY} および C_{MID} も電力伝達部品の一部です。LTM4654 はこれらのコンデンサ・バンクを使用して、入力から出力へ効率的に電力を供給します。これらのコンデンサは、アナログ・デバイセズ独自の制御手法を用い、コンデンサ・バランシング・フェーズで最初に充電されます。このバランシングにより、同様のスイッチト・キャパシタ・ベースのトポロジで見られるような大きなトランジェント電流をなくすることができます。コンデンサ・バンクの電圧は、LTM4654 によって常時モニタリングされ、バランスが取られています。TIMER および HYS_PRGM の専用ピンは、バランシングの時間間隔と電圧ウィンドウを設定するために設けられており、LTM4654 のアプリケーションごとに調整できます。バランシング・フェーズの後、通常のスイッチング動作がスタートします。各スイッチング・サイクルにおいて、コンデンサ C_{FLY} は C_{MID} と直列または並列に接続されます。詳細については、[アプリケーション情報](#)のセクションを参照してください。

ブロック図

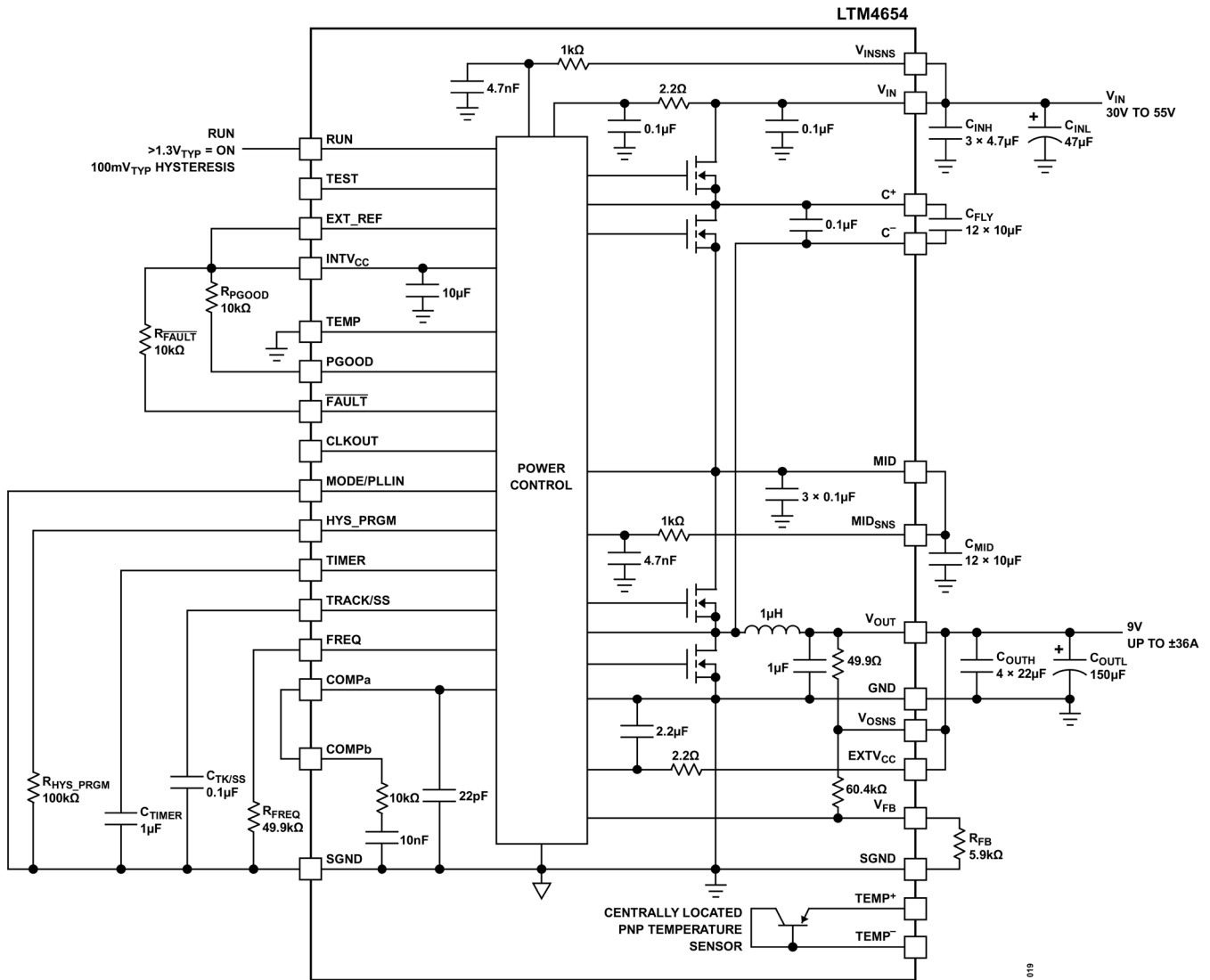


図 19. 簡略化したブロック図

表 6. デカップリング条件

$T_A = 25^\circ\text{C}$ 。図 19 (ブロック図) を参照してください。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C_{FLY}	External flying capacitor requirement, $30\text{V} \leq V_{IN} \leq 55\text{V}$, $V_{OUT} = 9\text{V}$	$P_{OUT} = 300\text{W}^{(4)}$	80	100	120	μF
C_{MID}	External midpoint capacitor requirement, $30\text{V} \leq V_{IN} \leq 55\text{V}$, $V_{OUT} = 9\text{V}$	$P_{OUT} = 300\text{W}^{(4)}$	80	100	120	μF
C_{OUT}	External output capacitor requirement, $30\text{V} \leq V_{IN} \leq 55\text{V}$, $V_{OUT} = 9\text{V}$	$P_{OUT} = 300\text{W}^{(4)}$		150		μF

コンデンサ・バランシング・フェーズ

最初の起動時に、フライング・コンデンサ C_{FLY} と C_{MID} の電圧を測定します。これらの電圧のどちらかが $V_{IN}/2$ でなかった場合、TIMER のコンデンサをチャージ・アップできるようになります。TIMER コンデンサの電圧が $0.5V$ に達すると、内部電流源がオンになり、 C_{FLY} 電圧が $V_{IN}/2$ まで上昇します。 C_{FLY} 電圧が $V_{IN}/2$ に達すると、次に C_{MID} が $V_{IN}/2$ まで充電されます。この間、TRACK/SS ピンはローに引き下げられます。この初期起動時には、 $\overline{FAULT}$ ピンがローに引き下げられることはありません。TIMER コンデンサの電圧が $1.2V$ になる前に C_{FLY} および C_{MID} の電圧が $V_{IN}/2$ に達すると、TRACK/SS がリリースされ、チャージ・アップが可能となります。TIMER ピンはグラウンドにリセットされ、その状態を維持します。通常動作を開始します（図 20a を参照）。ただし、 V_{TIMER} が $1.2V$ になったときに C_{FLY} と C_{MID} の電圧が $V_{IN}/2$ でなかった場合、内部電流源がオフになり、TIMER コンデンサは $4V$ になるまで最初の半分のレートで充電されます。その後 TIMER はゼロにリセットされ、 C_{FLY} と C_{MID} が $V_{IN}/2$ になるまで、LTM4654 は上記のプロセスを繰り返します（図 20b を参照）。

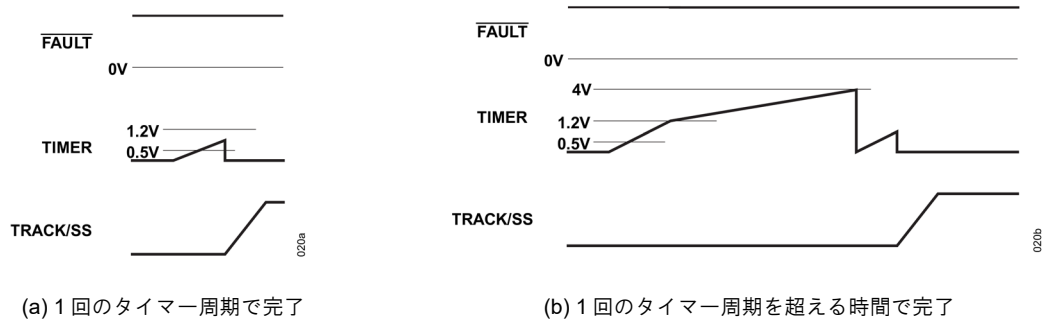


図 20. 起動時のチャージ・バランシング

通常動作時には、 C_{MID} だけが、HYS_PRGM とグラウンドの間に接続された抵抗で設定されたウィンドウの量だけ $V_{IN}/2$ から外れていないかをモニタされます。この抵抗の電圧は、 $V_{IN}/2$ の上下に同じ量のウィンドウ閾値を設定します。 V_{CMID} がこの電圧ウィンドウから外れると、すべてのスイッチングが停止し、TRACK/SS ピンがローに引き下げられます。対応する内部電流源がオンになり、 C_{FLY} と C_{MID} の電圧を $V_{IN}/2$ に戻します。 $\overline{FAULT}$ ピンはローに引き下げられ、バランシングが完了するとリリースされます。このバランシングの間、PGOOD もローに引き下げられます。バランシングが完了すると、TRACK/SS ピンもチャージ・アップ可能になります（図 21a および図 21b を参照）。HYS_PRGM を $INTV_{CC}$ に接続すると、ウィンドウ閾値は $V_{IN}/2$ を中心に $\pm 0.8V$ に設定されます。

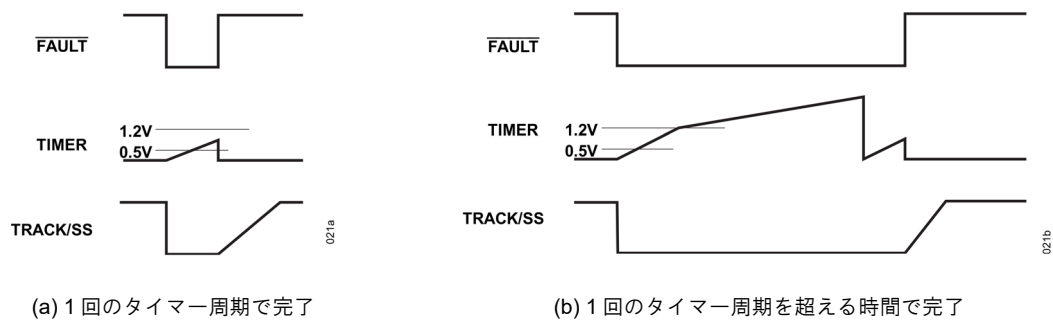


図 21. 通常動作時のチャージ・バランシング

メイン制御ループ

コンデンサ・バランス・フェーズが完了すると、通常動作がスタートします。パワー・スイッチのオン／オフは、パワー・インダクタのピーク電流に基づきます。ピーク・インダクタ電流は **COMP_a** ピン電圧で制御されます。この電圧は、トランスコンダクタンス・エラー・アンプの出力です。**V_{FB}** ピンは、**V_{OUT}** からの電圧帰還信号を受け取り、この信号がエラー・アンプによって内部リファレンス電圧と比較されます。負荷電流が増加すると、**0.8V** のリファレンス電圧に対して **V_{FB}** がわずかに低くなるので、平均インダクタ電流が新しい負荷電流に一致するまで **COMP_a** 電圧を増加させます。

各スイッチング・サイクルにおいて、コンデンサ **C_{FLY}** は **C_{MID}** と直列または並列に接続されます。**C⁺** の電圧は **V_{IN}** と **V_{IN}/2** の間を交互に切り替わり、**C⁻** の電圧は **V_{IN}/2** とグラウンドの間を交互に切り替わります。**MID** の電圧と **C_{FLY}** の電圧は、それぞれおよそ **V_{IN}/2** になります。

アプリケーション情報

図 1 に示した標準アプリケーション回路は、LTM4654 の基本的なアプリケーション回路を示しています。

INTV_{CC}/EXTV_{CC} 電源

パワー・スイッチのドライバ、およびほとんどの内部回路の電力はINTV_{CC}ピンから供給されます。EXTV_{CC}ピンがグラウンド、または7V（代表値）未満の電圧に接続されている場合、内蔵の 5.8V リニア・レギュレータが V_{IN} から INTV_{CC} に電力を供給します。EXTV_{CC} が 7V（代表値）を超えている場合、このリニア・レギュレータはオフになり、別の 5.8V リニア・レギュレータがオンになって EXTV_{CC} から INTV_{CC} に電力を供給します。EXTV_{CC} ピンにより、高効率の外部電源から INTV_{CC} に電力を供給できるため、LTM4654 の全体的な効率向上につながります。V_{OUT} が 7.5V（安全率を高めるため理想的には 8V）以上となるアプリケーションでは、EXTV_{CC} を直接 V_{OUT} に接続できます。

シャットダウンと起動

RUN ピンが 1.1V 未満になると、INTV_{CC} のリニア・レギュレータ、およびメイン制御ループを含むすべての内部回路はシャットダウン・モードに入ります。RUN ピンをリリースすると、1μA の内部電流源によって RUN ピンがプルアップされ、LTM4654 がイネーブルされます。また、ロジック電圧が絶対最大定格である 6V を超えていなければ、RUN ピンはロジック電圧で直接駆動することもできます。

出力電圧 V_{OUT} のスルー・レートは、TRACK/SS ピンの電圧で制御できます。TRACK/SS ピンの電圧が内部リファレンス電圧の 0.8V（または外部リファレンスを使用する場合は EXT_REF）より低い場合、LTM4654 は V_{FB} 電圧をリファレンス電圧ではなく TRACK/SS ピン電圧で安定化します。このため、TRACK/SS ピンと SGND の間に外付けコンデンサを接続することにより、TRACK/SS ピンを使ってソフトスタート時間を設定することができます。LTM4654 のコンデンサ・パラシシング・フェーズが終了すると、10μA の内部プルアップ電流がソフトスタート・コンデンサを充電し、電圧の上昇が始まります。このピンの電圧は 0V からリファレンス電圧（およびそれ以上）まで直線的に上昇するため、出力電圧 V_{OUT} はゼロから最終設定値までスムーズに上昇します。ソフトスタートは、LTM4654 の最大出力電流を制限することによってではなく、TRACK/SS ピン電圧の上昇率に応じて出力ランプ電圧を制御することによって行われることに注意してください。ソフトスタートの合計時間は式 1 を使用して計算できます。

$$t_{\text{SOFT START}} = (0.8V \text{ or } V_{\text{EXT_REF}}) \times \frac{C_{\text{SS}}}{10\mu A} \quad (1)$$

0.1μF コンデンサを TRACK/SS ピンと SGND の間に接続すれば、LTM4654 を使用する代表的な IBC アプリケーションのほとんどに対して十分です。

出力電圧トラッキング

代わりに、TRACK/SS ピンを使って、V_{OUT} の起動を別の電源の起動に追従させることもできます。このためには、通常、別の電源とグラウンドの間の外付け抵抗分圧器に TRACK/SS ピンを接続する必要があります。トラッキングは、図 22a と図 22b に示すように同時トラッキングと比例トラッキングのどちらかに設定できます。以下の説明では、V_{OUT1} は別の電源の出力を指し、V_{OUT2} は V_{OUT1} をトラッキングする LTM4654 の出力を指すものとします。図 22a に示す同時トラッキングを実行するには、抵抗分圧器（R1 および R2）を外部電源 V_{OUT1} とグラウンドの間に接続し、抵抗分圧器の midpoint を LTM4654 の TRACK/SS ピンに接続します（図 22a を参照）。この分圧器の比率は、式 2 に示すように、下位チャンネルの帰還分圧器の比率と同じにします。このトラッキング・モードでは、V_{OUT1} を V_{OUT2} より高い値に設定する必要があります。これによって、TRACK/SS ピンの最終的な電圧が 0.8V を上回るようになります。

$$\frac{R_1}{R_2} = \frac{60.4k\Omega}{R_{VFB}} \quad (2)$$

同様に、図 22b に示す比例トラッキングを実行するには、抵抗分圧器（R1 および R2）を外部電源と LTM4654 の TRACK/SS ピンの間に接続します（図 22b を参照）。R1 と R2 は、外部電源が定常状態に達したときに TRACK/SS ピンの最終電圧が 0.8V を超えないように値を選択します。この最終電圧を用いて、FB 抵抗 R_{VFB} を選択します。LTM4654 が外部電源電圧 V_{OUT1} の比例トラッキングを行うときの出力電圧 V_{OUT2} は、式 3 によって与えられます。

$$V_{OUT2} = V_{OUT1} \frac{1 + \frac{60.4k\Omega}{R_{VFB}}}{1 + \frac{R_1}{R_2}} \quad (3)$$

ソフトスタートが 0.8V の 82.5%または V_{EXT_REF} の 82.5%に達した後、別の電源をトラッキングするためには、MODE/PLLIN ピンを 0V に設定して LTM4654 を FCM 動作に設定することを推奨します。異なる抵抗を選択することで、LTM4654 は図 22a と図 22b に示す 2 つの異なるトラッキング・モードを実行できます。比例モードでは V_{OUT2} の出力精度は低下しますが、 V_{OUT1} のいかなる変化にも完全に対応できます。どちらのトラッキング・モードにも、TRACK/SS のピン電流が原因による出力電圧設定値の誤差があります。この誤差を最小にするには、分圧器の抵抗値を小さなものにします。

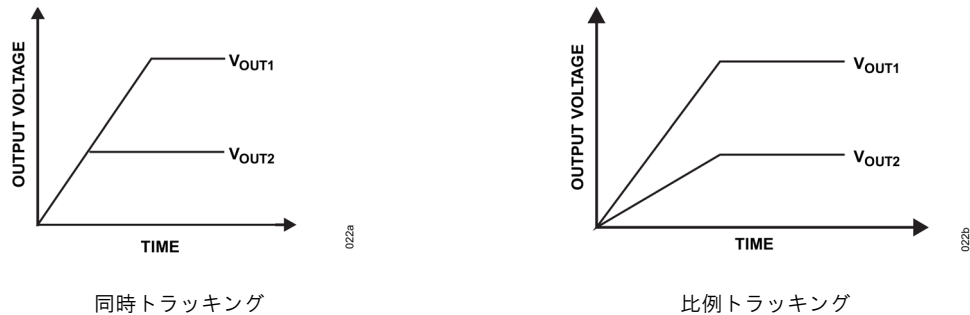


図 22. 出力電圧トラッキングの 2 種類の方法

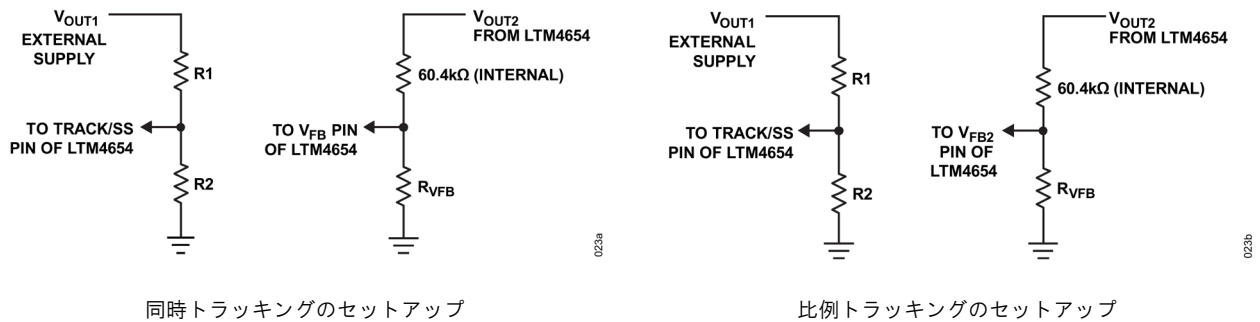


図 23. 同時トラッキングと比例トラッキングのセットアップ

Burst Mode 動作、パルススキッピング・モード、または強制連続モード

LTM4654 は、高効率の Burst Mode 動作、パルススキッピング・モード (PSM)、または強制連続モード (FCM) になるように設定できます。FCM 動作を選択するには、MODE/PLLIN ピンを SGND に接続します。PSM 動作を選択するには、MODE/PLLIN ピンを INTV_{CC} に接続します。Burst Mode 動作を選択するには、MODE/PLLIN ピンをフロート状態にします。

コントローラで Burst Mode 動作が有効化されていて、平均インダクタ電流が負荷電流より大きい場合、エラー・アンプが COMP_A ピンの電圧を低下させます。COMP_A 電圧が 0.5V を下回ると、内部スリープ信号がハイになり（スリープ・モードが有効化され）、スイッチングがオフになります。スリープ・モードでは、負荷電流が出力コンデンサから供給されます。出力電圧が低下するにつれて、COMP_A ピンの電圧が上昇します。出力電圧が十分低下すると、スリープ信号はローになり、コントローラは内部発振器の次のサイクルでパワー・スイッチをオンにして、通常動作を再開します。コントローラで Burst Mode 動作が有効化されているとき、コントローラは不連続動作を行います。

FCM 動作では、ピーク・インダクタ電流は COMP_A ピンの電圧で決まります。スイッチング周波数は、R_{FREQ} 抵抗で設定された値で一定となり、インダクタ電流はスイッチング期間中、連続状態を維持します。このモードでは、軽負荷での効率が Burst Mode 動作の場合よりも低下します。ただし、連続モードには負荷過渡応答が速く、出力リップル・ノイズが低いという利点があります。

MODE/PLLIN ピンを INTV_{CC} に接続すると、LTM4654 は軽負荷時にパルススキッピング・モード (PSM) で動作します。負荷が非常に軽い場合、スイッチングは数サイクルの間オフ（パルスをスキップ）し、インダクタ電流は逆転できなくなります（不連続動作）。FCM 同様、このモードでは、Burst Mode 動作と比べて出力リップル、オーディオ・ノイズ、および RF 干渉が低減します。軽負荷時には PSM は FCM より高い効率が得られますが、Burst Mode 動作ほどの高効率は得られません。MODE/PLLIN ピンでどのモードを選択したかに関わらず、LTM4654 は、起動時には常に PSM で動作します。

周波数の選択とフェーズ・ロック・ループ (PLL)

LTM4654 のスイッチング周波数は、FREQ ピンで選択できます。MODE/PLLIN ピンを駆動外部クロック源で駆動しない場合、FREQ ピンを使用してコントローラの動作周波数を 200kHz~1MHz の範囲で設定できます。FREQ ピンから 10μA の電流が流れているため、SGND との間に 1 個の抵抗を接続することでコントローラのスイッチング周波数を設定できます。図 24 に、スイッチング周波数の変化と、FREQ ピンと SGND の間に接続した抵抗の関係を示します。V_{IN} = 48V または 54V のバス電圧、および V_{OUT} = 9V または 12V の設定による、LTM4654 の代表的なデータ・センター向け IBC アプリケーションでは、40kΩ~60kΩ の FREQ 抵抗を選択すると効率を最大にできます。

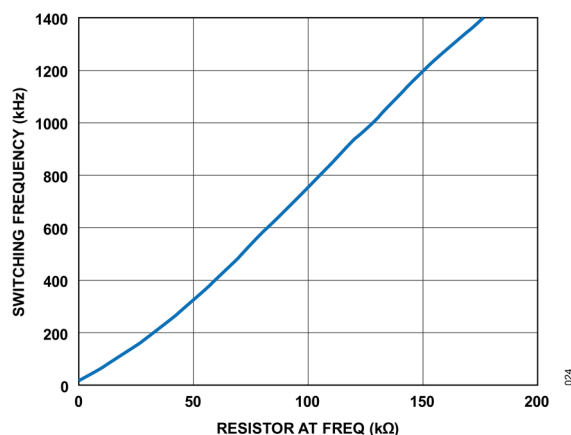


図 24. スwitchング周波数の変化と FREQ ピンと SGND の間に接続した抵抗の関係

LTM4654 にはフェーズ・ロック・ループ (PLL) が内蔵されており、MODE/PLLIN ピンに接続された外部クロック源に内部発振器を同期させることができます。C₁ ピンの立上がりエッジが外部クロック源の立上がりエッジに同期します。同期している場合、コントローラは FCM で動作します。フェーズ・ロック・ループは 200kHz~1MHz の範囲内の任意の周波数にロックできます。外部クロックにロックする前にコントローラの初期スイッチング周波数を設定するために、周波数設定抵抗は必ず配置してください。

温度モニタリング

LTM4654 は、TEMP ピンを通じて高熱部をモニタリングできます。図 25 に示すように、正温度係数（PTC）を持つサーミスタを抵抗分圧器の下側抵抗として用い、この分圧器のコモン・ポイントを TEMP ピンに接続します。これにより、温度が PTC サーミスタのキュリー点を超えると電圧が急激に増加します。PTC サーミスタの特性を図 26 に示します。TEMP ピンが 1.22V に達すると、すべてのスイッチングが 100ms 間停止します。

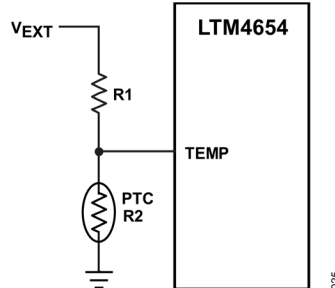


図 25. 温度モニタリングのセットアップ

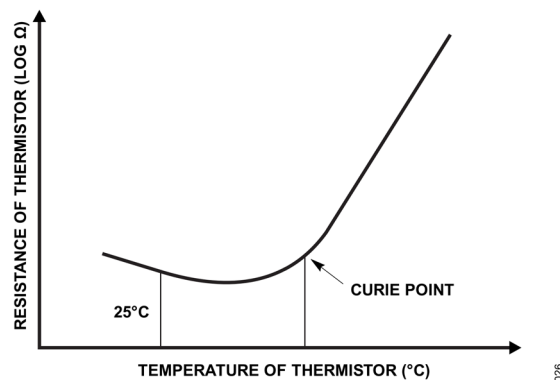


図 26. サーミスタの特性

TEMP ピンの電圧がこの 100ms のタイムアウトの間に 1.1V を下回った場合、TRACK/SS ピンと $\overline{\text{FAULT}}$ ピンの電圧はローに引き下げられてから 100ms 後にリリースされます（図 27 を参照）。TEMP ピン電圧が 1.1V より高いままの場合、このタイムアウト時間は、電圧が 1.1V 未満に低下するまで延長されます。高熱部保護がトリガされる温度は、サーミスタの選択によって決まります。この温度はサーミスタのキュリー点で、多くの場合、25°C での抵抗値の 2 倍となる温度として定義されます。サーミスタの既知のキュリー点抵抗 $R_{2\text{CURIE}}$ を使用し、上側抵抗 R1 を式 4 から求めることができます。

$$R1 = R_{2\text{CURIE}} \frac{V_{\text{EXT}} - 1.22\text{V}}{1.22\text{V}} \quad (4)$$

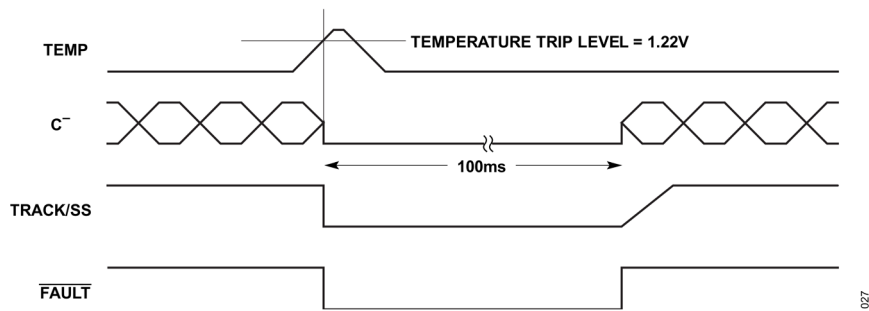


図 27. 温度トリップ特性

TEMP⁺ピンと TEMP⁻ピンの間に PNP トランジスタが内部でダイオード接続されています。このトランジスタは、高熱部に近い、LTM4654 の中心部にあります。TEMP⁺ピンと TEMP⁻ピンの間の電圧を使用すると、LTM4654 の内部温度を正確に見積もることができます。この方法で正確な温度検出を行うには、 $I_{TEMP^+} = 100\mu A$ (TEMP⁺ピンに流れ込む) および $I_{TEMP^-} = -100\mu A$ (TEMP⁻ピンから流れ出す) の DC 電流を印加して、この 2 つのピンの間の電圧差を測定することを推奨します。また、この 2 つのピンの間にフィルタ・コンデンサを接続することを推奨します。 $-2mV/^{\circ}C$ の標準的な温度係数を使用した場合、室温におけるこの 2 ピン間の標準的な電圧差は約 0.6V です。

パワー・グッド

V_{FB}ピン電圧が、0.8V の内部リファレンスまたは EXT_REF で設定されたリファレンスよりも 7.5% 低下または 8.5% 増加した場合、PGOOD ピンがローに引き下げられます。また、RUN ピンが 1.1V を下回った場合や、LTM4654 がソフトスタートまたはトラッキングのフェーズの場合にも、PGOOD はローになります。PGOOD ピンは、V_{FB} ピンがリファレンス・ウィンドウの範囲内に入ると直ちにパワー・グッドを示しますが、V_{FB} がこのウィンドウから外れる場合には、50 μs の内部パワー・バッド・マスクがあります。PGOOD ピンは外付け抵抗によって最大 20V の電源にプルアップできます。

FAULT

LTM4654 の起動時、または RUN ピンを使用してデバイスをイネーブルしているときは、C_{FLY} や C_{MID} を V_{IN}/2 に再度バランシングする必要がある場合でも、FAULT ピンはローに引き下げられません。しかし、通常動作時には、再バランシングが必要な場合に FAULT はローに引き下げられます。FAULT がローになるもう 1 つの原因はサーマル・シャットダウンで、これは、内部温度が 150 $^{\circ}C$ に達するか、TEMP ピンの電圧が 1.22V に達した場合に発生します。FAULT ピンは外付け抵抗によって最大 20V の電源にプルアップできます。

安定性補償

LTM4654 モジュールは、パワー・スイッチの PWM にピーク電流モード制御を採用しています。この制御法により、パワー・インダクタの動的変化がクローズド・ループ応答に及ぼす影響をなくすることができ、補償設計を簡素化できます。LTM4654 の帰還ループを補償するには、タイプ II のネットワークで十分です。このようなネットワークは、COMP_a ピン (LTM4654 内のトランスコンダクタンス・エラー・アンプの出力) と SGND の間に接続されたコンデンサと直列の抵抗で構成されます。22pF の高周波数ロール・オフ・コンデンサが、既にタイプ II ネットワークの一部として LTM4654 の内部で COMP_a ピンに接続されています。

ライン変動や負荷変動に対して必要な出力応答や、帰還ループの位相マージンやゲイン・マージンなどのループ安定性パラメータに応じて、タイプ II ネットワークの部品を選定してください。一般的に、COMP_a ピンのタイプ II ネットワークに対しては、低容量および高抵抗を選択すると、高速過渡応答が実現できますが、ループ安定性には悪影響を及ぼす可能性があります。

COMP_b と SGND の間には、LTM4654 内で、10nF と直列の 10k Ω 抵抗からなる抵抗コンデンサ・ネットワークが接続されています。ほとんどの LTM4654 のアプリケーションでは、すべての COMP_a ピンと COMP_b ピンを互いに接続すれば、ライン変動および負荷変動に対するクローズド・ループ安定性を十分に確保できます。LTM4654 のアプリケーション回路ごとにタイプ II ネットワークを微調整最適化するには、LTspice® 設計ツールの LTM4654 モデルを参照してください。

入力コンデンサの選択

LTM4654 モジュールは、低 AC インピーダンスの DC 電源に接続する必要があります。全負荷状態までの二乗平均平方根（実効値）リップル電流に対応するため、レギュレータの入力に 3 個の 10μF セラミック・コンデンサが必要です。入力バルク容量を増やすために、33μF または 47μF の表面実装アルミ電解バルク・コンデンサを使用できます。このバルク入力容量が必要になるのは、長い誘導性のリードによって入力ソース・インピーダンスが損なわれる場合に限られます。低インピーダンスの電源プレーンを使用する場合、このバルク・コンデンサは不要です。48V または 54V バスの IBC アプリケーション向けには、定格が 100V 以上の入力コンデンサを選択します。インダクタ電流リップルを考えなければ、入力コンデンサの実効値電流は式 5 で概算できます。

$$I_{CIN(RMS)} = \frac{I_{OUTMAX}}{2 \times \eta\%} \sqrt{D \times D'} \quad (5)$$

ここで、D は、 $2 \times V_{OUT}/V_{IN}$ 、 $D' = 1 - D$ です。

式 5 の $\eta\%$ は、モジュールの入力電力と出力電力の推定比です。バルク・コンデンサには、スイッチャに使用できる定格値を備えたアルミ電解コンデンサやポリマー・コンデンサを使用できます。

出力コンデンサの選択

LTM4654 は、優れた過渡応答と低出力電圧リップルを実現できる設計となっています。出力リップルとトランジェントに必要な条件を満たすには、低等価直列抵抗（ESR）の C_{OUT} を選択してください。少なくとも 3 個の 10μF 出力セラミック・コンデンサを V_{OUT} ピンと GND ピンの近くに配置します。これにより C_{OUT} の合計 ESR が下がるため、出力リップルが低減されます。これより離れた位置に、150μF 以上のアルミ電解コンデンサをバルク出力コンデンサとして配置できます。これより下段の負荷に必要なトランジェント仕様を満たせるだけのバルク容量を選択してください。 C_{OUT} を選択する場合、ESR がループ安定性に及ぼす影響を把握しておく必要があります。LTM4654 のアプリケーションごとに C_{OUT} の組み合わせの最適化や微調整を行うには、LTspice 設計ツールの LTM4654 モデルを参照してください。

C_{FLY} と C_{MID} の選択

LTM4654 モジュールでは、モジュールに外部接続されたコンデンサ・バンク C_{FLY} および C_{MID} は電力伝送部品の一部です。そのため、セラミック・コンデンサが最も低 ESR であるため、この用途には適しています。ただし、このタイプのコンデンサを選択する場合には注意が必要です。動作時に C_{FLY} と C_{MID} に加わる DC 電圧は、 V_{IN} 電源のおよそ半分であるため、コンデンサの電圧定格はこれより大きいことが必要です。一般的なルールとして、コンデンサの電圧定格はコンデンサの動作電圧の 2 倍となるよう選択します。電圧定格と容量が同じであれば、ケース・サイズが大きい方が故障率は下がります。

更に、コンデンサの動作温度も考慮する必要があります。動作温度が 85°C を超える場合には X7R の誘電体コンデンサを使用する必要がありますが、85°C 未満での動作の場合は X5R の誘電体コンデンサが適切です。コンデンサの長期信頼性を確保するためには、コンデンサの温度上昇を 20°C 未満、できれば 10°C 未満に維持します。コンデンサの温度上昇は、コンデンサを流れる実効値電流の量と動作周波数によって異なります。

セラミック・コンデンサは電圧係数も大きく、コンデンサに印加された電圧が定格電圧の半分の場合、容量は半分近く減少します。DC バイアスがコンデンサに及ぼす影響は、ケース・サイズが小さいほど大きくなります。コンデンサを決める際には、これらの効果を考慮してください。 C_{FLY} と C_{MID} のリップル電圧は式 6 で与えられます。

$$V_{RIPPLE} = \frac{I_{OUT}}{C_{BANK} \times f_{SW}} \times \frac{2V_{OUT}}{V_{IN}} \quad (6)$$

ここで、 C_{BANK} は C_{FLY} または C_{MID} 、 I_{OUT} は出力電流、 f_{SW} はスイッチング周波数です。

C_{FLY} と C_{MID} のリップル電圧は LTM4654 の消費電力に大きく影響します（代表的な性能特性のセクションの図 4～図 11 を参照）。各コンデンサのリップルがコンデンサの DC バイアス電圧の 2%未満となるようなコンデンサを選択すると、良い出発点となります。例えばコンデンサの DC バイアス電圧が 24V の場合は、リップルを 480mV 未満に抑えます。LTM4654 の損失を最小限に抑えるには、 C_{MID} の容量に C_{FLY} と同じ値を選択してください。

LTM4654 は、9V_{OUT} 時に 300W の出力電力を供給するよう設計されています。300W で効率が最大となるよう、 C_{MID} と C_{FLY} のそれぞれについて、8～12 個の 10μF セラミック・コンデンサを使用します。セラミック・コンデンサの電圧ディレーティングを考慮すると、48V_{IN}～54V_{IN} の範囲のバス電圧に対し 50V 以上の定格のセラミック・コンデンサを選択してください。

タイマーおよびコンデンサ・バランシング・フェーズ

LTM4654 モジュールは、スイッチト・キャパシタ・ハイブリッド・トポロジを使用しています。このトポロジでは、スイッチト・キャパシタ段は、 C_{FLY} および C_{MID} のコンデンサ・バンクが、LTM4654 内のパワー・スイッチを通じて直列または並列に交互に接続される構成となっています。起動の間に、 C_{FLY} および C_{MID} コンデンサは完全に放電されます。コンデンサが放電された状態でスイッチングを開始すると、パワー・スイッチに不必要に大きな電流が流れる可能性があります。この現象を回避するために、LTM4654 では、起動の間に C_{FLY} と C_{MID} の電荷量を V_{IN} の半分にバランスするという、特許取得技術を用いています。

TIMER ピンと SGND の間にコンデンサを接続することで、LTM4654 がコンデンサ・バランシング・フェーズになっている時間を定義できます。このピンの内部電流源が、TIMER コンデンサを充電し、電圧の増加を発生させます。コンデンサ・バランシングは、このピンの電圧が 0.5V～1.2V の間にあるときに開始されます。このコンデンサの選択は、最大入力電圧とコンデンサ・バンク C_{FLY} および C_{MID} の容量に基づいて行います。入力電圧や容量が大きくなると、LTM4654 がコンデンサ・バランシングを完了するのに要する時間が長くなるため、大きな TIMER コンデンサが必要になります。小さな TIMER コンデンサを選択すると、LTM4654 は複数の TIMER サイクルを使用してコンデンサ充電バランシングを完了するため、起動時間が長くなります。 V_{IN} が最大 55V で $C_{MID} = C_{FLY} = 10\mu\text{F} \times 12$ の場合、TIMER コンデンサは 1μF で十分です。

起動時間に対する条件が厳しいアプリケーションでは、TIMER コンデンサにプリバイアス電圧を印加することで TIMER コンデンサを 0.5V まで充電するプロセスを速めることができます。これは、INTV_{CC} と SGND の間に抵抗分圧器を追加し、TIMER コンデンサを TIMER ピンと分圧器の midpoint に接続することで実現できます（図 28 を参照）。分圧器に低抵抗値を使用すると INTV_{CC} の消費電力が増加しますが、高抵抗値を使用すると TIMER ピンのプリバイアス電圧が内部電流源の影響を大きく受けるようになります。110kΩ と 10kΩ の抵抗値を使用した分圧器は、この 2 つの要素のバランスを取った良い設計です。これによって TIMER コンデンサに 0.45V のプリバイアス電圧を供給できるため、このコンデンサを 0.5V まで充電するのに必要な時間を 90%短縮できます。

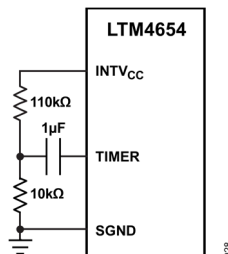


図 28. TIMER コンデンサを 0.5V まで充電する時間を短縮するリファレンス回路

HYS_PRGM の電圧

HYS_PRGM ピンの電圧によって $V_{IN}/2$ を中心とするウィンドウが設定され、フォルト保護が行われます。動作時に MIDSNS の電圧がこのウィンドウから外れると、フォルトが示され、コンデンサ・バランシングがスタートします。そのため、ウィンドウ設定を適切に行うことは、これによって LTM4654 のアプリケーション回路に別の保護層を追加することになるため重要です。

通常動作時には、MID のインピーダンスおよび出力電流に応じて、MID の電圧は $V_{IN}/2$ より高い電圧または低い電圧にセトリングします。一般的に、 I_{OUT} が大きい方が、 $V_{IN}/2$ からの MID の偏差は大きくなります。同様に、 C_{MID} とスイッチング周波数が小さい方が、MID のインピーダンスは高くなります。 $V_{IN}/2$ を基準とする MID の DC オフセットの他、HYS_PRGM ウィンドウを選択する場合には、 C_{MID} の AC リップルも考慮する必要があります (C_{FLY} と C_{MID} の選択のセクションの式 6 を参照してください)。

ほとんどの LTM4654 アプリケーションでは、 $\pm 1V$ のヒステリシス・ウィンドウがあれば適切な動作には十分です。 $\pm 1V$ のウィンドウを設定するには、HYS_PRGM と SGND の間に $100k\Omega$ の抵抗を接続します。

出力電圧の設定

LTM4654 は、EXT_REF が INTV_{CC} に接続されている場合、 $0.8V$ の内部リファレンスを使用します。出力電圧は式 7 で与えられます。ここで、 R_{VFB} は V_{FB} と SGND の間に接続された帰還抵抗です。 V_{OUT} は、必ず最小予想入力電圧の半分未満に設定してください。

$$V_{OUT} = 0.8V \times \left(1 + \frac{60.4k\Omega}{R_{VFB}}\right) \quad (7)$$

EXT_REF ピンに $0.45V \sim 0.9V$ の電圧を印加すると、LTM4654 の出力は、図 29 に示すように EXT_REF をトラッキングします。

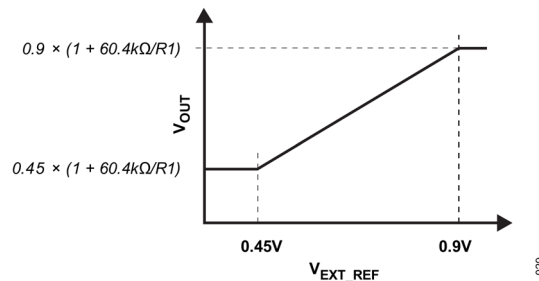


図 29. EXT_REF ピンで設定される出力電圧

この独自のアーキテクチャにより、LTM4654 は、 $V_{OUT} = V_{IN}/4$ の場合に最大効率を示します。降圧比が 4:1 より高くても低くても効率は低下します。 V_{IN} が変化する範囲内で最大効率が必要とされるアプリケーションでは、EXT_REF ピンを使用すると、この V_{IN} の変化をトラッキングしながらも、出力で 4:1 の降圧比を維持できます。この種のセットアップでは、出力電圧も入力電圧と共に変化します。図 30 に、 V_{IN} が $36V \sim 55V$ の間で変化することを考慮した、 $48V$ から $12V$ への降圧用セットアップを示します。

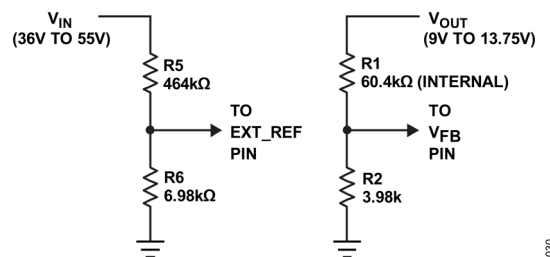


図 30. V_{IN} を 4:1 の比でトラッキングする出力電圧

最小オン時間に関する考慮事項

最小オン時間、 $t_{ON(MIN)}$ は、LTM4654 がパワー・スイッチをオンにすることができる最小時間です。低デューティサイクルのアプリケーションでは、最小オン時間の制限値に接近する可能性があるため、式8が成り立つように注意する必要があります。

$$\frac{2V_{OUT}}{V_{IN}} \times \frac{1}{f_{SW}} > t_{ON(MIN)} \quad (8)$$

デューティサイクルが最小オン時間で対応できる値を下回ると、LTM4654 はサイクルのスキップをスタートします。出力電圧は引き続き安定化されますが、リップル電圧および電流が増加します。LTM4654 の $t_{ON(MIN)}$ は約 210ns です。LTM4654 の動作がスイッチングの最小オン時間に近付くのを回避するために、入出力の降圧比が 6:1 より大きい場合には、スイッチング周波数を 200kHz～400kHz の範囲に下げることが推奨します。

最大デューティサイクルに関する考慮事項

安定した動作を得るには、 C_{FLY} と C_{MID} の充電バランスが各スイッチング・サイクルに対応している必要があります。LTM4654 では、サイクルごとにこのような充電バランスを維持するため、各スイッチング・サイクルに最小のオフ時間が必要となります。これによって、与えられたスイッチング周波数での最大デューティサイクルが決まります。充電バランスのループには寄生抵抗と寄生インダクタンスが存在するため、通常、負荷が増えると共に各スイッチング・サイクルにはより長いオフ時間が必要となります。これはLTM4654が実装されている回路基板のレイアウトに依存し、ケース・バイ・ケースで異なります。スイッチング周波数を低くすると最大デューティサイクルを延長できます。

図 11 には、最小 V_{IN} の推奨値が示されており、これは最大デューティサイクルを表しています。この値は、LTM4654 を実装した標準評価用ボード DC2879A を使用し、様々な V_{OUT} (代表値) アプリケーションを対象に行ったベンチ検証に基づいています。これらのデータは、1 秒よりはるかに短いパルス幅のパルス負荷条件でテストされていることに注意してください。連続的に負荷がかかるアプリケーションで通常動作を維持するには、LTM4654 が充電バランスを行っているときの負荷電流の影響と、ジャンクション温度の上昇の影響を考慮してください。デューティサイクルを適切に低減することを推奨します。

表 7 に、標準評価用ボード DC2879A を周囲温度が室温となっている状態で使用し、全負荷 (300W の出力電力、または 36A DC のインダクタ電流のどちらか先に発生した方) が持続する条件で行ったベンチ検証による、様々な V_{OUT} (代表値) の LTM4654 アプリケーションにおける最小 V_{IN} の推奨値を示します。この表に記載されていない V_{OUT} のアプリケーションについては、図 11 と組み合わせて補間することで最小 V_{IN} を見積もることができます。

表 7. 全負荷条件が持続する動作に対応した最小 V_{IN} の推奨値 ($T_A = 25^\circ\text{C}$)

V_{OUT} (TYPICAL APPLICATION)	5V	9V	12V	18V
Recommended minimum V_{IN}	20V	30V	36V	48V

2 相動作

出力電力が更に大きいアプリケーションには、2つの LTM4654 を並列化して、デュアル・フェーズ・シングル出力の構成を作成できます。[図 43](#) に、2つの LTM4654 モジュール間の主要な信号接続を示します。

双方向（ソース／シンク）の電力フロー

これまで説明してきた動作原理およびアプリケーション情報のすべては、ソースとシンクの両方の電力伝送アプリケーションに適用できます。

シンク方向の電力伝送アプリケーションでは、入力電源が出力側からの電力をシンクできない場合、入力電源と並列に抵抗を接続し、その電力をシンクする必要があります。電力定格を考慮して、適切な抵抗を選択してください。

負出力電圧の設定

LTM4654 は、反転昇降圧コンバータと同様の方法で構成することにより、負の出力電圧を供給できます。これは特に、ATE などの工業用アプリケーションに有用です。

この構成では、入力電圧源の正端子を LTM4654 の V_{IN} ピン、負端子を V_{OUT} ピンに接続します。負荷は LTM4654 の V_{OUT} ピンと GND ピンの間に接続します。負の出力電圧は入力電圧源の負端子を基準とし、これは、LTM4654 の出力側（GND ピン）を入力電圧源の負端子より低い電圧レベルにできることを意味します。

このような構成では、 $V_{IN(NV)}$ を LTM4654 の V_{IN} ピンの電圧レベルと定義し、 $V_{OUT(NV)}$ を LTM4654 の GND ピンの電圧レベルと定義します。どちらの定義も LTM4654 の V_{OUT} ピンを基準とするため、 $V_{IN(NV)}$ が正、 $V_{OUT(NV)}$ が負となります。このような定義では、この構成において LTM4654 から見た V_{IN} ピンから GND ピンへの電圧ストレスは $(V_{IN(NV)} + |V_{OUT(NV)}|)$ となります。この値は 55V を超えないことを推奨します。コンデンサ C_{FLY} と C_{MID} の間の電圧ストレスは $(V_{IN(NV)} + |V_{OUT(NV)}|)/2$ です。

理論的には、このような構成での LTM4654 の動作は、LTM4654 の GND ピンを基準として入力電圧が $(V_{IN(NV)} + |V_{OUT(NV)}|)$ 、出力電圧が $|V_{OUT(NV)}|$ の正の $-V_{OUT}$ のハイブリッド・コンバータと等価で、両方でインダクタ電流は同一となります。したがって、デューティサイクル $D(NV)$ は [式 9](#) で決まります。

$$D(NV) = \frac{2|V_{OUT(NV)}|}{V_{IN(NV)} + |V_{OUT(NV)}|} \quad (9)$$

正の $-V_{OUT}$ のハイブリッド・コンバータと比較した場合の主な違いは、入力電圧源の位置です。このような構成のインダクタ電流は、入力電流と負荷電流の合計に等しくなります。したがって、この場合の負荷電流と DC インダクタ電流の関係は [式 10](#) で決まります。ここで $\eta\%$ は電力モジュールの入力電力と出力電流の比です。

$$I_{OUT} = I_{L(DC)} \times \frac{V_{IN(NV)} \times \eta\%}{V_{IN(NV)} \times \eta\% + |V_{OUT(NV)}|} \quad (10)$$

この構成では、インダクタ電流の一部が循環電流として働くため、負荷電流は DC インダクタ電流よりも小さくなり、入力電圧、出力電圧、電力モジュールの効率に応じて決まります。[代表的な性能特性](#)のセクションに記載された、様々な（正の）出力電圧と負荷電流条件での効率データは、負の出力電圧構成における効率を見積もるのによい参考となります。

この構成では、電流および出力電力の負荷が次の 2 条件を同時に満たすことを推奨します。第 1 は、DC インダクタ電流が±36A を超えないことです。第 2 は、DC インダクタ電流と出力電圧の積（等価電力）が±300W を超えないことです。

最大デューティサイクルに関する考慮事項と同様の内容がこの構成にも適用できます。最大デューティサイクルに関する考慮事項のセクションで述べた負荷電流は、この構成における DC インダクタ電流と等価です。

表 7 と代表的な性能特性をベースに、表 8 に等価の最小 $V_{IN(NV)}$ の推奨値と最大負荷電流を様々な $V_{OUT(NV)}$ （代表値）のアプリケーションに対して示します。全負荷（300W の等価電力、または 36A DC のインダクタ電流のどちらか先に発生した方）が持続する動作条件で、周囲温度が室温になっている状態での値です。この表に記載されていない $V_{OUT(NV)}$ のアプリケーションについては、前述同様、補間することで最小 $V_{IN(NV)}$ と最大負荷電流を見積もることができます。

表 8. 全負荷条件が持続する動作に対応した最小 $V_{IN(NV)}$ の推奨値（ $T_A = 25^{\circ}\text{C}$ ）

$V_{OUT(NV)}$ (TYPICAL APPLICATION)	-5V	-9V	-12V	-18V
Recommended minimum $V_{IN(NV)}$	15V	21V	24V	30V
Recommended maximum $ I_{OUT} $	26A	22A	16A	11A

$V_{IN(NV)} = 30\text{V}$ 、 $V_{OUT(NV)} = -7\text{V}$ を例として用いたシングル・フェーズ動作の標準アプリケーション回路を図 44a に示します。図 44b に、この構成での効率および電力損失データを示します。同様に、双方向動作、およびマルチフェーズの並列動作にもこのような負出力電圧の構成は適用できます。

熱に関する考慮事項と出力電流のディレーティング

ピン配置およびピン機能の説明のセクションに記載された熱抵抗は、JESD51-9 に定義されたパラメータと一致しています。これらのパラメータは、有限要素解析（FEA）ソフトウェアのモデリング・ツールと一緒に使用することを目的としています。これらのモデリング・ツールは、熱的モデリング、シミュレーション、およびハードウェア・テスト・ボードに実装されたパワー・モジュール・パッケージで実施されたハードウェア評価との相関から得られた結果を活用します（ハードウェア評価は、JESD51-9（Test Boards for Area Array Surface Mount Package Thermal Measurements を参照）にも定義されています）。これらの熱係数を提供する理由は、JESD51-12（Guidelines for Reporting and Using Electronic Package Thermal Information を参照）に記載されています。

多くの設計者は、実験装置および評価ボードなどのテスト媒体を使用し、自身のアプリケーションにおけるパワー・モジュール・レギュレータの熱性能を様々な電気的および環境的な動作条件で予測して、FEA 結果を補完することがあります。FEA ソフトウェアを使用しない場合、ピン配置およびピン機能の説明のセクションに記載されている熱抵抗は、それ自体では、熱性能のガイダンスの提供には関係ありません。むしろ、ディレーティング曲線（図 33～図 38）が、ユーザのアプリケーションに関する洞察とガイダンスが得られるような方法で使用でき、これを適宜変更して熱性能とユーザのアプリケーションを関連付けることができます。

ピン配置およびピン機能の説明のセクションには、JESD51-12 に明示的に定義された 3 つの熱係数が記載されています。これらの 3 つの係数を、以下に引用または解説します。

1. θ_{JA} はジャンクションから周囲空気への熱抵抗であり、1 立方フィートの密閉された容器内で測定された、自然対流によるジャンクションから周囲空気への熱抵抗です。この環境は「静止空気」と呼ばれることもありますが、実際には自然対流により空気の動きが生じます。この値はデバイスを JESD51-9 定義のテスト基板にマウントして得られたものであり、実際のアプリケーションや現実的な動作条件を反映したものではありません。
2. θ_{Jcbot} はジャンクションから製品ケース底部までの熱抵抗であり、コンポーネントからのすべての熱放散がパッケージ底部を通じて起こる場合のジャンクションから基板への熱抵抗です。標準的なパワー・モジュールでは、熱の大半がパッケージの底面から放出されますが、周囲環境への熱の放出も必ず発生します。結果として、この熱抵抗の値はパッケージの比較には有用な場合がありますが、テストの条件は一般にはユーザのアプリケーションに即したものではありません。
3. θ_{JCtop} はジャンクションから製品ケース上面への熱抵抗で、部品からの熱放散のほぼすべてがパッケージ上面を通じて行われるものとして決定されます。標準的なパワー・モジュールの電気的接続はパッケージ底部にあるため、熱の大半がジャンクションからパッケージ上面へと流れるように動作するアプリケーションはまれです。 θ_{Jcbot} の場合のように、この値はパッケージの比較には有用な場合がありますが、テストの条件は一般にはユーザのアプリケーションに即したものではありません。

図 31 に熱抵抗を図示します。青色の部分のパワー・モジュール・レギュレータ内部の熱抵抗で、緑色の部分はパワー・モジュールの外部の熱抵抗です。

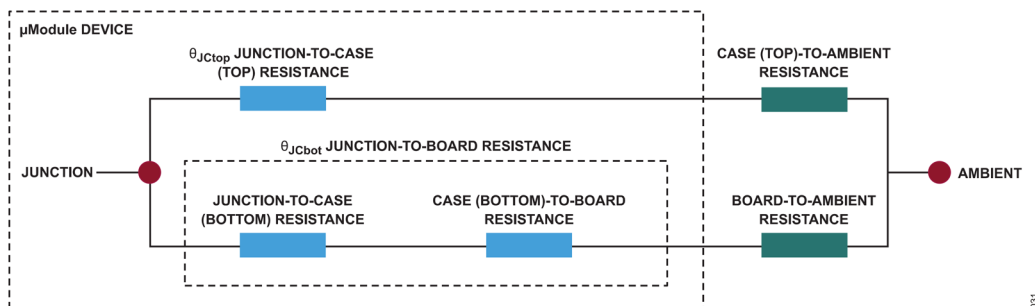


図 31. JESD51-12 の熱係数の図解

実際には、JESD51-12 の定義による（または [ピン配置およびピン機能の説明](#) のセクションに記載された）4 つの熱抵抗パラメータは、個別でも、あるいはいくつかを組み合わせただけの場合でも、パワー・モジュールの通常の動作条件を反映または表現するものではありません。例えば、通常の基板実装アプリケーションでは、デバイスの総電力損失（熱）の 100% が、パワー・モジュールの上部のみを通して、または底部のみを通して（規格でそれぞれ θ_{JCtop} と θ_{JCbot} として定義しているように）熱伝導することは決してありません。ヒート・シンクも空気流もない場合は熱の大半が基板へと流れるとしても、実際には電力損失はパッケージから両方向に熱として放散されます。

SIP（システム・イン・パッケージ）モジュール内部には、電力を放散する複数のパワー・デバイスおよび部品が存在し、結果として、部品またはダイの異なるジャンクションに対する熱抵抗は、パッケージの全電力損失に対して厳密に線形であるわけではないという点に留意する必要があります。この複雑な問題を、モデリングの簡潔性を犠牲にすることなく、同時に現実的な実用性を無視することなく解決するために、このデータシートに記載されている熱抵抗値は、実験室での恒温槽を使ったテストと FEA ソフトウェア・モデリングを併用する方法を採用して合理的に定義し、相関付けを行っています。（1）はじめに、FEA ソフトウェアを使用して、パワー・モジュールおよびすべての適切な材料係数で規定された PCB の機械的な配置を正確に構築し、電力損失源を正確に定義します。（2）このモデルによって、JESD51-9 に整合するソフトウェア定義の JEDEC 環境をシミュレートし、電力損失となる熱流を予測します。

LTM4654 のパッケージでは、上部のインダクタがヒート・シンクも兼ねており、下部のパワー・スイッチの熱を除去できるよう設計されています。底部の基板材料は、プリント基板（PCB）への熱抵抗が非常に小さいものを使用しています。デバイス上部にヒート・シンクを外付けすると、空気流がある場合に優れたヒート・シンク効果が得られます。

図 32 は LTM4654 の熱画像で、48V 入力、9V 33A 出力、350kHz、周囲温度 21°C、ヒート・シンクなし、400LFM の空気流の条件下でのものです。

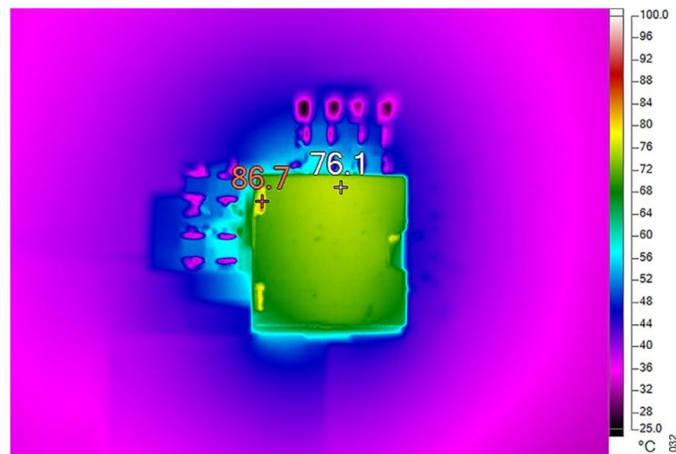


図 32. 48V 入力、9V 33A 出力、400LFM の空気流、ヒート・シンクなしの条件での熱画像
（全層に 2 オンスの銅を用いた 6 層 PCB をベースに使用）

ディレーティング曲線

図 33～図 38 のディレーティング曲線を使用すると、様々な空気流条件での熱抵抗 θ_{JA} の値を概算できます。特に指定のない限り、 $C_{FLY} = C_{MID} = 12 \times 10\mu F$ です。

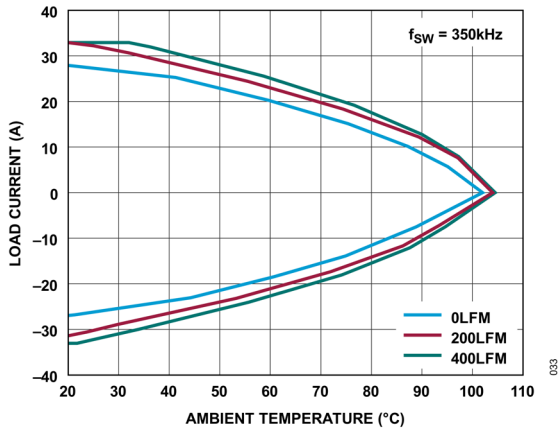


図 33. 48V 入力、9V 出力でのディレーティング曲線、ヒート・シンクなし

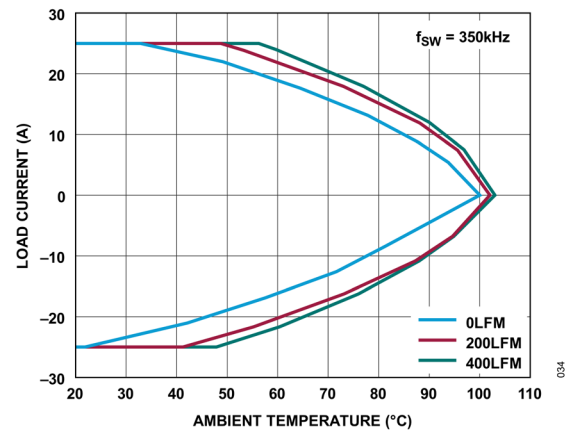


図 34. 48V 入力、12V 出力でのディレーティング曲線、ヒート・シンクなし

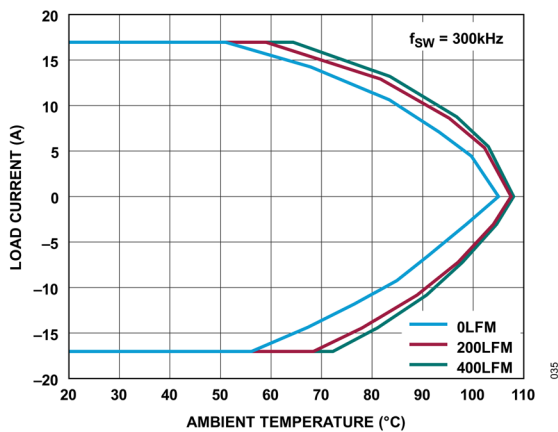


図 35. 48V 入力、18V 出力でのディレーティング曲線、ヒート・シンクなし

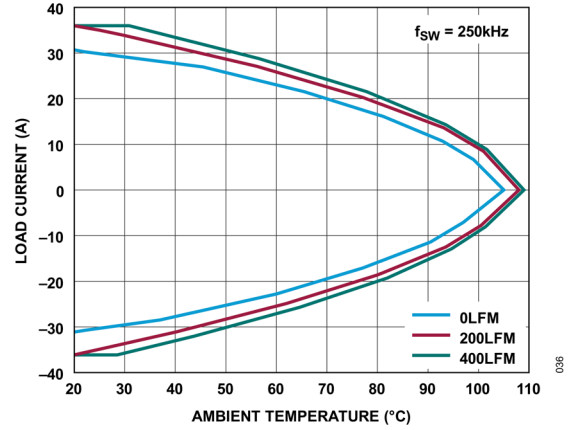


図 36. 48V 入力、5V 出力でのディレーティング曲線、ヒート・シンクなし

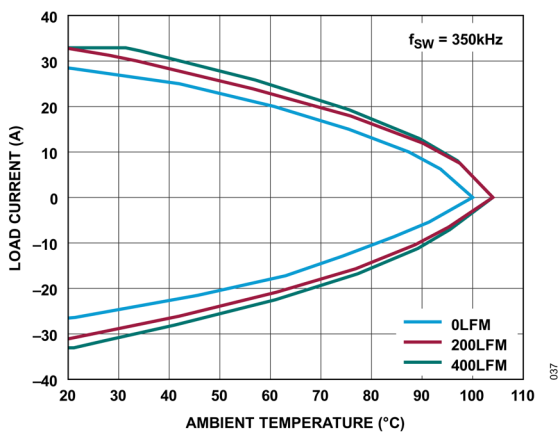


図 37. 48V 入力、9V 出力でのディレーティング曲線、ヒート・シンクなし、 $C_{FLY} = C_{MID} = 10 \times 10\mu F$

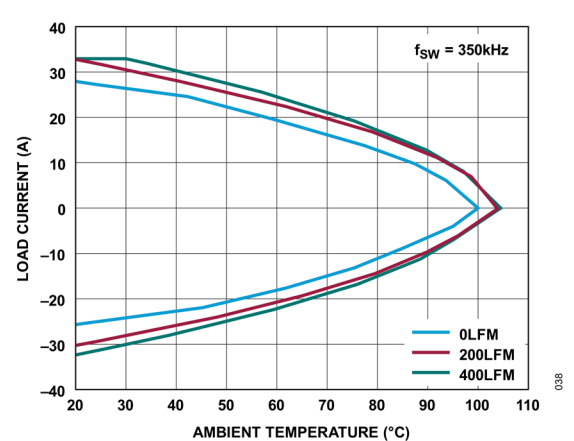


図 38. 48V 入力、9V 出力でのディレーティング曲線、ヒート・シンクなし、 $C_{FLY} = C_{MID} = 8 \times 10\mu F$

コンデンサの選択に関する考慮事項

表 9. バルク・コンデンサおよびセラミック・コンデンサのメーカー

VENDOR	VALUE	PART NUMBER	VENDOR	VALUE	PART NUMBER
C _{IN} (Bulk)			C _{IN} (Ceramic)		
Panasonic	33μF, 80V	EEHZA1K330	Murata	2.2μF, 100V, 1210, X7R	GRM32DR72A225KA12
			TDK		C3225X7R2A225K230AB
C _{OUT} (Bulk)			C _{OUT} (Ceramic)		
Panasonic	150μF, 16V	16SVPC150	Murata	10μF, 35V, 1210, X7S	GCM32EC7YA106KA03
Panasonic	120μF, 25V	25SVPK120	TDK	10μF, 25V, 1210, X7R	C3225X7R1E106K250AC
C _{FLY} , C _{MID}					
Murata	10μF, 100V, 1210, X7S	GRM32EC72A106KE05			
TDK	10μF, 100V, 1210, X7R	C3225X7R2A106K250AC			
Murata	10μF, 50V, 1210, X7S	GCM32EC71H106KA03			
TDK	10μF, 50V, 1210, X5R	C3225X5R1H106K250AB			

表 10. LTM4654 の代表的なアプリケーションの部品選択表

V _{IN} (V)	V _{OUT} (V)*	C _{IN} BULK (μF)	C _{IN} CERAMIC (μF)	C _{OUT} BULK (μF)	C _{OUT} CERAMIC (μF)	C _{FLY} (μF)	C _{MID} (μF)	R _{VFB} (kΩ)	R _{FREQ} (kΩ)	R _{HYS_PRGM} (kΩ)	TIMER (μF)
48	12	33	10	2 × 150	3 × 10	10 × 10	10 × 10	4.32	49.9	100	1
54	12	33	10	2 × 150	3 × 10	12 × 10	12 × 10	4.32	49.9	100	1
48	5	33	10	2 × 150	3 × 10	12 × 10	12 × 10	11.5	36.5	100	1
54	9	33	10	2 × 150	3 × 10	10 × 10	10 × 10	5.9	49.9	100	1

* 最大±36A の I_{OUT}、または最大±300W の P_{OUT} のどちらか最初に発生した方

PCB レイアウトの推奨事項

LTM4654 は高度に集積化されているので、PCB のボード・レイアウトはシンプルで、容易に行うことができます。ただし、電気的性能と熱的性能を最適化するには、レイアウト上の配慮がある程度必要になります。

- 1. V_{IN}、GND、V_{OUT}を含む大電流パスでは、PCB の銅箔面積を広くします。これは、PCB の導通損失と熱ストレスを最小限に抑える助けとなります。
- 2. 高周波ノイズを最小限に抑えるため、高周波の入出力セラミック・コンデンサを V_{IN} ピン、MID ピン、GND ピン、V_{OUT} ピンの近くに配置します。
- 3. 短いループで C⁺と C⁻の間の C_{FLY}コンデンサを配置します。このループ内のパターンの寄生インダクタンスと寄生抵抗を低減します。
- 4. ユニットの下には専用の電源グラウンド層を配置します。
- 5. ビアの伝導損失を最小限に抑え、パワー・モジュールの熱ストレスを低減するため、最上層と他の電源層の接続には複数のビアを使用します。
- 6. ビアは、キャップされているか、メッキされている場合を除いて、パッド上に直接配置してはいけません。
- 7. 信号ピンに接続されている部品には、他と分離された SGND 銅箔領域を使用します。SGND はパワー・モジュールの内部で GND に接続されています。
- 8. パワー・モジュールを並列して使用する場合、V_{OUT}、V_{FB}、および COMPa ピンのすべてを互いに接続してください。これらのピンを接続するには、内側の層を使用します。TRACK/SS ピンはソフトスタートのレギュレーション用に共通のコンデンサに接続できます。
- 9. モニタリングのため、信号ピンからテスト・ポイントを引き出します。

図 39 に、最上層の入力、出力、 C_{FLY} コンデンサ、 C_{MID} コンデンサの推奨レイアウトの例を示します。LTM4654 のピン配置は、 C_{FLY} コンデンサがパワー・モジュール直下の最下層に都合よく配置できるよう設計されており、合計 PCB 面積に与える影響を最小限にできます。

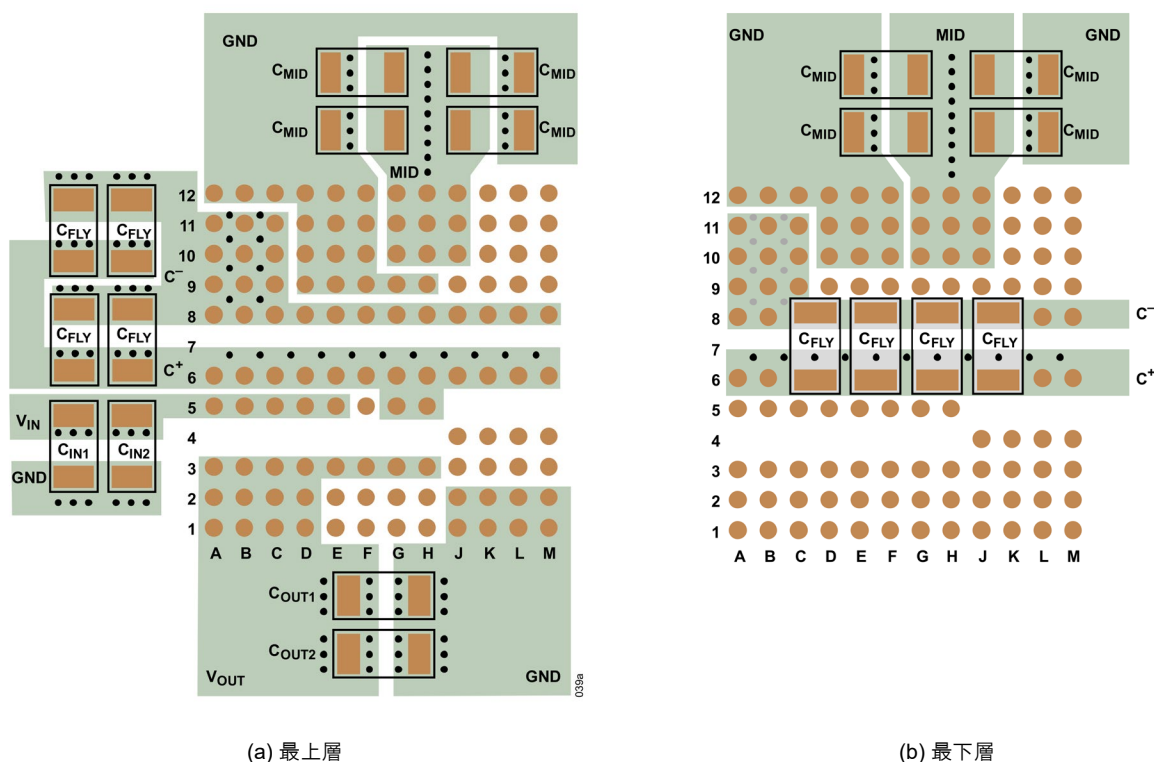


図 39. 推奨される PCB レイアウト

安全に関する考慮事項

LTM4654 では、入力と出力の間にガルバニック絶縁を備えていません。また、内部ヒューズ也没有ありません。必要に応じて、最大入力電流の 2 倍の定格値を持つ低速溶断ヒューズを使って、各ユニットを致命的損傷から保護してください。デバイスは、過電流保護機能をサポートしています。温度ダイオードと TEMP ピンを使用すると、サーマル・シャットダウンが必要かどうかを検出できます。これは、RUN ピンを制御することで実行できます。LTM4654 では、高電圧ピン (V_{IN} および C^+) と隣接する低電圧ピンの間に BGA ボール 1 個分のクリアランスがあるような BGA ピン配置になっています。

放射 EMI ノイズ

電磁干渉 (EMI) の可能性は、すべてのスイッチング・レギュレータに内在しています。高い効率を得るために必要なパワーMOSFET の高速でのオン/オフ切替えは、DC/DC コンバータ内で高周波数 (約 30MHz +) の dI/dt 変化を生じます。このようなシステムでは、この動作が高周波数の EMI 放射の主なソースとなります。LTM4654 は、内部の高レベルのデバイス集積化とパワーMOSFET のソフト・スイッチングにより、低放射 EMI ノイズ性能を実現しています。図 40 に示す EMI のグラフは、LTM4654 が CISPR22 Class B による放射エミッション制限を満たしている例を示しています。

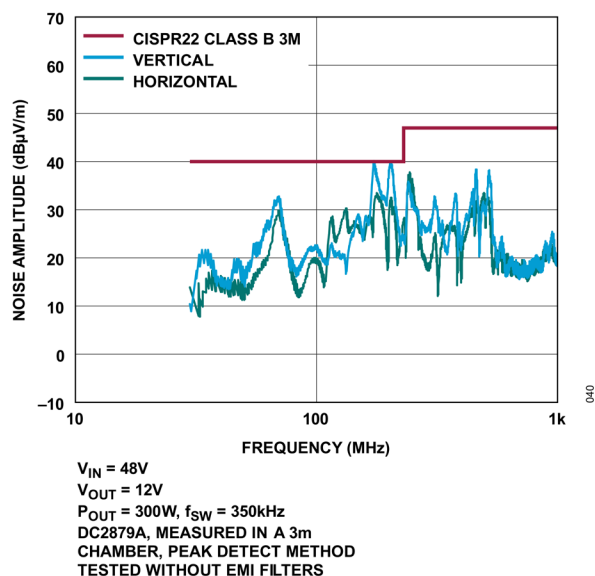
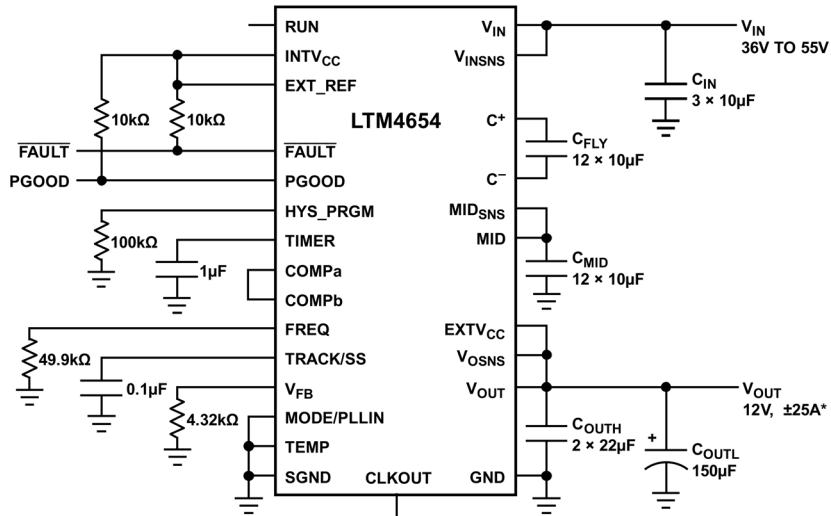


図 40. 放射 EMI 性能 (Class B 3m 限界値での CISPR22 放射妨害波テスト)

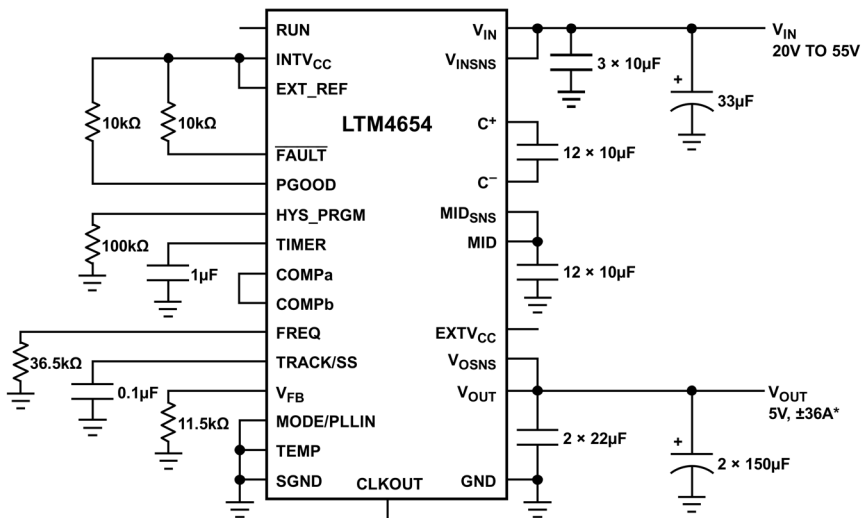
代表的なアプリケーション



*CURRENT UP TO $\pm 36\text{A}$ PEAK (NON-SUSTAINED), SUBJECT TO THERMAL CONSTRAINTS OF USER'S ENVIRONMENT AND APPLICATION. SEE THE DERATING CURVES IN THE APPLICATIONS INFORMATION SECTION.

100

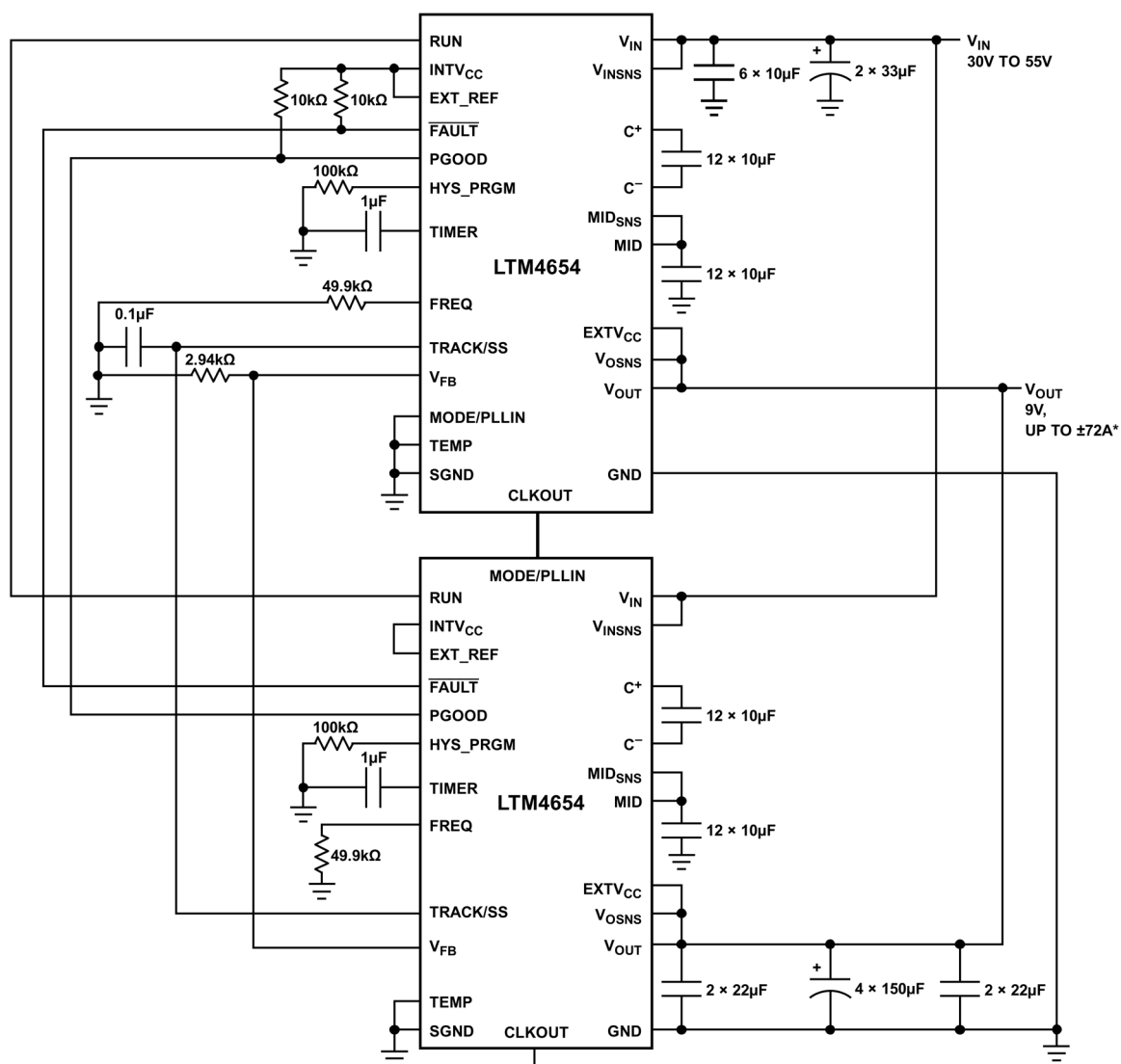
図 41. 12V_{OUT}、25A の中間バス用コンバータ



*CURRENT UP TO $\pm 36\text{A}$ PEAK, SUBJECT TO THERMAL CONSTRAINTS OF USER'S ENVIRONMENT AND APPLICATION. SEE THE DERATING CURVES IN THE APPLICATIONS INFORMATION SECTION.

042

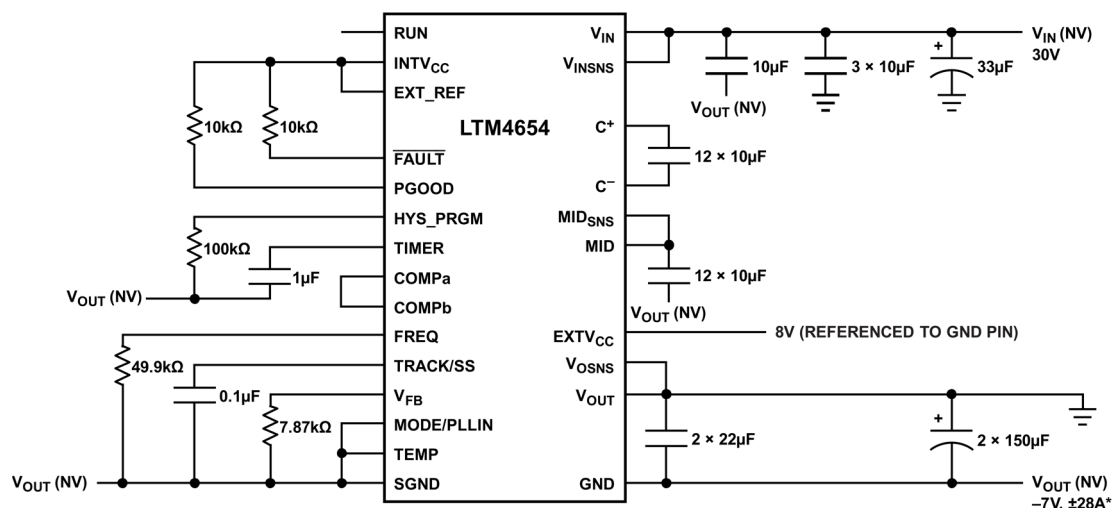
図 42. 5V_{OUT}、36A の中間バス用コンバータ



CONNECT COMPa AND COMPb PINS TOGETHER.

*CURRENT UP TO $\pm 72A$ PEAK (NON-SUSTAINED), SUBJECT TO THERMAL CONSTRAINTS OF USER'S ENVIRONMENT AND APPLICATION. SEE THE DERATING CURVES IN THE APPLICATIONS INFORMATION SECTION.

図 43. デュアル・フェーズ動作用に構成された LTM4654 : 9V_{OUT}、72A の中間バス用コンバータ

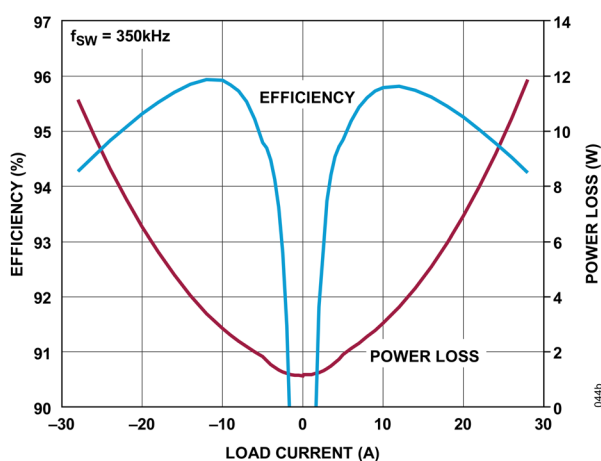


PINS NOT USED IN THIS CIRCUIT: CLKOUT, TEST, TEMP*, TEMP*
VOLTAGE REFERENCED TO V_{OUT} PIN UNLESS OTHERWISE SPECIFIED.

*CURRENT UP TO $\pm 28A$ PEAK (NON-SUSTAINED), SUBJECT TO THERMAL CONSTRAINTS OF USER'S ENVIRONMENT AND APPLICATION. SEE THE DERATING CURVES IN THE APPLICATIONS INFORMATION SECTION.

044a

(a) シングル・フェーズ動作の負電圧出力



(b) 効率と負荷電流の関係、EXTV_{CC} = 8V (GND ピン基準)

図 44. 負の V_{OUT} 動作用に構成された LTM4654、30V_{IN}、-7V_{OUT}、28A の中間バス用コンバータ

関連製品

表 11. 関連製品

製品番号	説明	注釈
LTM4652	シンクとソース、デュアル $\pm 25\text{A}$ またはシングル $\pm 50\text{A}$ の μModule レギュレータ	$4.5\text{V} \leq V_{\text{IN}} \leq 18\text{V}$ 、 $0.6\text{V} \leq V_{\text{OUT}} \leq 7.5\text{V}$ 、 16mm × 16mm × 4.92mm BGA
LTM4660	60V、300W のハイブリッド降圧 μModule バス・コンバータ	$30\text{V} \leq V_{\text{IN}} \leq 60\text{V}$ 、 $4.5\text{V} \leq V_{\text{OUT}} \leq 18\text{V}$ 、 16mm × 16mm × 10.34mm BGA
LTM4664	PMBusインターフェースを備えた54V _{IN} 、デュアル25Aまたはシングル50Aの μModule レギュレータ	$30\text{V} \leq V_{\text{IN}} \leq 58\text{V}$ 、 $0.5\text{V} \leq V_{\text{OUT}} \leq 1.5\text{V}$ 、 16mm × 16mm × 7.72mm BGA
LTM4664A	54V _{IN} 、PMBusインターフェースを備えたデュアル30Aまたはシングル60Aの μModule レギュレータ	$30\text{V} \leq V_{\text{IN}} \leq 58\text{V}$ 、 $0.5\text{V} \leq V_{\text{OUT}} \leq 1.5\text{V}$ 、 16mm × 16mm × 7.72mm BGA
LTM4681	PMBusインターフェースを備えたクワッド31.25A～シングル125Aの μModule レギュレータ	$4.5\text{V} \leq V_{\text{IN}} \leq 16\text{V}$ 、 $0.5\text{V} \leq V_{\text{OUT}} \leq 3.3\text{V}$ 、 15mm × 22mm × 8.17mm BGA
LTM4682	PMBusインターフェースを備えたクワッド31.25A～シングル125Aの μModule レギュレータ	$4.5\text{V} \leq V_{\text{IN}} \leq 16\text{V}$ 、 $0.7\text{V} \leq V_{\text{OUT}} \leq 1.35\text{V}$ 、 15mm × 22mm × 5.71mm BGA
LTM4683	PMBusインターフェースを備えた低背型、低V _{OUT} 、クワッド31.25A～シングル125Aの μModule レギュレータ	$4.5\text{V} \leq V_{\text{IN}} \leq 14\text{V}$ 、 $0.3\text{V} \leq V_{\text{OUT}} \leq 0.7\text{V}$ 、 15mm × 22mm × 5.71mm BGA
LTM4700	PMBusインターフェースを備えたデュアル50Aまたはシングル100Aの μModule レギュレータ	$4.5\text{V} \leq V_{\text{IN}} \leq 16\text{V}$ 、 $0.5\text{V} \leq V_{\text{OUT}} \leq 1.8\text{V}$ 、 15mm × 22mm × 7.87mm BGA
LTM4680	PMBusインターフェースを備えたデュアル30Aまたはシングル60Aの μModule レギュレータ	$4.5\text{V} \leq V_{\text{IN}} \leq 16\text{V}$ 、 $0.5\text{V} \leq V_{\text{OUT}} \leq 3.3\text{V}$ 、 16mm × 16mm × 7.72mm BGA
LTM4678	PMBusインターフェースを備えたデュアル25Aまたはシングル50Aの μModule レギュレータ	$4.5\text{V} \leq V_{\text{IN}} \leq 16\text{V}$ 、 $0.5\text{V} \leq V_{\text{OUT}} \leq 3.3\text{V}$ 、 16mm × 16mm × 5.86mm BGA
LTM4650	デュアル 25A または シングル 50A の μModule レギュレータ	$4.5\text{V} \leq V_{\text{IN}} \leq 15\text{V}$ 、 $0.6\text{V} \leq V_{\text{OUT}} \leq 1.8\text{V}$ 、 16mm × 16mm × 5.01mm BGA
LTM4650A	広いV _{OUT} 範囲、デュアル25Aまたはシングル50Aの μModule レギュレータ	$4.5\text{V} \leq V_{\text{IN}} \leq 16\text{V}$ 、 $0.6\text{V} \leq V_{\text{OUT}} \leq 5.5\text{V}$ 、 16mm × 16mm × 5.01mm BGA、 16mm × 16mm × 4.41mm LGA

ANALOG
DEVICES

オーダー・ガイド

表 12. オーダー・ガイド

MODEL	TEMPERATURE RANGE ¹	PACKAGE DESCRIPTION	PACKAGE OPTION
LTM4654EY#PBF	-40°C to 125°C	LTM4654Y part marking SAC305 (RoHS) pad finish* E1 finish code Moisture sensitivity level 4 (MSL 4) rated device	120-Lead, 16mm × 16mm × 8.96mm, BGA
LTM4654IY#PBF	-40°C to 125°C	LTM4654Y part marking SAC305 (RoHS) pad finish E1 finish code Moisture sensitivity level 4 (MSL 4) rated device	120-Lead, 16mm × 16mm × 8.96mm, BGA

¹ LTM4654 は、E グレードと I グレードのデバイスを含め、T_J ≈ T_A となるようなパルス負荷条件でテストされています。LTM4654E は、0°C ~ 125°C の内部動作温度範囲内で性能仕様を満たすよう設計されています。-40°C ~ 125°C の内部動作温度範囲にわたる仕様は、設計、特性評価、および統計的プロセス制御との相関付けによって裏付けられています。LTM4654I は全内部動作温度範囲で仕様を満たすよう設計されています。ここに示した仕様を満たす最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗、および他の環境要因に加え、個々の動作条件によって決定されることに留意してください。

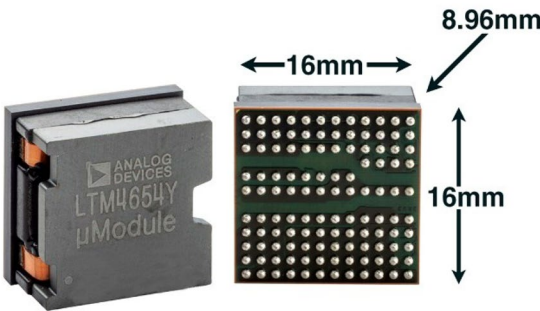
更に広い動作温度範囲仕様のデバイスについては、弊社または弊社代理店までお問い合わせください。*パッドの仕上げコードは IPC/JEDEC J-STD-609 に依ります。デバイスの温度グレードは、出荷容器のラベルに表示されています。本製品では、セカンド・サイド・リフローを行うことは推奨しません。この製品は湿度に敏感です。詳細については、LGA と BGA の PCB 組み立てと製造の推奨手順を参照してください。

LGA および BGA のパッケージ図面とトレイ図面。

表 13. 評価用ボード

PART NUMBER	DESCRIPTION
EVAL-LTM4654-AZ	55V, 300W Step-Down μModule Regulator evaluation (demo) board.

選択ガイド
パッケージ写真



(製品マーキングはレーザ・マーキングです)

設計リソース

表 14. 設計リソース

	項目	説明
μModuleの設計と製造リソース	設計 : ▶ 選択ガイド ▶ 評価 (デモ) 用ボードとガーバー・ファイル ▶ LTspice®およびLTpowerCAD®を含む無償シミュレーション・ツール	製造 : ▶ クイック・スタート・ガイド ▶ PCB設計、アセンブリ、製造のガイドライン ▶ パッケージ・レベルおよびボード・レベルの信頼性
μModuleレギュレータ製品検索	▶ パラメータによって製品表をソートし、結果をスプレッドシートとしてダウンロードします。 ▶ Quick Power Searchパラメータ表を使って検索します。 Quick Search Input V_{in} (Min) V V_{in} (Max) V Output V_{out} V I_{out} A Features ☐ Low EMI ☐ Ultrathin ☐ Internal Heat Sink Multiple Outputs	
デジタルパワー・システム・マネージメント	アナログ・デバイセズのデジタル電源管理ICファミリーは、電源モニタリング、監視、マーギニング、シーケンシングなどの必須機能と、ユーザ設定およびフォルト・ログ記録の保存のためのEEPROMを備えた、高度に集積化されたソリューションです。	

ここに含まれるすべての情報は、現状のまま提供されるものであり、アナログ・デバイセズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイセズは、その情報の利用に関して、また利用によって生じる第三者の特許またはその他の権利の侵害に関して、一切の責任を負いません。仕様は予告なく変更されることがあります。明示か黙示かを問わず、アナログ・デバイセズ製品またはサービスが使用される組み合わせ、機械、またはプロセスに関するアナログ・デバイセズの特許権、著作権、マスクワーク権、またはその他のアナログ・デバイセズの知的財産権に基づくライセンスは付与されません。商標および登録商標は、各社の所有に属します。

