

140V、低 I_Q 、10V ゲート駆動対応の負電圧から正電圧への同期整流式昇圧コントローラ

特長

- ▶ グラウンド基準で負電圧入力を安定化された正電圧出力に変換
- ▶ 広い $|V_{IN}| + V_{OUT}$ 範囲：4V~135V（絶対最大定格 140V）
- ▶ 2つの抵抗で出力電圧を簡単に設定できる内部フィードバック・レベル・シフタ
- ▶ 調整可能なゲート駆動レベル：5V~10V（OPTI-DRIVE、絶対最大定格 14V）
- ▶ 調整可能なドライバ電圧 UVLO
- ▶ 適応型または抵抗により調整可能なデッド・タイム
- ▶ ゲート・ドライバのスプリット出力により、ドライバ強度設定のオン/オフが調整可能
- ▶ 正電圧入力から正電圧出力（最大 135V）への昇圧およびパススルー機能に対応
- ▶ 起動後に 1V の低電圧で動作
- ▶ 高出力 PolyPhase 動作の CLK 出力
- ▶ スペクトラム拡散周波数変調
- ▶ プログラム可能な周波数（100kHz~2.5MHz）
- ▶ フェーズ・ロック可能な周波数（100kHz~2.5MHz）
- ▶ 28 ピン（4mm × 5mm）QFN パッケージ

アプリケーション

- ▶ 産業用電源システム
- ▶ 防衛／アビオニクス（航空電子機器）
- ▶ 電気通信電源システム

代表的なアプリケーション

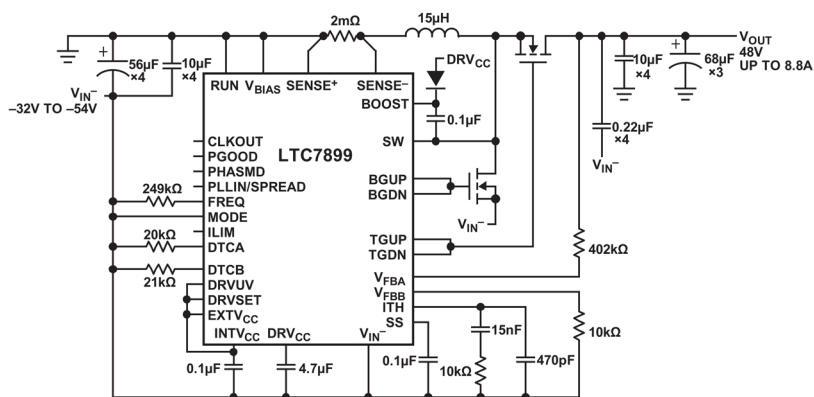


図 1. 高出力の-48V 入力、48V 出力コンバータ

概要

LTC[®]7899 は、負電圧を正電圧に変換する高性能 DC/DC スイッチング・レギュレータ・コントローラです。すべての N チャンネル同期 MOSFET 段を駆動可能で、最大 135V の入力電圧で動作できます。内蔵のフィードバック・レベル・シフタを使用することで、わずか 2 つの抵抗で正出力電圧を簡単に設定できます。LTC7899 は、パススルー機能付きの昇圧動作として構成することも可能です。

LTC7899 のゲート駆動電圧は 5V~10V の範囲で設定可能なため、ロジック・レベルまたは標準レベルの MOSFET を使用して効率を最大化できます。

無負荷時の静止電流が非常に少ないため、バッテリー駆動システムでの動作時間が長くなります。OPTI-LOOP[®]補償により、幅広い範囲の出力容量値および ESR 値にわたって過渡応答を最適化できます。外部抵抗を使用して LTC7899 のデッド・タイムを調整することで、マージンを確保したり、高周波動作が可能になるようアプリケーションをカスタマイズして効率を高めたりすることもできます。

また、LTC7899 は入力電源と出力電源の両方でピーク放射ノイズ、伝導ノイズを大幅に低減するスペクトラム拡散動作を利用できるため、電磁干渉（EMI）規格に容易に準拠できます。

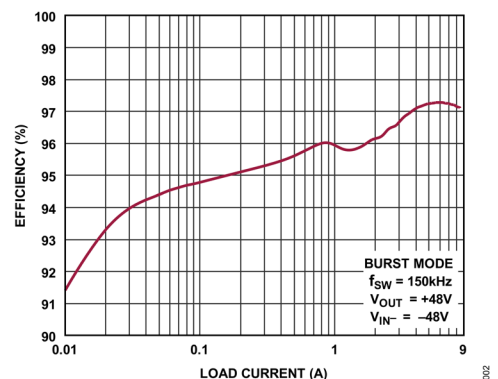


図 2. 図 1 の V_{OUT} 効率

目次

特長	1
アプリケーション	1
概要	1
代表的なアプリケーション	1
改訂履歴	3
仕様	4
絶対最大定格	9
ピン配置およびピン機能の説明	11
ブロック図	14
代表的な性能特性	15
動作原理	20
メイン制御ループ	20
電力およびバイアスの供給 (V_{BIAS} 、 $EXTV_{CC}$ 、 DRV_{CC} 、 $INTV_{CC}$)	20
ハイサイド・ブートストラップ・コンデンサ	20
デッド・タイム制御 (DTCA ピンと DTCB ピン)	20
スタートアップとシャットダウン (RUN ピンおよび SS ピン)	21
軽負荷時の動作: Burst Mode 動作、パルススキッピング・モード、または強制連続モード (MODE ピン)	21
周波数の選択、スペクトラム拡散、フェーズ・ロック・ループ (FREQ ピンおよび PLLIN/SPREAD ピン)	22
PolyPhase アプリケーション (CLKOUT ピンと PHASMD ピン)	23
出力過電圧保護	23
低入力電圧時の動作	23
BOOST 電源のリフレッシュ	23
パワー・グッド	23
アプリケーション情報	24
インダクタ値の計算	24
インダクタ・コアの選択	24
電流検出方式の選択	25
値の小さな抵抗による電流検出	25
インダクタの DCR による電流検出	26
動作周波数の設定	28
軽負荷時動作モードの選択	29
デッド・タイム制御 (DTCA ピンと DTCB ピン)	30
DTCx ピンを $INTV_{CC}$ または V_{IN-} に接続 (適応型デッド・タイム制御)	30
DTCx ピンを抵抗を介して V_{IN-} に接続	31

パワーMOSFET の選択	31
C _{IN} と C _{OUT} の選択	32
出力電圧の設定	33
RUN ピンと低電圧ロックアウト	33
ソフトスタート (SS ピン)	34
DRV _{CC} と INTV _{CC} のレギュレータ (OPTI-DRIVE)	34
トップサイド MOSFET のドライバ電源 (C _B 、D _B)	36
最小オン時間に関する考慮事項	36
フォルト状態：過熱保護	37
フェーズ・ロック・ループと周波数同期	37
効率に関する考慮事項	37
過渡応答のチェック	38
設計例	39
プリント回路基板レイアウト時のチェックリスト	41
プリント回路基板レイアウトのデバッグ	41
代表的なアプリケーション回路	43
関連製品	47
外形寸法	48
オーダー・ガイド	49

改訂履歴

版数	改訂日	説明	改訂ページ
0	7/25	初版発行	—

仕様

表 1. 電気的特性

(特に指定のない限り、最小値と最大値の仕様は $T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ での値、代表値は $T_A = 25^{\circ}\text{C}$ での値、すべての電圧は V_{IN^-} 基準。
(特に指定のない限り、 $(\text{GND} \sim V_{IN^-}) = 12\text{V}$ 、 $\text{RUN} = 5\text{V}$ 、 $\text{EXTV}_{CC} = \text{INTV}_{CC}$ 、 $\text{DRVSET} = 0\text{V}$ 、 $\text{DRVUV} = 0\text{V}$ 、 $\text{TGUP} = \text{TGDN} = \text{TGxx}$ 、 $\text{BGUP} = \text{BGDN} = \text{BGxx}$ 、 $\text{DTCA} = \text{DTCB} = 0\text{V}$ 。)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS	MIN	TYP	MAX	UNITS
Input Supply (V_{IN})						
Bias Input Supply Operating Range	V_{BIAS}		4		135	V
Input Supply Operating Range	$ V_{IN^-} $	$V_{BIAS} \geq 4\text{V}$	1		135	V
Regulated Output Voltage Set Point	V_{OUT}	with respect to V_{IN^-}	1.2		135	V
Controller Operation						
Regulated Feedback Voltage with respect to V_{IN^-} ²	V_{FBB}	$V_{BIAS} = 4\text{V to } 135\text{V}$, ITH Voltage = 0.6V to 1.2V	1.188	1.2	1.212	V
Regulated Feedback Voltage with respect to SENSE^+	V_{FBA}	$V_{BIAS} = 4\text{V to } 135\text{V}$, ITH Voltage = 0.6V to 1.2V	-50	0	50	mV
V_{FBB} Feedback Current ²		$V_{FBA} = (V_{\text{SENSE}^+} + 100\text{mV})$	-50	0	+50	nA
Feedback Overvoltage Threshold		Relative to V_{FBB} , $T_A = 25^{\circ}\text{C}$	7	10	13	%
Transconductance Amplifier g_m ²	g_m	ITH = 1.2V, Sink and Source = 5 μA		1.8		mmho
Maximum Current Sense Threshold	$V_{\text{SENSE}(\text{MAX})}$	$V_{FBB} = 1.1\text{V}$, $\text{SENSE}^+ = 12\text{V}$ ILIM = 0V ILIM = floating ILIM = INTV_{CC}	21 45 67	25 50 75	29 55 83	mV mV mV
SENSE^- Pin Current	I_{SENSE^-}	$\text{SENSE}^- = 3.3\text{V}$, $T_A = 25^{\circ}\text{C}$	-1		+1	μA
SENSE^+ Pin Current	I_{SENSE^+}	$\text{SENSE}^+ < 3\text{V}$ $3.2\text{V} \leq \text{SENSE}^+ < \text{INTV}_{CC} - 0.5\text{V}$ $\text{SENSE}^+ > \text{INTV}_{CC} + 0.5\text{V}$		1 80 700		μA μA μA

(特に指定のない限り、最小値と最大値の仕様は $T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ での値、代表値は $T_A = 25^{\circ}\text{C}$ での値、すべての電圧は V_{IN} 基準。
(特に指定のない限り、 $(\text{GND} \sim V_{IN}) = 12\text{V}$ 、 $\text{RUN} = 5\text{V}$ 、 $\text{EXTV}_{CC} = \text{INTV}_{CC}$ 、 $\text{DRVSET} = 0\text{V}$ 、 $\text{DRVUV} = 0\text{V}$ 、 $\text{TGUP} = \text{TGDN} = \text{TGxx}$ 、 $\text{BGUP} = \text{BGDN} = \text{BGxx}$ 、 $\text{DTCA} = \text{DTCB} = 0\text{V}$ 。)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS	MIN	TYP	MAX	UNITS
Soft-Start Charge Current		SS = 0V	7	9	11	μA
RUN Pin ON Threshold RUN Pin Hysteresis		RUN Rising	1.15	1.20 120	1.25	V mV

DC Supply Current

V_{BIAS} Shutdown Current		RUN = 0V		1		μA
V_{BIAS} Sleep Mode Current		SENSE ⁺ < 3.2V, EXTV _{CC} = INTV _{CC}		15		μA
Sleep Mode Current ³						
V_{BIAS} Current		SENSE ⁺ ≥ 3.2V, EXTV _{CC} = INTV _{CC}		5		μA
V_{BIAS} Current		SENSE ⁺ ≥ 3.2V, EXTV _{CC} ≥ 12V		1		μA
EXTV _{CC} Current		SENSE ⁺ ≥ 3.2V, EXTV _{CC} ≥ 12V		10		μA
SENSE ⁺ Current		SENSE ⁺ ≥ 3.2V		10		μA
Pulse-Skipping or Forced Continuous Mode (FCM), V_{BIAS} or EXTV _{CC} Current ³				2.5		mA

Gate Drivers

TGxx or BGxx On-Resistance		DRVSET = INTV _{CC} Pull-up Pull-down		2.0 1.0		Ω Ω
TGxx or BGxx Transition Time ⁴						
Rise Time		C _{LOAD} = 3300pF		25		ns
Fall Time		C _{LOAD} = 3300pF		15		ns
TGxx Off to BGxx On Adaptive Delay Time ⁵		DTCA = 0V DTCA = INTV _{CC}		80 30		ns ns
BGxx Off to TGxx On Adaptive Delay Time ⁵		DTCB = 0V DTCB = INTV _{CC}		80 30		ns ns

(特に指定のない限り、最小値と最大値の仕様は $T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ での値、代表値は $T_A = 25^{\circ}\text{C}$ での値、すべての電圧は V_{IN} 基準。
(特に指定のない限り、 $(\text{GND} \sim V_{IN}) = 12\text{V}$ 、 $\text{RUN} = 5\text{V}$ 、 $\text{EXTV}_{CC} = \text{INTV}_{CC}$ 、 $\text{DRVSET} = 0\text{V}$ 、 $\text{DRVUV} = 0\text{V}$ 、 $\text{TGUP} = \text{TGDN} = \text{TGxx}$ 、 $\text{BGUP} = \text{BGDN} = \text{BGxx}$ 、 $\text{DTCA} = \text{DTCB} = 0\text{V}$ 。)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS	MIN	TYP	MAX	UNITS
BGxx Off to TGxx On Open-Loop Delay ⁵		DTCA = 10k DTCA = 50k DTCA = 100k		13 50 100		ns ns ns
TGxx Off to BGxx On Open-Loop Delay ⁵		DTCB = 10k DTCB = 50k DTCB = 100k		13 50 100		ns ns ns
BG Minimum On-Time ⁶	$t_{\text{ON(MIN)}}$			120		ns
Maximum Duty Cycle for BGx		FREQ = 0V		93		%

Charge Pump for BST-SW Supply

Charge Pump Output Current		$V_{\text{BST-SW}} = 7\text{V}$, $V_{\text{SW}} = 0\text{V}$ $V_{\text{SW}} = 12\text{V}$		-120 -80		μA μA
Charge Pump Output Voltage	$V_{\text{BST-SW}}$	$I_{\text{BST}} = -1\mu\text{A}$, $V_{\text{SW}} = 0\text{V}$ and 12V	10	11	12	V

Low Dropout (LDO) Linear Regulators

DRV _{CC} Voltage for V_{BIAS} and EXTV _{CC} LDOs		EXTV _{CC} = INTV _{CC} for V_{BIAS} LDO, EXTV _{CC} = 12V for EXTV _{CC} LDO DRVSET = INTV _{CC} DRVSET = 64.9k Ω DRVSET = 0V	9.5 5.8 5.8	9.77 6.5 6.0	10.0 7.0 6.2	V V V
DRV _{CC} Load Regulation		DRV _{CC} load current = 0mA to 100mA, $T_A = 25^{\circ}\text{C}$		1	3	%
Undervoltage Lockout	UVLO	DRV _{CC} Rising				
		DRVUV = INTV _{CC}	7.1	7.4	7.6	V
		DRVUV = floating	5.2	5.35	5.5	V
		DRVUV = 0V	3.8	3.93	4.0	V
		DRV _{CC} Falling				
		DRVUV = INTV _{CC}	6.4	6.64	6.8	V
		DRVUV = floating	4.9	5.05	5.2	V
		DRVUV = 0V	3.6	3.71	3.8	V

(特に指定のない限り、最小値と最大値の仕様は $T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ での値、代表値は $T_A = 25^{\circ}\text{C}$ での値、すべての電圧は V_{IN} 基準。
(特に指定のない限り、 $(\text{GND} \sim V_{IN}) = 12\text{V}$ 、 $\text{RUN} = 5\text{V}$ 、 $\text{EXTV}_{CC} = \text{INTV}_{CC}$ 、 $\text{DRVSET} = 0\text{V}$ 、 $\text{DRVUV} = 0\text{V}$ 、 $\text{TGUP} = \text{TGDN} = \text{TGxx}$ 、 $\text{BGUP} = \text{BGDN} = \text{BGxx}$ 、 $\text{DTCA} = \text{DTCB} = 0\text{V}$ 。)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS	MIN	TYP	MAX	UNITS
EXTV _{CC} LDO Switchover Voltage		DRVUV = INTV _{CC} , $T_A = 25^{\circ}\text{C}$	7.5	7.7	8.0	V
EXTV _{CC} Rising		DRVUV = floating, $T_A = 25^{\circ}\text{C}$	5.9	6.1	6.4	V
		DRVUV = 0V, $T_A = 25^{\circ}\text{C}$	4.6	4.8	5.1	V
EXTV _{CC} Switchover Hysteresis				250		mV
EXTV _{CC} Falling						
INTV _{CC} Regulation Point				4.5		V

Spread Spectrum Oscillator and Phase-Locked Loop

Fixed Frequency	f_{OSC}	PLLIN/SPREAD = 0V FREQ = 0V, $T_A = 25^{\circ}\text{C}$	320	370	420	kHz
		FREQ = INTV _{CC}	2.0	2.25	2.5	MHz
		FREQ = 374k Ω		100		kHz
		FREQ = 75k Ω , $T_A = 25^{\circ}\text{C}$	450	500	550	kHz
		FREQ = 14.7k Ω		2.5		MHz
Synchronizable Frequency Range	f_{SYNC}	PLLIN/SPREAD = External Clock	0.1		2.5	MHz
PLLIN Input High Level			2.2			V
PLLIN Input Low Level					0.5	V
Spread Spectrum Frequency Range (Relative to f_{OSC})		PLLIN/SPREAD = INTV _{CC} Minimum Frequency		0		%
		Maximum Frequency		20		%

PGOOD Output

PGOOD Voltage Low		$I_{\text{PGOOD}} = 2\text{mA}$, $T_A = 25^{\circ}\text{C}$		0.2	0.4	V
PGOOD Leakage Current		PGOOD = 5V, $T_A = 25^{\circ}\text{C}$	-1		+1	μA
PGOOD Trip Level V_{FBB} with Respect to Set Regulated Voltage		$T_A = 25^{\circ}\text{C}$ V_{FBB} Rising	7	10	13	%
		Hysteresis		2.5		%
		V_{FBB} Falling	-13	-10	-7	%
		Hysteresis		2.5		%

(特に指定のない限り、最小値と最大値の仕様は $T_J = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$ での値、代表値は $T_A = 25^{\circ}\text{C}$ での値、すべての電圧は V_{IN} 基準。
(特に指定のない限り、 $(\text{GND} \sim V_{IN}) = 12\text{V}$ 、 $\text{RUN} = 5\text{V}$ 、 $\text{EXTV}_{CC} = \text{INTV}_{CC}$ 、 $\text{DRVSET} = 0\text{V}$ 、 $\text{DRVUV} = 0\text{V}$ 、 $\text{TGUP} = \text{TGDN} = \text{TGxx}$ 、 $\text{BGUP} = \text{BGDN} = \text{BGxx}$ 、 $\text{DTCA} = \text{DTCB} = 0\text{V}$ 。)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS	MIN	TYP	MAX	UNITS
PGOOD Delay for Reporting a Fault				25		μs

- ¹ 本仕様については出荷テストは行っていません。
- ² LTC7899 は帰還ループでテスト済みです。このループでは V_{ITH} を仕様規定された電圧にサーボして得られた V_{FBB} を測定します。
- ³ 動作時の電源電流は、スイッチング周波数で供給されるゲート電荷によって増加します。[アプリケーション情報](#)のセクションを参照してください。
- ⁴ 立上がり時間と立下がり時間は、10%と90%のレベルで測定しています。遅延時間は50%のレベルで測定しています。
- ⁵ TGxx の立下がりから BGxxx の立上がりまで、 BGxx の立下がりから TGxx の立上がりまでの遅延時間は、 TGxx と BGxx の立上がり閾値と立下がり閾値が約1.5Vのときに測定しています。[図 37](#)と[図 38](#)を参照してください。
- ⁶ インダクタのピーク to ピーク・リップル電流に対して仕様規定される最小オン時間条件は、最大負荷電流 (I_{MAX}) の40%以上です ([最小オン時間に関する考慮事項](#)のセクションを参照)。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。特に指定のない限り、すべてのピンは V_{IN^-} を基準としています。

表 2. 絶対最大定格

PARAMETER	RATING
Bias Input Supply (V_{BIAS})	-0.3V to 140V
RUN	-0.3V to 140V
BOOST	-0.3V to 150V
SW	-5V to 150V
BOOST to SW	-0.3V to 15V
TGUP, TGDN, BGUP, BGDN ¹	Not applicable
EXTV _{CC}	-0.3V to 30V
DRV _{CC}	-0.3V to 14V
EXTV _{CC} to DRV _{CC}	-6V to 30V
INTV _{CC}	-0.3V to 6V
V_{FBB}	-0.3V to 6V
PLLIN/SPREAD, FREQ, PHASMD	-0.3V to 6V
SS, ITH, ILIM	-0.3V to 6V
DRVSET, DRVUV, PGOOD	-0.3V to 6V
DTCA, DTCB, MODE, CLKOUT	-0.3V to 6V
V_{FBA}	-0.3V to 140V
V_{FBA} to SENSE ⁻	-0.3V to 0.3V
SENSE ⁺ , SENSE ⁻	-0.3V to 140V
SENSE ⁺ to SENSE ⁻ Continuous	-0.3V to 6V
SENSE ⁺ to SENSE ⁻ < 1ms	-100mA to 100mA
Operating Junction Temperature Range ²	-40°C to 150°C
Storage Temperature Range	-65°C to 150°C

¹ これらのピンには電圧も電流も印加しないでください。容量性負荷にのみ接続する必要があります。これを行わない場合、恒久的な損傷が生じるおそれがあります。

² LTC7899 は、-40°C~150°C の動作ジャンクション温度範囲で仕様規定されています。ジャンクション温度が高い場合は動作寿命が低下します。なお、ここに示す仕様に見合った最大周囲温度は、具体的な動作条件とボード・レイアウト、パッケージの熱抵抗定格値、およびその他の環境条件の組み合わせによって決まります。ジャンクション温度 (T_J , °C) は、次式を使って周囲温度 (T_A , °C) と消費電力 (P_D , ワット) から計算します: $T_J = T_A + (P_D \times \theta_{JA})$ 。ここで、 θ_{JA} はパッケージの熱抵抗で、28 ピン (4mm × 5mm) クワッド・フラット・ノー・リード (QFN) パッケージの場合、43°C/W になります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらはストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ピン配置およびピン機能の説明

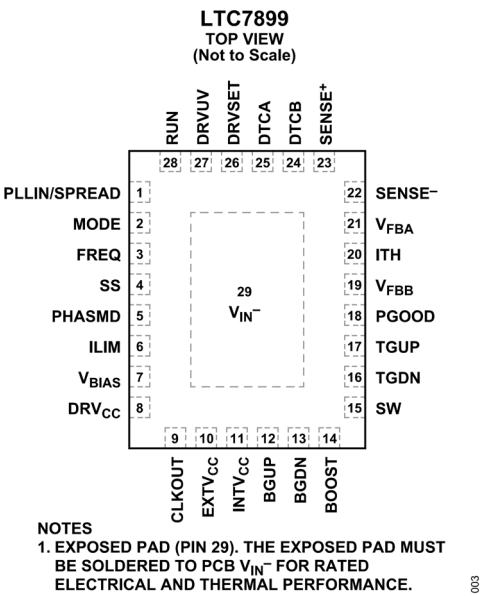


図 3. ピン配置

表 3. 端子説明

端子	名称	説明
1	PLLIN/ SPREAD	位相検出器への外部同期入力とスペクトラム拡散イネーブル。外部クロックがこのピンに入力されると、フェーズ・ロック・ループにより BG の立上がり信号が外部クロックの立上がりエッジに同期されます。外部クロックに同期させない場合、この入力を INTV _{CC} に接続すると、発振器のスペクトラム拡散ディザリングが有効になり、V _{IN-} に接続すると、スペクトラム拡散が無効になります。
2	MODE	モード・セレクト入力。この入力により、LTC7899 の軽負荷時の動作が決まります。MODE を V _{IN-} に接続すると、Burst Mode の動作が選択されます。MODE がフロート状態の場合も、V _{IN-} に内部接続された 100kΩ の抵抗によって、Burst Mode 動作が選択されます。MODE を INTV _{CC} に接続すると、連続インダクタ電流動作になります。MODE を 100kΩ の抵抗を介して INTV _{CC} に接続すると、パルススキッピング動作が選択されます。
3	FREQ	内部電圧制御発振器（VCO）の周波数制御ピン。FREQ を V _{IN-} に接続すると、370kHz の周波数に固定されます。FREQ を INTV _{CC} に接続すると、2.25MHz の周波数に固定されます。FREQ と V _{IN-} の間に抵抗を接続すると、100kHz~2.5MHz の範囲で周波数を設定できます。FREQ の容量は最小限に抑えてください。
4	SS	外部ソフトスタート入力。SS は、V _{FBB} 電圧を 1.2V または SS ピンの電圧のいずれか低い方に安定化します。SS には 9μA の内部プルアップ電流源が接続されています。SS と V _{IN-} の間に接続するコンデンサにより、最終の安定化出力電圧までのランプ上昇時間が設定されます。ランプ上昇時間は、7.5nF の静電容量ごとに 1ms です。
5	PHASMD	位相セクタへの制御入力。これにより BG を基準とする CLKOUT の位相関係が定まります。このピンを V _{IN-} にプルダウンすると、CLKOUT は BG を基準に 90° の位相差になります。このピンを INTV _{CC} にプルアップすると、CLKOUT は BG を基準に 120° の位相差になります。このピンをフロート状態にすると、CLKOUT は BG を基準に 180° の位相差になります。

6	ILIM	電流コンパレータの検出電圧範囲入力。このピンを V_{IN^-} または $INTV_{CC}$ に接続するか、フロート状態にすることで、最大電流検出閾値を3つのレベルのいずれか（それぞれ 25mV、75mV、50mV）に設定できます。
7	V_{BIAS}	主電源ピン。このピンと V_{IN^-} の間にバイパス・コンデンサを接続します。負電圧から正電圧へのコンバータでは、一般的にこのピンを GND に接続します。
8	DRV_{CC}	V_{BIAS} または $EXTV_{CC}$ を入力とする内部 LDO レギュレータのゲート・ドライバ出力。ゲート・ドライバと $INTV_{CC}$ 内部 LDO には DRV_{CC} から電源が供給されます。低 ESR の 4.7 μ F のセラミック・バイパス・コンデンサを、 DRV_{CC} と V_{IN^-} の間に、できるだけ IC の近くで接続します。
9	CLKOUT	出力クロック信号。この信号を利用すると、追加の MOSFET ドライバ段／位相を得るための他のコントローラ IC とのデジタイゼーションが可能です。出力レベルは $INTV_{CC}$ と V_{IN^-} の間でスイングします。
10	$EXTV_{CC}$	DRV_{CC} に接続された内部 LDO レギュレータへの外部電源入力。この LDO レギュレータは $INTV_{CC}$ に電力を供給し、 $EXTV_{CC}$ が $EXTV_{CC}$ 切替え電圧より高いときは常に内部の V_{BIAS} LDO レギュレータをバイパスします。 電力およびバイアスの供給 (V_{BIAS}、$EXTV_{CC}$、DRV_{CC}、$INTV_{CC}$) のセクションの $EXTV_{CC}$ の接続を参照してください。 $EXTV_{CC}$ は 30V を超えないようにしてください。 $EXTV_{CC}$ LDO レギュレータを使用しない場合は、 $EXTV_{CC}$ を $INTV_{CC}$ に接続します。
11	$INTV_{CC}$	DRV_{CC} を入力とする内部 4.5V 低ドロップアウト・レギュレータの出力。内部のアナログ回路とデジタル回路には、このピンから給電されます。低 ESR の 0.1 μ F のセラミック・バイパス・コンデンサを、 $INTV_{CC}$ と V_{IN^-} の間に、できるだけ IC の近くで接続します。
12	BGUP	下側 MOSFET 用大電流ゲート・ドライバ・プルアップ。BGUP は DRV_{CC} にプルアップします。BGUP を下側 MOSFET のゲートに直接接続すると、ゲートの立上がりエッジでのゲート駆動の遷移速度が最大になります。BGUP と下側 MOSFET ゲートの間に抵抗を接続すると、ゲートの立上がりのスルー・レートを調整できます。BGUP は、ターンオフ時における下側 MOSFET ゲートのケルビン検出としても機能します。
13	BGDN	下側 MOSFET 用大電流ゲート・ドライバ・プルダウン。BGDN は V_{IN^-} にプルダウンします。BGDN を下側 MOSFET のゲートに直接接続すると、ゲートの立下がりエッジでのゲート駆動の遷移速度が最大になります。BGDN と下側 MOSFET ゲートの間に抵抗を接続すると、ゲートの立下がりのスルー・レートを調整できます。BGDN は、ターンオン時における下側 MOSFET ゲートのケルビン検出としても機能します。
14	BOOST	上側のフローティング・ドライバに供給するブートストラップ電源。BOOST ピンと SW ピンの間にコンデンサを接続します。また、BOOST ピンと DRV_{CC} ピンの間にショットキー・ダイオードを接続します。BOOST ピンの差動電圧振幅は $(V_{OUT} + V_{IN^-})$ です。
15	SW	スイッチ・ノードのインダクタへの接続部。
16	TGDN	上側 MOSFET 用大電流ゲート・ドライバ・プルダウン。TGDN は SW にプルダウンします。TGDN を上側 MOSFET のゲートに直接接続すると、ゲートの立下がりエッジでのゲート駆動の遷移速度が最大になります。TGDN と上側 MOSFET ゲートの間に抵抗を接続すると、ゲートの立下がりのスルー・レートを調整できます。
17	TGUP	上側 MOSFET 用大電流ゲート・ドライバ・プルアップ。TGUP は BOOST にプルアップします。TGUP を上側 MOSFET のゲートに直接接続すると、ゲートの立上がりエッジでのゲート駆動の遷移速度が最大になります。TGUP と上側 MOSFET ゲートの間に抵抗を接続すると、ゲートの立上がりのスルー・レートを調整できます。

18	PGOOD	パワー・グッドを示す、オープン・ドレインのロジック出力。PGOOD は、 V_{FBB} の電圧が設定値の $\pm 10\%$ 以内でない場合、 V_{IN^-} にプルダウンされます。
19	V_{FBB}	V_{IN^-} との間に接続した外付け抵抗でリモート・センシングされた帰還電圧を、コントローラに受け取ります。これは、エラー・アンプへの入力となります。
20	ITH	エラー・アンプの出力およびスイッチング・レギュレータの補償ポイント。電流コンパレータの作動閾値は、この制御電圧に応じて増加します。
21	V_{FBA}	入力電源電圧センス・ピン。外付け帰還抵抗を V_{FBA} と V_{OUT} の間に接続します。このピンの電圧は、SENSE ⁺ 電圧に向けて安定化されます。
22	SENSE ⁻	差動電流コンパレータへの負側 (–) 入力。ITH ピンの電圧と、 R_{SENSE} との組み合わせによる SENSE ⁻ ピンと SENSE ⁺ ピンの間の制御オフセットにより、電流作動閾値が設定されます。
23	SENSE ⁺	差動電流コンパレータへの正側 (+) 入力。SENSE ⁺ ピンの電圧が $INTV_{CC}$ より高いときは、SENSE ⁺ ピンが電流コンパレータに電流を供給します。SENSE ⁺ ピンの電圧が 3.2V 以上の場合は、スリープ・モードでの静止電流のほとんどを V_{BIAS} の代わりに供給して、入力換算の静止電流を更に低減します。
24	DTCB	TG のオフから BG のオンまでの遅延用デッド・タイム制御ピン。 V_{IN^-} に接続すると、TG の立下がりから BG の立上がりまでの適応型デッド・タイム遅延が約 50ns に設定されます。 $INTV_{CC}$ に接続すると、TG の立下がりから BG の立上がりまでの適応型デッド・タイム遅延が約 30ns に設定されます。DTCB と V_{IN^-} の間に抵抗を接続すると、TG の立下がりから BG の立上がりまでの間に遅延 (13ns~100ns) が追加されます。
25	DTCA	BG のオフから TG のオンまでの遅延用デッド・タイム制御ピン。 V_{IN^-} に接続すると、BG の立下がりから TG の立上がりまでの適応型デッド・タイム遅延が約 50ns に設定されます。 $INTV_{CC}$ に接続すると、BG の立下がりから TG の立上がりまでの適応型デッド・タイム遅延が約 30ns に設定されます。DTCA と V_{IN^-} の間に抵抗を接続すると、BG の立下がりから TG の立上がりまでの間に遅延 (13ns~100ns) が追加されます。
26	DRVSET	DRV_{CC} のレギュレーション設定ピン。このピンは、 DRV_{CC} 低ドロップアウト (LDO) リニア・レギュレータのレギュレーション・ポイントを設定します。 V_{IN^-} に接続すると DRV_{CC} は 6.0V に設定されます。 $INTV_{CC}$ に接続すると DRV_{CC} は 9.7V に設定されます。DRVSET と V_{IN^-} の間に抵抗 (50k~100k) を接続すると、5V~10V の範囲で電圧を設定できます。この抵抗と 20 μ A の内部電流源により、 DRV_{CC} LDO レギュレータがレギュレーション・ポイントを設定するための電圧が生成されます。
27	DRVUV	DRV_{CC} UVLO および $EXTV_{CC}$ の切替え設定ピン。DRVUV は、表 1 に示すように、 DRV_{CC} UVLO および $EXTV_{CC}$ の立上がりおよび立下がりの切替え閾値を指定します。
28	RUN	コントローラの実行制御入力。RUN ピンの電圧を強制的に 1.1V より低くするとコントロールが停止し、0.7V より低くすると、LTC7899 全体がシャットダウンし、静止電流は約 1 μ A まで減少します。RUN ピンを V_{BIAS} に接続すると常時オン動作になります。
29	V_{IN^-} (EPAD)	負側入力電圧。定格の電気的性能および熱性能を得るため、露出パッドは PCB の V_{IN} にハンダ付けする必要があります。

ブロック図

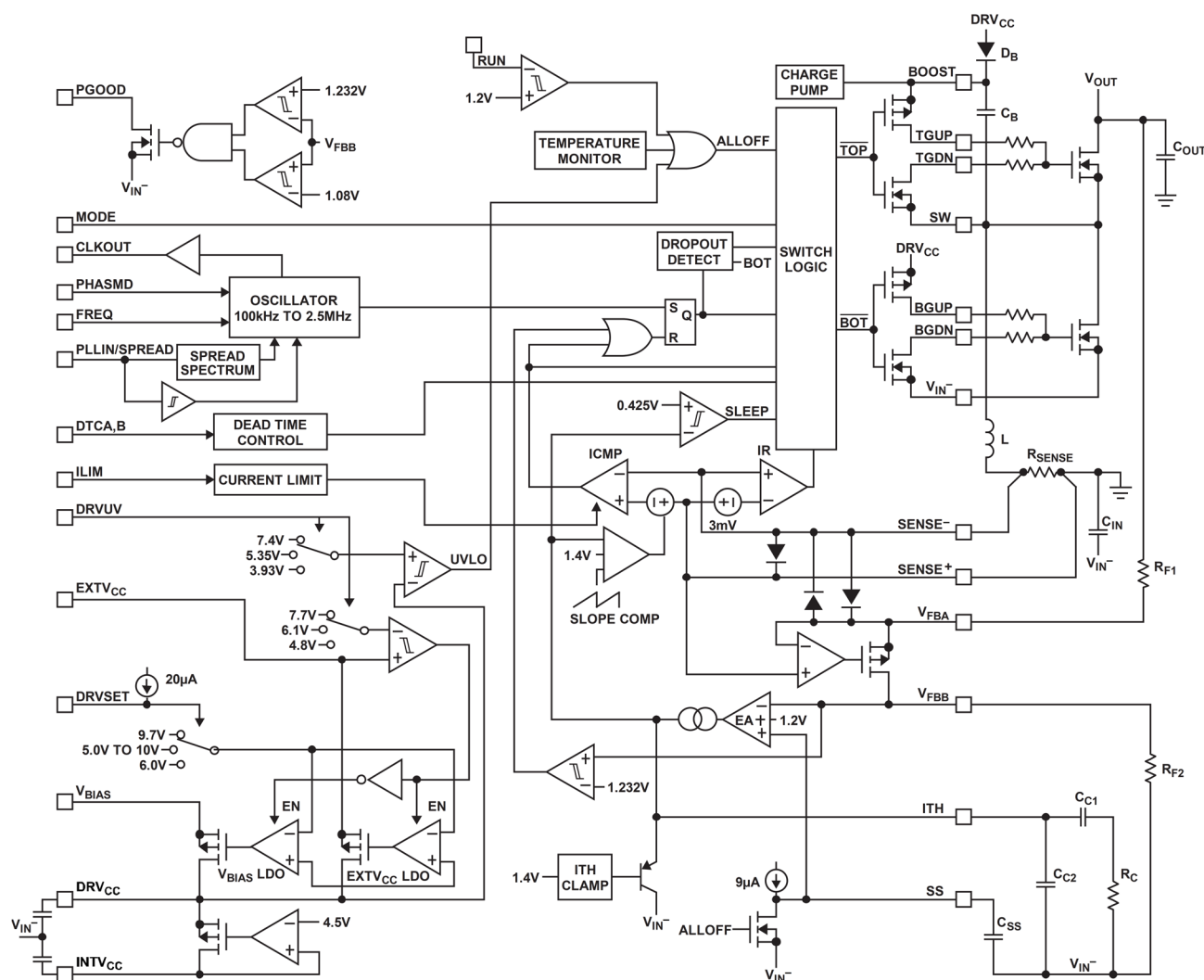


図 4. ブロック図

代表的な性能特性

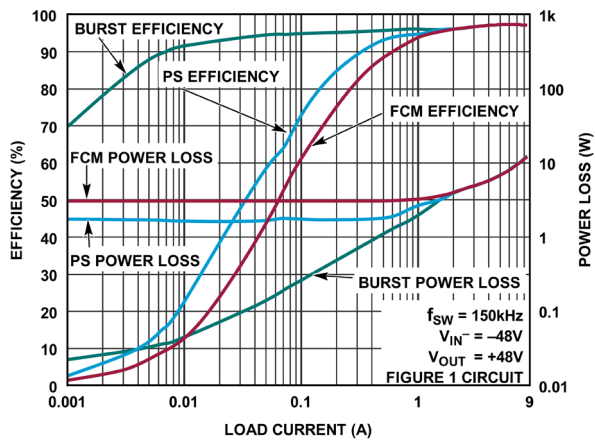


図 5. 効率および電力損失と負荷電流の関係

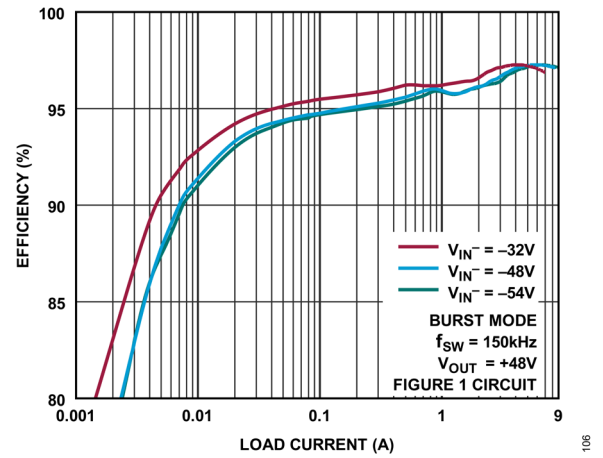


図 6. 効率と負荷電流の関係

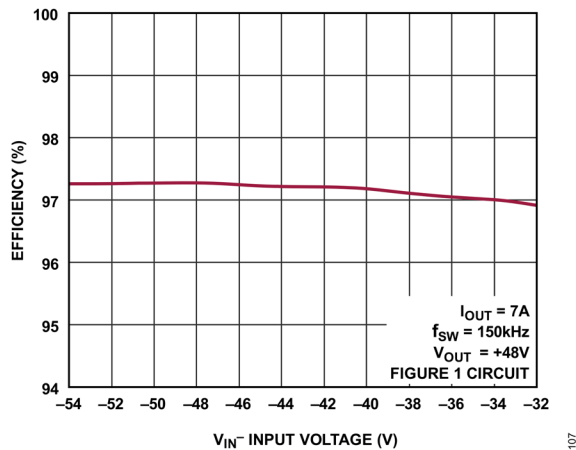


図 7. 効率と入力電圧の関係

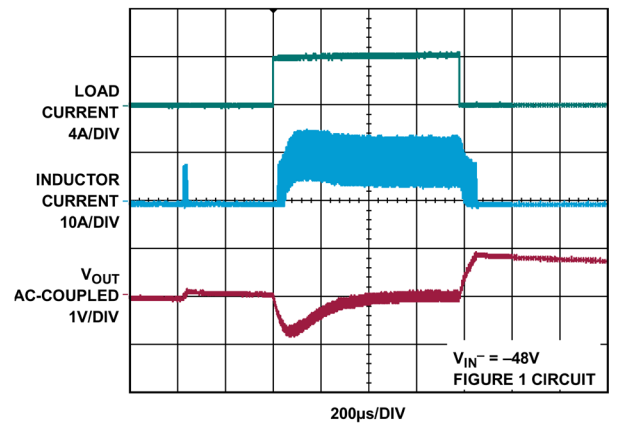


図 8. 負荷ステップ (Burst Mode 動作)

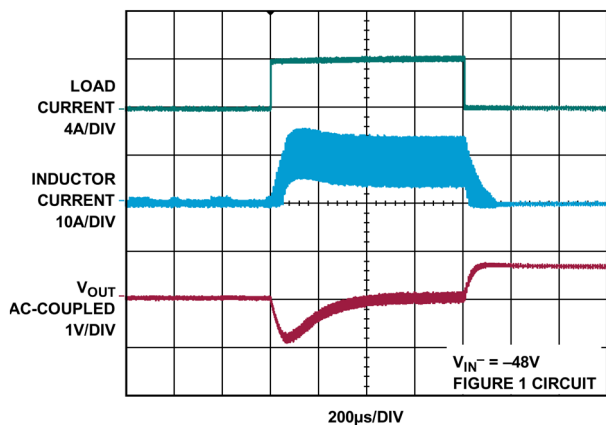


図 9. 負荷ステップ (パルススキッピング・モード)

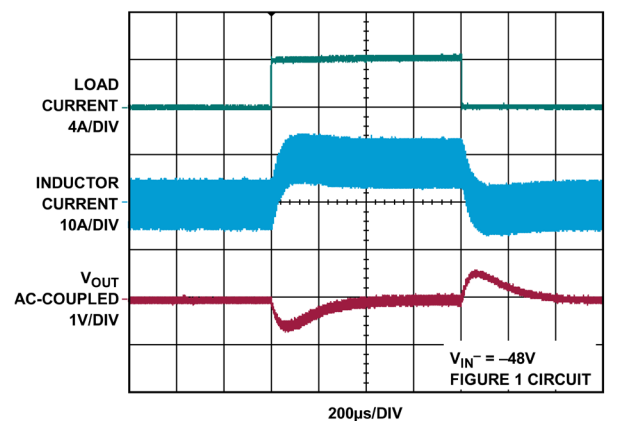


図 10. 負荷ステップ (強制連続モード)

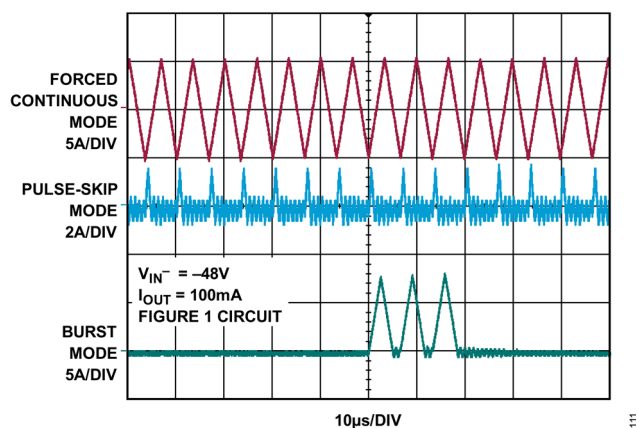


図 11. 軽負荷時のインダクタ電流

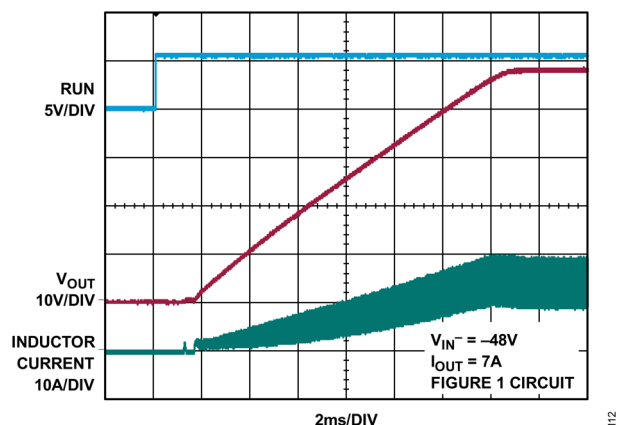


図 12. ソフトスタート

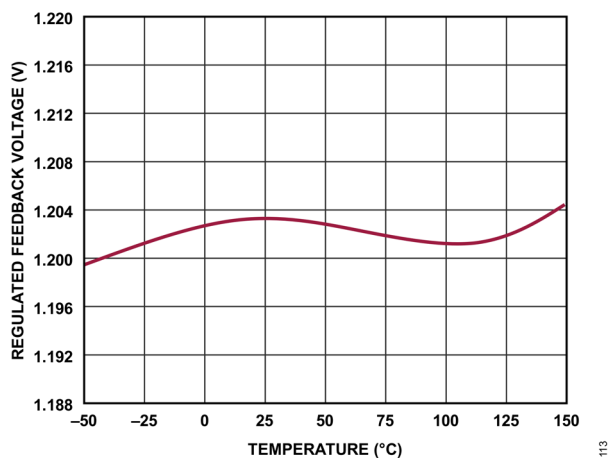


図 13. レギュレーション帰還電圧と温度の関係

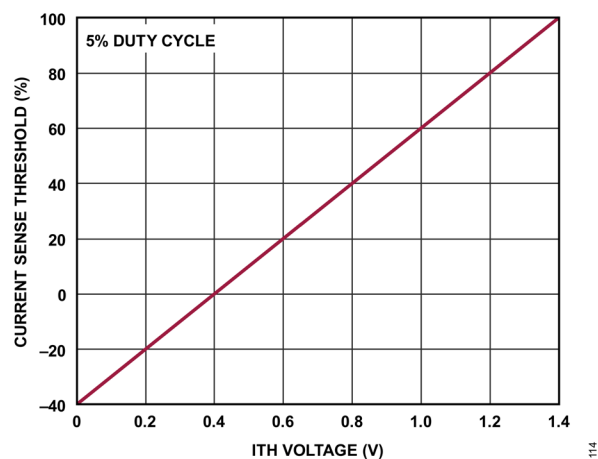


図 14. 強制連続モードでの $V_{SENSE(MAX)}$ 基準の最大電流検出閾値と V_{ITH} の関係

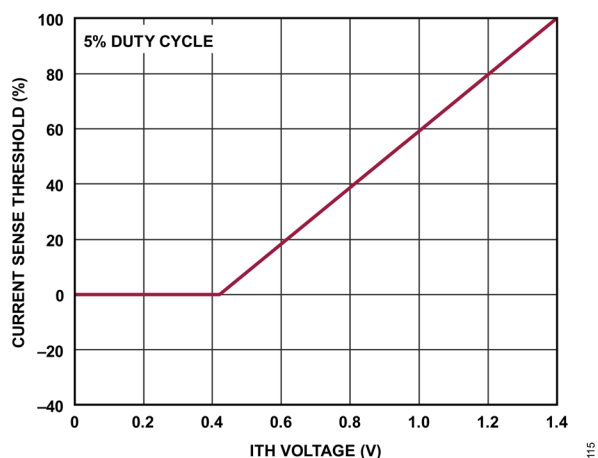


図 15. パルススキッピング・モードでの $V_{SENSE(MAX)}$ 基準の最大電流検出閾値と V_{ITH} の関係

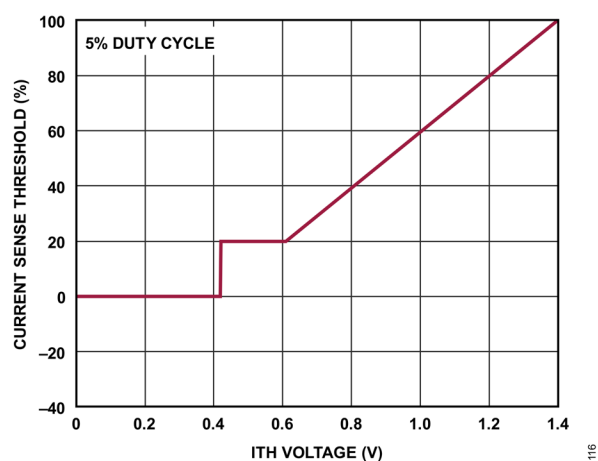


図 16. Burst Mode での $V_{SENSE(MAX)}$ 基準の最大電流検出閾値と V_{ITH} の関係

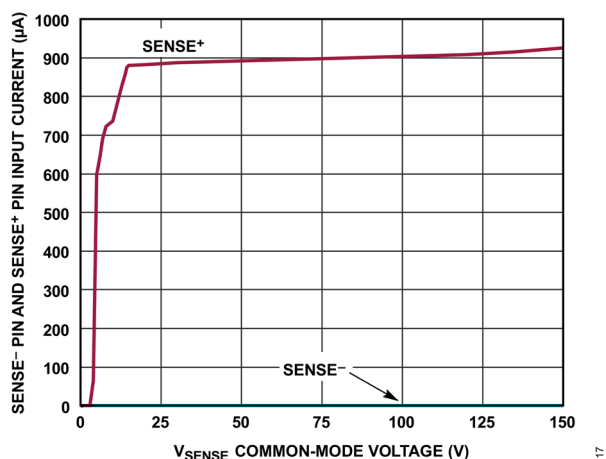


図 17. SENSE 入力電流と V_{SENSE} 電圧の関係

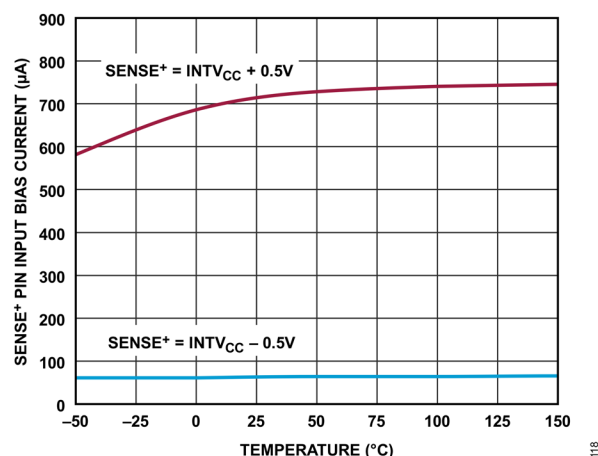


図 18. SENSE+ 入力電流と温度の関係

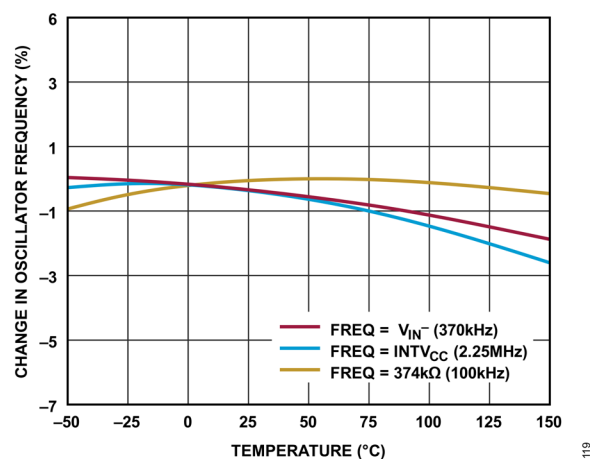


図 19. 発振器周波数と温度の関係

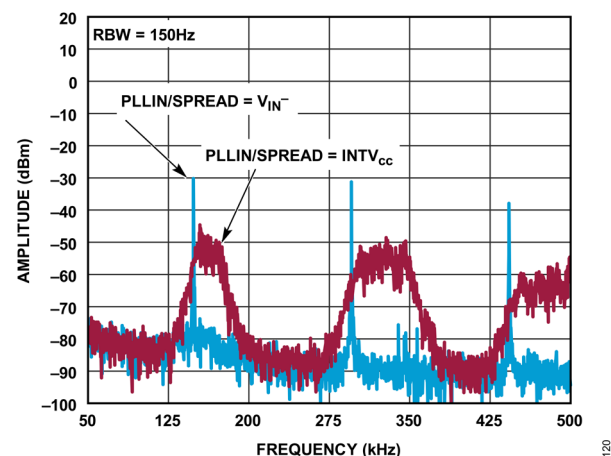


図 20. 出力電圧ノイズ・スペクトル

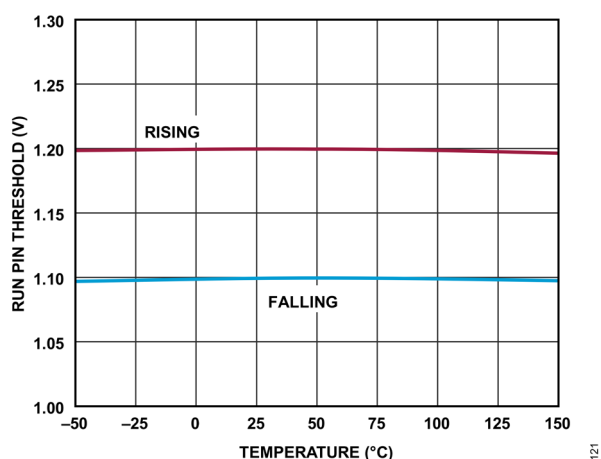


図 21. RUN ピンの閾値と温度の関係

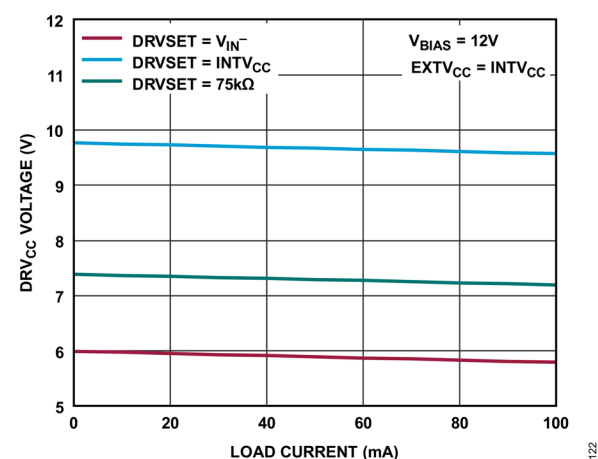


図 22. DRV_{CC} 電圧と負荷電流の関係

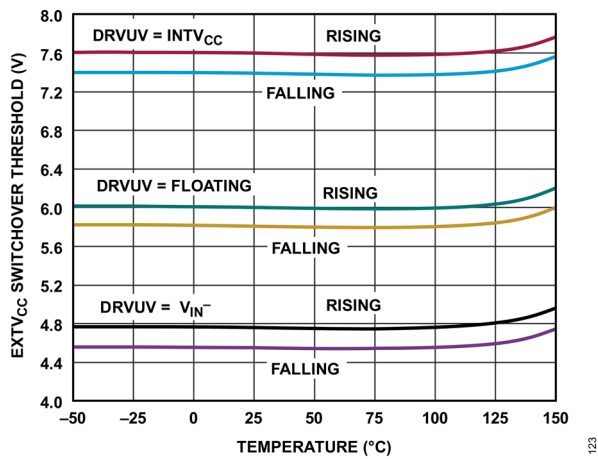


図 23. EXTVCC の切替え電圧と温度の関係

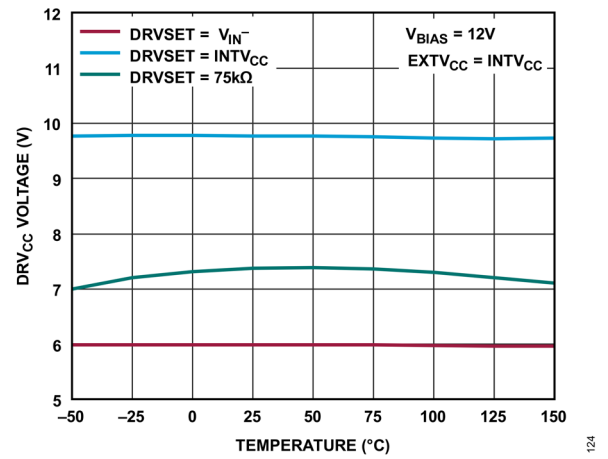


図 24. DRVCC 電圧と温度の関係

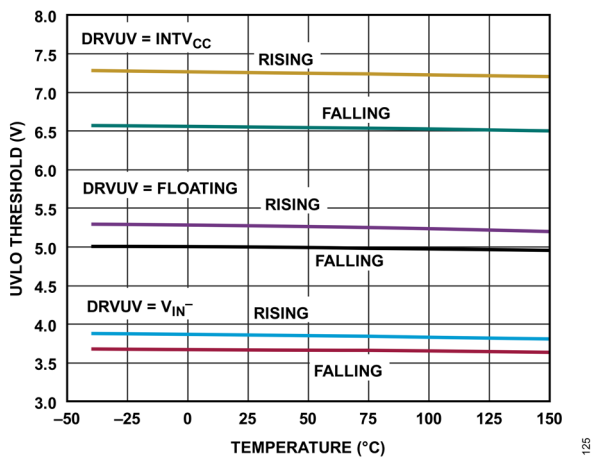


図 25. DRVCC の低電圧ロックアウト閾値と温度の関係

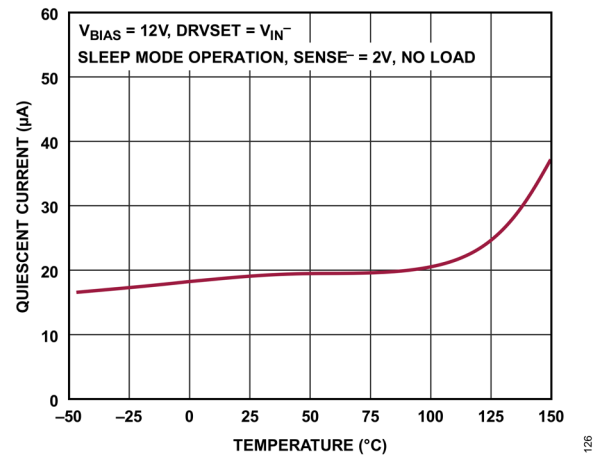


図 26. 静止電流と温度の関係

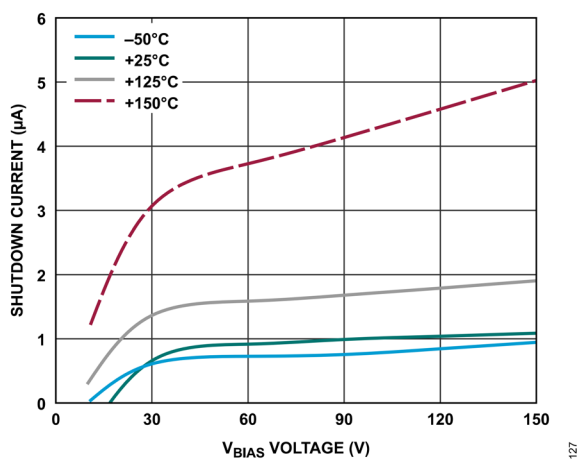


図 27. シャットダウン電流と VBIAS 電圧の関係

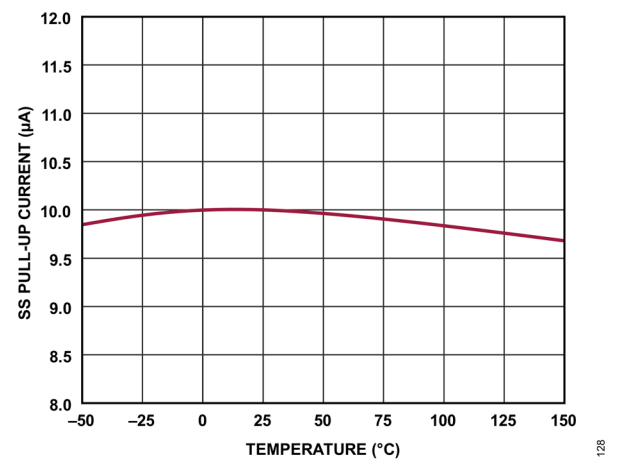


図 28. SS のプルアップ電流と温度の関係

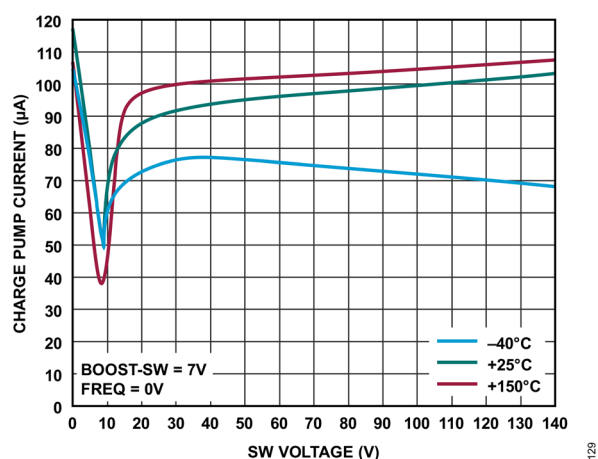


図 29. チャージ・ポンプ出力電流と SW 電圧の関係

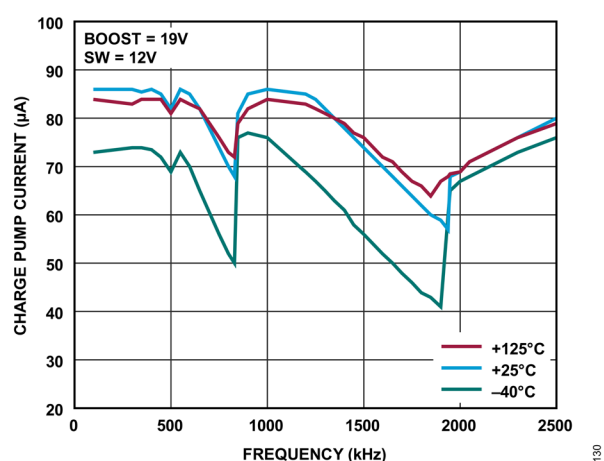


図 30. チャージ・ポンプ出力電流と周波数の関係

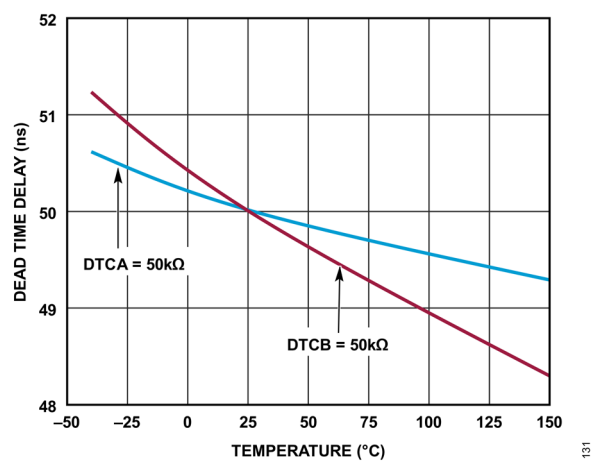


図 31. デッド・タイム遅延と温度の関係

動作原理

メイン制御ループ

LTC7899 は、固定周波数のピーク電流モード・アーキテクチャを採用した同期整流式コントローラです。通常動作時には、クロックが RS ラッチをセットすると外付けの下側 MOSFET がオンになり、インダクタ電流が増加します。メインの電流コンパレータ (ICMP) が RS ラッチをリセットすると、メイン・スイッチがオフになります。サイクルごとに下側 MOSFET がオフになった後、インダクタ電流が反転し始めて電流コンパレータ (IR) がそれを検出するか、または次のクロック・サイクルが始まるまで、上側 MOSFET がオンになってインダクタ電流が減少します。

ICMP が作動してラッチをリセットするピーク・インダクタ電流は、エラー・アンプ (EA) の出力である ITH ピンの電圧によって制御されます。エラー・アンプは、 V_{FBB} ピンの出力電圧帰還信号 (V_{IN^-} との間に接続した外付け抵抗分圧器で生成) を 1.2V の内部リファレンス電圧と比較します。負荷電流が増加するとリファレンス電圧に対して V_{FBB} がわずかに低くなるので、平均インダクタ電流が新しい負荷電流に見合った値となるまで、EA が ITH 電圧を上昇させます。

サイクルごとに下側 MOSFET がオフになった後、インダクタ電流が反転し始めて電流コンパレータ (IR) がそれを検出するか、または次のクロック・サイクルが始まるまで、上側 MOSFET がオンになります。

電力およびバイアスの供給 (V_{BIAS} 、 $EXTV_{CC}$ 、 DRV_{CC} 、 $INTV_{CC}$)

外部の上側および下側 MOSFET ドライバへの電力は、 DRV_{CC} ピンから供給されます。LDO (低ドロップアウト・リニア・レギュレータ) は V_{BIAS} ピンと $EXTV_{CC}$ ピンの両方の入力について備えられており、 DRV_{CC} に電力を供給します。この電圧は、 $DRVSET$ ピンの制御により 5V~10V の範囲で設定できます。 $EXTV_{CC}$ ピンをその切替え電圧より低い電圧に接続した場合、 V_{BIAS} LDO が DRV_{CC} に電力を供給します。 $EXTV_{CC}$ がその切替え電圧 (4.8V、6.1V、7.7V のいずれかを $DRVUV$ ピンで指定) を超えると、 V_{BIAS} LDO レギュレータがオフになり、 $EXTV_{CC}$ LDO がオンになります。 $EXTV_{CC}$ LDO は、イネーブルされると、 DRV_{CC} に電力を供給します。 $EXTV_{CC}$ ピンを使用すると、高効率の外部電源から DRV_{CC} に電力を供給できます。

$INTV_{CC}$ は、LTC7899 の内部回路のほとんどに電力を供給します。 $INTV_{CC}$ LDO は 4.5V の固定値に出力を安定化し、 DRV_{CC} 電源から電力の供給を受けます。

ハイサイド・ブートストラップ・コンデンサ

上側 MOSFET ドライバは、フローティング・ブートストラップ・コンデンサ C_B からバイアスされます。このコンデンサは通常、各サイクル中にスイッチ電圧がローになると、BOOST と DRV_{CC} の間の外付けのダイオードを通して再充電されます。LTC7899 は、BOOST に必要なバイアスを維持するチャージ・ポンプも内蔵しています。このチャージ・ポンプは、強制連続モードとパルススキッピング・モードの両方で常に動作します。Burst Mode 動作では、チャージ・ポンプはスリープ状態ではオフになっており、デバイスが起動するとイネーブルされます。内部チャージ・ポンプは、定格で 80 μ A の充電電流を供給できます。

入力電圧 ($GND - V_{IN^-}$) が出力 (V_{OUT}) に近い電圧まで低下してくると、ループがドロップアウト状態に入り、上側 MOSFET を連続してオンにしようとすることがあります。強制連続モードまたはパルススキッピング・モードの場合は、内部チャージ・ポンプによって上側 MOSFET が連続的にオンになることが可能で、100%デューティ・サイクルになります。

デッド・タイム制御 (DTCA ピンと DTCB ピン)

LTC7899 のデッド・タイム遅延は、DTCA ピンと DTCB ピンの設定により、13ns~100ns の範囲で設定できます。DTCA ピンは、下側 MOSFET のターンオフ (BG の立下がり) と上側 MOSFET のターンオン (TG の立上がり) に関するデッド・タイムを設定します。DTCB ピンは、上側 MOSFET のターンオフ (TG の立下がり) と下側 MOSFET のターンオン (BG の立上がり) に関するデッド・タイムを設定します。

DTCx ピンを V_{IN^-} または $INTV_{CC}$ に接続すると、適応型デッド・タイム制御が設定され、ドライバ・ロジックは、一方の MOSFET がターンオフするのを待ってから他方の MOSFET をターンオンします。適応型デッド・タイム制御では、BG/(TG)の立下がりから TG/(BG)の立上がりまでのデッド・タイムが、 $DTCx = V_{IN^-}$ の場合には約 80ns、 $DTCx = INTV_{CC}$ の場合は約 30ns になります。DTC ピンと V_{IN^-} の間に抵抗を配置すると、一方の MOSFET のターンオフと他方のターンオンの間にオープンループ遅延が設定されます。この遅延は 13ns~100ns の範囲で設定できます。詳細については、[アプリケーション情報の](#)セクションのデッド・タイム制御の記載を参照してください。

スタートアップとシャットダウン (RUN ピンおよび SS ピン)

LTC7899 は RUN ピンを使用してシャットダウンすることができます。RUN ピンの電圧を 1.1V より低くすると、メイン制御ループがシャットダウンします。RUN ピンを 0.7V より低くすると、コントローラと、 DRV_{CC} や $INTV_{CC}$ レギュレータを含むほとんどの内部回路がディセーブルされます。シャットダウン状態では、LTC7899 に流れる静止電流はわずか 1 μ A になります。

RUN ピンは外部からプルアップするか、ロジックで直接駆動する必要があります。RUN ピンは最大 140V (絶対最大定格) に耐えることができますので、コントローラを絶えずイネーブルし決してシャットダウンしない常時オン・アプリケーションでは、 V_{BIAS} に接続すると便利です。更に、 V_{BIAS} ピンと V_{IN^-} の間に抵抗分圧器を配置し、RUN ピンにタップを接続すれば、高精度の入力低電圧ロックアウトを設定し、調整可能なレベル未満で電源が動作しないようにできます。

電源を基準とする出力電圧 V_{OUT} の起動は、SS ピンの電圧で制御されます。SS ピンの電圧が 1.2V の内部リファレンス電圧よりも低い場合、LTC7899 は V_{FBB} 電圧を 1.2V のリファレンス電圧ではなく SS ピンの電圧に安定化します。これにより、スタートアップ時に出力電圧を滑らかに上昇させるソフトスタートとして SS ピンを使用できます。SS ピンと V_{IN^-} の間の外付けコンデンサは 9 μ A の内部プルアップ電流で充電され、これによって SS ピンに電圧ランプが発生します。SS 電圧が 0V から 1.2V (更にそれ以上) まで直線的に上昇するにつれて、出力電圧 V_{OUT} もゼロから最終値までスムーズに上昇します。

軽負荷時の動作 : Burst Mode 動作、パルススキッピング・モード、または強制連続モード (MODE ピン)

LTC7899 は、低負荷電流時に、高効率の Burst Mode 動作、固定周波数パルススキッピング・モード、強制連続導通モードのいずれかで動作するように設定できます。

Burst Mode 動作を選択するには、MODE ピンを V_{IN^-} に接続します。強制連続動作を選択するには、MODE ピンを $INTV_{CC}$ に接続します。パルススキッピング・モードを選択するには、MODE ピンを 1.2V より大きく $INTV_{CC} - 1.3V$ より小さい DC 電圧に接続します。MODE ピンがフロート状態のときは、 V_{IN^-} との間の 100k Ω の内部抵抗によって Burst Mode 動作が起動し、MODE ピンを 100k Ω の外付け抵抗を介して $INTV_{CC}$ に接続すると、パルススキッピング・モードになります。

コントローラの Burst Mode 動作が有効化されているときは、ITH ピンの電圧が低い値を示している場合でも、インダクタの最小ピーク電流は最大値の約 25%に設定されます。平均インダクタ電流が負荷電流より大きい場合、エラー・アンプ EA は ITH ピンの電圧を低下させます。ITH 電圧が 0.425V より低くなると、内部のスリープ信号がハイになり (スリープ・モードがイネーブルされ)、両方の外付け MOSFET がオフになります。すると、ITH ピンは EA の出力から遮断され、0.45V を維持します。

スリープ・モードでは内部回路のほとんどがオフになっているので、LTC7899 を流れる静止電流は 15 μ A に減少します。スリープ・モードでは、負荷電流が出力コンデンサから供給されます。グラウンドに対する出力の電圧が低下するにつれて、EA の出力は上昇し始めます。出力電圧が十分に低下すると、ITH ピンが EA の出力に再接続され、スリープ信号がローになって、コントローラは内部発振器の次のサイクルで下側 MOSFET をオンにして通常の動作を再開します。

コントローラの Burst Mode 動作がイネーブルされていると、インダクタ電流は反転することができません。インダクタ電流がゼロに達する直前に、逆電流コンパレータ (IR) が上側 MOSFET をオフにし、インダクタ電流が反転して負になるのを防ぎます。したがって、コントローラは不連続動作状態で動作します。

強制連続動作時、または、フェーズ・ロック・ループを使用するために外部クロック信号源によってクロック供給されている場合、インダクタ電流は軽負荷時または大きなトランジェント状態時に反転することが許容されます。ピーク・インダクタ電流は、通常動作と全く同様に、ITH ピンの電圧によって決まります。このモードでは、軽負荷での効率が **Burst Mode** 動作の場合よりも低下します。ただし、連続動作には出力電圧リップルが小さく、オーディオ回路への干渉が少ないという利点があります。強制連続モードでは、出力リップルは負荷電流に依存しません。

パルススキッピング・モードになるよう **MODE** ピンを接続すると、LTC7899 は軽負荷時に **PWM** パルススキッピング・モードで動作します。このモードでは、出力電流が最大設計値の約 1% に低下するまで固定周波数動作が維持されます。非常に軽い負荷では、電流コンパレータ **ICMP** は数サイクル間作動したままになり、同じサイクル数の間下側 **MOSFET** をオフに保つ（つまり、パルスをスキップする）ことがあります。インダクタ電流は反転できません（不連続動作）。強制連続動作と同様、このモードでは、**Burst Mode** 動作と比較して、出力リップル、オーディオ・ノイズ、および **RF** 干渉が低減します。低電流での効率が強制連続動作より高くなりますが、**Burst Mode** 動作ほど高くはありません。

強制連続モードやパルススキッピング・モードとは異なり、**Burst Mode** 動作は外部クロックに同期することができません。そのため、**Burst Mode** 動作を選択し、スイッチング周波数が **PLLIN/SPREAD** ピンに印加された外部クロックに同期している場合、LTC7899 は **Burst Mode** 動作から強制連続モードに切り替わります。

周波数の選択、スペクトラム拡散、フェーズ・ロック・ループ（**FREQ** ピンおよび **PLLIN/SPREAD** ピン）

スイッチング周波数の選択は、効率と部品サイズの兼ね合いによって決まります。低い周波数で動作させると **MOSFET** のスイッチング損失が減るので効率が改善されますが、出力リップル電圧を低く保つには、インダクタンスや容量の値を大きくする必要があります。

LTC7899 のコントローラの自走スイッチング周波数は、**FREQ** ピンを使って選択します。**PLLIN/SPREAD** ピンを外部クロック信号源で駆動していない場合は、**FREQ** ピンを V_{IN-} に接続するか、**INTV_{CC}** に接続するか、または外付け抵抗によってプログラムすることができます。**FREQ** を V_{IN-} に接続すると 370kHz が選択され、**FREQ** を **INTV_{CC}** に接続すると 2.25MHz が選択されます。**FREQ** と V_{IN-} の間に抵抗を接続すると、周波数を 100kHz～2.5MHz の範囲で設定できます。

スイッチング・レギュレータは、電磁干渉（**EMI**）が懸念されるアプリケーションでは特に問題を生じることがあります。**EMI** 性能を向上するために、LTC7899 はスペクトラム拡散モードで動作できます。このモードは、**PLLIN/SPREAD** ピンを **INTV_{CC}** に接続することで有効化できます。この機能により、スイッチング周波数は **FREQ** ピンで設定した周波数～+20%（代表値）の範囲内で変化します。

LTC7899 ではフェーズ・ロック・ループ（**PLL**）が使用可能で、**PLLIN/SPREAD** ピンに接続された外部クロック信号源に内部発振器を同期させることができます。LTC7899 の **PLL** は、コントローラの外付け下側 **MOSFET** がオンになるタイミングを同期信号の立上がりエッジに同期させます。

PLL の周波数は、外部クロックが入力される前に **FREQ** ピンで設定した自走周波数にプリバイアスされます。**PLL** を外部クロックの周波数の近くにプリバイアスしておくと、**PLL** はわずかに変化させるだけで、外部クロックの立上がりエッジを **BG** の立上がりエッジに同期させることができます。より高速に外部クロックにロックインするには、**FREQ** ピンを使用して、内部発振器の周波数を外部クロックの周波数前後の値に設定します。LTC7899 の **PLL** は、周波数が 100kHz～2.5MHz の外部クロック源に確実にロックするよう設計されています。

PLLIN/SPREAD ピンは **TTL** 互換で、閾値が 1.6V（立上がり）および 1.1V（立下がり）であるため、クロック信号の振幅が 0.5V～2.2V の動作が確保されています。

PolyPhase アプリケーション (CLKOUT ピンと PHASMD ピン)

LTC7899 は、PolyPhase アプリケーションで LTC7899 に別のコントローラ IC をデ이지チェーン接続できる 2 つのピン (CLKOUT ピンと PHASMD ピン) を備えています。CLKOUT ピンのクロック出力信号を使用して、単一の大電流出力または複数の個別出力を供給する多相電源ソリューションにおいて、追加のパワー段を同期させることができます。PHASMD ピンは CLKOUT 信号の位相調整に使用します。このピンを V_{IN} にプルダウンすると、CLKOUT は BG を基準に 90° の位相差になります。このピンを $INTV_{CC}$ に接続すると、CLKOUT は BG を基準に 120° の位相差になります。このピンをフロート状態にすると、CLKOUT は BG を基準に 180° の位相差になります。

出力過電圧保護

過電圧コンパレータは、過渡的なオーバーシュートや、出力に過電圧が生じる可能性がある他のより深刻な状態からデバイスを保護します。 V_{FBB} ピンがレギュレーション・ポイントである 1.2V を 10% 以上超えると、上側 MOSFET がオフになり、インダクタ電流は反転でなくなります。

低入力電圧時の動作

LTC7899 は、 V_{IN} を基準に 0V まで動作する、レール to レールの電流コンパレータを内蔵しています。このため、コンバータの最小入力電圧 ($|V_{IN}|$) は、コンバータ・アーキテクチャの実用上の制限によって決まります。

BOOST 電源のリフレッシュ

上側 MOSFET ドライバは、フローティング・ブートストラップ・コンデンサ C_B からバイアスされます。このコンデンサは通常、それぞれのサイクル中に下側 MOSFET がオンになると、外付けダイオードを通して再充電されます。起動時に、 $UVLO$ がローになってから $100\mu s$ 以内に下側 MOSFET がオンにならない場合、下側 MOSFET を約 $400ns$ の累積オン時間の間強制的にオンにします。この強制リフレッシュにより、上側 MOSFET を完全に導通させるのに十分な BOOST SW 電圧が発生し、数サイクルの間ブートストラップ・コンデンサ C_B の充電を待つことはありません。

パワー・グッド

このコントローラには、内部 N チャンネル MOSFET のオープン・ドレインに接続されている PGOOD ピンがあります。 V_{FBB} 電圧が 1.2V リファレンスの $\pm 10\%$ 以内でない場合、MOSFET がオンになり、PGOOD ピンをローにプルダウンします。また、RUN ピンがロー (シャットダウン) の場合も、PGOOD ピンはローになります。 V_{FBB} 電圧が $\pm 10\%$ の条件内にある場合、MOSFET がオフになるため、このピンを外付け抵抗によって $INTV_{CC}$ などの 6V 以下の電源にプルアップできます。

アプリケーション情報

先頭のページの代表的なアプリケーションに示しているのは、LTC7899 の基本的なアプリケーション回路です。外付け部品の選択は主に負荷条件によって決まり、まずインダクタ、電流検出部品、動作周波数、軽負荷時の動作モードの選択から始めます。次に、入力コンデンサと出力コンデンサ、およびパワーMOSFET で構成される残りのパワー段コンポーネントを選択します。次に、帰還抵抗を選択して、目的の出力電圧を設定します。その後、ソフトスタート、バイアス、ループ補償などに使用する、残りの外付け部品を選択します。

インダクタ値の計算

動作周波数が高いほど小さな値のインダクタとコンデンサを使用できるという意味で、動作周波数とインダクタの選択には相関関係があります。それでも大きな部品を使用する低周波数動作を選ぶ場合があるのは、なぜでしょうか。答えは効率です。MOSFET のスイッチング損失とゲート電荷損失のために、一般に周波数が高いほど効率が低下します。この基本的なトレードオフに加えて、リップル電流と低電流動作に対するインダクタ値の影響も考慮しなければなりません。インダクタの値は、リップル電流に直接影響します。

連続導通時の最大平均インダクタ電流は、最大平均出力電流に $(1 + V_{OUT}/|V_{IN}|)$ の係数を乗じたものであり、 $I_{OUT(MAX)} = I_L(MAX) \cdot |V_{IN}| / (V_{OUT} + |V_{IN}|)$ となります。ここで V_{OUT} はグラウンド基準の電圧です。このレギュレータからの最大出力電流は、 $|V_{IN}|$ が低下するにつれて減少することに注意してください。したがって、 $I_L(MAX)$ をどう選択するかは、最小通常動作電圧 $|V_{IN}|$ におけるレギュレーション電圧 V_{OUT} の最大負荷電流に依存します。与えられた $|V_{IN}|$ に対する負荷電流を超過すると、 V_{OUT} は $I_{OUT(MAX)} = I_L(MAX) \cdot |V_{IN}| / (V_{OUT} + |V_{IN}|)$ の等式が成立するまで減少します。

ΔI_L が大きくてもかまわなければ、小さいインダクタンスを使用できますが、出力電圧リップルとコア損失が大きくなります。リップル電流を設定するための妥当な出発点は $\Delta I_L = 0.3 \cdot I_L(MAX)$ です。 ΔI_L が最大になるのは、 $|V_{IN}| = V_{OUT}$ のときで、値は次の式 1 で得られます。

$$\Delta I_L = \frac{|V_{IN}|}{(f)(L)} \left(\frac{V_{OUT}}{V_{OUT} + |V_{IN}|} \right) \quad (1)$$

インダクタの値は、2 次的な影響も与えます。必要な平均インダクタ電流が減少し、ピーク電流が R_{SENSE} によって決定される電流制限の 25%未満になった時点で Burst Mode 動作への移行が開始されます。インダクタ値を低くする (ΔI_L を高くする) と、この遷移はより低い負荷電流で起こるため、低電流動作の値の高い範囲では効率が低下する可能性があります。Burst Mode 動作では、インダクタンス値が小さくなるとバースト周波数が低下します。

インダクタ・コアの選択

L の値が定まったら、インダクタの種類を選択します。高効率レギュレータは、通常、低価格の鉄粉コアに見られるコア損失を許容できないので、より高価なフェライトまたはモリブデンマロイのコアを使わざるを得ません。インダクタ値が同じ場合、実際のコア損失はコア・サイズではなく、選択するインダクタンス値に大きく依存します。インダクタンスが大きくなると、コア損失は減少します。しかし、インダクタンスを増加させるには巻き線数を増やす必要があるため、銅損失が増加します。

フェライトを使った設計ではコア損失が小さくなるので、スイッチング周波数が高い場合に適しています。したがって、設計目標を銅損失と飽和防止に集中できます。フェライト・コア材料の飽和は「ハード」です。つまり、ピーク設計電流を超えると急激にインダクタンスが低下します。その結果、インダクタのリップル電流が急激に増加し、それに伴い出力電圧リップルも増加します。コアは飽和させないようにしてください。インダクタの飽和の設計マージンをとるため、飽和電流に対する許容誤差と温度の影響を見込む必要があります。

電流検出方式の選択

LTC7899 はインダクタの DC 抵抗 (DCR) による検出または値の低い抵抗による検出のいずれかを使うように構成できます。2 つの電流検出方式のどちらを選択するかは、設計においてコスト、消費電力、精度のいずれを主に重視するかで決まります。DCR による検出が普及したのは、高価な電流センス抵抗が不要で、特に大電流のアプリケーションで電力効率が向上するためです。一方、電流検出抵抗を使用すると、コントローラの非常に正確な電流制限値が得られます。他の外付け部品の選択は負荷条件によって決まり、 R_{SENSE} (R_{SENSE} を使用する場合) とインダクタの値の選択から始めます。

SENSE⁺ピンと SENSE⁻ピンは、電流コンパレータへの入力です。これらのピンのコモンモード電圧範囲は 0V~140V (絶対最大値) であるため、LTC7899 は最大 135V の幅広い入力電圧範囲で動作が可能です。SENSE⁻ピンは高インピーダンスであり、流れる電流は約 1 μ A 未満です。このようにインピーダンスが高いため、電流コンパレータをインダクタの DCR による検出に使うことができます。SENSE⁺ピンのインピーダンスは、コモンモード電圧に応じて変化します。INTV_{CC} - 0.5V 未満の場合、SENSE⁺ピンは比較的高インピーダンスであり、約 1 μ A の電流が流れます。SENSE⁺ピンが INTV_{CC} + 0.5V を超えると、このピンにはより大きな電流 (約 700 μ A) が流れます。INTV_{CC} - 0.5V と INTV_{CC} + 0.5V の間で、電流は小電流から大電流に変化します。SENSE⁺ピンの電圧が 3.2V を超えると、内部回路が V_{BIAS} でバイアスされるため、SENSE⁺ピンには約 70 μ A の電流が追加で流れます。

検出ラインに共通するフィルタ部品は LTC7899 の近くに配置し、検出ラインは電流検出素子の下のケルビン接続点まで互いに近づけて配線します (図 32 を参照)。他の場所で電流を検出すると、寄生インダクタンスと容量が電流検出素子に実質的に追加され、センス端子の情報が劣化して、電流制限の設定値が予測不能になることがあります。DCR による検出を使用する場合は (図 34)、R1 抵抗をスイッチング・ノードの近くに配置して、高感度の小信号ノードにノイズが結合しないようにします。

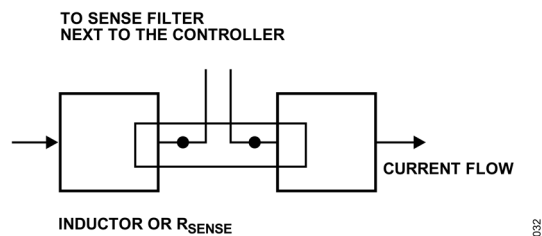


図 32. インダクタまたはセンス抵抗を使用した検出ラインの配置

値の小さな抵抗による電流検出

図 33 に、ディスクリート抵抗を使用した代表的な検出回路を示します。 R_{SENSE} は必要な出力電流に基づいて選択します。コントローラの電流コンパレータの $V_{SENSE(MAX)}$ は 25mV、50mV、または 75mV で、これは ILIM ピンの状態によって決まります。電流コンパレータの閾値電圧により、インダクタのピーク電流が設定されます。

最大インダクタ電流 ($I_{L(MAX)}$) とリップル電流 (ΔI_L) を用いると (インダクタ値の計算のセクションを参照)、目標とするセンス抵抗値は式 2 で与えられます。

$$R_{SENSE} = \frac{V_{SENSE(MAX)}}{I_{L(MAX)} + \frac{\Delta I_L}{2}} \quad (2)$$

アプリケーションが全動作温度範囲にわたって全負荷電流を確実に供給するには、表 1 に示す $V_{SENSE(MAX)}$ の最小値を選択します。

センス抵抗に寄生インダクタンス (ESL) があると、インダクタ値が小さい ($< 3\mu\text{H}$) のアプリケーションや電流が大きい ($> 5\text{A}$) のアプリケーションでは、電流検出信号に大きな誤差が生じます。この誤差は入力電圧に比例し、ライン・レギュレーションを劣化させたり、ループを不安定化させたりする可能性があります。図 33 に示すように、検出ピンに RC フィルタ (R_F) を使用すると、この誤差を補償できます。ESL を最も適切に抑えるには、RC フィルタの時定数を $R_F \times C_F = \text{ESL}/R_{\text{SENSE}}$ (C_F はフィルタのコンデンサ) となるように設定します。一般に、 $1\text{nF} \sim 10\text{nF}$ の範囲内になるように C_F を選択し、それに応じて R_F を計算します。この誤差を最小限に抑えるため、低 ESL でフットプリントの広い形状の表面実装型センス抵抗を推奨します。メーカーのデータシートで仕様規定されていない場合、ESL は、1206 フットプリントの抵抗器では 0.4nH 、1225 フットプリントの抵抗器では 0.2nH と概算できます。

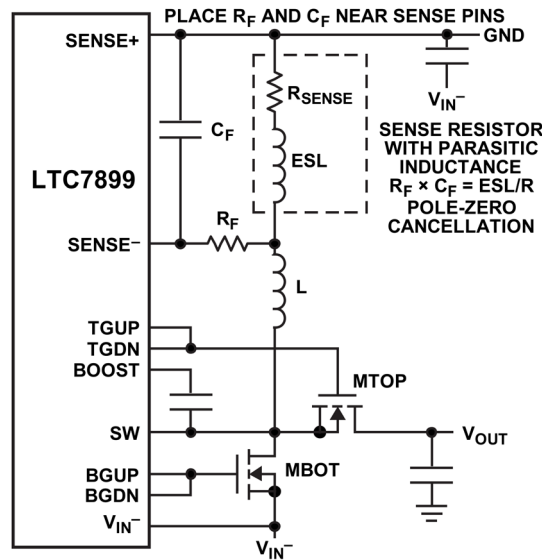


図 33. 電流の検出に抵抗を使用した電流検出方法

インダクタの DCR による電流検出

大負荷電流時に可能な限り高い効率を必要とするアプリケーションの場合、図 34 に示すように、LTC7899 はインダクタの DCR 両端の電圧降下を検出できます。インダクタの DCR とは、銅巻線の小さな DC 抵抗値を表し、値の小さい大電流インダクタでは $1\text{m}\Omega$ 未満になる場合もあります。このようなインダクタを必要とする大電流アプリケーションでは、センス抵抗による電力損失は、インダクタの DCR による検出に比べると効率が数ポイント低下すると考えられます。

外付けの $(R1 \parallel R2) \times C1$ の時定数が L/DCR の時定数に等しくなるように選択すると、外付けコンデンサ両端の電圧降下はインダクタの DCR 両端の電圧降下に $R2/(R1 + R2)$ を掛けたものに等しくなります。R2 は、目標とするセンス抵抗値よりも DCR が大きいアプリケーションに対して、センス端子両端の電圧を調整する抵抗です。外付けフィルタ部品を適切な大きさにするには、インダクタの DCR を知る必要があります。DCR は、インダクタンス、容量、抵抗 (LCR) メータを用いて測定できます。ただし、DCR の許容誤差は常に同じではなく、温度によって変化します。詳細については、メーカーのデータシートを参照してください。

$I_{L(\text{MAX})}$ および ΔI_L を用いて (インダクタ値の計算のセクションを参照)、目標とするセンス抵抗値は以下の式 3 で与えられます。

$$R_{\text{SENSE(EQUIV)}} = \frac{V_{\text{SENSE(MAX)}}}{I_{L(\text{MAX})} + \frac{\Delta I_L}{2}} \quad (3)$$

アプリケーションが全動作温度範囲にわたって全負荷電流を確実に供給するには、表 1 に示す $V_{\text{SENSE(MAX)}}$ の最小値を選択します。

次に、インダクタの DCR を決めます。メーカーから仕様が提供されている場合は、通常は 20°C で規定されている最大値を使用します。銅抵抗の温度係数（約 0.4%/°C）を考慮して、この値を増加させます。インダクタ温度の最大値（ $T_{L(MAX)}$ ）は控え目に見て 100°C です。最大インダクタ DCR（ DCR_{MAX} ）をセンス抵抗の目標値（ R_D ）に調整するには、式 4 で与えられる分圧比を使用します。

$$R_D = \frac{R_{SENSE(EQUIV)}}{DCR_{MAX} \text{ at } T_{L(MAX)}} \quad (4)$$

C_1 は通常、 $0.1\mu F \sim 0.47\mu F$ の範囲で選択します。この範囲では、等価抵抗（ $R_1 \parallel R_2$ ）が約 $2k\Omega$ になるため、SENSE⁺ピンの約 $1\mu A$ の電流に起因する誤差が低減します。

$R_1 \parallel R_2$ は、室温のインダクタンスと最大 DCR によって式 5 で求められます。

$$R_1 \parallel R_2 = \frac{L}{(DCR \text{ at } 20^\circ C) \cdot C_1} \quad (5)$$

センス抵抗値は、以下に示す式 6 および式 7 で与えられます。

$$R_1 = \frac{R_1 \parallel R_2}{R_D} \quad (6)$$

$$R_2 = \frac{R_1 \cdot R_D}{1 - R_D} \quad (7)$$

R_1 の最大電力損失（ P_{LOSS} ）はデューティ・サイクルに関連して、連続モード時の $|V_{IN-}| = V_{OUT}$ の条件で発生し、式 8 で与えられます。

$$P_{LOSS \text{ in } R_1} = \frac{|V_{IN-}| \cdot V_{OUT}}{R_1} \quad (8)$$

R_1 の電力定格は R_1 の P_{LOSS} より大きくなるようにします。軽負荷時に高い効率が必要な場合、DCR 検出とセンス抵抗のどちらを使用するかを決定するときには、この電力損失を検討します。軽負荷での電力損失は、 R_1 によって余分のスイッチング損失が生じるため、センス抵抗の場合より DCR ネットワークの方がわずかに大きくなることがあります。ただし、DCR による検出ではセンス抵抗がないので、導通損失が減少し、重負荷時の効率が高くなります。ピーク効率はどちらの方法でもほぼ同じです。

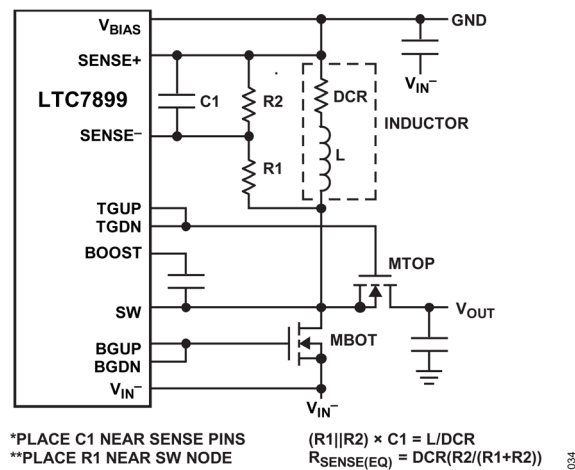


図 34. 電流の検出にインダクタの DCR を使用した電流検出方法

動作周波数の設定

動作周波数の選択では、効率と部品サイズの間にトレードオフがあります。動作周波数が高いと、小型のインダクタと値の小さいコンデンサを使用することができます。低い周波数で動作させるとゲート電荷と遷移損失が減るので効率が改善されますが、出力リップル電圧を低く維持するには、インダクタンスの値や出力容量を大きくする必要があります。

高電圧アプリケーションでは、遷移損失が電力損失により大きく影響し、スイッチング周波数が 300kHz~900kHz の場合にサイズと効率の間で良好なバランスをとることができます。低電圧アプリケーションは、スイッチング損失が低いという利点があるため、必要に応じて最大 2.5MHz のスイッチング周波数で動作させることができます。スイッチング周波数は、表 4 に示すように、FREQ ピンと PLLIN/SPREAD ピンで設定します。

表 4. FREQ と PLLIN/SPREAD によるスイッチング周波数の設定

FREQ PIN	PLLIN/SPREAD PIN	FREQUENCY
V_{IN}^-	V_{IN}^-	370kHz
INTV _{CC}	V_{IN}^-	2.25MHz
Resistor to V_{IN}^-	V_{IN}^-	100kHz to 2.5MHz
Any of the above	External Clock 100kHz to 2.5MHz	Phase-Locked to External lock
Any of the above	INTV _{CC}	Spread Spectrum f _{OSC} Modulated 0% to +20%

FREQ ピンを V_{IN}^- に接続すると 370kHz が選択され、FREQ を INTV_{CC} に接続すると 2.25MHz が選択されます。FREQ と V_{IN}^- の間に抵抗を接続すると、周波数を 100kHz~2.5MHz の範囲内で任意に設定できます。FREQ ピンの抵抗 (R_{FREQ}) は、図 35 または式 9 により選択します。

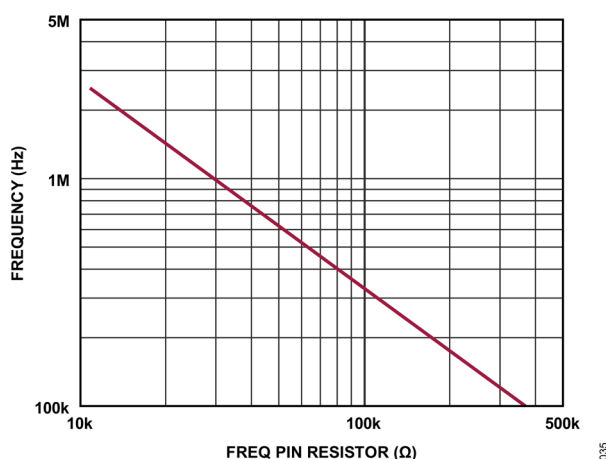


図 35. 発振器周波数と FREQ ピンの抵抗値の関係

$$R_{FREQ}(\text{in } k\Omega) = \frac{37\text{MHz}}{f_{osc}} \quad (9)$$

動作周波数に関する更なる制約条件は、コンバータの最大デューティ・サイクルに起因します。最大デューティ・サイクルは、 $DC_{MAX} = V_{OUT}/(V_{OUT} + |V_{IN(MIN)}|) \cdot 100\%$ で概算でき (V_{OUT} はグラウンド基準の電圧)、図 36 に示すように制限されます。低周波数では、必要なデューティ・サイクルが 93%を超えると出力がレギュレーションを失います。高周波では、固定周波数動作を維持するために使用できる最大デューティ・サイクルが更に低くなります。この領域では、出力電圧のレギュレーションを維持するために高いデューティ・サイクルが必要な場合、コントローラは上側 MOSFET (TG) のターンオンをスキップし、複数のクロック・サイクルにわたって下側 MOSFET (BG) をオンのままにして、実質的に低い周波数で高いデューティ・サイクルを実現します。最大デューティ・サイクルが図 36 に示す曲線より低い値に制限されるような周波数を選択します。

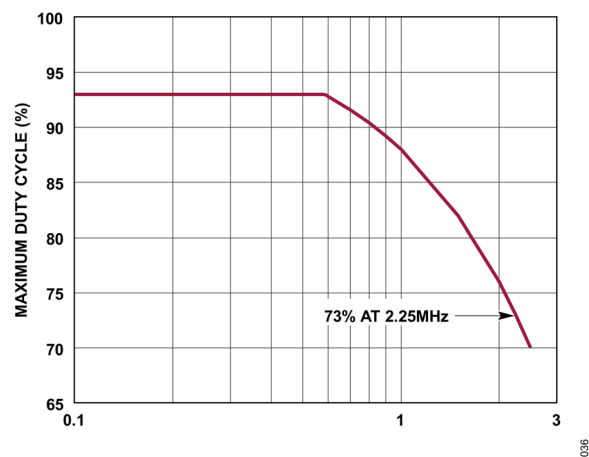


図 36. 最大デューティ・サイクルと動作周波数の関係

EMI 性能を向上させるため、PLLIN/SPREAD ピンを INTV_{CC} に接続してスペクトラム拡散モードを選択できます。スペクトラム拡散機能を有効化した場合、スイッチング周波数は、FREQ ピンで選択した周波数から+20%までの範囲内で調整されます。スペクトラム拡散モードは、MODE ピンで選択される任意の動作モード（Burst Mode、パルススキッピング・モード、強制連続モード）で使用できます。

また、LTC7899 では PLL が使用可能で、PLLIN/SPREAD ピンに接続された外部クロック信号源に内部発振器を同期させることができます。PLL のロック後、BG_{xx} は外部クロック信号の立ち上がりエッジに同期されます。詳細については、[フェーズ・ロック・ループと周波数同期](#)のセクションを参照してください。

軽負荷時動作モードの選択

LTC7899 は、軽負荷電流時に、高効率の Burst Mode 動作、固定周波数パルススキッピング・モード、または強制連続導通モードになるように設定できます。Burst Mode 動作を選択するには、MODE ピンを V_{IN}⁻ に接続します。強制連続動作を選択するには、MODE ピンを INTV_{CC} に接続します。パルススキッピング・モードを選択するには、MODE ピンを 100kΩ の抵抗を介して INTV_{CC} に接続します。MODE ピンとグラウンドの間にある 100kΩ の内部抵抗により、MODE ピンがフロート状態の場合は Burst Mode が選択されます。LTC7899 は、PLLIN/SPREAD ピンを通じて外部クロックに同期しているとき、パルススキッピング・モードが選択されている場合はそのモードで動作し、それ以外の場合は強制連続モードで動作します。MODE ピンを用いて軽負荷時動作モードを選択する方法を[表 5](#)に示します。

表 5. MODE ピンを使用した軽負荷時動作モードの選択

MODE PIN	LIGHT LOAD OPERATING MODE	MODE WHEN SYNCHRONIZED
V _{IN} ⁻ or Floating	Burst Mode	Forced Continuous
100k to INTV _{CC}	Pulse-Skipping	Pulse-Skipping
INTV _{CC}	Forced Continuous	Forced Continuous

一般に、どの軽負荷時動作モードを選択するのが適切かは、各アプリケーションの条件によって決まります。Burst Mode 動作では、インダクタ電流は反転できません。インダクタ電流がゼロに達する直前に、逆電流コンパレータが上側 MOSFET をオフにし、インダクタ電流が反転して負になるのを防ぎます。したがって、レギュレータは不連続動作状態で動作します。更に、負荷電流が非常に少ないと、インダクタ電流はスイッチング周波数より低い周波数でバースト動作を開始し、スイッチングが停止しているときは低消費電流のスリープ・モードに入ります。結果として、軽負荷時に可能な限りの最も高い効率を得られるのは Burst Mode 動作です。

強制連続モードでは、インダクタ電流は軽負荷で反転し、負荷に関係なく同じ周波数でスイッチングします。このモードでは、軽負荷での効率が **Burst Mode** 動作の場合よりもかなり低下します。ただし、連続動作には出力電圧リップルが小さく、オーディオ回路への干渉が少ないという利点があります。強制連続モードでは、出力リップルは負荷電流に依存しません。

パルススキッピング・モードでは、設計された最大出力電流の約 1%までは固定周波数動作が維持されます。非常に軽い負荷では、PWM コンパレータは数サイクル間作動したままになり、同じサイクル数の間下側 MOSFET をオフに保つ（つまり、パルススキップする）ことがあります。インダクタ電流は反転できません（不連続動作）。強制連続動作と同様、このモードでは、**Burst Mode** 動作と比較して、出力リップル、オーディオ・ノイズ、および RF 干渉が低減します。軽負荷での効率が強制連続動作より高くなりますが、**Burst Mode** 動作ほど高くはありません。したがって、パルススキッピング・モードは軽負荷時の効率、出力リップル、および EMI の間での妥協点となります。

アプリケーションによっては、システム内に存在する条件に応じて軽負荷時動作モードを変更することが望ましい場合があります。例えば、システムが動作していない場合は、MODE ピンを V_{IN^-} に設定することによって、高効率の **Burst Mode** 動作を選択できます。システムが起動したら、外部クロックを PLLIN/SPREAD に送信するか、MODE を $INTV_{CC}$ に接続して、低ノイズの強制連続モードに切り替えることができます。このように動作中にモード変更を行うと、アプリケーションごとにそれぞれの軽負荷動作モードの利点が得られます。

デッド・タイム制御 (DTCA ピンと DTCB ピン)

LTC7899 のデッド・タイム遅延は、DTCA ピンと DTCB ピンの設定により、13ns~100ns の範囲で調整できます。図 37 と図 38 に、各 DTCx ピンの設定に対する TG-SW と BG のスイッチング波形を示します。DTCx ピンを V_{IN^-} に接続（適応型デッド・タイム制御）、DTCx ピンを $INTV_{CC}$ に接続、DTCx ピンを抵抗を介して V_{IN^-} に接続、の各セクションでは、TG は上側 MOSFET ゲートで検出される電圧（TG の立下がり閾値は TGUP ピンで検出）を、BG は下側 MOSFET ゲートで検出される電圧（BG の立上がり閾値は BGDN ピンで、立下がり閾値は BGUP ピンで検出）を表します。SW 波形は、正のインダクタ電流による連続導通モードでの動作を表します。DTCA ピンは、下側 MOSFET のターンオフと上側 MOSFET のターンオン（SW がローからハイに遷移）に関連するデッド・タイムを設定します。DTCB ピンは、上側 MOSFET のターンオフと下側 MOSFET のターンオン（SW がハイからローに遷移）に関連するデッド・タイムを設定します。

DTCx ピンを $INTV_{CC}$ または V_{IN^-} に接続（適応型デッド・タイム制御）

適応型デッド・タイム制御は、DTCx ピンを $INTV_{CC}$ または V_{IN^-} に接続することで設定されます。適応型制御（図 37）では、ドライバ・ロジックは一方の MOSFET がオフになる（BGUP/TGUP ピンの約 1.5V の立下がり閾値）のを待って、他方の MOSFET をオンにします。DTCA ピンを $INTV_{CC}$ に接続すると、BG がローになってから TG-SW がハイになるまでの間に約 30ns の適応型遅延が設定されます。DTCA ピンを V_{IN^-} に接続すると、BG がローになってから TG-SW がハイになるまでの間に約 80ns の適応型遅延が設定されます。DTCB ピンを $INTV_{CC}$ に接続すると、TG-SW がローになってから BG がハイになるまでの間に約 30ns の適応型遅延が設定されます。DTCB ピンを V_{IN^-} に接続すると、TG-SW がローになってから BG がハイになるまでの間に約 80ns の適応型遅延が設定されます。

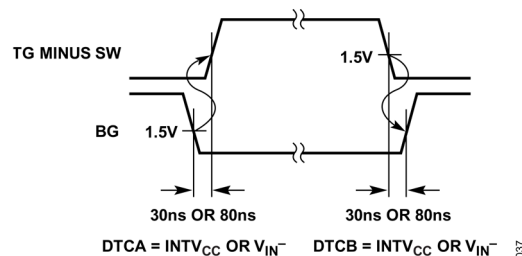


図 37. DTCx ピンを $INTV_{CC}$ または V_{IN^-} に接続（適応型デッド・タイム制御）

DTCx ピンを抵抗を介して V_{IN-} に接続

DTCx ピンと V_{IN-} の間に抵抗を接続すると、TG と BG のエッジ間に 13ns~100ns の遅延が追加されます（図 38 を参照）。DTCA ピンに抵抗を接続すると、BG の立下がりから TG の立上がりまでの間に遅延が追加されます。

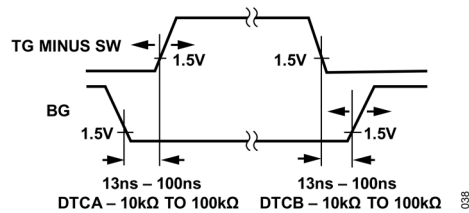


図 38. DTCx ピンを抵抗を介して V_{IN-} に接続（調整可能デッド・タイム制御）

DTGB ピンと V_{IN-} の間に抵抗を接続すると、TG の立下がりから BG の立上がりまでの間に遅延が追加されます。図 39 は、DTCx ピンの抵抗値と BG エッジから TG エッジまでの間に設定される遅延の関係を示しています。この抵抗は 10kΩ 以上にする必要があります。

DTCx ピンに抵抗を使用した場合、一方の MOSFET がオフしてから他方の MOSFET がオンするまでの最大遅延時間は、設定済み遅延時間を約 60ns 超えるように設定されます。DTCA 遷移（SW がローからハイ）において、下側 MOSFET がターンオフした直後に SW がハイになるような負のインダクタ電流（例えば、強制連続モードでの軽負荷時電流）で下側 MOSFET がターンオフすると、このタイムアウトに達する可能性があります。

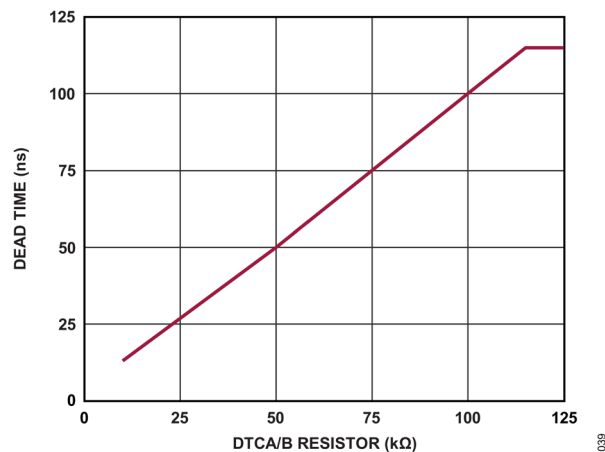


図 39. デッド・タイム遅延と DTCx ピン抵抗値の関係

長いデッド・タイムを設定することは、MOSFET が明確に定義されておらず、シュートスルーの防止のために余分の安全マージンが必要である場合に有用です。

パワーMOSFET の選択

LTC7899 では、2つの外付けパワーMOSFETを選択する必要があります。1つは下側（メイン）スイッチ用の Nチャンネル MOSFET で、もう 1つは上側（同期）スイッチ用の Nチャンネル MOSFET です。ピーク to ピークの駆動レベルは、 DRV_{CC} のレギュレーション・ポイント（5V~10V）によって設定されます。そのため、 DRV_{CC} 電圧の設定に応じて、ロジック・レベル閾値と標準レベル閾値の両方の MOSFET を使用できます。MOSFET のブレイクダウン電圧（ BVD_{SS} ）仕様にも十分注意を払ってください。MOSFET の BVD_{SS} は $V_{OUT} + |V_{IN(MIN)}|$ より大きい必要があります。

LTC7899 のゲート・ドライブ・レベルを 5V~10V の範囲で調整できる能力（OPTI-DRIVE）により、アプリケーション回路で効率を求めた精密な最適化が可能です。ゲート・ドライブ・レベルを調整する際、最終的な判断材料はレギュレータの合計入力電流になります。変更後に入力電流が減少すれば、効率が向上したことになります。入力電流に変化がなければ、効率も変化していません。

パワーMOSFET の選択基準には、オン抵抗 $R_{DS(ON)}$ 、ミラー容量 C_{MILLER} 、入力電圧、最大出力電流などがあります。 C_{MILLER} は、MOSFET メーカーのデータシートに一般に記載されているゲート電荷曲線から概算できます。 C_{MILLER} は、曲線がほぼ平らな区間の水平軸に沿ったゲート電荷の増分を、MOSFET のドレイン端子とソース端子間の電圧差 (V_{DS}) の仕様規定されている変化量で割ったものに等しくなります。次に、この結果に、アプリケーションで印加される V_{DS} とゲート電荷曲線で規定されている V_{DS} との比を乗じます。連続モードで動作している場合の上側 FET と下側 FET のデューティ・サイクルは、式 10 および式 11 で与えられます。

$$\text{MAIN SWITCH DUTY CYCLE} = \frac{V_{OUT}}{|V_{IN-}| + V_{OUT}} \quad (10)$$

$$\text{SYNCHRONOUS SWITCH DUTY CYCLE} = \frac{|V_{IN-}|}{|V_{IN-}| + V_{OUT}} \quad (11)$$

最大出力電流時における MOSFET の消費電力は、式 12 と式 13 で与えられます。

$$P_{MAIN} = \frac{(|V_{IN-}| + V_{OUT})V_{OUT}}{|V_{IN-}|^2} (I_{OUT(MAX)})^2 (1 + \delta) R_{DS(ON)} + \left(\frac{(|V_{IN-}| + V_{OUT})^3}{|V_{IN-}|} \right) \left(\frac{I_{OUT(MAX)}}{2} \right) (R_{DR}) (C_{MILLER}) \cdot \left[\frac{1}{V_{DRVCC} - V_{THMIN}} + \frac{1}{V_{THMIN}} \right] (f) \quad (12)$$

$$P_{SYNC} = \frac{|V_{IN-}| + V_{OUT}}{|V_{IN-}|} (I_{OUT(MAX)})^2 (1 + \delta) R_{DS(ON)} \quad (13)$$

ここで、

P_{MAIN} はメイン・スイッチの消費電力。

V_{DRVCC} は DRV_{CC} 電圧。

P_{SYNC} は同期スイッチの消費電力。

δ は $R_{DS(ON)}$ の温度依存性 ($\delta \approx 0.005/^{\circ}\text{C}$)。

R_{DR} は MOSFET のミラー閾値電圧における実効ドライバ抵抗 ($R_{DR} \approx 2\Omega$)。

V_{THMIN} は、MOSFET の最小閾値電圧の代表値。

どちらの FET にも I^2R 損失 (I^2R は FET の電力損失式) が生じますが、メイン N チャンネルの式には遷移損失の追加項が含まれ、低入力電圧で最も高くなります。 V_{IN} が高い場合には、大電流での効率は一般に MOSFET が大きいほど向上しますが、 V_{IN} が低い場合は遷移損失が急速に増加し、 C_{MILLER} が低く $R_{DS(ON)}$ が大きいデバイスを使用する方が効率が高くなります。同期 MOSFET の損失は、下側スイッチのデューティ比が低い場合には、 $|V_{IN-}|$ 電圧が低いときに最も大きくなります。

C_{IN} と C_{OUT} の選択

この種のコンバータの入力リップル電流は連続しているので、(出力リップル電流と比較して) 比較的小さくなります。入力コンデンサ C_{IN} の電圧定格は、最大入力電圧より十分高い値であることが必要です。セラミック・コンデンサは過電圧状態に対して比較的耐性がありますが、アルミニウム電解コンデンサにはこの耐性はありません。入力コンデンサに過度のストレスを与え得るあらゆる過電圧トランジェントの可能性について、入力電圧の特性を評価するようにしてください。

C_{IN} の値はソース・インピーダンスの関数であり、一般にソース・インピーダンスが高いほど必要な入力容量も大きくなります。必要な入力容量の大きさはデューティ・サイクルによっても大きく影響されます。高いデューティ・サイクルでの動作も行う大出力電流アプリケーションは、DC 電流とリップル電流の両方の点で、入力電源に大きな負担を負わせることがあります。

この種のコンバータでは出力電流が不連続なので、出力電圧のリプル条件を満たす C_{OUT} を選択する必要があります。与えられた出力リプル電圧に対する適切なコンデンサを選択するには、ESR（等価直列抵抗）とバルク容量の影響について検討する必要があります。 C_{OUT} のバルク容量の充放電によるリプルは式 14 で与えられます。

$$V_{RIPPLE} = \frac{I_{OUT(MAX)} \cdot V_{OUT}}{C_{OUT} \cdot (|V_{IN(MIN)}| + V_{OUT}) \cdot f} \quad (14)$$

ESR 両端の電圧降下によるリプルは式 15 で与えられます。

$$\Delta V_{ESR} = \left(I_{L(MAX)} + \frac{1}{2} \Delta I_L \right) \cdot ESR \quad (15)$$

ESR と RMS 電流処理の条件を満たすために、複数のコンデンサを並列に配置しなければならない場合があります。乾式タンタル、特殊ポリマー、アルミ電解、セラミックの各コンデンサは、いずれも表面実装パッケージで入手できます。セラミック・コンデンサは優れた低 ESR 特性を備えていますが、電圧係数が高いことがあります。現在では、低 ESR で高リプル電流定格のコンデンサを利用することができます（OS-CON や POSCAP など）。

出力電圧の設定

LTC7899 の出力電圧は、図 40 に示すように、出力と V_{FBA} および V_{FBB} との間に外付け抵抗を適切に配置することによって設定されます。安定化出力電圧は式 16 によって定まります。

$$V_{OUT} = 1.2V \left(\frac{R_A}{R_B} \right) \quad (16)$$

抵抗 R_A と R_B を V_{FBA} ピンと V_{FBB} ピンのすぐ近くに配置して、PCB のパターン長を最短にし、影響を受けやすい V_{FB} ノードでのノイズを最小限に抑えます。 V_{FBX} のパターンは、インダクタや SW のパターンなどのノイズ源から離して配線するよう十分注意してください。周波数応答を改善するには、フィードフォワード・コンデンサ (C_{FF}) を使用します。

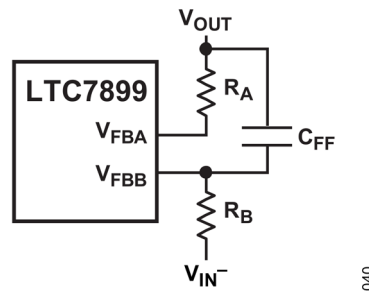


図 40. 出力電圧の設定

RUN ピンと低電圧ロックアウト

LTC7899 は RUN ピンを使用して有効化します。RUN ピンは立上がり閾値が 1.2V で、100mV のヒステリシスがあります。RUN ピンの電圧を 1.1V 未満にすると、メイン制御ループがシャットダウンして、ソフトスタートがリセットされます。RUN ピンを 0.7V より低くすると、コントローラと、INTV_{CC} LDO を含むほとんどの内部回路がディスエーブルされます。この状態では、LTC7899 に流れる静止電流はわずか約 1μA になります。

RUN ピンは高インピーダンスであり、外部からプルアップ／プルダウンするか、ロジックで直接駆動する必要があります。RUN ピンは最大 140V（絶対最大定格）に耐えることができるので、コントローラを絶えずイネーブルし決してシャットダウンしない常時オン・アプリケーションでは、 V_{BIAS} に接続すると便利です。RUN ピンはフロート状態にしないでください。

図 41 に示すように、 V_{BIAS} と V_{IN-} の間に抵抗分圧器を接続することにより、RUN ピンを入力電源に対する高精度の低電圧ロックアウト (UVLO) として構成することもできます。

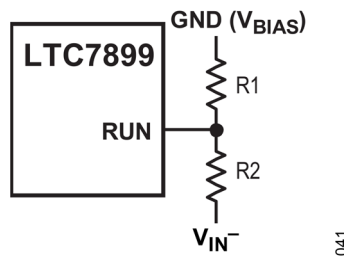


図 41. RUN ピンの低電圧ロックアウトとしての使用

V_{IN} UVLO の閾値は、式 17 と式 18 で計算できます。

$$UVLO\ RISING = 1.2V \cdot \left(1 + \frac{R1}{R2}\right) \quad (17)$$

$$UVLO\ FALLING = 1.08 \cdot \left(1 + \frac{R1}{R2}\right) \quad (18)$$

$R1$ - $R2$ の分圧器を流れる電流は LTC7899 のシャットダウン時電流、スリープ時電流およびアクティブ時電流にそのまま上乘せられるので、この電流がアプリケーション回路全体の効率に与える影響を最小限に抑えるように注意してください。シャットダウン時とスリープ時の静止電流に対する影響を低く抑えるために、 $M\Omega$ 単位の抵抗値が必要になることがあります。

ソフトスタート (SS ピン)

V_{OUT} の起動は、SS ピンの電圧で制御されます。SS ピンの電圧が内部リファレンス電圧の 1.2V よりも低い場合、LTC7899 は V_{FBB} ピン電圧を内部リファレンス電圧ではなく SS ピンの電圧に安定化させます。

ソフトスタートは、SS ピンと V_{IN-} の間にコンデンサを接続することで有効になります。9 μ A の内部電流源がこのコンデンサを充電して、SS ピンに直線的なランプ電圧を発生させます。LTC7899 は SS ピンの電圧に応じて帰還電圧（したがってグラウンド基準の V_{OUT} ）を安定化するので、 V_{OUT} は最終的な安定値まで滑らかに上昇できます。必要なソフトスタート時間 (t_{ss}) にするには、ソフトスタート・コンデンサ (C_{ss}) を $t_{ss} \times 7.5nF/msec$ となるように選択します。

DRV_{CC} と INTV_{CC} のレギュレータ (OPTI-DRIVE)

LTC7899 は 2 つの独立した LDO リニア電圧レギュレータを内蔵しており、EXTV_{CC} ピンの電圧と DRVSET および DRVUV ピンの接続に応じて、 V_{BIAS} ピンまたは EXTV_{CC} ピンのいずれかから DRV_{CC} ピンに電力を供給します。更に別のリニア・レギュレータが INTV_{CC} ピンに DRV_{CC} ピンから電力を供給します。DRV_{CC} ピンは、MOSFET ゲート・ドライバと INTV_{CC} LDO レギュレータへの電源ピンであり、一方、INTV_{CC} ピンは LTC7899 の内部回路のほとんどへの電源ピンです。 V_{BIAS} LDO レギュレータと EXTV_{CC} LDO レギュレータは、DRVSET ピンの設定に応じて、DRV_{CC} を 5V~10V の間でレギュレーションします。それぞれの LDO レギュレータは少なくとも 100mA のピーク電流を供給できます。

DRV_{CC} ピンは、4.7 μ F 以上のセラミック・コンデンサをこのピンのできるだけ近くに配置して、 V_{IN-} にバイパスする必要があります。MOSFET ゲート・ドライバが必要とする高周波のトランジェント電流を供給するために、DRV_{CC} ピンと V_{IN-} ピンの近くに更に 1 μ F のセラミック・コンデンサを配置することを推奨します。INTV_{CC} 電源は、0.1 μ F のセラミック・コンデンサを使って V_{IN-} にバイパスする必要があります。

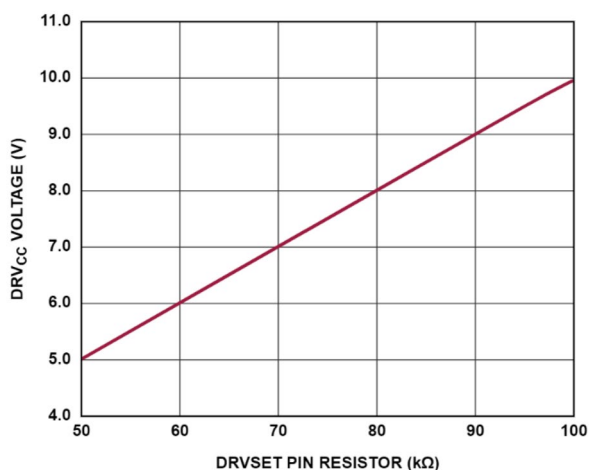
DRVSET ピンは DRV_{CC} の電源電圧を設定し、DRVUV ピンは異なる DRV_{CC} の UVLO と EXTV_{CC} の切替え閾値の電圧を選択肢の中から選択します。表 6 は、様々な DRVSET ピンの構成と、各構成に対応する電圧設定を示しています。表 7 は、様々な DRVUV ピンの構成と電圧設定を示しています。DRVSET ピンを INTV_{CC} に接続すると DRV_{CC} が 9.7V に設定されます。DRVSET ピンを V_{IN-} に接続すると DRV_{CC} が 6V に設定されます。DRVSET と V_{IN-} の間に 50k~100k の抵抗を配置すると、図 42 に示すように、DRV_{CC} 電圧が 5V~10V の範囲で設定されます。

表 6. DRVSET ピンの構成と電圧設定

DRVSET PIN	DRV _{CC} VOLTAGE (V)
$ V_{IN} $	6
INTV _{CC}	9.7
Resistor to $ V_{IN} $ 50k to 100k	5 to 10

表 7. DRVUV ピンの構成と電圧設定

DRVUV PIN	DRV _{CC} UVLO RISING and FALLING THRESHOLDS (V)	EXTV _{CC} SWITCHOVER RISING and FALLING THRESHOLDS (V)
$ V_{IN} $	4.0 and 3.8	4.7 and 4.45
FLOAT	5.5 and 5.2	6.0 and 5.75
INTV _{CC}	7.5 and 6.7	7.7 and 7.45

図 42. DRV_{CC} 電圧と DRVSET ピンの抵抗値の関係

大型の MOSFET を高周波で駆動する高入力電圧アプリケーションでは、LTC7899 の最大ジャンクション温度定格を超える可能性があります。ゲート充電電流が支配的になる DRV_{CC} 電流は、V_{BIAS} LDO レギュレータまたは EXTV_{CC} LDO レギュレータのどちらからでも供給できます。EXTV_{CC} ピンの電圧が切替え閾値（DRVUV ピンで指定する 4.45V、5.75V、7.45V のいずれか）未満の場合は、V_{BIAS} LDO レギュレータが有効になります。この場合、IC の消費電力は $|V_{IN}| \times \text{DRV}_{CC}$ の電流（I_{DRVCC}）に等しくなります。効率に関する考慮事項のセクションで説明しているように、ゲート充電電流は動作周波数に依存します。ジャンクション温度を推定するには、表 2 の注 2 に記載されている式を使用します。例えば、周囲温度が 95°C で EXTV_{CC} 電源を使用しない場合、LTC7899 の DRV_{CC} 電流は、式 19 に示すように、36V の電源では 35mA 未満に制限されます。

$$T_J = 95^\circ\text{C} + (35\text{mA})(36\text{V})(43^\circ\text{C/W}) = 150^\circ \quad (19)$$

最大ジャンクション温度が表 2 記載の最大定格を超えないようにするために、連続導通モード（MODE = INTV_{CC}）動作時の最大 $|V_{IN}|$ における入力電源電流を確認してください。

EXTV_{CC}に印加された電圧が立上がり切替え閾値を超えると、V_{BIAS} LDO レギュレータがオフになり、EXTV_{CC} LDO レギュレータが有効化されます。EXTV_{CC}が立下がり切替え閾値を超えている限り、EXTV_{CC} LDO レギュレータはオンのままです。EXTV_{CC} LDO レギュレータは、DRV_{CC}電圧を DRVSET ピンで設定された電圧に安定化しようとします。したがって、EXTV_{CC}がこの電圧未満の場合は、LDO レギュレータはドロップアウト状態になり、DRV_{CC}電圧は EXTV_{CC} とほぼ等しくなります。EXTV_{CC}が設定された電圧より大きい場合（絶対最大値 30V まで）、DRV_{CC}は設定された電圧に安定化されます。EXTV_{CC} LDO を使用すると、通常動作時には、MOSFET ドライバと制御回路の電力を LTC7899 のスイッチング・レギュレータ出力から供給可能であり、出力が非レギュレーション状態のとき（例えば、起動時や短絡時）には、V_{BIAS} LDO から供給可能です。EXTV_{CC} LDO から規定値以上の電流が必要な場合は、EXTV_{CC} ピンと DRV_{CC} ピンの間に外付けのショットキー・ダイオードを追加します。この場合は、EXTV_{CC} ピンに 14V を超える電圧を印加しないでください。

以下に、EXTV_{CC} で可能な接続方法を 2 つ示します。

1. EXTV_{CC}を INTV_{CC}に接続。この接続では、V_{BIAS} LDO レギュレータが DRV_{CC}に電源を供給するため、入力電圧が高い場合、効率が最大 10%以上低下します。
2. EXTV_{CC}を外部電源に接続。外部電源を利用できる場合は、MOSFET のゲート駆動条件に適合していれば、外部電源を使用して EXTV_{CC}に電力を供給できます。この電源は、V_{IN} より高くても低くてもかまいません。ただし、EXTV_{CC} 電圧が低いほど効率が高くなります。

トップサイド MOSFET のドライバ電源 (C_B、D_B)

BOOST ピンに接続されている外付けのブートストラップ・コンデンサ C_Bは、上側 MOSFET のゲート駆動電圧を供給します。機能図のコンデンサ C_Bは、SW ピンがローの場合に DRV_{CC}から外付けダイオード D_Bを介して充電され、下側 MOSFET がオンになります。

上側 MOSFET をオンにするときは、ドライバがその MOSFET のゲート・ソース間に C_Bの電圧を印加します。これによって MOSFET が導通し、トップサイドのスイッチがオンになります。スイッチ・ノードの電圧 SW は、V_{OUT}まで上昇し、BOOST ピンの電圧もこれに追従します。上側 MOSFET がオンであるとき、BOOST 電圧は、V_{BOOST} = V_{OUT} + V_{DRVCC}で表せるように、出力電圧より高くなります。昇圧コンデンサ C_Bには、上側 MOSFET の全入力容量の 100 倍の値が必要です。代表的なアプリケーションでは、C_Bの値は一般に 0.1μF で十分です。

外付けダイオード D_Bは、ショットキー・ダイオードとシリコン・ダイオードのどちらでもかまいませんが、どちらの場合も、リーク電流が小さく、リカバリが高速なものにします。ダイオードの逆ブレイクダウン電圧は(V_{OUT} + |V_{IN(MAX)}|)より大きいことが必要です。一般的に、逆方向のリーク電流は高温時にはかなり増加するので、十分な注意を払ってください。

リークの多いダイオードは、コンバータの静止電流を増加させるだけでなく、BOOST ピンから DRV_{CC} への電流経路を形成する可能性があります。このため、ダイオードのリーク電流が DRV_{CC}での消費電流を超えると、DRV_{CC}の電圧が高くなります。このことは、DRV_{CC}の負荷が非常に小さくなる可能性がある Burst Mode 動作で主に懸念材料となります。DRV_{CC}には、DRV_{CC}電圧の暴走を防ぐ内部電圧クランプがありますが、このクランプはフェイルセーフ専用とみなす必要があります。

最小オン時間に関する考慮事項

最小オン時間 (t_{ON(MIN)}) は、LTC7899 が下側 MOSFET をオンにする時間として可能な最小時間です。この時間は、内部タイミング遅延と、MOSFET をオンにするのに必要なゲート電荷によって決まります。低デューティ・サイクルのアプリケーションでは、この最小オン時間の制限に近くなることがあります。式 20 を満たすように注意してください。

$$t_{ON(MIN)} < \frac{V_{OUT}}{(V_{OUT} + |V_{IN}|) \cdot f} \quad (20)$$

デューティ・サイクルが最小オン時間で対応できる値を下回ると、コントローラはサイクルのスキップを開始します。出力電圧は引き続き安定化されますが、リップル電圧および電流は増加します。LTC7899 の最小オン時間は約 120ns です。ただし、ピーク検出電圧が低下するにつれて、最小オン時間は約 130ns まで徐々に増加していきます。これは、強制連続アプリケーションで軽負荷時にリップル電流が小さい場合に、特に問題となります。この状況でデューティ・サイクルが最小オン時間の限度を下回ると、大きなサイクル・スキップが発生する可能性があり、それに応じて電流リップルと電圧リップルが大きくなります。

フォルト状態：過熱保護

高温時、または内部消費電力により過剰な自己発熱が発生した場合（DRV_{CC} と V_{IN} と間の短絡など）、LTC7899 は内蔵の過熱シャットダウン回路によってシャットダウンします。内部ダイ温度が 180°C を超えると、DRV_{CC} LDO レギュレータとゲート・ドライバがディスエーブルされます。ダイが冷却されて 160°C まで下がると、LTC7899 は DRV_{CC} LDO レギュレータをイネーブルして、ソフトスタートの起動から動作を再開します。長期間の過剰ストレス（T_J > 150°C）は、デバイスの性能を低下させたり寿命を縮めたりする可能性があるため、避けてください。

フェーズ・ロック・ループと周波数同期

LTC7899 は PLL を内蔵しており、下側 MOSFET のターンオンを、PLLIN/SPREAD ピンに印加される外部クロック信号の立上がりエッジに同期させることができます。位相検出器はエッジに反応するデジタル・タイプで、外部発振器と内部発振器の位相シフトを 0° にします。このタイプの位相検出器は、外部クロックの高調波に誤って同期するおそれがありません。

FREQ ピンを使って自走周波数を必要な同期周波数付近に設定することにより、高速のフェーズ・ロックを実現できます。同期の前に、PLL は、FREQ ピンによって設定された周波数にプリバイアスされます。その結果、PLL は微調整を行うだけで、フェーズ・ロックおよび同期を実行できます。必須ではありませんが、自走周波数を外部クロック周波数の近くに設定すると、PLL がロックする際に発振器が広い周波数範囲を通過するのを防ぐことができます。

外部クロックに同期しているとき、MODE ピンによってパルススキッピング・モードが選択されている場合、LTC7899 はこのモードで動作し、それ以外の場合は強制連続モードで動作します。LTC7899 は、2.2V 以上から 0.5V 以下までスイングする PLLIN/SPREAD ピンに印加される外部クロックに同期するよう設計されています。なお、LTC7899 が同期できる外部クロック周波数は 100kHz~2.5MHz の範囲のみです。

効率に関する考慮事項

スイッチング・レギュレータの効率（パーセント）は、出力電力を入力電力で割った値に 100% を乗じたものです。効率を制限しているのは何か、何を変更すれば最も効率が向上するのかを判定するには、個々の損失を分析することが有効です。パーセント効率は、式 21 で表されます。

$$\% \text{Efficiency} = 100\% - (L1 + L2 + L3 + \dots) \quad (21)$$

ここで、L1、L2、L3 などは、入力電力に対する各損失の割合をパーセンテージで表したものです。

回路内で電力を消費するすべての要素で損失が生じますが、LTC7899 の回路の損失の大部分は、以下に示す主な 4 つの損失要因によって生じます。すなわち、IC の V_{BIAS} 電流、DRV_{CC} レギュレータの電流、I²R 損失、下側 MOSFET の遷移損失です。

1. V_{BIAS} 電流は表 1 に示されている DC 電源電流であり、MOSFET のドライバ電流や制御電流は含まれません。Burst Mode 動作での軽負荷時を除き、V_{BIAS} 電流で生じる損失は通常は小さな値（<0.1%）で済みます。
2. DRV_{CC} 電流は MOSFET ドライバ電流と制御電流の和です。MOSFET のドライバ電流は、パワー MOSFET のゲート容量が切り替わることにより発生します。MOSFET のゲートがローからハイ、そして再度ローに切り替わるたびに、一定量の電荷（dQ）が DRV_{CC} から V_{IN} に移動します。その結果生じる dQ/時間（dt）が DRV_{CC} から流れる電流となり、通常は制御回路の電流よりはるかに大きくなります。連続モードでは、ゲート充電電流（I_{GATECHG}）は、f_{sw}（Q_T + Q_B）となります。ここで、Q_T と Q_B は、内蔵の上側と下側の MOSFET のゲート電荷で、f_{sw} はスイッチング周波数です。

3. I^2R 損失は、入力ヒューズ（使用する場合）、MOSFET、インダクタ、電流検出抵抗、入力と出力のコンデンサの ESR の各 DC 抵抗から予測されます。連続モードでは、 L と R_{SENSE} に平均出力電流が流れますが、上側 MOSFET と下側 MOSFET の間でチョッピングされます。2つの MOSFET の $R_{DS(ON)}$ がほぼ同じ場合、一方の MOSFET の抵抗に L の抵抗、 R_{SENSE} 、ESR を加算すると、 I^2R 損失を求めることができます。
4. 遷移損失は下側 MOSFET にのみあてはまり、しかも、この損失が大きくなるのは高い出力電圧（通常は 15V 以上）または高い周波数（MHz 帯）で動作している場合に限りです。遷移損失は、[パワーMOSFET の選択](#)のセクションで示したメイン・スイッチの消費電力の式から推定できます。

また、銅のパターンや内部バッテリーの抵抗、などその他の隠れた損失により、ポータブル・システムでは更に 5%~10% の効率低下が生じる可能性があります。これらのシステム・レベルの損失を設計段階で盛り込むことが重要です。内部バッテリーとヒューズの抵抗損失は、スイッチング周波数において C_{IN} に適切な電荷を蓄積し、ESR を小さくすれば最小限に抑えることができます。25W 電源の場合は一般に、容量を最低 20 μ F から 40 μ F、ESR を最大 20m Ω から 50m Ω とすることが必要です。その他の損失（デッド・タイムにおけるボディ・ダイオードのインダクタの電動損失、インダクタのコア損失など）は、一般には 2%未満の損失増にしかありませんが、高いスイッチング周波数で動作する場合は大きくなる可能性があります。

過渡応答のチェック

レギュレータのループ応答を確認するには、負荷電流の過渡応答を調べます。スイッチング・レギュレータは、DC（抵抗性）負荷電流のステップへの応答に数サイクルを要します。負荷ステップが発生すると、 V_{OUT} は $\Delta I_{LOAD} \times ESR$ に等しい大きさだけシフトします。ここで、ESR は C_{OUT} の等価直列抵抗です。更に、 ΔI_{LOAD} により C_{OUT} の充放電が始まって帰還誤差信号が発生し、レギュレータを強制的に電流変化に適応させて V_{OUT} を定常値に回復させます。この回復期間に、 V_{OUT} をモニタし、安定性に問題があることを示す過度のオーバーシュートやリンギングが発生かをチェックできます。

OPTI-LOOP 補償が備わっているため、幅広い範囲の出力容量値および ESR 値にわたって過渡応答を最適化できます。ITH ピンを使用できるので、制御ループ動作を最適化できるだけでなく、DC 結合され、AC フィルタを通したクローズド・ループ応答のテスト・ポイントも得られます。このテスト・ポイントにおける DC ステップ、立上がり時間、セトリングは、クローズド・ループ応答を正確に反映します。2 次特性が支配的なシステムの場合は、このピンに現れるオーバーシュートのパーセンテージを使って位相マージンや減衰係数を予想できます。ピンの立上がり時間を調べることによって、帯域幅を見積もることも可能です。[代表的なアプリケーション回路](#)に示す ITH の外付けコンポーネントは、ほとんどのアプリケーションで妥当な初期値として使用できます。

ITH に直列に接続された補償用の抵抗 (R_c) と補償コンデンサ (C_c) のフィルタにより、支配的なポールとゼロのループ補償が設定されます。これらの値は、最終的な PCB レイアウトが完了し、特定の出力コンデンサの種類と値を決定した後、過渡応答を最適化するために多少（初期値の 0.5~2 倍）の変更が可能です。ループのゲインと位相は出力コンデンサの種類と値によって決まるので、適切な出力コンデンサを選択する必要があります。立上がり時間が 1 μ s~10 μ s で、最大負荷電流の 20%~80% の出力電流パルスによって出力電圧波形と ITH ピンに波形が生じ、これにより帰還ループを遮断しなくともループ全体の安定性を判断できます。

パワーMOSFET を出力コンデンサの両端に直接接続し、適切な信号発生器でそのゲートを駆動するのが、現実的な負荷ステップ状態を発生させる実用的な方法です。出力電流のステップ変化によって生じる初期出力電圧ステップは、帰還ループの帯域幅内に収まらない可能性があります。したがって、この信号を用いて位相マージンを決定することはできません。ITH ピンの信号を調べる方が確実なのはこのためです。この信号は帰還ループ内にあり、フィルタを通した補償済みの制御ループ応答です。ループのゲインは R_c と共に増加し、ループの帯域幅は C_c の減少と共に増加します。 R_c を C_c の減少と同じ比率で増加させると、ゼロ周波数は同じに保たれるため、帰還ループの最も重要な周波数範囲で位相のずれが一定に保たれます。出力電圧のセトリングの挙動はクローズド・ループ・システムの安定性に関係しており、実際の全体的電源性能を表します。

大容量の (> 1μF) 電源バイパス・コンデンサが接続されている負荷で切替えが行われると、更に大きなトランジェントが発生します。放電したバイパス・コンデンサが実質的に C_{OUT} と並列接続された状態になるため、V_{OUT} が急激に低下します。抵抗の小さい負荷スイッチを短時間で駆動した場合は、どのようなレギュレータも、この出力電圧の突然のステップ変化を防げるような速度で電流の供給を変更することはできません。C_{LOAD} と C_{OUT} の比率が 1:50 より大きい場合は、スイッチの立ち上がり時間を制御して、負荷の立ち上がり時間を約 C_{LOAD} × 25μs/μF に制限するようにしてください。そうすることにより、10μF のコンデンサでは 250μs の立ち上がり時間が必要になり、充電電流は約 200mA に制限されるようになります。

設計例

設計例として、定格入力電圧 V_{IN(NOMINAL)} = -48V、変動範囲 -60V ~ -36V (すべてグラウンド基準)、V_{OUT} = 12V (グラウンド基準)、I_{OUT} = 8A、f_{sw} = 200kHz と仮定します。

アプリケーション回路の設計は以下の手順で行います。

- 動作周波数を設定します。周波数は内部のプリセット値ではありません。したがって、FREQ ピンと V_{IN}⁻ の間に抵抗が必要で、その値は式 22 で与えられます。

$$R_{\text{FREQ}}(\text{in k}\Omega) = \frac{37\text{MHz}}{200\text{kHz}} = 185\text{k}\Omega \quad (22)$$

- インダクタの値を決定します。最初に、インダクタのリプル電流が 30% であることに基づいて値を選択します。インダクタ値は、式 23 で計算できます。

$$L = \frac{|V_{\text{IN}}|}{f_{\text{sw}} \cdot (\Delta I_L)} \left(\frac{V_{\text{OUT}}}{|V_{\text{IN}}| + V_{\text{OUT}}} \right) = 7.5\mu\text{H} \quad (23)$$

最大リプルは、|V_{IN}| = 36V で発生し、このときの平均最大インダクタ電流は

I_{L(MAX)} = I_{OUT(MAX)} • (1 + V_{OUT}/|V_{IN}|) = 10.7A となります。10μH のインダクタは 30% のリプル電流を発生します。ピーク・インダクタ電流は、最大 DC 値にリプル電流の 1/2 を加えた値 (つまり 12.3A) になります。

- 最小オン時間が 120ns という条件に違反していないか確認します。最小オン時間となるのは、V_{IN(MAX)} の場合で、式 24 で表されます。

$$t_{\text{ON(MIN)}} < \frac{V_{\text{OUT}}}{(|V_{\text{IN(MAX)}}| + V_{\text{OUT}}) \cdot f_{\text{sw}}} = \frac{12\text{V}}{60\text{V} \cdot 200\text{k}} = 1\mu\text{s} \quad (24)$$

- この時間は最小オン時間の条件を満たすのに十分な値です。最小オン時間の規格を満たしていない場合、LTC7899 は入力電圧が高いときにパルススキップするため、結果として低周波動作になり、インダクタ電流のリプルが期待値より大きくなります。これが望ましくない場合は、周波数を低くして (それに応じてインダクタの値を調整し)、最小オン時間付近の動作にならないようにします。
- R_{SENSE} の抵抗値を選択します。この場合のピーク・インダクタ電流は 10.7A • (1 + 0.30/2) = 12.3A です。次に、R_{SENSE} 抵抗の値は、最大電流検出閾値の最小値 (ILIM がフロート状態の場合は 45mV) に基づいて、式 25 で与えられます。

$$R_{\text{SENSE}} \leq \frac{45\text{mV}}{13\text{A}} \cong 3\text{m}\Omega \quad (25)$$

- 更なる余裕を見込むため、小さい値の R_{SENSE} を使用してもかまいません (2mΩ など)。ただし、インダクタの飽和電流が十分な余裕をもって V_{SENSE(MAX)}/R_{SENSE} より大きいことを確認してください。ここで、V_{SENSE(MAX)} にはその最大値である 55mV を使用します。

7. 帰還抵抗を選択します。軽負荷時の効率が要求される場合は、値の大きな帰還抵抗を使用して、帰還抵抗分圧器による電流を最小限に抑えることができます。1%の抵抗で $R_A = 20\text{k}\Omega$ および $R_B = 2\text{k}\Omega$ を選択すると、出力電圧は 12.0V になります。
8. MOSFET を選択します。特定のアプリケーションでの MOSFET の性能を評価する最善の方法は、ベンチ上で回路を構築してテストすることであり、これは LTC7899 デモ・ボードで容易に実行できます。ただし、アプリケーションについて根拠に基づく推定をしておく、MOSFET を最初を選択するときに役立ちます。下側 MOSFET では、遷移損失よりも I^2R 損失が大きくなる可能性が高くなります。したがって、ゲート電荷の少ない MOSFET ではなく、 $R_{DS(ON)}$ の小さい MOSFET を選択して、複合損失項を最小限に抑えます。上側 MOSFET には遷移損失が発生しないため、その電力損失は、通常 I^2R 損失が主体となります。この理由から、上側 MOSFET の選択では、 $R_{DS(ON)}$ が小さくなるように選択し、結果として下側 MOSFET よりゲート電荷が多くなるのが一般的です。更に、
 $B_{VDSS} > (V_{OUT} + |V_{IN(MAX)}|) = 72\text{V}$ となる MOSFET を選択します。
9. 入力と出力のコンデンサを選択します。 C_{OUT} は、出力の方形波電流をフィルタできるように選択します。最大出力電流ピークは式 26 により求めます。

$$V_{ORIPPLE} = ESR \cdot \Delta I_L = 10\text{m}\Omega \cdot 3.2\text{A} = 32\text{mV}_{P-P} \quad (26)$$

12V 出力では、 32mV_{P-P} はピーク to ピーク電圧リップルの 0.26% に相当します。

10. バイアス電源の部品を決定します。安定化出力電圧が $EXTV_{CC}$ の切替え閾値より大きいので、 $EXTV_{CC}$ のバイアスに使用できます。ソフトスタートを 8ms にする場合は、SS ピンのコンデンサとして $0.1\mu\text{F}$ を選択します。バイアス部品の最初の推定値として、 DRV_{CC} の容量 ($C_{DRVCC} = 4.7\mu\text{F}$ 、 $C_{INTVCC} = 0.1\mu\text{F}$ 、 $C_B = 0.1\mu\text{F}$) を選択します。
11. アプリケーション固有のパラメータを決めて設定します。軽負荷時の効率と固定周波数動作の間の兼ね合いに基づいて、MODE ピンを設定します。固定周波数、スペクトラム拡散、フェーズ・ロック周波数のどれにするかに基づいて、PLLIN/SPREAD ピンを設定します。RUN ピンを使用してレギュレータ動作の最小入力電圧を制御することも、RUN ピンを VBIAS に接続して常時オン動作にすることもできます。最初の見積もりとして、代表的なアプリケーションに記載してある ITH 補償コンポーネントを使用し、過渡応答の安定性を確認してから、必要に応じて修正します。

プリント回路基板レイアウト時のチェックリスト

プリント回路基板のレイアウト時には、以下のチェックリストを使用してデバイスが正しく動作するようにします。図 43 は、連続モードで動作している同期整流式レギュレータの様々な経路に現れる電流波形を示しています。レイアウト時のチェック項目は次のとおりです。

1. BGUP の配線パターンと BGDN の配線パターンを一緒に配線し、できるだけ下側 MOSFET ゲートの近くで接続します。ゲート抵抗を使用する場合は、抵抗の接続を MOSFET ゲートのできるだけ近くで接続します。BGUP と BGDN を下側 MOSFET ゲートから離して接続すると、LTC7899 のデッド・タイム制御回路が不正確になることがあります。TGUP の配線パターンと TGDN の配線パターンを一緒に配線し、できるだけ上側 MOSFET ゲートの近くで接続します。
2. 信号グラウンドと電源グラウンドは分離します。IC の V_{IN}^- ピンと CDRV_{CC} の V_{IN}^- への帰還路をまとめて、1 つにまとめた C_{OUT} の (-) 端子に戻す必要があります。上側 N チャンネル MOSFET と C_{IN} コンデンサで形成される経路のリード線とプリント基板パターンを短くします。コンデンサは互いに隣接させ、また上記のループからは離して配置し、出力コンデンサの (-) 端子と入力コンデンサの (-) 端子を可能な限り近づけて接続してください。
3. LTC7899 の V_{FBA} ピンの抵抗 (R_A) が C_{OUT} の (+) 端子に接続されているか確認します。V_{FBA} と V_{FBB} の抵抗は、それぞれ対応する V_{FB} ピンの近くに配置して、影響を受けやすい V_{FB} ノードへのノイズ混入を最小限に抑えます。帰還抵抗は入力コンデンサからの大電流入力経路に沿って配置しないでください。
4. SENSE⁺ と SENSE⁻ のリード線は、PCB 配線パターン間隔を最小にして一緒に配線します。可能な場合は、これらのパターンを 1 つの内層上で高周波のスイッチング・ノードから離して配線します。SENSE⁺ と SENSE⁻ の間のフィルタ・コンデンサは、できるだけデバイスに近づけて配置します。センス抵抗にはケルビン接続を使って高精度の電流検出を確保します。
5. DRV_{CC} のデカップリング・コンデンサは、DRV_{CC} ピンと電源 V_{IN}^- ピンの間に IC の近くで接続します。このコンデンサは MOSFET ドライバの電流ピークを伝送します。ノイズ性能を向上させるために、DRV_{CC} ピンと V_{IN}^- ピンに隣接して 1μF のセラミック・コンデンサを追加します。
6. スwitchング・ノード (SW)、トップ・ゲート・ノード (TGUP および TGDN)、および昇圧ノード (BOOST) を、敏感な小信号ノード、特に電圧および電流の検出帰還ピンから遠ざけます。これらのノードはすべて、信号が大きく高速で移動します。したがって、ノードは LTC7899 の出力側に配置し、PCB パターンの占有面積を最小限にします。
7. 改良型のスター・グラウンド手法を使用します。つまり、PCB の入力コンデンサおよび出力コンデンサと同じ側にある低インピーダンスで広い銅領域を中心的な接地点とし、ここに DRV_{CC} デカップリング・コンデンサの基部、帰還抵抗分圧器の基部、およびデバイスの GND ピンを接続します。
8. DRV_{CC} コンデンサと BOOST ダイオードの間の接続と、コントローラ、バイアス、プルアップ接続への接続とは、分離したパターンとビアを使用します。

プリント回路基板レイアウトのデバッグ

回路のテスト中にインダクタの電流をモニターするには、DC~50MHz の電流プローブを使用します。出力スイッチング・ノード (SW ピン) をモニターして、オシロスコープを内部発振器に同期させ、実際の出力電圧も調べます。アプリケーションで予想される動作電圧および電流範囲で、適切な性能が達成されていることをチェックします。動作周波数は、ドロップアウト状態になるまでの入力電圧範囲で、また出力負荷が低電流動作閾値 (Burst Mode 動作時の最大設計電流レベルの 25% (代表値)) を下回るまで、維持されるようにします。

適切に設計された低ノイズの PCB を用いれば、デューティ・サイクルのパーセンテージがサイクル間で変動することはありません。低調波の周期でデューティ・サイクルが変動する場合、電流検出入力または電圧検出入力にノイズを拾っているか、またはループ補償が適当でない可能性があります。レギュレータの帯域幅を最適化する必要がない場合は、ループを過補償にして PCB レイアウトの不備を補うことができます。

$|V_{IN}|$ をその公称レベルから低下させ、最大デューティ・サイクル時のレギュレータ動作を確認します。出力をモニタしながら更に $|V_{IN}|$ を下げて動作を確認し、低電圧ロックアウト回路の動作を確認します。

問題があるのは出力電流が大きいときのみ、または $|V_{IN}|$ 電圧が高いときのみであるかどうかを調べます。 $|V_{IN}|$ が高く出力電流が小さいときに問題が発生する場合は、BOOST、SW、TGxx、場合によっては BGxx と、ノイズの影響を受けやすい電圧ピンや電流ピンとの間に容量性結合がないかを調べます。電流検出ピンの両端に、IC のピンに隣接してコンデンサを配置します。このコンデンサは、高周波容量性結合による差動ノイズの混入の影響を最小限に抑えるのに役立ちます。電流出力負荷が大きく $|V_{IN}|$ 電圧が低いときに問題が生じる場合は、 C_{IN} 、上側 MOSFET、下側 MOSFET のそれぞれと、ノイズの影響を受けやすい電流検出および電圧検出パターンとの誘導性結合を調べます。更に、これらの部品と IC の $|V_{IN}|$ ピンとの間にある、共通 GND 経路の電圧ピックアップも調べます。

電流検出のリード線を逆方向に接続した場合、それ以外の点ではスイッチング・レギュレータが正しく動作するため、かえって見逃すおそれのある問題が生じます。このような不適切な接続状態でも出力電圧は維持されますが、電流モード制御の利点は得られません。電圧ループの補償の方が部品選択による影響にはるかに敏感です。この動作は、電流センス抵抗を一時的に短絡することで調べることができます。レギュレータによる出力電圧の制御は維持されます。

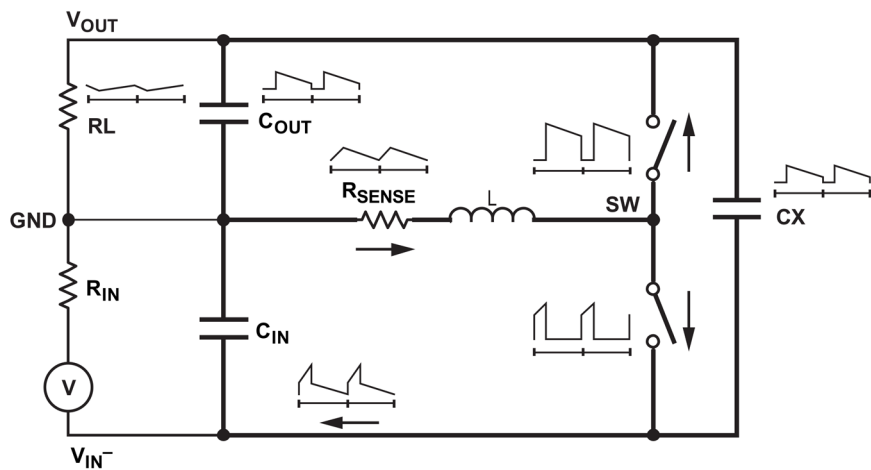


図 43. 分岐電流波形

043

代表的なアプリケーション回路

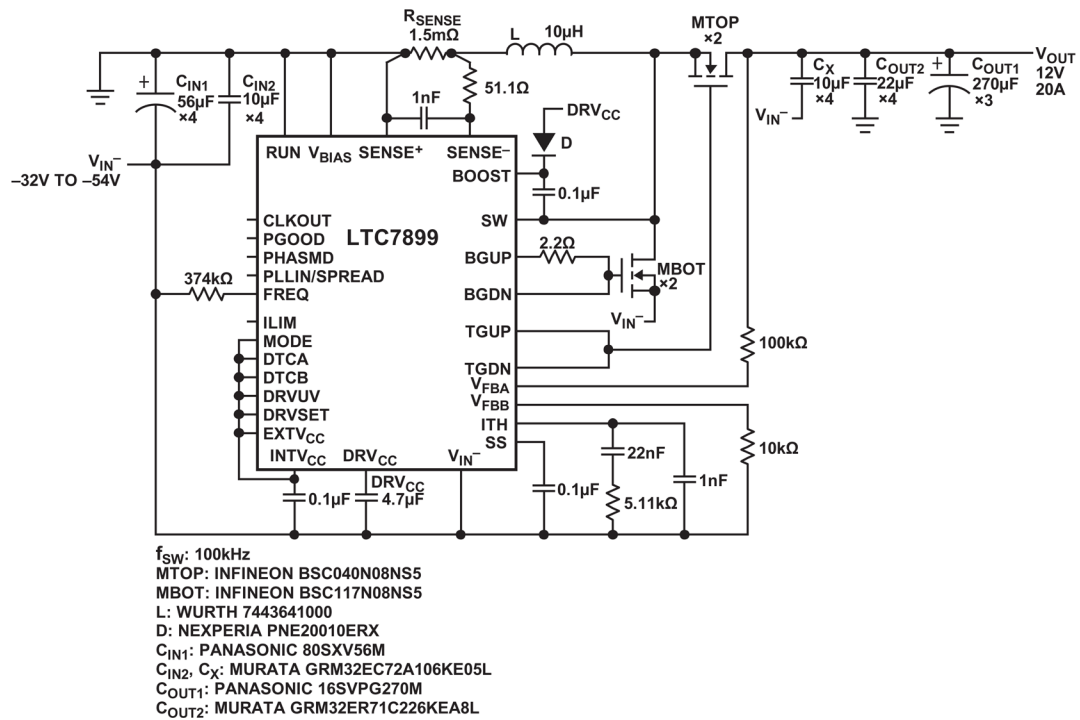


図 44. 高効率、100kHz、12V/20A 負電圧から正電圧へのコンバータ

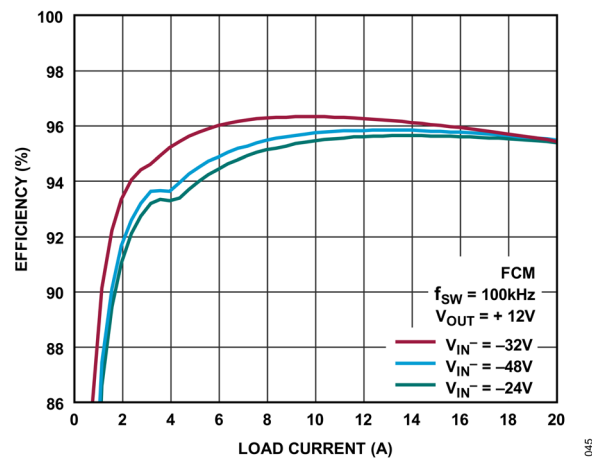


図 45. 図 44 の V_{OUT} の効率と負荷電流の関係

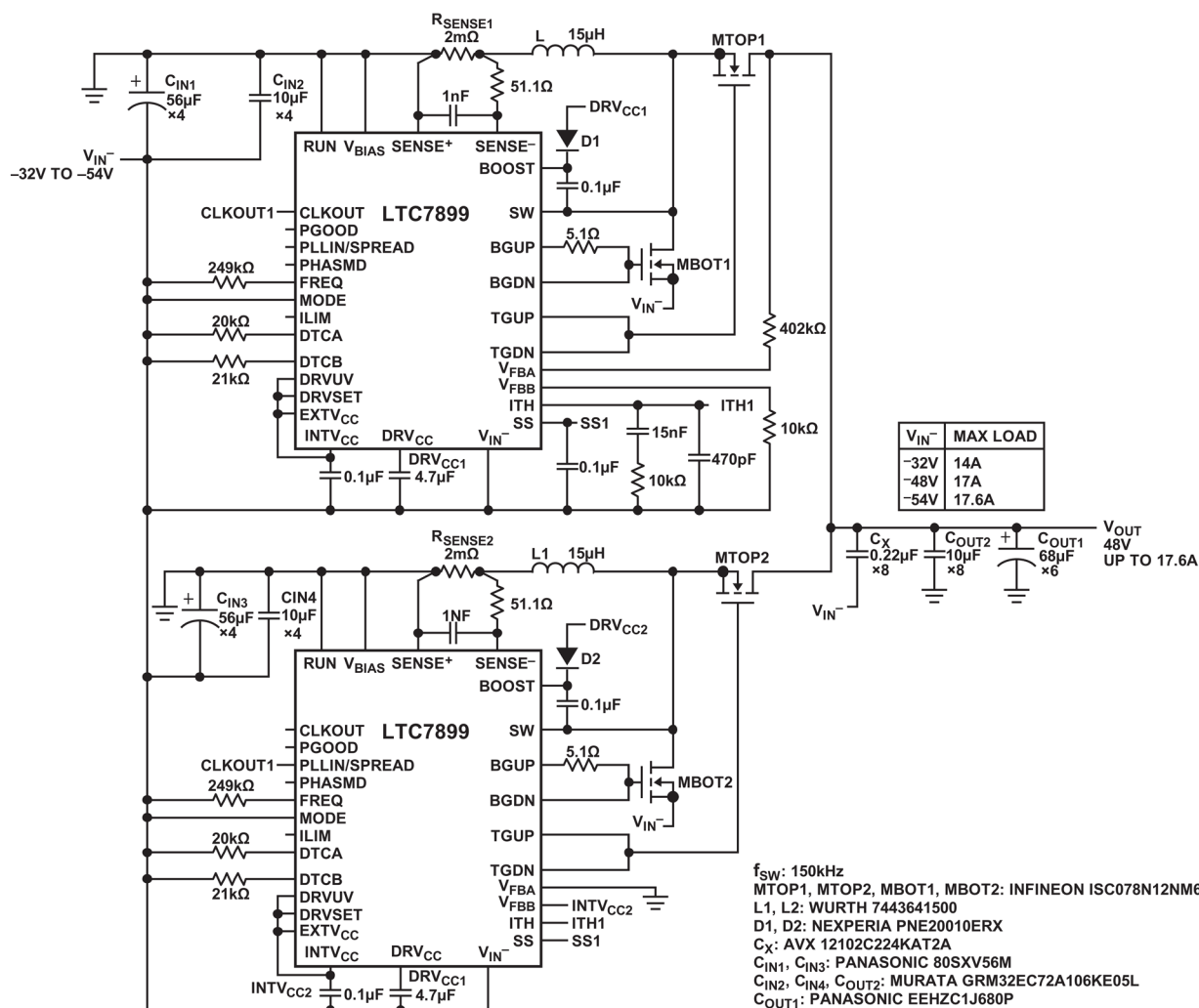


図 46. 高効率 2 相シングル出力 48V 負電圧から正電圧へのコンバータ

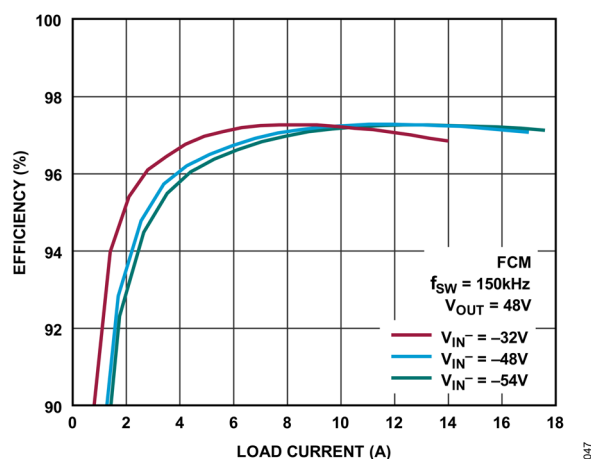


図 47. 図 46 の V_{OUT} の効率と負荷電流の関係

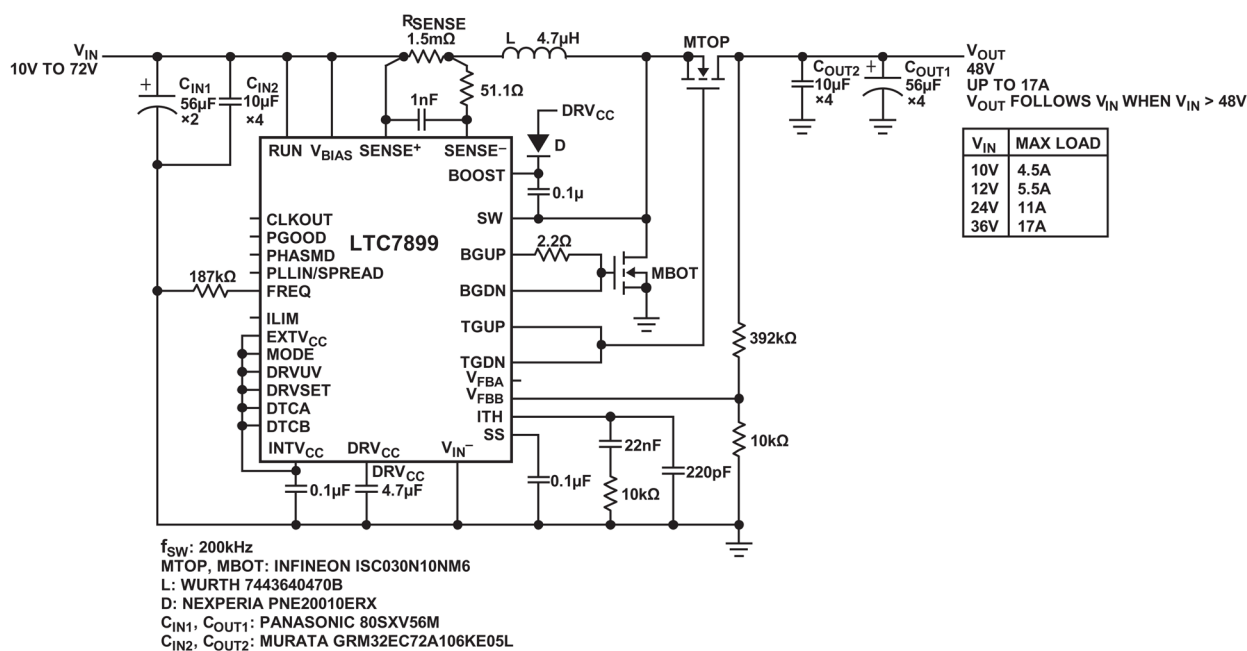
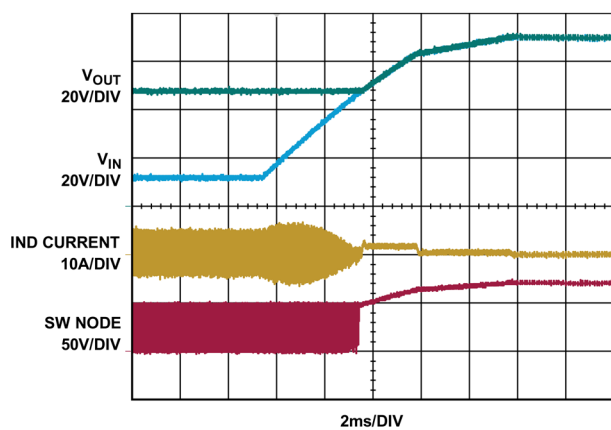
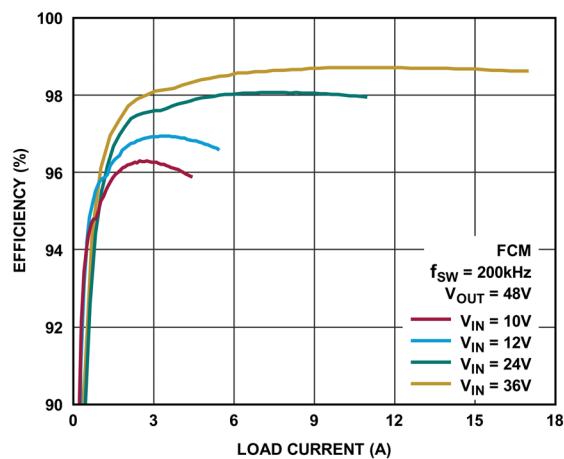


図 48. 高効率、広い入力範囲の 48V/17A パススルー機能付き昇圧コンバータ



(49a) V_{OUT} の起動時



(49b) V_{OUT} の効率と負荷電流の関係

図 49. 図 48 の V_{OUT} の起動時、および効率と負荷電流の関係

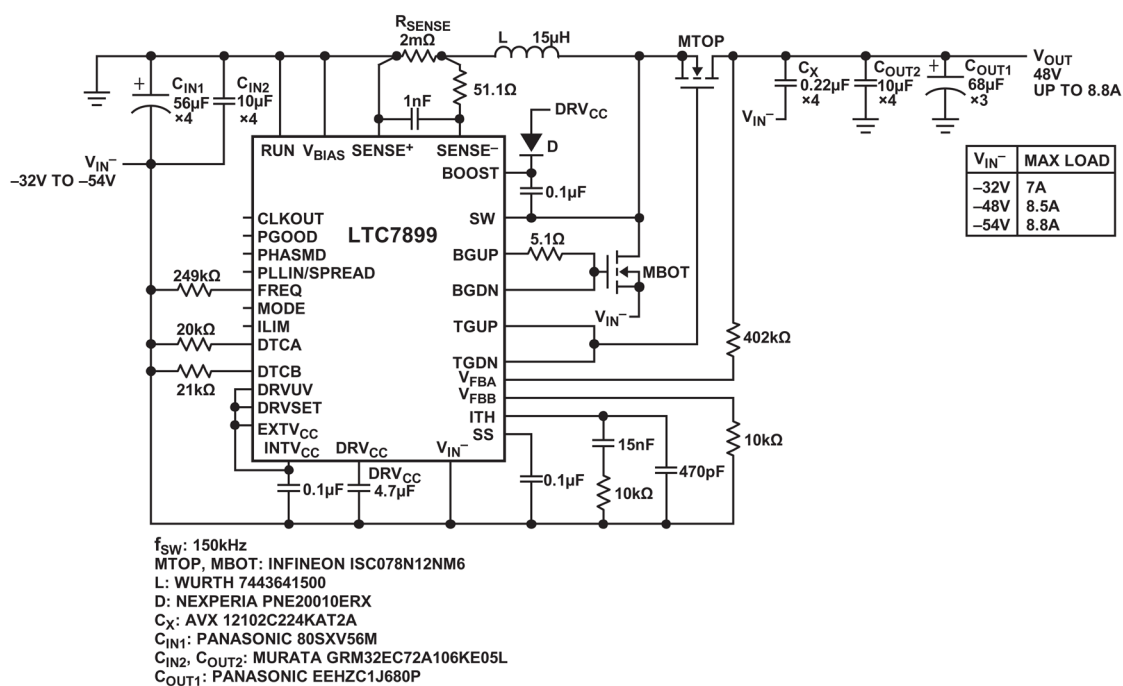
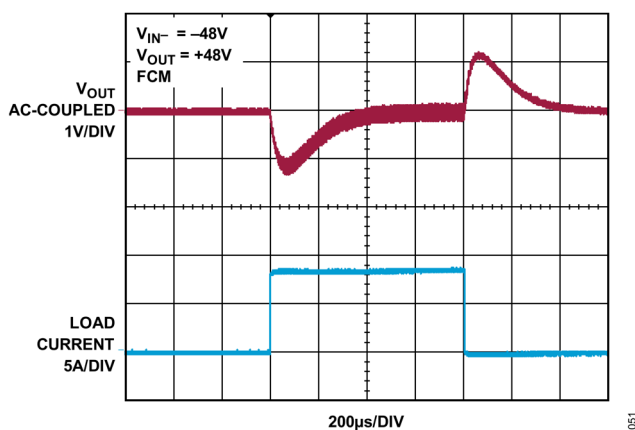


図 50. 高効率、広い入力範囲の 48V/8.8A 負電圧から正電圧へのコンバータ

図 51. 図 50 の V_{OUT} の負荷過渡応答

関連製品

製品番号	説明	注釈
LT8709	負電圧入力、同期整流式マルチトポロジ DC/DC コントローラ	V_{IN} : -4.5V ~ -80V、100kHz ~ 750kHz のプログラマブルな動作周波数、レール to レールの出力電流モニタと制御、パワー・グッド・ピン、20ピン TSSOP パッケージ
LTC3896	150V、低 I_Q 、同期整流式反転型 DC/DC コントローラ	V_{IN} : 4V ~ 140V、50kHz ~ 900kHz のプログラマブルな動作周波数、位相ロック可能な周波数 : 75kHz ~ 850kHz、ブートストラップ・ダイオード内蔵、パワー・グッド・ピン、38 ピン TSSOP パッケージ
LT3758	100V 昇圧、フライバック、SEPIC、および反転コントローラ	V_{IN} : 5.5V ~ 100V、100kHz ~ 1MHz のプログラマブルな動作周波数、10 ピン DFN (3mm × 3mm) と MSOPE パッケージ、AEC-Q100 に適合
LT8710	80V、出力電流制御機能を備えた同期整流式 SEPIC / 反転 / 昇圧コントローラ	V_{IN} : 4.5V ~ 80V、100kHz ~ 750kHz のプログラマブルな動作周波数、レール to レールの出力電流モニタと制御、C/10 またはパワー・グッド・ピン、20 ピン TSSOP パッケージ
LT8714	80V、シームレスな 4 象限動作を備えるバイポーラ出力同期整流式コントローラ	V_{IN} : 4.5V ~ 80V、100kHz ~ 750kHz のプログラマブルな動作周波数、パワー・グッド・ピン、20 ピン TSSOP 露出パッケージ
LTC3863	65V、低 I_Q 反転型 DC/DC コントローラ	V_{IN} : 3.5V ~ 60V、50kHz ~ 850kHz のプログラマブルな動作周波数、位相ロック可能な周波数 : 75kHz ~ 750kHz、熱特性が改善された 12 ピン MSOP および 3mm × 4mm DFN パッケージ
LT3958	80V 昇圧、フライバック、SEPIC および反転コンバータ、3.3A/84V スイッチ付き	V_{IN} : 5V ~ 80V、100kHz ~ 1MHz のプログラマブルな動作周波数、熱特性が改善された QFN (5mm × 6mm) パッケージ

外形寸法

UFD Package
28-Lead Plastic QFN (4mm x 5mm)
 (Reference LTC DWG # 05-08-1712 Rev C)

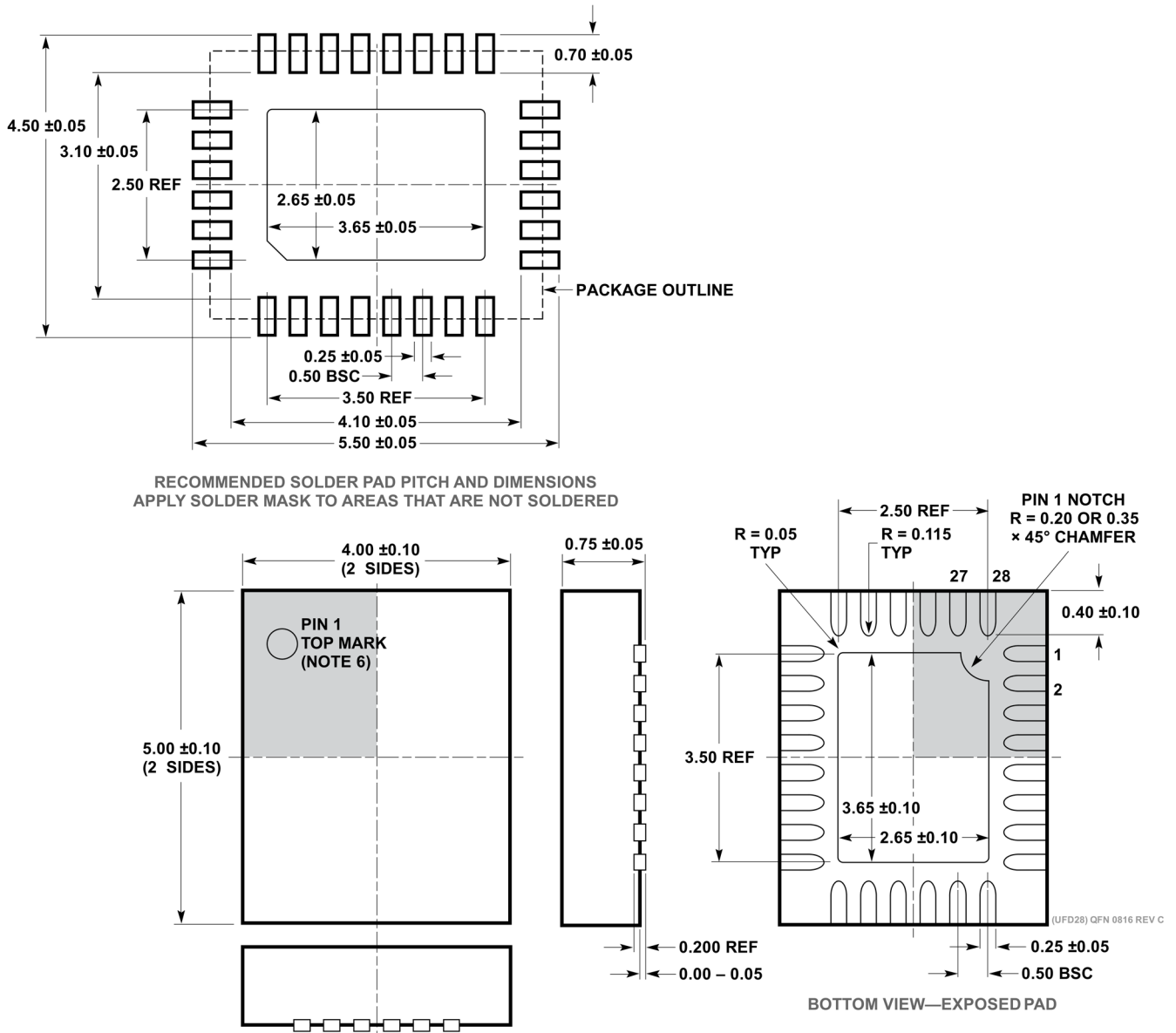


図 52. パッケージ

オーダー・ガイド

表 8. オーダー・ガイド

LEAD FREE FINISH	TAPE AND REEL	PART MARKING*	PACKAGE DESCRIPTION	TEMPERATURE RANGE
LTC7899RUFDPBF	LTC7899RUFDPB	LTC7899	28-Lead (4mm x 5mm) Plastic QFN	-40°C to 150°C

更に広い動作温度範囲仕様のデバイスについては、弊社または弊社代理店までお問い合わせください。*温度グレードは出荷容器のラベルに表示されています。

テープ&リールの仕様。一部のパッケージは指定された販売チャンネルを通じて 500 個単位のリールで供給され、製品番号末尾に「#TRMPBF」という記号が付いています。

ここに含まれるすべての情報は、現状のまま提供されるものであり、アナログ・デバイセズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイセズは、その情報の利用に関して、また利用によって生じる第三者の特許またはその他の権利の侵害に関して、一切の責任を負いません。仕様は予告なく変更されることがあります。明示か黙示かを問わず、アナログ・デバイセズ製品またはサービスが使用される組み合わせ、機械、またはプロセスに関するアナログ・デバイセズの特許権、著作権、マスクワーク権、またはその他のアナログ・デバイセズの知的財産権に基づくライセンスは付与されません。商標および登録商標は、各社の所有に属します。

